

第 5 章: サンプル・データ・システムの基礎

はじめに	
<b>5.1: コーディングと量子化</b>	5.1
ユニポーラ・コード	5.4
バイポーラ・コード	5.6
補数コード	5.10
DAC と ADC の静的伝達関数と DC 誤差	5.11
参考資料	5.20
<b>5.2: サンプルング理論</b>	5.21
サンプル・アンド・ホールド・アンプ機能の必要性	5.22
ナイキスト基準	5.24
ベースバンド折り返し防止フィルタ	5.26
アンダーサンプリング	5.28
アンダーサンプリング・アプリケーションでの折り返し防止フィルタ	5.29
参考資料	5.32



## 第5章: サンプル・データ・システムの基礎

### はじめに

コンバータの仕様を十分理解するには、サンプリング理論の基礎を理解していることが重要です。

### 5.1: コーディングと量子化

A/D コンバータ (ADC) は、「実世界」の多くの現象を表すアナログの測定値を、情報処理システムや計算システム、データ伝送システム、制御システムで使用されるデジタル言語に変換します。D/A コンバータ (DAC) は、伝送または保存したデータ、あるいはデジタル処理した結果を、制御、情報表示、または追加のアナログ処理のために「実世界」の変数に戻すのに使用します。ADC と DAC の入力と出力の関係を図 5.1 に示します。

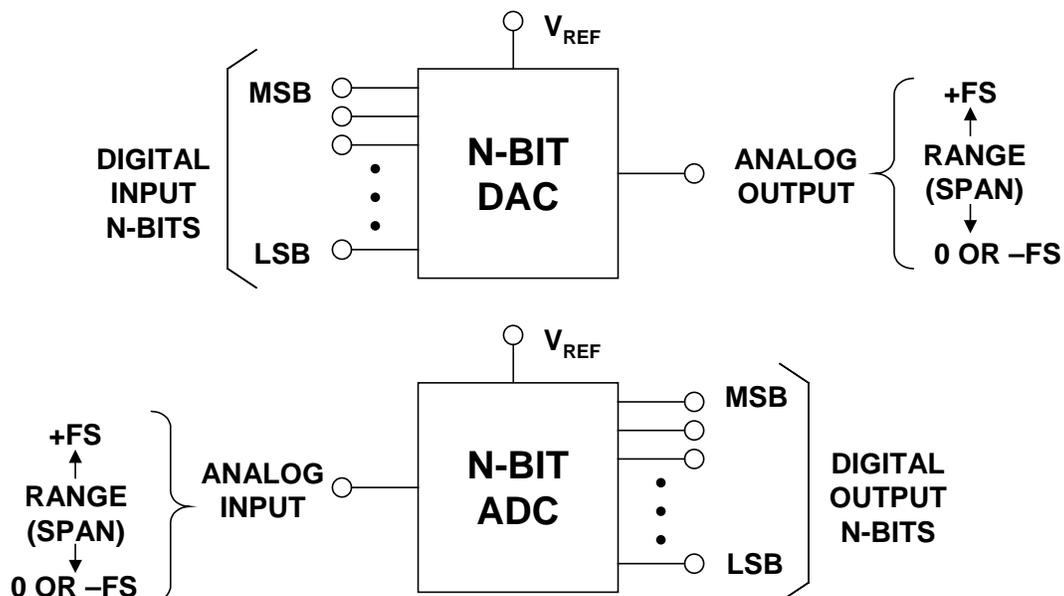


図 5.1: A/D コンバータ (ADC) と D/A コンバータ (DAC) の入力と出力の定義

アナログ入力変数は、その発生源によらず、多くの場合トランスジューサにより電圧または電流に変換されます。その電気的な量は、時間領域におけるある現象の高速または低速の連続した DC 直接測定値として、(種々の変調方式を用いて) 変調された AC 波形として、または (軸角を表す場合のように関連変数を空間的に構成した) それらの組み合わせとして現れることができます。

最初の例としては、熱電対、DC リファレンスのポテンショメータ、アナログ演算回路の出力があります。2 番目の例としては、「チョッピング」した光学測定値、AC ストレイン・ゲージまたはブリッジの出力、ノイズに埋もれたデジタル信号があります。3 番目の例としては、シンクロやレゾルバがあります。

この章で扱うアナログ変数は、実際のアナログ現象を表す電圧または電流に関係します。これらの変数は、広帯域、狭帯域のいずれの場合もあります。また、直接測定値からスケールリングが行われることも、リニアライズ、結合、復調、フィルタリング、サンプル・ホールドなどのアナログ前処理が行われることもあります。

処理の一部として、電圧と電流は、割り当てられた ADC の入力範囲に合う範囲に正規化されます。DAC のアナログ出力電圧または電流は正規化されており、直接使用できますが、続いて後処理を行うこともできます（例えば、スケールリング、フィルタリング、増幅など）。

デジタル形式の情報は、通常、グラウンドを基準とする任意の固定電圧レベルで表され、ロジック・ゲートから出力されるか、ロジック・ゲートへ入力されます。使用されるデジタル値は、すべて基本的にはバイナリです。すなわちビット（情報の単位）は可能な 2 つの状態の 1 つをとります。これらの状態とは、オフ、偽または 0 と、オン、真または 1 です。2 つのロジック状態は電流の 2 つのレベルで表すこともできますが、電圧の方がはるかに多く使用されています。例えば、エミッタ結合ロジック（ECL）、正エミッタ結合ロジック（PECL）または低電圧差動信号（LVDS）ロジックのように、電圧をグラウンドを基準にして表さなければならないという特別な理由はありません。

ワードはデジタルの数値を表すレベルの集合です。レベルは 1 本のバス、または複数のゲート入力またはゲート出力に同時にパラレルに現れるか、または 1 本のライン上でシリアル（タイム・シーケンス）に、またはパラレル・バイトのシーケンスとして（すなわちバイト・シリアル）、またはニブル（スモール・バイト）のシーケンスとして現れることができます。例えば、16 ビット・ワードは 16 ビット・バスの 16 ビットを占有し、8 ビット・バスでは 2 つのシーケンシャルなバイトに、4 ビット・バスでは 4 つのビット・ニブルに、それぞれ分割することができます。

デジタル・レベルのパラレルまたはシリアルの特定の集合すなわち数値またはコードが、量子化された各アナログ・レベルに割り当てられます（つまり、アナログ範囲の重複しない特定部分を表します）。代表的なデジタル・コードは次のような配列です。

$$a_7 a_6 a_5 a_4 a_3 a_2 a_1 a_0 = 10111001$$

これは 8 ビットで構成されています。左端の 1 は最上位ビット（MSB またはビット 1）と呼ばれ、右端は最下位ビット（LSB、またはこの場合ビット  $N$ : 8）と呼ばれます。数値、文字、またはアナログ変数の表示としてのコードの意味は、コードと変換との関係が定義されるまで未定です。特定ビットの呼称（ビット 1、ビット 2 など）と配列の添字を混同しないことが重要です。添字は、シーケンス内の特定ビットの重みの 2 の累乗に対応します。

最もよく知られているコードは、ストレート（自然）バイナリ（基数 2）です。バイナリ・コードは、整数を表すのが最も一般的です。整数を表す N ビットのストレート・バイナリ・コードでは、LSB の重みは  $2^0 (= 1)$ 、次のビットの重みは  $2^1 (= 2)$ 、以下同様に MSB まで続き、MSB の重みは  $2^{N-1} (= 2^N/2)$  となります。バイナリ数値の値は、すべての非ゼロ・ビットの重みを加算して得られます。重みビットを加算すると、 $0 \sim 2^N - 1$  の任意の値を持つ一意の値が得られます。

便利のため、バイナリ値を 16 進法（基数 16）で表すこともあります。ワード長が短くなるため読みやすくなります。バイナリと 16 進法（一般に hex と表します）との関係を図 5.2 に示します。

BINARY	HEX	BINARY	HEX
0000	0	1000	8
0001	1	1001	9
0010	2	1010	A
0011	3	1011	B
0100	4	1100	C
0101	5	1101	D
0110	6	1110	E
0111	7	1111	F

図 5.2: バイナリと 16 進法との関係

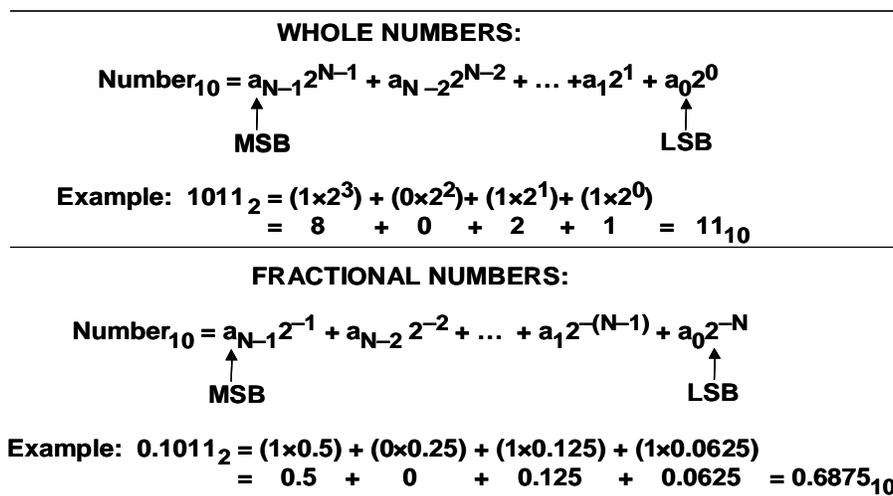


図 5.3: 10 進値のバイナリ値（基数 2）による表現

コンバータ技術では、フルスケール（FS）は分解能のビット数 N と無関係です。さらに便利なコーディングは分数バイナリであり、常にフルスケールに正規化されています。すべての整数値を  $2^N$  で除算すると、整数バイナリは分数バイナリと見なすことができます。例えば、MSB の重みが  $1/2 (= 2^{-(N-1)} / 2^N = 2^{-1})$  で、次のビットの重みが  $1/4 (= 2^{-2})$  で、以下 LSB まで同様で、LSB の重みが  $1/2^N (= 2^{-N})$  です。重みづけをしたビットを加算すると、「 $2^N$  個の値」（0 から  $1 - 2^{-N}$  の範囲内にある  $2^N$  個の値）のいずれか 1 つを値として持つ数が得られます。

ビット数を追加しても、フルスケール範囲を変えずに、その範囲内を細かく刻むことができます。10 進数とバイナリ数（基数 2）の関係と、それぞれの例を図 5.3 に示します。

ユニポーラ・コード

データ変換システムでは、コーディング方法は ADC のアナログ入力範囲（スパン）または DAC のアナログ出力範囲（スパン）に対応する必要があります。最もシンプルなケースは、ADC 入力または DAC 出力が常にユニポーラ正電圧になる場合です（DAC 出力では電流出力がよく使用されますが、ADC 入力ではあまり使用されません）。このタイプの信号に使われる最も一般的なコードはストレート・バイナリで、4 ビット・コンバータの場合を図 5.3 に示します。全ビット 0 のコード 0000 から全ビット 1 のコード 1111 までの 16 の異なるレベルが可能であることに注意してください。全ビット 1 のコードで表されるアナログ値はフルスケール（FS）ではなく、 $FS - 1 \text{ LSB}$  であることに注意することが重要です。これは、データ変換の表記法として一般的であり、ADC と DAC の両方に適用されます。対応する 10 進値、フルスケール（FS）を基準とするバイナリ・コード、各コードに対応する電圧レベル（+10 V フルスケール・コンバータの場合）を図 5.4 に示します。

BASE 10 NUMBER	SCALE	+10 V FS	BINARY
+15	+FS - 1 LSB = 15/16 FS	9.375	1111
+14	+7/8 FS	8.750	1110
+13	+13/16 FS	8.125	1101
+12	+3/4 FS	7.500	1100
+11	+11/16 FS	6.875	1011
+10	+5/16 FS	6.250	1010
+9	+9/16 FS	5.625	1001
+8	+1/2 FS	5.000	1000
+7	+7/16 FS	4.375	0111
+6	+3/8 FS	3.750	0110
+5	+5/16 FS	3.125	0101
+4	+1/4 FS	2.500	0100
+3	+3/16 FS	1.875	0011
+2	+1/8 FS	1.250	0010
+1	1 LSB = +1/16 FS	0.625	0001
0	0	0.000	0000

図 5.4: ユニポーラ・バイナリ・コード、4 ビット・コンバータ

ストレート・バイナリの入力コーディングを採用した理想 3 ビット DAC の伝達関数を図 5.5 に示します。全ビット 0 の入力コードに対応するアナログ出力はゼロであることに注意してください。デジタル入力コードが増加するとともに、アナログ出力がコードごとに 1 LSB（この例では 1/8 スケール）ずつ増加します。最も大きな正出力電圧は 7/8 FS であり、FS - 1 LSB に対応する値になります。1/2 FS のミッドスケール出力は、デジタル入力コードが 100 のとき生じます。

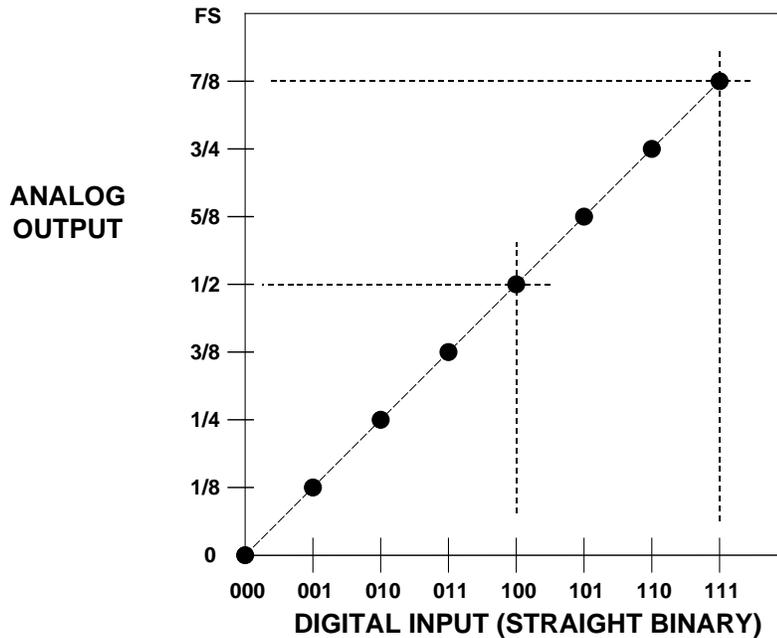


図 5.5: 理想ユニポーラ 3 ビット DAC の伝達関数

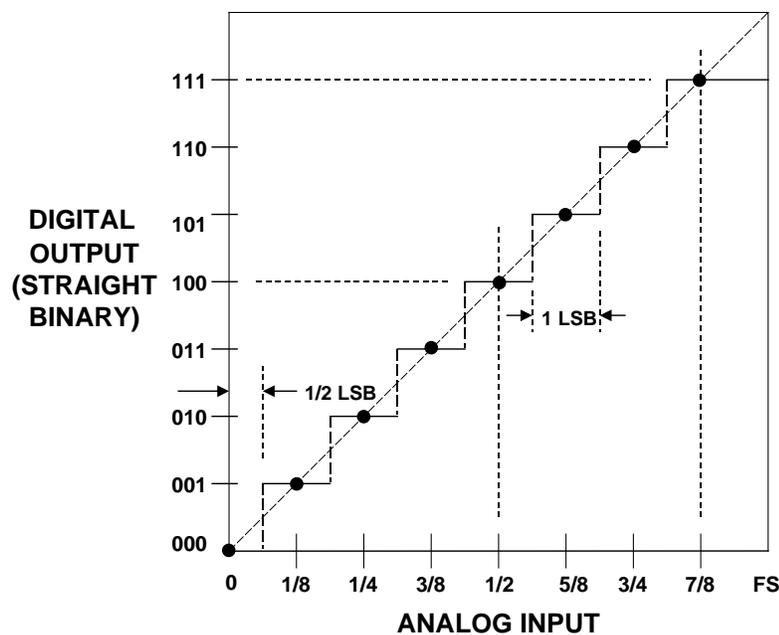


図 5.6: 理想 3 ビット・ユニポーラ ADC の伝達関数

理想 3 ビット ADC の伝達関数を図 5.6 に示します。ADC がある与えられた出力コードを発生するアナログ入力電圧にはある範囲があり、この範囲が量子化不確定性と呼ばれ、1 LSB に等しくなります。隣接コード間の遷移領域の幅は、理想 ADC ではゼロであることに注意してください。実際には、これらのレベルに付随して常に遷移ノイズがあるため、幅はゼロになりません。2 つの隣接遷移領域の間の中点にあるコード中心 (図では黒点で表示) によって、与えられたコードに対応するアナログ入力を定義することが慣習的に行われています。このため、最初の遷移領域が  $\frac{1}{2}$  LSB で発生することが必要です。フルスケール・アナログ入力電圧は、 $\frac{7}{8}$  FS (FS - 1 LSB) で定義されます。

バイポーラ・コード

多くのシステムで、正負両方のアナログ量をバイナリ・コードで表すことが適切です。これは、オフセット・バイナリ、2 の補数、1 の補数、符号絶対値の各コードにより実現できますが、オフセット・バイナリと 2 の補数が最も一般的です。4 ビット・システムの場合のこれらのコード間の関係を図 5.7 に示します。値は  $\pm 5$  V フルスケール入力/出力電圧範囲に対してスケールされていることに注意してください。

BASE 10 NUMBER	SCALE	$\pm 5V$ FS	OFFSET BINARY	TWOS COMP.	ONES COMP.	SIGN MAG.
+7	+FS - 1LSB = +7/8 FS	+4.375	1 1 1 1	0 1 1 1	0 1 1 1	0 1 1 1
+6	+3/4 FS	+3.750	1 1 1 0	0 1 1 0	0 1 1 0	0 1 1 0
+5	+5/8 FS	+3.125	1 1 0 1	0 1 0 1	0 1 0 1	0 1 0 1
+4	+1/2 FS	+2.500	1 1 0 0	0 1 0 0	0 1 0 0	0 1 0 0
+3	+3/8 FS	+1.875	1 0 1 1	0 0 1 1	0 0 1 1	0 0 1 1
+2	+1/4 FS	+1.250	1 0 1 0	0 0 1 0	0 0 1 0	0 0 1 0
+1	+1/8 FS	+0.625	1 0 0 1	0 0 0 1	0 0 0 1	0 0 0 1
0	0	0.000	1 0 0 0	0 0 0 0	*0 0 0 0	*1 0 0 0
-1	-1/8 FS	-0.625	0 1 1 1	1 1 1 1	1 1 1 0	1 0 0 1
-2	-1/4 FS	-1.250	0 1 1 0	1 1 1 0	1 1 0 1	1 0 1 0
-3	-3/8 FS	-1.875	0 1 0 1	1 1 0 1	1 1 0 0	1 0 1 1
-4	-1/2 FS	-2.500	0 1 0 0	1 1 0 0	1 0 1 1	1 1 0 0
-5	-5/8 FS	-3.125	0 0 1 1	1 0 1 1	1 0 1 0	1 1 0 1
-6	-3/4 FS	-3.750	0 0 1 0	1 0 1 0	1 0 0 1	1 1 1 0
-7	-FS + 1LSB = -7/8 FS	-4.375	0 0 0 1	1 0 0 1	1 0 0 0	1 1 1 1
-8	-FS	-5.000	0 0 0 0	1 0 0 0		

	ONES COMP.	SIGN MAG.
* 0+	0 0 0 0	0 0 0 0
0-	1 1 1 1	1 0 0 0

CODES NOT NORMALLY USED IN COMPUTATIONS (SEE TEXT)

図 5.7: バイポーラ・コード、4 ビット・コンバータ

オフセット・バイナリの場合、ゼロ信号値にコード 1000 が割り当てられます。コードのシーケンスは、ストレート・バイナリのシーケンスと同じです。ストレート・バイナリ・システムとオフセット・バイナリ・システムとの間の違いは、アナログ信号に関するハーフ・スケール・オフセットだけです。負の最大値 ( $-FS + 1 \text{ LSB}$ ) にはコード 0001 が、正の最大値 ( $+FS - 1 \text{ LSB}$ ) にはコード 1111 が、それぞれ割り当てられます。ミッドスケールを中心とする完全な対称性を維持するため、負のフルスケール ( $-FS$ ) を表す全ビット 0 のコード (0000) は通常は計算に使用されないことに注意してください。このコードは負の範囲外の状態を表すために使用することができます。あるいは 0001 ( $-FS + 1 \text{ LSB}$ ) の値が単純に割り当てられます。

オフセット・バイナリ・コードとバイポーラ 3 ビット DAC のアナログ出力範囲の関係を図 5.8 に示します。DAC のアナログ出力は、ゼロ値入力コード 100 に対してゼロです。負の最大値の出力電圧は一般に 001 コード ( $-FS + 1 \text{ LSB}$ ) で表され、正の最大値の出力電圧は 111 ( $+FS - 1 \text{ LSB}$ ) で表されます。必要に応じて、000 入力コードに対応する出力電圧を使用できますが、ゼロを中心とする出力が非対称になるため、計算が複雑になります。

バイポーラ 3 ビット ADC のオフセット・バイナリ出力コードを、アナログ入力の関数として図 5.9 に示します。ゼロ・アナログ入力によってミッドスケール・コード 100 の中心が表されることに注意してください。バイポーラ DAC の場合と同様に、負の最大値の入力電圧は一般に 001 コード ( $-FS + 1 \text{ LSB}$ ) によって定められ、正の最大値の入力電圧は 111 ( $+FS - 1 \text{ LSB}$ ) によって定められます。前述のように、必要に応じて、000 出力コードを使用できますが、ゼロを中心とする出力が非対称になるため、計算が複雑になります。

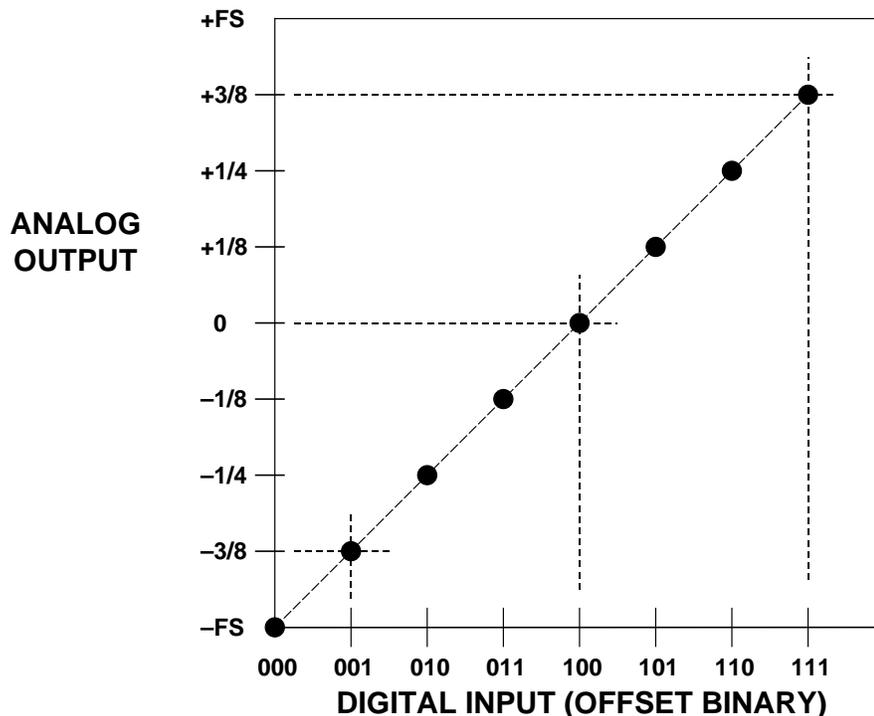


図 5.8: 理想バイポーラ 3 ビット DAC の伝達関数

2 の補数はオフセット・バイナリと同じですが、最上位ビット (MSB) は補数をとります (反転しています)。これは簡単なインバータを使用するか、D 型フリップフロップの相補出力を使用することにより、データ・コンバータ内で非常に容易に実現されます。2 の補数コーディングが広く使われているのは、コンピュータで容易に計算できるからです。変換用の 2 の補数では、正の値はその大きさに対応するバイナリ・コード (符号ビット=0) で表し、負の値は対応する正の値の 2 の補数で表現します。2 の補数は、数値を反転して 1 LSB を加算することにより算術演算で求められます。例えば、 $-3/8$  FS は  $+3/8$  FS の 2 の補数をとることにより得られます。これは、まず  $+3/8$  FS (0011) の補数をとって 1100 を得て、次に 1 LSB を加算して 1101 を得ることにより実現されます。

2 の補数では減算が容易です。例えば、 $4/8$  FS から  $3/8$  FS を減算するには、 $4/8$  を  $-3/8$  に加算、すなわち 0100 を 1101 に加算します。余分な桁上げ (1/8) を無視して結果の 0001 が得られます。

負値を表すために 1 の補数を使うこともできます。ただし、2 の補数とは異なり普及しておらず、今日ほとんど使用されません。1 の補数は、正值の全桁を単純に反転して得られます。例えば、 $3/8$  FS (0011) の 1 の補数は 1100 になります。1 の補数コードは、各正值を反転することにより、対応する負値を得ることができます。これにはゼロも含まれ、ゼロは 0000 ( $0+$  と表現) または 1111 ( $0-$  と表現) の 2 つのコードで表されます。この曖昧性は数学的に処理する必要があり、ゼロを表すコードを 1 つしか持たない ADC と DAC の場合明らかな問題を生じます。

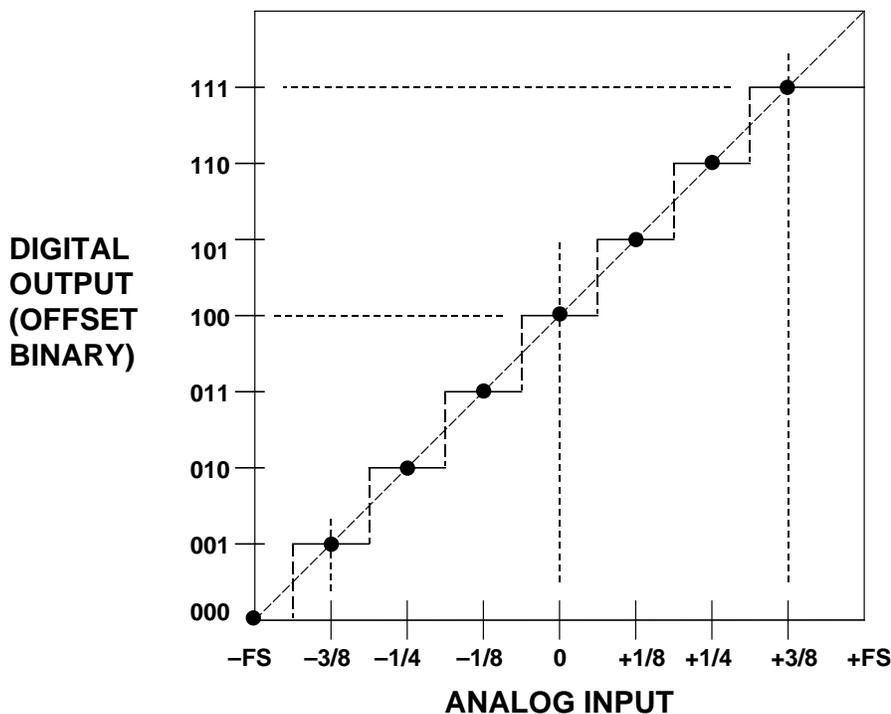


図 5.9: 理想 3 ビット・バイポーラ ADC の伝達関数

符号絶対値は、符号付きアナログ量をデジタル的に表す最も簡単な方法に見えます。絶対値に相当するコードを単純に決めて、極性ビットを追加します。符号絶対値 BCD はバイポーラ・デジタル電圧計で広く使われていますが、ゼロに対して 2 つのコードが許容されるという問題があります。このため、ADC または DAC など多くのアプリケーションでは普及していません。

種々のバイポーラ・コード（オフセット・バイナリ、2 の補数、1 の補数、符号絶対値）の間の関係と、これらの間の変換方法をまとめて図 5.10 に示します。

このセクションで扱う最後のコードは 2 進化 10 進 (BCD) です。このコードでは、10 進値の基数 10 の各数字 (0 ~ 9) が対応する 4 ビット・ストレート・バイナリ・ワードとして表されます (図 5.11 参照)。最小数字 0 は 0000 で、数字 9 は 1001 で、それぞれ表されます。このコードの効率は、各ディケードに対して 16 コード状態の内の 10 状態しか使わないため、比較的低くなります。ただし、デジタル電圧計のような 10 進表示機器へのインターフェースには非常に便利なコードです。

To Convert From To	→ Sign Magnitude	2's Complement	Offset Binary	1's Complement
↓ Sign Magnitude	No Change	If MSB = 1, complement other bits, add 00...01	Complement MSB If new MSB = 1, complement other bits, add 00...01	If MSB = 1, complement other bits
2's Complement	If MSB = 1, complement other bits, add 00...01	No Change	Complement MSB	If MSB = 1, add 00...01
Offset binary	Complement MSB If new MSB = 0 complement other bits, add 00...01	Complement MSB	No Change	Complement MSB If new MSB = 0, add 00...01
1's Complement	If MSB = 1, complement other bits	If MSB = 1, add 11...11	Complement MSB If new MSB = 1, add 11...11	No Change

図 5.10: バイポーラ・コード間の関係

BASE 10 NUMBER	SCALE	+10V FS	DECADE 1	DECADE 2	DECADE 3	DECADE 4
+15	+FS - 1LSB = +15/16 FS	9.375	1 0 0 1	0 0 1 1	0 1 1 1	0 1 0 1
+14	+7/8 FS	8.750	1 0 0 0	0 1 1 1	0 1 0 1	0 0 0 0
+13	+13/16 FS	8.125	1 0 0 0	0 0 0 1	0 0 1 0	0 1 0 1
+12	+3/4 FS	7.500	0 1 1 1	0 1 0 1	0 0 0 0	0 0 0 0
+11	+11/16 FS	6.875	0 1 1 0	1 0 0 0	0 1 1 1	0 1 0 1
+10	+5/8 FS	6.250	0 1 1 0	0 0 1 0	0 1 0 1	0 0 0 0
+9	+9/16 FS	5.625	0 1 0 1	0 1 1 0	0 0 1 0	0 1 0 1
+8	+1/2 FS	5.000	0 1 0 1	0 0 0 0	0 0 0 0	0 0 0 0
+7	+7/16 FS	4.375	0 1 0 0	0 0 1 1	0 1 1 1	0 1 0 1
+6	+3/8 FS	3.750	0 0 1 1	0 1 1 1	0 1 0 1	0 0 0 0
+5	+5/16 FS	3.125	0 0 1 1	0 0 0 1	0 0 1 0	0 1 0 1
+4	+1/4 FS	2.500	0 0 1 0	0 1 0 1	0 0 0 0	0 0 0 0
+3	+3/16 FS	1.875	0 0 0 1	1 0 0 0	0 1 1 1	0 1 0 1
+2	+1/8 FS	1.250	0 0 0 1	0 0 1 0	0 1 0 1	0 0 0 0
+1	1LSB = +1/16 FS	0.625	0 0 0 0	0 1 1 0	0 0 1 0	0 1 0 1
0	0	0.000	0 0 0 0	0 0 0 0	0 0 0 0	0 0 0 0

図 5.11: 2 進化 10 進 (BCD) コード

### 補数コード

幾つかの形式のデータ・コンバータ（例えば、モノリシック NPN クワッド電流スイッチを採用した初期の DAC）では、ストレート・コードや BCD のような標準コードを必要としましたが、すべてのビットが補数で表されていました。このようなコードは**補数コード**と呼ばれます。これまで説明したすべてのコードには補数コードがあり、この方法で得ることができます。

4 ビット補数バイナリ・コンバータでは、0 は 1111 で、ハーフスケールは 0111 で、FS - 1 LSB は 0000 で、それぞれ表されます。実際には、レジスタには真出力とその相補出力の両方があるため、補数コードは相補出力を使って得ることができます。

DAC のアナログ出力を反転する際に補数コードが便利ことがあります。今日多くの DAC には差動出力があるため、入力コードを変更することなく極性を反転することができます。同様に、多くの ADC にはロジック入力があるため、これを使って極性反転を行うことができます。

DAC と ADC の静的伝達関数と DC 誤差

DAC と ADC について覚えておくべき最も重要なことは、入力または出力がデジタルであるため、信号が量子化されることです。すなわち、N ビット・ワードは  $2^N$  通りの状態を表すため、N ビット DAC（固定リファレンスの場合）は  $2^N$  通りのアナログ出力しか持つことができず、N ビット ADC は  $2^N$  通りのデジタル出力しか持つことができません。前述のように、アナログ信号は一般に電圧または電流です。

データ・コンバータの分解能は、最下位ビット（LSB）の重み、フルスケールの ppm（ppm FS）、ミリボルト（mV）など、複数の方法で表すことができます。異なるデバイス（メーカーが同じでも）は異なる仕様になります。このため、コンバータ・ユーザーはデバイスを比較する場合、異なるタイプの仕様を相互に変換することを学ぶ必要があります。種々の分解能に対する最下位ビットのサイズを図 5.12 に示します。

RESOLUTION N	$2^N$	VOLTAGE (10V FS)	ppm FS	% FS	dB FS
2-bit	4	2.5 V	250,000	25	- 12
4-bit	16	625 mV	62,500	6.25	- 24
6-bit	64	156 mV	15,625	1.56	- 36
8-bit	256	39.1 mV	3,906	0.39	- 48
10-bit	1,024	9.77 mV (10 mV)	977	0.098	- 60
12-bit	4,096	2.44 mV	244	0.024	- 72
14-bit	16,384	610 $\mu$ V	61	0.0061	- 84
16-bit	65,536	153 $\mu$ V	15	0.0015	- 96
18-bit	262,144	38 $\mu$ V	4	0.0004	- 108
20-bit	1,048,576	9.54 $\mu$ V (10 $\mu$ V)	1	0.0001	- 120
22-bit	4,194,304	2.38 $\mu$ V	0.24	0.000024	- 132
24-bit	16,777,216	596 nV*	0.06	0.000006	- 144

\*600nV is the Johnson Noise in a 10kHz BW of a 2.2k $\Omega$  Resistor @ 25°C

Remember: 10-bits and 10V FS yields an LSB of 10mV, 1000ppm, or 0.1%.  
All other values may be calculated by powers of 2.

図 5.12: 量子化: 最下位ビット（LSB）のサイズ

データ・コンバータで使用される種々のアーキテクチャを検討できるようになる前に、期待される性能、さらに重要な仕様を考察する必要があります。以降のセクションでは、データ・コンバータで使用される誤差と仕様の定義について考察します。これは、さまざまな ADC/DAC アーキテクチャの長所と短所を理解する上で重要です。

図 5.13 に、3 ビット・ユニポーラ DAC と 3 ビット・ユニポーラ ADC の理想伝達特性を示します。DAC では、入力と出力が量子化され、グラフは 8 個のポイントで構成されています。

これらのポイントを通る直線を説明することは適切なことですが、実際の伝達特性は直線ではなく、複数の離散的ポイントであることを覚えておくことが非常に重要です。

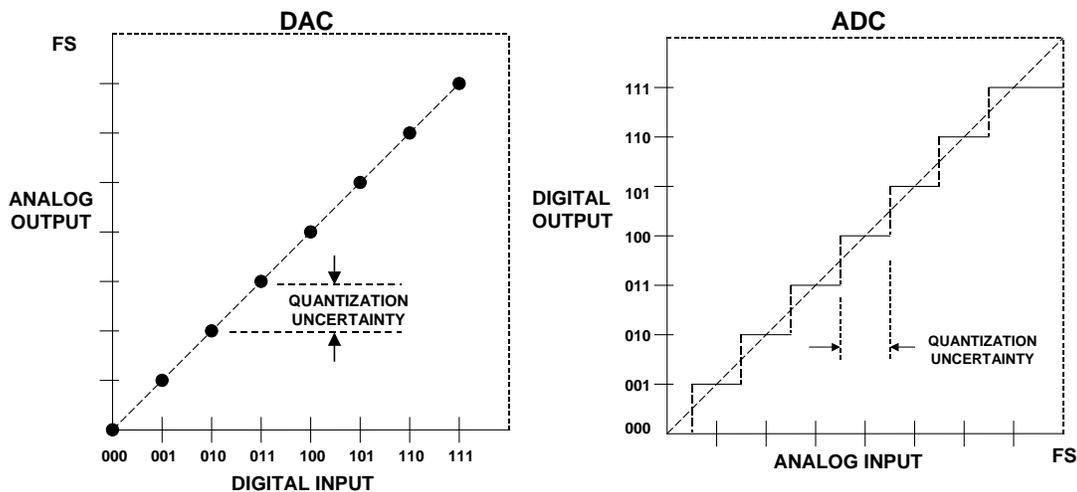


図 5.13: 理想 3 ビット DAC と ADC の伝達関数

ADC 入力アナログであり、量子化されていませんが、出力は量子化されています。したがって、伝達特性は 8 個の水平ステップで構成されています。ADC のオフセット、ゲイン、直線性を考察する際、これらのステップの中点を結ぶ直線を考慮します。これはコード中心と呼ばれることがあります。

DAC と ADC の場合、デジタル・フルスケール（全ビット 1）はアナログ・フルスケール（FS）より 1 LSB 下に対応します。ADC の（理想的な）変化はゼロより  $\frac{1}{2}$  LSB 上で発生し、その後各 LSB で発生して、アナログ・フルスケールより  $1\frac{1}{2}$  LSB 下まで続きます。ADC へのアナログ入力は任意の値をとることができますが、デジタル出力は量子化されているため、実際のアナログ入力とデジタル出力の実際の値との間に最大  $\frac{1}{2}$  LSB の差が発生します。これが量子化誤差または量子化不確定性と呼ばれます（図 5.15 参照）。AC（サンプリング）アプリケーションでは、この量子化誤差が量子化ノイズを発生させます。これについては、本章のセクション 5.3 で説明します。

前述のように、データ・コンバータには、ストレート・バイナリ、オフセット・バイナリ、1 の補数、2 の補数、符号絶対値、グレイ・コード、BCD、などの多くのデジタル・コーディング方式があります。データ・コンバータを中心とするアナログ問題を主に扱う本セクションでは、例の中でシンプルなバイナリとオフセット・バイナリを使用し、この両者およびその他の形式のデジタル・コードの利点と欠点を考慮しません。

図 5.13 の例ではユニポーラ・コンバータを使用しています。このコンバータのアナログ・ポートの極性は 1 つだけです。これらは最もシンプルなタイプですが、実際のアプリケーションでは一般にバイポーラ・コンバータの方が役立ちます。バイポーラ・コンバータには 2 つのタイプがあります。シンプルの方は、正確な 1 MSB の負オフセットを持つ単純なユニポーラ・コンバータです（さらに多くのコンバータはこのオフセットをオン/オフできるように構成されているため、必要に応じてユニポーラ・コンバータまたはバイポーラ・コンバータとして使用できます）。

符号絶対値コンバータと呼ばれる方はさらに複雑で、N ビットの振幅情報とアナログ信号の符号に対応する追加ビットを持っています。符号絶対値 DAC は非常に稀で、符号絶対値 ADC は主にデジタル電圧計 (DVM) で採用されています。ユニポーラ、オフセット・バイナリ、符号絶対値の説明を図 5.14 に示します。

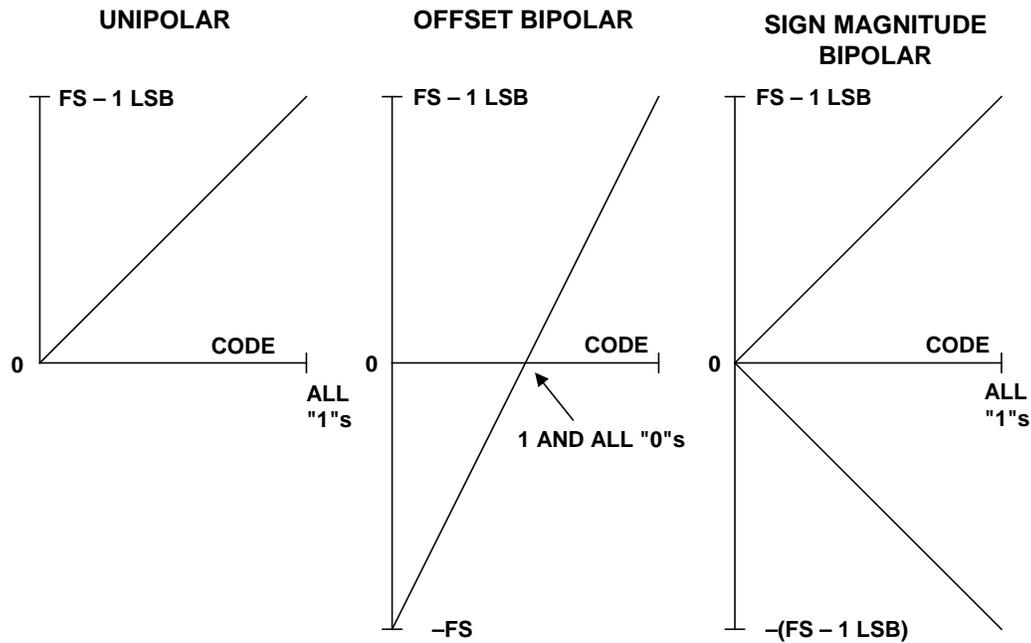


図 5.14: ユニポーラ・コンバータとバイポーラ・コンバータ

データ・コンバータの 4 種類の DC 誤差は、オフセット誤差、ゲイン誤差、2 つのタイプの直線性誤差（微分および積分）です。オフセット誤差とゲイン誤差は、図 5.15 に示すようにバイポーラ入力範囲に対するアンプのオフセット誤差とゲイン誤差に似ています（オフセット誤差とゼロ誤差はアンプとユニポーラ・データ・コンバータでは同じですが、バイポーラ・コンバータでは同じでないため、区別するように注意する必要があります）。DAC と ADC の伝達特性は、 $D = K + GA$  と表すことができます。ここで、 $D$  はデジタル・コード、 $A$  はアナログ信号、 $K$  と  $G$  は定数。ユニポーラ・コンバータでは  $K$  はゼロで、オフセット・バイポーラ・コンバータでは  $K$  は  $-1$  MSB です。オフセット誤差は、 $K$  の実際の値と理論値との差です。

ゲイン誤差は  $G$  の実際の値と理論値の差であり、フルスケールでの総合誤差に対するゲイン誤差成分（mV または LSB）として定義できますが、一般に両者のパーセント差で表されます。これらの誤差は、通常データ・コンバータのユーザーによって調整されます。ただし、アンプ・オフセットはゼロ入力で調整し、その後でゲインをフルスケール近くで調整することに注意してください。バイポーラ・データ・コンバータの調整アルゴリズムは、簡単ではありません。

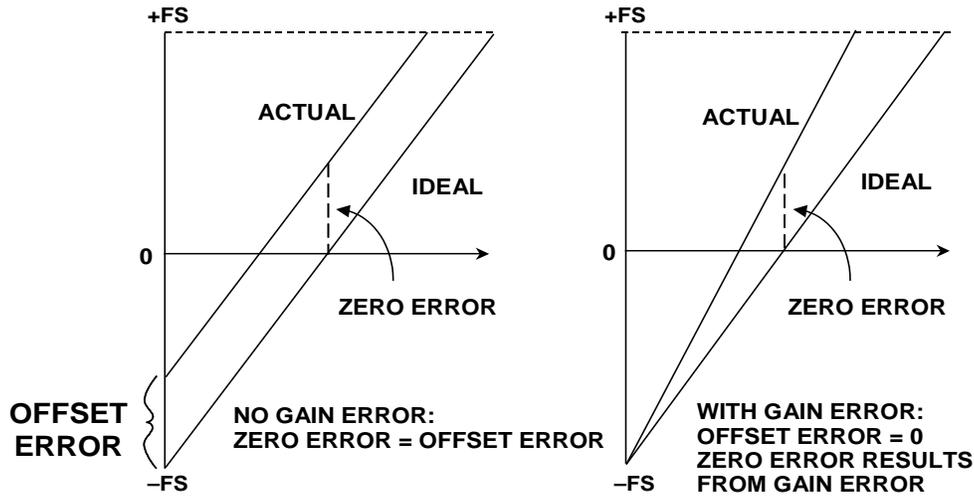


図 5.15: データ・コンバータのオフセット誤差とゲイン誤差

コンバータの積分直線性誤差もアンプの直線性誤差に似ており、コンバータの実際の伝達特性の直線からの最大偏差として定義され、一般にフルスケールのパーセント値で表されます（LSB 数で表すこともあります）。ADC の場合、最も一般的な変換は、各コードの各中心すなわちコード中心を通る直線を描くことです。直線を選択するには、図 5.16 に示すエンドポイントとベスト・ストレート・ラインの 2 つの方法があります。

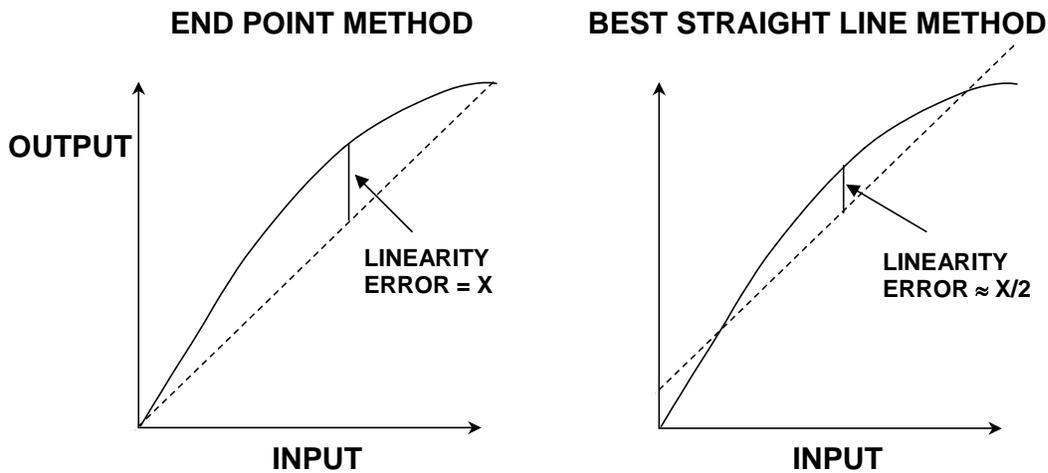


図 5.16: 積分直線性誤差の測定法  
(両グラフとも同じコンバータ)

エンドポイントシステムでは、原点とフルスケール・ポイント（ゲイン調整後）を通る直線からの偏差が測定されます。これは、データ・コンバータの測定アプリケーションと制御アプリケーションに対して最も役立つ積分直線性測定方法であり（誤差バジェットはある任意の「ベスト・フィット」からではなく理想伝達特性からの偏差に依存するため）、アナログ・デバイセスが通常採用している方法です。

ただし、ベスト・ストレート・ラインの方が AC アプリケーションでの歪み予測に優れており、データ・シート上での「直線性誤差」の値も小さくなります。ベスト・ストレート・ラインは標準曲線近似技術を使ってデバイスの伝達特性を通過して描かれ、最大偏差はこの直線から測定されます。一般に、この方法で測定される積分直線性誤差は、エンドポイント法で測定される値の僅か 50 % です。これは、見栄えするデータ・シートの作製には優れた方法ですが、誤差バジェット解析には役立ちません。AC アプリケーションの場合、DC 直線性より歪み規定の方が有効なので、コンバータの直線性を定めるためにベスト・ストレート・ライン法を使用することはほとんどありません。

もう 1 つのタイプのコンバータ非直線性は**分非直線性**（DNL）です。これは、コンバータのコード遷移の直線性に関係します。理論的には、デジタル・コードでの 1 LSB の変化は、アナログ信号の 1 LSB の変化に対応します。DAC では、デジタル・コードでの 1 LSB の変化により、アナログ出力の正確な 1 LSB 変化が発生し、ADC では 1 つのデジタル変化から次の変化に移動するためにはアナログ入力の正確な 1 LSB 変化が必要です。微分直線性誤差は、伝達関数全域での任意の量子（すなわち LSB 変化）の理論 1 LSB サイズから最大偏差として定義されます。

1 LSB デジタル変化に対応するアナログ信号の変化が 1 LSB より大きい小さい場合、DNL 誤差があると言われます。コンバータの DNL 誤差は通常、コンバータの範囲内の任意の遷移で発生する DNL の最大値として定義されます。図 5.17 に、DAC と ADC の非理想伝達関数を示し、DNL 誤差の影響を示します。

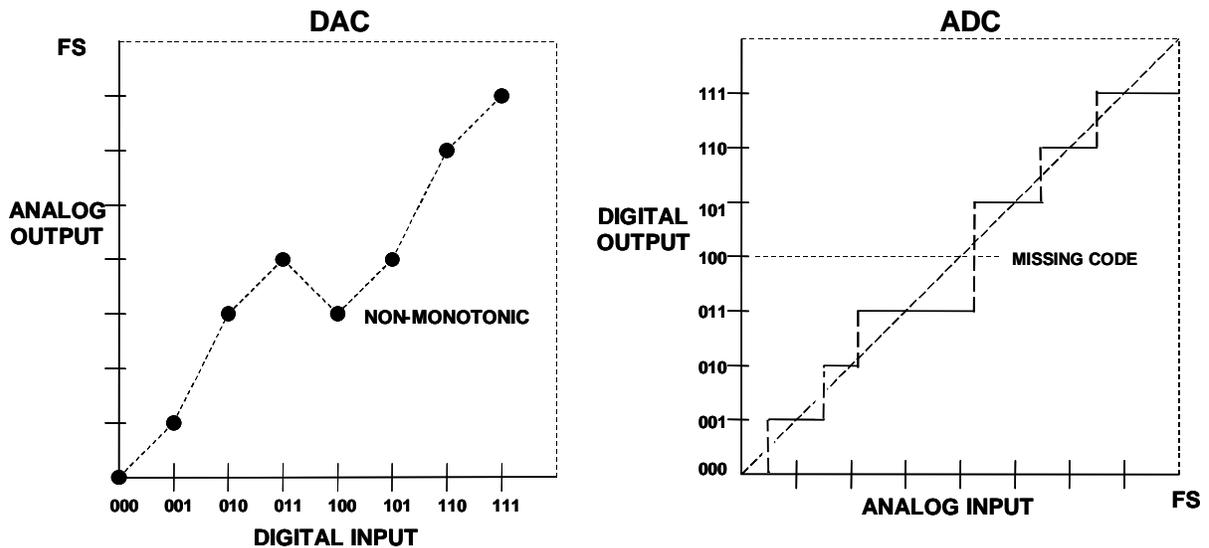


図 5.17: 非理想 3 ビット DAC と ADC の伝達関数

DAC の DNL を図 5.18 でさらに詳しく調べます。DAC の DNL が任意の遷移で  $-1$  LSB より小さい場合、DAC は**非単調性**です。すなわち、伝達特性に  $1$  個または複数の最大値または最小値が含まれています。 $+1$  LSB より大きい DNL では、

非直線性が生じませんが、望ましくないことです。多くの DAC アプリケーション（特に、非直線性により負帰還から正帰還へ変化することがあるクローズドループ・システム）では、DAC の単調性が致命的に重要です。DNL が  $1$  LSB より小さいこと（すなわち  $|DNL| \leq 1$  LSB）が保証されている場合には、明確な保証がなくともデバイスは単調ですが、DAC の単調性がデータ・シートで明確に規定されていることもあります。

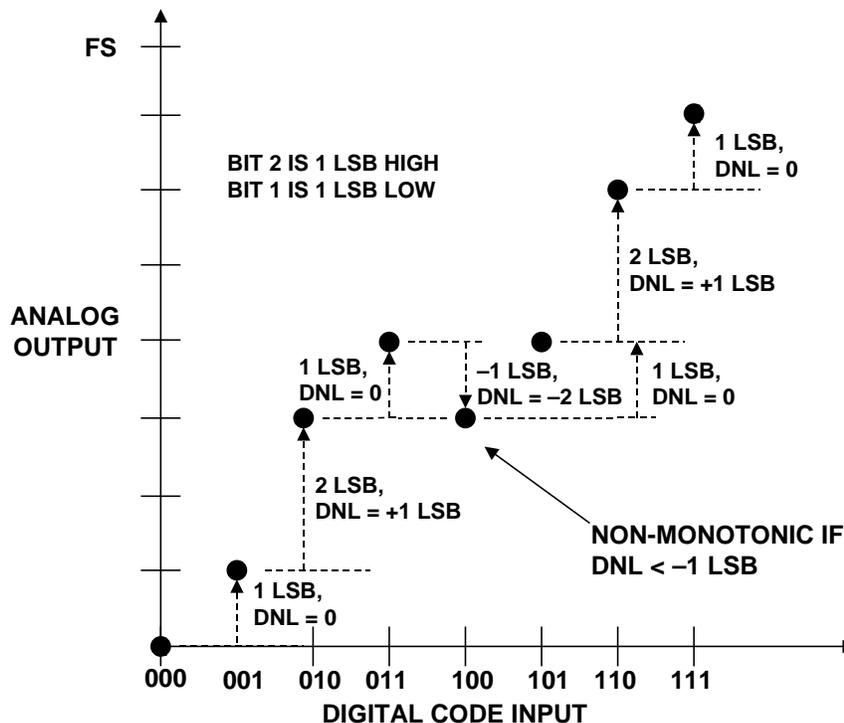


図 5.18: DAC 微分非直線性の詳細

図 5.19 では、スケールを拡大して ADC の DNL を詳しく調べています。ADC には非単調性があることがありますが、ADC で DNL が大きすぎると一般には**ミッシング・コード**が発生します。ADC のミッシング・コードは、DAC の非直線性と同様に望ましくありません。この場合も、 $DNL < -1$  LSB から発生します。

ADC にミッシング・コードが発生するだけでなく、図 5.22 に示すように非単調性も生じます。DAC の場合と同様に、これは特にサーボ・アプリケーションで大きな問題になることがあります。

DAC では、ミッシング・コードが発生しないことがあります。すなわち、各デジタル入力ワードに対応するアナログ出力が発生しますが、前述のように DAC は非単調であることもあります。ストレート・バイナリ DAC で、非単調性状態が発生する可能性の最も高い場所は、 $011 \cdots 11$  と  $100 \cdots 00$  の 2 つのコード間のミッドスケールです。

ここで非単調性状態が発生する場合、これは DAC が正しくキャリブレーションまたは調整されていないことに起因します。非単調性 DAC を内蔵する逐次比較型 ADC は、一般にミッシング・コードを発生しますが、単調性は維持します。ただし、ADC は非単調であることが可能です。この場合も、特定の変換アーキテクチャに依存します。図 5.20 に、非単調であり、かつミッシング・コードが発生する ADC の伝達関数を示します。

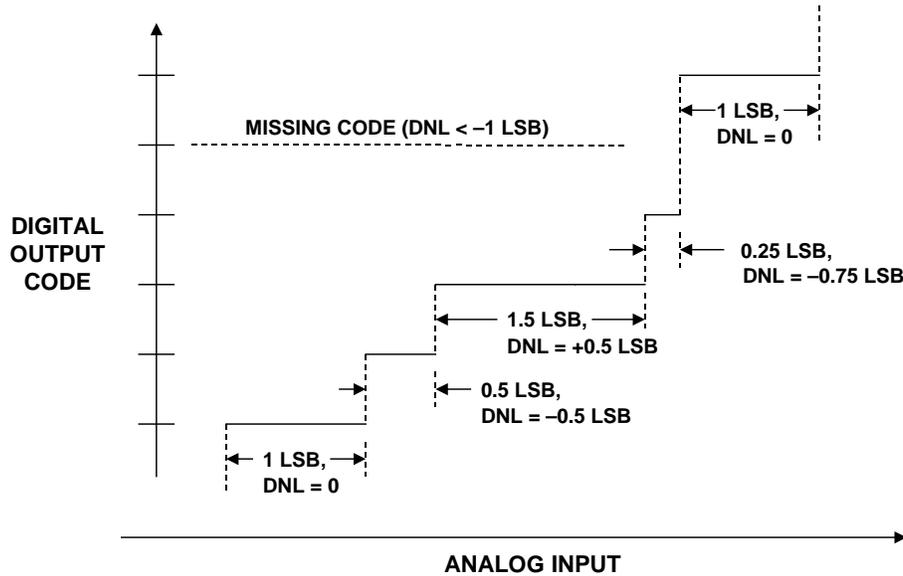


図 5.19: ADC 微分非直線性の詳細

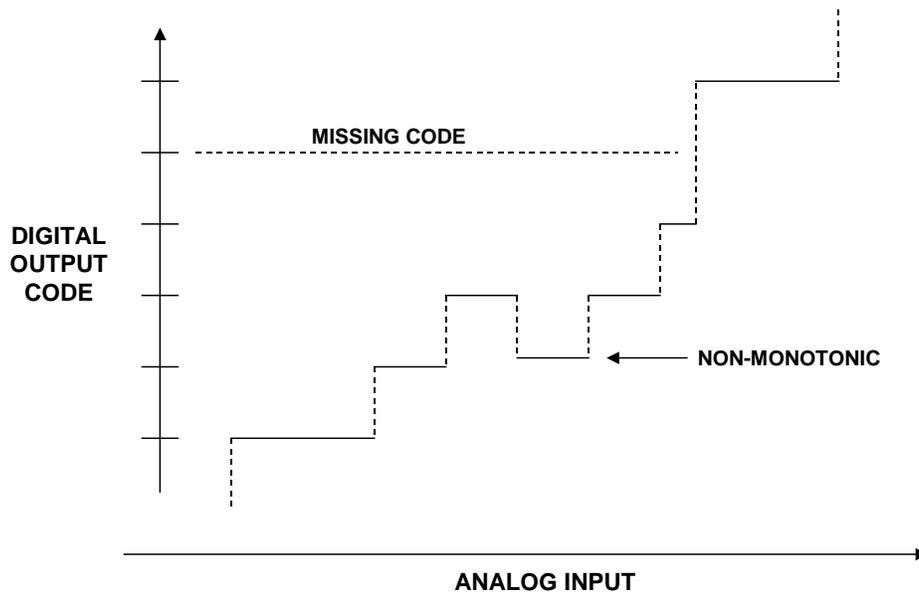


図 5.20: ミッシング・コードが生ずる非単調性 ADC

サブレンジング・アーキテクチャを採用する ADC では、入力範囲を多数の粗セグメントに分割し、各粗セグメントがさらに小さいセグメントに分割されて、最後に最終コードが得られます。このプロセスはこの本の 3 章で詳しく説明します。正しく調整されていないサブレンジング ADC では、サブレンジング・ポイントで非直線性、広いコード、またはミッシング・コードが発生します（それぞれ図 5.21 A、B、C 参照）。このタイプの ADC は、時間または温度に起因するドリフトにより、非単調性またはミッシング・コードで広いコードが発生するのではなく、敏感なポイントで発生するように調整する必要があります。

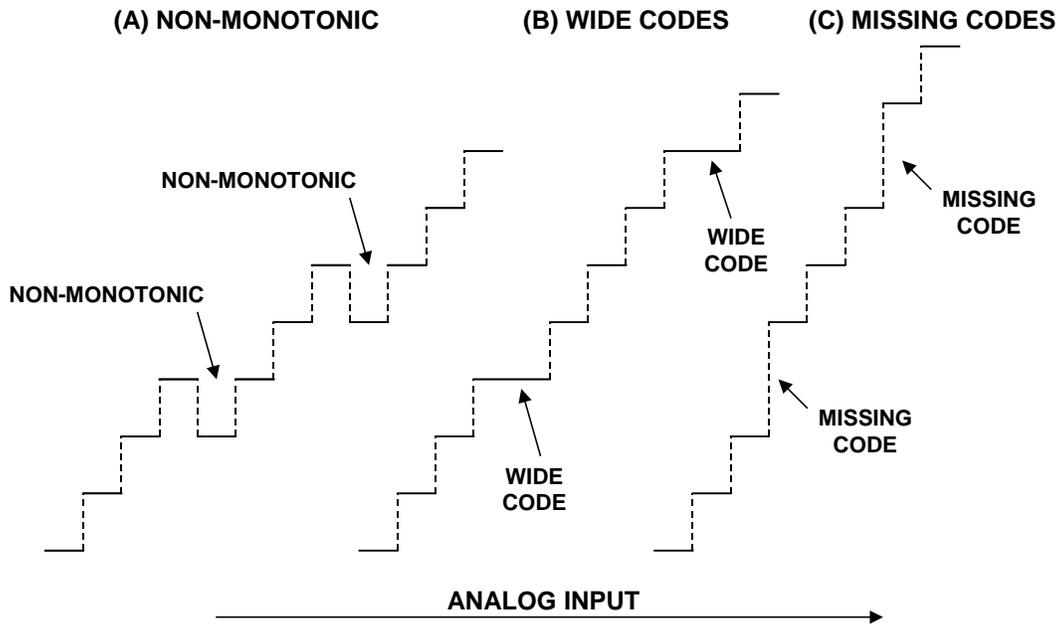


図 5.21: 正しく調整されていないサブレンジング ADC に関する誤差

ミッシング・コードの定義は、非直線性の定義より複雑です。図 5.22 に示すようにすべての ADC が固有の遷移ノイズの影響を受けます（DVM 最終桁の隣接値の間のフリッカを想起してください）。分解能と帯域幅が大きくなると、遷移ノイズが発生する入力範囲が、1 LSB に近づくかそれを超えます。高分解能広帯域 ADC には一般に内部ノイズ・ソースがあり、信号に加算される実効入力ノイズとして入力に反映されます。このノイズの影響は、入力の全範囲で遷移ノイズが発生する幾つかの（またはすべての）コードが存在するかのようになります（負 DNL 誤差と組み合わせると特にそうなります）。このため、ときどきコードが発生する入力範囲が存在するとしても、そのコードを出力として保証する入力が存在しない幾つかのコードが存在することがあります。

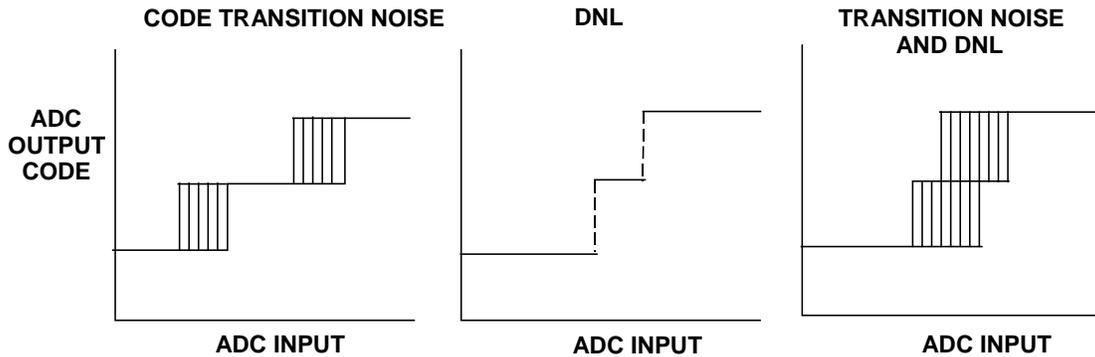


図 5.22: コード遷移ノイズと DNL の相乗効果

低分解能 ADC に対しては、遷移ノイズと DNL の組み合わせでノー・ミッシング・コードを定義することは妥当です。すべてのコードに対してあるレベル（多分 0.2 LSB）のノイズフリー・コードを保証できるためです。ただし、現代のシグマ・デルタ ADC で実現された非常に高い分解能では、これを実現することは不可能です。さらにまたは広帯域サンプリング ADC の低分解能でも不可能です。これらのケースでは、メーカーは他の方法でノイズ・レベルと分解能を規定する必要があります。使用する方法は重要ではありませんが、データ・シートでは、使用した方法の明確な定義と期待される性能を記載する必要があります。

ここまでの説明では、データ・コンバータについての最も重要な DC 仕様を扱っていません。重要性が小さい他の仕様としては定義のみが必要とされます。AC 仕様も存在します。コンバータ仕様は 3 章で説明します。

参考資料:

コーディングと量子化

1. K. W. Cattermole, **Principles of Pulse Code Modulation**, American Elsevier Publishing Company, Inc., 1969, New York NY, ISBN 444-19747-8. (*An excellent tutorial and historical discussion of data conversion theory and practice, oriented towards PCM, but covers practically all aspects. This one is a must for anyone serious about data conversion! Try internet secondhand bookshops such as <http://www.abebooks.com> for starters*).
2. Frank Gray, “Pulse Code Communication,” **U.S. Patent 2,632,058**, filed November 13, 1947, issued March 17, 1953. (*Detailed patent on the Gray code and its application to electron beam coders*).
3. R. W. Sears, “Electron Beam Deflection Tube for Pulse Code Modulation,” **Bell System Technical Journal**, Vol. 27, pp. 44-57, Jan. 1948. (*Describes an electron-beam deflection tube 7-bit, 100 kSPS flash converter for early experimental PCM work*).
4. J. O. Edson and H. H. Henning, “Broadband Codecs for an Experimental 224 Mb/s PCM Terminal,” **Bell System Technical Journal**, Vol. 44, pp. 1887-1940, Nov. 1965. (*Summarizes experiments on ADCs based on the electron tube coder as well as a bit-per-stage Gray code 9-bit solid state ADC. The electron beam coder was 9 bits at 12 MSPS, and represented the fastest of its type*).
5. Dan Sheingold, **Analog-Digital Conversion Handbook, 3<sup>rd</sup> Edition**, Analog Devices and Prentice-Hall, 1986, ISBN-0-13-032848-0. (*The defining and classic book on data conversion*).

5.2:サンプリング理論

本セクションでは、サンプリング理論の基本を説明します。代表的なリアルタイム・サンプル・データ・システムのブロック図を図 5.23 に示します。実際の A/D 変換の前に、アナログ信号は通常ある種のシグナル・コンディショニング回路を通過します。この回路は、増幅、減衰、フィルタリングのような機能を実行します。帯域外の不要信号を除去し、折り返しを防止するために、ローパス/バンドパス・フィルタが必要です。

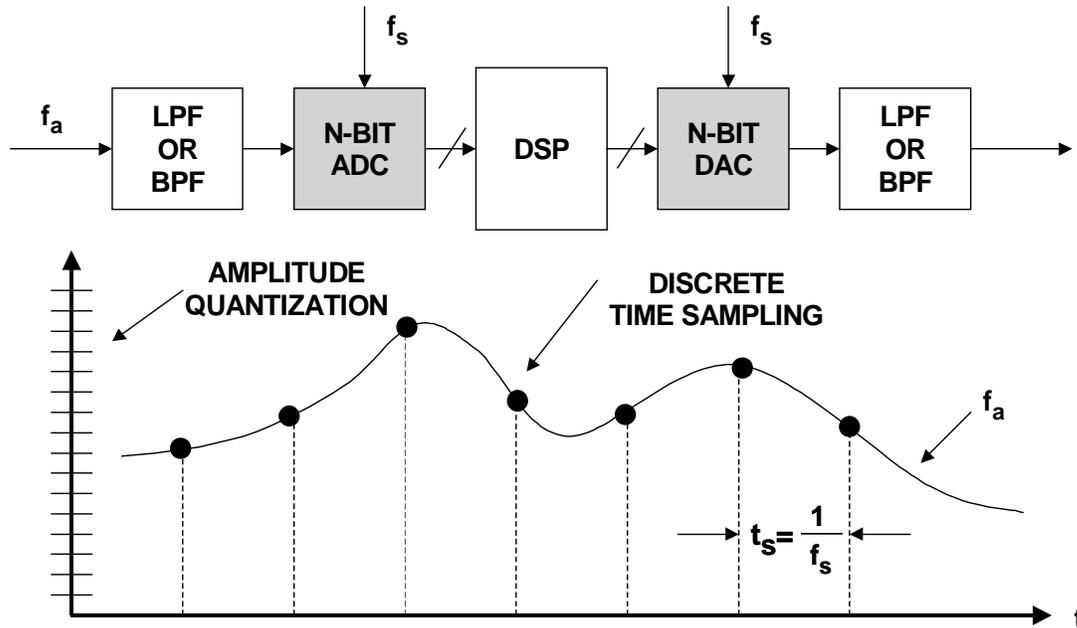


図 5.23: サンプル・データ・システム

図 5.23 に示すシステムは、リアルタイム・システムです。ADC への信号が  $f_s$  のレートで連続的にサンプルされ、ADC はこのレートで新しいサンプルを DSP へ出力します。DSP はリアルタイム動作を維持するため、必要とされるすべての計算をサンプリング周期  $1/f_s$  内に実行する必要があります。さらに ADC から次のサンプルが到着する前に出力サンプルを DAC へ出力する必要があります。典型的な DSP 機能の例としてはデジタル・フィルタがあります。

FFT 解析の場合、データ・ブロックが最初に DSP メモリへ転送されます。リアルタイム動作を維持するため、新しいデータ・ブロックがメモリへ転送されると同時に FFT が計算されます。DSP は、次のデータ・ブロックの処理に間に合うように、データ転送期間内に FFT 計算をする必要があります。

DAC は、DSP データをアナログ信号へ戻す必要がある場合（例えば、音声帯域またはオーディオ・アプリケーションなど）にのみ必要なことに注意してください。最初の A/D 変換後に、信号を完全にデジタル・フォーマットのままに維持するアプリケーションも多くあります。

同様に、CD プレイヤのように、DSP だけが DAC への信号を発生する機能を持つアプリケーションもあります。DAC を使用する場合、DAC の後ろにイメージ周波数を除去する折り返し防止アナログ・フィルタを使用する必要があります。最後に、サンプリング・レートがかなり低い低速工業用プロセス制御システムがあります。システムによらず、サンプリング理論の基礎はすべてに適用されます。

実際の A/D 変換プロセスと D/A 変換プロセスには、離散時間サンプリングと量子化に起因する有限振幅分解能の 2 つの重要な概念があります。これらの概念の理解は、データ・コンバータ・アプリケーションでは不可欠です。

サンプル・アンド・ホールド・アンプ機能の必要性

図 5.23 に示すサンプル・データ・システムの一般化したブロック図は、入力であるタイプの AC 信号を使用する場合です。現代のデジタル電圧計 (DVM) や DC 測定用に最適化された ADC の場合のように、必ずしもこのようにする必要はありませんが、ここでの説明では入力信号に上限周波数  $f_a$  が存在することを仮定しています。

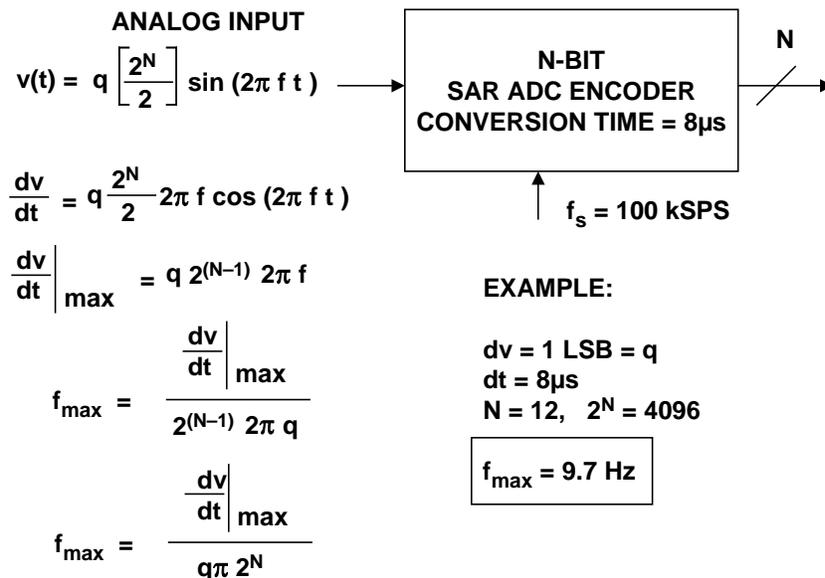


図 5.24: 非サンプリング ADC (エンコーダ) の入力周波数限界

今日の多くの ADC はサンプル・アンド・ホールド機能 (SHA) を内蔵しているため、AC 信号を処理することができます。このタイプの ADC はサンプリング ADC と呼ばれていますが、アナログ・デバイセズの業界標準 AD574 のような多くの早期の ADC はサンプリング・タイプではなく、図 5.24 に示す単なるエンコーダでした。SAR ADC (SHA 機能あり) への入力信号が、変換時間 (例では 8 µs) 内に 1 LSB を超えて変化する場合、出力データにはコードの場所に応じて大きな誤差が発生します。大部分の ADC アーキテクチャではこのタイプの誤差が多かれ少なかれ発生します。良く一致したコンパレータを持つフラッシュ・コンバータは例外です。

エンコーダの入力信号をフルスケール振幅 ( $q2^N/2$ ) の正弦波とします。ここで、 $q$  は 1 LSB の重みです。

$$v(t) = q(2^N/2) \sin(2\pi ft) \quad \text{式 5.1}$$

微分すると、

$$dv/dt = q2\pi f(2^N/2) \cos(2\pi ft) \quad \text{式 5.2}$$

したがって、変化の最大レートは、

$$dv/dt|_{\max} = q2\pi f(2^N/2) \quad \text{式 5.3}$$

$f$  について解くと、

$$f = (dv/dt|_{\max}) / (q\pi 2^N) \quad \text{式 5.4}$$

$N = 12$  で、かつ 1 LSB 変化 ( $dv = q$ ) が変換時間 ( $dt = 8 \mu\text{s}$ ) 内に可能な場合、誤差なしで処理できる最大フルスケール信号周波数  $f_{\max}$  についてこの式を解くことができます。

$$f_s = 9.7 \text{ Hz}$$

これは、 $8 \mu\text{s}$  ADC でサンプリング周波数 100 kSPS が可能であっても、9.7 Hz より大きい入力周波数では変換誤差が発生することを意味します ( $8 \mu\text{s}$  ADC では、外付け SHA がホールド・モードから抜け出た後に信号を再取得するためにさらに  $2 \mu\text{s}$  期間使用可能です)。

AC 信号を処理するときは、サンプル・アンド・ホールド機能が追加されます。理想 SHA はホールド・コンデンサを駆動する単なるスイッチで、このコンデンサの後ろには高入力インピーダンスのバッファが接続されています。このバッファの入力インピーダンスは、コンデンサがホールド・タイム内に 1 LSB 以下まで放電できるように十分高い必要があります。SHA はサンプル・モードで信号をサンプルし、ホールド・モードで信号を一定に保持します。タイミングは、エンコーダがホールド・タイム中に変換を実行するように調整されます。このため、サンプリング ADC は高速信号を処理することができます。上限周波数は、エンコーダではなく SHA アパーチャ・ジッタ、帯域幅、歪みなどにより決定されます。例の中では、優れたサンプル・アンド・ホールドが  $2 \mu\text{s}$  以内に信号を取得できるため、100 kSPS のサンプリング周波数が可能で、最大 50 kSPS の入力周波数を処理できる能力を持っています。これらの仕様を含む SHA 機能の詳細は、この章の後ろに記載します。

ナイキスト基準

連続アナログ信号は離散の間隔  $t_s = 1/f_s$  でサンプルされます。この間隔は、元のアナログ信号を正確に表現するように注意深く選択する必要があります。取得するサンプル数が多いほど（サンプリング・レートを高速化するほど）、デジタル表現が正確になることは明らかですが、取得するサンプルを少なくすると（サンプリング・レートを低速化）、信号の重要な情報が実際に失われてしまうポイントに到達します。サンプリングの数学的基礎は、Bell Telephone Laboratories の Harry Nyquist による 1924 年と 1928 年の 2 つの論文で発表されました（参考資料 1 および 2）。ナイキストの最初の研究は、間もなく R. V. L. Hartley により補足されました（参考資料 3）。これらの論文が 1940 年代の PCM 研究の基礎を築き、1948 年に、Claude Shannon が通信理論に関する彼の古典的論文を書きました（参考資料 4）。

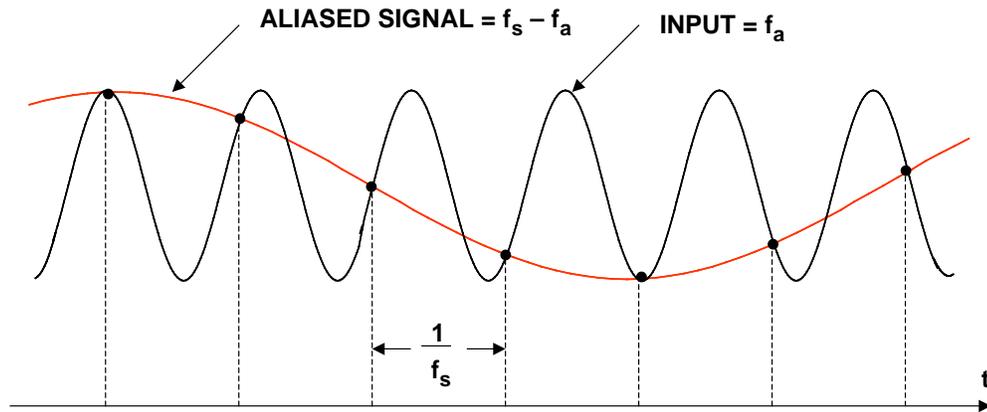
ナイキスト基準は、「サンプリング周波数は信号に含まれる最高周波数の少なくとも 2 倍である必要があります、そうしないと信号の情報が失われる」と単純に述べています。サンプリング周波数がアナログ信号内の最大周波数の 2 倍を下回ると、折り返しと呼ばれる現象が発生します。

- ◆ A signal with a *maximum BANDWIDTH*  $f_a$  must be sampled at a rate  $f_s > 2 f_a$  or information about the signal will be lost because of aliasing
- ◆ Aliasing occurs whenever  $f_s < 2 f_a$
- ◆ The concept of aliasing is widely used in communications applications such as direct IF-to-digital conversion
- ◆ A signal which has frequency components between  $f_a$  and  $f_b$  must be sampled at least at a rate  $f_s > 2 (f_b - f_a)$  to prevent alias components from overlapping the signal frequencies.

図 5.25: ナイキスト基準

時間領域と周波数領域における折り返しの意味を理解するため、図 5.26 に示すようにサンプルされたシングル・トーン正弦波の時間領域表現のケースを最初に検討します。この例では、サンプリング周波数  $f_s$  が  $2f_a$  より高くありませんが、アナログ入力周波数  $f_a$  より少し高くなっています。すなわち、ナイキスト基準に違反しています。実際のサンプル・パターンから  $f_s - f_a$  の低い周波数に折り返された正弦波が発生することに注意してください。

このケースの対応する周波数領域表現を図 5.27B に示します。今度は、理想インパルス・サンプリャを使って周波数  $f_s$  でサンプルした周波数  $f_a$  の単一周波数正弦波のケースを考察します（図 5.27A 参照）。図のように、 $f_s > 2f_a$  も仮定します。サンプリャ出力の周波数領域表現では、元の信号の折り返しまたはイメージが  $f_s$  の各倍数を中心として（すなわち  $\pm Kf_s \pm f_a$ 、 $K = 1, 2, 3, 4, \dots$  に等しい周波数で）発生することを示しています。



NOTE:  $f_a$  IS SLIGHTLY LESS THAN  $f_s$

図 5.26: 時間領域での折り返し

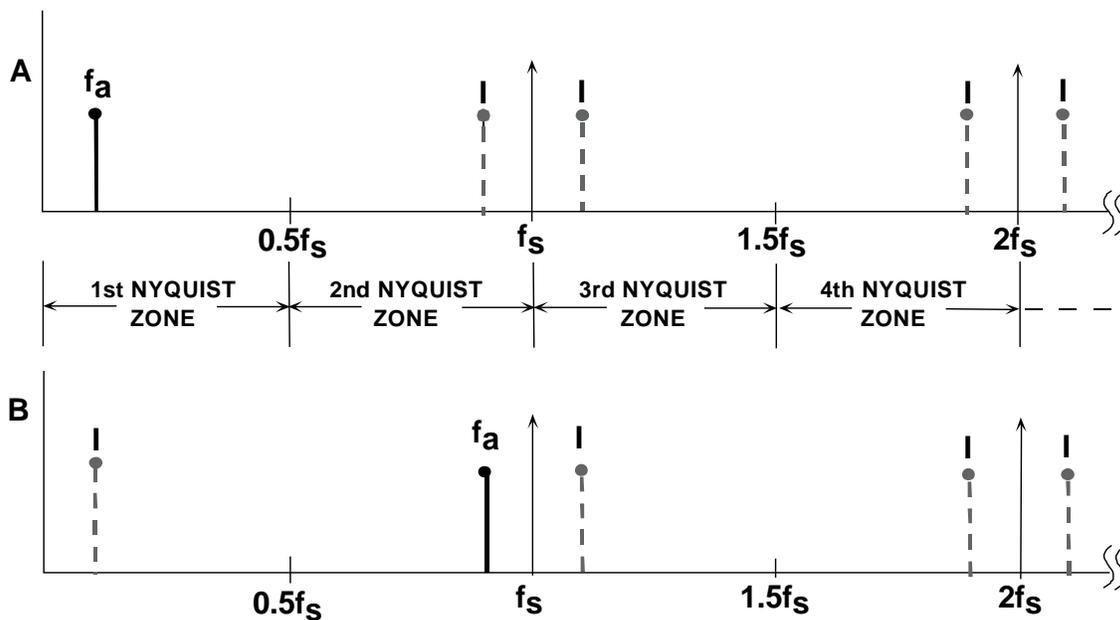


図 5.27: 理想サンプリャを使って  $f_s$  でサンプルされたアナログ信号  $f_a$  では、  
 $|\pm Kf_s \pm f_a|$ 、 $K = 1, 2, 3, \dots$  にイメージ（折り返し）が発生

ナイキスト帯域幅は、DC  $\sim f_s/2$  の周波数スペクトルと定義されます。周波数スペクトルは、図に示すように各々  $0.5 f_s$  の幅を持つ無限個のナイキスト・ゾーンに分割されます。実際には、理想サンプリャは ADC とそれに続く FFT プロセッサで置き換えられます。FFT プロセッサは DC  $\sim f_s/2$  の出力のみ（すなわち第 1 ナイキスト・ゾーン内に現れる信号または折り返し）を提供します。

ここで、第 1 ナイキスト・ゾーンの外側の信号のケースを考えます (図 5.27B)。信号周波数はサンプリング周波数よりほんの少し低く、図 5.26 の時間領域表現に示す状態に対応します。信号が第 1 ナイキスト・ゾーンの外側にあったとしても、そのイメージ (または 折り返し)  $f_s - f_a$  は、帯域内に落ち込むことに注意してください。図 5.27A に戻ります。不要な信号が  $f_a$  のいずれかのイメージ周波数に現れると、 $f_a$  にも現れることが明らかであるため、第 1 ナイキスト・ゾーン内にスプリアス周波数成分が発生します。

これはアナログ・ミキシング処理に似ており、ナイキスト帯域の外側にある周波数成分で、かつその折り返し成分が帯域内に落ち込む周波数成分を除去するためにサンプラ (または ADC) の前にフィルタリング機能が必要であることを意味します。フィルタ性能は帯域外信号と  $f_s/2$  との近さおよび必要とされる減衰量に依存します。

### ベースバンド折り返し防止フィルタ

ベースバンド・サンプリングとは、サンプルされる信号が第 1 ナイキスト・ゾーン内にあることを意味します。理想サンプラ入力に入力フィルタリングがない場合、どのナイキスト・ゾーン内でもナイキスト帯域外に落ち込む **すべての周波数成分 (信号またはノイズ) が、第 1 ナイキスト・ゾーンへも折り返されることに注意することが重要です。**このため、ほとんどのサンプリング ADC アプリケーションでは、折り返し防止フィルタを使って不要なこれらの信号を除去しています。

折り返し防止フィルタを正しく規定することは、重要です。最初のステップは、サンプルされる信号の特性を知ることです。注目する最高周波数を  $f_a$  とします。折り返し防止フィルタは、DC ~  $f_a$  の信号を通過させ、 $f_a$  より上の信号を減衰させます。

フィルタのコーナー周波数を  $f_a$  に選択するとします。システム・ダイナミック・レンジ内での最小減衰から最大減衰への有限な変化の影響を図 5.28A に示します。

入力信号は、注目する最大周波数  $f_a$  を超えるフルスケール成分を持つものとします。図に、 $f_s - f_a$  を超えるフルスケール周波数成分が DC ~  $f_a$  の帯域幅へ折り返される様子を示します。これらの折り返された成分は、実際の信号から区別できないため、ダイナミック・レンジが図に示す DR の値に制限されます。

テキストによっては、ナイキスト周波数  $f_s/2$  を基準として折り返し防止フィルタを規定することを推奨するものがありますが、この場合には注目する信号帯域幅が DC ~  $f_s/2$  に広がっていることを仮定していますが、こんなことはめったにありません。図 5.28A に示す例では、 $f_a \sim f_s/2$  にある折り返された成分は注目外で、ダイナミック・レンジを制限しません。

したがって、折り返し防止フィルタの遷移帯域はコーナー周波数  $f_a$ 、阻止帯域周波数  $f_s - f_a$ 、必要とされる阻止帯域減衰量 DR で決定されます。所要システム・ダイナミック・レンジは、信号忠実度の条件に基づいて選択されます。

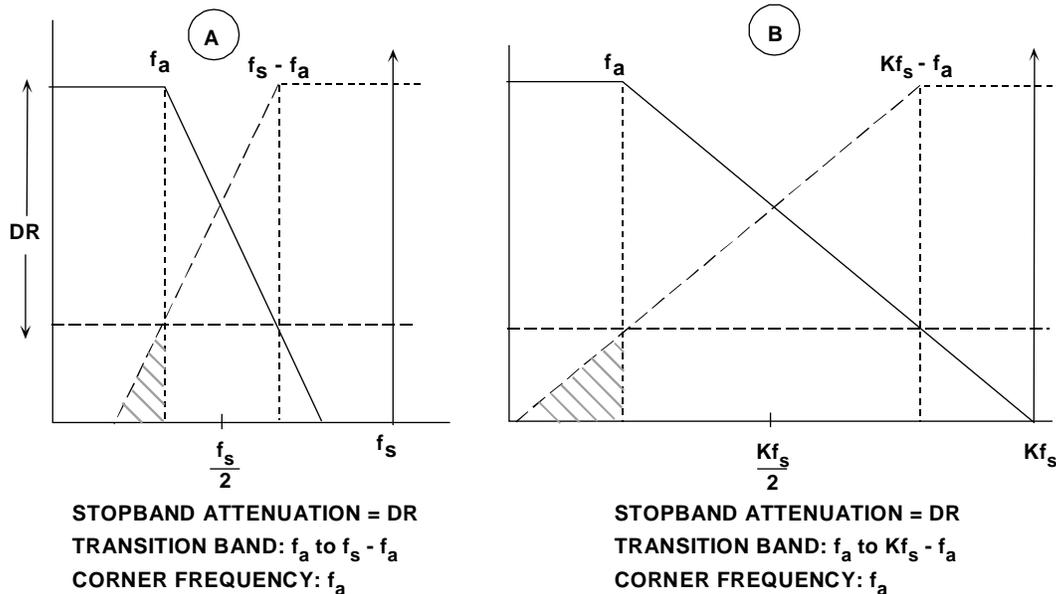


図 5.28: オーバーサンプリングによる  
ベースバンド折り返し防止フィルタ条件の緩和

他の条件は同じでも遷移帯域を急峻にするほど、フィルタは複雑になります。例えば、バターワース・フィルタは各フィルタ極あたり 6 dB/オクターブの減衰量を与えます。1 MHz ~ 2 MHz (1 オクターブ) の遷移領域で 60 dB の減衰量を実現しようとする、最小 10 個の極が必要になります。これは大変なフィルタで、設計が非常に困難です。

このため、高速アプリケーションには一般に他のフィルタ・タイプが適しています。高速アプリケーションでは、急峻な遷移帯域およびリニアな位相応答と組み合わせた帯域内の平坦性が要求されます。楕円フィルタはこれらの基準を満たすためよく使用されます。カスタム・アナログ・フィルタの供給に特化した多数の会社があります。TTE は、このような会社の例です (参考資料 5)。

この議論から、折り返し防止遷移帯域の急峻さと、ADC サンプル周波数との間のトレードオフを理解することができます。高いサンプリング・レート (オーバーサンプリング) を選択すると、遷移帯域の急峻さ (したがってフィルタの複雑さ) は緩和されますが、高速な ADC と高速レートでのデータ処理が必要となる犠牲が生じます。これを図 5.28B で説明します。この図には、同じアナログ・コーナー周波数  $f_a$  と同じダイナミック・レンジ DR を維持して、サンプリング周波数を K 倍にした場合の影響を示します。遷移帯域 ( $f_a \sim Kf_s - f_a$ ) を広くすると、このフィルタの設計が図 5.28A のケースと比べて容易になります。

折り返し防止フィルタ設計作業は、 $f_a$  の 2.5 ~ 4 倍の初期サンプリング・レートを選択することから始まります。所要ダイナミック・レンジに基づきフィルタ仕様を決定し、このフィルタはシステムのコストと性能の制約内で実現可能か検討します。実現できない場合、高速な ADC の使用を必要とするサンプリング・レートの高速化を検討します。

シグマ・デルタ ADC は元々オーバーサンプリング・コンバータであるため、折り返し防止アナログ・フィルタの条件を緩和することができるので、このアーキテクチャの利点として追加されることに言及する必要があります。

阻止帯域周波数  $f_s - f_a$  にフルスケール信号が存在しないことが確かな場合、折り返し防止フィルタの条件はある程度緩和されます。多くのアプリケーションで、フルスケール信号がこの周波数で発生することはありえないことです。周波数  $f_s - f_a$  で最大信号がフルスケールより下の  $X$  dB を超えない場合、フィルタの阻止帯域減衰量条件は同じ量だけ緩和されます。信号のこの知識に基づく  $f_s - f_a$  での阻止帯域減衰量の新しい条件は、 $DR - X$  dB になります。このタイプの仮定を行う場合、最大信号周波数  $f_a$  の上で発生するすべてのノイズ信号を注意深く扱ってください。不要な信号も信号帯域に折り返しされるためです。

### アンダーサンプリング

ここまでは、ベースバンド・サンプリングのケース、すなわち注目するすべての信号が第 1 ナイキスト・ゾーン内に存在する場合を考察しました。図 5.29A にこのケースを示します。このケースでは、サンプルされる信号の帯域は第 1 ナイキスト・ゾーンに制限され、元の周波数帯域のイメージは他の各ナイキスト・ゾーンに発生します。

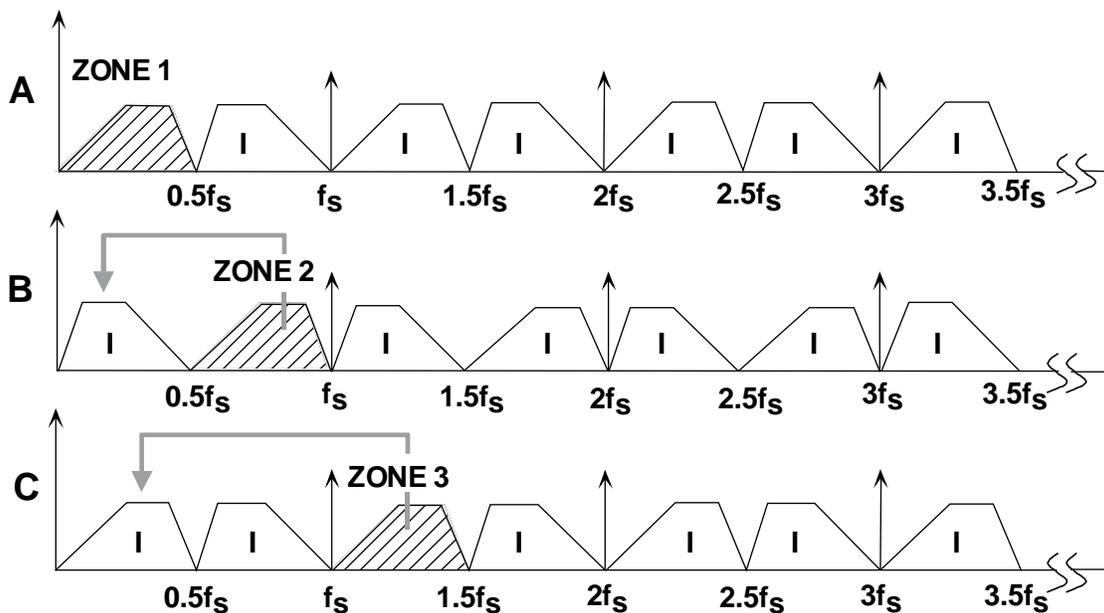


図 5.29: アンダーサンプリングとナイキスト・ゾーン間の周波数変換

図 5.29B に示すケースを考察します。ここでは、サンプルされた信号帯域がすべて第 2 ナイキスト・ゾーン内に存在します。第 1 ナイキスト・ゾーンの外側にある信号のサンプリング・プロセスは、アンダーサンプリング、または高調波サンプリングと呼ばれることがあります（またバンドパス・サンプリング、IF サンプリング、ダイレクト IF デジタル変換と呼ばれることもあります）。第 1 ナイキスト・ゾーンのイメージは元の信号のすべての情報を含み、元の位置だけが例外であることに注意してください（スペクトル内の周波数成分の順序は反転していますが、これは FFT 出力順を逆転させることにより容易に直すことができます）。

図 5.29C に、第 3 ナイキスト・ゾーン内に制限されたサンプルされた信号を示します。第 1 ナイキスト・ゾーンのイメージには周波数反転がないことに注意してください。実際、サンプルされた信号周波数はどのユニークなナイキスト・ゾーンに存在することもできますが、第 1 ナイキスト・ゾーンのイメージは正確な表現を維持しています（周波数反転が例外で、これは信号が偶数ナイキスト・ゾーン内に存在する場合に発生します）。この時点で、ナイキスト基準を、すべての信号情報を保存するためには、帯域幅の 2 倍以上のレートで信号をサンプルする必要があると言い換えることができます。

サンプルされた信号帯域の、周波数スペクトル内でのサンプリング周波数に対する正確な位置に言及しなかったことに注意してください。唯一の制約は、サンプルされた信号の帯域を 1 つのナイキスト・ゾーン内に制限することです。すなわち信号が  $f_s/2$  の整数倍で重ならないことです（実際に、これが折り返し防止フィルタの基本的機能です）。

第 1 ナイキスト・ゾーンより上で信号をサンプルすることは、通信では一般的になりました。これは、この処理がアナログ復調と等価であるためです。IF 信号を直接サンプルして、デジタル技術を使って信号を処理し、これにより IF 復調器とフィルタを不要にすることは一般的になりました。ただし、明らかに IF 周波数が高くなるほど、ADC のダイナミック性能要求が重要になります。ADC の入力帯域幅と歪み性能は、ベースバンドだけではなく IF 周波数でも十分である必要があります。このために第 1 ナイキスト・ゾーン内の信号処理用に設計された大部分の ADC に問題が生ずることになり、アンダーサンプリング・アプリケーションに適する ADC は、高次ナイキスト・ゾーンへのダイナミック性能を維持する必要が生じました。

#### アンダーサンプリング・アプリケーションでの折り返し防止フィルタ

図 5.30 に、キャリア周波数  $f_c$  を中心とする第 2 ナイキスト・ゾーン内にあり、かつその下側周波数と上側周波数をそれぞれ  $f_1$  と  $f_2$  する信号を示します。折り返し防止フィルタはバンドパス・フィルタになります。所要ダイナミック・レンジは DR で、これがフィルタの阻止帯域減衰を決定します。上側遷移帯域は  $f_2 \sim 2f_s - f_2$  で、下側遷移帯域は  $f_1 \sim f_s - f_1$  です。ベースバンド・サンプリングの場合と同様に、サンプリング周波数を比例して高くすることにより、折り返し防止フィルタ条件を緩和することができますが、第 2 ナイキスト・ゾーン内で  $f_c$  が中心になるようにこの周波数を高くする必要があります。

2 つの重要な式を使って、与えられたキャリア周波数  $f_c$  と信号帯域幅  $\Delta f$  に対してサンプリング周波数  $f_s$  を選択することができます。1 つ目の式は次のナイキスト基準です。

$$f_s > 2\Delta f \quad \text{式 5.5}$$

2 つ目の式は、 $f_c$  がナイキスト・ゾーンの中心になるようにします。

$$f_s = \frac{4f_c}{2NZ - 1}, \quad \text{式 5.6}$$

ここで、 $NZ = 1, 2, 3, 4, \dots$ 、 $NZ$  はキャリアとその信号が落ち込むナイキスト・ゾーンに対応します（図 5.36 参照）。

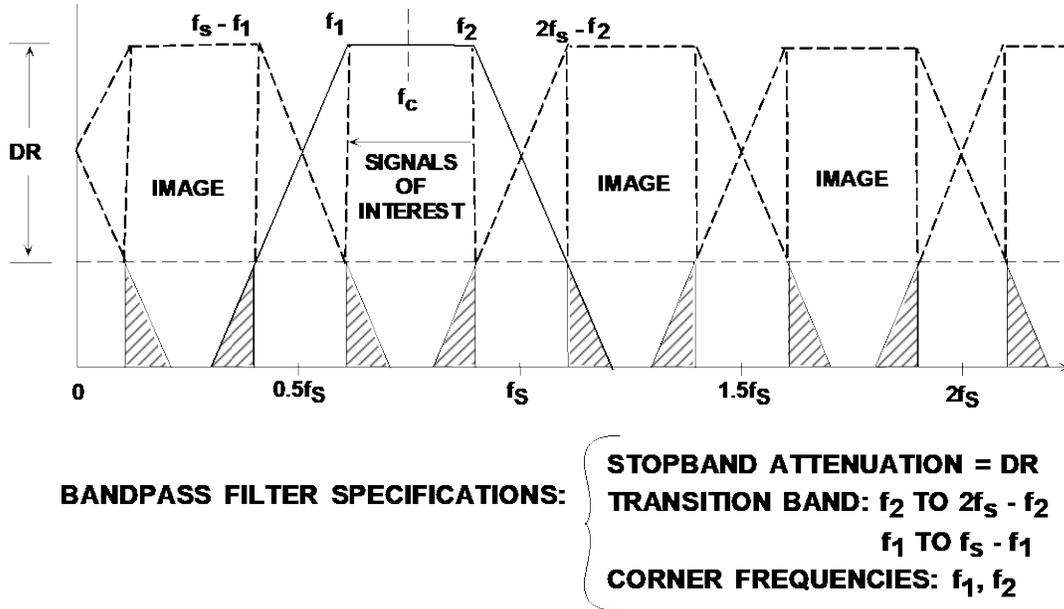


図 5.30: アンダーサンプリング用の折り返し防止フィルタ

$NZ$  は、通常、 $f_s > 2\Delta f$  を維持したまま、できるだけ大きく選択されます。これにより、必要とされるサンプリング・レートが最小になります。 $NZ$  を奇数に選択すると、 $f_c$  とその信号は奇数ナイキスト・ゾーン内に落ち込み、第 1 ナイキスト・ゾーン内のイメージ周波数は反転しません。 $NZ$  の値を小さくすること（したがってサンプリング周波数を高くする）により、サンプリング周波数と折り返し防止フィルタの複雑さとの間でトレードオフすることができます。

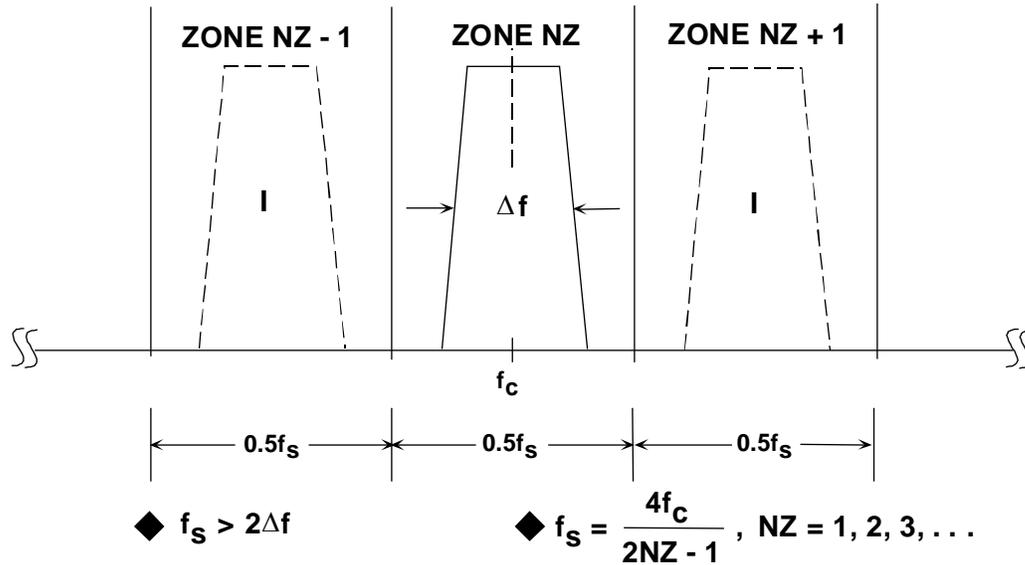


図 5.31: アンダーサンプルされた信号をナイキスト・ゾーンの中心に配置

一例として、キャリア周波数 71 MHz を中心とした 4 MHz 幅の信号を考察します。したがって、必要とされる最小サンプリング周波数は 8 MSPS になります。  $f_c = 71$  MHz と  $f_s = 8$  MSPS を使って、NZ について式 5.6 を解くと、 $NZ = 18.25$  になります。ただし、NZ は整数であるため、18.25 を超えない最大整数 18 を選択します。式 5.6 を再び  $f_s$  について解くと、 $f_s = 8.1143$  MSPS になります。したがって、最終値として、 $f_s = 8.1143$  MSPS、 $f_c = 71$  MHz、 $NZ = 18$  が得られます。

ここで、折り返し防止フィルタに対する余裕を大きくするため、 $f_s$  を 10 MSPS に上げるものとします。 $f_c = 71$  MHz と  $f_s = 10$  MSPS を使って、式 5.6 を NZ について解くと、 $NZ = 14.7$  が得られます。14.7 を超えない最大整数を採ると、 $NZ = 14$  になります。再び、 $f_s$  について式 5.6 を解くと、 $f_s = 10.519$  MSPS が得られます。したがって、最終値として、 $f_s = 10.519$  MSPS、 $f_c = 71$  MHz、 $NZ = 14$  が得られます。

上の繰り返し計算を  $f_s$  から始めて、キャリア周波数を調整して、NZ の整数値を求めることもできます。

参考資料:

サンプリング理論

1. H. Nyquist, "Certain Factors Affecting Telegraph Speed," **Bell System Technical Journal**, Vol. 3, April 1924, pp. 324-346.
2. H. Nyquist, "Certain Topics in Telegraph Transmission Theory," **A.I.E.E. Transactions**, Vol. 47, April 1928, pp. 617-644.
3. R.V.L. Hartley, "Transmission of Information," **Bell System Technical Journal**, Vol. 7, July 1928, pp. 535-563.
4. C. E. Shannon, "A Mathematical Theory of Communication," **Bell System Technical Journal**, (ア) Vol. 27, July 1948, pp. 379-423 and October 1948, pp. 623-656.
5. TTE, Inc., 11652 Olympic Blvd., Los Angeles, CA 90064, <http://www.tte.com>