

第 10 章: 受動部品

はじめに	10.1
10.1: コンデンサ	10.3
基本的事項	10.3
誘電体のタイプ	10.3
許容誤差、温度、その他の影響	10.9
寄生要素	10.10
誘電吸収	10.11
コンデンサの寄生要素と誘電正接	10.13
重要部品は最後に実装	10.14
10.2: 抵抗とポテンショメータ	10.15
基本的事項	10.15
抵抗の寄生要素	10.17
熱電効果	10.18
電圧の影響、故障のメカニズム、経年変化	10.20
抵抗の過剰ノイズ	10.20
ポテンショメータ	10.22
10.3: インダクタ	10.23
基本的事項	10.23
フェライト	10.25
参考資料	10.27

第 10 章: 受動部品

はじめに

高精度のアナログ回路を設計する際は、受動部品の選択ミスという落とし穴にはまらないようにすることが非常に重要です。実際、不適切な受動部品を選んでしまうと、最良のオペアンプやデータ・コンバータを使用したアプリケーションですら、うまく機能しなくなってしまう恐れがあります。このセクションでは、受動部品の選択時に陥りやすい、いくつかの基本的な落とし穴について説明します。

高精度のオペアンプやデータ・コンバータに相応の金額をかけたとしても、ボードに組み込んでみると仕様値を満たさないということがあります。考えられるのは、回路にドリフトが生じる、周波数応答が思わしくない、発振する、あるいは単純に期待した精度が出ない、といった現象に悩まされることです。このような場合は、そのデバイスに問題があると考える前に、コンデンサ、抵抗、ポテンショメータ、さらにはプリント回路基板も含めて、使用した受動部品を詳しく吟味してみる必要があります。これらの領域では、許容誤差、温度、寄生要素、経時変化、ユーザーによる組立て手順などによる隠れた影響が、知らないうちに回路の性能を損ねてしまうことがあります。また、ほとんどの受動部品メーカーは、このような影響に関して仕様を規定していません（あるいは、その値を低めに見積もっています）。

一般に、12 ビット以上の分解能を持つデータ・コンバータや高精度のオペアンプを使用する場合は、受動部品に細心の注意を払う必要があります。ここで、 $\frac{1}{2}$ LSB が 0.012 % フルスケールに相当する 12 ビット DAC の場合を考えてみます。これは、わずか 122 ppm に過ぎません。受動部品に関わる多くの現象は、これをはるかに超える誤差を累積させる可能性があります。しかし、最も高価な受動部品を購入したとしても、このような問題を解決できるとは限りません。多くの場合、回路の性能を高め、よりコスト効果の高い設計を実現するのは、高品質の（高価な）部品ではなく、**適切に選択した 25 セントのコンデンサ**です。容易なことではありませんが、いくつかの基本を踏まえたうえで受動部品を理解し、解析すれば、相応の効果を得ることができます。

注記

10.1: コンデンサ

基本的事項

コンデンサは受動部品であり、静電界の形でエネルギーを蓄えます。最も単純な構造のコンデンサは、誘電体と呼ばれる絶縁体を間に挟んだ 2 枚の導電性電極で構成されます。静電容量はこのプレートの表面積に正比例し、プレート同士の間隔に逆比例します。容量は、プレートの間にある物質の誘電率にも依存します。

容量性リアクタンスは次のように定義されます。

$$X_C = 1/\omega C = 1/2\pi fC \quad \text{式 10-1}$$

ここで、 X_C は容量性リアクタンス、 ω は角周波数、 f は周波数（ヘルツ）、 C は静電容量です。

容量性リアクタンスは、インピーダンスの負の虚数成分です。

したがって、インダクタの複素インピーダンスは次式で表されます。

$$Z = 1/j\omega C = 1/j2\pi fC \quad \text{式 10-2}$$

ここで、 j は虚数です。

$$j = \sqrt{-1} \quad \text{式 10-3}$$

誘電体のタイプ

コンデンサにはさまざまなタイプがあり、それらの個々の特性を理解することは、実際の回路設計に不可欠です。コンデンサの特性の概要を図 10.1 にまとめます。コンデンサの背景や使用方法については、参考文献 2 と、各メーカーのカタログを参照してください。

どんな誘電体においても、フィルタ特性を悪化させる主な要因は、ESR（等価直列抵抗）、つまりコンデンサの実質的な寄生抵抗です。ESR はフィルタ性能の根本的な制約となるものであり、コンデンサのタイプによっては周波数や温度とともに値が変化することがあるので、十分慎重に検討する必要があります。コンデンサで損失を起こすもう 1 つの要因が、ESL（等価直列インダクタンス）です。ESL は、コンデンサの実質的なインピーダンスが容量性から誘導性に切り替わる周波数を決定します。これはタイプによって大きく異なり、一部の電解タイプで 10 kHz 程度、チップ・セラミック・タイプでは 100 MHz 以上になります。リードレス・パッケージを使用すると、ESR と ESL の両方が最小限に抑えられます。ここで述べる全てコンデンサ・タイプは、高速用途に適した表面実装パッケージで提供されています。

電解タイプの製品は値の範囲が広く、容量対体積比が高いうえに動作電圧範囲が広いので、低周波フィルタを構成する場合は、コスト効果の高い優れた部品となっています。これには汎用アルミニウム電解タイプが含まれ、10 V 未満から約 500 V までの動作電圧範囲と、1 μ F から数千 μ F までの容量（ケース・サイズも比例して大きくなる）を選ぶことができます。全て電解コンデンサには極性があるので、約 1 V を超える逆バイアスに破損せずに耐えることはできません。これらのコンデンサは、比較的高いリーク電流値を示します（これは数十 μ A に達することがありますが、製品毎の構造、電気的サイズ、および電圧定格と印加電圧に大きく依存します）。しかし、基本的なフィルタリング・アプリケーションでは、これが主要な要素となることはあまりありません。

タンタル・タイプも同じく電解コンデンサに含まれますが、一般に電圧が 100 V 以下、容量が 500 μ F 以下に制限されます。サイズが同じ場合、タンタル・タイプは汎用电解タイプより容量対体積比が高く、より高い周波数範囲と低 ESR という 2 つの特長を兼ね備えています。タンタル・タイプは一般に標準電解タイプより高価であり、使用時はサージ電流とリップル電流に十分注意する必要があります。

アルミニウム電解コンデンサには、スイッチング・タイプのものがあります。これらは、数百 kHz の周波数で、大きなパルス電流を低損失で処理できるように設計されており、仕様値もそのように規定されています。このタイプのコンデンサは、高周波フィルタリング・アプリケーションでタンタル・タイプのものと同様に競合しますが、選択できる値の範囲がはるかに広いという利点があります。

最近では、有機半導体電解質を使用する高性能のアルミニウム電解コンデンサが出現しています。これら OS-CON ファミリーのコンデンサは、他の電解タイプよりも ESR がかなり低く、周波数範囲が高いことが特長であり、さらに低温時の ESR 性能低下も限定的です。

フィルム・コンデンサの値の範囲は広く、誘電体にも、ポリエステル、ポリカーボネート、ポリプロピレン、ポリスチレンを含むさまざまな種類があります。これらのフィルムは誘電率が小さいので体積効率がきわめて低く、（例えば）10 μ F/50 V のポリエステル・コンデンサはごく少数です。（金属箔に対して）金属が蒸着された電極は小型化する助けになりますが、フィルム・タイプの中で最も誘電率が高く（ポリエステルやポリカーボネート）、最も薄いフィルムを使い、そのうえ最も定格電圧の低いものであっても、どの電解タイプよりサイズが大きくなってしまいます。フィルム・タイプの利点は誘電損失が小さいことですが、これは、スイッチャのフィルタリングにとって必ずしも実用的な利点となる要素ではありません。例えば、フィルム・コンデンサの ESR は 10 m Ω 以下で、一般にフィルム・コンデンサが動作するとき Q 値は非常に大きくなります。実際に、これがフィルタにスプリアス共振の問題を引き起こし、減衰用の部品が必要になる可能性があります。

一般に、巻回構造を使用するフィルム・コンデンサは、誘導性を示す可能性があることから、高周波フィルタリングにおけるその有効性が制限される場合があります。誘導性を示さないように作られたフィルム・コンデンサだけが、スイッチング・レギュレータ・フィルタの用途に有効であることは明らかです。被誘導性コンデンサの特別な形態の 1 つが積層フィルム・タイプで、巻回型では大きな誘電体／電極の素材が円筒状に巻き取られているのに対し、このタイプでは、複数の小さい平板状に切断されたコンデンサ電極を互いに重ねて配置しています。

TYPE	TYPICAL DA	ADVANTAGES	DISADVANTAGES
Polystyrene	0.001% to 0.02%	Inexpensive Low DA Good stability (~120ppm/°C)	Damaged by temperatures >+85°C Large High inductance Vendors limited
Polypropylene	0.001% to 0.02%	Inexpensive Low DA Stable (~200ppm/°C) Wide range of values	Damaged by temperatures >+105°C Large High inductance
Teflon	0.003% to 0.02%	Low DA available Good stability Operational above +125°C Wide range of values	Expensive Large High inductance
Polycarbonate	0.1%	Good stability Low cost Wide temperature range Wide range of values	Large DA limits to 8-bit applications High inductance
Polyester	0.3% to 0.5%	Moderate stability Low cost Wide temperature range Low inductance (stacked film)	Large DA limits to 8-bit applications High inductance (conventional)
NP0 Ceramic	<0.1%	Small case size Inexpensive, many vendors Good stability (30ppm/°C) 1% values available Low inductance (chip)	DA generally low (may not be specified) Low maximum values (≤ 10nF)
Monolithic Ceramic (High K)	>0.2%	Low inductance (chip) Wide range of values	Poor stability Poor DA High voltage coefficient
Mica	>0.003%	Low loss at HF Low inductance Good stability 1% values available	Quite large Low maximum values (≤ 10nF) Expensive
Aluminum Electrolyte	Very high	Large values High currents High voltages Small size	High leakage Usually polarized Poor stability, accuracy Inductive
Tantalum Electrolyte	Very high	Small size Large values Medium inductance	High leakage Usually polarized Expensive Poor stability, accuracy

図 10.1: コンデンサの比較チャート

この構造には、従来型のリード付きプレート・シート・スタイルのコンデンサと同様、低インダクタンスであるという利点があります。言うまでもなく、最良の高周波特性を得るには、リード長をできるだけ短くする必要があります。ESL を最小限に抑えるためにさまざまな低インダクタンス終端を行うことで、スイッチング電源用に設計された大電流用のポリカーボネート・フィルム・タイプを使用することも可能です。

フィルム・コンデンサは、その電氣的サイズや物理的サイズに応じて、10 MHz を優に超える周波数に使用することができます。非常に高い周波数では、検討対象を積層フィルム・タイプだけに限定する必要があります。一部のメーカーは、リードレス表面実装パッケージのフィルム・タイプも供給しており、このタイプでは、リード長によるインダクタンスをなくすことができます。

多くの場合、数 MHz を超える周波数ではセラミックがコンデンサ材料として優れた性質を示しますが、これは小型で損失が小さいことによります。しかし、各種のセラミック誘電体の特性は大きく異なります。タイプにより、さまざまなアプリケーション、特に電源デカップリングにおいて、優れた性質を示しものがあります。セラミック誘電体コンデンサは、X7R や Z5U といった高 K の誘電体を使用することにより、最大 200V の定格電圧で数 μF までの値を実現します。NP0 (COG とも呼ばれる) タイプは低誘電率の誘電体を使用しており、公称温度係数 (TC) の値がゼロで、(安定性に劣る高 K タイプと異なり) 電圧係数も低い値となっています。使用可能な NP0 タイプの値は $0.1\mu\text{F}$ 以下に限られており、より実際的な上限値は $0.01\mu\text{F}$ です。

多層セラミックの「チップ・コンデンサ」は、きわインダクタンスの非常に低い設計によってほぼ最適な RF バイパスが可能であることから、10 MHz 以上のバイパス用やフィルタ用として、ますます広まりつつあります。小さい値のセラミック・チップ・コンデンサは、1 GHz までの動作周波数範囲を備えています。より高い周波数のアプリケーションに使用するこのようなコンデンサでは、使用最高周波数を超える自己共振周波数を持つものを選ぶことによって、有効値を保証することができます。

全てのコンデンサには、ある程度の有限な ESR が存在します。いくつかのケースでは、「自由」減衰を提供することによって、ESR が実際にフィルタの共振ピーク値を減らす助けとなる場合があります。例えば、タンタルを使用する汎用のスイッチング・タイプ電解コンデンサでは、インピーダンスの周波数特性を示すプロットに、広い直列共振領域が認められます。これは $|Z|$ が最小レベルまで落ち込んだときに発生しますが、このレベルの公称値は、その周波数におけるコンデンサの ESR に等しくなります。下の例では、この低 Q 共振が、実際に数オクターブという非常に広い周波数範囲を包含していることがわかります。フィルム・コンデンサとセラミック・コンデンサの非常に高い Q の急激な共振とは対照的に、この低 Q 動作は共振ピークの制御に利用することができます。

ほとんどの電解コンデンサは低温時に ESR 性能が大幅に低下し、 -55°C では室温時の 4 倍から 6 倍になります。高レベルの ESR が決定的な影響を持つ回路では、このために問題が生じる可能性があります。いくつかの電解タイプでは、この問題への対策がとられており、例えば HFQ スwitching・タイプでは、 -10°C における 100 kHz での ESR が室温時の 2 倍を超えることはありません。OS-CON 電解コンデンサの ESR の温度特性は、比較的フラットです。

図 10.2 は、タイプの異なるいくつかの電解コンデンサの高周波数インピーダンス特性を、公称 $100\mu\text{F}/20\text{V}$ のサンプルを使って示したものです。これらのプロットには、高分解能の 4 端子セットアップを使った場合の、20 Hz ~ 200 kHz の周波数範囲におけるインピーダンス $|Z|$ の変化が示されています。この図に示されているのは、 $100\mu\text{F}/25\text{V}$ の汎用アルミニウム・タイプ、 $120\mu\text{F}/25\text{V}$ の HFQ タイプ、 $100\mu\text{F}/20\text{V}$ のタンタル・ビード・タイプ、および $100\mu\text{F}/20\text{V}$ の OS-CON タイプ (右側一番下の曲線) コンデンサの性能サンプルです。

HFQ タイプとタンタル・タイプのサンプルの 100 kHz インピーダンスは、互いに近い値を示していますが、汎用タイプのものは約 4 倍悪い値を示しています。OS-CON タイプのものは、100 kHz インピーダンスで、タンタル・タイプおよびスイッチング電解タイプのものより、ほぼ一桁低い値を示しています。

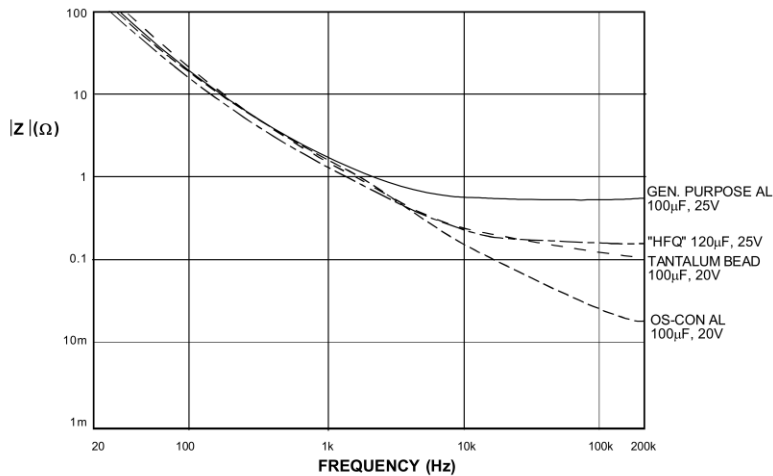


図 10.2: 100 μF 電解コンデンサのインピーダンス Z (Ω) の周波数特性
(AC 電流 = 50 mA RMS)

上に述べたように、実際のコンデンサには例外なく寄生要素が含まれているので、性能が限定されます。図 10.2 のインピーダンス曲線がこのような形状を示す理由を考えるために、100 $\mu\text{F}/20\text{ V}$ タンタル・コンデンサの（簡略化）モデルを図 10.3 に示します。

図には、このコンデンサを表す電気回路が示されており、単純な R 素子と L 素子、および 1 M Ω のシャUNT抵抗によって、ESR 成分と ESL 成分がモデル化されています。この単純なモデルは、実際のコンデンサに生じる温度と誘電吸収の影響を無視していますが、ここでの議論にはこれで十分です。

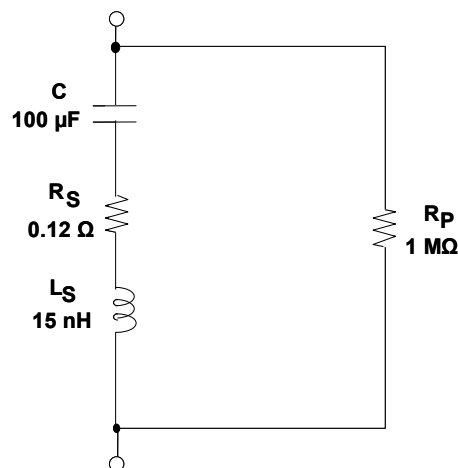


図 10.3: リード付き 100 $\mu\text{F}/20\text{ V}$ タンタル電解コンデンサの簡略化 SPICE モデル

一定レベルの AC 電流で駆動し、周波数を 10 Hz から 100 MHz まで掃引すると、このコンデンサ・モデルの両端の電圧は、図 10.4 に示すように、その実質的なインピーダンスに比例します。

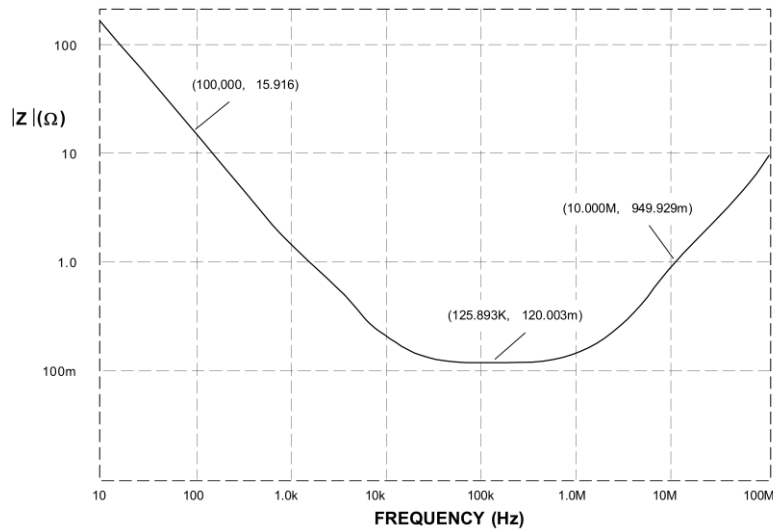


図 10.4: 100 μ F/20 V タンタル・コンデンサ簡略化モデルのインピーダンス (Ω) の周波数特性

低周波数の 100 Hz でのインピーダンスでは、15.9 Ω になっており、実質的なインピーダンスはほぼ純粋な容量性です。この「浴槽型」曲線の底部分における実質的なインピーダンスは ESR によって決まり、図では 125 kHz で 0.12 Ω を示しています。約 1 MHz を超えるとこのコンデンサは誘導性となり、インピーダンスは ESL の影響に支配されます。このコンデンサ特性の組み合わせは、図 10.4 に使用したタンタル・コンデンサのサンプルに対応させるために選択した特別なものですが、全て電解コンデンサのインピーダンス曲線は概してこのような形状を示します。最小インピーダンスは ESR によって変化し、誘導性領域は ESL によって変化します（さらに ESL はパッケージ・スタイルに大きく影響されます）。図 10.4 のシミュレーション曲線は、図 10.2 に示す 100 μ F/20 V タンタル・コンデンサの曲線の延長と考えることができます。

許容誤差、温度、その他の影響

一般に高精度のコンデンサは高価であるうえに、必ずしも容易に購入できるとは限りません。実際、コンデンサの選択は、使用可能な値の範囲と許容誤差の両方の制約を受けます。サイズに関しては、フィルム・タイプの比較的高性能のコンデンサは、（サイズとコストの両面から）実際問題として 10 μ F 以下に制限される傾向にあります。低許容誤差という点については、NP0 セラミック・デバイスや一部のフィルム・デバイスでは $\pm 1\%$ という値のものがありませんが、非常に納期がかかる可能性があります。多くのフィルム・コンデンサは許容誤差 $\pm 1\%$ 未満のものを入手できますが、これも特注ベースに限られます。

ほとんどのコンデンサには、温度変化の影響を受けやすいという性質があります。DF、DA、容量値は、全て温度の関数です。一部のコンデンサでは、これらのパラメータは温度に対して概ね直線的に変化しますが、それ以外のものでは強い非直線性を示します。通常、SH アプリケーションでは重要ではありませんが、**温度係数**（TC、単位 ppm/ $^{\circ}$ C）が大きすぎると、高精度の積分器、V/F コンバータ、発振器の性能に悪影響を与える恐れがあります。NP0 セラミック・コンデンサは TC が 30 ppm/ $^{\circ}$ C と低く、安定性が求められる場合に最適です。次に適しているのがポリスチレンおよびポリプロピレン・タイプで、TC は 100 ppm/ $^{\circ}$ C ~ 200 ppm/ $^{\circ}$ C の範囲です。これに対し、容量的な安定性が重要な場合は、TC が数百 ppm/ $^{\circ}$ C を超えるようなタイプや、実際に TC が非直線的なタイプを避ける必要があります。

コンデンサの最大動作温度も、予想される環境に照らして考慮する必要があります。例えば、ポリスチレン・コンデンサは 85 $^{\circ}$ C 近くで溶けてしまいますが、テフロン・コンデンサは 200 $^{\circ}$ C まで使用できます。

印加電圧に対する容量と DA の感度（**電圧係数**として表される）も、回路内のコンデンサの性能を低下させる可能性があります。コンデンサのメーカーが常に電圧係数の仕様を明確に規定しているわけではありませんが、ユーザーは、このような要素の影響を常に考えておく必要があります。例えば、最大電圧を加えた場合、一部の高 K セラミック・デバイスでは、容量が 50% 以上減少することがあります。これはそのデバイス固有の歪みを発生させるので、この種のデバイスは、例えば信号パスのフィルタリングなどには向いておらず、電源バイパスなどの用途に適しています。興味深いのは、使用可能なさまざまなセラミック・タイプの中で、安定した誘電体である NP0 セラミック・タイプが、電圧係数に関して良好な性能を示すということです。

同様に、多くのタイプのコンデンサで、容量と誘電正接は周波数に伴って大きく変化しますが、これは主に誘電率が変化するためです。この点では、ポリスチレン、ポリプロピレン、テフロンなどのほうが誘電体として優れています。

寄生要素

一般に、ほとんどの設計者は、使用可能なさまざまなコンデンサに関して十分な知識を持っています。しかし、コンデンサを使用する高精度の回路設計に静的誤差と動的誤差を発生させ得るメカニズムは、忘れられがちです。これは、非常に多くの種類のコンデンサが存在することが原因となっています。すなわちコンデンサには、ガラス、アルミニウム箔、個体タンタルおよびタンタル箔、シルバー・マイカ、セラミック、テフロンを誘電体を使用するものや、ポリエステル、ポリカーボネート、ポリスチレン、ポリプロピレン・タイプのフィルム・コンデンサが含まれます。従来型のリード付きパッケージに加えて、現在ではこれらの多くが、表面実装スタイルで提供されています。

図 10.5 に、非理想コンデンサの実際的なモデルを示します。公称容量 C は、絶縁抵抗つまり漏れを表す抵抗 R_p によって分流されます。もうひとつの抵抗 R_s (等価直列抵抗 ESR) はコンデンサと直列に存在し、これはコンデンサのリード線と電極の抵抗を表します。

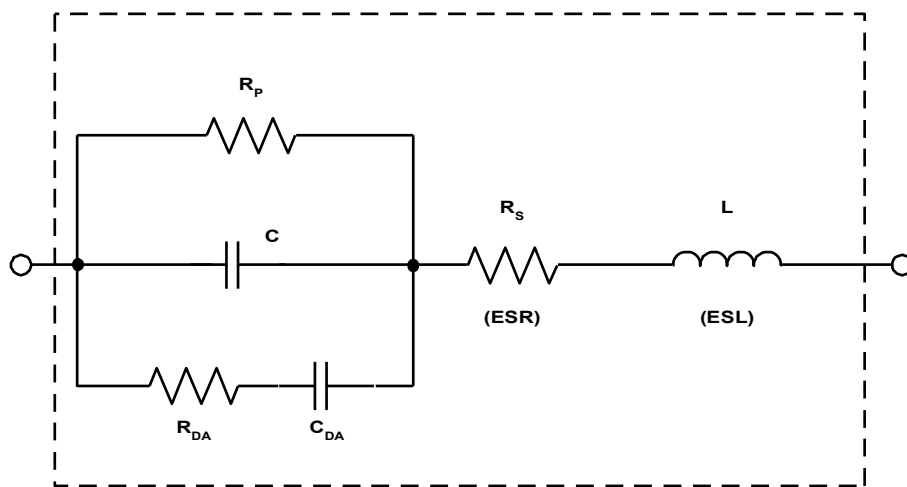


図 10.5: 寄生要素を含む非理想コンデンサの等価回路

コンデンサに関する現象は、これほど単純に各要素をモデル化できるものではないという点に注意してください。各現象とモデルの対応付けは、説明を容易にするためのものです。インダクタンス L (等価直列インダクタンス ESL) は、リード線と電極のインダクタンスをモデル化します。最後に、抵抗 R_{DA} とコンデンサ C_{DA} はともに誘電吸収 (DA) と呼ばれる現象を簡略化したモデルです。これは、低速および高速回路の動的性能を損なう可能性があります。実際のコンデンサでは、 R_{DA} と C_{DA} が増えて、複数の並列セットを構成することがあります。これらの寄生 RC 要素はタイミング回路の性能を大幅に低下させる可能性があります。この現象については以下で説明します。

誘電吸収

誘電吸収は「ソーケージ」あるいは「誘電ヒステリシス」とも呼ばれ、おそらく、さまざまなコンデンサの寄生効果の中で最も理解されていない現象であるとともに、最も設計に悪影響を及ぼす可能性のある現象です。このメモリ効果の結果として、ほとんどのコンデンサでは、放電しても蓄えていた電荷が全てなくならない傾向があります。

図 10.6 にこの効果を示します。左側の図に示す回路において、時間 t_0 で V ボルトの電源電圧まで充電した後に、スイッチ $S1$ を使い、時間 t_1 でコンデンサを短絡して放電させます。時間 t_2 の時点でコンデンサは開放された状態ですが、その端子には残留電圧がゆっくりと蓄積され、やがてほぼ一定の値に達します。この誤差電圧は DA によるものです。これを、充電／放電／電圧回復のシーケンスにおける時間と電圧を示す右の図に示します。回復電圧誤差は、元々の充電電圧 V と、使用コンデンサの定格 DA の両方に比例します。

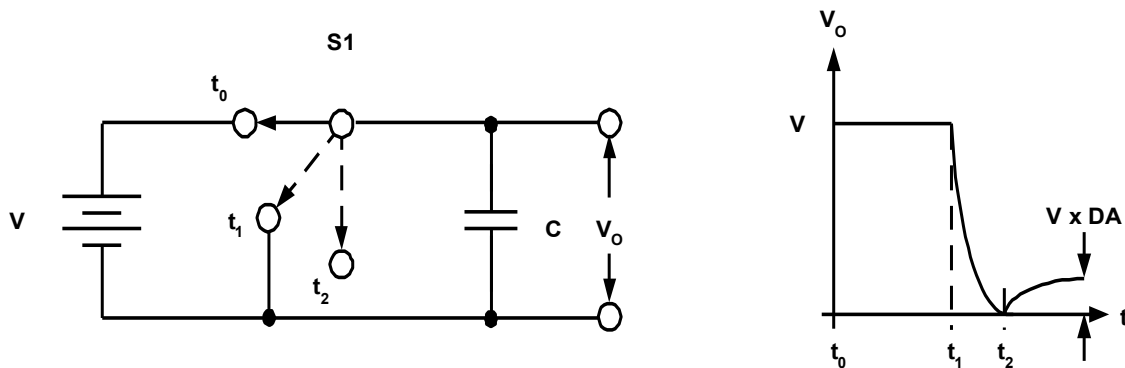


図 10.6: 充電／放電後の残留開路電圧がコンデンサの誘電吸収特性を決定

誘電吸収の仕様値を決定したり測定したりするための標準的手法は、ごく限られています。通常、測定結果は、コンデンサの端子に加えられる元々の充電電圧のパーセンテージとして表されます。コンデンサは、比較的長い時間をかけて充電され、それよりはるかに短い時間で短絡されるのが普通です。コンデンサは、電圧回復を見込んで放電後に指定時間だけ放置され、その後に残留電圧が測定されます（詳細は参考文献 8 を参照）。この説明は基本的現象を述べたものですが、実際のコンデンサでは、この誤差による影響が大きく異なり、その定格 DA は、1% よりはるかに低いものから 1% を超えるものまで、さまざまであるという点が重要です。正確な値は、使用する誘電体材料の関数です。

実際の DA は、さまざまな形で現れてきます。おそらく、積分器をゼロにリセットできない、 V/F コンバータが予期しない非直線性を示す、あるいはサンプル & ホールド (SH) 回路の誤差が変化する、といった現象が見られるはずですが、このうちの最後の現象は、特にデータ・アキュイジション・システムに悪影響を及ぼし、以下に示すように隣接チャンネルの電圧にほぼフルスケールの差が出てしまう恐れがあります。

単純な SH における DA 誤差の例を図 10.7 に示します。左の図で、スイッチ $S1$ と $S2$ は、それぞれ入力マルチプレクサと SH スイッチを示します。マルチプレクサの出力電圧は V_X です。 C に保持されるサンプル電圧は V_Y で、これは ADC へ送るためにオペアンプによってバッファされます。

右側のタイミング図からわかるように、DA 誤差電圧 ϵ は、コンデンサが有効に開放されているときにホールド・モードで出現します。この電圧は $V1$ と $V2$ の電圧差に比例し、これらがダイナミック・レンジ両端の値である場合は、誤差が大きくなります。実際の問題として、SH の DA に関して良好な性能を得るための最良のソリューションは、最良のコンデンサだけを使用することです。

DA 現象は誘電体材料自体の特性の 1 つですが、劣悪な製造プロセスや電極材料も影響します。DA の仕様値は、充電電圧のパーセンテージとして規定されます。その値はテフロン、ポリスチレン、およびポリプロピレン・コンデンサでは 0.02% 程度ですが、一部の電解コンデンサでは 10% 以上というものもあり、範囲に開きがあります。時間枠によっては、ポリスチレンの DA を 0.002% 程度に抑えることができます。

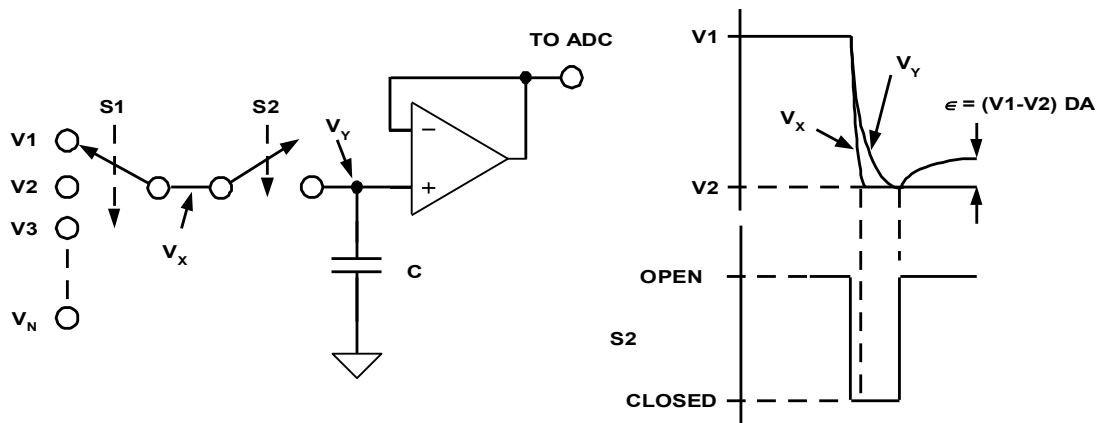


図 10.7: 誘電吸収により SH アプリケーションに生じる誤差

一般的な高 K のセラミックおよびポリカーボネート・コンデンサ・タイプの標準的な DA 値は 0.2% 程度ですが、これは 8 ビットでの $\frac{1}{2}$ LSB に相当します。通常、シルバー・マイカ、ガラス、およびタンタル・コンデンサはもっと大きい DA 値を示し、その範囲は 1.0% ~ 5.0% ですが、ポリエステル・デバイスの場合は 0.5% 前後です。一般に、**使用時の時間枠と電圧範囲内**における具体的な DA 仕様値がコンデンサのデータシートに記載されていない場合は、注意が必要です。望ましい方法は、DA の仕様値が低い別のタイプを選択することです。

DA は、ハイパス・アクティブ・フィルタや AC アンプに見られるもののように、高速セトリング回路の過渡応答に長いテール部分を発生させる可能性があります。このようなアプリケーションに使われるデバイスでは、図 10.5 に示した DA の $R_{DA}-C_{DA}$ モデルの時定数が数ミリ秒になることがあります。それよりはるかに長い時定数も珍しくありません。実際、一部のデバイスは、広範囲の時定数を持つ $R_{DA}-C_{DA}$ をいくつか並列に接続して回路を構成することで、モデル化することができます。

高速充放電アプリケーションにおける DA メカニズムの動作は、「アナログ・メモリ」に似ています。使用中のコンデンサは、以前の電圧に戻ろうとします。

設計によっては、単純かつ容易に特性評価を行うことができる場合で、アプリケーションに合わせて微調整を行うとする場合は、DA の影響を補償することができます。例えば積分器では、負のインピーダンスを効果的に並列配置することにより、DA に相当する回路部分を無効化できるように調整された適切な補償回路を通じて、出力信号を帰還させることができます。

このような補償を行えば、SH 回路の性能を 10 倍以上改善できることが実証されています（参考文献 6）。

コンデンサの寄生要素と誘電正接

図 10.5 ではコンデンサのリーク抵抗 R_P 、等価直列抵抗 R_S 、等価直列インダクタンス L が寄生要素として作用し、そのために外部回路の性能が低下します。多くの場合これらの素子の影響は、ひとまとめにして誘電正接（DF）として定義されます。

コンデンサのリーク電流は、電圧印加時に誘電体を通して流れる小さい電流です。コンデンサと並列の単純な絶縁抵抗（ R_P ）としてモデル化されますが、実際のリーク電流は電圧に対して直線状ではありません。メーカーは多くの場合、リーク電流をメガオームとマイクロファラドの積として定義します。これは、誘電体の自己放電時定数を秒数で表したものです。その値は、電解タイプのような高リーク電流コンデンサで 1 秒以下、セラミック・コンデンサで数百秒程度です。ガラス・デバイスの自己放電時定数は 1000 以上ですが、最もリーク性能の良いのがテフロン・デバイスやフィルム・デバイス（ポリスチレン、ポリプロピレン）で、その時定数は 1,000,000 メガオーム・マイクロファラドを超えます。これらのデバイスでは、外部リーク・パス（デバイス・ケースの表面汚れや、関連配線または物理的アセンブリによって生じる）によるリークが、内部の誘電体によるリークより大きくなる場合があります。

等価直列インダクタンス ESL （図 10.5）は、コンデンサのリード線や電極のインダクタンスから生じ、特に高い周波数域で、通常は容量性であるコンデンサのリアクタンスを誘導性に変える可能性があります。その大きさは、コンデンサ内部の詳細構造に大きく依存します。金属箔を巻いた筒状タイプのコンデンサは、モールドされたラジアル・リード構成のコンデンサに比べて、かなり大きなリード・インダクタンスを持ちます。多層セラミック・コンデンサやフィルム・タイプのコンデンサでは、一般に直列インダクタンスが最小になり、通常のタンタル・コンデンサやアルミ電解コンデンサでは、一般に最大になります。したがって一般的には、電解コンデンサだけを使って高速ローカル・バイパスを行うのは、適切ではありません。しかし、より特化されたアルミニウムおよびタンタル電解コンデンサも存在し、これらは高速アプリケーションに適しています。一般に、これらはスイッチ・モード電源で使用するために設計されたものです。これらについては、以下のセクションで詳しく述べます。

多くの場合、コンデンサのメーカーは、インピーダンスの周波数特性のグラフで、実効直列インピーダンスの仕様を規定しています。このグラフは、低周波数域では主に容量性リアクタンスを示していますが、高周波数域では、直列インダクタンスの影響によってインピーダンスが増加します。

等価直列抵抗 ESR （図 10.5 の抵抗 R_S ）は、リード線と電極の抵抗で構成されています。前述したように、多くのメーカーは、 ESR 、 ESL 、リーク電流による影響を、誘電正接（DF）と呼ばれる 1 つのパラメータにまとめています。誘電正接は、コンデンサの基本的な非効率性を示しています。メーカーはこれを、コンデンサの 1 サイクルで失われるエネルギーと保存されるエネルギーの比として定義しています。規定周波数における ESR とコンデンサの合計容量性リアクタンスの比は DF の値にほぼ等しく、性能指数 Q の逆数に等しくなります。これを近似式で示すと、 $Q \approx 1/DF$ となります（DF は数値）。

例えば、0.1%のDFを数値で表すと0.001なので、逆数にしてQに換算すると1000になります。

多くの場合、誘電正接は、温度と周波数の両方の関数として変化します。マイカ誘電体やガラス誘電体のコンデンサのDFは、一般に0.03～1.0%です。通常のセラミック・コンデンサのDFは、室温で0.1%～2.5%の範囲です。電解コンデンサは、通常、このレベルをさらに上回ります。フィルム・コンデンサは最も優秀で、DFは0.1%未満です。安定した誘電体であるセラミック、特にNP0（COGとも呼ばれる）のDF仕様は、フィルム・コンデンサのそれに匹敵します（もしくは下回ります）。

重要部品は最後に実装

設計者の悩みは設計プロセスの後も続きます。一般的に利用されているPCボード（PCB）組立て技術を採用しても、最高の設計が損われてしまうことがあります。例えば、通常利用されているPCB洗浄液が浸透してしまう電解コンデンサもあります。特に、ゴムのエンド・キャップを使用しているタイプは、洗浄液の影響を受けやすくなります。さらに悪いことに、フィルム・コンデンサの中には洗浄液に接触すると、実際に溶けてしまうものもあります（特にポリスチレン・コンデンサ）。これ以外のコンデンサでも、リード線の取り扱いが悪いと損傷を受け、回路に不規則な故障や間欠的な故障が生じることがあります。金属箔をエッチングしたタイプでは、特にこのような問題が起こりやすくなります。これらの問題を回避するために、特に重要な部品は、できればボード組立ての最終工程で実装することを推奨します。

設計者は、コンデンサ固有の故障メカニズムも考慮する必要があります。例えば、多くのメタライズド・フィルム・コンデンサは自己修復性を備えています。これらのコンデンサは、最初に誘電膜の小さな孔によってできた導電性ブリッジによって不良状態になることがありますが、しかし、その結果として故障電流が流れることでこのブリッジを切断するだけの熱が発生し、コンデンサが通常の動作に戻ることがあります（容量はわずかに低下します）。もちろん、高インピーダンス回路を使用するアプリケーションでは、ブリッジを解消するだけの十分な電流が流れないので、設計者はこの点を慎重に考慮する必要があります。

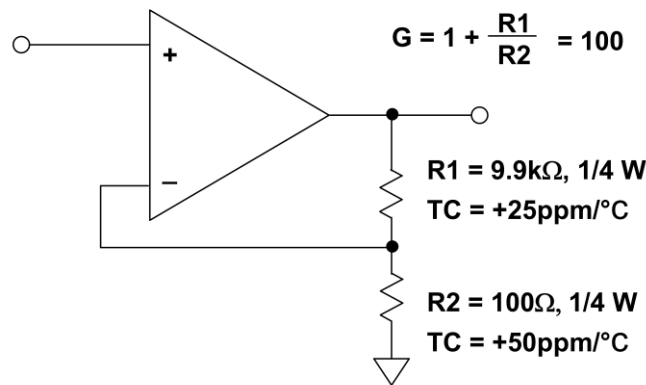
タンタル・コンデンサもある程度の自己修復性を備えていますが、フィルム・コンデンサと異なるのは、自己修復性をもたらす故障発生箇所の温度上昇が、ゆっくりであることです。したがって、タンタル・コンデンサが最良の自己修復性を発揮するのは、コンデンサの異常によるサージ電流が制限される高インピーダンス回路上です。このため、タンタル・コンデンサを高電流アプリケーションに使用するときには注意が必要です。

電解コンデンサの寿命は、多くの場合、コンデンサの溶液がキャップから漏れ出す速度に左右されます。エポキシ・シール材はゴム性のシール材より優れていますが、エポキシをシール材に使ったコンデンサは、極端な逆電圧状態や過電圧状態では破裂する恐れがあります。最後に、全て有極性コンデンサは、仕様値を超える電圧が加わらないように保護する必要があります。

10.2: 抵抗とポテンショメータ

基本的事項

設計者が利用できる抵抗の技術としては、カーボン・コンポジション、カーボン・フィルム、バルク・メタル、メタル・フィルム、および誘導/無誘導巻線タイプなど、広範な選択肢があります。抵抗はおそらく最も基本的で、しかも最もトラブルの少ない部品ですが、高性能回路で潜在的な誤差源になるということは見落とされがちです



- ◆ Temperature change of 10°C causes gain change of 250ppm
- ◆ This is 1LSB in a 12-bit system and a disaster in a 16-bit system

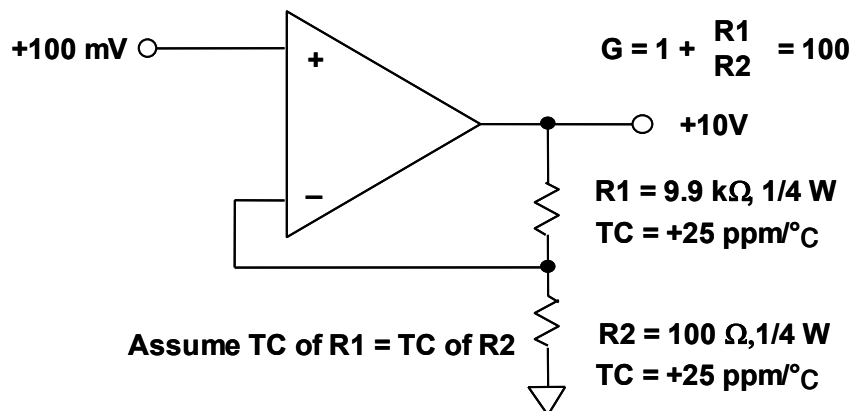
図 10.8: 抵抗の TC ミスマッチが温度に関わるゲイン誤差を誘発

抵抗の選択が不適切であると、122ppm (1/2LSB) を優に超える誤差が発生して、12 ビット設計の精度が著しく損われる可能性があります。本稿の読者が抵抗のデータシートを最後に読んだのはいつのことでしょうか。おそらく、データを詳しく調べ直すことで、いかに有益な情報が数多く得られるかを知れば、驚かれることと思います。

ここでは、図 10.8 に示す簡単な回路を考えてみます。この回路には非反転オペアンプが使われており、R1 と R2 によってゲインが 100 倍に設定されています。これら 2 つの抵抗の TC が誤差源となることは、ある程度明らかです。この回路ではオペアンプのゲイン誤差を無視することができ、抵抗は +25 °C で 99/1 の比率に完璧にマッチングされているものとします。すでに述べたように、抵抗の TC の差が 25 ppm/°C に過ぎないとすると、アンプのゲインは 10°C の温度変化に対して 250 ppm ずつ変化します。これは 12 ビット・システムでは約 1 LSB の誤差にあたりますが、16 ビット・システムになると、きわめて大きな誤差になります。

しかし、温度変化は、いくつかの点で図 10.8 のアンプの精度を制限します。この回路（およびゲインが部品の比率によって決定される多くのオペアンプ回路）では、抵抗同士の比率が互いに保たれている限り、抵抗の絶対 TC はそれほど重要ではありません。しかし、やはり精密な処理には向いていない抵抗タイプもあります。例えば、TC が約 1,500 ppm/°C のカーボン・コンポジション・ユニットは使用できません。TC を 1% という考えられないような値にマッチングできたとしても、その結果生じる 15 ppm/°C の誤差は適切ではありません。温度が 8°C 変化するだけで、120 ppm の誤差が生じることになります。

多くのメーカーは、絶対 TC が $\pm 1 \text{ ppm}/^\circ\text{C} \sim \pm 100 \text{ ppm}/^\circ\text{C}$ のメタル・フィルム抵抗やバルク・メタル抵抗を提供しています。しかし、温度係数には大きなばらつきが生じることがあるので、注意が必要です。特に、製造ロットが異なるディスクリート抵抗は、その傾向が顕著になります。この問題を避けるために、マッチングのとれた高価な抵抗ペアを提供しているメーカーもあります。これらの抵抗の温度係数は、 $2 \text{ ppm}/^\circ\text{C} \sim 10 \text{ ppm}/^\circ\text{C}$ の範囲で互いに保たれています。低価格の薄膜回路は比較的品質が優れているので、広く使用されています。



- ◆ R1, R2 Thermal Resistance = $125^\circ\text{C}/\text{W}$
- ◆ Temperature of R1 will rise by 1.24°C , $P_D = 9.9 \text{ mW}$
- ◆ Temperature rise of R2 is negligible, $P_D = 0.1 \text{ mW}$
- ◆ Gain is altered by 31 ppm, or 1/2 LSB @ 14-bits

図 10.9: TC が同じ抵抗間の消費電力が異なると、温度面で新たなゲイン誤差が生じる可能性がある

図 10.9 に示すように、R1 と R2 は TC がともに $25 \text{ ppm}/^\circ\text{C}$ の $1/4\text{W}$ 抵抗であるものとします。TC が同じであっても、大きな誤差が生じる可能性があります。信号入力がゼロの場合、抵抗は熱を放出しません。しかし、入力が 100 mV の場合は R1 にかかる電圧は 9.9 V になり、 9.9 mW を消費します。この場合は、($1/4\text{W}$ 抵抗の熱抵抗が $125 \text{ }^\circ\text{C}/\text{W}$ なので) 温度が $1.24 \text{ }^\circ\text{C}$ 上昇します。この 1.24°C の温度上昇によって抵抗が 31 ppm 変化し、それに応じてゲインも変化します。しかし、R2 にかかる電圧は 100 mV に過ぎず、温度上昇は 0.0125°C という無視できる値に止まります。最終的な 31 ppm のゲイン誤差は 14 ビットで $1/2 \text{ LSB}$ のフルスケール誤差に相当しますが、これは 16 ビット・システムにとってはきわめて大きな値です。

さらに悪いことに、この抵抗の自己発熱の影響によって非直線性誤差が発生します (計算は容易です)。図 10.9 の例では、 $1/2$ の電圧入力で生じる自己発熱誤差は 15 ppm に過ぎません。言葉を変えると、2 つのゲイン設定抵抗の温度変化が異なる限り、 $1/2$ スケールとフルスケールのステージ・ゲインは一定しません (他の点でも同じ)。これは決して最悪時の例ではありません。抵抗が小さくなると熱抵抗が大きくなるため、結果はさらに悪くなります。

これらの誤差や同様の誤差は、値と TC の両方が正確にマッチングされ、定格電力が高い抵抗を慎重に選ぶことによって回避できます。また、マッチングした抵抗同士を、熱的に緊密に結合させることが重要です。これは、単一基板上の抵抗回路を使用することで、うまく実現することができます。このような回路には、IC 内の回路か、個別にパッケージ化された薄膜抵抗回路を使用できます。

回路抵抗が非常に低いときは ($\leq 10 \Omega$)、**相互接続の安定性**も重要になります。例えば、誤差源として見落とされがちですが、標準的な銅ワイヤやプリント回路トレースの抵抗の TC も、誤差を増やす可能性があります。通常、銅の TC は約 $3,900 \text{ ppm}/^\circ\text{C}$ です。したがって、高精度の 10Ω 、 $10 \text{ ppm}/^\circ\text{C}$ の巻線抵抗の銅接続部の抵抗が 0.1Ω の場合、実際には、TC がほぼ $50 \text{ ppm}/^\circ\text{C}$ の 10.1Ω 抵抗になります。

最後に考慮すべき事項は、主に周囲温度が大きく変動するような設計に関することです。これは**温度リトレス**と呼ばれる現象で、一定の内部損失下において、高温/低温の周囲環境に規定サイクル数だけさらされた後に生じる、抵抗の変化を示すものです。温度リトレスは、良質の薄膜部品でも $10 \text{ ppm}/^\circ\text{C}$ を超える場合があります。

- ◆ Closely match resistance TCs.
- ◆ Use resistors with low absolute TCs.
- ◆ Use resistors with low thermal resistance (higher power ratings, larger cases).
- ◆ Tightly couple matched resistors thermally (use standard common-substrate networks).
- ◆ For large ratios consider using stepped attenuators.

図 10.10: 温度に関する抵抗誤差を最小限に抑えるための重要なポイント

以上をまとめると、抵抗回路設計時の温度関連誤差を最小限に抑えるには、図 10.10 に示す点を考慮する必要があります (コストを考慮しながら)。

抵抗の寄生要素

抵抗は、特に高周波領域で、高レベルの寄生インダクタンスまたは寄生容量を持つことがあります。メーカーは多くの場合、1 つまたは複数の周波数における「抵抗」と「インピーダンス値と DC 抵抗間の差」の比に基づき、これらの寄生効果をリアクタンス誤差 (% または ppm 単位) として規定しています。

巻線抵抗は、特に問題になりやすい傾向があります。抵抗のメーカーは、一般的な巻線抵抗か無誘導巻線抵抗の形で巻線抵抗を提供していますが、無誘導巻線抵抗であっても、設計者の頭痛の種となることがあります。これらの抵抗は 10 kΩ 未満の値でもわずかな誘導性 (20 μH 程度) を示し、値が 10 kΩ を超えると、同じスタイルの抵抗が 5 pF の並列容量を示します。

これらの寄生効果は、ダイナミック回路アプリケーションに混乱を引き起こす恐れがあります。特に重大な影響があるのは、値が 10 kΩ を超える巻線抵抗を使用するアプリケーションです。こうしたアプリケーションでは特性にピークが出ることは珍しくなく、場合によっては発振することもあります。これらの影響は、数 kHz あたりの周波数で顕著になります。

低周波回路アプリケーションであっても、巻線抵抗の寄生効果は問題を発生させます。1ppm までの指数関数セトリングには、20 時定数以上の時間を要します。巻線抵抗に関わる寄生効果は、回路のセトリング時間を、基本時定数よりはるかに長い時間まで増加させる可能性があります。

巻線タイプ以外の抵抗でも、許容値を超える寄生リアクタンスが生じることはよくあります。例えば一部のメタル・フィルム・タイプでは、高周波域でかなり大きなリード間容量が現れます。これに対し、エンド・ツー・エンドの容量を考慮する場合、高周波域ではカーボン抵抗が最適な動作を示します。

熱電効果

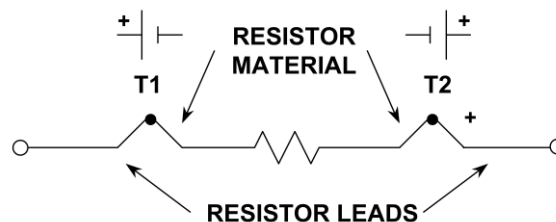
抵抗に関するもう 1 つのより潜在的な問題が**熱電効果 (熱電対効果)**で、これは**熱起電力 (EMF)**とも呼ばれます。2 種類の異なる金属導体を接合すると、必ず熱起電力が発生します。熱電効果は、温度の測定に広く使われています。しかし、2 種類の異なる導体が接合されている箇所には (好むと好まざるとによらず) 必ず熱電対が形成されるので、低精度のオペアンプ回路では、これが誤差源となることもあります。実際、多くの場合このような結合があると、それ以外の部分の回路設計が高精度であっても、非常に大きな誤差が生じてしまいます。

寄生熱電対は、それらを形成するさまざまな接合部の温度がそれぞれ異なる場合に誤差を発生させます。回路内の被処理信号の両側に 2 箇所の結合が存在する場合は、その定義上、少なくとも 1 つの熱電対ペアが形成されることとなります。この熱電対ペアの 2 つの接合部の温度が異なる場合は、結果的に温度に依存する誤差電圧が生じます。逆に、寄生熱電対ペアのこれら 2 つの接合部が同じ温度に保たれる場合は、結果的に 2 つの熱電対の電圧が相殺されるので、生じる誤差は差し引きゼロになります。

実際に電子回路を構成する場合は、異種金属同士を接合することは避けられないので、これは非常に重要なポイントです。しかし、設計者にできることは、望ましくない熱電誤差を互いに相殺させることができるよう、回路内の温度差を慎重に管理することです。

このような寄生要素の影響を避けることは、非常に困難です。これを理解するために、銅ワイヤだけで接続を行う場合を考えます。この場合、異なる銅ワイヤ合金同士で形成される接合部にも、 $1\mu\text{V}/^\circ\text{C}$ の何分の一かのわずかな熱起電力が生じます。これをさらに掘り下げると、このように、抵抗として明らかに安全と思える部品であっても寄生熱電対が含まれており、それによってさらに大きな影響が出る可能性があります。

例えば、図 10.11 に示す抵抗モデルを考えます。抵抗素材とリード線間の 2 箇所の接続は、熱電対接合 T1 と T2 を形成します。この熱電対 EMF は、一部のカーボン・コンポジション抵抗では $400\mu\text{V}/^\circ\text{C}$ 程度に達し、特別製の抵抗では $0.05\mu\text{V}/^\circ\text{C}$ という低い値になることもあります。通常のメタル・フィルム抵抗 (RN タイプ) では、約 $20\mu\text{V}/^\circ\text{C}$ です。



TYPICAL RESISTOR THERMOCOUPLE EMFs

- ◆ CARBON COMPOSITION $\approx 400\mu\text{V}/^\circ\text{C}$
- ◆ METAL FILM $\approx 20\mu\text{V}/^\circ\text{C}$
- ◆ EVENOHM OR MANGANIN WIREWOUND $\approx 2\mu\text{V}/^\circ\text{C}$
- ◆ RCD Components HP-Series $\approx 0.05\mu\text{V}/^\circ\text{C}$

図 10.11: 全て抵抗には、リード線と抵抗素材の間に形成される 2 つの熱電対が含まれる

これらの熱電対効果は、AC 信号の場合はあまり重要ではありません。また、DC のみの信号であっても、上記のように抵抗全体を一様の温度に保てば、効果的に相殺することができます。しかし、抵抗の消費電力が大きい場合や、熱源に対する抵抗の方向が非対称になっている場合は、抵抗両端に温度差が生じて熱電対誤差電圧が発生します。通常のメタル・フィルム抵抗を使用した場合は、抵抗両端に 1°C の温度差が生じると、約 $20\mu\text{V}$ の熱電対電圧が発生します。この誤差レベルは、OP177 のような高精度オペアンプのオフセット電圧ドリフトと比較しても大きなものであり、ドリフトが $<1\mu\text{V}/^\circ\text{C}$ のチョッパ安定化オペアンプと比較すると、極端に大きな値です。

抵抗の方向が全体的な熱電対電圧にどのように影響するかを、図 10.12 に示します。左の図でボード面積を節約するために一方の端を下にして抵抗を立てると、必ず抵抗に沿って温度勾配が生じ、抵抗の消費電力が大きいときは特に勾配が大きくなります。これに対し、右の図のように抵抗を横向きにして PC ボードに取り付けると、一般に温度勾配はなくなります。ただし、抵抗に沿った横方向の空気の流れがある場合は、この限りではありません。このような場合は、空気の流れに対して抵抗の軸を直角にすると、抵抗の両端温度が同じ値に強制される傾向があるので、この誤差源を最小にすることができます。

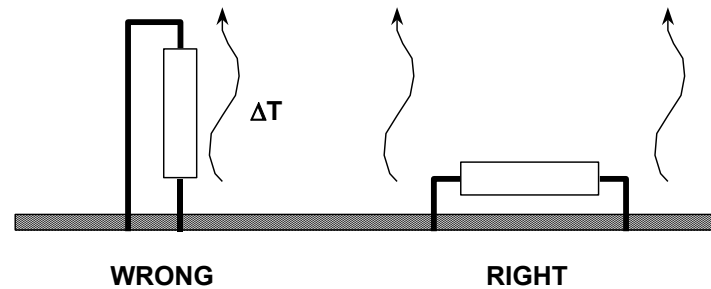


図 10.12: 抵抗によって生じる熱電対 EMF の影響は、両端温度が一樣になるような方向にすることで最小限に抑えることができる

この考え方は、垂直に設置された PC ボード上の抵抗の方向まで含める必要があります。このような場合は、自然対流による空気の流れが、ボードに沿って上向きになる傾向があります。この場合も、抵抗の熱の軸を対流方向に対して直角にし、熱電対効果を最小限に抑える必要があります。小型の表面実装型抵抗では、抵抗両端の熱的結合がより緊密なので、熱電対効果が大きな問題となることはあまりありません。

一般に設計者は、重要な回路基板上あるいはその周辺で熱的勾配が発生しないように努める必要があります。多くの場合、これは消費電力量が大きい部品を熱的に分離することを意味します。大きな温度勾配によって発生する熱乱流も、低周波域においてダイナミック・ノイズのような誤差を発生させる可能性があります。

電圧感度、故障のメカニズム、経年変化

抵抗には、印加電圧の関数として値が変化するという問題もあります。堆積酸化物高メガオーム・タイプの抵抗はこの影響を特に受けやすく、その電圧係数は 1 ppm/V から 200 ppm/V 以上の範囲です。これは、高電圧分圧器などの高精度のアプリケーションに必要な、もう 1 つの理由です。

前もって十分な検討を行わないと、抵抗の通常の故障メカニズムも、回路に問題を引き起こすことがあります。例えば、カーボン・コンポジション抵抗は、回路を遮断することで故障時のダメージを防ぎます。結果として、アプリケーションによっては、これらの部品がヒューズとしての二次的な役割を果たします。これらの抵抗をカーボンフィルム・タイプに置き換えると、問題を生じることがあります。カーボンフィルム・デバイスでは、ショートにより故障が発生することがあるからです（メタル・フィルム抵抗も、通常の故障時は回路遮断状態になります）。

全ての抵抗は、経年変化によって値がわずかに変化する傾向があります。メーカーは、この変化値 (ppm/年) によって長期的な安定性の仕様を規定しています。メタル・フィルム抵抗では、1 年で 50 ppm ないし 75 ppm という値は特に珍しくありません。重要なアプリケーションの場合は、メタル・フィルム抵抗を、定格電力で少なくとも 1 週間はバーン・インする必要があります。

バーン・インすると、抵抗値が最大で 100 ppm ないし 200 ppm シフトします。バーン・イン期間が設けられない場合、特にメタル・フィルム抵抗では、完全に安定するまでに 4,000 ないし 5,000 時間ほどの動作時間が必要になることがあります。

抵抗の過剰ノイズ

ほとんどの設計者は、抵抗内で発生する熱ノイズ、すなわちジョンソン・ノイズについて、ある程度の知識を持っています。しかし、抵抗には過剰ノイズと呼ばれる二次的なノイズ現象があるという事実は、それほど広く知られていません。この現象は、電流が抵抗を流れる場合にのみ出現するので、高精度のオペンプやコンバータ回路では特に厄介な問題を引き起こします。

	TYPE	ADVANTAGES	DISADVANTAGES
DISCRETE	Carbon Composition	Lowest Cost High Power/Small Case Size Wide Range of Values	Poor Tolerance (5%) Poor Temperature Coefficient (1500ppm/°C)
	Wirewound	Excellent Tolerance (0.01%) Excellent TC (1ppm/°C) High Power	Reactance is a Problem Large Case Size Most Expensive
	Metal Film	Good Tolerance (0.1%) Good TC (<1 to 100ppm/°C) Moderate Cost Wide Range of Values Low Voltage Coefficient	Must be Stabilized with Burn-In Low Power
	Bulk Metal or Metal Foil	Excellent Tolerance (to 0.005%) Excellent TC (to <1ppm/°C) Low Reactance Low Voltage Coefficient	Low Power Very Expensive
	High Megohm	Very High Values (10 ⁸ to 10 ¹⁴ Ω) Only Choice for Some Circuits	High Voltage Coefficient (200ppm/V) Fragile Glass Case (Needs Special Handling) Expensive
NETWORKS	Thick Film	Low Cost High Power Laser-Trimable Readily Available	Fair Matching (0.1%) Poor TC (>100ppm/°C) Poor Tracking TC (10ppm/°C)
	Thin Film	Good Matching (<0.1%) Good TC (<100ppm/°C) Good Tracking TC (2ppm/°C) Moderate Cost Laser-Trimable Low Capacitance Suitable for Hybrid IC Substrate	Often Large Geometry Limited Values and Configurations

図 10.13: 抵抗の比較チャート

簡単に説明すると、熱ノイズは、熱により抵抗内に生じる電荷キャリアのランダムな振動によって生じます。この振動による平均電流はゼロのままですが、電荷の瞬間的動作によって、抵抗の端子に瞬時電圧が生じます。

一方、過剰ノイズは、主に不連続媒体（例えばカーボン・コンポジション抵抗の導電性粒子）に直流電流が流れるときに発生します。圧縮された炭素の粒子間を電流が不均等に流れると、微粒子間に放電が生じます。この現象により、熱ノイズ・スペクトルのほかに $1/f$ ノイズ・パワー・スペクトルが発生します。言い換えると、過剰スポット・ノイズ電圧は、周波数の平方根の逆数に比例して増大します。

過剰ノイズは、不用心な設計者を驚かすことがよくあります。通常のオペアンプ回路のノイズ・フロアは、抵抗の熱ノイズやオペアンプのノイズで決まります。過剰ノイズが大きな要素となる（また、多くの場合は主要な要素となる）のは、入力抵抗の両端に電圧が加わって電流が流れるときに限られます。一般的には、カーボン・コンポジション抵抗が最も多くの過剰ノイズを発生させます。伝導性媒体の均一性が増すと、それに伴って過剰ノイズは小さくなります。カーボン・フィルム抵抗のほうが性能は優れていますが、メタル・フィルム抵抗、巻線抵抗、バルク・メタル・フィルム抵抗は、さらに優れています。

メーカーは、ノイズ・インデックスで過剰ノイズを規定します。ノイズ・インデックスは、周波数の各ディケードにおける抵抗両端間の DC 電圧降下 1 V 当たりの RMS ノイズを、 μV 単位で表したものです。ノイズ・インデックスは、10 dB（帯域幅 1 デケード、DC 1 ボルトにつき $3 \mu\text{V}$ ）以上に増大する可能性があります。過剰ノイズは低周波数域で最も大きくなり、100 kHz を超えると熱ノイズが優勢になります。

ポテンショメータ

固定抵抗器にトラブルをもたらす現象のほとんどは、トリマー・ポテンショメータ（トリム・ポット）にも悪影響を与えます。また、これらの部品特有の危険性についても、注意する必要があります。

例えば、トリマー・ポテンショメータの多くは密封されていないので、ボードの洗浄液によって深刻な損傷を受ける恐れがあり、場合によっては湿度が高いだけでも故障する可能性があります。抵抗素子やワイパー終端は、振動や単なる使いすぎによっても損傷することがあります。また、接触ノイズ、TC、寄生効果、調整可能範囲の制限などはすべて、トリマー・ポテンショメータの回路動作を妨げる恐れがあります。さらに、巻線タイプの分解能には限界があり、サーメットやプラスチックのタイプにも分解能に関して隠れた制約条件（ヒステリシス、TC 間の不適合、ゆるみ）が存在することから、正確な回路設定を確立して安定させるには、きわめて高い分解能のプロセスが必要となります。このような背景から、トリマー・ポテンショメータを使用する場合は、以下に示す 2 つの原則に従うことが推奨されます。

原則 1: 手動トリマー・ポテンショメータを使用する場合、満足できる結果が得られるようにするには、細心の注意を払いながら微細なレンジで調整を行う必要があります。原則 2: **可能であれば、手動トリマー・ポテンショメータの使用は考えないほうが得策です。** 現在では、従来型のトリマー・ポテンショメータと同じような機能を持つ回路を直接使用するために、デジタル処理が可能なポテンショメータ（RDAC）を使用することができます。また、特にシステム電圧の微調整用に設計された、低コストのマルチチャンネル電圧出力 DAC も数多くあります。

10.3: インダクタ

基本的事項

インダクタは受動電子部品であり、磁界の形でエネルギーを蓄えます。最も簡単な形態のインダクタは、1つのワイヤ・ループ、つまりコイルで構成されます。インダクタンスはコイルの巻き数に比例します。また、コイルの半径と、コイルを巻き付ける芯の材質にも依存します。

誘導性リアクタンスは次のように定義されます。

$$X_L = \omega L = 2\pi fL \quad \text{式 10-4}$$

ここで、 X_L は誘導性リアクタンス、 ω は角周波数、 f は周波数（ヘルツ）、 L はインダクタンスです。

誘導性リアクタンスは、インピーダンスの正の虚数成分です。

したがって、インダクタの複素インピーダンスは次式で表されます。

$$Z = j\omega L = j2\pi fL \quad \text{式 10-5}$$

ここで、 j は虚数です。

$$j = \sqrt{-1} \quad \text{式 10-6}$$

その物理的サイズのために、インダクタが回路設計に使われることは稀で、特に低周波数で使われることはほとんどありません。インダクタンスは容量の逆関数なので、オペアンプの帰還回路内にコンデンサを配置することによって合成される場合もあります。図 10.14 を参照してください。言うまでもなく、この方法を使用できるのは、オペアンプのオープンループ・ゲインがこの動作に十分対応できる周波数に限定されます。また、電流レベルが高い場合も実用的ではありません。

インダクタは RF 回路によく使われます。これは、インダクタンス値が小さければ、物理的サイズも小さくなるからです。RF 周波数にアクティブ・フィルタは適していないので、パッシブ LC フィルタが使われます。

現在インダクタが最も使われているのは、おそらくスイッチ・モード電源です。これは、電源およびグラウンドに関するセクションの、スイッチ・モード・レギュレータに関する部分に詳しく説明されています。

メーカーが、モノリシック半導体プロセスでインダクタを製造できるようになったのは比較的最近のことですが、この点については本稿では触れません。

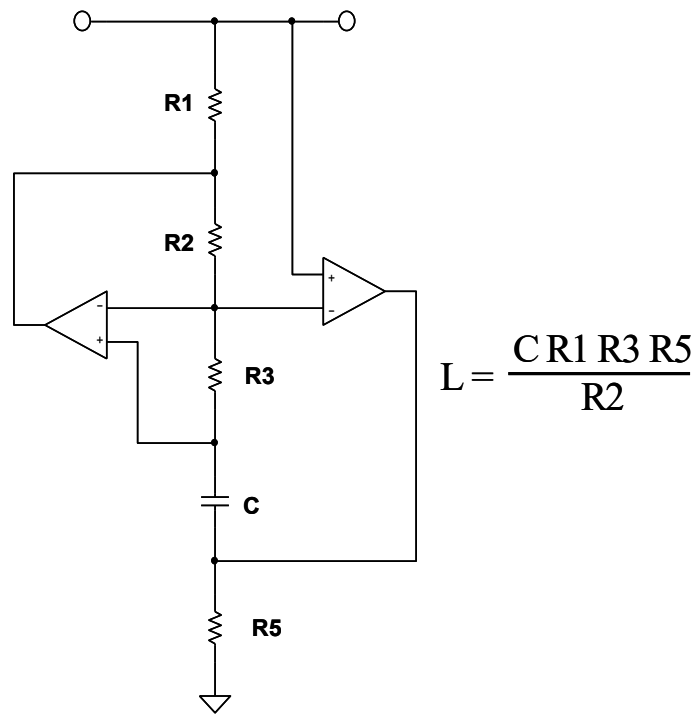


図 10.14: 合成インダクタ

フェライト

電源フィルタ内のデカップリングには、フェライト（ニッケル、亜鉛、マンガンの酸化物や、その他の化合物から作られる非導電性セラミック）がきわめて有効です。低周波域（<100 kHz）では、フェライトは誘導性を示します。したがって、ローパス LC フィルタに使用できます。100 kHz を超えると、フェライトは抵抗性を示すようになります。これは、高周波フィルタ設計にとって重要な特性です。フェライトのインピーダンスは、材料、動作周波数範囲、DC バイアス電流、巻数、サイズ、形状、および温度の関数です。

複数のフェライト・メーカーは、ユーザーが選択できるようにさまざまなフェライト素材を提供しており、最終的な回路のパッケージング・スタイルにもさまざまな種類があります。最も単純な形態は、フェライト素材で作られた**ビーズ**です。これは円筒状のフェライトで、電子回路へのノイズの結合を防ぐために、電源のリード線に滑り込ませるだけで使用できます。また、**リード線のついたフェライト・ビーズ**は一定の長さのリード線に同じビーズが接着剤で固定されており、1 個の部品として容易に使用できます。より複雑なビーズでは、デカップリング効果を高めるために円筒に複数の穴が開いているものなど、種々のバリエーションがあります。表面実装型のビーズもあります。

最近では、Fair Rite 社の PSpice フェライト・モデルを使用できるようになりました。このモデルを使用すれば、フェライトのインピーダンスを概算することができます（参考文献 12）。これらのモデルは、理論的なインピーダンス値ではなく、実測したインピーダンス値に合わせるように設計されています。

フェライトのインピーダンスは互いに依存し合う複数の変数に左右され、分析的に定量化することは難しいので、適切なフェライトを選択することは容易ではありません。しかし以下のシステム特性を知っていれば、選択がより容易になります。まず、フィルタで除去するノイズの周波数範囲を決定します。これには、スペクトラム・アナライザが役立ちます。第二に、フェライトのインピーダンスは温度によって変化するので、フィルタの予想温度範囲を知る必要があります。第三に、フェライトが飽和しないようにするために、フェライトを通して流れる DC バイアス電流を知る必要があります。モデルやその他の分析ツールは便利ですが、上に挙げた一般的なガイドラインと、システムに負荷がかかった状態で実際のフィルタを電源出力に接続して行う実験を組み合わせることで、適切なフェライトを選択することができます。

電流の大きさに合わせてフェライトのサイズを決定することが、特に重要です。電流がフェライトの飽和電流値に達すると、フェライトの誘導的特性は失われます。これが、デカップリング・アプリケーションにおけるフェライトの有効性を制限することは、言うまでもありません。この飽和電流の大きさは、回路のピーク電流要件に合わせて決定する必要があります（もちろん、ある程度の余裕を持たせます）。

注記

参考資料

1. Walt Jung, Dick Marsh, "Picking Capacitors, Parts 1 & 2," **Audio**, February, March, 1980.
2. "Tantalum Electrolytic and Ceramic Capacitor Families," Kemet Electronics, Box 5928, Greenville, SC, 29606, (803) 963-6300.
3. Type HFQ Aluminum Electrolytic Capacitor and Type V Stacked Polyester Film Capacitor, Panasonic, 2 Panasonic Way, Secaucus, NJ, 07094, (201) 348-7000.
4. **OS-CON Aluminum Electrolytic Capacitor 93/94 Technical Book**, Sanyo, 3333 Sanyo Road, Forrest City, AK, 72335, (501) 633-6634.
5. Ian Clelland, "Metalized Polyester Film Capacitor Fills High Frequency Switcher Needs," **PCIM**, June 1992.
6. Type 5MC Metallized Polycarbonate Capacitor, Electronic Concepts, Inc., Box 1278, Eatontown, NJ, 07724, (908) 542-7880.
7. Henry Ott, **Noise Reduction Techniques in Electronic Systems, 2d Ed.**, 1988, Wiley.
8. Fair-Rite Linear Ferrites Catalog, Fair-Rite Products, Box J, Wallkill, NY, 12886, (914) 895-2055.
9. Type EXCEL leaded ferrite bead EMI filter, and type EXC L leadless ferrite bead, Panasonic, 2 Panasonic Way, Secaucus, NJ, 07094, (201) 348-7000.
10. Steve Hageman, "Use Ferrite Bead Models to Analyze EMI Suppression," **The Design Center Source**, MicroSim Newsletter, January, 1995.
11. Type 5250 and 6000-101K chokes, J. W. Miller, 306 E. Alondra Blvd., Gardena, CA, 90247, (310) 515-1720.
12. Tantalum Electrolytic Capacitor SPICE Models, Kemet Electronics, Box 5928, Greenville, SC, 29606, (803) 963-6300.
13. Eichhoff Electronics, Inc., 205 Hallene Road, Warwick, RI., 02886, (401) 738-1440.

注記