

高IP2の広帯域レシーバーで 最高のダイナミック・レンジを 得る方法

著者：Michael Gurr、プロダクト・ライン・マネージャ
Eamon Nash、プロダクト・アプリケーション・ディレクタ

概要

マルチオクターブのRF信号に対応可能なA/Dコンバータをレシーバーで使用する場合、いくつかの問題を解決する必要があります。本稿では、そうしたADCの駆動方法に関する課題を指摘します。具体的には、2次/3次の相互変調に関連する問題や、シングルエンド駆動と差動駆動の間のトレードオフについて検討します。その上で、その種のADCを駆動するためのドライバとして最適なアンプ製品を紹介し、その機能や性能について解説します。

はじめに

アナログ・デバイスでは、「AD9084」や「AD9088」といったMxFE®（ミックスド・シグナル・フロント・エンド）製品を開発しました。これらは、GSPSレベルの変換レートを実現するA/Dコンバータ（ADC）とD/Aコンバータ（DAC）の両方を集積しています。これらの製品によって、マルチオクターブの周波数帯域を対象とするダイレクト・サンプリング（デジタル化）が現実のものになりつつあります。例えば、2GHz～18GHzの帯域を使用する電子戦（EW：Electronic Warfare）のアプリケーションなどを具現化することが可能になるということです。ただ、広帯域に対応するADC/DACは、それと共に使用するRF回路に課題をもたらします。狭帯域に対応する従来のレシーバーでは、数々の性能指標の中でも3次相互変調歪み（IP3）が重視されていました。それに対し、マルチオクターブに対応するレシーバーでは、帯域内の2次高調波、3次高調波、2次相互変調積について十分に配慮しなければなりません。

広帯域に対応するレシーバーでは、 なぜ高調波が問題になるのか？

ここでは、広帯域を対象とするシグナル・チェーンを使用して、高性能のシステムを実現したいケースを考えます。その場合の目標は、忠実度を高め、ノイズを最小限に抑えた状態で、最大限の帯域を対象としてデジタル化を実現できるようにすることです。

考慮すべき性能指標としては、速度、消費電力、感度、精度など様々なものが挙げられます。それぞれの限界に挑戦する場合には、考慮すべきいくつかのトレードオフが生じるはずですが、例えば、高調波と相互変調に関連する成分を抑制しようとする、システム性能と検出能力が低下することになるでしょう。高調波と相互変調積の一部はフィルタリングすることが可能です。しかし、動作帯域幅が広い場合、帯域内の高調波成分をフィルタリングすることはできません。

干渉信号が存在する中で発生する可能性のある2次相互変調や高調波には、どのように対処すればよいのでしょうか。完全な解決策にはなりません、この問題に対しては、これまで数十年間にわたってサブオクターブ・プリセレクト・フィルタ（suboctave preselect filter）が使用されてきました。2次相互変調の成分や高調波といった信号（トーン）は、サンプル・レートの低いデータ・コンバータ向けに周波数成分をダウンコンバートするレシーバーにとっては有害です。特に、ミキサーやアンプといった非線形な（非直線性を備える）コンポーネントを使用する場合には大きな問題になります。また、高調波に変調が加わると、帯域内にトーンが発生し、検知すべき主要なターゲットが覆い隠されてしまう可能性があります。その結果、偽のターゲットが識別されてしまい、スプリーング攻撃を防ぐのが難しくなるおそれがあります。

ここで、デジタイザに信号を送信する特定のシグナル・チェーンの感度について考えてみましょう。理想的に言えば、レシーバーからは単一の明瞭なトーンのデータが送信されるようにし、プロセッサがクリーンなデータに基づいて判断を行えるようにすべきです。しかし、実際には強度の異なる複数のトーンが存在し、相互に影響を及ぼしていることが少なくありません。つまり、シグナル・チェーンに存在する非線形性のために新たなトーンが発生してしまうのです。シグナル・チェーンで直線性（線形性）の高いコンポーネントを使用すれば、デジタイザは高いスプリアスフリー・ダイナミック・レンジ（SFDR）を確保することができます。SFDRは、相互変調によってスプリアスを発生させる複数の大きな信号が存在する場合に、レシーバーがどこまで小さな信号を検出できるのかを表す指標です（基本信号に対するdB単位の数値）。SFDRが高ければ、ターゲットを誤って識別したり、スプリーング攻撃の被害を受けたりするリスクを最小限に抑えられます。



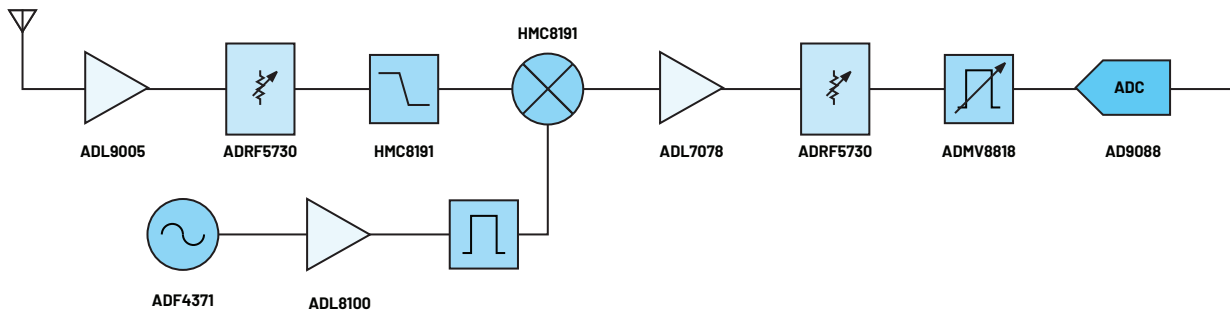


図1. ヘテロダイン・アーキテクチャを採用して構成した標準的なレシーバー

最近使用されている新たなアーキテクチャでは、アンテナから離れた位置にサブオクターブ・プリセレクト・フィルタが配置されます。それにより、ノイズ指数 (NF : Noise Figure) を最小限に抑え、ダイナミック・レンジを最大化します。但し、そのようにすると、レシーバー全体で高調波と相互変調成分が発生し、それらが増幅されるという課題が生じます。そのため、そうした不要なトーンに対処可能な新たな方法が求められるようになりました。

レシーバーのアーキテクチャの比較

最新の無線レシーバーを設計する際には、RF信号のサンプリングに対応可能なアーキテクチャが不可欠です。また、アーキテクチャの選択は、高調波に関連するシステムの性能に大きな影響を及ぼします。RFサンプリングに対応可能な代表的なアーキテクチャとしては、ヘテロダイン・アーキテクチャとダイレクトRFサンプリングのアーキテクチャが挙げられます。以下では、これら2つの一般的なアーキテクチャにおけるいくつかのトレードオフについて簡単に比較してみます。

これまでの歴史を振り返ってみると、図1に示すようなヘテロダイン・アーキテクチャが広く使われてきました。その主な理由としては、必要な性能を達成するためのRFコンポーネントの入手が容易であることが挙げられます。また、IF (中間周波数) サンプリングと非常に高いダイナミック・レンジを実現できる十分に高速なADCを入手可能だったことも大きな理由の1つです。ヘテロダイン・アーキテクチャにおいて、IF領域とRF領域の両方で複数のフィルタ段を組み合わせるケースを考えます。そのようにすれば、恐らく、適度な直線性、周波数に対するアジリティ、優れた高調波/スプリアス性能を実現できるでしょう。通常、ヘテロダイン・アーキテクチャでは、2次高調波に関する性能とIP2に関する性能は中程度のレベルになります。しかし、RF信号と局部発振周波数 (LO) の信号をミキシングすると、直線性が低下する原因になり得るトーンが発生します。この問題については、慎重に設計を行い、フィルタリングを適用することで軽減することが可能です。また、ヘテロダイン・アーキテクチャを採用したレシーバー (以下、ヘテロダイン・レシーバー) は、IF段で得られる選択度によって、優れたブロック性能を発揮します。

ヘテロダイン・アーキテクチャには、限界があります。そのアーキテクチャは複雑であることに加え、高調波が発生する可能性があるからです。しかも、高調波を抑制するためには、達成が難し

い周波数プランを策定しなければなりません。また、特に対象とするRF周波数が高い場合、高性能のヘテロダイン・レシーバーにはかなりの数のコンポーネントが必要になります。そのため、コストが増大します。

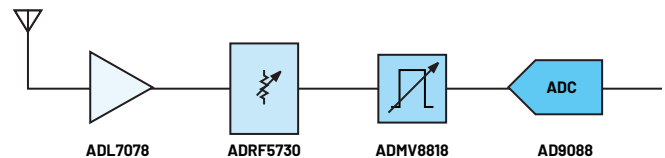


図2. ダイレクトRFサンプリングを採用して構成した標準的なレシーバー

図2に示したダイレクトRFサンプリングのアーキテクチャはより新しい技術だと言えます。このダイレクトRFサンプリングを採用したレシーバー (以下、ダイレクト・レシーバー) は、適切なコンポーネントを採用することで、優れた高調波性能と、非常に高い直線性を実現できる可能性があります。ダイレクトRFサンプリングでは、ダウン・コンバージョン段は使用しません。そうではなく、RF信号を必要な周波数で直接サンプリングします。そのため、2次高調波とIP2について非常に優れた性能が得られます。先述したように、ヘテロダイン・レシーバーでは、ミキシング段で余分な高調波が発生する可能性があります。それとは対照的です。但し、IP2、IP3、相互変調の各性能を高めるためには、ADCの直線性とADCを駆動する回路が重要になります。この点には注意が必要です。

ダイレクトRFサンプリングは、直線性と高調波性能の面で優位性を持ちます。とはいえ、課題が存在しないわけではありません。ダイレクト・レシーバーは、広範な周波数帯域を対象として信号を捕捉します。そのため、帯域外と帯域内のブロック信号からの干渉の影響を受けやすくなります。その影響を軽減するには、効果的なフィルタリングを適用可能なRFフロント・エンドを設計しなければなりません。また、ダイレクト・レシーバーは、DC消費電力とコストに関連する課題に直面することがあります。ADCの高速動作とFPGAによる処理には多くの電力を要する可能性があるからです。そのため、慎重な対処が必要になります。

なお、レシーバーのアーキテクチャについては「[広帯域RFレシーバー・アーキテクチャ・オプションの検討](#)」という記事で解説しています。より詳細な比較結果についてはこの記事をご覧ください。

2次／3次の高調波、IMD2、IMD3

上では、ヘテロダイン・アーキテクチャとダイレクトRFサンプリングのアーキテクチャについて簡単な比較を行いました。両アーキテクチャの性能について言えば、どちらにも考慮すべき重要なトレードオフが存在します。重要な指標の1つは、トーンの直線性です。これは、設計を行う際の焦点になるケースが少なくありません。2次高調波、3次高調波、相互変調歪み (IMD: Intermodulation Distortion) に関する成分は、レシーバーの内部／外部で発生する干渉信号の最も一般的な発生源となります。システム設計者にとっては、干渉の原因になるこれらのトーンの発生源について理解することが重要です。また、その影響についても理解しなければなりません。その上で、それらの影響を軽減する方法を適用する必要があります。

図3に示したのは、隣接する2つのトーンがRFアンプに印加された場合に得られる一般的な周波数スペクトルです。注目すべきは、2つのトーンに隣接して現れる3次の相互変調積 ($2 \times F_1 - F_2$ と $2 \times F_2 - F_1$) です。これらについては、2つのトーンを使用する一般的な方法によってテストされます。そのテストでは、レシーバーに到達する基本信号 (基本トーン) に近接する周波数の信号をシミュレートします。基本トーンとIMD3のトーンの電力の差を使用することで、出力3次インターセプト・ポイント (OIP3: Output Third-order Intercept Point) の値が算出されます。使用されるのは、以下の式です。

$$OIP3 = P_0 - \frac{IMD3}{2} \quad (1)$$

ここで、 P_0 は、基本トーンの実出力電力を表します。

OIP3は、RFシステムの重要な仕様です。これを使用すれば、ACPR (隣接チャンネル漏洩電力比) の値を予測できます。また、OIP3は、チャンネル内のブロックに対するシステムの耐性の尺度にもなります。

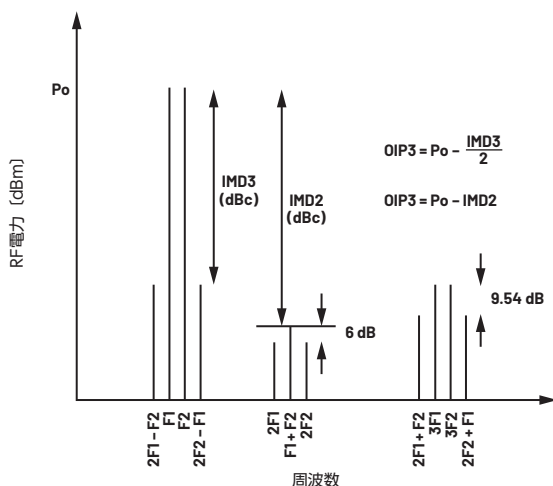


図3. 2次高調波、3次高調波、IMD2、IMD3の概要。これらは、2つのトーンを用いた励起によって発生します。

図3をよく見ると、2トーンのテストによって他の副生成物も生じることがわかります。具体的には、元のトーンの2次高調波と3次高調波である $2 \times F_1$ 、 $2 \times F_2$ 、 $3 \times F_1$ 、 $3 \times F_2$ に加え、IMD3である $2 \times F_1 + F_2$ と $2 \times F_2 + F_1$ 、IMD2である $F_1 + F_2$ が生じます。基本トーンと $F_1 + F_2$ のトーンの差を使えば、出力2次インターセプト・ポイント (OIP2: Output Second-order Intercept Point) の値を算出できます。使用する式は以下のとおりです。

$$OIP2 = P_0 - IMD2 \quad (2)$$

従来のヘテロダイン・レシーバーは、狭帯域に対応するものでした。その種のレシーバーでは、IF段でIP2、2次高調波、3次高調波がフィルタリングされます。そのため、大きな問題には発展しませんでした。それに対し、ダイレクト・レシーバーでは、フィルタリングの効果が小さくなります。したがって、それらの成分のレベルについて十分に考慮する必要があります。例として、EWで使用される2GHz～18GHz対応のレシーバーがスキャンを実行するケースを考えます。その場合、レシーバー内で発生する高調波に関連する成分が原因で、誤報が発生してしまったり、真の脅威が覆い隠されてしまったりする可能性があります。

ダイレクトRFサンプリングを可能にするADC

AD9084とAD9088は、RFサンプリングに対応可能なADC/DACを内蔵したマルチチャンネルの製品です。それぞれ、18GHzと16GHzのアナログ入力帯域幅を備えています。図4は、AD9084/AD9088のADCの部分を切り出したブロック図です。ご覧のように、AD9084は差動入力に対応しています。それに対し、AD9088はバランスを内蔵しており、シングルエンド入力用の50Ωの抵抗を備えています。これらのADCをRFアンプで駆動する方法について考えてみましょう。その場合、ADCの仕様を、(図4に示したように) dB単位の電力領域で表す方法が有用です。dBFS (フルスケールに対するデシベル値) の仕様をdBm (50Ωに対するデシベル値) に変換することで、フルスケール入力と、入力を基準とするIP2/IP3の値をdBm単位で表すことができます。例えば、AD9084に入力される2つのトーンが5.2GHzにおいて-15dBmで、 $F_1 + F_2$ のIMD2が-59.3dBcとなる場合、等価なIIP2 (入力IP2) は44.3dBmになります。同様に、2次高調波、3次高調波はdBc (キャリアに対するデシベル値) 単位の値で表し、ノイズはdBm/Hz単位の値で表すことができます。

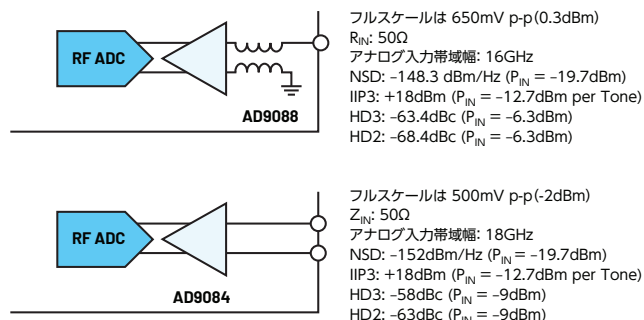


図4. AD9084とAD9088が内蔵するADCの入力部。入力の基準となるRF仕様も示してあります。

広帯域に対応する一般的なRFアンプの高調波性能

レシーバーの感度を向上させる上で不可欠なこととは何でしょうか。1つは、高い直線性を達成するためにレシーバーの設計を最適化することです。また、レシーバーの入力電力が増加するに伴い、高調波とそれらに関連して生成される成分の影響を最小限に抑えることも重要です。レシーバーの内部で発生する高調波と相互変調積は、フィルタリングと慎重な周波数プランニングによって最小限に抑えられます。しかし、紛争環境 (contested environment) やノイズの多い環境で使用されるレシーバーについては、マルチトーンの入力も考慮しなければなりません。シグナル・チェーンを構成する各ブロックの高調波性能は、システム全体の性能に直接影響を及ぼします。

RF対応のシグナル・チェーンは様々なコンポーネントで構成されます。それらのうち、RFアンプはシグナル・チェーンの内部で高調波成分を発生させる大きな要因になります。数オクターブや数桁といった広範な周波数範囲をカバーする広帯域対応のアンプでは、30dBmのレベルのIP2とIP3が生成されることがあります。また、そのレベルは周波数に依存して変化する可能性があります。図3に示したように、3次高調波は近接するスプリアスを発生させます。ただ、それらはRF/IF領域で適切なフィルタリングを行うことで低減できます。2次高調波は、ヘテロダイン・レシーバーを使用しつつフィルタリングを適用するアプリケーションでは帯域外に現れる傾向があります。そのため、それほど問題にはなりません。それに対し、広帯域対応のダイレクト・レシーバーでは、そうした2次高調波に関連する成分が所望の帯域内に現れる可能性があります。そのため、フィルタリングが困難になります。この問題に対処するために、アナログ・デバイセズはIP2の高いアンプ製品を開発しました。

「ADL7078」は、広帯域に対応するLNA (低ノイズ・アンプ) です。図5に、その内部ブロック図と基本的な周辺回路を示しました。このLNAは、32dBmという高い入力耐性 (リミッタの必要性が軽減される可能性がある) を備えています。また、48dBm (代表値) という高いOIP2を達成しています (図6)。正の単一電源で動作し、バイアス電流はRBIASピンとVDDピンの間に接続する抵抗によって設定できます。RF入力とRF出力は、同ICの内部でACカップリングされています。また、VDDのバイアス用のインダクタも内蔵しています。

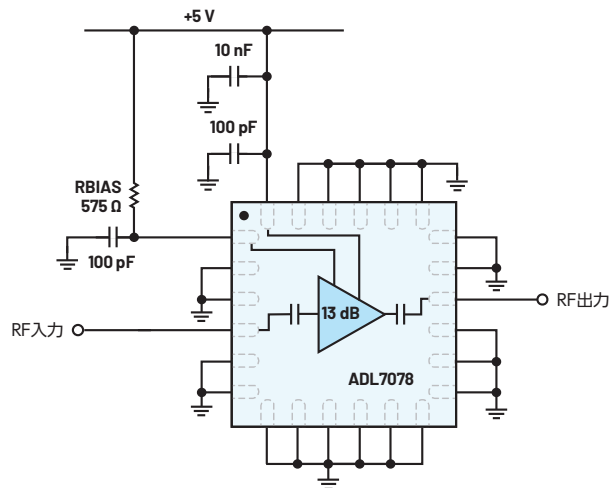


図5. ADL7078の内部ブロック図と周辺回路

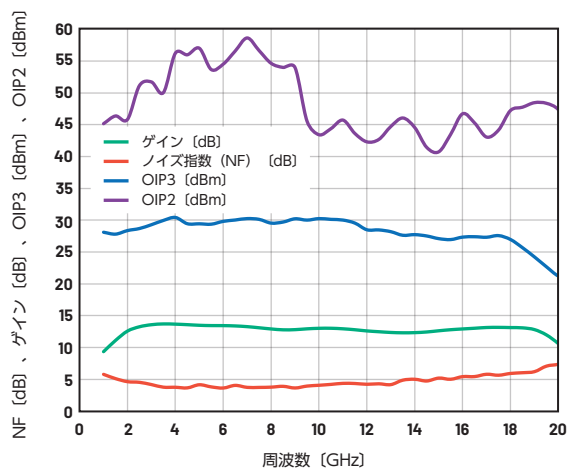


図6. ADL7078のゲイン、NF、OIP3、OIP2

アナログ・デバイセズは、通常は外付けする必要がある回路素子を内蔵したRFアンプを提供しています (パッケージ内またはダイ上に実装)。ADL7078はその種の製品です。このことから、基板上の実装面積を最小限に抑えられます。また、設計プロセスが簡素化されます。このICの場合、パッケージ内にRF入力/RF出力用のDCブロッキング・コンデンサが実装されています。また、バイアス用のインダクタを内蔵しているので、DCバイアスをチップのパッケージに直接接続することが可能です。加えて、このLNAは製造/設計の進化の恩恵を享受しており、ゲートを適切にバイアスするための負の電源を必要としません。そのため、電源の設計が簡素化されるだけでなく、給電シーケンスの制御が不要になります。図5に示したように、ADL7078に必要なのは、電源ラインのフィルタ用回路と、静止ドレイン電流 I_{dq} を設定するための外付け抵抗1つだけです。

マルチオクターブに対応する一般的な広帯域分布型アンプの場合、IP2の特性は図7に示すようなV字型のカーブを描きます。2オクターブの帯域幅の midpoint より低い周波数領域では、帯域内に2次高調波が現れます。そのため、IP性能は平坦になるか、周波数が高くなるにつれて低下します。より高い周波数領域では2次高調波が帯域外に現れるようになるので、IP2はアンプの通過帯域の上限に向かって上昇し始めます。一方、ADL7078とその低周波版（コンパニオン製品）である「ADL8104」は、対応する帯域幅全体にわたって比較的平坦なIP2性能を示します。また、これらのアンプは、標準的な分布型アンプと比べて高いIP2性能を達成しています。そのため、マルチオクターブに対応するダイレクト・レシーバーのシグナル・チェーンで使用するADC用ドライバとして理想的な選択肢になります。

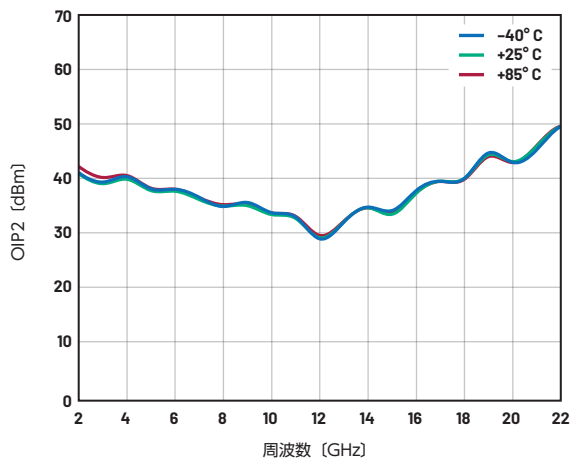


図7. マルチオクターブに対応する一般的な広帯域分布型アンプのIP2性能。「ADL8104」の例を示しています。

ダイレクト・レシーバーでADL7078を活用する

ここまで、レシーバーのアーキテクチャを比較した上で、直線性の高いアンプの重要性について説明してきました。ここからは、それらの事実を裏づけるためのシミュレーション結果を示すことにします。それにより、ダイレクト・レシーバーとヘテロダイン・レシーバーの性能を確認していただきます。それらのシグナル・チェーンの単純なシミュレーション結果を見れば、直線性の高いアンプを使用することにより、SFDRの面で大きなメリットが得られることがわかるはずです。

シグナル・チェーンのIP2性能を確認したい場合には、どのような形でシミュレーションを実施すればよいのでしょうか。それには、シグナル・チェーンの構成要素である各コンポーネントをカスケード接続した状態で、IP2への寄与分を確認する方法が有効です。それにより、潜在的なボトルネックを特定することが可能になります。入力を基準とするシステム・シミュレーションを実施すれば、性能を視覚的に表すことができます。そのため、設計上の判断が容易になります。但し、この方法では、トレースごとに単一の周波数に対応する情報が得ることができません。その点には注意が必要です。

まずは図8をご覧ください。これは、ヘテロダイン・レシーバーのIIP2性能を表したものです。これを見ると、最初のボトルネックは受信側のLNAであることがわかります。これは、受信側のシグナル・チェーンの初段に配置される能動部品です。この問題を解消するためには、広帯域に対応する標準的なLNAよりもIP2性能が高いアンプを使用します。すると、IIP2は約20dBmも向上します。

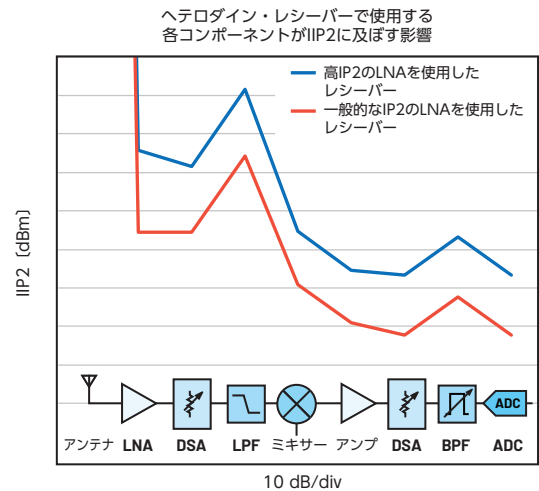


図8. ヘテロダイン・レシーバーのIIP2性能。各コンポーネントをカスケード接続した場合のシミュレーション結果です。

どちらのアンプを採用したシグナル・チェーンでも、次にボトルネックになるのはミキサーです。ミキサーにより、高調波と高調波の混合積が生じるので、高調波に関する性能が悪化します。そのため、後続のフィルタ段によって高調波性能を改善し、ADCに到達するスプリアス成分を低減する必要があります。

次に図9をご覧ください。こちらは、ダイレクト・レシーバーのIIP2性能を示したものです。これを見ると、唯一のボトルネックであるLNAが、ADCに到達するスプリアス成分に明らかに大きな影響を及ぼしていることがわかります。つまり、IP2が高いLNAを採用するだけで、20dBmも性能が改善します。実際、高調波が現れる周波数のエネルギーは約1/7のレベルまで低減されます。

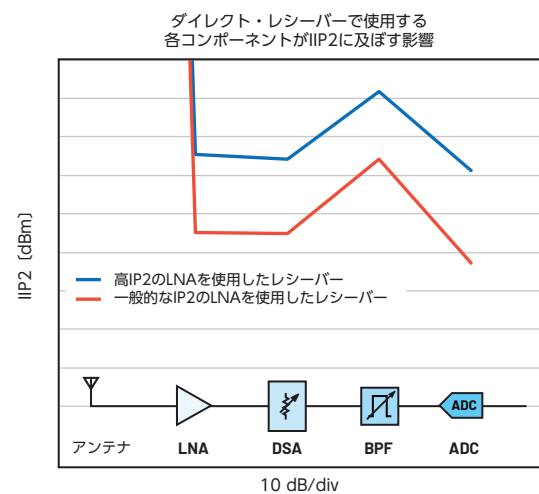


図9. ダイレクト・レシーバーのIIP2性能。各コンポーネントをカスケード接続した場合のシミュレーション結果です。

ADL7078/ADL8104のような直線性とIP2の高いアンプの影響について更に検討を進めてみましょう。入力が8GHzの単一トーンに3GHzのブロッカ・トーン（基本トーンの-10dBc）が伴っているケースを考えます。その場合、ADCに到達するスプリアス成分はどのようになるでしょうか。ヘテロダイン・レシーバーでは、混合成分が追加されて比較が複雑になる可能性があります。そこで、図2に示したダイレクト・レシーバーに焦点を絞って検討することにします。そうすると、基本トーン（0dBmに正規化）によっていくつかの高調波成分が発生し、基本トーンとブロッカ・トーンの相互作用によって相互変調積が発生することが明らかになります。高調波成分は、ADCに到達する前にフィルタリングされますが、それでもかなりの大きさで残存します。また、相互変調積によって不要なノイズ（信号）が発生します。高OIP2のLNAを使用した図10の測定結果を見ると、5GHzの最も強い相互変調のトーンの値が-50dBcとなっています。一方、一般的なLNAを使用した図11の結果を見ると、同じトーンがADCに到達する際には-23dBcになっています。このように、両エネルギーにはかなりの差があります。この差は、レシーバーの感度に直接影響を及ぼします。このことから、高調波と相互変調成分を低減するために、最適な性能が得られるようなアンプを選択しなければならないことは明らかです。

まとめ

広帯域のRFサンプリングに対応する高速ADCが登場したことに伴い、広帯域に対応可能なドライバ回路（アンプ）の必要性も高まりました。そうしたアンプは、従来のヘテロダイン・レシーバーと同等のIP2/IP3性能を備えていなければなりません。ただ、ダイレクト・レシーバーでは、広帯域に対応できるだけのサンプリング帯域幅が求められます。また、シグナル・チェーンでは、帯域内ブロッカと干渉信号が生成される可能性があります。そのため、LNAとADC用ドライバの2次高調波と相互変調に関する性能をより重視しなければなりません。3次高調波と相互変調に関する性能は、依然として広帯域アンプを評価する際の重要な指標です。本稿では、高IP2のアンプとして、アナログ・デバイゼスのADL7078とADL8104を紹介しました。実際、これらの製品は、市場で入手できる単一アンプICの中でも最高レベルのIP2性能を提供します。これらのアンプであれば、広帯域のシステムに最適なADC用ドライバとして使用できます。ACカップリング・コンデンサとバイアス用のインダクタも内蔵しているので、外付け部品のための実装面積を削減できます。それだけでなく、電力効率が向上します。更に、ドライバとして使用するアンプのバイアス電流をADCから制御できるので、高い汎用性と使いやすさが得られます。

参考資料

Benjamin Annino 「マルチオクターブに対応する広帯域デジタル・レシーバー、そのSFDRについて考慮すべき事柄」 Analog Dialogue, Vol. 55, 2021年1月

Brad Hall, David Mailloux 「広帯域レシーバーに多大なメリットをもたらすデジタル・チューナブル・フィルタ」 Analog Dialogue, Vol. 56, 2022年6月

Umesh Jayamohan 「前時代のものとは大違い - RFサンプリングADCがシステム設計にもたらすメリット」 Analog Devices, 2015年7月

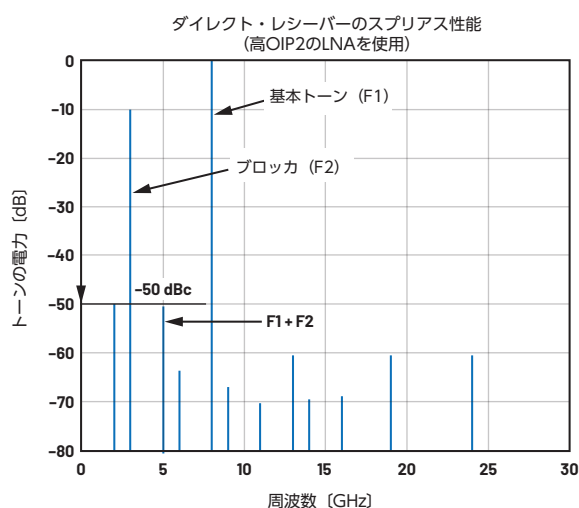


図10. 高IP2のLNA (ADL7078) を使用した場合にADCに入力されるスプリアス成分。ダイレクト・レシーバーを使用した場合の例です。基本トーンを0dBmに正規化しています。

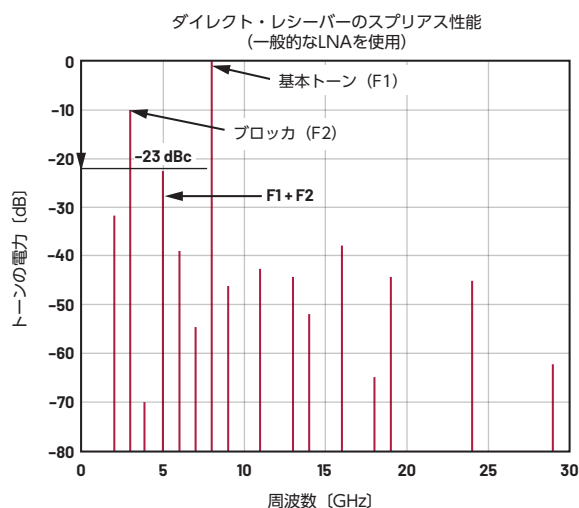


図11. 一般的なLNAを使用した場合にADCに入力されるスプリアス成分。ダイレクト・レシーバーを使用した場合の例です。基本トーンを0dBmに正規化しています。

著者について

Michael Gurrは、アナログ・デバイセズのプロダクト・ライン・マネージャです。航空宇宙／防衛ビジネス・ユニットでRFアンプを担当しています。2018年に入社して以来、RF分野で設計やマネジメントの職務を担当。それ以前は、10年以上にわたりGaN/GaAsをベースとするアンプの開発に関して様々な役割を担っていました。2013年にボストン大学で電気工学の学士号、2016年にノースイースタン大学で電気工学の修士号、2021年にマサチューセッツ大学アマースト校で経営学の修士号を取得しています。

Eamon Nashは、アナログ・デバイセズのプロダクト・アプリケーション・ディレクタです。様々な現場や工場、ミックスド・シグナル製品、高精度製品、RF製品に関する業務に携わってきました。現在は、衛星通信／レーダーなどで使用されるRFアンプやビームフォーマ製品に注力しています。アイルランドのリムリック大学で電子工学の学士号を取得。5件の特許を保有しています。

EngineerZone®

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティに参加すれば、各種の分野を専門とする技術者との連携を図ることができます。難易度の高い設計上の問題について問い合わせを行ったり、FAQを参照したり、ディスカッションに参加したりすることが可能です。



Visit ez.analog.com

*英語版技術記事は[こちら](#)よりご覧いただけます。