



# AccuCharge + ModelGauge 使用の 1 セル残量ゲージ / 3A チャージャ (USB Type-C 検出機能搭載)

MAX77972

## 概要

MAX77972 は、残量ゲージと、ユニバーサル・シリアル・バス (USB) Type-C および BC1.2 検出機能を内蔵した自律型統合 FET チャージャです。MAX77972 は、4.5V~13.7V の入力と、最大 3.15A の充電電流をサポートしています。充電電流と電圧は、I<sup>2</sup>C およびピンの抵抗で設定可能です。この IC は USB On-The-Go (OTG) リバース・ブーストをサポートし、使用できるアダプタ電力やバッテリー電力が限られている場合に最適な Smart Power Selector™ (SPS) 機能を搭載しています。

残量ゲージは ModelGauge™ m5 アルゴリズムを使用しており、クローン・カウンタの短期的な精度および直線性と、電圧ベースの残量ゲージの長期的な安定性を組み合わせることで、業界をリードする精度を実現します。ModelGauge m5 は、セルの経年劣化、温度、放電率を自動的に補償し、幅広い動作条件にわたって正確な充電状態 (SOC) を提供します。

充電は残量計と連動しており、9 温度領域の JEITA 充電制御とステップ充電を行います。その他の保護機能には、接合部熱制御、過電圧/低電圧保護、短絡保護などがあります。

MAX77972 の USB Type-C 構成チャンネル (CC) 検出ピンにより、USB Type-C 電源検出や入力電流制限構成を自動的に行うことができます。また、様々なレガシー USB タイプや専用アダプタに対応できるよう、D+ピンと D-ピンを用いた BC1.2 検出機能も内蔵しています。この IC は、USB プラグが挿入されると同時に、ソフトウェアの制御なしで自動的に CC ピンと BC1.2 を検出します。

この IC は、鉛フリー、3.208mm × 3.258mm の 36 バンプ、0.5mm ピッチのウェハ・レベル・パッケージ (WLP) で提供されます。

## アプリケーション

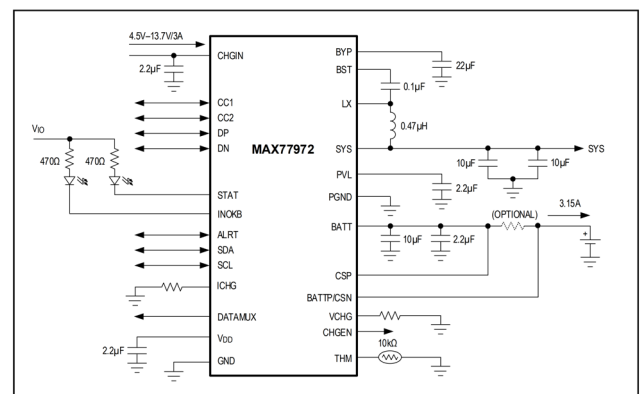
- モバイル販売時点情報管理 (mPOS) デバイス
- ポータブル・スピーカ
- ワイヤレス・ヘッドセット充電ケース
- パワー・バンク
- モバイル・ホットスポット
- AR/VR デバイス
- 電子書籍リーダーおよびタブレット

## 利点および特長

- スタンダアロンの AccuCharge™ 降圧チャージャ
  - 入力動作電圧：13.7V、保護電圧：最大 16V
  - I<sup>2</sup>C または抵抗で設定可能な急速充電電流：100mA~3150mA
  - I<sup>2</sup>C または抵抗で設定可能な充電終了電圧：3.4V~4.66V
  - I<sup>2</sup>C でプログラム可能な JEITA ゾーン - 9 つの自動温度充電制御領域
  - 事前評価およびステップ充電オプション
  - 残量ゲージによる充電終了
  - ピーク放電電流：6A
  - OTG/リバース・ブースト：最大 5.1V 1.5A
  - 適応型入力電流制限 (AICL)
- ModelGauge m5 EZ アルゴリズム
  - パーセント、容量、経年劣化
  - Cycle+™ 経年劣化予測
- キャリブレーションなしでの高精度計測
  - 電流、電圧、時間、サイクル数
  - ダイ温度とサーミスタ
- USB 検出機能を内蔵
  - USB Type-C の CC 検出
  - レガシー SDP、DCP、CDP 用の BC1.2 検出
  - 入力電流制限値の自動設定
- 特殊化学組成セル用の OCV キープアウト領域

型番はデータシート末尾に記載されています。

## 簡略化したブロック図



アナログ・デバイゼスでは、文化的に適切な用語および言語を提供するよう、技術資料の更新を行っています。これは広い範囲にわたるプロセスですが、できるだけ早期に段階的に導入して行く予定です。完了までしばらくお待ちいただけますようお願いいたします。

※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

## 目次

概要 .....	1
アプリケーション .....	1
利点および特長 .....	1
簡略化したブロック図 .....	1
絶対最大定格 .....	5
パッケージ情報 .....	6
電気的特性 .....	7
標準動作特性 .....	15
ピン配置 .....	18
端子説明 .....	18
機能図 .....	20
詳細説明 .....	21
降圧チャージャ .....	21
充電制御 .....	21
INIT (初期) 状態 .....	22
BUCK (降圧) 状態 .....	24
PRECHARGE (プリチャージ) 状態 .....	24
TRICKLE CHARGE (トリクル充電) 状態 .....	24
急速充電 - ステップ充電 .....	25
急速充電 - JEITA .....	27
TOP-OFF (トップオフ充電) 状態 .....	29
CHARGE DONE/FULL (充電完了 / フル) 状態 .....	30
充電インジケータの入カステータス (INOKB) .....	30
チャージャ・ステータス出力 (STAT) .....	30
チャージャ割込み (ALRT) .....	30
ICHG/VCHG レジスタ設定による充電 .....	30
チャージャの動作モード .....	33
Smart Power Selector .....	34
入力電流制限 .....	34
適応型入力電流制限ループ (AICL) .....	34
サーマル・フォールドバック .....	35
低減充電電流 .....	35
OTG モードとリバース・ブースト・モード .....	36
入力の自己放電 .....	36
チャージャの保護機能 .....	36
充電タイマー・フォルト .....	36
ウォッチドッグ・タイマー .....	37

バッテリーの放電過電流保護 .....	37
システム・パワーアップ時の突入電流制御 .....	37
USB 検出 .....	37
USB BC1.2 チャージャの検出 .....	38
USB Type-C の検出 .....	38
ModelGauge m5 EZ 残量ゲージ .....	38
ModelGauge m5 アルゴリズム .....	39
ModelGauge m5 EZ の性能 .....	41
OCV 予測とクーロン・カウントのミキシング .....	42
ModelGauge m5 EZ のレジスタ .....	43
残量ゲージの学習機能 .....	44
エンプティ補償 .....	45
エンプティへの収束 .....	46
残量ゲージ精度の決定 .....	46
初期精度 .....	46
99%ホールドとエンプティ・ホールド .....	46
セルの緩和検出 .....	47
レジスタの保存とリストア .....	48
残量ゲージの動作モード .....	48
残量ゲージ・アラート (ALRT) .....	48
アナログ測定 .....	49
電圧測定 .....	49
電流測定 .....	49
温度測定 .....	49
電力 .....	50
標準レジスタ・フォーマット .....	51
リセット・モード .....	51
工場出荷モード .....	51
ディープ出荷モード .....	51
ソフト・リセット .....	52
プッシュボタン SYS ハード・リセット .....	52
I <sup>2</sup> C シリアル通信 .....	52
概要 .....	52
特長 .....	52
I <sup>2</sup> C 簡略ブロック図 .....	52
I <sup>2</sup> C のシステム構成 .....	53
I <sup>2</sup> C インターフェースの電源 .....	53
I <sup>2</sup> C のデータ転送 .....	53

PC のスタートおよびストップ・コンディション .....	53
PC のアクセラレーション・ビット .....	54
PC デバイスのアドレス .....	54
PC クロック・ストレッチング .....	55
PC ジェネラル・コール・アドレス .....	55
PC デバイス ID .....	55
PC 通信速度 .....	55
PC 通信プロトコル .....	55
単一の 8 ビット・レジスタへの書込み .....	55
単一レジスタからの読出し .....	58
連続する複数レジスタからの読出し .....	59
レジスタ・マップ .....	60
PCB レイアウトのガイダンス .....	167
型番 .....	170

## 絶対最大定格

CHGIN~GND .....	-0.3V~+16V	はんだ付け処理温度 (リフロー) .....	+260°C
BYP、LX~PGND .....	-0.3V~+16V	リード温度 (はんだ処理 10 秒) .....	+300°C
BATSP~GND .....	-0.3V~BATT + 0.3V	BATT、SYS~GND .....	-0.3V~+6V
BST~PVL .....	-0.3V~+16V	ALRT~GND .....	-0.3V~+16V
BST~LX .....	-0.3V~+2.2V	TH~GND .....	-0.3V~BATT + 0.3V
PVL~GND .....	-0.3V~+2.2V	REG~GND .....	-0.3V~+2.2V
BATSN、PGND~GND .....	-0.3V~+0.3V	CSN~BATT .....	-0.3V~+0.3V
LX、PGND 連続電流 .....	4.5A <sub>ARMS</sub>	CSP~BATT .....	-0.3V~+0.3V
SYS、BATT 連続電流 .....	7.5A <sub>ARMS</sub>	SDA、SCL、VCHG、ICHG、STAT、CHGEN、INOKB、 DATAMUX~GND .....	-0.3V~+6V
SYS、BATT 連続電流 (120°C 以下で 10 年間にわたり 使用率 10% のときの連続電流) .....	4.5A	USBC DN、DP~GND .....	-0.3V~+6.0V
CHGIN、BYP 連続電流 .....	3.2A <sub>ARMS</sub>	USBC CC1、CC2~GND .....	-0.3V~+6.0V
SDA、ALRT の連続シンク電流 .....	20mA	熱的な絶対最大定格動作温度範囲 .....	-40°C~+85°C
動作温度範囲 .....	-40°C~+85°C	熱的な絶対最大定格保管温度範囲 .....	-65°C~+150°C
保管温度範囲 .....	-55°C~+125°C		

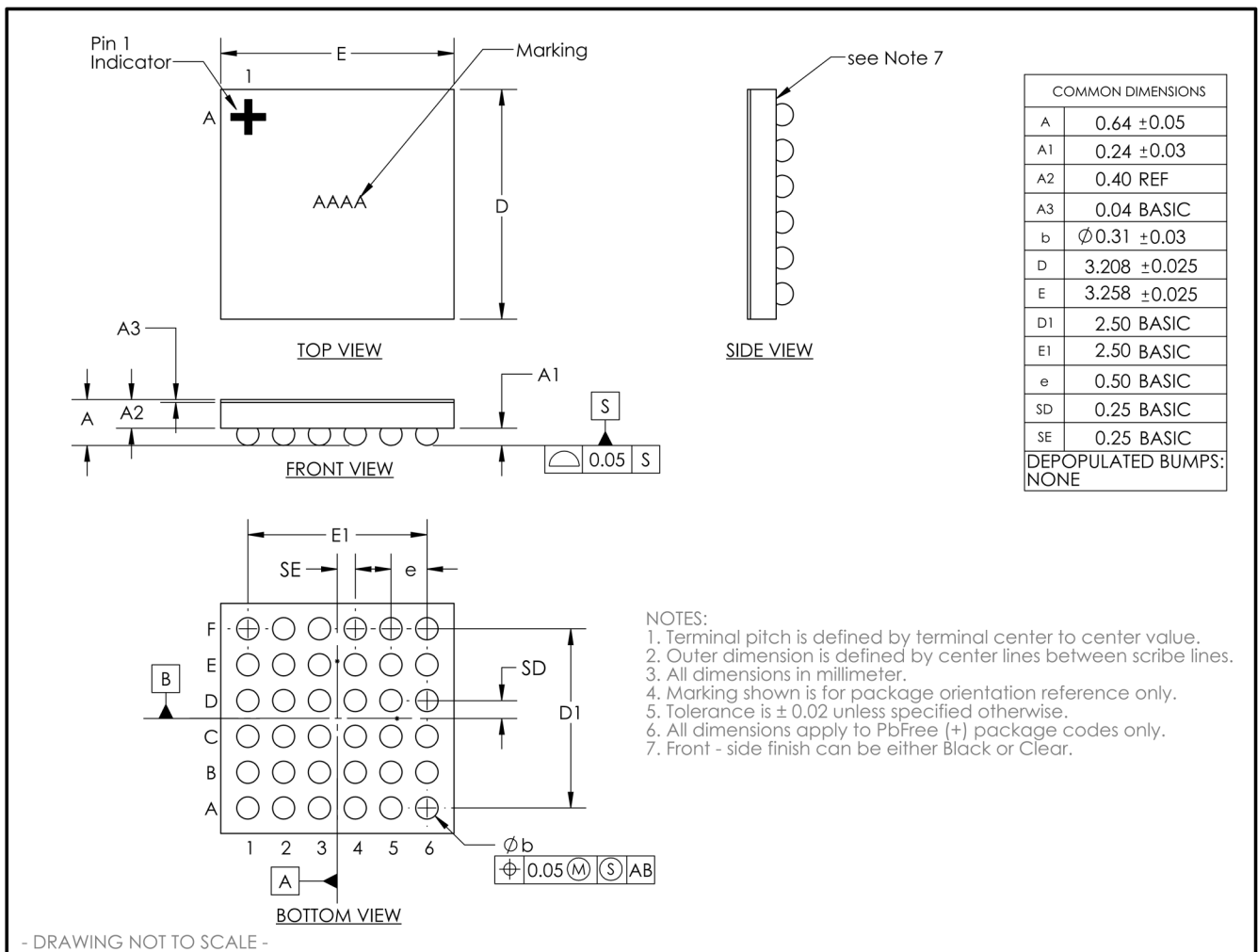
上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

Package Code	W363B3+1
Outline Number	21-100517
Land Pattern Number	Application Note 1891
<b>Thermal Resistance, Four Layer Board:</b>	
Junction-to-Ambient ( $\theta_{JA}$ )	37.68°C/W
Junction-to-Case Thermal Resistance ( $\theta_{JC}$ )	N/A

最新のパッケージ外形図とランド・パターン (フットプリント) に関しては、[パッケージ索引](#)で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、[IC パッケージの熱特性評価](#)を参照してください。



## 電気的特性

( $V_{BATT} = 2.3V \sim 4.9V$ 、代表値は 3.6V での値、 $T_A = -40^\circ C \sim +85^\circ C$ 、代表値は  $T_A = +25^\circ C$  での値、詳細は標準動作特性を参照してください。限界値は、 $T_A = +25^\circ C$  で 100% テストされています。動作温度範囲および対応する電源電圧範囲にわたる限界値は、設計と特性評価によって裏付けられています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>POWER SUPPLY</b>						
Battery Voltage Range	$V_{BATT}$		2.3		4.9	V
Ship Mode Supply Current	$I_{DD1}$	$T_A \leq +50^\circ C$ , typical at $+25^\circ C$		3.2	7.2	$\mu A$
Hibernate Supply Current	$I_{DD2}$	$DpShpEn = 0$ , $T_A \leq +50^\circ C$ , typical at $+25^\circ C$		30	60	$\mu A$
Battery-Only Gauge Active Supply Current	$I_{DD4}$	USB unplugged. $T_A \leq +50^\circ C$ , typical at $+25^\circ C$ , average current, not including thermistor measurement current.		50	90	$\mu A$
$V_{DD}$ Regulation Voltage	$V_{REG}$			1.8		V
DeepShip Mode	$I_{DEEPSHIP}$	Shutdown command. Charger to wakeup.		1.2	2.5	$\mu A$
<b>INPUT/OUTPUT</b>						
Output Drive Low, ALRT, SDA, DATAMUX	$V_{OL}$	$I_{OL} = 4mA$ , $V_{BATT} = 2.3V$	0.01		0.4	V
Input Logic High, SCL, SDA, CHGEN, DATAMUX	$V_{IH}$		1.5			V
Input Logic Low, SCL, SDA, CHGEN, DATAMUX	$V_{IL}$				0.5	V
External Thermistance Resistance	$R_{EXT10}$	nADCCFG.R100 = 0		10		k $\Omega$
	$R_{EXT100}$	nADCCFG.R100 = 1		100		
<b>INPUT/OUTPUT / INOKB, STAT</b>						
Logic Input Leakage Current				0.1	1	$\mu A$
Output Low Voltage INOKB, STAT		$I_{SOURCE} = 5mA$ , $T_A = 25^\circ C$			0.4	V
Output High Leakage INOKB, STAT		$V_{SYS} = 5.5V$ , $T_A = +25^\circ C$	-1	0	1	$\mu A$
		$V_{SYS} = 5.5V$ , $T_A = 85^\circ C$		0.1		
<b>2-WIRE INTERFACE</b>						
SCL Clock Frequency	$f_{SCL}$		0		400	kHz
Bus Free Time Between a STOP and START Condition	$t_{BUF}$		1.3			$\mu s$
Hold Time (Repeated) START Condition	$t_{HD:STA}$		0.6			$\mu s$
Low Period of SCL Clock	$T_{LOW}$		1.3			$\mu s$
High Period of SCL Clock	$t_{HIGH}$		0.6			$\mu s$

( $V_{BATT} = 2.3V \sim 4.9V$ 、代表値は 3.6V での値、 $T_A = -40^{\circ}C \sim +85^{\circ}C$ 、代表値は  $T_A = +25^{\circ}C$  での値、詳細は標準動作特性を参照してください。限界値は、 $T_A = +25^{\circ}C$  で 100%テストされています。動作温度範囲および対応する電源電圧範囲にわたる限界値は、設計と特性評価によって裏付けられています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Setup Time for a Repeated START Condition	$t_{SU:STA}$		0.6			$\mu s$
Data Hold Time	$t_{HD:DAT}$		0		1.2	$\mu s$
Data Setup Time	$t_{SU:DAT}$		100			ns
Rise Time of Both SDA and SCL Signals	$t_R$	(Note 1)	5		300	ns
Fall Time of Both SDA and SCL Signals	$t_F$	(Note 1)	5		300	ns
Setup Time for STOP Condition	$t_{SU:STO}$		0.6			$\mu s$
Spike Pulse Width Suppressed by Input Filter	$t_{SP}$				50	ns
Capacitive Load for Each Bus Line	$C_B$				400	pF
SCL, SDA Input Capacitance	$C_{BIN}$	(Note 1)		6		pF
<b>CHARGER/GENERAL ELECTRICAL CHARACTERISTICS</b>						
Battery Only Quiescent Current	$I_{BATT\_Q}$	USBC as UFP and BATT = SYS = 3.6V		30	50	$\mu A$
<b>CHARGER/SWITCHING MODE CHARGER</b>						
CHGIN Voltage Range	$V_{CHGIN}$	Operating Voltage (Note 2)	$V_{CHGIN\_UVLO}$		$V_{CHGIN\_OVLO}$	
CHGIN Overvoltage Threshold	$V_{CHGIN\_OVLO}$	$V_{CHGIN}$ Rising	13.4	13.7	14	V
CHGIN Overvoltage Threshold Hysteresis	$V_{CHGINH\_OVLO}$	$V_{CHGIN}$ Falling		300		mV
CHGIN to GND Minimum Turn-On Threshold Accuracy	$V_{CHGIN\_REG}$	$V_{CHGIN}$ rising, 4.7V setting	4.6	4.7	4.8	
CHGIN to SYS Minimum Turn-On Threshold	$V_{CHGIN2SYS}$	$V_{CHGIN}$ rising, 50mV hysteresis	$V_{SYS} + 0.12$	$V_{SYS} + 0.20$	$V_{SYS} + 0.28$	V
CHGIN Adaptive Voltage Regulation Threshold Accuracy	$V_{CHGIN\_REG}$	4.5V setting	4.4	4.5	4.6	V
CHGIN Supply Current	$I_{IN}$	$V_{CHGIN} = 5.0V$ , Charger enabled, $V_{SYS} = V_{BATT} = 4.5V$ , (No switching, battery charged).		2.7	4	mA
CHGIN Input Current Limit	$I_{INLIMIT}$	Charger enabled, 500mA Input Current Setting, $T_A = 25^{\circ}C$ .	423	460	510	mA



( $V_{BATT} = 2.3V \sim 4.9V$ 、代表値は 3.6V での値、 $T_A = -40^{\circ}C \sim +85^{\circ}C$ 、代表値は  $T_A = +25^{\circ}C$  での値、詳細は標準動作特性を参照してください。限界値は、 $T_A = +25^{\circ}C$  で 100%テストされています。動作温度範囲および対応する電源電圧範囲にわたる限界値は、設計と特性評価によって裏付けられています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
		Charger enabled, 1500mA Input Current Setting, $T_A = 25^{\circ}C$ .	1300	1400	1500	
		Charger enabled, 3000mA Input Current Setting, $T_A = +25^{\circ}C$ .	2600	2800	3000	
CHGIN Self-Discharge Down to UVLO Time	$t_{INSD}$	Time required for the charger input to cause the CHGIN capacitor to decay from 6.0V to 4.3V.		100		ms
CHGIN Input Self Discharge Resistance	$R_{INSD}$			37		k $\Omega$
CHGIN to BYP Resistance	$R_{CHGIN2BYP}$	Bidirectional		21		m $\Omega$
LX High-Side Resistance	$R_{HS}$			41		m $\Omega$
LX Low-Side Resistance	$R_{LS}$			42		m $\Omega$
BATT to SYS Dropout Resistance	$R_{BAT2SYS}$			12		m $\Omega$
CHGIN to BATT Dropout Resistance	$R_{CHGIN2BAT}$	Calculation estimates a 0.04 $\Omega$ inductor resistance ( $R_L$ ). $R_{CHGIN2BAT} = R_{CHGIN2BYP} + R_{HS} + R_L + R_{BAT2SYS}$ .		165		m $\Omega$
LX Leakage Current		LX = PGND or BYP, $T_A = +25^{\circ}C$		0.01	10	$\mu A$
		LX = PGND or BYP, $T_A = +85^{\circ}C$		1		
BST Leakage Current		BST – LX = 1.8V, $T_A = +25^{\circ}C$		0.01	10	$\mu A$
		BST – LX = 1.8V, $T_A = +85^{\circ}C$		1		
BYP Leakage Current		$V_{BYP} = 5.5V$ , $V_{CHGIN} = 0V$ , LX = 0V, Charger Disabled, $T_A = +25^{\circ}C$ .		0.01	10	$\mu A$
		$V_{BYP} = 5.5V$ , $V_{CHGIN} = 0V$ , LX = 0V, Charger Disabled, $T_A = +85^{\circ}C$ .		1		
SYS Leakage Current		$V_{SYS} = 0V$ , $V_{BATT} = 4.2V$ , Charger Disabled, $T_A = +25^{\circ}C$ .		0.01	10	$\mu A$
		$V_{SYS} = 0V$ , $V_{BATT} = 4.2V$ , Charger Disabled, $T_A = +85^{\circ}C$ .		1		
Minimum ON Time	$t_{ON-MIN}$			75		ns
Minimum OFF Time	$t_{OFF-MIN}$			75		ns
Buck Current Limit	$I_{LIM}$		5.16	6.0	6.84	A
Reverse Boost Quiescent Current		Not Switching: Output forced 200mV above its target regulation voltage.		2000		$\mu A$
Reverse Boost BYP Voltage	$V_{BYP.OTG}$	5.1V setting, $3.4V < V_{BATT} < 4.5V$	4.94	5.1	5.26	V
CHGIN Output Current Limit	$I_{CHGIN.OTG.LIM}$	$3.4V < V_{BATT} < 4.5V$ , $T_A = 25^{\circ}C$	1500		1725	mA
Reverse Boost Output Voltage Ripple		Discontinuous inductor current (i.e. skip mode).		$\pm 150$		mV

( $V_{BATT} = 2.3V \sim 4.9V$ 、代表値は 3.6V での値、 $T_A = -40^\circ C \sim +85^\circ C$ 、代表値は  $T_A = +25^\circ C$  での値、詳細は標準動作特性を参照してください。限界値は、 $T_A = +25^\circ C$  で 100% テストされています。動作温度範囲および対応する電源電圧範囲にわたる限界値は、設計と特性評価によって裏付けられています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
		Continuous inductor current.		±150		
BATT Voltage Setting Regulation Range		See the register map for step size.	3.4		4.64	V
BATT Voltage Setting Regulation Accuracy		$T_A = +25^\circ C$ , Battery regulation voltage 4.2V	4.175	4.200	4.210	V
		$T_A = +25^\circ C$ , Battery regulation voltage 4.35V	4.325	4.350	4.360	
		$T_A = +25^\circ C$ , Battery regulation voltage 4.4V	4.375	4.400	4.410	
		$T_A = +25^\circ C$ , Battery regulation voltage 4.45V	4.424	4.450	4.461	
		$T_A = 0^\circ C$ to $+85^\circ C$ , Battery regulation voltage.	-1	-0.3	+0.5	%
Fast-Charge Currents	$I_{FC}$	$T_A = +25^\circ C$ , $V_{BATT} > V_{SYSMIN}$ , Programmed for 3.0A	2850	3000	3150	mA
		$T_A = +25^\circ C$ , $V_{BATT} > V_{SYSMIN}$ , Programmed for 2.0A	1900	2000	2100	
		$T_A = +25^\circ C$ , $V_{BATT} > V_{SYSMIN}$ , Programmed for 0.5A	465	500	535	
Trickle Charge Threshold	$V_{TRICKLE}$	$V_{BATT}$ Rising	3.0	3.1	3.2	V
Precharge Threshold	$V_{PRECHG}$	$V_{BATT}$ Rising	2.4	2.5	2.6	V
Prequalification Threshold Hysteresis	$V_{PQ-H}$	Applies to both $V_{TRICKLE}$ and $V_{PRECHG}$		100		mV
Trickle Charge Current	$I_{TRICKLE}$	Default setting = Disabled.	270	300	340	mA
Precharge Charge Current	$I_{PRECHG}$		40	55	80	mA
Charger Restart Threshold	$V_{RSTRT}$		50	100	150	mV
Charger Restart Deglitch Time		10mV overdrive, 100ns rise time.		130		ms
Charge Termination Deglitch Time	$t_{TERM}$	2mV overdrive, 100ns rise/fall time.		30		ms
Charger Soft Start Time	$t_{SS}$			1.5		ms
BATT to SYS Reverse Regulation Voltage	$V_{BSREG}$	$I_{BATT} = 20mA$		70		mV
		Load regulation during the reverse regulation mode.		1		mV/A
Minimum SYS Voltage Accuracy	$V_{SYSMIN}$	$V_{BATT} = 3.5V$ default	-3		3	%
Prequalification Time	$t_{PQ}$	Applies to both low-battery precharge and trickle modes.		30		min

( $V_{BATT} = 2.3V \sim 4.9V$ 、代表値は 3.6V での値、 $T_A = -40^{\circ}C \sim +85^{\circ}C$ 、代表値は  $T_A = +25^{\circ}C$  での値、詳細は標準動作特性を参照してください。限界値は、 $T_A = +25^{\circ}C$  で 100%テストされています。動作温度範囲および対応する電源電圧範囲にわたる限界値は、設計と特性評価によって裏付けられています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Fast-Charge Constant Current + Fast-Charge Constant Voltage Time	$t_{FC}$			6		hr
Timer Accuracy			-20		20	%
Junction Temperature Thermal Regulation Loop Setpoint Program Range	$T_{REG}$	Junction temperature when the charge current is reduced. nChgConfig2.REGTEMP = 0x9.		130		$^{\circ}C$
Thermal Regulation Gain	$AT_{JREG}$	The charge current is decreased by 5% of the fast charge current setting for every degree the junction temperature exceeds the thermal regulation temperature. This slope ensures that the full-scale current of 3.15A is reduced to 0A by the time the junction temperature is 20 $^{\circ}C$ above the programmed loop set point. For lower programmed charge currents such as 480mA, this slope is valid for charge current reductions down to 80mA; below 100mA, the slope becomes shallower, but the charge current is still reduced to 0A if the junction temperature is 20 $^{\circ}C$ above the programmed loop set point.		-157.5		$mA/^{\circ}C$
Battery Overcurrent Discharge Range	$I_{BOVCRDRNG}$	Programmable with 15 steps between minimum and maximum.	3		6.2	A
Battery Overcurrent Discharge Accuracy	$I_{BOVCRDTH}$	$B_2SOVRC = 3A$ , $T_A = 0^{\circ}C$ to $+85^{\circ}C$ , Battery Only mode, Boost mode.	2.8	3	3.2	A
Battery Overcurrent Debounce Time	$t_{BOVRC}$		6			ms
Battery Overcurrent Discharge Retry	$t_{OCP\_RETRY}$			0.15		sec
Battery Overcurrent Discharge Protection Quiescent Current	$I_{BOVRC}$	Battery Only Mode		$3 + I_{BATT} / 22000$		$\mu A$
System Power-Up Current	$I_{SYSPU}$		35	50	80	mA
System Power-Up Voltage	$V_{SYSPU}$	$V_{SYS}$ Rising, 100mV hysteresis	1.9	2.0	2.1	V
Watchdog Timer	$t_{WD}$		80			s
<b>CHARGER/CHARGER DETECTION</b>						
BC1.2 State Timeout	$t_{TMO}$		180	200	220	ms
Data Contact Detect time-out	$t_{DCDTMO}$		700	800	900	ms
Primary to Secondary Timer	$t_{PDSWait}$		27	35	39	ms

( $V_{BATT} = 2.3V \sim 4.9V$ 、代表値は 3.6V での値、 $T_A = -40^{\circ}C \sim +85^{\circ}C$ 、代表値は  $T_A = +25^{\circ}C$  での値、詳細は標準動作特性を参照してください。限界値は、 $T_A = +25^{\circ}C$  で 100%テストされています。動作温度範囲および対応する電源電圧範囲にわたる限界値は、設計と特性評価によって裏付けられています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Charger Detection Debounce	$t_{CDDeb}$		45	50	55	ms
$V_{BUS64}$ Threshold	$V_{BUS64}$	DP and DN pins. The threshold in percent of $V_{BUS}$ voltage $3V < V_{BUS} < 5.5V$ .	57	64	71	%
$V_{BUS64}$ hysteresis	$V_{BUS64\_H}$			0.015		V
$V_{BUS47}$ Threshold	$V_{BUS47}$	DP and DN pins. The threshold in percent of $V_{BUS}$ voltage $3V < V_{BUS} < 5.5V$ .	43.3	47	51.7	%
$V_{BUS47}$ hysteresis				0.015		V
$V_{BUS31}$ Threshold	$V_{BUS31}$	DP and DN pins. The threshold in percent of $V_{BUS}$ voltage $3V < V_{BUS} < 5.5V$ .	26	31	36	%
$V_{BUS31}$ hysteresis				0.015		V
$I_{WEAK}$ Current	$I_{WEAK}$		0.01	0.1	0.5	$\mu A$
RDM_DWN Resistor	$R_{DM\_DWN}$		14.25	20	24.8	k $\Omega$
IDP_SRC Current	$I_{DP\_SRC} / I_{DCD}$	Accurate over 0V to 2.5V.	7	10	13	$\mu A$
$V_{LGC}$ threshold	$V_{LGC}$		1.62	1.7	1.9	V
$V_{LGC}$ hysteresis	$V_{LGC\_H}$			0.015		V
$V_{DAT\_REF}$ threshold	$V_{DAT\_REF}$		0.25	0.32	0.4	V
$V_{DAT\_REF}$ hysteresis	$V_{DAT\_REF\_H}$			0.015		V
$V_{DN\_SRC}$ Voltage	$V_{DN\_SRC} / V_{SRC06}$	Accurate over $I_{LOAD} = 0$ to 200 $\mu A$	0.5	0.6	0.7	V
$V_{DP\_SRC}$ Voltage	$V_{DP\_SRC} / V_{SRC06}$	Accurate over $I_{LOAD} = 0$ to 200 $\mu A$	0.5	0.6	0.7	V
COMP2 Load Resistor	$R_{USB}$	Load Resistor on DP/DN.	3	6.1	12	M $\Omega$
<b>CHARGER/CC DETECTION</b>						
CC pin voltage, in Downstream-Facing Port (DFP) 1.5A mode	$V_{CC\_PIN}$	Measured at CC pins with 126k $\Omega$ load. IDFP1.5_CC enable and $V_{AVL} \geq 2.5V$ .	1.85			V
CC pin clamp Voltage	$V_{CC\_CIAMP}$	$60\mu A \leq I_{CC\_} \leq 600\mu A$		1.1	1.32	V
CC pin clamp Voltage (5.5V)		$I_{CC\_} < 2mA$		5.25	5.5	V
CC UFP pull-down resistance	$R_{PD\_UFP}$		-10%	5.1	10%	k $\Omega$
CC RA RD threshold	$V_{RA\_RD0.5}$		0.15	0.2	0.25	V
CC UFP 0.5A RD threshold	$V_{UFP\_RD0.5}$		0.61	0.66	0.7	V
CC UFP 0.5A RD hysteresis	$V_{UFP\_RD0.5\_H}$			0.015		V
CC UFP 1.5A RD threshold	$V_{UFP\_RD1.5}$		1.16	1.23	1.31	V
CC UFP 1.5A RD hysteresis	$V_{UFP\_RD1.5\_H}$			0.15		V

( $V_{BATT} = 2.3V \sim 4.9V$ 、代表値は 3.6V での値、 $T_A = -40^\circ C \sim +85^\circ C$ 、代表値は  $T_A = +25^\circ C$  での値、詳細は標準動作特性を参照してください。限界値は、 $T_A = +25^\circ C$  で 100%テストされています。動作温度範囲および対応する電源電圧範囲にわたる限界値は、設計と特性評価によって裏付けられています。)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
CC pin Power uptime	$t_{ClampSwap}$	Maximum time allowed from the removal of voltage clamp till 5.1k $\Omega$ resistor attached.				15	ms
CC Detection Debounce	$t_{CCDeb}$			100	119	200	ms
Type-C Debounce	$t_{PDDeb}$			10	15	20	ms
Type-C Quick Debounce	$t_{QDeb}$			0.9	1	1.1	ms
<b>GAUGE/ANALOG-TO-DIGITAL CONVERSION</b>							
BATT Voltage Measurement Error	$V_{GERR}$	$T_A = +25^\circ C$		-7.5		+7.5	mV
		$-40^\circ C \leq T_A \leq +85^\circ C$		-20		+20	
Voltage Measurement Resolution	$V_{LSB}$				78.125		$\mu V$
Voltage Measurement Range	$V_{FS}$			2.3		4.9	V
<b>CURRENT CHANNEL</b>							
Current Measurement Resolution	$I_{LSB}$				0.15625		mA
Current Measurement Range	$I_{RANGE}$				$\pm 3.6$		A
Current Measurement Offset	$I_{OERR}$	Long-term average at zero input current.			$\pm 0.25$		mA
Current Measurement Symmetrical Error	$I_{SERR}$				2		%
Current Measurement Asymmetrical Error	$I_{AERR}$	$\pm 3150mA$	$V_{BATT} = 3.8V$	-150		150	mA
		$\pm 1000mA$	$V_{BATT} = 3.8V$	-20		20	
		$\pm 300mA$	$V_{BATT} = 3.8V$	-10		10	
		+50mA	$V_{BATT} = 3.8V$	-10		10	
Linear Regulator Mode Current Measurement Error	$I_{LRERR}$	+1500mA		-75		75	mA
		+100mA		-25		25	
Current Measurement Offset Error	$I_{OERR}$	CSN = 0V, long-term average.			$\pm 1.5$		$\mu V$
Current Measurement Gain Error	$I_{GERR}$	CSP between -50mV and +50mV		-1		+1	% of Reading
Current Measurement Resolution	$I_{LSB}$				1.5625		$\mu V$
Internal Temperature Measurement Error	$T_{IGERR}$	$T_A = +25^\circ C$			$\pm 1$		$^\circ C$
Internal Temperature Measurement Resolution	$T_{ILSB}$	$T_H$			0.00391		$^\circ C$
$T_H, I_{CHG}, V_{CHG}$ Ratiometric Measurement Error	$TE_{GERR}$			-0.5		+0.5	% of Reading
$T_H, I_{CHG}, V_{CHG}$ Ratiometric	$TE_{LSB}$				0.001526		%

( $V_{BATT} = 2.3V \sim 4.9V$ 、代表値は 3.6V での値、 $T_A = -40^\circ C \sim +85^\circ C$ 、代表値は  $T_A = +25^\circ C$  での値、詳細は標準動作特性を参照してください。限界値は、 $T_A = +25^\circ C$  で 100% テストされています。動作温度範囲および対応する電源電圧範囲にわたる限界値は、設計と特性評価によって裏付けられています。)

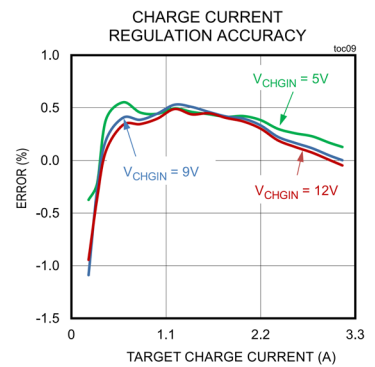
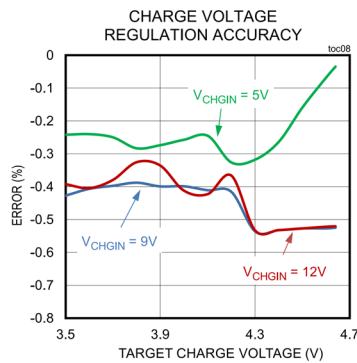
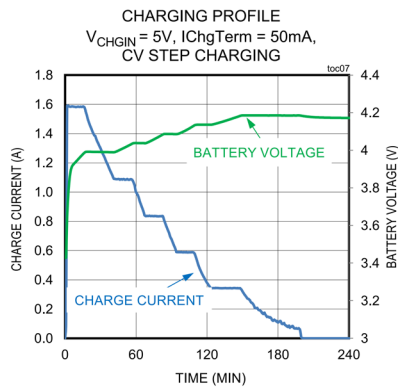
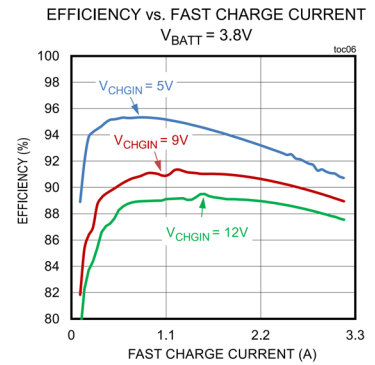
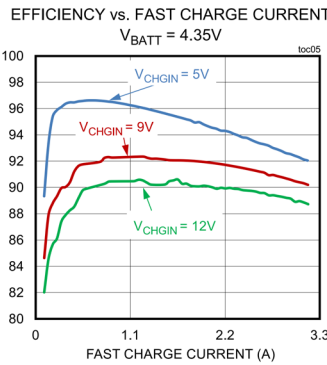
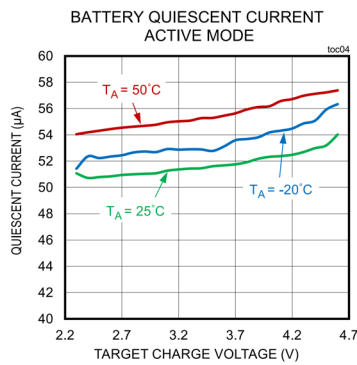
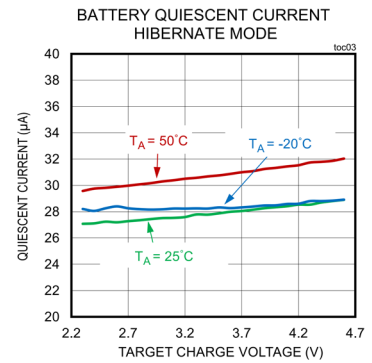
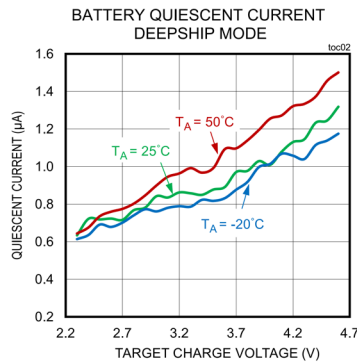
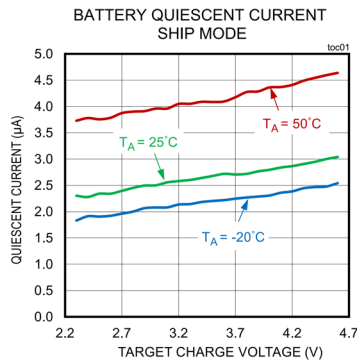
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Measurement Resolution						
<b>GAUGE/CHGIN CURRENT CHANNEL</b>						
CHGIN Current Measurement Resolution	$I_{LSB}$			0.15625		mA
CHGIN Current Measurement Range	$I_{RANGE}$		0		3	A
CHGIN Current Measurement Error	$I_{AERR}$	+3000mA	-150		150	mA
		+1000mA	-20		20	
		+300mA	-12.5		12.5	
<b>BYP CHANNEL</b>						
BYP Voltage Measurement Error	$V_{GERR}$		-100		+100	mV
BYP Voltage Measurement Resolution	$V_{LSB}$			625		$\mu V$
BYP Voltage Measurement Range	$V_{FS}$	(Digital full-scale is 20.48V)	4.5		13.4	V
<b>GAUGE/TIMING</b>						
TH Precharge Time	$t_{PRE}$	Time between turning on the TH bias and analog-to-digital conversions.	8.48			ms
Power-on-Reset Time	$t_{POR}$				10	ms
Task Period	$t_T$			175.8		ms
Time-base Accuracy	$t_{ERR}$	$V_{SYS} = 3.8V$ at $T_A = -40^\circ C$ to $+85^\circ C$	-5		5	%
		$V_{SYS} = 3.8V$ at $T_A = +25^\circ C$			$\pm 1$	
<b>GAUGE/RESISTANCE AND LEAKAGE</b>						
Leakage Current, CSN, CSP ALRT, TH	$I_{LEAK}$		-1		+1	$\mu A$

**Note 1** : 仕様は設計により確認 (GBD) されていますが、製品テストは行っていません。

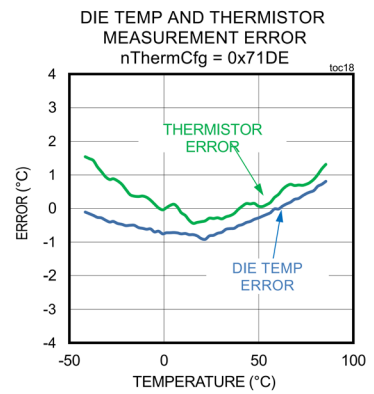
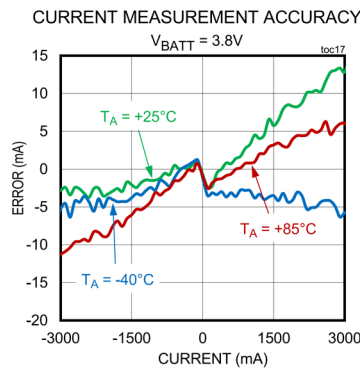
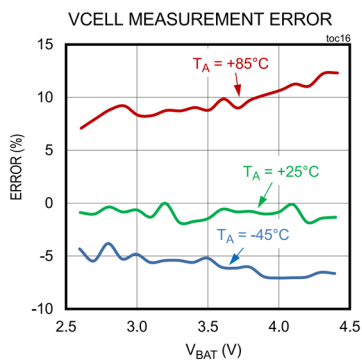
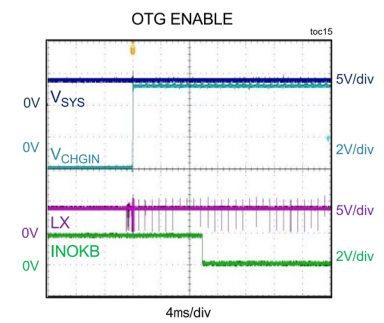
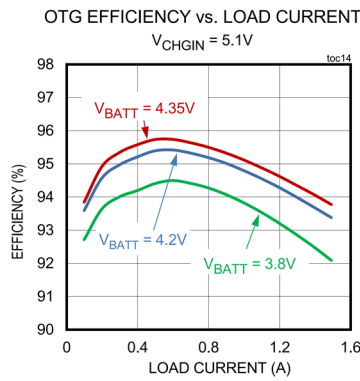
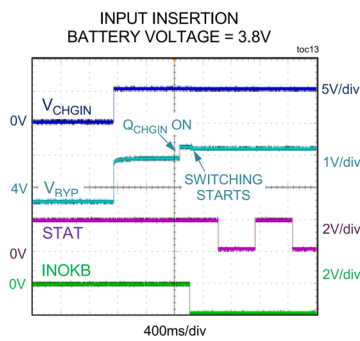
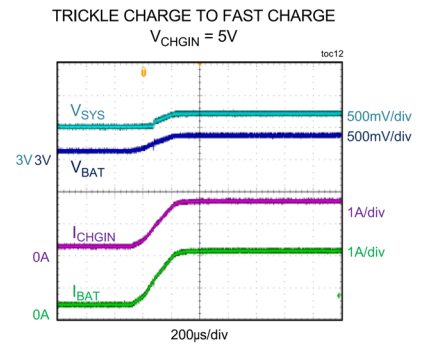
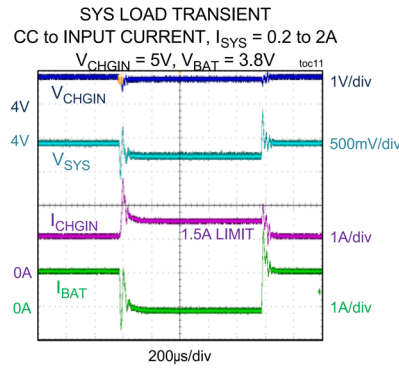
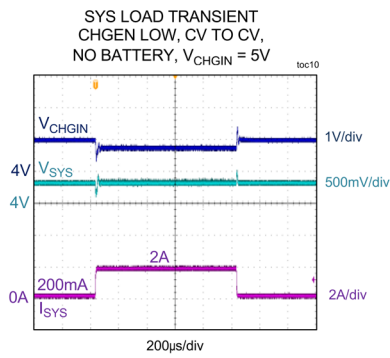
**Note 2** : CHGIN 入力  $V_{CHGIN\_OVLO}$  より小さく、かつ  $V_{CHGIN\_UVLO}$  と  $V_{CHGIN2SYS}$  の両方より大きくないと、チャージャは起動しません。

標準動作特性

(特に指定のない限り、 $T_A = +25^\circ\text{C}$ 。)

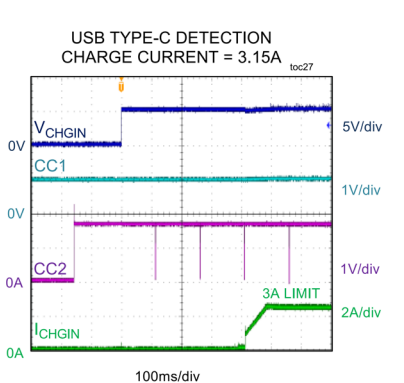
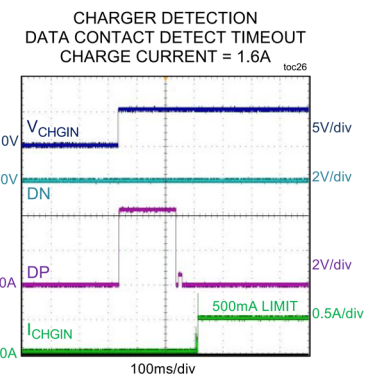
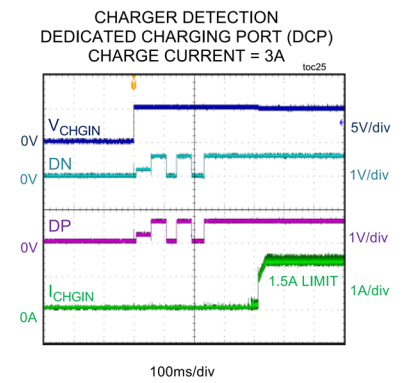
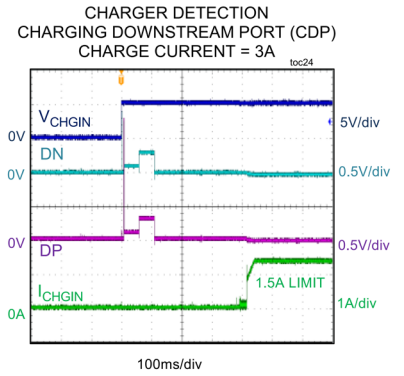
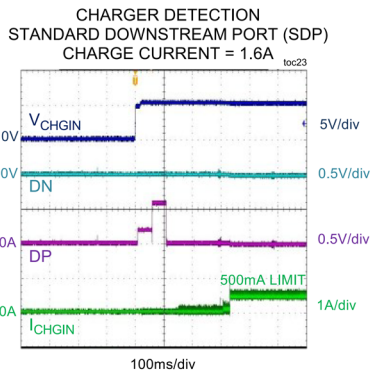
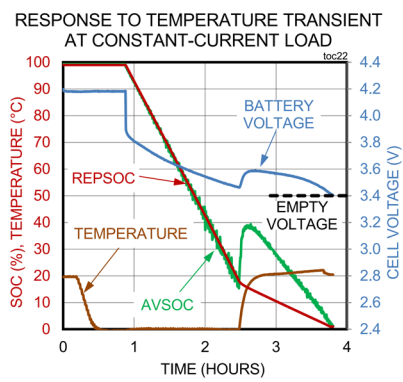
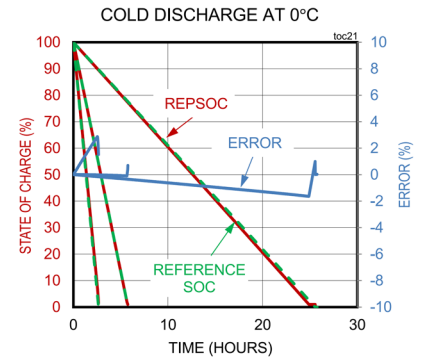
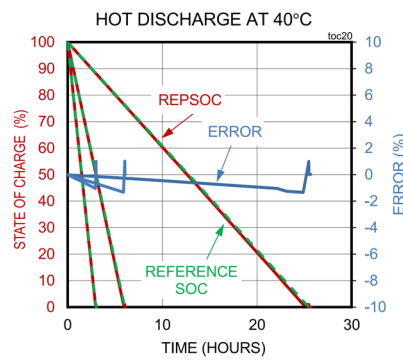
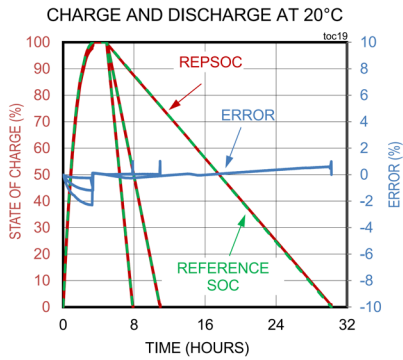


# AccuCharge + ModelGauge 使用の 1 セル残量ゲージ / 3A チャージャ (USB Type-C 検出機能搭載)

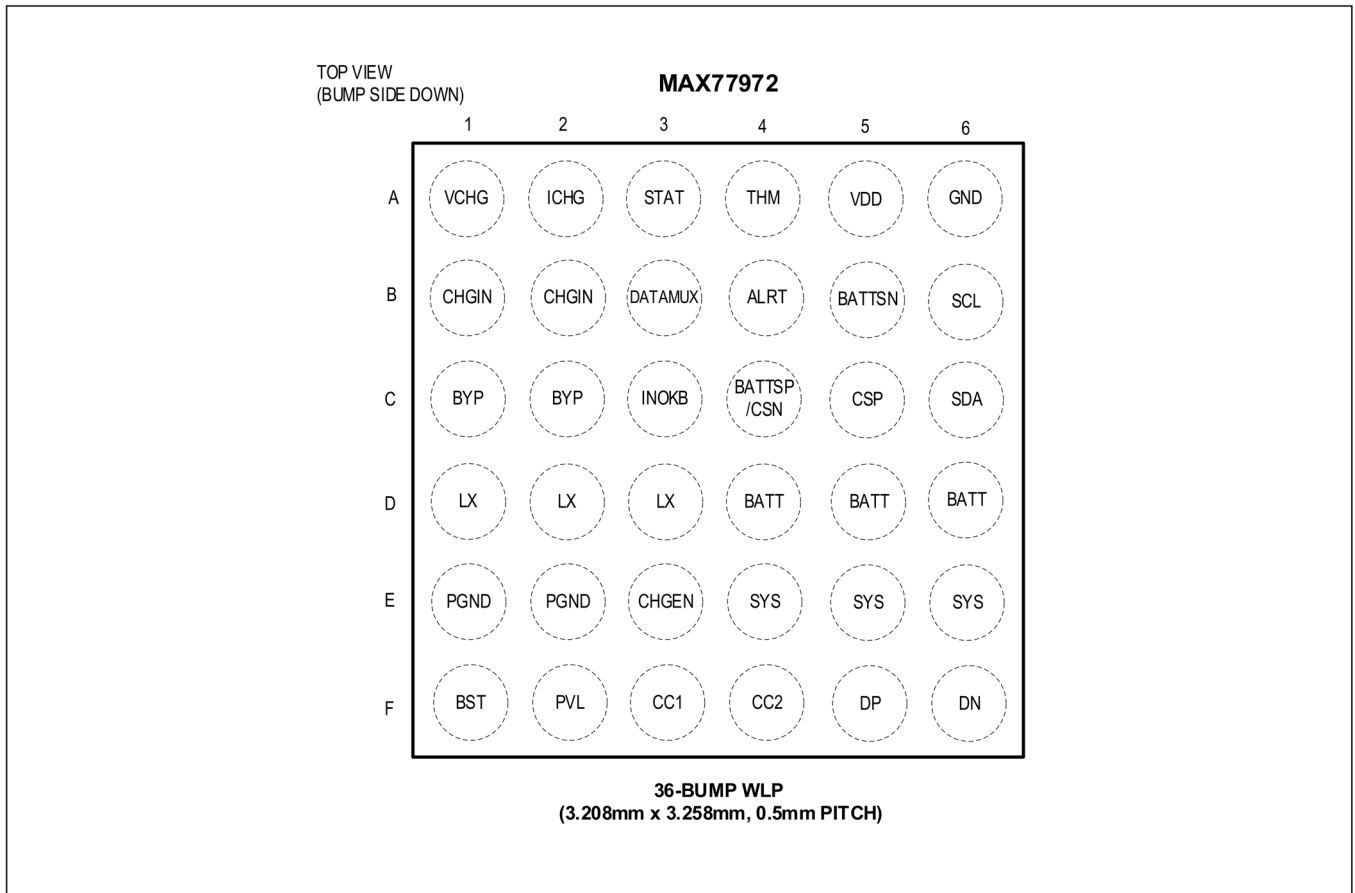




# AccuCharge + ModelGauge 使用の 1 セル残量ゲージ / 3A チャージャ (USB Type-C 検出機能搭載)



## ピン配置

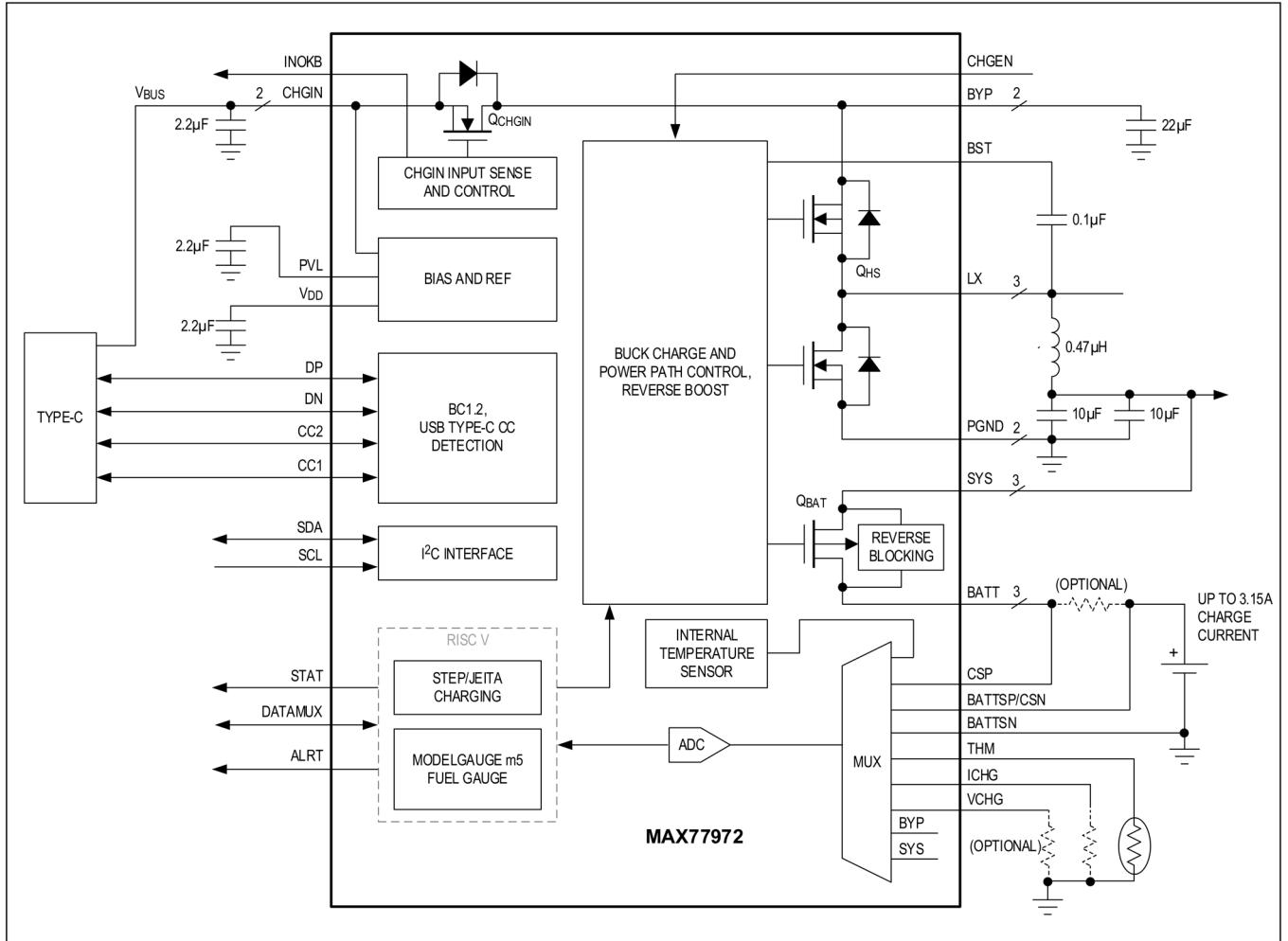


## 端子説明

ピン	名称	機能
F1	BST	内部のハイサイド nMOS に駆動電圧を供給します。このピンと LX ノードの間には 100nF/6.3V のブートストラップ・コンデンサを接続します。
C3	INOKB	チャージャ入力有効。アクティブ・ローのロジック出力フラグ。このオープン・ドレイン出力は、CHGIN に有効な電圧が存在することを示します。
A3	STAT	オープン・ドレインの充電ステータス表示出力。充電時、STAT はロー・インピーダンスとハイ・インピーダンスをトグルします。STAT は CHARGE DONE (充電完了) 状態でローになります。充電フォルトが発生するかアダプタが見つからない場合、STAT はハイ・インピーダンスになります。
F4	CC2	USB Type-C の CC2 接続。
F3	CC1	USB Type-C の CC1 接続
F5	DP	正のコモン出力。Type-C またはマイクロ USB コネクタの D+ に接続します。
F6	DN	負のコモン出力。Type-C またはマイクロ USB コネクタの D- に接続します。
A6	GND	アナログ・グラウンド。グラウンド・プレーンに短絡します。
A5	VDD	1.8V、常時オンのレギュレータが IC に電源を供給します。2.2μF/10V のセラミック・コンデンサで GND にバイパスします。
D4, D5, D6	BATT	バッテリー電源接続。単一セル (または並列セル) リチウムイオン・バッテリーの正端子に接続します。10μF + 2.2μF のセラミック・コンデンサで BATT から PGND グラウンド・プレーンにバイパスします。
E4, E5, E6	SYS	システム電源ノード。SYS は 2 個の 10μF/10V セラミック・コンデンサで PGND にバイパスします。

F2	PVL	オンチップ LDO の出力。ブートストラップ動作が原因で、レールのノイズが多くなります。2.2 $\mu$ F/10V のセラミック・コンデンサで PGND にバイパスしてください。PVL から外部負荷に電源を供給することは推奨できません。
E1, E2	PGND	電源グランド。降圧出力コンデンサのリターンをこれらのピンの近くで接続します。
D1, D2, D3	LX	スイッチング・ノード。LX と SYS の間にインダクタを接続します。降圧コンバータがイネーブルされている場合、LX は BYP と PGND を切り替えて、入力電流、バッテリー電流、バッテリー電圧、ダイ温度を制御します。
C1, C2	BYP	システム電源への接続。OVP アダプタ入力ブロックからの出力およびスイッチング・チャージャへの入力。22 $\mu$ F/16V のセラミック・コンデンサで BYP から PGND にバイパスします。
B1, B2	CHGIN	チャージャ入力。最大 13.7V で動作し、アダプタまたは USB 電源に接続された入力ピンは 16V DC の電圧に耐えられません。CHGIN と GND の間に 2.2 $\mu$ F/16V のセラミック・コンデンサを接続します。
B6	SCL	I <sup>2</sup> C クロック
C6	SDA	I <sup>2</sup> C データ
C4	BATTSP/ CSN	ハイサイド電流検出の負側。内部 Q <sub>BAT</sub> FET 検出を使用する場合は、CSP、CSN、および BATT を短絡します。外部センス抵抗を使用するときは、CSP と CSN を外部センス抵抗にケルビン接続します。
C5	CSP	電流検出の正側および BATT 検出。BATT に接続します。
B4	ALRT	オープン・ドレイン出力のアラート。10k $\Omega$ のプルアップ抵抗を接続します。
A4	THM	10k $\Omega$ /100k $\Omega$ サーミスタ入力。1.4 秒ごとに 12 ミリ秒ずつ内部で BATT にバイアスされます。これは、ゲージ表示と充電のために $\pm$ 1 $^{\circ}$ C でバッテリー温度 (-40 $^{\circ}$ C~85 $^{\circ}$ C) を示します (JEITA)。NTC が不要なときはバッテリー ID/存在検出として使用することもできます。
A2	ICHG	電流設定。表 2 のパラメータを設定する抵抗入力です。
B5	BATTSEN	バッテリーの負の差動検出接続。バッテリー近くの負端子またはグランド端子に接続します。
B3	DATAMUX	外部 USB データ・マルチプレクサ選択。IC と外部デバイスが DP/DN データ・ラインを共用している場合は、IC が USB 検出のために DP/DN データ・ラインを借用できます。6 秒を超えるプルダウンで SYS 電源のサイクルに使用できるほか、USB データ・マルチプレクサ機能がディスエーブルされている場合に 12 秒を超えるプルダウンで出荷モードにすることができます。詳細はリセット・モードのセクションを参照してください。
A1	VCHG	電圧設定。表 3 のパラメータを設定する抵抗入力です。
E3	CHGEN	充電をイネーブル。充電をイネーブルするには CHGEN をハイに接続します。充電をディスエーブルするには CHGEN をローにします。OTG モードにするには CHGEN をハイにする必要があります。

機能図



## 詳細説明

MAX77972 は、1セルのリチウムイオン (Li+) またはリチウム・ポリマー (LiPoly) バッテリ用の高集積 USB Type-C 自律型チャージャであり、超低消費電力の残量ゲージとしても機能します。残量ゲージは、リン酸鉄リチウム (LiFePo4) バッテリなどの特殊な化学組成のバッテリ用に、OCV キープアウト領域を備えています。MAX77972 は 4.5V~13.7V の入力範囲で使用でき、5V、9V、および 12V AC アダプタと USB 入力をサポートしています。急速充電電流、充電終了電流、および充電終了電圧は I<sup>2</sup>C と抵抗の両方で設定可能です。MAX77972 は、充電電流、電圧、温度、および電力制限の各モードで制御を行います。MAX77972 は、ModelGauge m5 EZ 残量ゲージの助けを借りて適切な充電電圧と充電電流を供給し、バッテリの状態と温度に応じて安全にバッテリを充電します。MAX77972 は 9 ゾーンの JEITA 温度設定と 5 ゾーンのステップ充電を行い、温度変化に応じて自動的に急速充電電流と充電終了電圧を調整します。これにより、バッテリを安全な状態に保ちながら急速充電を行うことができます。

MAX77972 は、アナログ・デバイセズの ModelGauge m5 EZ アルゴリズムを実装する超低消費電力の残量ゲージを内蔵しています。この IC は電圧、電流、温度を正確に測定して、残量ゲージのデータを生成します。堅牢な ModelGauge m5 EZ アルゴリズムは、広範な種類のバッテリに対応可能です。この堅牢性の向上によって、時間のかかるバッテリの特性評価を回避することができ、ほとんどのアプリケーションやバッテリに対して、より容易に実装が可能です。ModelGauge m5 アルゴリズムは、クローン・カウンタの短期的な精度および直線性、電圧ベース残量ゲージの長期的な安定性、そして温度補償機能を組み合わせることで、業界で最も高いゲージ精度を実現します。この IC は、バッテリの経年劣化、温度、および放電率を自動的に補償し、幅広い動作条件下でパーセンテージ単位の正確な充電状態 (SOC) と mAh 単位の残容量を提供します。更に、残量ゲージの誤差は、バッテリ残量がエンプティ状態に近付くと共に 0% に収束します。

MAX77972 は、入力を挿入すると BC1.2 および USB Type-C CC 検出を実行して、入力ソースの最大電力オプションを選択し、チャージャ入力電流制限を最大電力に設定します。急速充電電流、充電終了電流、バッテリ・レギュレーション電圧は外部抵抗でプログラムできます。適応型入力電流制限機能 (AICL) による入力電圧レギュレーションは、低機能のアダプタを使用した場合でも、アダプタの電圧急落やフォールドバックを防ぐことによって充電を続けることを可能にします。その電力経路設計はバッテリが完全に放電した状態でもシステム電源を供給し、システムがより大きな電流を必要とする場合は、チャージャがバッテリからの電流を補完して自動的に入力へ電力を供給します。バッテリからのリバース・ブーストは I<sup>2</sup>C インターフェースを通じてイネーブルでき、CHGIN ピンへの 5.1V/1.5A OTG が可能です。

## 降圧チャージャ

### 充電制御

リチウムイオン/ポリマー・バッテリはエネルギー密度が非常に高く、メモリ効果が最小限に抑えられていて自己放電量も小さいので、様々なポータブル電子デバイスに広く使われています。しかし、過熱や過充電は危険な結果や爆発を引き起こすおそれがあるので、これを避けるために十分な注意が必要です。リチウムイオン/ポリマー・バッテリは、安全な温度範囲、安全な電圧、および安全な電流レベルで使用することにより、その全寿命期間を通じて全般的な安全を確保することができます。MAX77972 は AccuCharge 技術を使用し、JEITA プロファイル、ステップ充電、およびバッテリ温度に基づいて、充電時の電圧と電流を動的に制御します。バッテリ電圧が低い場合 (予備充電)、低温時や高温時、あるいはバッテリ電圧がバッテリ・レギュレーション電圧に達したときは、充電電流が減少します。図 1 に、ステップ充電なしで目標充電電流と充電電圧を変化させる JEITA プロファイルを使用した場合の充電プロファイル例を示します。リアルタイムの目標充電電流と充電電圧は ChargingVoltage レジスタと ChargingCurrent レジスタに格納され、温度とステップ充電によって自動的に調整されます。設定の詳細は、急速充電 - ステップ充電および急速充電 - JEITA のセクションに示す nIChgCfgl/2、nVChgCfgl/2、nStepVolt、nStepCurr、および nTPrtTh1、nTPrtTh2 を参照してください。

**プリチャージ:** バッテリは、電圧 V<sub>PRECHG</sub> が 2.5V (代表値) に達するまで充電しても安全かどうかを確認するために、I<sub>PRECHG</sub> (55mA、代表値) で充電されます。MAX77972 は、この状態で最小 0V のバッテリに対応できます。

**トリクル充電:** バッテリは、電圧がトリクル充電スレッショルド 3.1V (代表値) に達するまで I<sub>TRICKLE</sub> (300mA、代表値) で充電されません。バッテリ電圧がトリクル充電スレッショルドを超えると、チャージャは急速充電 CC 段階に入ります。この状態は、ChgConfig0.PQEN = 0 に設定することによってディスエーブルできます。ディスエーブルすると、チャージャはプリチャージ状態から直接急速充電 CC 状態になります。

**急速充電/ステップ充電:** 急速充電段階では、バッテリがこの端子電圧まで充電されます。図 1 に示す充電プロファイルでは、単純化のためにステップ充電をディスエーブルしてあります。詳細設定については急速充電 - ステップ充電のセクションを参照してください。

- **ChargingVoltage** : 急速充電段階でのバッテリー・レギュレーション電圧を示すレジスタです。ChargingVoltage レジスタは、様々な温度条件下の各ステップ充電段階で、nStepVolt、nVChgCfg1、および nVChgCfg2 レジスタと共に変化します。
  - **ChargingCurrent** : 急速充電段階での充電電流を示すレジスタです。ChargingCurrent レジスタは、様々な温度条件下の各ステップ充電段階で、nStepCurr、nIChgCfg1、および nIChgCfg2 の各レジスタに従い 100mA から 3.15A まで変化します。
- 図 1 に示す充電プロファイルでは、単純化のためにステップ充電をディスエーブルしてあります。詳細設定については[急速充電 - ステップ充電](#)のセクションを参照してください。

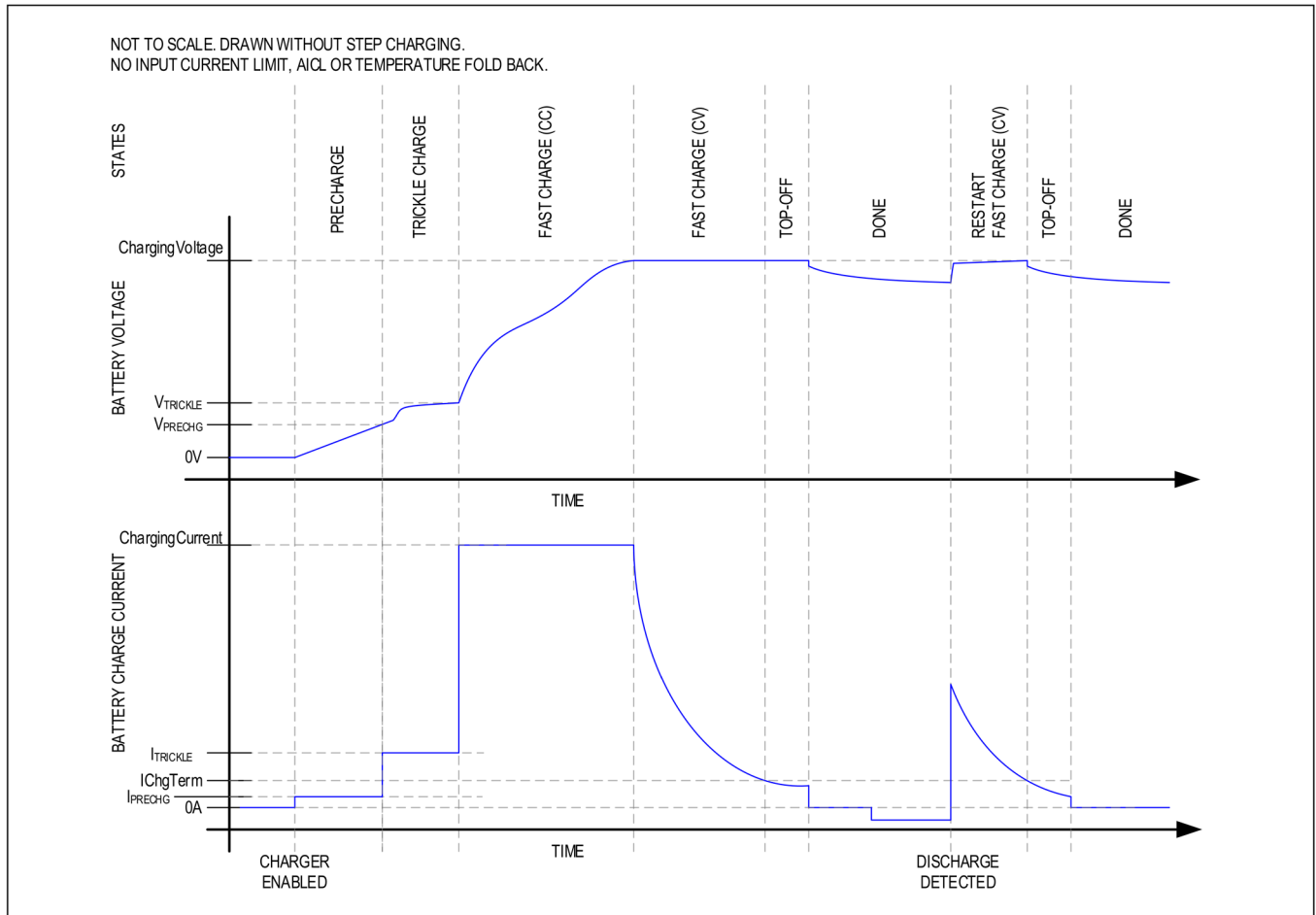


図 1. リチウム・イオン/リチウム・ポリマー・バッテリーの充電プロファイル

**充電の終了** : 電流値が IChgTerm レジスタの設定値 (20mA~500mA) に達すると、チャージャはトップオフ充電モードになります。トップオフは、PC でプログラム可能なタイマーに基づいて終了します。

**充電の再開** : フル充電状態 (FULL) が検出されてチャージャが充電を停止した後に放電が検出されると、充電が再開されます。

### INIT (初期) 状態

チャージャ入力 CHGIN が無効になると、MAX77972 は図 2 に示す任意の非フォルト状態から INIT 状態に入ります。INIT 状態の間は、充電がディスエーブルされて充電タイマーが 0 になり、Q<sub>BAT</sub> が完全にオンになって、システムへの電力供給はバッテリーから行われます。INIT 状態を終了するには、チャージャ入力が無効になる必要があります。

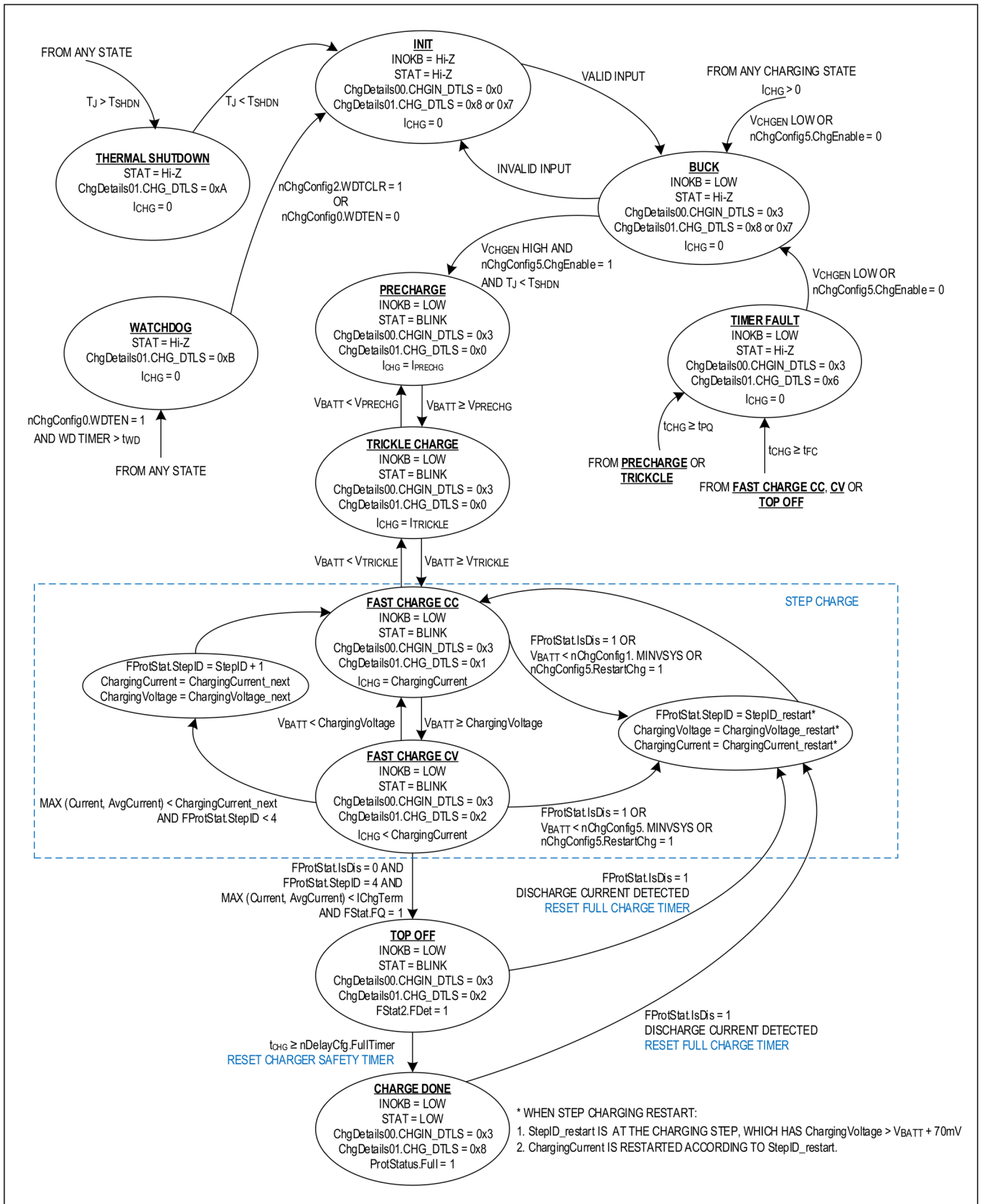


図 2. チャージャ状態図

## BUCK (降圧) 状態

CHGIN に有効な入力が増えられると、MAX77972 は BUCK 状態になります。チャージャ入力は、その有効性を判定するために、いくつかの電圧スレッシュホールドと比較されます。有効なチャージャ入力は以下の 3 つの条件を満たす必要があります。

- CHGIN が  $V_{CHGIN\_UVLO}$  (4.7V) を超えている。CHGIN が UVLO スレッシュホールドを超えるとその情報がラッチされ、VCHGIN が AICL (適応型入力電流ループ) スレッシュホールド  $V_{CHGIN\_REG}$  (4.5V) 未満に低下して入力電流が 60mA 未満になった場合のみ、リセット可能になります。CHGIN UVLO スレッシュホールドと AICL スレッシュホールドは、nChgConfig4.VCHGIN\_REG を通じて I<sup>2</sup>C でプログラムできます。
- CHGIN が過電圧ロックアウトスレッシュホールド  $V_{CHGIN\_OVLO}$  (13.7V、代表値) 未満である。
- CHGIN が  $V_{SYS}$  より 200mV (代表値) 高い。

BUCK 状態では、降圧コンバータがオンになって SYS に電力が供給されます。充電がイネーブルされるとチャージャは BUCK 状態を終了します。つまり、CHGEN ピンがハイになります。CHGEN ピンには内部ブルダウン抵抗が接続されていることに留意する必要があります。これは、ピンをフロート状態のままにしたときにローになるようにするためです。このピンがハイになると、マイクロアンペア・レベルの電流が CHGEN に流れます。省電力化のために、スイッチャが必要ない場合は、バッテリー・モードで CHGEN をローに接続するかフロート状態のままにすることを推奨します。CHGIN 電圧が有効な場合、ChgDetails00.CHGEN は CHGEN ピン電圧の逆数を示します。CHGIN 電圧が無効な場合、ChgDetails00.CHGEN は 0 のままになり、CHGEN ピン電圧を無視します。nChgConfig5.ChgEnable が 0 に設定されると (デフォルトは 1、充電をイネーブル)、チャージャは充電状態を終了して BUCK 状態に戻ります。

## PRECHARGE (プリチャージ) 状態

図 2 に示すように、メイン・バッテリーの電圧が  $V_{PRECHG}$  (2.5V) 未満のときは PRECHARGE 状態になります。この状態でのバッテリーへの充電電流は  $I_{PRECHG}$  (55mA) です。

ステート・マシンは、次のイベントによってこの状態を終了します。

- バッテリー電圧が上昇して  $V_{PRECHG}$  (2.5V、代表値) を超えると、チャージャは TRICKLE CHARGE (トリクル充電) 状態になります。
- バッテリー・チャージャがこの状態のまま  $t_{PQ}$  が 30 分を超えると、チャージャは TIMER FAULT (タイマー・フォルト) 状態へ移行します。ChgDetails01.CHG\_DTLS は、タイマー・フォルト・ステータスを示します。

PRECHARGE 状態は、バッテリー電圧が 0V まで低下した状態で動作します。0V の低電圧動作により、通常、内部バック保護回路が「オープン」になっているバッテリーを回復させることができます。一般に、バッテリーに過電流、低電圧、過電圧が発生すると、バック内部保護回路がオープンになります。内部バック保護回路がオープンになっているバッテリーをこのチャージャで使用すると、0V のバッテリーにプリチャージ電流が流れます。この電流によって、パックの端子電圧が内部バック保護スイッチがクローズするポイントまで上昇します。

正常なバッテリーの場合、通常、PRECHARGE 状態が継続するのは数分以下です。したがって、PRECHARGE 状態が 30 分以上続くようなバッテリーは、何らかの問題を抱えている可能性があります。

## TRICKLE CHARGE (トリクル充電) 状態

図 2 に示すように、 $V_{BATT} > V_{PRECHG}$  (2.5V、代表値) かつ  $V_{BATT} < V_{TRICKLE}$  (3.1V、代表値) の場合は、TRICKLE CHARGE (トリクル充電) 状態になります。MAX77972 が TRICKLE CHARGE 状態にあるときのバッテリーの充電電流は、 $I_{TRICKLE}$  (300mA、代表値) 以下です。様々な理由から、充電電流は設定値未満になることがあります。詳細は [低減充電電流](#) のセクションを参照してください。

ステート・マシンは、次のイベントによってこの状態を終了します。

- バッテリー電圧が上昇して  $V_{TRICKLE}$  (3.1V) を超えると、チャージャは FAST CHARGE (急速充電) 状態になります。
- バッテリー・チャージャがこの状態のまま予備充電タイマー  $t_{PQ}$  が 30 分を超えると、チャージャは TIMER FAULT (タイマー・フォルト) 状態へ移行します。ChgDetails01.CHG\_DTLS は、TIMER FAULT ステータスを示します。

なお、正常なバッテリーの場合、TRICKLE CHARGE 状態が継続するのは、通常、数分以下です。このため、トリクル充電状態にある時間が  $t_{PQ}$  を超えるようなバッテリーは、何らかの問題を抱えている可能性があります。予備充電タイマーは、PRECHARGE 状態と TRICKLE CHARGE 状態の両方を通じて作動します。TRICKLE CHARGE 状態は nChgConfig0.PQEN を通じてディスエーブルできます。ディスエーブルすると、チャージャは PRECHARGE 状態から直接 FAST CHARGE 状態になります。



## 急速充電 – ステップ充電

図 2 に示すように、バッテリー電圧が上昇してトリクル充電スレッシュホールドを超えると、チャージャは急速充電段階に入ります。急速充電段階では、MAX77972 はステップ充電プロフィールを使用します。このプロフィールは 5 種類の充電電圧 / 電流を設定し、図 3 に示すように、ステート・マシンがそれぞれの段階を経由するようにします。ステップ充電の方式は 2 つあります。定電圧ステップ充電 (CV ステップ充電) と定電流ステップ充電 (CC ステップ充電) です。単純化のために、このセクションでは室温の場合だけを示します。JEITA 動作については、[急速充電 – JEITA](#) のセクションを参照してください。

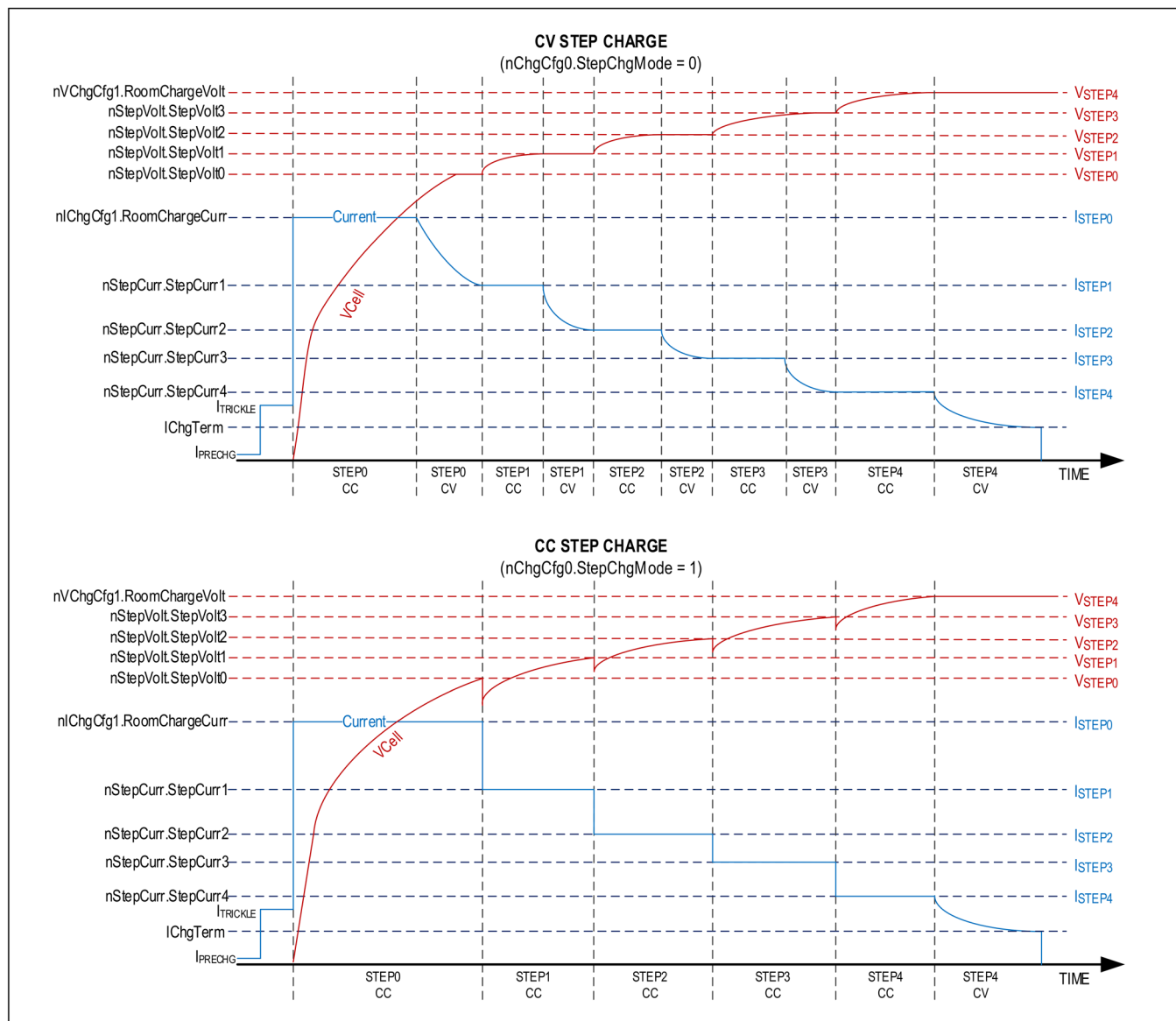


図 3. ステップ充電のステート・マシン

ステップ充電アルゴリズムは充電動作を 5 つの段階に分けます。各ステップでは、ChargingCurrent レジスタと ChargingVoltage レジスタの充電電流とバッテリー・レギュレーション電圧が更新されます。ChargingCurrent はステップ 0 からステップ 4 まで順次減少し、ChargingVoltage はステップ 0 からステップ 4 まで順次増加します。

1. ステップ 0. 最大充電電流、最小充電電圧。

- $I_{CHG}[\text{Step}0][\text{Room}] = (nIChgCfg1.RoomChargeCurr + 1) \times 50\text{mA}$
- $V_{CHG}[\text{Step}0][\text{Room}] = V_{CHG}[\text{Step}1][\text{Room}] - nStepVolt.StepVolt0 \times 10\text{mV}$

## 2. ステップ 1

- $I_{CHG}[Step1][Room] = I_{CHG}[Step0][Room] - nStepCurr.StepCurr1 \times 2 \times 50mA$
- $V_{CHG}[Step1][Room] = V_{CHG}[Step2][Room] - nStepVolt.StepVolt1 \times 10mV$

## 3. ステップ 2

- $I_{CHG}[Step2][Room] = I_{CHG}[Step1][Room] - nStepCurr.StepCurr2 \times 50mA$
- $V_{CHG}[Step2][Room] = V_{CHG}[Step3][Room] - nStepVolt.StepVolt2 \times 10mV$

## 4. ステップ 3

- $I_{CHG}[Step3][Room] = I_{CHG}[Step2][Room] - nStepCurr.StepCurr3 \times 50mA$
- $V_{CHG}[Step3][Room] = V_{CHG}[Step4][Room] - nStepVolt.StepVolt3 \times 10mV$

## 5. ステップ 4。最小電流、最大電圧。

- $I_{CHG}[Step4][Room] = I_{CHG}[Step3][Room] - nStepCurr.StepCurr4 \times 50mA$
- $V_{CHG}[Step4][Room] = 3.4V + (nVChgCfg1.RoomChargeVolt \times 10mV)$

MAX77972 には 2 種類のステップ充電方式があります。これらは、定電圧ステップ充電と定電流ステップ充電です。これら 2 つの制御方式の主な違いは、1 つのステップから次のステップへ移行する方法です。

- 定電圧ステップ充電 ( $nChgCfg0.StepChgMode = 0$ 、デフォルト)。下に示す条件が両方とも満たされると、チャージャは次のステップへ移行します。
  - バッテリ電圧が `ChargingVoltage` レジスタの設定値に達して、チャージャが CV 状態になる
    - `ChgDetails01.CHG_DTLS = 0x2`
  - 充電電流が `ChargingCurrent` レジスタの設定値未満に低下する
    - $AX(Current, AvgCurrent) < ChargingCurrent\_next$
- 定電流ステップ充電 ( $nChgCfg0.StepChgMode = 1$ )。次のステップ条件が満たされると、チャージャは次のステップへ移行します。
  - バッテリ電圧が `ChargingVoltage` レジスタの設定値に達する

図 3 に示すように、CV ステップ充電ではバッテリー電圧をスムーズに上昇させることができますが、CC ステップ充電では、ケーブル/PCB の寄生成分と急激に低下する充電電流によって、ステップ移行時にバッテリー電圧が低下することがあります。ステップ充電は、 $nStepVolt$  または  $nStepCurr$  を 0 に設定することによってディセーブルできます。充電電流は、様々な理由から `ChargingCurrent` の設定値未満にすることができます。詳細は低減充電電流のセクションを参照してください。

ステップ充電段階では、以下のいずれかの条件を満たさない限り、チャージャが上のステップから下のステップへ移行することはできません。

- 放電電流が検出された。
  - `FProtStat.IsDis = 1`
- バッテリ電圧が最小システム電圧未満に低下した。
  - $V_{BATT} < nChgConfig1.MINVSYS$
- 充電再開ビットに 1 を書き込む。
  - `nChgConfig5.RestartChg = 1`。再開が完了すると、このビットは自動的に 0 にクリアされます。

MAX77972 は、再開イベントを検出するとバッテリー電圧と前ステップの `ChargingVoltage` を比較します。チャージャは、バッテリー電圧より 70mV 高い再開 `ChargingVoltage` の充電ステップに合わせてリセットされます。`ChargingCurrent` も該当ステップに合わせて再開されます。

ステート・マシンは、次のイベントによって FAST CHARGE 状態を終了します。

- 以下の条件がすべて満たされると、チャージャは TOP-OFF (トップオフ充電) 状態になります。
  - チャージャがステップ 4。
    - `FProtStat.StepID = 0x4`
  - バッテリ電圧が `ChargingVoltage[Step4]` に達して、チャージャが CV 状態になる。
    - `ChgDetails01.CHG_DTLS = 0x2`
  - 充電電流が `IChgTerm` レジスタの設定値未満に低下する。
    - $MAX(Current, AvgCurrent) < IChgTerm$

- バッテリ・チャージャがこの状態のまま急速充電タイマーの設定時間を超えると、チャージャは TIMER FAULT 状態へ移行します。ChgDetails01.CHG\_DTLS は、TIMER FAULT ステータスを示します。急速充電タイマーは、nChgConfig0.FCHGTIME を通じて I<sup>2</sup>C でプログラムできます。

バッテリ・チャージャは FAST CHARGE 状態で最も多くの電力を消費します。この電力消費は温度の上昇を引き起こします。充電の制御/保護には2つのレイヤがあります。1つは外部サーミスタを通じて行われ、もう1つはダイの温度センサーを通じて行われます。詳細は、[急速充電 - JEITA](#) と [サーマル・フォールドバック](#) のセクションを参照してください。

### 急速充電 - JEITA

MAX77972 は、チャージャが9つの JEITA 温度ゾーン設定の急速充電段階に入ると、自動充電制御を行います。JEITA 温度のソースとなり得るものは3つあります。THM ピンのサーミスタ (デフォルト)、内部ダイ温度センサー、または I<sup>2</sup>C を通じた外部からの上書きです。詳細は[温度測定](#)のセクションを参照してください。

図4に示すように、すべての JEITA スレッシュホールドは、nTPrtTh1 と nTPrtTh2 を通じ I<sup>2</sup>C でプログラムできます。温度が室温ゾーンから他の JEITA ゾーンに変化すると、nTPrtTh1/2 に対応する設定によってスレッシュホールドが設定されます。温度が変化して他の JEITA ゾーンから室温ゾーンに戻るときは、JEITA 境界で不安定になるのを避けるために、2.5°C のヒステリシスが適用されます。

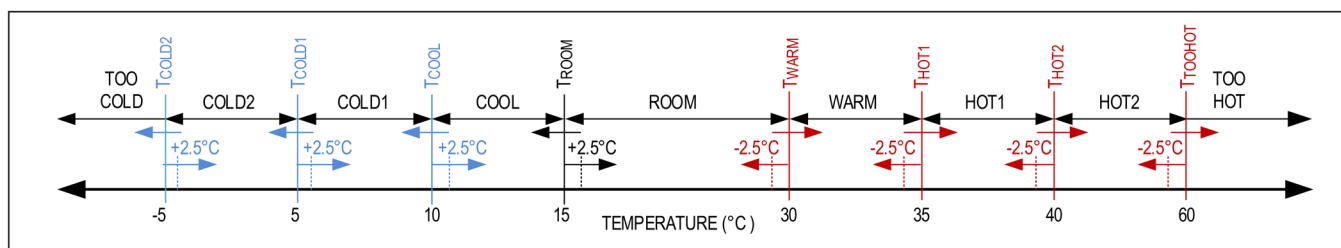


図 4. JEITA 温度領域

室温スレッシュホールドは以下のように計算されます。

- 室温スレッシュホールド:  $T_{ROOM} = nTPrtTh1.Troom \times 2.5^{\circ}C + 10^{\circ}C$ 。
- その他の JEITA 温度スレッシュホールドのゼロ以外の温度設定:
- Cool 温度スレッシュホールド:  $T_{COOL} = T_{ROOM} - (nTPrtTh1.Tcool + 1) \times 2.5^{\circ}C$
- Cold1 温度スレッシュホールド:  $T_{COLD1} = T_{COOL} - (nTPrtTh1.Tcold1 + 1) \times 2.5^{\circ}C$
- Cold2 温度スレッシュホールド:  $T_{COLD2} = T_{COLD1} - (nTPrtTh1.Tcold2 + 1) \times 2.5^{\circ}C$
- Warm 温度スレッシュホールド:  $T_{WARM} = T_{ROOM} + (nTPrtTh2.Twarm + 1) \times 2.5^{\circ}C$
- Hot1 温度スレッシュホールド:  $T_{HOT1} = T_{WARM} + (nTPrtTh2.Thot1 + 1) \times 2.5^{\circ}C$
- Hot2 温度スレッシュホールド:  $T_{HOT2} = T_{HOT1} + (nTPrtTh2.Thot2 + 1) \times 2.5^{\circ}C$
- TooHot 温度スレッシュホールド:  $T_{TOOHOT} = T_{HOT2} + (nTPrtTh2.Ttoohot + 1) \times 2.5^{\circ}C$

なお、1つの JEITA フィールドが 0 に設定された場合は、対応する温度領域がスキップされます。室温における最小充電領域を維持するために、nTPrtTh2.Twarm はゼロ以外の値に設定することを強く推奨します。それぞれの JEITA 温度ゾーンにおいては、図5と図6に示すように、JEITA 設定に従って各充電ステップにおける充電電流とバッテリ・レギュレーション電圧を設定するために、ChargingCurrent と ChargingVoltage が更新されます。

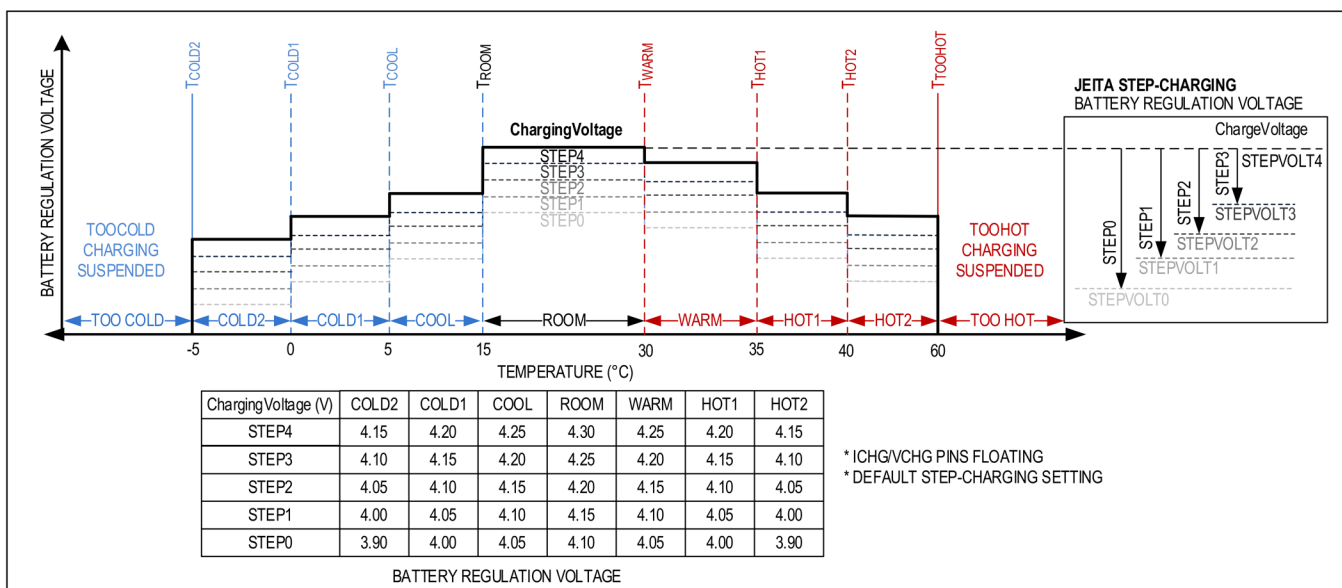


図 5. 型番のデコード

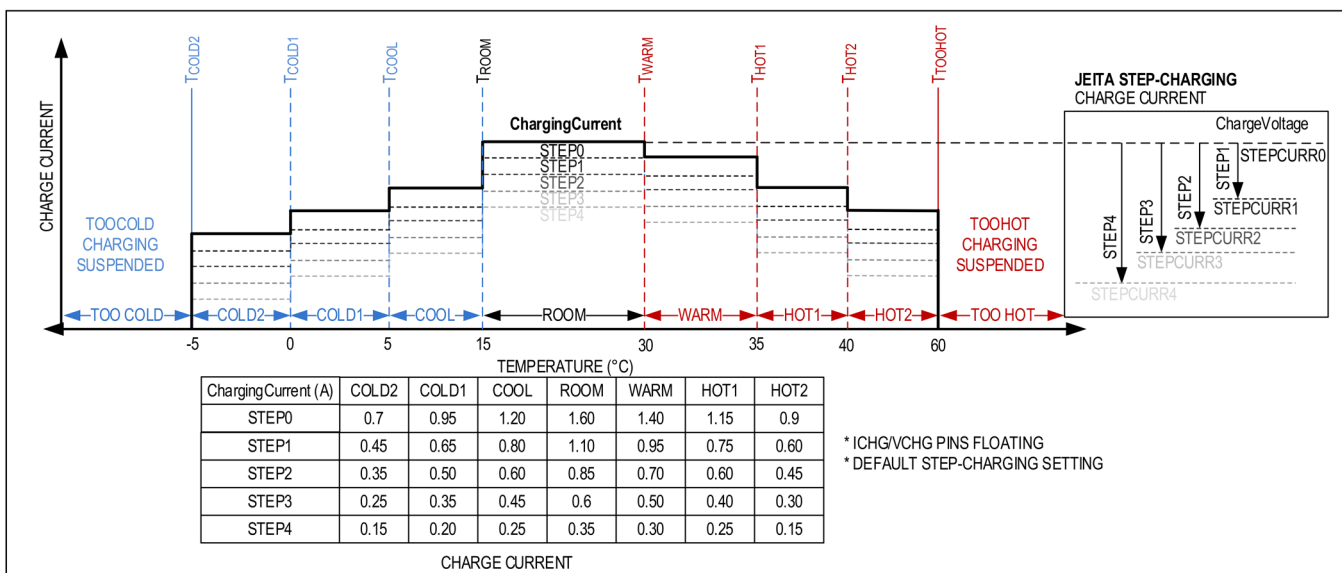


図 6. JEITA ステップ電流

ステップ 4 における各温度領域の ChargingVoltage (最大バッテリー・レギュレーション電圧) は、以下のように計算します。

- $V_{CHG}[\text{Step4}][\text{Room}] = 3.4V + (nVChgCfg1.\text{RoomChargeVolt} \times 10mV)$
- $V_{CHG}[\text{Step4}][\text{Warm}] = V_{CHG}[\text{Step4}][\text{Room}] - nVChgCfg1.\text{WarmChargeVolt} \times 10mV$
- $V_{CHG}[\text{Step4}][\text{Hot1}] = V_{CHG}[\text{Step4}][\text{Warm}] - nVChgCfg2.\text{Hot1ChargeVolt} \times 10mV$
- $V_{CHG}[\text{Step4}][\text{Hot2}] = V_{CHG}[\text{Step4}][\text{Hot1}] - nVChgCfg2.\text{Hot2ChargeVolt} \times 10mV$
- $V_{CHG}[\text{Step4}][\text{Cool}] = V_{CHG}[\text{Step4}][\text{Room}] - nVChgCfg1.\text{CoolChargeVolt} \times 10mV$
- $V_{CHG}[\text{Step4}][\text{Cold1}] = V_{CHG}[\text{Step4}][\text{Cool}] - nVChgCfg2.\text{Cold1ChargeVolt} \times 10mV$
- $V_{CHG}[\text{Step4}][\text{Cold2}] = V_{CHG}[\text{Step4}][\text{Cold1}] - nVChgCfg2.\text{Cold2ChargeVolt} \times 10mV$

ステップ 0 における各温度領域の ChargingCurrent (最大充電電流) は、以下のように計算します。

- $I_{CHG}[Step0][Room] = (nIChgCfg1.RoomChargeCurr + 1) \times 50mA$
- $I_{CHG}[Step0][Warm] = I_{CHG}[Step0][Room] - nIChgCfg1.WarmChargeCurr \times 50mA$
- $I_{CHG}[Step0][Hot1] = I_{CHG}[Step0][Warm] - nIChgCfg2.Hot1ChargeCurr \times 50mA$
- $I_{CHG}[Step0][Hot2] = I_{CHG}[Step0][Hot1] - nIChgCfg2.Hot2ChargeCurr \times 50mA$
- $I_{CHG}[Step0][Cool] = I_{CHG}[Step0][Room] - nIChgCfg1.CoolChargeCurr \times 50mA$
- $I_{CHG}[Step0][Cold1] = I_{CHG}[Step0][Cool] - nIChgCfg2.Cold1ChargeCurr \times 50mA$
- $I_{CHG}[Step0][Cold2] = I_{CHG}[Step0][Cold1] - nIChgCfg2.Cold2ChargeCurr \times 50mA$

各ステップの対応 JEITA ゾーンにおけるバッテリー・レギュレーション電圧は、以下のように計算します。

- $V_{CHG}[StepX][JEITA] = V_{CHG}[StepX][Room] / V_{CHG}[Step4][Room] \times V_{CHG}[Step4][JEITA]$

4V を超える範囲での ChargingVoltage の分解能は 10mV で、4V 未満では 100mV です。実際のレギュレーション電圧は、最も近い使用可能値に切り下げられます。JEITA ステップ電圧テーブルのデフォルト値を図 5 に示します。各ステップの対応 JEITA ゾーンにおける充電電流は、以下のように計算します。

- $I_{CHG}[StepX][JEITA] = I_{CHG}[StepX][Room] / I_{CHG}[Step0][Room] \times I_{CHG}[Step0][JEITA]$

ChargingCurrent の分解能は 50mA で、最小値は 100mA です。実際のレギュレーション電流は最も近い使用可能値に切り下げられて、100mA にクランプされます。JEITA ステップ電流テーブルのデフォルト値を図 6 に示します。TooCold ゾーンと TooHot ゾーンでは充電が中断されます。

- $I_{CHG}[StepX][TooHot] = 0$ 。充電が中断されて、ProtStat.TooHot が 1 に設定されます。
- $I_{CHG}[StepX][TooCold] = 0$ 。充電が中断されて、ProtStat.TooCold が 1 に設定されます。

TooHot/TooCold 保護機能が作動すると、チャージャは BUCK (降圧) 状態に戻ります。温度依存性をディスエーブルして温度範囲全体を通じフラットな充電電圧/電流とするには、必要に応じて nVChgCfg1.RoomChargeVolt または nIChgCfg.RoomChargeCurr を設定し、その他の設定値を 0x0 にします。

## TOP-OFF (トップオフ充電) 状態

図 2 に示すように、以下の条件がすべて満たされると、チャージャは TOP-OFF (トップオフ充電) 状態になります。

- チャージャがステップ 4。
  - $FProtStat.StepID = 0x4$
- バッテリ電圧が ChargingVoltage[Step4] に達して、チャージャが CV 状態になる。
  - $ChgDetails01.CHG\_DTLS = 0x2$
- 充電電流が IChgTerm レジスタの設定値未満に低下する。
  - $MAX(Current, AvgCurrent) < IChgTerm$

以上の条件が満たされると、MAX77972 はフルタイマーを開始します。トップオフ充電状態では、バッテリー・チャージャはバッテリー電圧をレギュレーション目標値に維持しようとし、通常、充電電流は IChgTerm 以下になります。

ステート・マシンは、次のイベントによってこの状態を終了します。

- nDelayCfg.FullTimer のタイムアウト後は、チャージャが FULL (フル) 状態になります。
- 充電電流が検出されると ( $FProtStat.IsDis = 1$ )、チャージャは FAST CHARGE CC 状態に戻ります。MAX77972 は以下のプロセスでチャージャをステップ充電に戻します。
  - ChargingVoltage をリセットして、ステップ充電テーブルの MAX(VCell, AvgVCell) より 70mV 以上高い値にします。
  - 選択した ChargingVoltage に合わせて、FProtStat.StepID と ChargingCurrent をリセットします。

## CHARGE DONE/FULL (充電完了/フル) 状態

図 2 に示すように、TOPOFF 状態にある時間が `nDelayCfg.FullTimert` に達すると、バッテリー・チャージャは CHARGE DONE/FULL (充電完了/フル) 状態に移行します。ステート・マシンは、次のイベントによってこの状態を終了します。

- 充電電流が検出されると (`FProtStat.IsDis = 1`)、チャージャは FAST CHARGE CC 状態に戻ります。MAX77972 は以下のプロセスでチャージャをステップ充電に戻します。
- `ChargingVoltage` をリセットして、ステップ充電テーブル `MAX(VCell, AvgVCell)` より 70mV 以上高い値にします。
- 選択した `CharingVoltage` に合わせて、`FProtStat.StepID` と `ChargingCurrent` をリセットします。

## 充電インジケータの入カステータス (INOKB)

INOKB は、充電入力ステータスを示すオープン・ドレインのアクティブ・ロー出力です。有効な入力ソースが挿入されて降圧コンバータがスイッチングを開始すると、INOKB がローになります。リバース・ブーストが有効な場合は INOKB がローになり、CHGIN からの出力が 5V であることを示します。また、INOKB は、SYS に電流制限抵抗と LED を追加することにより、LED インジケータのドライバとして使用できます。また、INOKB は、システム IO 電圧に 200kΩ のプルアップ抵抗を追加することによりシステム・プロセッサのロジック出力として使用できます。

## チャージャ・ステータス出力 (STAT)

STAT は、充電ステータスを示すオープン・ドレインのアクティブ・ロー出力です。STAT ピンの様々な状態を下に示します。STAT は、システム IO 電圧と整流器 (ダイオードとコンデンサ) に 200kΩ のプルアップ抵抗を追加することにより、システム・プロセッサ用のロジック出力として使用できます。また、SYS に電流制限抵抗と LED を追加することにより、LED インジケータのドライバとして STAT を使用することもできます。

表 1. 充電ステータスを示す STAT 出力

CHARGE STATUS	STAT PIN BEHAVIOR	PIN EQUIVALENT LOGIC STATE	CHARGE STATUS LED
No Input	High Impedance	High	OFF
Trickle, Precharge, Fast Charge	Repeat Low and High Impedance with 1Hz, 50% duty cycle	After an external diode and a capacitor rectifier, High.	Blinking with 1Hz, 50% duty cycle.
Done	Low	Low	Solid ON
Faults	High Impedance	High	OFF

## チャージャ割込み (ALRT)

MAX77972 は、様々な充電イベントを検出することによって割込みを生成できます。割込みは、ALRT ピンのオープン・ドレイン出力ドライバで生成されます。ロジック・ハイ信号を生成するには外部プルアップ抵抗が必要です。ChgMaskSts 内のチャージャ割込みマスクのいずれかを解除すると、そのマスクに対応する割込みが ALRT ピンに出力されます。ALRT から割込みビットをクリアするには、割込みビットに 0 を書き込みます。チャージャ割込みと残量ゲージ割込みは、ALRT ピンを共用します。チャージャ割込みは、ピンのトグルに関して高い優先度を備えています。残量ゲージ・アラートについては残量ゲージ・アラートのセクションを参照してください。

## ICHG/VCHG レジスタ設定による充電

MAX77972 では、ICHG ピンと VCHG ピンに 1%抵抗を接続することにより、目的に応じて様々な充電設定と残量ゲージ設定を実現できます。直列抵抗と選択される出力値については、表 2 と表 3 を参照してください。nIChgCfgI.RoomChargeCurr、IChgTerm、および DesignCap 決定する際には ICHG ピンがバイアスされてチェックされ、nVChgCfgI.RoomChargeVolt、Vempty、ModelCFG.ModelID、および ModelCFG.VCHG を決定する際には VCHG ピンがバイアスされてチェックされます。MAX77972 は、以下の 2 つの状況下で ICHG/VCHG 検出を開始します。

- POR 後は、ICHG/VCHG ピンが自動的にバイアスされてチェックされます。
- 手で ICHG/VCHG 検出を開始して対応レジスタをリセットするには、Config.PinConfig に 1 を書き込みます。Config.PinConfig は、ICHG/VCHG 検出の完了後に自動的にクリアされます。

ICHG/VCHG 検出の完了後、MAX77972 は FOTPSat.PinDraft を 0 にクリアします。VCHG の選択範囲では、リン酸鉄リチウム (LiFePO4) セルやパナソニックの NCR/NCA シリーズ・セルなどの一部の化学組成をサポートしていません。これらのセルについては I<sup>2</sup>C 設定が必要です。

表 2. ICHG ピンの抵抗設定

ICHG 1% resistor (k $\Omega$ )	PinID.ICHG	nIChgCfg1.RoomChargeCurr (mA)	IChgTerm (mA)	DesignCap (mAh)
0.075	0x0	3150	350	1575
0.232	0x1	3000	300	1500
0.402	0x2	2750	300	1375
0.576	0x3	2500	300	1250
0.768	0x4	2250	300	1125
0.976	0x5	2000	200	1000
1.21	0x6	1900	200	950
1.43	0x7	1800	200	900
1.69	0x8	1700	200	850
1.96	0x9	1600	200	800
2.26	0xA	1500	150	750
2.61	0xB	1400	150	700
3.01	0xC	1300	150	650
3.4	0xD	1200	150	600
3.83	0xE	1100	150	550
4.42	0xF	1000	100	500
4.99	0x10	900	100	450
5.62	0x11	800	100	400
6.34	0x12	700	100	350
7.32	0x13	650	100	325
8.25	0x14	600	100	300
9.53	0x15	550	100	275
11	0x16	500	100	250
13	0x17	450	100	225
15.4	0x18	400	100	200
18.2	0x19	350	100	175
22.6	0x1A	300	100	150
28.7	0x1B	250	100	125
38.3	0x1C	200	100	100
54.9	0x1D	150	100	75
95.3	0x1E	100	100	50
> 294	0x1F	1600	100	1500

表 3. VCHG ピンの抵抗設定

VCHG 1% resistor (k $\Omega$ )	PinID.VCHG	nVChgCfg1.RoomChargeVolt (V)	Vempty.VE (V)	Vempty.VR (V)	ModelCFG. ModelID	ModelCFG. VCHG
0.075	0x0	4.5	3.4	3.96	0	1
0.232	0x1	4.47	3.4	3.96	0	1
0.402	0x2	4.45	3.4	3.96	0	1
0.576	0x3	4.44	3.4	3.96	0	1
0.768	0x4	4.43	3.4	3.96	0	1
0.976	0x5	4.42	3.4	3.96	0	1
1.21	0x6	4.4	3.4	3.96	0	1
1.43	0x7	4.39	3.35	3.92	0	1
1.69	0x8	4.38	3.35	3.92	0	1
1.96	0x9	4.37	3.35	3.92	0	1
2.26	0xA	4.36	3.35	3.92	0	1
2.61	0xB	4.35	3.35	3.92	0	1
3.01	0xC	4.34	3.3	3.88	0	1
3.4	0xD	4.32	3.3	3.88	0	1
3.83	0xE	4.3	3.3	3.88	0	1
4.42	0xF	4.27	3.3	3.88	0	1
4.99	0x10	4.25	3.3	3.88	0	1
5.62	0x11	4.22	3.3	3.88	0	0
6.34	0x12	4.2	3.3	3.88	0	0
7.32	0x13	4.17	3.3	3.88	0	0
8.25	0x14	4.15	3.3	3.88	0	0
9.53	0x15	4.12	3.3	3.88	0	0
11	0x16	4.1	3.3	3.76	0	0
13	0x17	4	3.3	3.68	0	0
15.4	0x18	3.9	3.2	3.56	0	0
18.2	0x19	3.8	3.1	3.48	0	0
22.6	0x1A	3.7	3	3.36	6	0
28.7	0x1B	3.6	2.9	3.32	6	0
38.3	0x1C	3.55	2.85	3.32	6	0
54.9	0x1D	3.5	2.8	3.28	6	0
95.3	0x1E	3.45	2.7	3.2	6	0
> 294	0x1F	4.3	3.3	3.88	0	1



## チャージャの動作モード

MAX77972 は、1 セルのリチウムイオン (Li+) またはリチウム・ポリマー (Li-polymer) バッテリ用に、フル機能のスイッチモード・チャージャを内蔵しています。CHGIN 入力の電流制限値は自動的に設定されるので、AC/DC アダプタや USB ポートへの接続には柔軟に対応できます。同期スイッチング方式の DC/DC コンバータは 1.5MHz のスイッチング周波数を利用しており、小型部品を使用しながら過度の発熱を抑えることができるので、携帯用機器に最適です。チャージャは、必要に応じて降圧モード、OTG モード、およびリバース・ブースト・モードで使用できます。

アナログ・デバイゼズの Smart Power Selector アーキテクチャは、限られたアダプタの電力とバッテリーの電力を常時最大限に活用し、降圧モードの CHGIN 電流制限値までの電流をアダプタからシステムへ供給します。更に、補助モードでは、過電流スレッシュホールドを最大値とする追加電流をバッテリーからシステムへ供給します。システムで使用しないアダプタ電源は、バッテリーの充電に使われます。バッテリーとアダプタ電源の間にあるシステム負荷の充電およびスイッチング用のすべての電源スイッチはチップに組み込まれており、外部 MOSFET は不要です。

アナログ・デバイゼズ独自のプロセス技術により、小さなソリューション・サイズで低  $R_{DS(on)}$  のデバイスを実現できます。アダプタの電源入力からバッテリーまでの総ドロップアウト抵抗は、インダクタの ESR を  $0.04\Omega$  と仮定すると  $165m\Omega$  (代表値) です。この  $165m\Omega$  (代表値) のドロップアウト抵抗により最大 3.15A でバッテリーを充電できます。BATT と SYS ノード間の抵抗は  $20m\Omega$  で、低消費電力と長バッテリー寿命を実現します。多くの安全機能により、信頼性の高い充電が可能です。これらの機能には、充電タイマー、ジャンクション・サーマル・レギュレーション、過電圧/低電圧保護、短絡保護、BATT-SYS 間の過電流保護が含まれています (詳細はチャージャの保護機能のセクションを参照)。

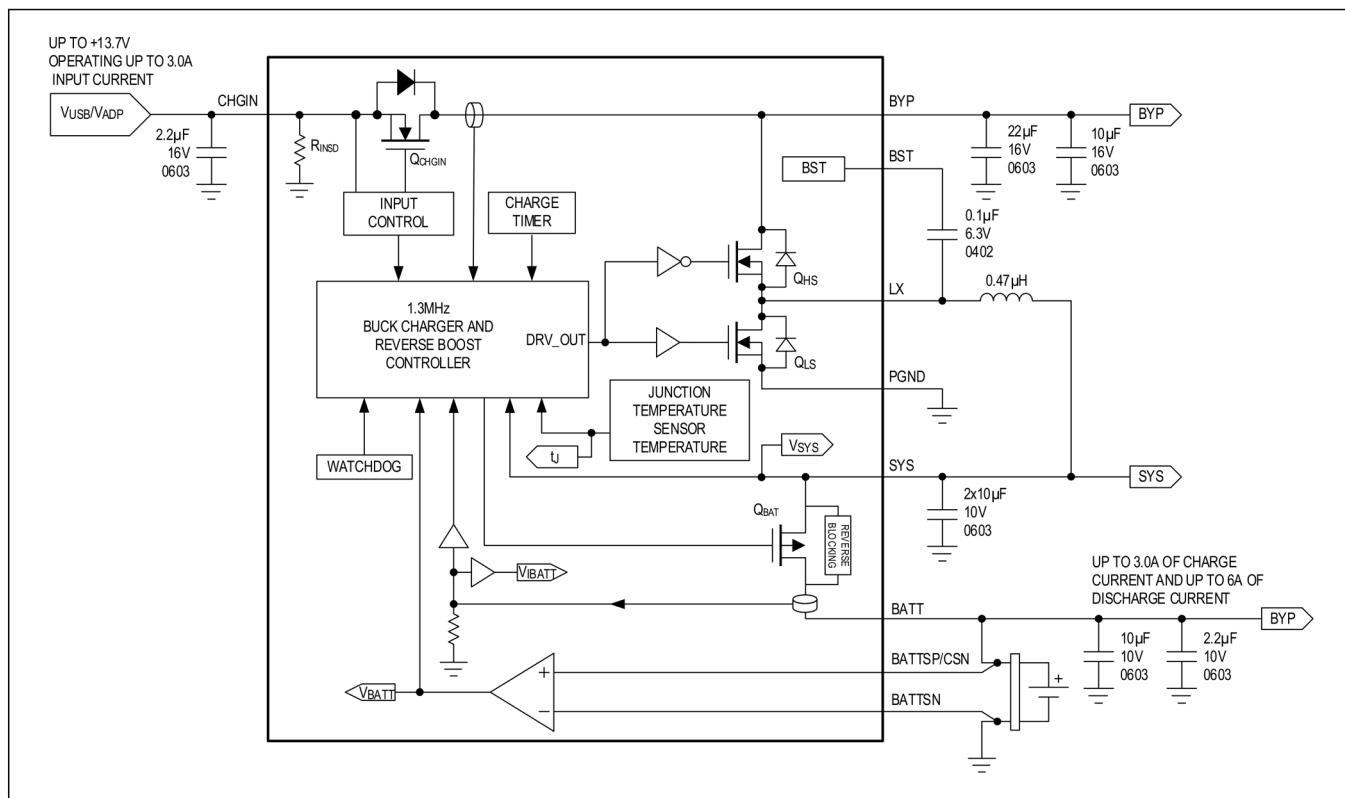


図 7. バッテリ・チャージャの詳細機能図

## Smart Power Selector

Smart Power Selector アーキテクチャは内部スイッチと制御ループからなるネットワークで、CHGIN、BYP、SYS、BATT 間にエネルギーを配分します。エネルギー供給の原則は以下のとおりです。

- $V_{CHGIN}$  と  $V_{BATT}$  の両方が有効
  - CHGIN が主要なエネルギー源です。
  - バッテリーは二次的なエネルギー源です。
  - SYS へのエネルギー供給が最優先されます。
  - SYS が必要としないエネルギーはバッテリーに供給されます。
- バッテリー・オンリー・モード
  - SYS へのエネルギー供給が最優先されます。
  - リバース・ブーストまたは OTG がイネーブルされている場合、SYS が必要としないエネルギーは BYP または CHGIN に供給されます。

上記の目標を実現するために、チャージャは動作中いくつかのモードに切り替わります。このアーキテクチャの詳細機能図を図 7 に、チャージャ動作の概要を表 4 に示します。

表 4. チャージャの動作モード

	BUCK REGULATION TARGET	QCHGIN	QHS/QLS	QBAT	SYS VOLTAGE
<b>Buck No Charging</b>	$V_{SYS}$ (ChargingVoltage)	On	Switching	Off	ChargingVoltage
<b>Precharge</b>	$V_{SYS}$ (ChargingVoltage) $I_{CHG}$ (Fixed 55mA) from internal current source	On	Off	Off	ChargingVoltage
<b>Trickle Charge</b>	$V_{SYS}$ (nChgConfig1.MINVSYS) $I_{CHG}$ (Fixed 300mA)	On	Switching	Linear	nChgConfig1.MINVSYS
<b>Fast Charge</b>	$I_{BATT}$ (ChargingCurrent)	On	Switching	On	$V_{BATT} + I_{BATT} \times R_{BAT2SYS}$
<b>Input Current</b>	$I_{CHGIN}$ (USB detection or nChgConfig3.CHGIN_ILIM)	On	Switching	On	$V_{BATT} - V_{BSREG}$ (Trickle) $V_{BATT} - I_{BATT} \times R_{BAT2SYS}$ (Fast Charge)
<b>Input Voltage (AICL)</b>	$V_{CHGIN}$ (nChgConfig4.VCHGIN_REG)	On	Switching	On	$V_{BATT} - V_{BSREG}$ (Trickle) $V_{BATT} - I_{BATT} \times R_{BAT2SYS}$ (Fast Charge)
<b>Thermal Foldback</b>	$T_J$ (nChgConfig2.REGTEMP)	On	Switching	On	$V_{BATT} - V_{BSREG}$ (Trickle) $V_{BATT} - I_{BATT} \times R_{BAT2SYS}$ (Fast Charge)
<b>OTG</b>	$V_{BYP}$ (Fixed 5.1V)	On	Switching	On	$V_{BATT} - I_{BATT} \times R_{BAT2SYS}$
<b>Reverse Boost</b>	$V_{BYP}$ (nChgConfig3.VBYPSET)	Off	Switching	On	$V_{BATT} - I_{BATT} \times R_{BAT2SYS}$
<b>Battery Only</b>	N/A	Off	Off	On	$V_{BATT} - I_{BATT} \times R_{BAT2SYS}$

## 入力電流制限

入力電流制限ループは、合計負荷 (BYP と SYS) が入力電流制限を超える場合に、バッテリーが補助電流を供給できるようにします。MAX77972 は 2 つの方法で入力電流制限を設定します。

- 内蔵 USB の検出を通じた設定。USB デバイスを接続すると、チャージャ・タイプ検出後に、MAX77972 は自動的に入力電流制限をソースが供給可能な最大値に設定します。詳細は [USB 検出](#) のセクションを参照してください。デフォルトでは、入力電流制限のための自動 USB 検出がイネーブルされます。
- I<sup>2</sup>C を通じた手動による入力電流制限の設定。手動による入力電流設定をイネーブルするには、nChgConfig4.NO\_AUTOISET に 1 を書き込み、次に nChgConfig3.CHGIN\_ILIM を目的の入力電流制限値に設定します。

## 適応型入力電流制限ループ (AICL)

適応型入力電流制限ループ (AICL) は、チャージャが低品質の充電源に接続された場合でも良好に動作するようにします。このループにより、ケーブルが長い場合や規格に準拠していない USB ハブ構成でデバイスを充電する場合に用いられる比較的高抵抗の充電電源でも、良好な性能が得られます。AICL ループは、入力電圧を  $V_{CHGIN\_REG}$  (4.5V、デフォルト) に維持するために入力電流を自動的に低減します。

CHGIN レギュレーション電圧は、nChgConfig4.VCHGIN\_REG を通じて I<sup>2</sup>C でプログラムできます。入力電流制限値が 60mA まで減少してチャージャが AICL ループに入ると、チャージャはオフになります。

### サーマル・フォールドバック

サーマル・フォールドバックは、MAX77972 のジャンクション温度を一定に保ちながらバッテリーの充電電流を最大化します。図 8 に示すように、ダイ温度が nChgConfig2.REGTEMP を超えると、熱制限回路がバッテリー・チャージャの目標電流を 5%/°C (ATJREG) の率で低減します。目標とする充電電流低減は、アナログ制御ループで実現されます (すなわち、入力電流のデジタル的な低減ではありません)。

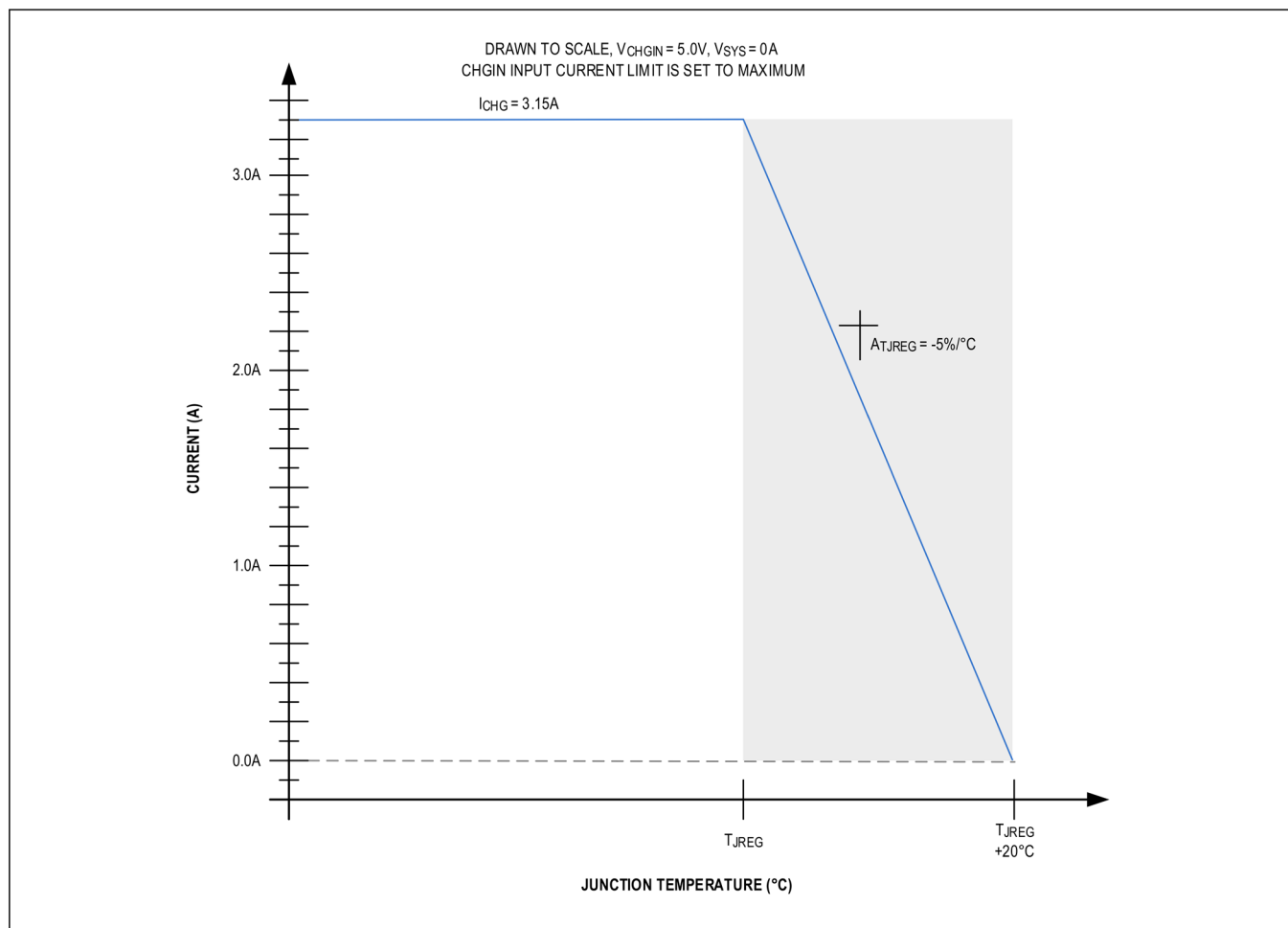


図 8. 充電電流とジャンクション温度の関係

### 低減充電電流

図 2 に示すプリチャージの場合を除くすべての充電状態では (I<sub>CHG</sub> > 0)、様々な理由から充電電流が設定値、I<sub>TRICKLE</sub>、または ChargingCurrent レジスタ値より小さくなる場合があります。

- チャージャが急速充電 CV モードにある。
- チャージャ入力が入力電流制限ループ内にある。
- チャージャが AICL ループ内にある。
- チャージャがサーマル・フォールドバック状態にある。

## OTG モードとリバース・ブースト・モード

MAX77972 の DC/DC コンバータのトポロジにより、MAX77972 は降圧コンバータまたはリバース・ブースト・コンバータとして動作できます。リバース・モードには OTG モードとリバース・ブースト・モードがあります。

- OTG モードにするには `nChgConfig0.MODE = 0xA` または `0xB` に設定します。OTG モードでは DC/DC コンバータがリバース・ブースト・モードで動作し、 $Q_{CHGIN}$  が完全にオンになります。OTG モードでは、チャージャから `BYP` と `CHGIN` に電流をソースできます。`BYP` と `CHGIN` の電圧は 5.1V に固定されます。`CHGIN` の OTG 電流制限は、`nChgConfig1.OTG_ILIM` を通じて I<sup>2</sup>C で設定できます。`CHGIN` の負荷が `nChgConfig1.OTG_ILIM` を越えた場合、 $Q_{CHGIN}$  は 300ms 後に自動的に再試行を試みます。`CHGIN` の過負荷状態が解消されない場合は、`CHGIN` スイッチが ON と OFF をトグルします。ON が約 60ms、OFF が約 300ms です。OTG をイネーブルするには、以下の手順に従うことを推奨します。
  - `ChgDetails00.CHGIN_OK` が 0 になるまで待ちます。`CHGIN` 電圧は `CHGIN UVLO` スレッシュホールドの 4.5V (デフォルト) 未満です。
  - `CHGEN` ピンをハイにします。OTG モードをイネーブルするには `CHGEN` をハイにする必要があります。
  - `nChgConfig0.MODE` に `0xA` または `0xB` を書き込んで、OTG をイネーブルします。
- リバース・ブースト・モードにするには `nChgConfig0.MODE = 0x8` または `0x9` に設定します。リバース・ブースト・モードでは DC/DC コンバータがリバース・ブースト・モードで動作し、 $Q_{CHGIN}$  が完全にオフになります。リバース・ブースト・モードでは、チャージャから `BYP` ピンだけに電流をソースできます。 $V_{BYP}$  は、`nChgConfig.VBYPSET` を通じて I<sup>2</sup>C で最大 5.5V にプログラムできます。`BYP` ピンに電流制限はありませんが、バッテリー放電電流が `nChgConfig1.B2SOVRC` を超えた場合は  $Q_{BAT}$  がオフになります。詳細は、[バッテリーの放電過電流保護](#)のセクションを参照してください。

チャージャの動作モードは、表 5 に示すように `nChgConfig0.MODE` を通じて設定します。チャージャのオン/オフは、[充電制御](#)のセクションに示す充電プロファイルに従い、MAX77972 の内部ロジックによっても制御されます。チャージャを強制的にターンオフしたい場合は、直接 `nChgConfig9.MODE` を `0x4` に設定するのではなく、`nChgConfig5.ChgEnable` を 0 に設定します。

表 5. チャージャ・モード

nChgConfig0.MODE	CHARGER MODES
0x0, 0x1	<b>Battery Only:</b> charger = off, OTG = off, buck = off, boost = off
0x4 (Do not set through I <sup>2</sup> C)	<b>Charger Off:</b> charger = off, OTG = off, buck = on, boost = off
0x5	<b>Charger On:</b> charger = on, OTG = off, buck = on, boost = off
0x8, 0x9	<b>Reverse Boost to BYP:</b> charger = off, OTG = off, buck = off, boost = on
0xA, 0xB	<b>OTG to CHGIN:</b> charger = off, OTG = on, buck = off, boost = on
0x2, 0x3, 0x6, 0x7, 0xC, 0xD, 0xE, 0xF	N/A. No change.

## 入力の自己放電

充電源を急に取り外したり再挿入したりした場合は必ずチャージャ入力が入力コンデンサに負荷を与え、充電源が取り外されたときに、入力電圧が妥当な時間内に確実に `UVLO` スレッシュホールド以下に低下するようにします。この入力の自己放電は、`CHGIN` 入力とグランドの間に 70k $\Omega$  の抵抗を接続することによって行います。

## チャージャの保護機能

### 充電タイマー・フォルト

バッテリー・チャージャは、充電の安全を確保できるように、事前評価タイマーと急速充電タイマーを備えています。充電タイマーは、バッテリーが一定時間以上充電されることがないようにします。

- チャージャがプリチャージ状態またはトリクル充電状態を維持できる時間は  $t_{PQ}$  で、これは 30 分に固定されています。
- チャージャが急速充電 CC、CV、およびトップオフ充電状態を維持できる時間は `nChgConfig0.FCHGTIME` です。

チャージャのタイムアウト後は充電が中断されます。`ChgDetails01.CHG_DTLS` は `0x6` まで変化します。`STAT` はハイ・インピーダンスになります。図 2 に示すように、チャージャは、充電を一度中断して再開することによってタイマー・フォルト状態を終了します。

- `CHGIN` からチャージャ入力を一度抜き取り、再度挿入します。
- `CHGEN` ピンを一度ローにしてからまたハイに戻します。
- `nChgConfig5.ChgEnable` ビットに 0 を書き込み、それを 1 に設定することで再開します。

## ウォッチドッグ・タイマー

MAX77972 は、充電の安全性を確保するために、チャージャの安全タイマーに加えてウォッチドッグ・タイマーも備えています。図 2 に示すように、ウォッチドッグ・タイマーは、ホストがハングした場合、あるいは正常に通信できない場合に、バッテリーが無期限に充電されることがないように保護します。デフォルトでは、ウォッチドッグ・タイマーは `nChgConfig0.WDTEN = 0` でディスエーブルになっています。ウォッチドッグ・タイマーをイネーブルするには、`nChgConfig0.WDTEN` を 1 に設定します。ウォッチドッグ・タイマーがイネーブルされている場合にチャージャを正常に動作させるには、`twd` で設定された時間内に (80 秒、最小値) システム・コントローラによってウォッチドッグ・タイマーをリセットする必要があります。ウォッチドッグ・タイマーは、`nChgConfig2.WDTCLR = 0x01` にプログラムすることによってリセットします。

ウォッチドッグが定められた時間にリセットされない場合は、バッテリー・チャージャが他の動作をするように設定することができます。

- `nChgConfig2.WD_QBATOFF` ビットを 0 (デフォルト) に設定します。ウォッチドッグ・タイマーが終了すると、チャージャは充電を中断します。降圧コンバータは、`SYS` 負荷に対応するためにアクティブのままです。ウォッチドッグ・タイムアウトの前にチャージャが何らかの充電状態 (プリチャージ、トリクル充電、急速充電 CC、急速充電 CV、およびトップオフ充電) にあった場合は、`ChgDetails00.CHG_OK` が 0 にクリアされて、タイマー終了時に `ChgMaskSts.CHG_I` 割込みが生成されます。`ChgDetails00.CHG_DTLS = 0x0B` は、ウォッチドッグ・タイマーが終了したためにチャージャがオフになったことを示します。ウォッチドッグ・タイマーの終了後は、`nChgConfig2.WDTCLR=0x01` にプログラムすることによってチャージャの動作を再開できます。`SYS` ノードは、ウォッチドッグ・タイマーが終了しても、DC/DC 降圧コンバータを介してバッテリーやアダプタによってサポートできます。
- `nChgConfig2.WD_QBATOFF` ビットを 1 に設定します。ウォッチドッグ・タイマーが終了すると、MAX77972 は降圧コンバータをオフにし、チャージャが `QBAT` スイッチをオフにして 150ms で `SYS` 電源を一度オフにして再びオンにします。

## バッテリーの放電過電流保護

MAX77972 は、過大なバッテリー放電電流による損傷から、IC 自体、バッテリー、およびシステムを保護します。過大なバッテリー放電電流は、湿気の影響、ソフトウェアの問題、IC の異常、コンポーネントの異常、あるいは短絡を発生させるような機械的異常など、いくつかの理由から発生します。

BATT から `SYS` への放電電流が `nChgConfig1.B2SOVRC` を超えた状態が `tBOVRC` (6ms) 以上続くと、MAX77972 は `QBAT` をオフにして BATT から `SYS` への放電経路をディスエーブルします。過電流フォルト状態では、`SYS` がロー ( $V_{SYS} < V_{SYSUP}$ ) の状態が 150ms 続くと、MAX77972 が自動的に再起動して `SYS` を再度プルアップしようとします。フォルト状態が続く場合は、フォルト状態が解消されるまでこのサイクルが繰り返されます。

MAX77972 がバッテリー放電過電流保護状態にある場合、内部電流検出回路は通常の動作条件下にありません。MAX77972 がしばらくこの状態にある場合は、残量ゲージの精度に影響する可能性があります。MAX77972 がこのフォルト状態になった場合は、ソフトウェア実装ガイドに従ってモデルをリロードすることを推奨します。`ChgDetails01.BAT_dis_OC` をチェックして、フォルト発生の有無を確認してください。このインジケータ・ビットは、アプリケーション・プロセッサから 0 が書き込まれるまでその値を維持します。

## システム・パワーアップ時の突入電流制御

この機能は、バッテリーのみによるスタートアップ時に、 $V_{SYS}$  が  $V_{SYSPU}$  (2V (代表値)) 未満である間はメイン・バッテリーからシステムへの電流を  $I_{SYSPU}$  (50mA (代表値)) に制限します。この機能は、システム・パワーアップ時に、メイン・バッテリーからデバイス内のロー・インピーダンスのシステム・バイパス・コンデンサに流れるサージ電流を制限するものです。 $V_{SYS} < V_{SYSPU}$  の状態でバッテリーから `SYS` に電力が供給されると、常にシステム・パワーアップが実行されます。 $V_{SYS} < V_{SYSPU}$  の場合、 $I_{SYSPU}$  を超える負荷は正常なパワーアップの妨げとなるので、システム設計者は  $V_{SYS}$  へ流れる電流量を確認する必要があります。通常、この「システム・パワーアップ」状態は、電力が供給されていないデバイスにバッテリーをホット・インサートした際に発生します。ホット・インサーションによってシステム・パワーアップが実行された場合は、突入制御回路が動作するまでにわずかな遅延が必要です。この間に、 $I_{SYSPU}$  を超える電流スパイクが発生することがあります。

## USB 検出

MAX77972 は USB BC1.2 チャージャ検出機能と Type-C 検出機能を備えています。重要な USB 検出機能は以下のとおりです。

- USB BC1.2チャージャの検出：
  - D+/D-充電シグネチャ・ディテクタ
  - USB BC1.2準拠のSDP、DCP、およびCDP検出
  - 各社固有のチャージャ・タイプを検出
    - Apple 500mA、1A、2A、12W
    - Samsung 2A
- USB Type-Cの検出：
  - CCソース検出。ソースの能力に応じて自動的に入力電流制限を設定。

## USB BC1.2 チャージャの検出

USB チャージャ検出機能は USB BC1.2 に対応しており、いくつかの一般的な固有チャージャ・タイプを自動的に検出します。MAX77972 の USB 検出機能は USB BC1.2 の要求に従っており、SDP、CDP、および DCP タイプを検出します。この IC は、USB BC1.2 ステート・マシンに加えて各社固有のチャージャ・タイプを検出しますが、その数は限られています (Apple、Samsung、および一般の 500mA)。BC1.2 の検出チャージャ・タイプは UsbDetails.CHGTYP でレポートされ、各社固有のチャージャ・タイプは UsbDetails.PRCHGTYP でレポートされます。D+/D-がオープン状態であると判断された場合、UsbDetails.ChgTyp は、BC1.2 の要求によって SDP として示されます。MAX77972 は、チャージャ・タイプ検出の結果に基づいて自動的に CHGIN 入力電流制限を設定します。UsbDetails.USB\_INLIM は、USB 検出によって設定された入力電流制限を示します。チャージャ・タイプ検出の結果が未知のチャージャ・タイプだった場合、入力電流制限は 500mA に設定されます。

表 6. USB BC1.2 チャージャ・タイプの検出 (UsbDetails.CHGTYP)

Input Current Limit	Charger detected
500mA	No adapter found
500mA	SDP
1.5A	CDP
1.5A	DCP

表 7. 固有チャージャ・タイプの検出 (UsbDetails.PRCHGTYP)

Input Current Limit	Charger detected
500mA	Apple
1A	Apple
2A	Apple
2.4A	Apple 12W
2A	Samsung
3A	All others

チャージ・タイプの検出後は、MAX77972 が自動的に入力電流制限を設定します。この制限値は、ソースが供給可能な最大値に設定されます。入力ソースが BC1.2 または USB Type-C に記述される標準電源でない場合や、MAX77972 が検出できる各社固有のチャージャ・タイプでない場合、MAX77972 は入力電流制限を 500mA に設定します。USB BC1.2 検出は、nChgConfig4.CHGDETEN を 0 に設定することによってディスエーブルします。

## USB Type-C の検出

MAX77972 は、USB Type-C rev1.2 仕様に対応したシンクとして機能します。USB Type-C の機能は、Type-C の要求に従ったロジック・ステート・マシンによって制御されます。MAX77972 は、CC ワイヤでアダプタイズされる電流に基づいて CHGIN 入力電流制限を設定します。ソースが検出されると、Type-C ステート・マシンがアクティブな CC ラインを自動検出します。ステート・マシンは、ソースがアダプタイズした電流 (500mA、1.5A、および 3.0A) を自動検出します。アダプタイズされた電流の変化が検出されると、チップが自動的に入力電流制限を設定します。設定する入力電流は、UsbDetails.CC\_CURR でレポートされます。USB Type-C の検出は、nChgConfig5.CCDETEn を 0 に設定することによりディスエーブルできます。

MAX77972 は D+/D-検出と CC 検出を並列で実行し、D+/D-検出と CC 検出によって決定されたこれら 2 つの入力電流制限値のどちらか大きい方を採用します。

## ModelGauge m5 EZ 残量ゲージ

MAX77972 は ModelGauge m5 アルゴリズムを採用しており、クーロン・カウンタの優れた短期的精度および直線性と、電圧ベース残量ゲージの極めて良好な長期的な安定性、そして温度補償機能を組み合わせて、業界で最も高いゲージ精度を実現します。ModelGauge m5 はクーロン・カウンタのオフセット累積誤差を解消する一方で、純粋に電圧ベースの残量ゲージより優れた短期的精度を実現します。更に、ModelGauge m5 アルゴリズムは、時間の経過と共にわずかな補正が分散されて連続的に行われるので、クーロン・カウンタ・アルゴリズムで通常行われるような突然の補正に影響されることがありません。このデバイスは、経年劣化、温度、放電率を自動的に補償して、幅広い動作条件にわたり正確な充電状態 (SOC) を mAh 単位またはパーセンテージで提供します。

このデバイスは 2 つの方法、つまり容量低下とサイクル・オドメータでバッテリーの経年劣化をレポートします。デバイスは、電流、電圧、および温度を高精度で測定します。バッテリー・パックの温度は、補助入力のリシオメトリック測定によってサポートされるサーミスタを使って測定します。また、I<sup>2</sup>C インターフェースはデータや制御レジスタへのアクセスを可能にします。

### ModelGauge m5 アルゴリズム

クーロン・カウンタをベースとする従来型残量ゲージは、非常に優れた直線性と短期的性能を備えています。しかし、これらのゲージは、電流検出測定時のオフセット誤差の蓄積から生じるドリフトに影響されます。多くの場合これらのオフセット誤差は非常に小さいものですが、無くすことはできません。これによってレポートされる容量の誤差は時間と共に大きくなるので、定期的な補正が必要になります。補正は、従来フル充電状態かエンプティ状態で行われます。その他いくつかのシステムでは、緩和したバッテリー電圧を使用して補正を行うこともあります。これらのシステムは、長時間電流が流れなかった後のバッテリー電圧に基づいて、真の充電状態 (SOC) を決定します。どちらにも同じ制約があります。つまり、実際のアプリケーションにおいて時間を経ても補正条件が確認できなかった場合、システム内の誤差は際限のないものとなります。これらの補正の精度は、従来型クーロン・カウンタの性能を支配します。電圧測定に基づく SOC の予測は、セル・モデリングが完璧ではないので精度に限界がありますが、時間と共にオフセット誤差が蓄積されることはありません。

この IC は、電流が流れているときであってもオープン・サーキット電圧 (OCV) を予測する先進的な電圧残量ゲージ (V<sub>FG</sub>) を内蔵しており、Li+バッテリー内部における非線形の変化をシミュレートして、より高い精度で SOC を決定します。このモデルは時間がバッテリーに及ぼす影響を考慮して SOC を決定しますが、この時間による影響は、バッテリー内の化学反応とインピーダンスによって生じます。この SOC 予測では、時間と共にオフセット誤差が蓄積されることはありません。この IC は、温度条件と負荷条件の影響を自動的に補償するスマート・エンプティ補償アルゴリズムを実行して、正確な充電状態情報を提供します。エンプティ収束機能は、エンプティ状態へ向かう方向での誤差を除去します。この IC は、バッテリー容量を時間と共に自動的に学習して、長期的な性能を向上させます。バッテリーの経年劣化に関する情報は出力レジスタに格納されます。

ModelGauge m5 アルゴリズムは、高精度のクーロン・カウンタと V<sub>FG</sub> を組み合わせたものです。図 9 を参照してください。この相補的な組み合わせによって、クーロン・カウンタと V<sub>FG</sub> 両方の短所が解消されて、互いの長所を生かせるようになります。ミキシング・アルゴリズムが V<sub>FG</sub> 容量とクーロン・カウンタの重み付けを行って組み合わせ、両方を最適な形で使用してバッテリーの状態を決定できるように、それぞれの結果を重み付けします。このような形で、V<sub>FG</sub> 容量の結果を使ってバッテリーの状態を継続的かつこまめに調整し、クーロン・カウンタのドリフトを解消します。

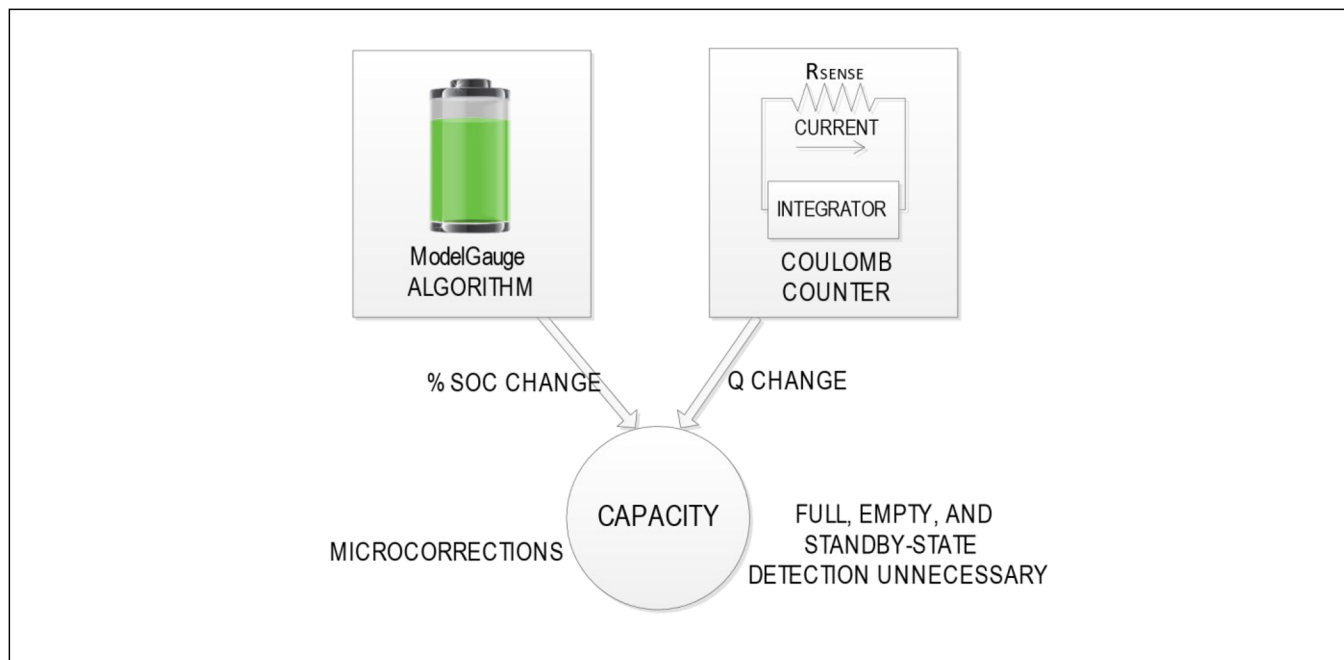


図 9. ModelGauge m5 アルゴリズム

ModelGauge m5 アルゴリズムはこのバッテリー状態情報を使い、更に温度、バッテリー電流、経年劣化、およびアプリケーション・パラメータを考慮して、システムが使用できるバッテリー残量を決定します。バッテリーがエンプティ状態付近のクリティカルな領域に近付くと、ModelGauge m5 アルゴリズムは、あらゆる誤差を除去する特別な誤差補正メカニズムを起動します。

ModelGauge m5 アルゴリズムは、独立した学習ルーチンを通じ、セルとアプリケーションに合わせて継続的に調整を行います。セルの経年劣化に合わせて容量変化がモニタされて更新され、電圧に対する残量ゲージの応答もアプリケーション内でのセル電圧挙動に基づいて調整されます。

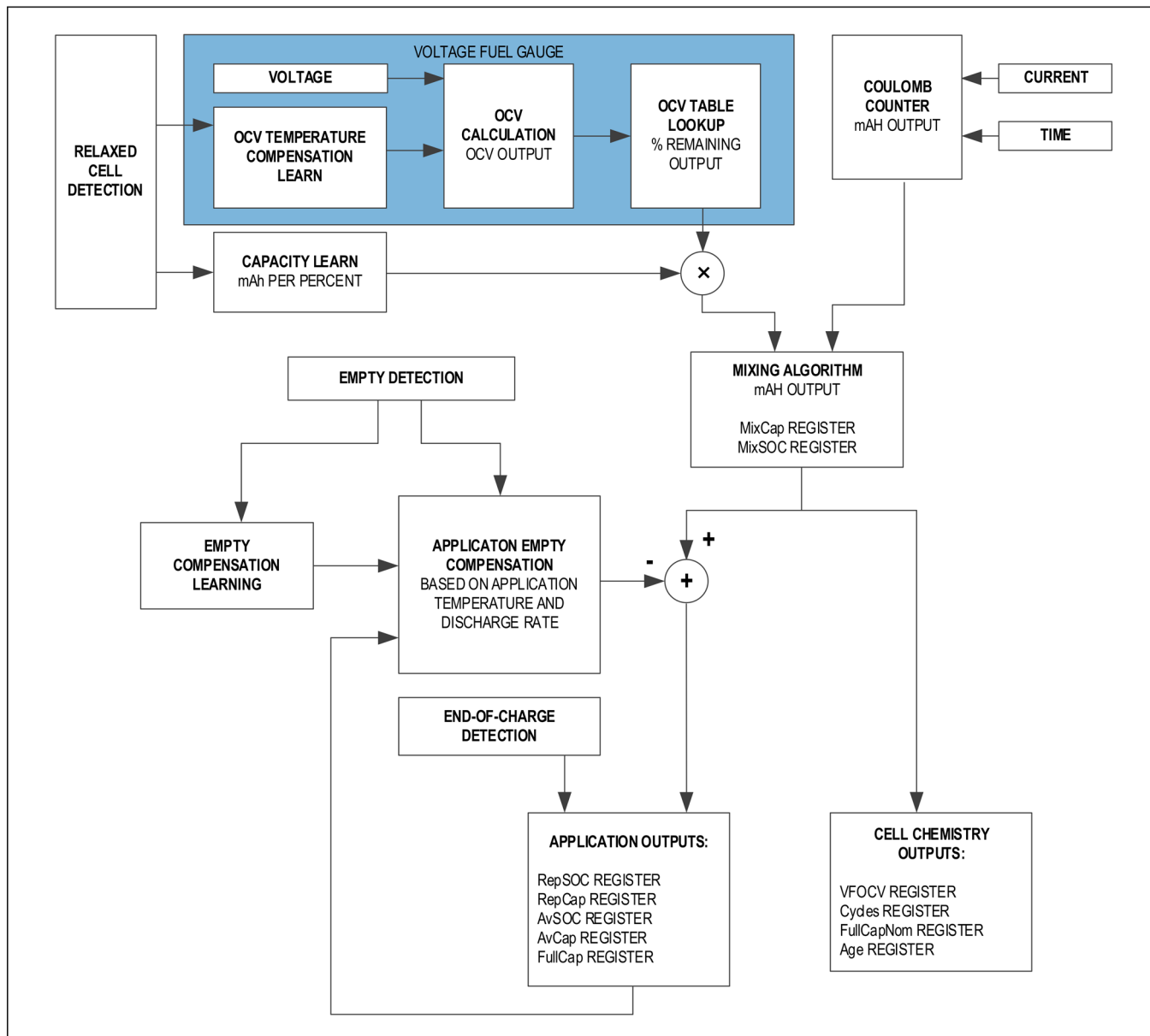


図 10. ModelGauge m5 EZ のブロック図



### ModelGauge m5 EZ の性能

ModelGauge m5 EZ の性能により、この IC は、ほとんどのリチウム・バッテリーに接続された状態でプラグ・アンド・プレイ動作をすることができます。この IC は、最適性能を実現するための特性評価プロセスを通じ、アプリケーションが使用する特定のバッテリーに合わせてカスタム・チューンすることも可能ですが、ほとんどのアプリケーションでは、特別な特性評価を行わなくても良好な性能を発揮できます。ModelGauge m5 EZ 構成を使用するアプリケーションにおける ModelGauge m5 アルゴリズムの性能を、表 8 と図 11 に示します。

ModelGauge m5 EZ は、ほとんどのセル・タイプで良好な性能を発揮します。リン酸鉄リチウム (LiFePO<sub>4</sub>) セルやパナソニックの NCR/NCA シリーズ・セルなど一部の化学組成に対しては、最大限の性能を得るために、アナログ・デバイセズにカスタム・モデルを依頼することを推奨します。

ModelGauge m5 EZ より更に良好な残量ゲージ精度を実現するには、セルの特性評価に関する情報についてアナログ・デバイセズへお問い合わせください。

表 8. ModelGauge m5 EZ の性能

DESCRIPTION	AFTER FIRST CYCLE* (%)	AFTER SECOND CYCLE* (%)
Tests with less than 3% error	95	97
Tests with less than 5% error	98.7	99
Tests with less than 10% error	100	100

\*テスト条件 : +20°C および+40°C、実行時間 > 3 時間。

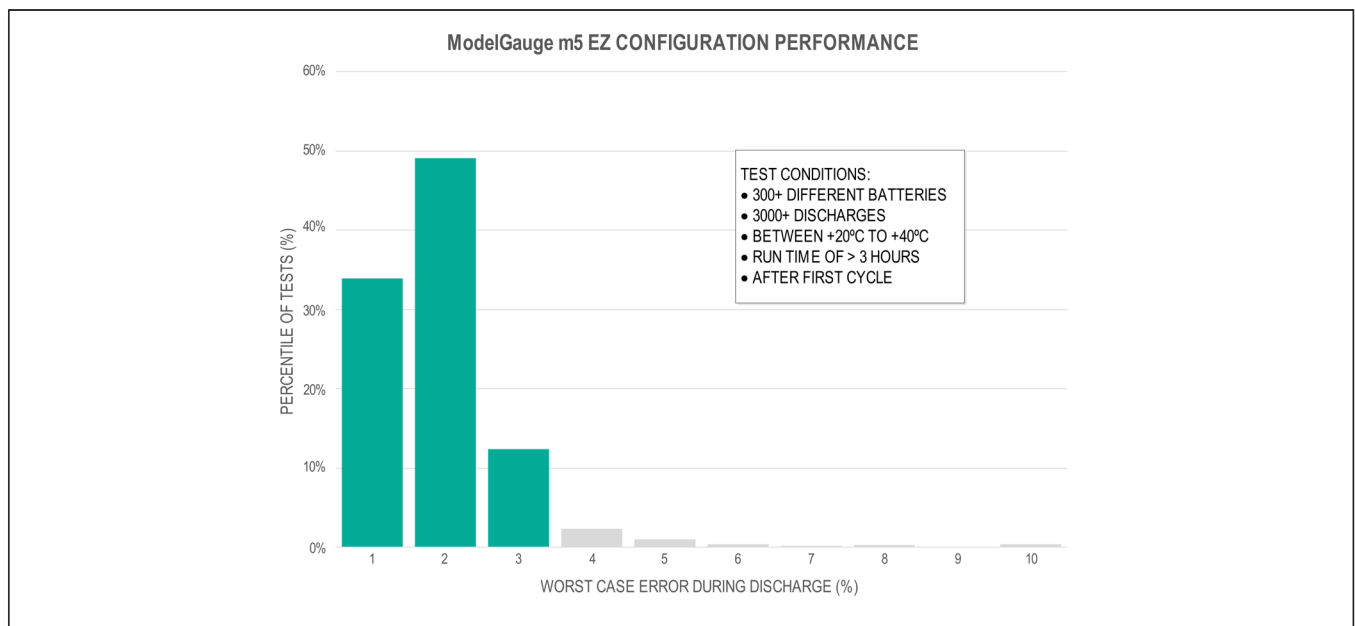


図 11. ModelGauge m5 EZ 構成の性能

## OCV 予測とクーロン・カウントのミキシング

ModelGauge m5 アルゴリズムの中核をなすのは、OCV 状態予測とクーロン・カウントを組み合わせるミキシング・アルゴリズムです。IC をパワーオン・リセットした後のクーロン・カウンタの精度は未知の状態です。OCV 状態の予測はクーロン・カウント出力より大きく重み付けされます。セルがアプリケーション内のサイクルを進んでいくにつれてクーロン・カウンタの精度は向上し、クーロン・カウンタの結果が支配的になるように、ミキシング・アルゴリズムが重み付けを変更します。この時点以降、IC はサーボ・ミキシングに切り替わります。サーボ・ミキシングは、OCV 予測からの誤差の方向に基づいて、クーロン・カウンタに対し固定量で継続的に誤差を補正 (増減) します。これにより、クーロン・カウンタと OCV 予測の間の差を迅速に補正することが可能になります。詳細は図 12 を参照してください。

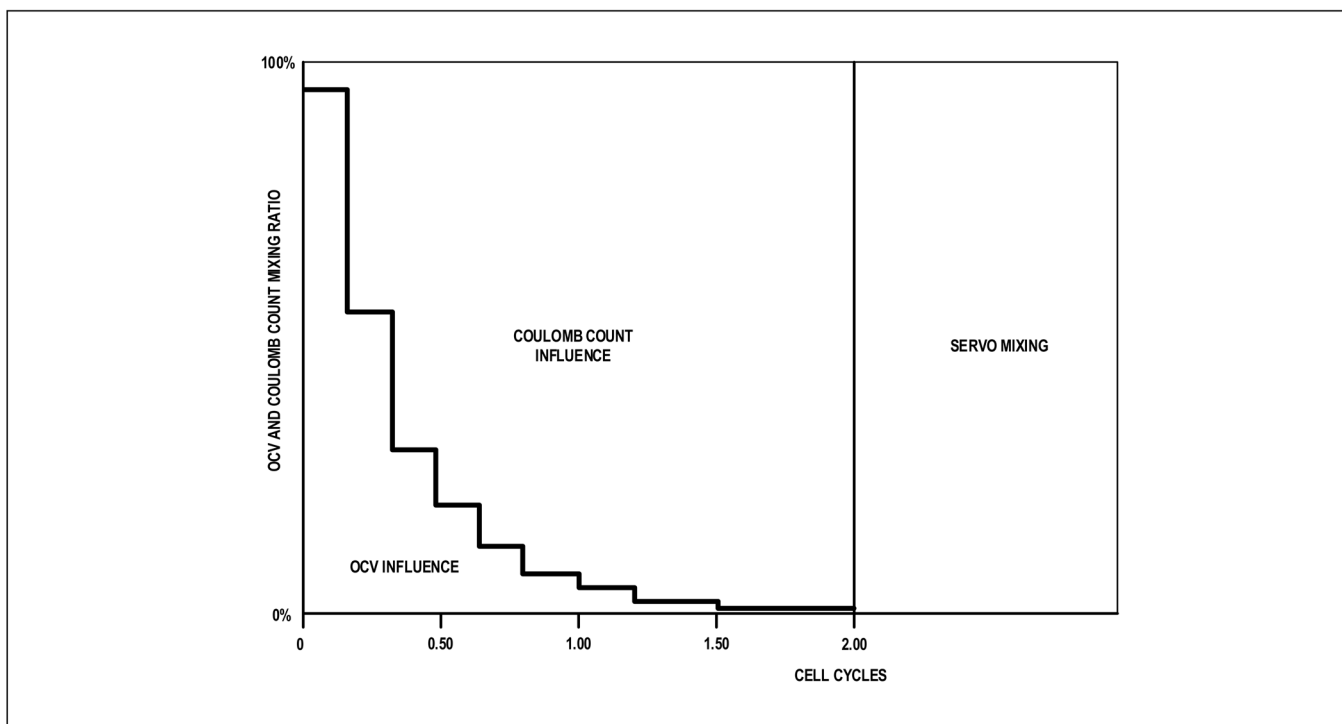


図 12. 電圧とクーロン・カウントのミキシング

このミキシング・アルゴリズムから得られる出力は電流測定オフセット誤差によるドリフトの影響を受けず、スタンドアロン OCV 予測アルゴリズムより安定しています。初期精度はセルの緩和状態に依存します。図 13 を参照してください。最大の初期精度は、セルが完全に緩和した状態で得られます。

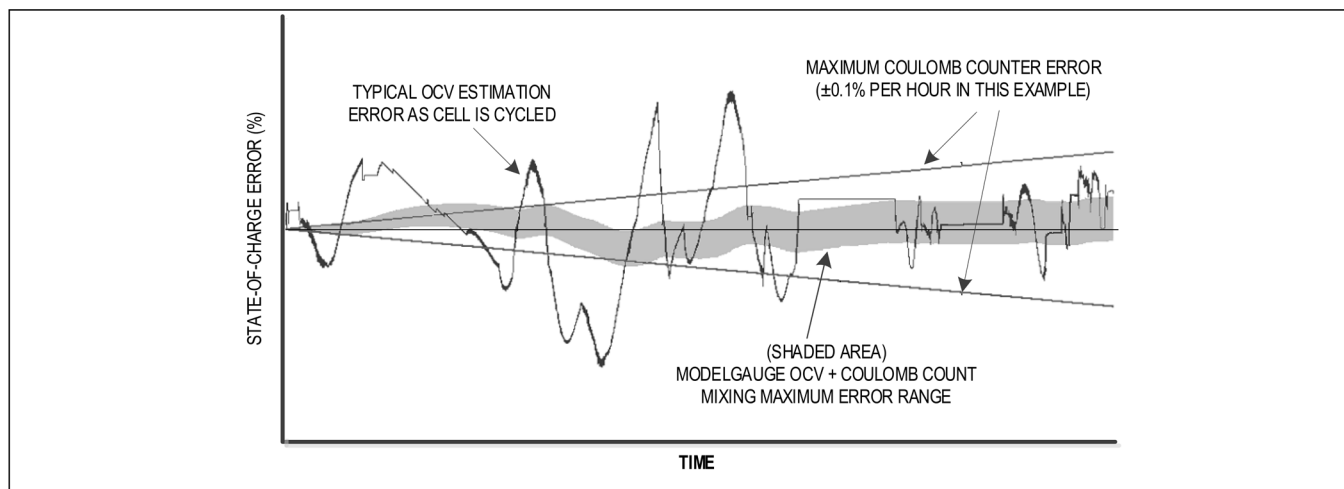


図 13. ModelGauge m5 の代表的精度の例

## ModelGauge m5 EZ のレジスタ

正確な結果を得るために、ModelGauge m5 EZ はセルとアプリケーションに関する情報、および IC が測定したリアルタイムの情報を使用します。アルゴリズムの入力と出力をカテゴリ別に分類して図 14 に示します。アナログ入力レジスタには、IC が測定した電圧、温度、および電流のリアルタイム値が格納されます。アプリケーション固有レジスタは、アプリケーションの動作を反映するためにユーザーがプログラムします。セル特性評価情報 (Cell Characterization Information) レジスタには、アプリケーションの動作範囲全体を通じたセルの挙動をモデル化する特性評価データが格納されます。アルゴリズム設定 (Algorithm Configuration) レジスタは、ホストが、そのアプリケーションに合わせて IC の性能を調整することを可能にします。学習情報 (Learned Information) レジスタは、セルに経年劣化が生じてもアプリケーションが残量ゲージの精度を維持できるようにします。

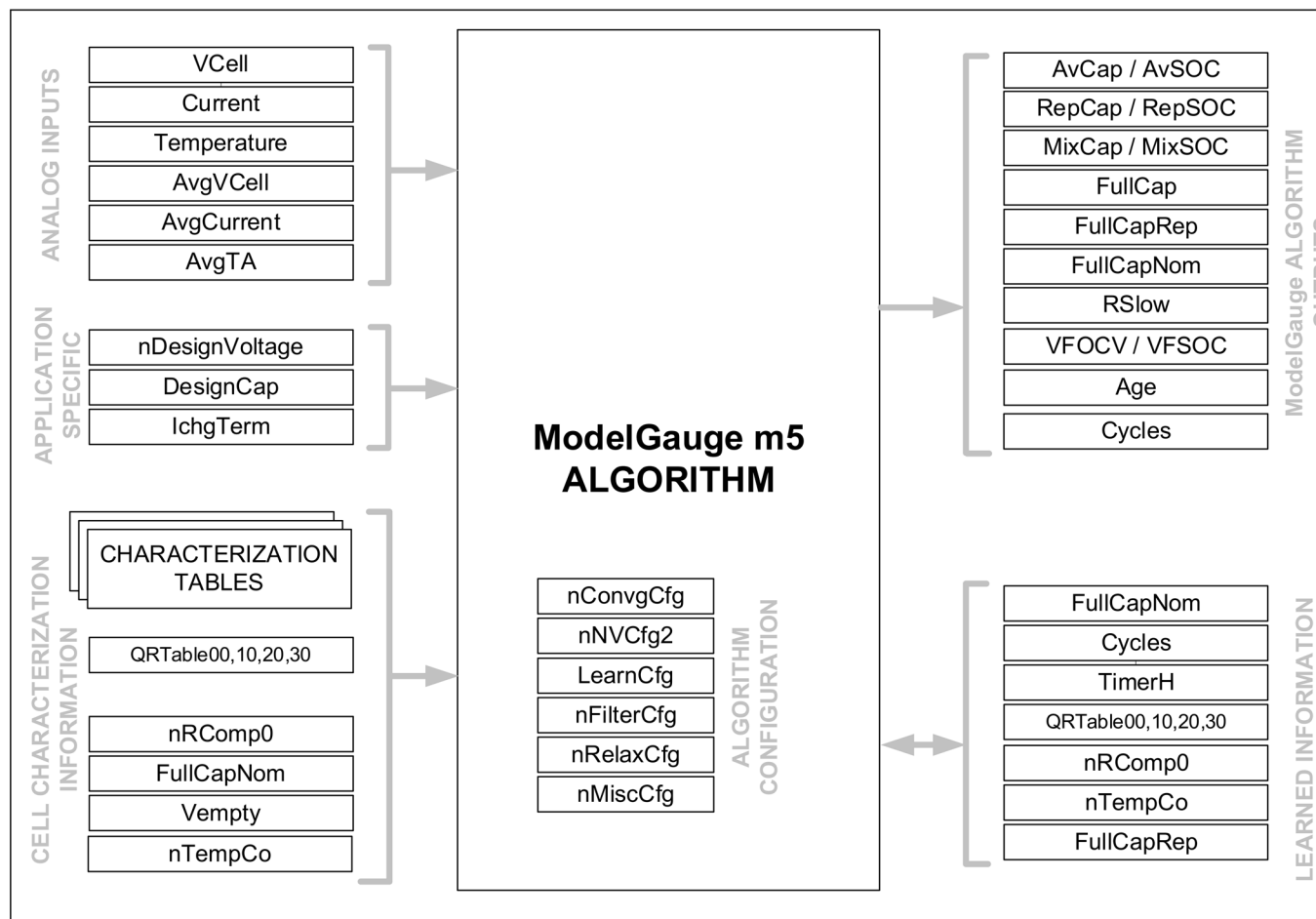


図 14. ModelGauge m5 EZ のレジスタ

## 残量ゲージの学習機能

MAX77972 はセル特性評価情報とアプリケーション情報に対して定期的に内部調整を行い、セルの経年劣化に合わせて初期誤差を除去して精度を維持します。これらの調整は常に補正量をやや小さめにして行われますが、これは、学習プロセスが不安定になるのを避けて、残量ゲージ出力に目立った段差が生じないようにするためです。学習は、ホストからの入力なしで自動的に行われます。充電状態の予測に加え、IC はバッテリーの緩和応答をモニタして、電圧残量ゲージの動作を調整します。電源喪失時も学習精度を維持するには、ホストが定期的に学習情報を保存して、電源復帰後にそれをリストアする必要があります。このアルゴリズムは以下のレジスタを使用します。

- **アプリケーション容量 (FullCapRepレジスタ)**。これは、フル充電時にアプリケーションが使用できる合計容量で、**TOP-OFF (トップオフ充電) 状態**のセクションに示すようにIChgTermレジスタを通じて設定されます。
- **セル容量 (FullCapNomレジスタ)**。これはフル充電時の合計セル容量で、その一部は、高負荷や低温のためにアプリケーションが使用できないこともあります。ICは、セルの充電時と放電時のクーロン・カウント変化に伴うオープン・サーキット電圧測定値に基づいて変化率 (%) を定期的に比較し、セルが経年劣化してもセル容量 (mAh) を正確に予測できるようにします。図15を参照してください。
- **電圧残量ゲージの調整**。ICは、バッテリーの緩和応答をモニタして電圧残量ゲージの動作を調整します。この適応動作は、評価済みセルの緩和イベント時にnRComp0レジスタを調整します。学習は充電/放電サイクルを伴う緩和イベント時に行われます。この学習には、フル状態までの充電やエンプティ状態までの放電は不要です。
- **エンプティ補償調整**。ICは、セルがエンプティ状態になったことを検出すると (VCellまたはAvgVCell < VE)、セルの経年劣化や、特性評価情報とのその他の違いを考慮するために、その都度内部データを更新します。

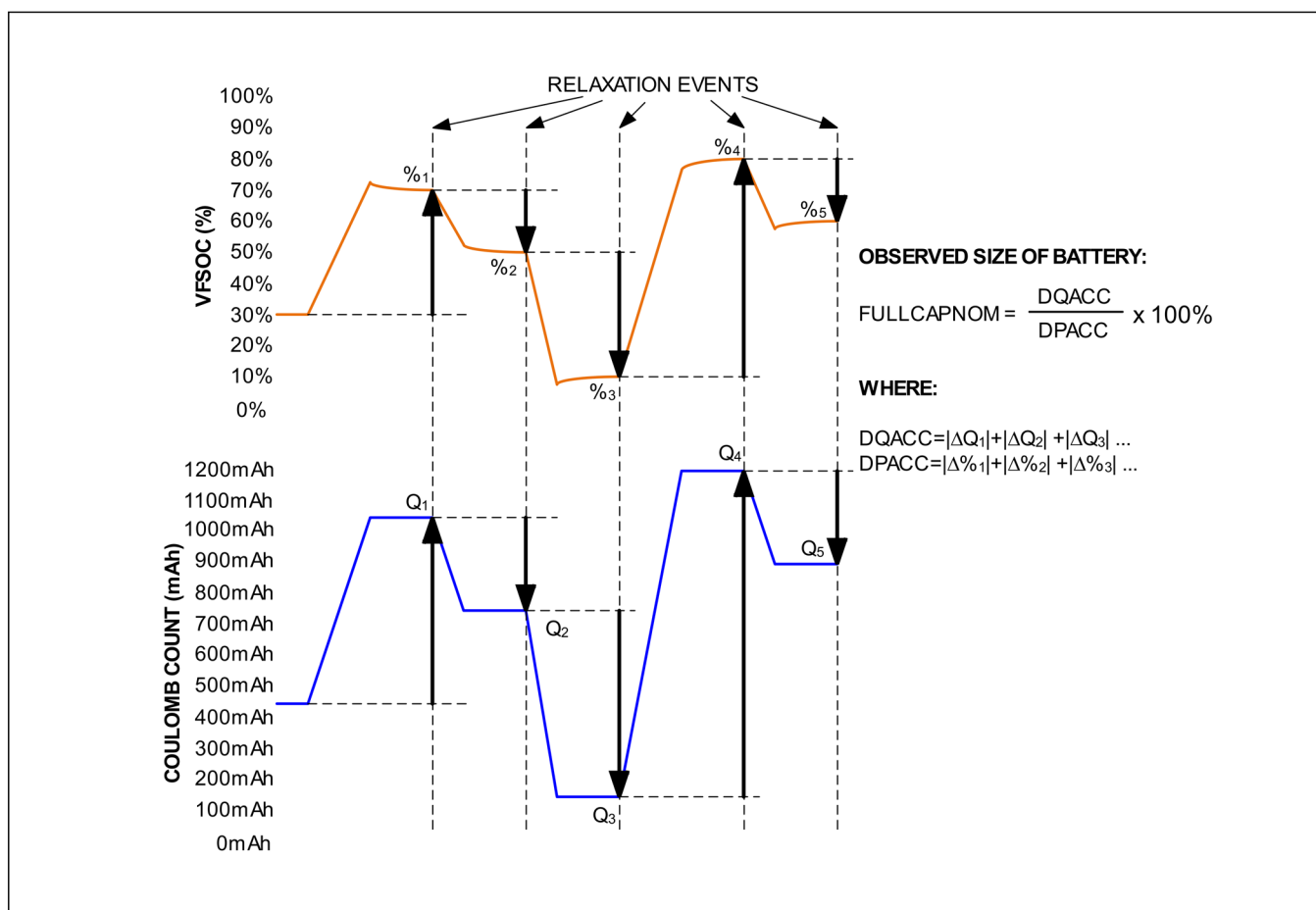


図 15. ModelGauge m5 は任意のサイクル移行中にフル容量を学習

## エンプティ補償

アプリケーションの温度と放電率が変化すると、アプリケーションが使用できる充電量も変化します。ModelGauge m5 アルゴリズムはセルの残容量とアプリケーションの残容量を区別して、両方の結果をユーザにレポートします。

MixCap 出力レジスタはセルの充電状態を追跡します。これは理想的な条件下でセルから取り出せる理論的な充電量を mAh で表した値で、放電電流は極めて小さく、セル電圧には無関係です。この結果は、セル・インピーダンスやアプリケーションの最小動作電圧といったアプリケーション条件には影響されません。ModelGauge m5 は、mAh で表されるアプリケーションの予想エンプティ・ポイントを継続的に追跡します。これは、最小電圧要件やセルの内部損失のために、アプリケーションがセルから取り出せない充電量です。IC は、アプリケーションが使用できない充電量を MixCap レジスタから減じて、その結果を AvCap レジスタでレポートします。

使用可能な残容量は放電率に大きく依存するので、AvCap レジスタは、アプリケーションの負荷電流の変化によって瞬時に大きく変化する可能性があります。負荷電流が突然低下した場合は、放電中であってもその結果が増加することがあります。この結果は正しいとはいえ、ホスト・ソフトウェアやエンド・ユーザにとっては直感的に分かりにくいかもしれません。RepCap 出力レジスタには AvCap の内容をフィルタリングしたバージョンが格納され、これによって残容量の急激な変化がなくなります。RepCap は時間と共に AvCap に収束して、放電時はアプリケーションのエンプティ・ポイントを、充電時はアプリケーションのフル充電ポイントを正しく予測します。これらのレジスタ相互の関係を図 16 に示します。

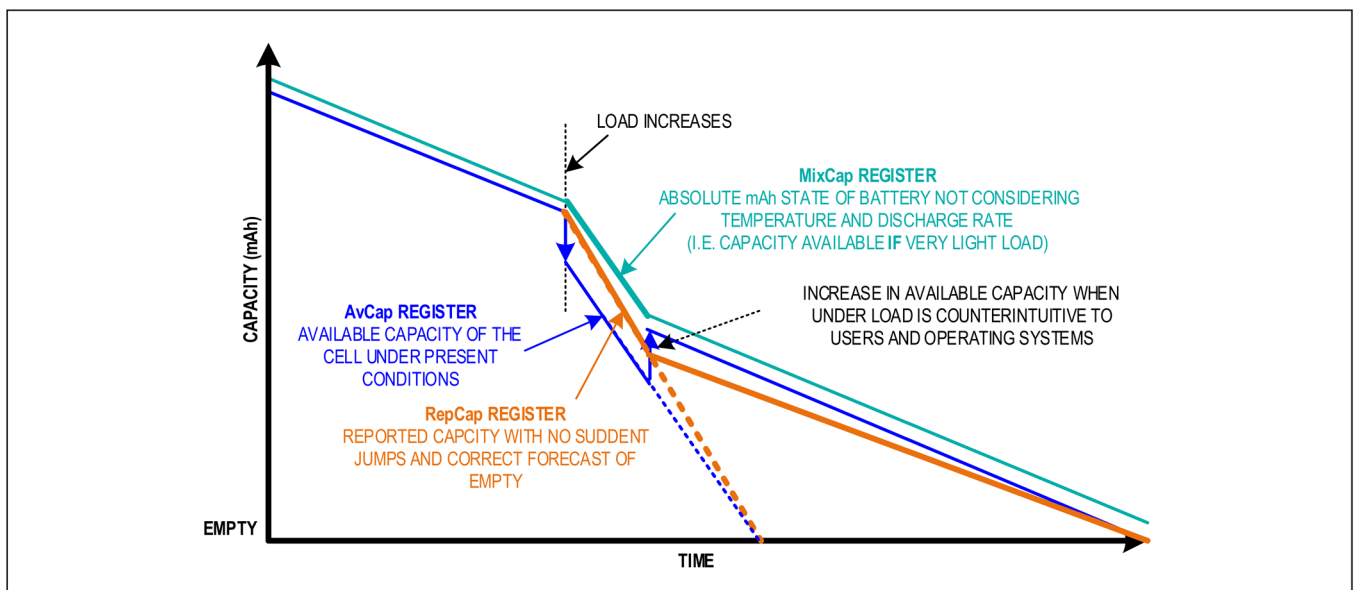


図 16. エンプティ計算時の処理変更点

## エンプティへの収束

MAX77972 は、セル電圧がエンプティ電圧に近付くと共に、残量ゲージ出力もスムーズに 0%に収束させる機能を備えています。図 17 に示すように、セル電圧が目標エンプティ電圧に近付くと (AvgVCell が VEmpty に近付くと)、IC は RepSOC の変化率をスムーズに調整して、セル電圧がエンプティに達すると同時に残量ゲージが 0%をレポートするようにします。それにより、残量ゲージのエンプティのレポートが早くなったり遅くなったりするのが避けられるため、アプリケーションの動作時間を最大限まで長くできます。

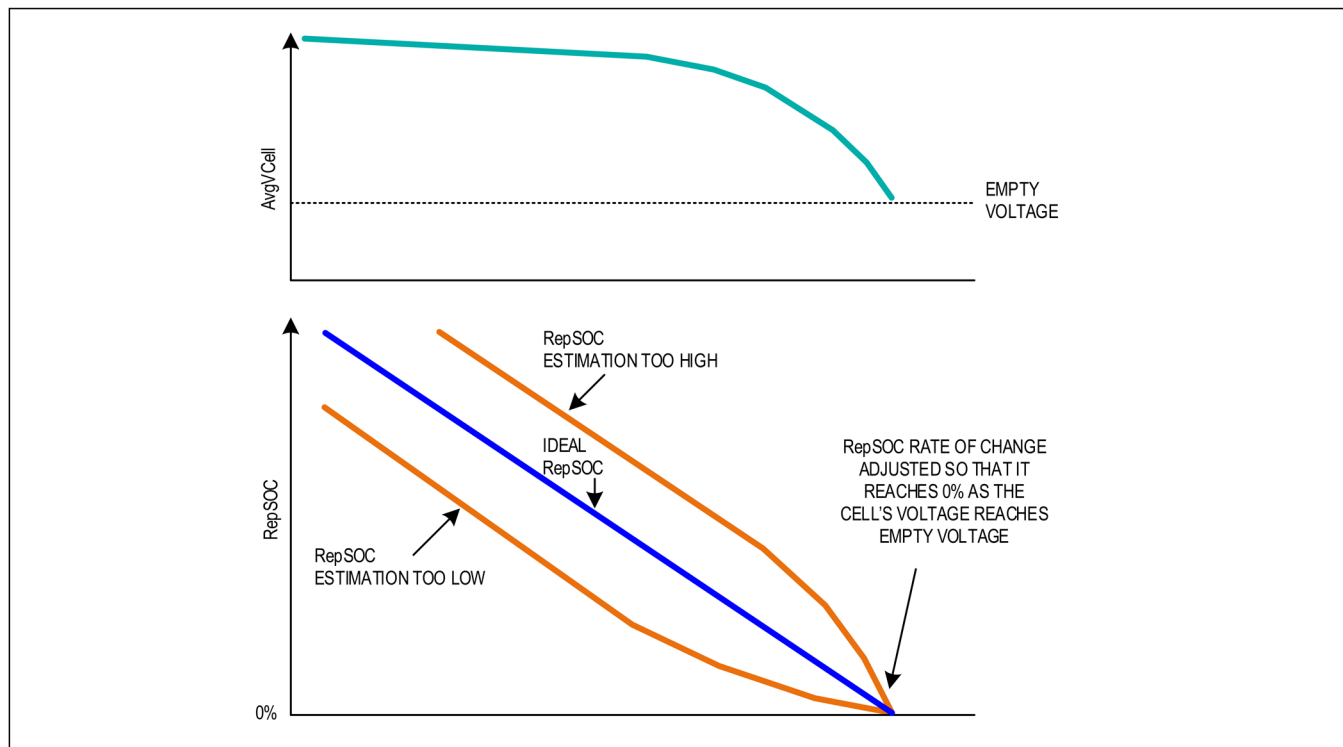


図 17. エンプティ収束性能

## 残量ゲージ精度の決定

エンド・ユーザにもたらされる残量ゲージの真の精度を決定するには、バッテリーを動的な方法でテストする必要があります。単純なサイクルだけでエンド・ユーザ精度を理解することはできません。クーロン・カウンタなどの補正ベースの残量ゲージを検証するには、部分な負荷セッションでバッテリーをテストします。例えば、代表的な例を挙げると、デバイスを 10 分間動作させてから 1 時間以上停止させるという方法を取ることができます。堅牢なテスト方法では、様々な負荷、温度、および時間でこの種のセッションが何度も繰り返されます。アプリケーション・ノート 4799 : Cell Characterization Procedure for a ModelGauge m3/ModelGauge m5 Fuel Gauge を参照してください。

## 初期精度

IC は、パワーアップ後または IC へのセル接続後の最初の電圧指示値を使用して、残量ゲージの開始出力を決定します。これは、この指示値の取得前にセルが完全に緩和していることが前提です。しかし、必ずしもそうでない場合もあります。負荷電流または充電電流が存在する場合は、セルの特性評価済み内部インピーダンスを使って初期指示値を補償し、セルの緩和電圧を予測します。直近でセルが充電または放電されている場合、IC が測定した電圧はセルの本当の充電状態を示さない可能性があり、残量ゲージ出力に初期誤差が生じる結果となります。ほとんどの場合、この誤差はわずかであり、最初の 1 時間の通常動作の間に残量ゲージ・アルゴリズムによってすぐに除去されます。

## 99%ホールドとエンプティ・ホールド

MAX77972 は、特定の条件が満たされるまでレポートされる RepSOC%を制限するモードを 2 つサポートしています。

- **99%ホールド。** この機能は、充電終了イベントが検出されるまで RepSOC が 99%を超えないように制限します。この機能をディisableするには、SOCHold.HoldEn99 を 0 に設定します (デフォルトはイネーブル)。
- **エンプティ・ホールド。** この機能は、エンプティ電圧を過ぎるまで、RepSOC が x% (デフォルトは 1%) 未満にならないように制限します。これは、特定のバッテリー・パーセンテージで強制的にシステムをシャットダウンするオペレーティング・システムに有効です。例えば Windows のコンピュータは、残量ゲージが 5% を切るとシステムをシャットダウンするか休止モードにします。したがって、エンプティ・ホールドを 6% に設定すれば、より多くの放電量を指定電圧レベルまで確保することができ、それによって多くの場合は動作時間を延長できます。SOCHold.EmptySOCHold で目的のエンプティ SOC を設定してください。図 18 に示すように、MAX77972 はバッテリー電圧が (Vempty + SOCHold.EmptyVoltHold) 未満に低下するまで SOC をホールドします。

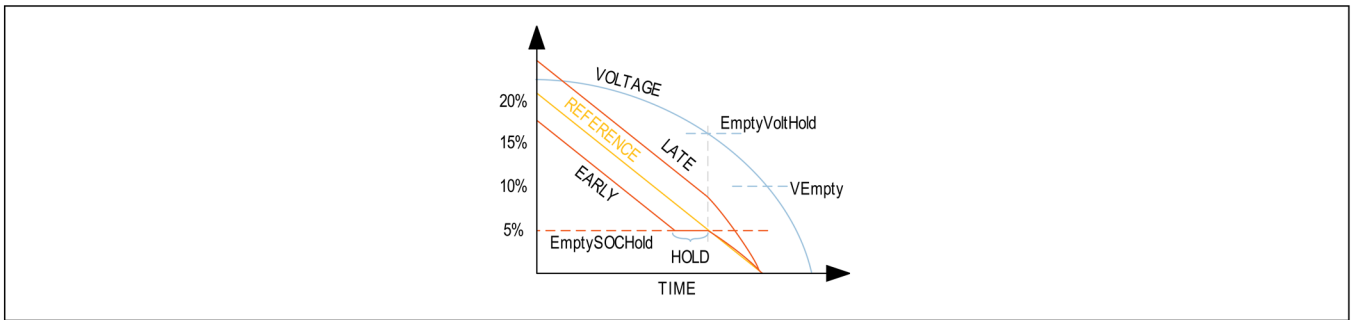


図 18. SOC ホールドの概念図

### セルの緩和検出

nRelaxCfg レジスタは、セルが緩和状態にあるかどうかを IC が検出する方法を定義します。図 19 を参照してください。セルが緩和状態にあると見なすには、セルに流れる電流が最小限に保たれ、時間に対するセルの電圧変化 ( $dV/dt$ ) が非常に小さいか、全くない状態になっていなければなりません。2 つの連続する nRelaxCfg.dt の間に、AvgCurrent が nRelaxCfg.LOAD スレッシュホールド未満のままで、VCell の変化が nRelax.dV スレッシュホールド未満に留まる場合、そのセルは緩和状態にあると見なされます。FStat.RelDt はセルの緩和後にセットされます。FStat.RelDt のセット後 48~96 分が経過してもセルがこの状態に保たれている場合は、FStat.RelDt2 がセットされます。これは、セルが長時間にわたり緩和状態にあることを示します。

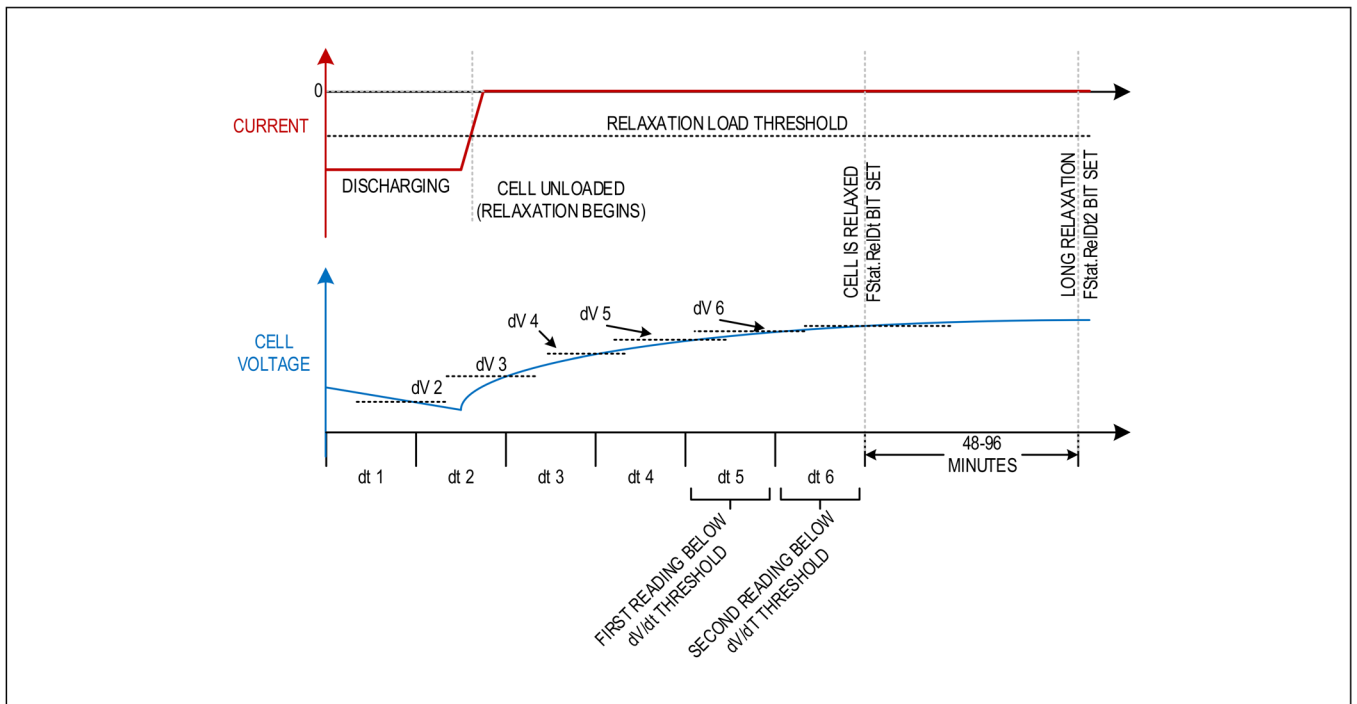


図 19. セルの緩和検出

## レジスタの保存とリストア

このデバイスはバッテリー・パックの外で動作するように設計されているので、アプリケーションでの使用時に電源が失われる可能性があります。電源サイクル時に学習した情報が失われてしまうのを防ぐために、保存とリストアの手順を使用し、レジスタの値をデバイス外部の不揮発性メモリに保存して維持することができます。学習した動作状態を維持するには、レジスタの内容を一度外部に保存して、パワーアップ後にそれを改めてデバイスに書き込む必要があります。なお、レジスタのいくつかはアプリケーション出力用、いくつかは内部計算用、更に他のいくつかは特性評価セットアップ用のレジスタです。内部レジスタ以外のレジスタについては、それぞれのセクションに説明があります。これらの値は、アプリケーションが一定間隔で保存する必要がありますいくつかの推奨されるバックアップ・イベントを以下に挙げます。

- 充電終了
- 放電終了
- アプリケーションがシャットダウン状態になる前

ホストは、デバイスの最初のパワーアップ時にデフォルトの特性評価データをロードする必要があります。その後のパワーアップ・イベント時にはデフォルトの特性評価データに加えて、学習した情報をリストアする必要があります。

## 残量ゲージの動作モード

MAX77972 残量ゲージは 2 つの電力モード、すなわちアクティブ・モードと休止モードをサポートしています。nHibCfg.EnHib を通じて休止モードがイネーブルされている場合、Current レジスタの指示値が nHibCfg.HibThreshold 未満に低下した状態で経過時間が HibEnterTime を超えると、MAX77972 はアクティブ・モードから休止モードになります。Current レジスタの指示値が nHibCfg.HibThreshold を超えた状態で経過時間が nHibCfg.HibExitTime を超えると、MAX77972 は休止モードからアクティブ・モードになります。休止モードでは、ゲージと ADC がオンになる間隔が延長されるので消費電流が減少します。Status2.Hib ビットは、MAX77972 が休止モードであることを示します。

- アクティブ・モード時：176ms ごとにゲージと ADC を更新
- 休止モード時：1.4s ごとにゲージと ADC を更新

## 残量ゲージ・アラート (ALRT)

MAX77972 では、電圧、電流、温度、または充電状態が高いか低いかを検出することによって、割込みを生成できます。割込みは、ALRT ピンのオープン・ドレイン出力ドライバで生成されます。ロジック・ハイ信号を生成するには外部プルアップが必要です。アラートは以下のいずれかの条件でトリガできます。

- **バッテリーの取外し**：THM がフロート状態のときは、バッテリーの取外し検出がイネーブルされます (Config.Ber = 1)。バッテリー取外しイベント時には Status.Br が 1 に設定されます。
- **バッテリーの装着**：THM をサーミスタに接続すると、バッテリーの装着検出がイネーブルされます (Config.Bei = 1)。バッテリー装着イベント時には Status.Bi が 1 に設定されます。
- **過電圧／低電圧**：VAlrtTh レジスタのスレッシュホールドを超過すると (上限値または下限値)、アラートがイネーブルされます (Config.Aen = 1)。上限スレッシュホールドか下限スレッシュホールドかに応じて、Status.Vmn と Status.Vmx が 1 に設定されます。
- **過熱／低温**：TAlrtTh レジスタのスレッシュホールドを超過すると (上限値または下限値)、アラートがイネーブルされます (Config.Aen = 1)。上限スレッシュホールドか下限スレッシュホールドかに応じて、Status.Tmn と Status.Tmx が 1 に設定されます。
- **過電流／低電流**：IAlrtTh レジスタのスレッシュホールドを超過すると (上限値または下限値)、アラートがイネーブルされます (Config.Aen = 1)。上限スレッシュホールドか下限スレッシュホールドかに応じて、Status.Imn と Status.Imx が 1 に設定されます。
- **SOC 過大／過小**：SAlrtTh レジスタのスレッシュホールドを超過すると (上限値または下限値)、アラートがイネーブルされます (Config.Aen = 1)。上限スレッシュホールドか下限スレッシュホールドかに応じて、Status.Smn と Status.Smx が 1 に設定されます。
- **1% SOC 変化**：RepSOC レジスタのビット d8 (1% ビット) が変化します (Config2.dSOCEn = 1)。

割込みの誤発生を防ぐには、Config.Aen ビットを設定する前にスレッシュホールド・レジスタを初期化する必要があります。バッテリーの装着や取外しによって生成されたアラートは、Status レジスタの該当ビットをクリアすることによってのみリセットできます。スレッシュホールド・レベルを超えたことによって生成されたアラートは、ソフトウェアによってのみクリアされるか、スレッシュホールド・レベルの超過が解消された時点で自動的にクリアされるように設定できます。アラート機能設定の詳細については、Config および Config2 レジスタの説明を参照してください。



## アナログ測定

MAX77972 は、残量ゲージ機能と充電機能のために、電圧、電流、および温度を継続的にモニタします。以下のセクションでは、これらの測定がどのように行われるのかを詳しく示します。

### 電圧測定

MAX77972 は BATTSP ピンと BATTSN ピンの間でバッテリー電圧を測定し、BYP ピンと GND ピンの間で入力電圧を測定します。

- **VCell** : 各更新サイクルにおいて、セル電圧測定の指示値は VCell レジスタに格納されます。
- **AvgVCell** : AvgVCell レジスタは、VCell レジスタの指示値の平均をレポートします。平均の時間幅は、12 秒から 24 分までの範囲に設定できます。必要な平均時間フィルタに応じて FilterCfg.VOLT を設定してください。
- **VByP** : 入力電圧測定の指示値は 2.8s ごとに VByP レジスタに格納されます。
- **VSys** : 入力電圧測定の指示値は 2.8s ごとに VSys レジスタに格納されます。

### 電流測定

MAX77972 は、QCHGIN FET を使って入力電流を測定します。

- **ICHGIN** : 入力電流測定の指示値は 1.4s ごとに ICHGIN レジスタに格納されます。

バッテリー電流測定には 2 つのオプションがあります。Q<sub>BAT</sub> FET を通じた内部電流検出と、CSP と BATTSP/CSN の間の外部センス抵抗です。

- **内部電流検出** : MAX77972 では、内部電流検出を選択すると Q<sub>BAT</sub> FET を使って電流が測定されます。内部電流検出は 10mΩ と等価です。測定範囲は±5.12A で、分解能は 156.25μA です。
- **外部電流検出** : 外部センス抵抗を選択するには nADCCfg.RsnsEn を 1 に設定します。外部抵抗を選択した場合、バッテリーを流れる電流は、検出素子の電圧を測定することによって分かります。測定範囲は±51.2mV で、レポート時の分解能は 1.5625μV です。選択したセンス抵抗が 10mΩ でない場合は ADC の出力もそれに伴って変化しますが、これは ChargingCurrent には当てはまりません。ChargingCurrent と Current/AvgCurrent の分解能が一致していない場合は、次の充電ステップに入るときに誤差が生じます。詳細については、**急速充電 – ステップ充電**のセクションを参照してください。この誤差を避けるには、10mΩ の外部抵抗を使用することを推奨します。また、外部検出を選択した場合でも、放電過電流保護はやはり Q<sub>BAT</sub> から測定されます。

バッテリー電流は、以下のレジスタでレポートされます。

- **Current** : それぞれの更新サイクルにおいて、バッテリーの測定結果は 2 の補数値として Current レジスタ内に保存されます。最小および最大レジスタ値を超える測定結果は、最小値および最大値としてレポートされます。
- **AvgCurrent** : AvgCurrent レジスタは、Current レジスタ指示値の平均をレポートします。時間幅は 0.7 秒から 6.4 時間までの範囲に設定できます。目的の時間フィルタを選択するには、FilterCfg.CURR を設定します。アクティブ・モードに戻ってから最初の Current レジスタ指示値が、AvgCurrent フィルタの開始点を設定します。

電流測定 A/D はデータシートの精度に合わせて工場トリミングされており、ユーザが更に調整する必要はありません。この推奨デフォルトでは、Current レジスタ指示値に対するゲイン調整やオフセット調整を行う必要はありません。調整を必要とする特別なアプリケーション要件については、nCGain を通じてバッテリー電流測定のゲインとオフセットを調整できます。

### 温度測定

MAX77972 は、NTC サーミスタ・デバイダ回路を THM ピンに接続することによって、その内部温度を測定してレポートしたり、外部温度をレポートしたりすることができます。温度は 3 つのソースから得ることができます。

- THM ピンに接続したサーミスタ (デフォルト)。温度レジスタのレポート値は、THM ピンを通じて電圧測定値から変換されます。10kΩ サーミスタと 100kΩ サーミスタの選択は、ADCCFG2.R100 ビットをトグルして行います。
- ダイ温度センサー。ダイの温度測定をイネーブルするには、nADCCFG.ThEn = 0 に設定します。温度レジスタのレポート値は、オンチップ温度センサーから得られます。
- 外部上書き。サーミスタ/内部温度検出をディスエーブルするには、Config.Tex = 1 に設定します。MAX77972 は Temp レジスタの更新を停止します。温度レジスタは I<sup>2</sup>C を通じて上書きされます。

外部 NTC サーミスタは温度に関係する電圧を生成し、これは THM ピンで測定されます。正確な温度変換のためにサーミスタを補償するには、nThermCfg レジスタを設定します。一般的な NTC サーミスタとそれらに対応するベータおよび nThermCfg の値を、表 9 に示します。この表に示すサーミスタは、-40°C~+85°C の範囲で±1°C 以内の変換を行います。その他のサーミスタについては、表 9 の式を使い±2.5°C で変換をしてください。

表 9. 一般的なサーミスタ・タイプのレジスタ設定

THERMISTOR	R <sub>25c</sub> (kΩ)	BETA at 25°C to 85°C	nThermCfg
Murata NCP15XH103F03RC	10	3435	71DEh
Semitec 103AT-2	10	3435	91C3h
TDK B57560G1103 7003	10	3610	5183h
Murata NCU15WF104F6SRC	100	4250	48EBh
NTC TH11-4H104F	100	4510	08D9h
TDK NTCG064EF104FTBX	100	4225	58EFh
Other 10K	10	nThermCfg = 7000h + (3245919/Beta* - 512)	
Other 100K	100	nThermCfg = 3000h + (3245919/Beta* - 512)	

\*25°C~85°C のベータを使用。

温度は以下のレジスタでレポートされます。

- **Temp** : 残量ゲージ・アルゴリズムに使用する温度測定結果は、1.4s ごとに Temp レジスタに保存されます。Temp レジスタは、nADCCfg または Config レジスタで設定されたサーミスタ、ダイ温度、または外部上書きを反映します。
- **AvgTA** : AvgTA レジスタは、Temp レジスタの指示値の平均をレポートします。平均時間幅は、FilterCfg.TEMP による設定に応じて 6 分から 12 時間までの範囲に設定できます。アクティブ・モードに戻ってから最初の Temp レジスタ指示値が、平均フィルタの開始点を設定します。
- **DieTemp** : それぞれの更新サイクルにおいて、内部ダイ温度の測定結果は DieTemp レジスタに保存されます。

## 電力

MAX77972 は、以下のレジスタでバッテリー電力をレポートします。

- **Power** : Current および VCell から計算される瞬時電力。
- **AvgPower** : AvgCurrent と AvgVCell から計算される平均電力。

## 標準レジスタ・フォーマット

レジスタ・マップに別途記載されている場合を除き、すべての残量ゲージ・レジスタは、レジスタのタイプごとに同じフォーマットに従っています。レジスタの分解能と範囲については表 10 を参照してください。電流および容量の値は 10mΩ に基づく値です。

表 10. ModelGauge m5 レジスタの標準分解能

REGISTER TYPE	LSb SIZE	MINIMUM VALUE	MAXIMUM VALUE	NOTES
Capacity	0.5mAh	0.0μVh	32767.5mAh	—
Percentage	1/256%	0.0%	255.9961%	1% LSb when reading only the upper byte.
Voltage	78.125μV	0.0V	5.11992V	—
Current	0.15625mA	-5.12A	5.12A	Signed 2's complement format.
Temperature	1/256°C	-128.0°C	127.996°C	Signed 2's complement format. 1°C LSb when reading only the upper byte.
Resistance	1/4096Ω	0.0Ω	15.99976Ω	—
Time	5.625s	0.0s	102.3984h	—

## リセット・モード

## 工場出荷モード

MAX77972 が出荷モードになると、チャージャ、ゲージ、ADC などを含むすべてのハードウェアがシャットダウン状態になります。動作状態を維持するアクティビティは、ウェイクアップ条件をモニタするアナログ回路に関係するものだけになります。すべてのレジスタは、終了後にデフォルト状態にリセットされます。

出荷モードへ移行する方法は次の 2 通りです。

- I<sup>2</sup>C 経由。I<sup>2</sup>C を通じて FSHIP\_MODE に 1 を書き込みます。MAX77972 は、最大 176ms が経過した後に出荷モードになります。
- DATAMUX ピンを通じたプッシュボタン。Config.DATAMUX = 1 (デフォルト) の場合は DATAMUX ピンを 12 秒間ローに保持します。

出荷モードを終了する方法は次の 2 通りです。

- CHGIN の有効電圧。
- DATAMUX ピンを 1 秒間ローに保持。システムを梱包して出荷する際に、MAX77972 が誤ってウェイクアップするのを防止します。DATAMUX からウェイクアップされる場合は、ウェイクアップが有効なものであることを確認するために 1 秒間のバウンス防止を行います。有効なウェイクアップが確認されなかった場合、デバイスは出荷モードのままになります。

## ディープ出荷モード

MAX77972 がディープ出荷モードになると、チャージャ、ゲージ、ADC などを含むすべてのハードウェアがシャットダウン状態になります。動作状態を維持するアクティビティは、ウェイクアップ条件をモニタするアナログ回路に関係するものだけになります。すべてのレジスタは、終了後にデフォルト状態にリセットされます。出荷モードと比較して、ディープ出荷モードではアクティブ回路が更に少なく、消費電力も小さくなります。

ディープ出荷モードを開始するには次の手順に従ってください。

- I<sup>2</sup>C 経由。I<sup>2</sup>C を通じて nChgConfig5.DeepShip に 1 を書き込みます。MAX77972 は、最大 176ms が経過した後に出荷モードになります。ディープ出荷モードを終了するには次の手順に従ってください。
- CHGIN の有効電圧。

## ソフト・リセット

ソフト・リセットは、電源を一度オフにして再度オンにした場合と同様に、MAX77972 をパワーアップ時の状態に戻します。これは、不揮発性メモリへの書き込みを行わずに様々な設定をテストする場合に便利です。IC をリセットする場合は以下の手順に従ってください。

- Command レジスタに 000Fh を書き込むことによって、IC ハードウェアをリセットします。
- 30ms 待機します。
- ソフトウェア実装ガイドに従って MAX77972 を初期化します。

## プッシュボタン SYS ハード・リセット

nChgConfig5.DATAMUX を 0 (デフォルト) に設定すると、DATAMUX ピンのプッシュボタン SYS リセット機能がイネーブルされます。DATAMUX ピンを 6 秒間ローに保持すると、150ms で SYS ピンの電源が一度オフになって再びオンになります。

## I<sup>2</sup>C シリアル通信

### 概要

この IC は、双方向シリアル・データ・ライン (SDA) とシリアル・クロック・ライン (SCL) で構成される、リビジョン 3.0 I<sup>2</sup>C 対応の 2 線式シリアル・インターフェースを備えています。このデバイスは、コントローラを使ってクロック信号を生成します。SCL クロック・レートは 0Hz~400kHz に対応しています。

I<sup>2</sup>C はオープン・ドレイン・バスなので、SDA と SCL にはプルアップが必要です。オプションの抵抗 (24Ω) を SDA と SCL に直列に接続することで、バス・ラインの高電圧スパイクからデバイスの入力を保護します。直列抵抗はまた、バス信号のクロストークとアンダーシュートを最小限に抑えます。

図 20 に、I<sup>2</sup>C ベースの通信コントローラの機能図を示します。I<sup>2</sup>C の詳細については、インターネットから無償で入手可能な I<sup>2</sup>C バスの仕様およびユーザ・マニュアルを参照してください。

### 特長

- I<sup>2</sup>C リビジョン 3.0 対応のシリアル通信チャンネル
- 最大 400kHz のバス・タイミングに対応
- I<sup>2</sup>C クロック・ストレッチングは利用せず

### I<sup>2</sup>C 簡略ブロック図

I<sup>2</sup>C 対応インターフェースには、(GND を除いて) 3 つのピンがあります。V<sub>IO</sub> はロジック・レベルを決定し、SCL はクロック・ライン、SDA はデータ・ラインです。なお、このインターフェースは SCL ラインを駆動できません。

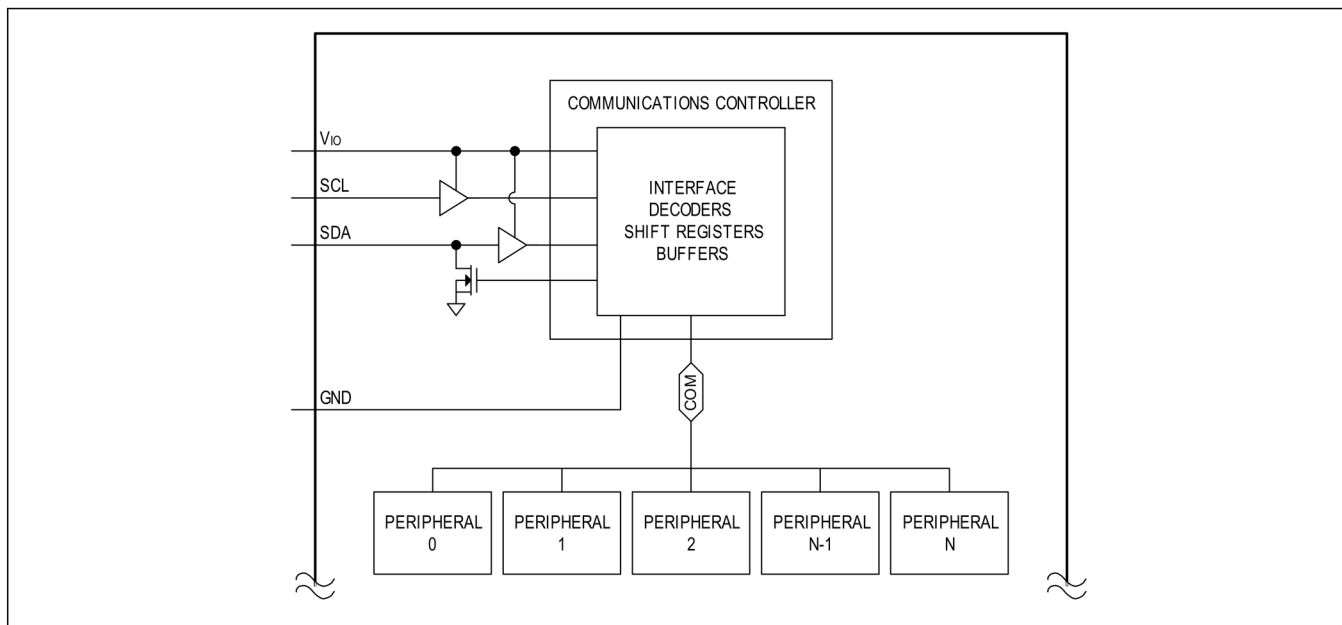


図 20. I<sup>2</sup>C 簡略ブロック図

## I<sup>2</sup>C のシステム構成

I<sup>2</sup>C 対応のインターフェースはマルチコントローラ・バスです。このバスに接続できるデバイスの最大数は、バスの容量によってのみ制限されます。

バスにデータを送信する I<sup>2</sup>C バス上のデバイスはトランスミッタと呼ばれ、バスからのデータを受信するデバイスはレシーバと呼ばれます。コントローラは、データ転送を開始し、データ転送制御用の SCL クロック信号を生成するデバイスです。I<sup>2</sup>C 対応インターフェースは、送受信機能を持つ I<sup>2</sup>C バス上のターゲットとして動作します。

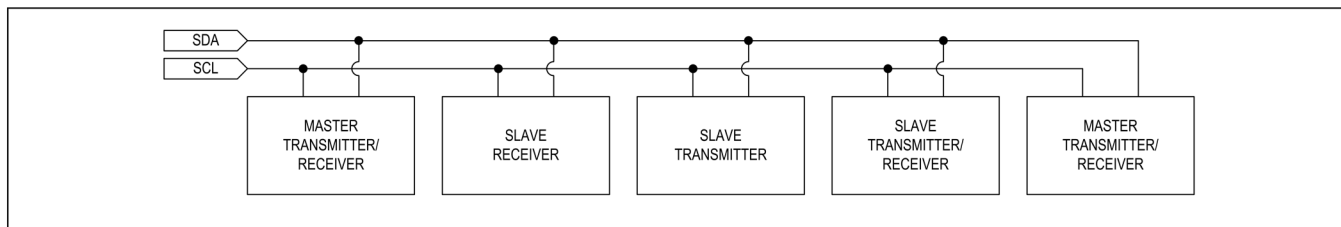


図 21. I<sup>2</sup>C のシステム構成

## I<sup>2</sup>C インターフェースの電源

I<sup>2</sup>C インターフェースの電源は  $V_{IO}$  から供給されます。通常、 $V_{IO}$  のような電源入力では、ローカルで  $0.1\mu\text{F}$  のセラミック・バイパス・コンデンサをグラウンドに接続する必要があります。しかし、高集積の電力配分システムでは、専用のコンデンサが必要ない場合があります。 $V_{IO}$  とそれに最も近接するコンデンサ ( $\geq 0.1\mu\text{F}$ ) の間のインピーダンスが  $10\text{nH}$  と直列で  $100\text{m}\Omega$  以下であれば、ローカル・コンデンサは必要ありません。そうでない場合は、 $0.1\mu\text{F}$  のセラミック・コンデンサで  $V_{IO}$  を GND にバイパスします。

$V_{IO}$  は  $1.7\text{V} \sim 3.6\text{V}$  ( $V_{IO}$ ) の電圧に対応しています。 $V_{IO}$  の電源を一度切って入れ直しても、I<sup>2</sup>C レジスタはリセットされません。 $V_{IO}$  が  $V_{IOUVLO}$  よりも小さく、 $V_{SYSA}$  が  $V_{SYSAUVLO}$  よりも小さい場合、SDA と SCL はハイ・インピーダンスになります。

## I<sup>2</sup>C のデータ転送

各 SCL クロック・サイクル中に 1 データ・ビットが転送されます。SDA のデータは、SCL のクロック・パルスがハイの間、安定した状態でなければなりません。SCL がハイの間の SDA の変化は制御信号です。I<sup>2</sup>C のスタートおよびストップ・コンディションのセクションを参照してください。各送信シーケンスは、スタート (S) コンディションとストップ (P) コンディションによってフレーム化されます。各データ・パッケージは 9 ビット長で、8 つのデータ・ビットとそれに続くアクノレッジ・ビットで構成されます。データは MSB が最初に転送されます。

## I<sup>2</sup>C のスタートおよびストップ・コンディション

シリアル・インターフェースが非アクティブの時、SDA と SCL はアイドル・ハイになります。コントローラ・デバイスは、スタート・コンディションを発行することにより通信を開始します。スタート・コンディションは、SCL がハイの状態でも SDA がハイからローに遷移することです。ストップ・コンディションは、SCL がハイの状態でも SDA がローからハイに遷移することです。図 22 を参照してください。

コントローラからのスタート・コンディションは、デバイスへの送信開始を通知します。コントローラは、ノット・アクノレッジの後に停止条件を送信することにより送信を終了します (ノット・アクノレッジについては、I<sup>2</sup>C のアクノレッジ・ビットのセクションを参照)。ストップ・コンディションはバスを解放します。一連のコマンドを発行するために、コントローラはストップ・コマンドではなく反復スタート・コマンド (Sr) を発行して、バスの制御を維持できます。一般に、反復スタート・コマンドは機能的には通常のスタート・コマンドと同じです。

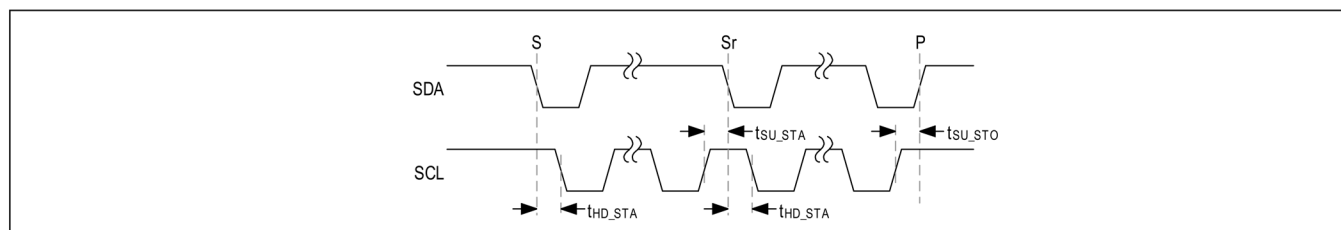


図 22. I<sup>2</sup>C のスタートおよびストップ・コンディション

## I<sup>2</sup>C のアクノレッジ・ビット

I<sup>2</sup>C バス・コントローラとデバイスは、どちらもデータ受信時にアクノレッジ・ビットを生成します。アクノレッジ・ビットは、9 ビットからなる各データ・パケットの最後のビットです。アクノレッジ (A) を生成するには、受信デバイスがアクノレッジに関するクロック・パルス (9 パルス目) の立上がりエッジの前に SDA をローにし、クロック・パルスがハイの間はそのままローを維持する必要があります。図 23 を参照してください。ノット・アクノレッジ (nA) を生成するには、受信デバイスがアクノレッジに関するクロック・パルスの立上がりエッジの前に SDA をハイにし、クロック・パルスがハイの間はそのままハイを維持します。

アクノレッジ・ビットをモニタリングすることで、失敗したデータ転送を検出できます。データ転送が失敗するのは、受信デバイスがビジー状態の場合、またはシステム・フォルトが発生した場合です。データ転送が失敗した場合、バス・コントローラは後で通信を再試行する必要があります。

デバイスは、特定のレジスタが存在しなくても、可能なアドレス空間内の全てのレジスタ・アドレスに対して ACK を発行します。

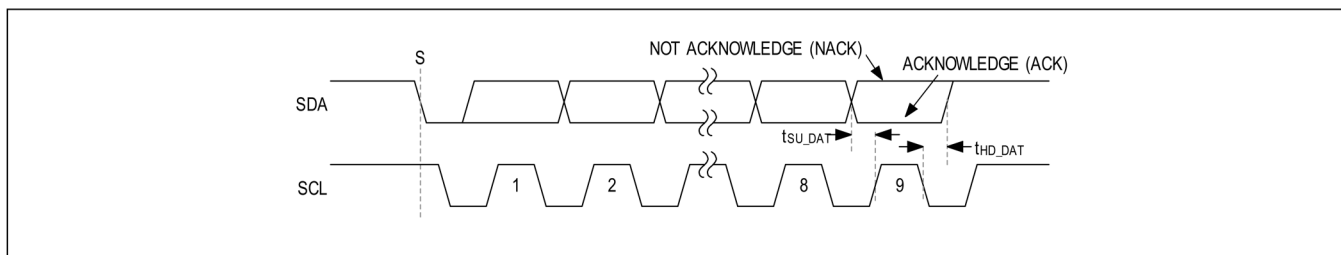


図 23. アクノレッジ・ビット

## I<sup>2</sup>C デバイスのアドレス

I<sup>2</sup>C コントローラは、7 ビットのデバイス・アドレス指定機能を実装しています。バスがアイドル状態にある場合、IC はスタート・コンディションとその後に続くそのデバイスのアドレスを継続的にモニタします。IC がそのデバイス・アドレスと一致するデバイス・アドレスを受け取ると、R/W ビットに続くクロック周期の間にアクノレッジ・ビットで応答します。デバイス・アドレスのサポートについては表 11 に示します。

注：表 11 に示すアドレスは 7 ビットのデバイス・アドレスです。

表 11.2 線式アドレス

DEVICE ADDRESS (7-BIT)	PROTOCOL	ADDRESS BYTE RANGE	INTERNAL MEMORY RANGE ACCESSED
0x36	I <sup>2</sup> C	0x00h - 0xFFh	000h - 0FFh
0x37	I <sup>2</sup> C	0x80h - 0xFFh	180h - 1FFh

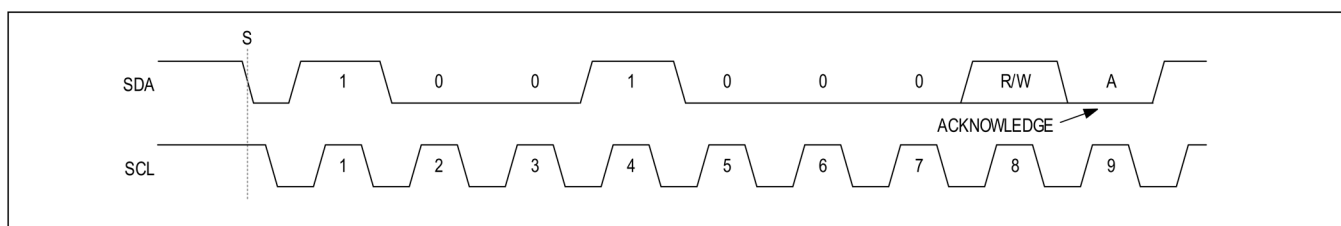


図 24. デバイス・アドレスの例

## I<sup>2</sup>C クロック・ストレッチング

一般に、I<sup>2</sup>C バスのクロック信号生成はコントローラ・デバイスの役割です。I<sup>2</sup>C の仕様では、低速デバイスがクロック・ラインをローに保持することによってクロック信号を変更できるようになっています。デバイスがクロック・ラインをローに保持するプロセスは、一般にクロック・ストレッチングと呼ばれます。この IC は、クロック・ラインをローに保持するいかなる形態のクロック・ストレッチングも使用しません。

## I<sup>2</sup>C ジェネラル・コール・アドレス

このデバイスは I<sup>2</sup>C 仕様のジェネラル・コール・アドレスを備えておらず、ジェネラル・コール・アドレス (0b0000\_0000) をアクノレッジしません。

## I<sup>2</sup>C デバイス ID

このデバイスは I<sup>2</sup>C のデバイス ID 機能をサポートしていません。

## I<sup>2</sup>C 通信速度

このデバイスは最大 400kHz のバス・タイミングに対応しています。この範囲でバス速度を変更する場合、バス容量とプルアップ抵抗の組み合わせが重要です。バス容量とプルアップ抵抗の値を大きくすると、時定数 ( $C \times R$ ) が大きくなり、バスの動作が遅くなります。このため、バス速度を増加させるときは、プルアップ抵抗を減少させて、合理的な時定数を維持する必要があります。プルアップ抵抗の選択に関する詳細なガイダンスについては、I<sup>2</sup>C バス仕様およびユーザ・マニュアル (インターネットで無料入手可能) のプルアップ抵抗のサイジングのセクションを参照してください。一般に、バス容量が 200pF の場合、100kHz のバスには 5.6kΩ、400kHz のバスには約 1.5kΩ のプルアップ抵抗が必要です。オープン・ドレイン・バスがローのとき、プルアップ抵抗は電力を消費するので、プルアップ抵抗の値が小さいほど消費電力 ( $V^2/R$ ) は大きくなることに注意してください。

高速モードでの動作には、いくつかの特別な考慮事項が必要です。考慮事項の完全なリストについては、公開されている I<sup>2</sup>C バスの仕様およびユーザ・マニュアルを参照してください。このデバイスに関して考慮すべき主な事項は以下のとおりです。

- I<sup>2</sup>C バス・コントローラは、電流源プルアップを用いて信号の立上りを短縮します。
- I<sup>2</sup>C ペリフェラルは、高速バスに対応するために SDA ラインと SCL ラインに異なる入力フィルタを使用する必要があります。
- 通信プロトコルは、高速のコントローラ・コードを利用する必要があります。

パワーアップ時および各ストップ・コンディション後は、バスの入力フィルタを標準モード、高速モード、高速モード・プラス (すなわち 0Hz~1MHz) 用のいずれかに設定します。入力フィルタを高速モードに切り替えるには、I<sup>2</sup>C 通信プロトコルのセクションで説明する高速コントローラ・コードのプロトコルを使用してください。

## I<sup>2</sup>C 通信プロトコル

以下のサブセクションで説明するように、レジスタへの書き込みとレジスタからの読出しの両方がサポートされています。

### 単一の 8 ビット・レジスタへの書き込み

図 25 は、I<sup>2</sup>C コントローラ・デバイスがこのデバイスに 1 バイトのデータを書き込むためのプロトコルを示しています。このプロトコルは、SMBus 仕様のバイト書き込みプロトコルと同じです。バイト書き込みプロトコルは以下のとおりです。

- コントローラがスタート・コマンド (S) を送信します。
- コントローラが、7 ビットのデバイス・アドレスと書き込みビット ( $R/\bar{W}=0$ ) を順に送信します。
- アドレス指定されたデバイスが、SDA をローにしてアクノレッジ (A) をアサートします。
- コントローラが 8 ビットのレジスタ・ポインタを送信します。
- ターゲットがレジスタ・ポインタをアクノレッジします。
- コントローラがデータ・バイトを送信します。
- デバイスが新しいデータで更新します。
- デバイスがデータ・バイトをアクノレッジしますが、アクノレッジしない場合もあります。SDA の次の立上がりエッジでデータ・バイトがそのターゲット・レジスタにロードされ、データがアクティブになります。
- コントローラが、ストップ・コンディション (P) または反復スタート・コンディション (Sr) を送信します。P を発行すると、バス入力フィルタが 1MHz 以下の動作向けに設定されます。Sr を発行すると、バス入力フィルタは現在の状態を維持します。

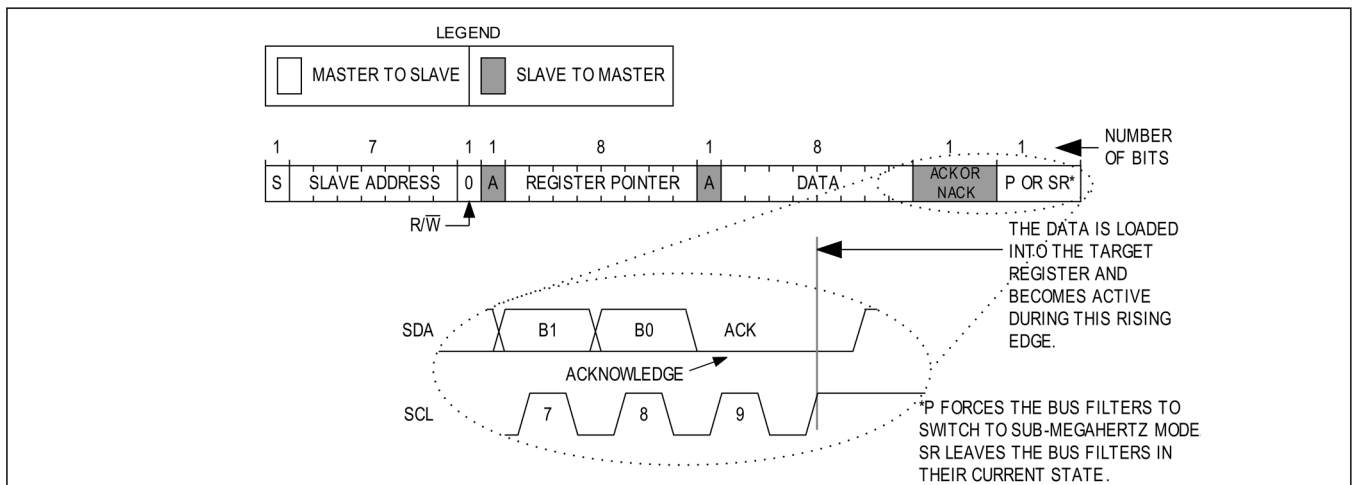


図 25. バイト書き込みプロトコルによる単一の 8 ビット・レジスタへの書き込み

### 連続したレジスタへの複数バイト書き込み

図 26 に、連続する複数レジスタへの書き込みプロトコルを示します。このプロトコルは、コントローラがデータの最初のバイトを受信した後も書き込みを継続することを除いて、上に示したバイト書き込みプロトコルと同様です。コントローラは、書き込みを終了するとストップ・コンディションまたは反復スタート・コンディションを発行します。

連続する複数レジスタへの書き込みプロトコルは以下のとおりです。

- コントローラがスタート・コマンド (S) を送信します。
- コントローラが、7 ビットのデバイス・アドレスと書き込みビット ( $R/\overline{W}=0$ ) を順に送信します。
- アドレス指定されたデバイスが、SDA をローにしてアックノレッジ (A) をアサートします。
- コントローラが 8 ビットのレジスタ・ポインタを送信します。
- ターゲットがレジスタ・ポインタをアックノレッジします。
- コントローラがデータ・バイトを送信します。
- デバイスはデータ・バイトをアックノレッジします。SDA の次の立上がりエッジで、データ・バイトがそのターゲット・レジスタにロードされ、データがアクティブになります。
- 手順 6~7 は、コントローラが必要とする回数だけ繰り返されます。
- 最後のアックノレッジに関連したクロック・パルスの間、コントローラはアックノレッジまたはノット・アックノレッジを発行できます。
- コントローラが、ストップ・コンディション (P) または反復スタート・コンディション (Sr) を送信します。P を発行すると、バス入力フィルタが 1MHz 以下の動作向けに設定されます。Sr を発行すると、バス入力フィルタは現在の状態を維持します。



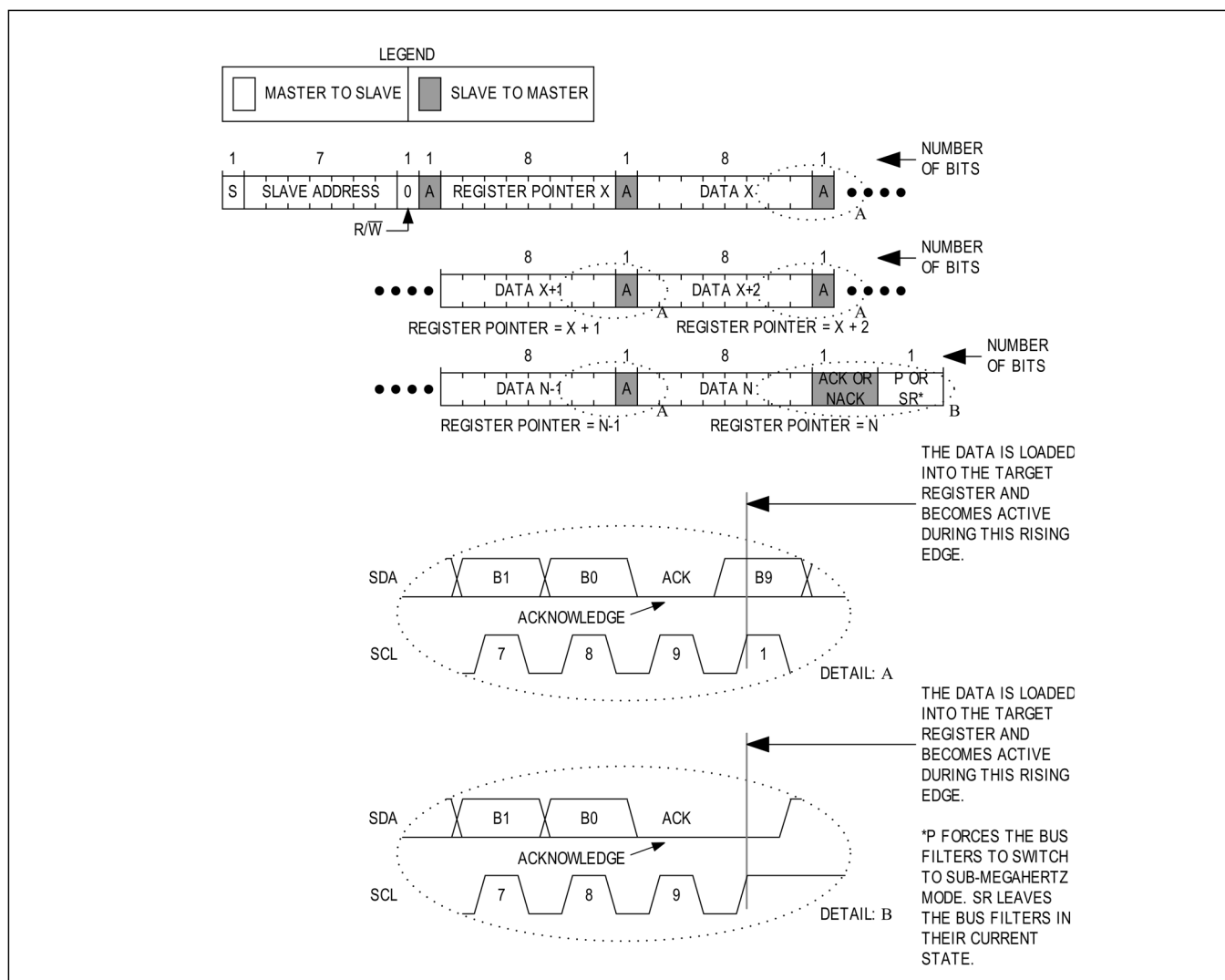


図 26. 連続したレジスタ X~N への書き込み

## 16 ビット・レジスタへの書き込み

メモリ・アドレスが 00h から FFh までの残量ゲージのレジスタへのデータ転送には、データ書き込みプロトコルが使われます。アドレス 00h~FFh にはブロックとしての書き込みが可能です。メモリ・アドレスは、バス・コントローラにより、デバイス・アドレスの直後にシングルバイト値として送信されます。保存されるデータ・バイトの LSB は、メモリ・アドレス・バイトがアックノレッジされた直後に書き込まれます。アドレスは IC が各 16 ビット・ワードの最終ビットを受信した後で自動的にインクリメントされるので、前のアドレスのデータの MSB のアックノレッジ直後に、次のメモリ・アドレスのデータの LSB を書き込むことができます。コントローラは、最後のアックノレッジ・ビットの受信後にストップまたは反復スタート・コマンドを送信することによって、書き込みトランザクションの終了を示します。バス・コントローラがアドレス FFh の後も自動インクリメント書き込みトランザクションを継続した場合、IC はそれらのデータを無視します。読み出し専用アドレスに対する書き込みの場合もデータは無視されますが、予約済みアドレスの場合は無視されません。予約済みのアドレス・ロケーションには書き込みをしないでください。データ書き込み通信シーケンスの例については図 27 を参照してください。

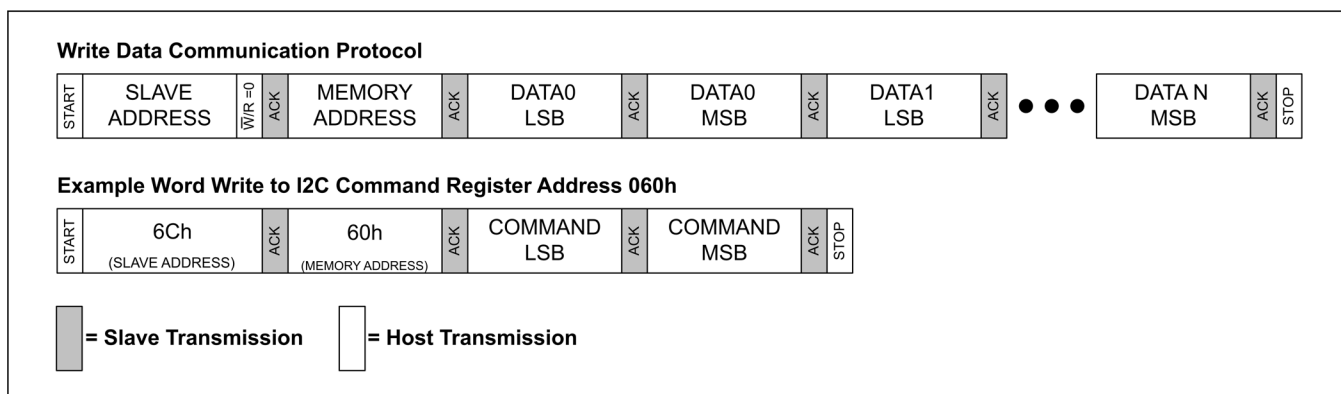


図 27. I<sup>2</sup>C 書き込みの 16 ビット・データ通信シーケンスの例

### 単一レジスタからの読出し

図 28 は、I<sup>2</sup>C マスタ・デバイスが 1 バイトのデータを読み出すプロトコルを示しています。このプロトコルは、SMBus 仕様のバイト読出しプロトコルと同じです。バイト読出しプロトコルは以下のとおりです：

- マスタがスタート・コマンド (S) を送信します。
- マスタが、7 ビットのデバイス・アドレスと書き込みビット ( $R/\bar{W}=0$ ) を順番に送信します。
- アドレス指定されたデバイスが、SDA をローにしてアクノレッジ (A) をアサートします。
- マスタは、8 ビットのレジスタ・ポインタを送信します。
- ターゲットがレジスタ・ポインタをアクノレッジします。
- マスタは、反復開始条件 (Sr) を送信します。
- マスタは、7 ビットのデバイス・アドレスと、それに続く読出しビット ( $R/\bar{W}=1$ ) を送信します。
- アドレス指定されたデバイスが、SDA をローにしてアクノレッジをアサートします。
- アドレス指定されたデバイスは、レジスタ・ポインタで指定されたロケーションから 8 ビットのデータをバス上に配置します。
- マスタがノット・アクノレッジ ( $\bar{n}A$ ) を発行します。
- マスタがストップ・コンディション (P) または反復スタート・コンディション (Sr) を送信します。P を発行すると、バス入力フィルタが 1MHz 以下の動作向けに設定されます。Sr を発行すると、バス入力フィルタは現在の状態を維持します。

このデバイスがストップを受信したとき、レジスタ・ポインタは変更されないことに注意してください。したがって、マスタが同じレジスタを再度読み出す場合、レジスタ・ポインタを送信するコマンドを省略して、直ちに別の読出しコマンドを送信できます。

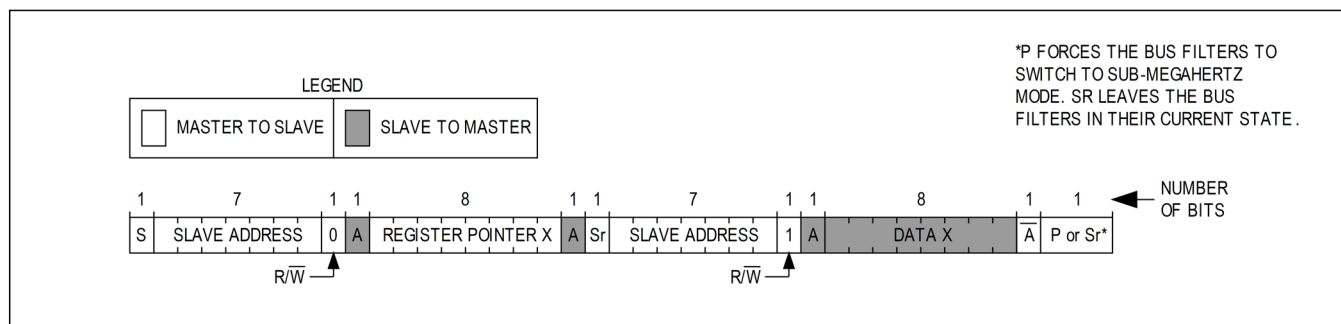


図 28. バイト読出しプロトコルによる単一レジスタからの読出し

## 連続する複数レジスタからの読出し

図 29 に、連続する複数レジスタからの読出しプロトコルを示します。このプロトコルは、更にデータを送信するようデバイスに伝えるためにコントローラがアクノレッジを送信すること以外、バイト読出しプロトコルと同様です。また、コントローラが必要なデータのすべてを受信したときには、ノット・アクノレッジ (nA) とストップ・コンディション (P) を送信して伝送を終了します。

シーケンシャル・レジスタからの連続読出しプロトコルは以下のとおりです。

- コントローラがスタート・コマンド (S) を送信します。
- コントローラが、7ビットのデバイス・アドレスと書込みビット ( $R/\bar{W}=0$ ) を順に送信します。
- アドレス指定されたデバイスが、SDA をローにしてアクノレッジ (A) をアサートします。
- コントローラが 8ビットのレジスタ・ポインタを送信します。
- ターゲットがレジスタ・ポインタをアクノレッジします。
- コントローラが反復開始コマンド (Sr) を送信します。
- コントローラが、7ビットのデバイス・アドレスと読出しビット ( $R/\bar{W}=1$ ) を順番に送信します。
- アドレス指定されたデバイスが、SDA をローにしてアクノレッジをアサートします。
- アドレス指定されたデバイスは、レジスタ・ポインタで指定されたロケーションから 8ビットのデータをバス上に配置します。
- コントローラはアクノレッジ (A) を発行して、更にデータを受信する必要があることをデバイスに知らせます。
- 手順 9~10 は、コントローラが必要とする回数だけ繰り返されます。最後のデータ・バイトの後、コントローラはノット・アクノレッジ (nA) を発行して、データの受信を停止することを知らせる必要があります。
- コントローラが、ストップ・コンディション (P) または反復スタート・コンディション (Sr) を送信します。ストップ (P) を発行することで、バス入力フィルタは 1MHz またはそれ以下の動作に設定されます。Sr を発行すると、バス入力フィルタは現在の状態を維持します。

このデバイスがストップを受信しても、レジスタ・ポインタは変更されません。したがって、コントローラが同じレジスタを再度読み出す場合、レジスタ・ポインタを送信するコマンドを省略して、直ちに別の読出しコマンドを送信できます。

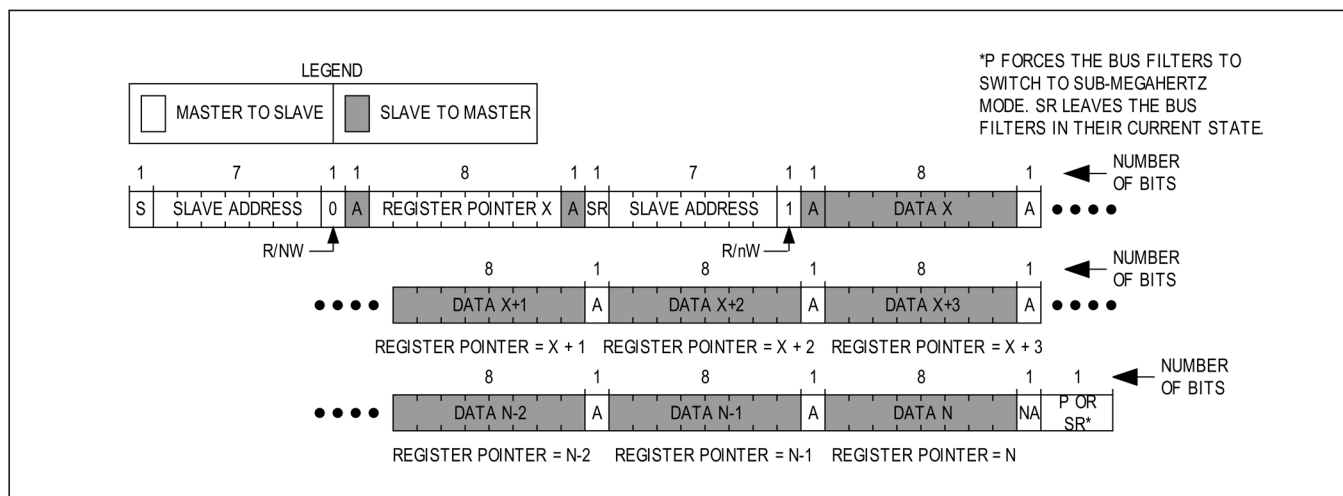


図 29. 連続したレジスタ X~N からの連続読出し

## レジスタ・マップ

## FG\_FUNC\_MAP

デバイス・アドレス (8 ビット) : 0x6C

デバイス・アドレス (7 ビット) : 0x36

ADDRESS	NAME	MSB							LSB
<b>FG_RAM</b>									
0x00	<a href="#">Status[15:8]</a>	Br	Smx	Tmx	Vmx	Bi	Smn	Tmn	Vmn
	<a href="#">Status[7:0]</a>	dSOCi	Imx	–	–	Bst	Imn	POR	–
0x01	<a href="#">ChgMaskSts[15:8]</a>	AICL_M	CHGIN_M	–	CHG_M	BAT_M	Reserved	–	BYP_M
	<a href="#">ChgMaskSts[7:0]</a>	AICL_I	CHGIN_I	–	CHG_I	BAT_I	Reserved	–	BYP_I
0x03	<a href="#">VAirtTh[15:8]</a>	VMAX[7:0]							
	<a href="#">VAirtTh[7:0]</a>	VMIN[7:0]							
0x04	<a href="#">TAirtTh[15:8]</a>	TMAX[7:0]							
	<a href="#">TAirtTh[7:0]</a>	TMIN[7:0]							
0x05	<a href="#">SAirtTh[15:8]</a>	SMAX[7:0]							
	<a href="#">SAirtTh[7:0]</a>	SMIN[7:0]							
0x06	<a href="#">RepCap[15:8]</a>	RepCap[15:8]							
	<a href="#">RepCap[7:0]</a>	RepCap[7:0]							
0x07	<a href="#">RepSOC[15:8]</a>	RepSOC[15:8]							
	<a href="#">RepSOC[7:0]</a>	RepSOC[7:0]							
0x08	<a href="#">IDVlt[15:8]</a>	IDVlt[15:8]							
	<a href="#">IDVlt[7:0]</a>	IDVlt[7:0]							
0x09	<a href="#">MaxMinTemp[15:8]</a>	MaxTemperature[7:0]							
	<a href="#">MaxMinTemp[7:0]</a>	MinTemperature[7:0]							
0x0A	<a href="#">MaxMinCurr[15:8]</a>	MaxCurrent[7:0]							
	<a href="#">MaxMinCurr[7:0]</a>	MinCurrent[7:0]							
0x0B	<a href="#">MaxMinVlt[15:8]</a>	MaxVCELL[7:0]							
	<a href="#">MaxMinVlt[7:0]</a>	MinVCELL[7:0]							

ADDRESS	NAME	MSB							LSB	
0x0C	<a href="#">Config[15:8]</a>	–	SS	TS	VS	IS	–	–	Tex	
	<a href="#">Config[7:0]</a>	PinConfig	–	–	–	FTHRM	Aen	Bei	Ber	
0x0D	<a href="#">MixSOC[15:8]</a>	MixSOC[15:8]								
	<a href="#">MixSOC[7:0]</a>	MixSOC[7:0]								
0x0E	<a href="#">AvSOC[15:8]</a>	AvSOC[15:8]								
	<a href="#">AvSOC[7:0]</a>	AvSOC[7:0]								
0x0F	<a href="#">MiscCfg[15:8]</a>	FUS[3:0]				Reserved	Reserved	MixRate[4:3]		
	<a href="#">MiscCfg[7:0]</a>	MixRate[2:0]			Reserved	–	–	SACFG[1:0]		
0x10	<a href="#">FullCapRep[15:8]</a>	FullCapRep[15:8]								
	<a href="#">FullCapRep[7:0]</a>	FullCapRep[7:0]								
0x12	<a href="#">QRTable00[15:8]</a>	QRTable00[15:8]								
	<a href="#">QRTable00[7:0]</a>	QRTable00[7:0]								
0x14	<a href="#">RSlow[15:8]</a>	RSlow[15:8]								
	<a href="#">RSlow[7:0]</a>	RSlow[7:0]								
0x16	<a href="#">Age[15:8]</a>	Age[15:8]								
	<a href="#">Age[7:0]</a>	Age[7:0]								
0x17	<a href="#">Cycles[15:8]</a>	Cycles[15:8]								
	<a href="#">Cycles[7:0]</a>	Cycles[7:0]								
0x18	<a href="#">DesignCap[15:8]</a>	DesignCap[15:8]								
	<a href="#">DesignCap[7:0]</a>	DesignCap[7:0]								
0x19	<a href="#">AvgVCell[15:8]</a>	AvgVCell[15:8]								
	<a href="#">AvgVCell[7:0]</a>	AvgVCell[7:0]								
0x1A	<a href="#">VCell[15:8]</a>	VCell[15:8]								
	<a href="#">VCell[7:0]</a>	VCell[7:0]								
0x1B	<a href="#">Temp[15:8]</a>	Temp[15:8]								
	<a href="#">Temp[7:0]</a>	Temp[7:0]								

ADDRES S	NAME	MSB							LSB
0x1C	<a href="#">Current[15:8]</a>	Current[15:8]							
	<a href="#">Current[7:0]</a>	Current[7:0]							
0x1D	<a href="#">AvgCurrent[15:8]</a>	AvgCurrent[15:8]							
	<a href="#">AvgCurrent[7:0]</a>	AvgCurrent[7:0]							
0x1F	<a href="#">VEmpty[15:8]</a>	VE[8:1]							
	<a href="#">VEmpty[7:0]</a>	VE[0]	VR[6:0]						
0x21	<a href="#">DevName[15:8]</a>	DevName[15:8]							
	<a href="#">DevName[7:0]</a>	DevName[7:0]							
0x22	<a href="#">QRTable10[15:8]</a>	QRTable00[15:8]							
	<a href="#">QRTable10[7:0]</a>	QRTable00[7:0]							
0x23	<a href="#">FullCapNom[15:8]</a>	FullCapNom[15:8]							
	<a href="#">FullCapNom[7:0]</a>	FullCapNom[7:0]							
0x24	<a href="#">FullCap[15:8]</a>	FullCap[15:8]							
	<a href="#">FullCap[7:0]</a>	FullCap[7:0]							
0x25	<a href="#">VFRemCap[15:8]</a>	VFRemCap[15:8]							
	<a href="#">VFRemCap[7:0]</a>	VFRemCap[7:0]							
0x26	<a href="#">MixCap[15:8]</a>	MixCap[15:8]							
	<a href="#">MixCap[7:0]</a>	MixCap[7:0]							
0x27	<a href="#">AvCap[15:8]</a>	AvCap[15:8]							
	<a href="#">AvCap[7:0]</a>	AvCap[7:0]							
0x28	<a href="#">ChargingCurrent[15:8]</a>	ChargingCurrent[15:8]							
	<a href="#">ChargingCurrent[7:0]</a>	ChargingCurrent[7:0]							
0x29	<a href="#">IChgTerm[15:8]</a>	IChgTerm[15:8]							
	<a href="#">IChgTerm[7:0]</a>	IChgTerm[7:0]							

ADDRESSES	NAME	MSB							LSB
0x2A	<a href="#">ChargingVoltage[15:8]</a>	ChargingVoltage[15:8]							
	<a href="#">ChargingVoltage[7:0]</a>	ChargingVoltage[7:0]							
0x2E	<a href="#">QResidual[15:8]</a>	QResidual[15:8]							
	<a href="#">QResidual[7:0]</a>	QResidual[7:0]							
0x2F	<a href="#">LearnCfg[15:8]</a>	FiltEmpty	Reserved[1:0]	Reserved[2:0]			Reserved[1:0]		
	<a href="#">LearnCfg[7:0]</a>	Reserved	LearnStage[2:0]		Reserved[1:0]		MixEn	Reserved	
0x32	<a href="#">QRTable20[15:8]</a>	QRTable20[15:8]							
	<a href="#">QRTable20[7:0]</a>	QRTable20[7:0]							
0x34	<a href="#">DieTemp[15:8]</a>	DieTemp[15:8]							
	<a href="#">DieTemp[7:0]</a>	DieTemp[7:0]							
0x35	<a href="#">AvgTA[15:8]</a>	AvgTA[15:8]							
	<a href="#">AvgTA[7:0]</a>	AvgTA[7:0]							
0x39	<a href="#">SOCHold[15:8]</a>	-	-	-	HoldEn99	EmptyVoltHold[6:3]			
	<a href="#">SOCHold[7:0]</a>	EmptyVoltHold[2:0]			EmptySOCHold[4:0]				
0x3A	<a href="#">ProtStatus[15:8]</a>	-	TooHotC	Full	TooColdC	-	-	-	-
	<a href="#">ProtStatus[7:0]</a>	-	-	-	-	-	-	-	-
0x3C	<a href="#">FStat2[15:8]</a>	Reserved	-	Reserved	FDet	OCV_OutLimits	Reserved	Reserved	Reserved
	<a href="#">FStat2[7:0]</a>	-	-	-	-	-	Reserved[1:0]		Reserved
0x3D	<a href="#">FStat[15:8]</a>	-	Reserved	-	-	-	Reserved	RelDt	EDet
	<a href="#">FStat[7:0]</a>	FQ	RelDt2	Reserved	-	Reserved	-	Reserved	DNR
0x3E	<a href="#">FProtStat[15:8]</a>	-	-	-	-	-	-	StepID[2:1]	
	<a href="#">FProtStat[7:0]</a>	StepID[0]	-	IsDis	-	-	Tempid[2:0]		
0x3F	<a href="#">Timer[15:8]</a>	Timer[15:8]							
	<a href="#">Timer[7:0]</a>	Timer[7:0]							

ADDRES S	NAME	MSB							LSB
0x42	<a href="#">QRTable30[15:8]</a>	QRTable30[15:8]							
	<a href="#">QRTable30[7:0]</a>	QRTable30[7:0]							
0x45	<a href="#">dQAcc[15:8]</a>	dQAcc[15:8]							
	<a href="#">dQAcc[7:0]</a>	dQAcc[7:0]							
0x46	<a href="#">dPAcc[15:8]</a>	dPAcc[15:8]							
	<a href="#">dPAcc[7:0]</a>	dPAcc[7:0]							
0x4D	<a href="#">QH[15:8]</a>	QH[15:8]							
	<a href="#">QH[7:0]</a>	QH[7:0]							
0x51	<a href="#">ICHGIN[15:8]</a>	ICHGIN[15:8]							
	<a href="#">ICHGIN[7:0]</a>	ICHGIN[7:0]							
0x52	<a href="#">VSys[15:8]</a>	VSys[15:8]							
	<a href="#">VSys[7:0]</a>	VSys[7:0]							
0x80	<a href="#">OCVTable0[15:8]</a>	OCVTable0[15:8]							
	<a href="#">OCVTable0[7:0]</a>	OCVTable0[7:0]							
0x81	<a href="#">OCVTable1[15:8]</a>	OCVTable1[15:8]							
	<a href="#">OCVTable1[7:0]</a>	OCVTable1[7:0]							
0x82	<a href="#">OCVTable2[15:8]</a>	OCVTable2[15:8]							
	<a href="#">OCVTable2[7:0]</a>	OCVTable2[7:0]							
0x83	<a href="#">OCVTable3[15:8]</a>	OCVTable3[15:8]							
	<a href="#">OCVTable3[7:0]</a>	OCVTable3[7:0]							
0x84	<a href="#">OCVTable4[15:8]</a>	OCVTable4[15:8]							
	<a href="#">OCVTable4[7:0]</a>	OCVTable4[7:0]							
0x85	<a href="#">OCVTable5[15:8]</a>	OCVTable5[15:8]							
	<a href="#">OCVTable5[7:0]</a>	OCVTable5[7:0]							
0x86	<a href="#">OCVTable6[15:8]</a>	OCVTable6[15:8]							
	<a href="#">OCVTable6[7:0]</a>	OCVTable6[7:0]							



ADDRES S	NAME	MSB							LSB
0x87	<a href="#">OCVTable7[15:8]</a>	OCVTable7[15:8]							
	<a href="#">OCVTable7[7:0]</a>	OCVTable7[7:0]							
0x88	<a href="#">OCVTable8[15:8]</a>	OCVTable8[15:8]							
	<a href="#">OCVTable8[7:0]</a>	OCVTable8[7:0]							
0x89	<a href="#">OCVTable9[15:8]</a>	OCVTable9[15:8]							
	<a href="#">OCVTable9[7:0]</a>	OCVTable9[7:0]							
0x8A	<a href="#">OCVTable10[15:8]</a>	OCVTable10[15:8]							
	<a href="#">OCVTable10[7:0]</a>	OCVTable10[7:0]							
0x8B	<a href="#">OCVTable11[15:8]</a>	OCVTable11[15:8]							
	<a href="#">OCVTable11[7:0]</a>	OCVTable11[7:0]							
0x8C	<a href="#">OCVTable12[15:8]</a>	OCVTable12[15:8]							
	<a href="#">OCVTable12[7:0]</a>	OCVTable12[7:0]							
0x8D	<a href="#">OCVTable13[15:8]</a>	OCVTable13[15:8]							
	<a href="#">OCVTable13[7:0]</a>	OCVTable13[7:0]							
0x8E	<a href="#">OCVTable14[15:8]</a>	OCVTable14[15:8]							
	<a href="#">OCVTable14[7:0]</a>	OCVTable14[7:0]							
0x8F	<a href="#">OCVTable15[15:8]</a>	OCVTable15[15:8]							
	<a href="#">OCVTable15[7:0]</a>	OCVTable15[7:0]							
0x90	<a href="#">XTable0[15:8]</a>	XTable0[15:8]							
	<a href="#">XTable0[7:0]</a>	XTable0[7:0]							
0x91	<a href="#">XTable1[15:8]</a>	XTable1[15:8]							
	<a href="#">XTable1[7:0]</a>	XTable1[7:0]							
0x92	<a href="#">XTable2[15:8]</a>	XTable2[15:8]							
	<a href="#">XTable2[7:0]</a>	XTable2[7:0]							
0x93	<a href="#">XTable3[15:8]</a>	XTable3[15:8]							
	<a href="#">XTable3[7:0]</a>	XTable3[7:0]							

ADDRES S	NAME	MSB							LSB
0x94	<a href="#">XTable4[15:8]</a>	XTable4[15:8]							
	<a href="#">XTable4[7:0]</a>	XTable4[7:0]							
0x95	<a href="#">XTable5[15:8]</a>	XTable5[15:8]							
	<a href="#">XTable5[7:0]</a>	XTable5[7:0]							
0x96	<a href="#">XTable6[15:8]</a>	XTable6[15:8]							
	<a href="#">XTable6[7:0]</a>	XTable6[7:0]							
0x97	<a href="#">XTable7[15:8]</a>	XTable7[15:8]							
	<a href="#">XTable7[7:0]</a>	XTable7[7:0]							
0x98	<a href="#">XTable8[15:8]</a>	XTable8[15:8]							
	<a href="#">XTable8[7:0]</a>	XTable8[7:0]							
0x99	<a href="#">XTable9[15:8]</a>	XTable9[15:8]							
	<a href="#">XTable9[7:0]</a>	XTable9[7:0]							
0x9A	<a href="#">XTable10[15:8]</a>	XTable10[15:8]							
	<a href="#">XTable10[7:0]</a>	XTable10[7:0]							
0x9B	<a href="#">XTable11[15:8]</a>	XTable11[15:8]							
	<a href="#">XTable11[7:0]</a>	XTable11[7:0]							
0x9C	<a href="#">XTable12[15:8]</a>	XTable12[15:8]							
	<a href="#">XTable12[7:0]</a>	XTable12[7:0]							
0x9D	<a href="#">XTable13[15:8]</a>	XTable13[15:8]							
	<a href="#">XTable13[7:0]</a>	XTable13[7:0]							
0x9E	<a href="#">XTable14[15:8]</a>	XTable14[15:8]							
	<a href="#">XTable14[7:0]</a>	XTable14[7:0]							
0x9F	<a href="#">XTable15[15:8]</a>	XTable15[15:8]							
	<a href="#">XTable15[7:0]</a>	XTable15[7:0]							
0xA3	<a href="#">ModelCfg[15:8]</a>	Refresh	-	-	-	-	VChg	-	Reserved
	<a href="#">ModelCfg[7:0]</a>	ModelID[3:0]				-	-	-	-

ADDRESS	NAME	MSB							LSB
0xA4	<a href="#">MaxPeakPower[15:8]</a>	MaxPeakPower[15:8]							
	<a href="#">MaxPeakPower[7:0]</a>	MaxPeakPower[7:0]							
0xA5	<a href="#">SusPeakPower[15:8]</a>	SusPeakPower[15:8]							
	<a href="#">SusPeakPower[7:0]</a>	SusPeakPower[7:0]							
0xA6	<a href="#">PackResistance[15:8]</a>	PackResistance[15:8]							
	<a href="#">PackResistance[7:0]</a>	PackResistance[7:0]							
0xA7	<a href="#">SysResistance[15:8]</a>	SysResistance[15:8]							
	<a href="#">SysResistance[7:0]</a>	SysResistance[7:0]							
0xA8	<a href="#">MinSysVoltage[15:8]</a>	MinSysVoltage[15:8]							
	<a href="#">MinSysVoltage[7:0]</a>	MinSysVoltage[7:0]							
0xA9	<a href="#">MPPCurrent[15:8]</a>	MPPCurrent[15:8]							
	<a href="#">MPPCurrent[7:0]</a>	MPPCurrent[7:0]							
0xAA	<a href="#">SPPCurrent[15:8]</a>	SPPCurrent[15:8]							
	<a href="#">SPPCurrent[7:0]</a>	SPPCurrent[7:0]							
0xAB	<a href="#">Config2[15:8]</a>	LDMdl	-	-	DPEn	-	-	-	-
	<a href="#">Config2[7:0]</a>	dSOCEn	TAIrtEn	-	-	Reserved[1:0]		-	-
0xAC	<a href="#">IAIrtTh[15:8]</a>	IMAX[7:0]							
	<a href="#">IAIrtTh[7:0]</a>	IMIN[7:0]							
0xB0	<a href="#">Status2[15:8]</a>	-	-	-	DPReady	-	-	-	-
	<a href="#">Status2[7:0]</a>	-	-	-	-	-	-	Hib	Reserved
0xB1	<a href="#">Power[15:8]</a>	Power[15:8]							
	<a href="#">Power[7:0]</a>	Power[7:0]							
0xB3	<a href="#">AvgPower[15:8]</a>	AvgPower[15:8]							

ADDRESSES	NAME	MSB							LSB	
	<a href="#">AvgPower[7:0]</a>	AvgPower[7:0]								
0xB8	<a href="#">CGTempCo[15:8]</a>	Reserved[15:8]								
	<a href="#">CGTempCo[7:0]</a>	Reserved[7:0]								
0xBB	<a href="#">FOTPSat[15:8]</a>	PatchID[3:0]			-	-	-	PinDraft		
	<a href="#">FOTPSat[7:0]</a>	Reserved	-	-	-	-	-	-	-	
0xBE	<a href="#">TimerH[15:8]</a>	TimerH[15:8]								
	<a href="#">TimerH[7:0]</a>	TimerH[7:0]								
0xCC	<a href="#">PinID[15:8]</a>	iid[7:0]								
	<a href="#">PinID[7:0]</a>	vid[7:0]								
0xD0	<a href="#">nChgConfig0[15:8]</a>	PQEN	LSEL	Reserved[1:0]		RECYCLE_EN	FCHGTIME[2:0]			
	<a href="#">nChgConfig0[7:0]</a>	-	DISIBS	-	WDTEN	MODE[3:0]				
0xD1	<a href="#">nChgConfig1[15:8]</a>	-	MINVSYS[2:0]			B2SOVRC[3:0]				
	<a href="#">nChgConfig1[7:0]</a>	OTG_ILIM[1:0]		-	-	-	-	-	-	
0xD2	<a href="#">nChgConfig2[15:8]</a>	WD_QBATOFF	REGTEMP[3:0]			FSW[1:0]		FSHIP_MODE		
	<a href="#">nChgConfig2[7:0]</a>	B2SOVRC_DTC	SLOWLX[1:0]	DIS_AICL	-	-	WDTCLR[1:0]			
0xD3	<a href="#">nChgConfig3[15:8]</a>	-	VBYPSET[6:0]							
	<a href="#">nChgConfig3[7:0]</a>	Reserved	CHGIN_ILIM[6:0]							
0xD4	<a href="#">nChgConfig4[15:8]</a>	CHGIN_INLIM_Gate	SDPMaxCurr[1:0]		CDPMaxCurr	DCDCpl	DCPDet3A	-	CHGDETEN	
	<a href="#">nChgConfig4[7:0]</a>	NO_AUTOISET	DATAMUX	Reserved	VCHGIN_REG[1:0]		INLIM_CLK[1:0]		DISKIP	
0xD5	<a href="#">nChgConfig5[15:8]</a>	-	-	-	-	-	-	-	-	
	<a href="#">nChgConfig5[7:0]</a>	-	-	-	-	RestartChg	DeepShip	ChgEnable	CCDetEn	
0xD6	<a href="#">ChgDetails00[15:8]</a>	AICL_OK	CHGIN_OK	-	CHG_OK	BAT_OK	Reserved	-	BYP_OK	
	<a href="#">ChgDetails00[7:0]</a>	-	CHGIN_DTLS[1:0]		-	-	-	-	CHGEN	

ADDRESS	NAME	MSB							LSB
0xD7	<a href="#">ChgDetails01[15:8]</a>	TREG	BAT_DTLS[2:0]			CHG_DTLS[3:0]			
	<a href="#">ChgDetails01[7:0]</a>	BAT_dis_OC	-	-	-	BYP_DTLS[3:0]			
0xD8	<a href="#">UsbDetails[15:8]</a>	-	CHGTYP[1:0]	PRCHGTYP[2:0]			CC_CURR[1:0]		
	<a href="#">UsbDetails[7:0]</a>	-	USB_INLIM[6:0]						
0xDB	<a href="#">VByP[15:8]</a>	VByP[15:8]							
	<a href="#">VByP[7:0]</a>	VByP[7:0]							
<b>MG</b>									
0xE0	<a href="#">Command[15:8]</a>	CMD[15:8]							
	<a href="#">Command[7:0]</a>	CMD[7:0]							
0xE1	<a href="#">USR[15:8]</a>	-	-	-	-	-	-	-	-
	<a href="#">USR[7:0]</a>	-	-	-	-	-	-	-	NLOCK
0xFB	<a href="#">VFOCV[15:8]</a>	VFOCV[15:8]							
	<a href="#">VFOCV[7:0]</a>	VFOCV[7:0]							
0xFF	<a href="#">VFSOC[15:8]</a>	VFSOC[15:8]							
	<a href="#">VFSOC[7:0]</a>	VFSOC[7:0]							

## レジスタの詳細

### Status (0x0)

Status レジスタには、アラート・スレッシュホールドとバッテリーの装着または取外しに関するすべてのフラグが格納されます。

BIT	15	14	13	12	11	10	9	8
Field	Br	Smx	Tmx	Vmx	Bi	Smn	Tmn	Vmn
Reset	0b0	0b0	0b0	0b0	0b0	0b0	0b0	0b0
Access Type	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read
BIT	7	6	5	4	3	2	1	0
Field	dSOCi	lmx	-	-	Bst	lmn	POR	-

Reset	0b0	0b0	–	–	0b0	0b0	0b1	–
Access Type	Write, Read	Write, Read	–	–	Write, Read	Write, Read	Write, Read	–

ビットフィールド	ビット	説明	デコード
Br	15	バッテリーの取外し。ホスト側アプリケーションでICを使用する場合に便利です。THMピンをモニタすることによって、バッテリーがシステムから取り外されたことをシステムが検出すると、このビットが1に設定されます。このビットは、次の取外しイベントを検出するためにシステム・ソフトウェアによってクリアする必要があります。Brはパワーアップ時に1に設定されます。Config.Ber = 1のときに有効です。	0x0: Br not detected 0x1: Br detected
Smx	14	最大SOCアラート・スレッシュホールドを超えたことを示します。SOCがSAIrtThスレッシュホールドを超えると、常にこのビットが1に設定されます。SOCのタイプについてはMiscCfg.SACFGをチェックしてください。このビットは、nAlrtCfg.Edgeによりレベル・トリガまたはエッジ・トリガとして設定できます。レベル・トリガとして設定したときは、場合により次のイベントを検出するためにシステム・ソフトウェアによってこのビットをクリアしなければならないことがあります。Config.SSの説明を参照してください。Smxはパワーアップ時に0にクリアされます。	0x0: Smx not detected 0x1: Smx detected
Tmx	13	最大温度アラート・スレッシュホールドを超えたことを示します。Tempレジスタの指示値がTAIrtThスレッシュホールドを超えると、常にこのビットが1に設定されます。このビットは、nAlrtCfg.Edgeによりレベル・トリガまたはエッジ・トリガとして設定できます。レベル・トリガとして設定したときは、場合により次のイベントを検出するためにシステム・ソフトウェアによってこのビットをクリアしなければならないことがあります。Config.TSビットの説明を参照してください。Tmxはパワーアップ時に0にクリアされます。	0x0: Tmx not detected 0x1: Tmx detected
Vmx	12	最大電圧アラート・スレッシュホールドを超えたことを示します。VCellレジスタの指示値がVAIrtThスレッシュホールドを超えると、常にこのビットが1に設定されます。このビットは、nAlrtCfg.Edgeによりレベル・トリガまたはエッジ・トリガとして設定できます。レベル・トリガとして設定したときは、場合により次のイベントを検出するためにシステム・ソフトウェアによってこのビットをクリアしなければならないことがあります。Config.VSビットの説明を参照してください。Vmxはパワーアップ時に0にクリアされます。	0x0: Vmx not detected 0x1: Vmx detected
Bi	11	バッテリーの装着。ホスト側アプリケーションでICを使用する場合に便利です。THMピンをモニタすることによって、バッテリーがシステムに装着されたことをデバイスが検出すると、このビットが1に設定されます。このビットは、次の装着イベントを検出するためにシステム・ソフトウェアによってクリアする必要があります。Biはパワーアップ時に0に設定されます。Config.Bei = 1のときに有効です。	0x0: Bi not detected 0x1: Bi detected
Smn	10	最小SOCアラート・スレッシュホールドを超えたことを示します。SOCがSAIrtThスレッシュホールド未満になると、常にこれらのビットが1に設定されます。このビットは、nAlrtCfg.Edgeによりレベル・トリガまたはエッジ・トリガとして設定できます。レベル・トリガとして設定したときは、場合により次のイベントを検出するためにシステム・ソフトウェアによってこれらのビットをクリアしなければならないことがあります。Config.SSの説明を参照してください。Smnはパワーアップ時に0にクリアされます。	0x0: Smn not detected 0x1: Smn detected

ビットフィールド	ビット	説明	デコード
Tmn	9	最小温度アラート・スレッシュホールドを超えたことを示します。Tempレジスタの指示値がTAlrtThスレッシュホールド未満になると、常にこのビットが1に設定されます。このビットは、nAlrtCfg.Edgeによりレベル・トリガまたはエッジ・トリガとして設定できます。レベル・トリガとして設定したときは、場合により次のイベントを検出するためにシステム・ソフトウェアによってこのビットをクリアしなければならないことがあります。Config.TSビットの説明を参照してください。Tmnはパワーアップ時に0にクリアされません。	0x0: Tmn not detected 0x1: Tmn detected
Vmn	8	最小電圧アラート・スレッシュホールドを超えたことを示します。VCellレジスタの指示値がVAlrtThスレッシュホールド未満になると、常にこのビットが1に設定されます。このビットは、nAlrtCfg.Edgeによりレベル・トリガまたはエッジ・トリガとして設定できます。レベル・トリガとして設定したときは、場合により次のイベントを検出するためにシステム・ソフトウェアによってこのビットをクリアしなければならないことがあります。Config.VSビットの説明を参照してください。Vmnはパワーアップ時に0にクリアされません。	0x0: Vmn not detected 0x1: Vmn detected
dSOCi	7	充電状態1%変化アラート。SOCレジスタの値が整数パーセンテージ境界 (50.0%、51.0%など) を超えると、常にこのビットが1に設定されます。ホスト・ソフトウェアによってクリアする必要があります。dSOCiはパワーアップ時に1に設定されます。SOCのタイプについてはMiscCfg.SACFGをチェックしてください。	0x0: dSOCi not detected 0x1: dSOCi detected
Imx	6	最大電流アラート・スレッシュホールドを超えたことを示します。Currentレジスタの指示値がIAIrtThスレッシュホールドを超えると、常にこのビットが1に設定されます。このビットは、nAlrtCfg.Edgeによりレベル・トリガまたはエッジ・トリガとして設定できます。レベル・トリガとして設定したときは、場合により次のイベントを検出するためにシステム・ソフトウェアによってこのビットをクリアしなければならないことがあります。Config.ISビットの説明を参照してください。Imxはパワーアップ時に0にクリアされません。	0x0: Imx not detected 0x1: Imx detected
Bst	3	バッテリー・ステータス。ホスト側アプリケーションでICを使用する場合に便利です。このビットは、THMピンをモニタすることによって、システム内にバッテリーが存在する場合は0に設定され、存在しない場合は1に設定されます。Bstはパワーアップ時に0に設定されます。	0x0: Bst not detected 0x1: Bst detected
Imn	2	最小電流アラート・スレッシュホールドを超えたことを示します。Currentレジスタの指示値がIAIrtThスレッシュホールド未満になると、常にこのビットが1に設定されます。このビットは、nAlrtCfg.Edgeによりレベル・トリガまたはエッジ・トリガとして設定できます。レベル・トリガとして設定したときは、場合により次のイベントを検出するためにシステム・ソフトウェアによってこのビットをクリアしなければならないことがあります。このビットは、場合により次のイベントを検出するためにシステム・ソフトウェアによってクリアしなければならないことがあります。Config.iSビットの説明を参照してください。Imnはパワーアップ時に0にクリアされません。	0x0: Imn not detected 0x1: Imn detected

ビットフィールド	ビット	説明	デコード
POR	1	パワーオン・リセット。ソフトウェアまたはハードウェアPOR イベントが発生したことをデバイスが検出すると、このビットが1に設定されます。このビットは、次のPORイベントを検出するためにシステム・ソフトウェアによってクリアする必要があります。PORはパワーアップ時に1に設定されます。	0x0: POR not detected 0x1: POR detected

### ChgMaskSts (0x1)

このレジスタには、チャージャに関係するすべてのマスク・ビットとアラート・ビットが格納されます。

BIT	15	14	13	12	11	10	9	8
Field	AICL_M	CHGIN_M	–	CHG_M	BAT_M	Reserved	–	BYP_M
Reset	0b1	0b1	–	0b1	0b1	0b1	–	0b1
Access Type	Write, Read	Write, Read	–	Write, Read	Write, Read	Write, Read	–	Write, Read

BIT	7	6	5	4	3	2	1	0
Field	AICL_I	CHGIN_I	–	CHG_I	BAT_I	Reserved	–	BYP_I
Reset	0b0	0b0	–	0b0	0b0	0b0	–	0b0
Access Type	Write, Read	Write, Read	–	Write, Read	Write, Read	Write, Read	–	Write, Read

ビットフィールド	ビット	説明	デコード
AICL_M	15	AICL割込みマスク	0x0: Unmask. AICL_I goes to ALRT. 0x1: Mask. AICL_I does not go to ALRT.
CHGIN_M	14	CHGIN割込みマスク	0x0: Unmask. CHGIN_I goes to ALRT. 0x1: Mask. CHGIN_I does not go to ALRT.
CHG_M	12	充電ステータス割込みマスク	0x0: Unmask. CHG_I goes to ALRT. 0x1: Mask. CHG_I does not go to ALRT.
BAT_M	11	バッテリー・ステータス割込みマスク	0x0: Unmask. BAT_I goes to ALRT. 0x1: Mask. BYP_I does not go to ALRT.
Reserved	10	予約済み。変更しないでください。	Reserved
BYP_M	8	BYP_I割込みマスク	0x0: Unmask. BYP_I goes to ALRT. 0x1: Mask. BYP_I does not go to ALRT.
AICL_I	7	AICL割込み。AICL_OKが変わったことを示します。クリアするには0を書き込みます。	0x0: AICL_I not detected 0x1: AICL_I detected
CHGIN_I	6	CHGIN割込み。CHGIN_OKが変わったことを示します。クリアするには0を書き込みます。	0x0: CHGIN_I not detected 0x1: CHGIN_I detected
CHG_I	4	チャージャ割込み。CHG_OKが変わったことを示します。クリアするには0を書き込みます。	0x0: CHG_I not detected 0x1: CHG_I detected



ビットフィールド	ビット	説明	デコード
BAT_I	3	バッテリー・ステータス割込み。BAT_OKが変わったことを示します。クリアするには0を書き込みます。	0x0: BAT_I not detected 0x1: BAT_I detected
Reserved	2	予約済み。変更しないでください。	Reserved
BYP_I	0	BYPステータス割込み。BYP_OKが変わったことを示します。クリアするには0を書き込みます。	0x0: BYP_I not detected 0x1: BYP_I detected

**VAIrtTh (0x3)**

VAIrtTh レジスタは、VCell レジスタ値の上限値 (VMAX) と下限値 (VMIN) を設定します。レジスタ値がこれらの値を超えるとアラートが生成されます。

BIT	15	14	13	12	11	10	9	8
Field	VMAX[7:0]							
Reset	0xFF							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	VMIN[7:0]							
Reset	0x00							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
VMAX	15:8	最大電圧指示値。VMINフィールドはVCellレジスタ値の上限値を設定します。レジスタ値がこの値を超えるとアラートが生成されます。	Type = voltage Scalar = 20 Lsbunit = mV Offset = 0.0 Signed = False MaximumScaled = 5100.0 MinimumScaled = 0.0
VMIN	7:0	最小電圧指示値。VMINフィールドはVCellレジスタ値の下限値を設定します。レジスタ値がこの値を超えるとアラートが生成されます。	Type = voltage Scalar = 20 Lsbunit = mV Offset = 0.0 Signed = False MaximumScaled = 5100.0 MinimumScaled = 0.0

**TAIrtTh (0x4)**

TAIrtTh レジスタは、Temp レジスタ値の上限値 (TMAX) と下限値 (TMIN) を設定します。レジスタ値がこれらの値を超えるとアラートが生成されます。

BIT	15	14	13	12	11	10	9	8
-----	----	----	----	----	----	----	---	---

Field	TMAX[7:0]							
Reset	0x7F							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	TMIN[7:0]							
Reset	0x80							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
TMAX	15:8	最大温度指示値。TMAXフィールドはTempレジスタ値の上限値を設定します。レジスタ値がこの値を超えるとアラートが生成されます。	Type = temperature Scalar = 1.0 Lsbunit = 1°C Offset = 0.0 Signed = True MaximumScaled = 127.0 MinimumScaled = -128.0
TMIN	7:0	最小温度指示値。TMINフィールドはTempレジスタ値の下限値を設定します。レジスタ値がこの値を超えるとアラートが生成されます。	Type = temperature Scalar = 1.0 Lsbunit = 1°C Offset = 0.0 Signed = True MaximumScaled = 127.0 MinimumScaled = -128.0

**SAIrtTh (0x5)**

SAIrtTh レジスタは、アラート生成の上限値 (SMAX) と下限値 (SMIN) を設定します。

BIT	15	14	13	12	11	10	9	8
Field	SMAX[7:0]							
Reset	0xFF							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	SMIN[7:0]							
Reset	0x00							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
SMAX	15:8	最大充電状態スレッシュヨルド。SMAXフィールドは、SOCスレッシュヨルドを超えたときにアラートを生成する場合の上限値を設定します。SOCのタイプについては MiscCfg.SACFGをチェックしてください。	Type = percent Scalar = 1.0 Lsbunit = % Offset = 0.0 Signed = False MaximumScaled = 255.0 MinimumScaled = 0.0
SMIN	7:0	最小充電状態スレッシュヨルド。SMINフィールドは、SOCがスレッシュヨルドを超えてアラートを生成するときの下限値を設定します。SOCのタイプについては MiscCfg.SACFGをチェックしてください。	Type = percent Scalar = 1.0 Lsbunit = % Offset = 0.0 Signed = False MaximumScaled = 255.0 MinimumScaled = 0.0

## RepCap (0x6)

BIT	15	14	13	12	11	10	9	8
Field	RepCap[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	RepCap[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
RepCap	15:0	レポートされた残容量を示します。RepCap、つまりレポートされた残容量 (mAh) は、AvCapレジスタの値をフィルタリングしたものです。ModelGauge m5アルゴリズムは、負荷の変化時に残容量が突然大きく変化するのを防ぎます。	Type = capacity Scalar = 0.5 Lsbunit = mAh (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 32767.5 MinimumScaled = 0.0

## RepSOC (0x7)

BIT	15	14	13	12	11	10	9	8
Field	RepSOC[15:8]							
Reset	0x3200							
Access Type	Write, Read							

BIT	7	6	5	4	3	2	1	0
Field	RepSOC[7:0]							
Reset	0x3200							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
RepSOC	15:0	レポートされた充電状態を示します。RepSOCはAvSOCレジスタの値をフィルタリングしたもので、負荷電流の急激な変動などのアプリケーションの変化によってレポート値が突然大きく変化するのを防ぎます。RepSOCは、RepCapとFullCapRepに対応しています。RepSOCは、アプリケーションが使用する充電パーセンテージ出力の最終状態を示すことを意図したものです。	Type = percent Scalar = 0.00390625 Lsbunit = % Offset = 0.0 Signed = False MaximumScaled = 255.99609375 MinimumScaled = 0.0

#### IDVolt (0x8)

BIT	15	14	13	12	11	10	9	8
Field	IDVolt[15:8]							
Reset	0x0000							
Access Type	Write, Read							

BIT	7	6	5	4	3	2	1	0
Field	IDVolt[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明
IDVolt	15:0	バッテリーID。外部サーミスタを使用しない場合は、バッテリー識別のためTHMIに固定抵抗を接続します。これはConfig.FTHRМを通じてイネーブルします。

#### MaxMinTemp (0x9)

最大および最小温度レジスタ。このレジスタは、最後の残量ゲージ・リセット以降、またはホスト・ソフトウェアによるクリアまでの間の、最大または最小温度指示値を更新します。

BIT	15	14	13	12	11	10	9	8
Field	MaxTemperature[7:0]							
Reset	0x80							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	MinTemperature[7:0]							
Reset	0x7F							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
MaxTemperature	15:8	最大温度レジスタ指示値。MaxTemperatureレジスタは、最後の残量ゲージ・リセット以降、またはホスト・ソフトウェアによるクリアまでの間の、最大Temperatureレジスタ値を更新します。パワーアップ時、最大値は0x80（負の最大値）に設定されます。この値は、最初の更新後にTemperatureレジスタの指示値に変更されます。ホスト・ソフトウェアは、このレジスタにパワーアップ値である0x80を書き込むことによってその値を変更できます。	Type = temperature Scalar = 1.0 Lsbunit = 1°C Offset = 0.0 Signed = True MaximumScaled = 127.0 MinimumScaled = -128.0
MinTemperature	7:0	最小温度レジスタ指示値。MinTemperatureレジスタには、最後の残量ゲージ・リセット以降、またはホスト・ソフトウェアによるクリアまでの間の、最小温度レジスタ値が格納されます。パワーアップ時、最小値は0x7F（正の最大値）に設定されます。したがって、この値は最初の更新後に温度レジスタの指示値に変更されます。ホスト・ソフトウェアは、このレジスタにパワーアップ値である0x7Fを書き込むことによってその値を変更できます。	Type = temperature Scalar = 1.0 Lsbunit = 1°C Offset = 0.0 Signed = True MaximumScaled = 127.0 MinimumScaled = -128.0

### MaxMinCurr (0xA)

電流レジスタの最大値と最小値。このレジスタは、最後の IC リセット以降、またはホスト・ソフトウェアによるクリアまでの間の、最大または最小値を更新します。

BIT	15	14	13	12	11	10	9	8
Field	MaxCurrent[7:0]							
Reset	0x80							
Access Type	Write, Read							

BIT	7	6	5	4	3	2	1	0
Field	MinCurrent[7:0]							
Reset	0x7F							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
MaxCurrent	15:8	最大電流レジスタ指示値。MaxCurrentレジスタには、最後のリセット以降、またはホスト・ソフトウェアによるクリアまでの間の、最大Currentレジスタ値が格納されず。パワーアップ時、最大電流値は0x80h (負の最大値) に設定されます。したがって、この値は最初の更新後にCurrentレジスタの指示値に変更されます。ホスト・ソフトウェアは、このレジスタにパワーアップ値である0x80を書き込むことによってその値を変更できます。	Type = current Scalar = 40 Lsbunit = mA (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = True MaximumScaled = 50.8 MinimumScaled = -51.2
MinCurrent	7:0	最小電流レジスタ指示値。MinCurrentレジスタには、最後のリセット以降、またはホスト・ソフトウェアによるクリアまでの間の、最小Currentレジスタ値が格納されず。パワーアップ時、最小電流値は0x7Fh (正の最大値) に設定されます。したがって、この値は最初の更新後にCurrentレジスタの指示値に変更されます。ホスト・ソフトウェアは、このレジスタにパワーアップ値である0x7Fを書き込むことによってその値を変更できます。	Type = current Scalar = 40 Lsbunit = mA (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = True MaximumScaled = 50.8 MinimumScaled = -51.2

### MaxMinVolt (0xB)

ホスト・ソフトウェアは、このレジスタにパワーアップ値である 0x00FF を書き込むことによってその値を変更できます。最大電圧と最小電圧は、それぞれ 20mV 分解能の 8 ビット値として保存されます。

BIT	15	14	13	12	11	10	9	8
Field	MaxVCELL[7:0]							
Reset	0x00							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	MinVCELL[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
MaxVCELL	15:8	最大VCellレジスタ指示値。MaxVCELLレジスタには、最後のリセット以降、またはホスト・ソフトウェアによるクリアまでの間の、最大電流レジスタ値が格納されます。パワーアップ時、最大電流値は0x00hに設定されず。したがって、この値は最初の更新後にVCellレジスタの指示値に変更されます。ホスト・ソフトウェアは、このレジスタにパワーアップ値である0x00を書き込むことによってその値を変更できます。	Type = voltage Scalar = 20 Lsbunit = mV Offset = 0.0 Signed = False MaximumScaled = 5100.0 MinimumScaled = 0.0
MinVCELL	7:0	最小VCellレジスタ指示値。MinCurrentレジスタには、最後のリセット以降、またはホスト・ソフトウェアによるクリアまでの間の、最小Currentレジスタ値が格納されます。パワーアップ時、最小電流値は0xFFhに設定されず。したがって、この値は最初の更新後にCurrentレジスタの指示値に変更されます。ホスト・ソフトウェアは、このレジスタにパワーアップ値である0xFFを書き込むことによってその値を変更できます。	Type=voltage Scalar=20 Lsbunit=mV Offset=0.0 Signed=False MaximumScaled=5100.0 MinimumScaled=0.0

### Config (0xC)

Config レジスタには、すべてのシャットダウン・イネーブル、アラート・イネーブル、および温度イネーブル制御ビットが格納されます。ビット・ロケーションを書き込むと、1タスク周期以内に該当する機能がイネーブルされます。

BIT	15	14	13	12	11	10	9	8
Field	–	SS	TS	VS	IS	–	–	Tex
Reset	–	0b0	0b1	0b0	0b0	–	–	0b0
Access Type	–	Write, Read	Write, Read	Write, Read	Write, Read	–	–	Write, Read

BIT	7	6	5	4	3	2	1	0
Field	PinConfig	–	–	–	FTHRM	Aen	Bei	Ber
Reset	0b0	–	–	–	0b0	0b0	0b0	0b0
Access Type	Write, Read	–	–	–	Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
SS	14	SOC ALRTスティッキー・ビット。SS = 1の場合、SOCアラートはソフトウェアによってのみクリアできます。SS = 0の場合、SOCアラートはスレッシュホールド以下になると自動的にクリアされます。	0x0: SS off 0x1: SS on
TS	13	温度ALRTスティッキー・ビット。TS = 1の場合、温度アラートはソフトウェアによってのみクリアできます。TS = 0の場合、温度アラートは閾値以下になると自動的にクリアされます。	0x0: TS off 0x1: TS on

ビットフィールド	ビット	説明	デコード
VS	12	電圧ALRTスティッキー・ビット。VS = 1の場合、電圧アラートはソフトウェアによってのみクリアできます。VS = 0の場合、電圧アラートは閾値以下になると自動的にクリアされます。	0x0: VS off 0x1: VS on
IS	11	電流ALRTスティッキー・ビット。IS = 1の場合、電流アラートはソフトウェアによってのみクリアできます。IS = 0の場合、電流アラートは閾値以下になると自動的にクリアされます。	0x0: IS off 0x1: IS on
Tex	8	外部温度上書き。1に設定すると、温度レジスタは更新を停止します。残量ゲージには、ホストから外部温度測定値を書き込む必要があります。0に設定すると、代わりにIC自体の測定値が使われます。nADCCfg.ThEn = 0の場合、このビットは無視されます。	0x0: Tex false 0x1: Tex true
PinConfig	7	ICHG/VCHGピン設定のリセット。ICHGピンとVCHGピンを検出して、ICHG/VCHGの抵抗に従い関連レジスタをリセットします。関連レジスタをリセットするには0x1に設定します。プロセスが完了すると自動的にクリアされます。	0x0: PinConfig off 0x1: PinConfig on
FTHRM	3	サーミスタの強制バイアス。これにより、ホストはサーミスタ・スイッチのバイアスを制御したりバッテリー取り外しを迅速に検出したりできます。サーミスタ・バイアス・スイッチを常時イネーブルするには、FTHRM = 1に設定します。標準的な10kΩサーミスタの場合は、これにより回路の電流ドレインに約200μAが追加されます。	0x0: FTHRM off 0x1: FTHRM on
Aen	2	残量ゲージ出力のアラートのイネーブル。Aen = 1の場合は、温度、電圧、またはSOCのいずれかが対応アラート・スレッシュホールド・レジスタの値を超えると、アラートがトリガされます。このビットはALRTピンの動作だけに影響します。Statusレジスタ (00h) のSmx、Smn、Tmx、Tmn、Vmx、Vmn、Imx、およびImnビットはディスエーブルされません。チャージャ割込みALRT動作は、このビットではイネーブルされません。	0x0: Aen disabled 0x1: Aen enabled
Bei	1	バッテリー装着に関するアラートのイネーブル。Bei = 1の場合に、THMピン電圧によって検出されるバッテリー装着条件がアラートをトリガします。	0x0: Bei disabled 0x1: Bei enabled
Ber	0	バッテリー取外しに関するアラートのイネーブル。Ber = 1の場合に、THMピン電圧によって検出されるバッテリー取外し条件がアラートをトリガします。	0x0: Ber disabled 0x1: Ber enabled



## MixSOC (0xD)

BIT	15	14	13	12	11	10	9	8
Field	MixSOC[15:8]							
Reset	0x3200							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	MixSOC[7:0]							
Reset	0x3200							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
MixSOC	15:0	MixCapからの未補償SOC。MixSOCレジスタには、エンブティ補償調整が実行される前の、セルの最新の計算充電状態が格納されます。MixSOCは、MixCapとFullCapNomに対応しています。	Type = percent Scalar = 0.00390625 Lsbunit = % Offset = 0.0 Signed = False MaximumScaled = 255.99609375 MinimumScaled = 0.0

## AvSOC (0xE)

BIT	15	14	13	12	11	10	9	8
Field	AvSOC[15:8]							
Reset	0x3200							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	AvSOC[7:0]							
Reset	0x3200							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
AvSOC	15:0	使用可能な、フィルタ処理前の充電状態。AvSOCレジスタには、エンプティ補償など、ModelGauge m5アルゴリズムからのすべての入力に基づく使用可能なセル充電状態の計算値が格納されます。AvSOCのパーセンテージは、AvCapとFullCapNomに対応しています。AvSOCレジスタの値はフィルタ処理前の計算値です。負荷電流や温度の急激な変動などの変化がアプリケーションに生じると、レポート値が突然大きく変化する可能性があります。	Type = percent Scalar = 0.00390625 Lsb unit = % Offset = 0.0 Signed = False MaximumScaled = 255.99609375 MinimumScaled = 0.0

### MiscCfg (0xF)

MiscCfg 制御レジスタは、デバイスのその他様々な機能をイネーブルします。

BIT	15	14	13	12	11	10	9	8
Field	FUS[3:0]				Reserved	Reserved	MixRate[4:3]	
Reset	0x3				0b0	0b0	0b00011	
Access Type	Write, Read				Write, Read	Write, Read	Write, Read	
BIT	7	6	5	4	3	2	1	0
Field	MixRate[2:0]			Reserved	–	–	SACFG[1:0]	
Reset	0b00011			0b1	–	–	0b00	
Access Type	Write, Read			Write, Read	–	–	Write, Read	

ビットフィールド	ビット	説明	デコード
FUS	15:12	フル更新スロープ。このフィールドは、充電サイクル終了近くでのFullCapRepの調整レートを設定することによって、RepSOCレジスタとFullCapRepレジスタの急激な変化を防止します。	Type = percent Scalar = 2.0 Lsbunit = % per minutes Offset = 0.0 Signed = False MaximumScaled = 32.0 MinimumScaled = 2.0
Reserved	11	予約済み。変更せずに0x0のままにしてください。	Reserved
Reserved	10	予約済み。変更せずに0x0のままにしてください。	Reserved
MixRate	9:5	ミキシング・レート。この値は、最終的なミキシング状態に達した後 (> 2.08サイクル) のサーボ・ミキシング・レートの強度を設定します。この値を0b0000に設定するとサーボ・ミキシングはディスエーブルされ、ICはいつまでも時定数ミキシングを続けます。	Type = capacity Scalar = 0.625 Lsbunit = mA (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 19.375 MinimumScaled = 0.0
Reserved	4	予約済み。変更せずに0x1のままにしてください。	Reserved

ビットフィールド	ビット	説明	デコード
SACFG	1:0	SOCアラートの設定。SOCアラートは、右に示すようにいずれかのSOCレジスタをモニタすることによって生成できます。SACFGはパワーアップ時にデフォルトで00に設定されます。	0x0: SOC Alerts are generated based on the RepSOC register. 0x1: SOC Alerts are generated based on the AvSOC register. 0x2: SOC Alerts are generated based on the MixSOC register. 0x3: SOC Alerts are generated based on the VFSOC register.

## FullCapRep (0x10)

BIT	15	14	13	12	11	10	9	8
Field	FullCapRep[15:8]							
Reset	0x05DC							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	FullCapRep[7:0]							
Reset	0x05DC							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
FullCapRep	15:0	フル容量。このレジスタはRepCapと共に変化するフル容量をレポートし、一般にGUIへのレポートに使われず。ほとんどのアプリケーションは、FullCapやFullCapNomではなく、FullCapRepだけをモニタします。新しいフル容量値は、毎回の充電サイクルの終了時にアプリケーションで計算されます。	Type = capacity Scalar = 0.5 Lsbunit = mAh (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 32767.5 MinimumScaled = 0.0

## QRTable00 (0x12)

QRTable00 から QRTable30 までのレジスタ・ロケーションには、一定のアプリケーション条件下では使用できないセル容量関連の特性評価情報が格納されます。

BIT	15	14	13	12	11	10	9	8
Field	QRTable00[15:8]							
Reset	0x3C00							
Access Type	Write, Read							

BIT	7	6	5	4	3	2	1	0
Field	QRTable00[7:0]							
Reset	0x3C00							
Access Type	Write, Read							

ビットフィールド	ビット	説明
QRTable00	15:0	QRTable00からQRTable30までのレジスタ・ロケーションには、一定のアプリケーション条件下では使用できないセル容量関連の特性評価情報が格納されます。

**RSlow (0x14)**

BIT	15	14	13	12	11	10	9	8
Field	RSlow[15:8]							
Reset	0x0290							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	RSlow[7:0]							
Reset	0x0290							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
RSlow	15:0	低速バッテリー・インピーダンス。	Type = resistance Scalar = 0.244140625 Lsbunit = mΩ Offset = 0.0 Signed = False MaximumScaled = 15.999755859375 MinimumScaled = 0.0

**Age (0x16)**

BIT	15	14	13	12	11	10	9	8
Field	Age[15:8]							

Reset	0x6400							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	Age[7:0]							
Reset	0x6400							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
Age	15:0	経年劣化状態。Ageレジスタには、アプリケーションの現在のセル容量を、そのオリジナル設計容量と比較した場合の計算パーセンテージ値が格納されます。この結果を使用することで、ホストはそのバッテリー・パックを同タイプの新品と比較した場合の劣化状態を知ることができます。レジスタ出力を示す式は、Age Register(%) = 100% × (FullCapRep Register / DesignCap Register) です。例えば、DesignCap = 2000mAhでFullCapRep = 1800mAhの場合、Age = 90% (または0x5A00) です。	Type = percent Scalar = 0.00390625 Lsbunit = % Offset = 0.0 Signed = False MaximumScaled = 255.99609375 MinimumScaled = 0.0

## Cycles (0x17)

BIT	15	14	13	12	11	10	9	8
Field	Cycles[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	Cycles[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
Cycles	15:0	サイクル数。Cyclesレジスタには、セルの充電／放電サイクルの合計回数が格納されます。結果は、フル・サイクルの比率として保存されます。例えば、Cyclesレジスタ内のフル充電／放電サイクルの結果は100%ごとにインクリメントされます。Cyclesレジスタには、部分的サイクル数または合計サイクル数が蓄積されます。例えば、バッテリーが10%の充放電を10回繰り返した場合、それは1回の100%充放電と同じです。	Type = cycles Scalar = 1.0 Lsbunit = % Offset = 0.0 Signed = False MaximumScaled = 65535.0 MinimumScaled = 0.0

## DesignCap (0x18)

BIT	15	14	13	12	11	10	9	8
Field	DesignCap[15:8]							
Reset	0x05DC							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	DesignCap[7:0]							
Reset	0x05DC							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
DesignCap	15:0	設計容量。DesignCapレジスタには、そのセルの公称容量が格納されます。この値は、測定された現在のセル容量と比較することによってセルの経年劣化状態を決定するために使われます。	Type = capacity Scalar = 0.5 Lsbunit = mAh (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 32767.5 MinimumScaled = 0.0

## AvgVCell (0x19)

BIT	15	14	13	12	11	10	9	8
Field	AvgVCell[15:8]							
Reset	0xB400							
Access Type	Write, Read							

BIT	7	6	5	4	3	2	1	0
Field	AvgVCell[7:0]							
Reset	0xB400							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
AvgVCell	15:0	平均セル電圧。AvgVCellレジスタは、VCellレジスタの指示値の平均をレポートします。平均化の時間幅は12秒から24分までの範囲で設定可能です。時間フィルタ設定の詳細については、FilterCfg.VOLTを参照してください。パワーアップ後またはシャットダウン・モード終了後の最初のVCellレジスタ指示値が、AvgVCellレジスタの開始点を設定します。なお、セル緩和イベントが検出された場合、平均化の時間幅はRelaxCfg.dtの設定によって定義される時間幅に変更されます。充電電流または放電電流が検出されると、レジスタはその通常平均化時間幅に戻ります。	Type = voltage Scalar = 78.125 Lsbunit = $\mu$ V Offset = 0.0 Signed = False MaximumScaled = 5119921.875 MinimumScaled = 0.0

## VCell (0x1A)

BIT	15	14	13	12	11	10	9	8
Field	VCell[15:8]							
Reset	0xB400							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	VCell[7:0]							
Reset	0xB400							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
VCell	15:0	セル電圧。VCellは、BATTとGNDの間で測定された電圧をレポートします。	Type = voltage Scalar = 78.125 Lsbunit = $\mu$ V Offset = 0.0 Signed = False MaximumScaled = 5119921.875 MinimumScaled = 0.0

## Temp (0x1B)

BIT	15	14	13	12	11	10	9	8
Field	Temp[15:8]							
Reset	0x1600							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	Temp[7:0]							
Reset	0x1600							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
Temp	15:0	温度。ICは、IC自体の内部ダイ温度または外部NTCサーミスタ温度を測定するように設定できます。サーミスタ測定をイネーブルするには、nADCCfg.ThEn = 1 (デフォルト) に設定します。サーミスタ変換は、THMピンとBATTピンを内部で定期的に接続することによって開始されます。THMピンの測定結果はBATTピンの電圧と比較されて、0%から100%までのレシオメトリック値に変換されます。温度測定が完了すると、アクティブ・プルアップがディスエーブルされます。これにより電流消費が減少します。ダイの温度測定をイネーブルするには、nADCCfg.ThEn = 0に設定します。	Type = temperature Scalar = 0.00390625 Lsbunit = 1°C Offset = 0.0 Signed = True MaximumScaled = 127.99609375 MinimumScaled = -128.0

## Current (0x1C)

BIT	15	14	13	12	11	10	9	8
Field	Current[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	Current[7:0]							



Reset	0x0000
Access Type	Write, Read

ビットフィールド	ビット	説明	デコード
Current	15:0	バッテリー電流。ICは、内部電流検出を通じて、あるいは $\pm 51.2\text{mV}$ の範囲で外部センス抵抗の電圧を測定することを通じて、バッテリーを流れる電流を測定するように設定できます。その結果は、2の補数値としてCurrentレジスタに保存されます。内部検出時(10m $\Omega$ に相当)に流れる電流を測定するには、nADCCfg.RsnsEn = 0 (デフォルト)に設定します。外部検出が望ましい場合は(nADCCfg.RsnsEn = 1)、チャージャ・レジスタの再スケーリングを避けるために10m $\Omega$ の抵抗を使用することを強く推奨します。	Type = current Scalar = 0.15625 Lsbunit = mA (10m $\Omega$ R <sub>SENSE</sub> ) Offset = 0.0 Signed = True MaximumScaled = 51198.4375 MinimumScaled = -51200.0

## AvgCurrent (0x1D)

BIT	15	14	13	12	11	10	9	8
Field	AvgCurrent[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	AvgCurrent[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
AvgCurrent	15:0	平均電流。AvgCurrentレジスタは、Currentレジスタの指示値の平均をレポートします。時間フィルタ設定の詳細については、FilterCfg.CURRを参照してください。	Type = current Scalar = 0.15625 Lsbunit = mA (10m $\Omega$ R <sub>SENSE</sub> ) Offset = 0.0 Signed = True MaximumScaled = 51198.4375 MinimumScaled = -51200.0

## VEmpty (0x1F)

VEmpty レジスタは、動作時のエンプティ検出に関するスレッショルドを設定します。

BIT	15	14	13	12	11	10	9	8
Field	VE[8:1]							
Reset	0b101001010							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	VE[0]	VR[6:0]						
Reset	0b101001010	0b1100001						
Access Type	Write, Read	Write, Read						

ビットフィールド	ビット	説明	デコード
VE	15:7	エンプティ電圧ターゲット。残量ゲージは、容量と、エンプティ電圧ターゲット基準のパーセンテージを表示し、最終的にVEで0%を示します。	Type = voltage Scalar = 10 Lsbunit = mV Offset = 0.0 Signed = False MaximumScaled = 5100.0 MinimumScaled = 0.0
VR	6:0	回復電圧。エンプティ検出をクリアするための電圧レベルを設定します。セル電圧が上昇してこのポイントを超えると、エンプティ電圧検出が再度イネーブルされます。この値はデフォルトで3.88Vに設定されます。ほとんどのアプリケーションでは、この値が推奨されます。	Type = voltage Scalar = 40 Lsbunit = mV Offset = 0.0 Signed = False MaximumScaled = 5080.0 MinimumScaled = 0.0

## DevName (0x21)

BIT	15	14	13	12	11	10	9	8
Field	DevName[15:8]							
Reset	0x5030							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	DevName[7:0]							
Reset	0x5030							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
DevName	15:0	デバイス名。DevNameレジスタには、デバイス・タイプとファームウェア・リビジョンに関する情報が格納されます。これにより、通信を行うICのタイプをホスト・ソフトウェアが容易に確認できます。	0x5030: MAX77972

**QRTable10 (0x22)**

QRTable00 から QRTable30 までのレジスタ・ロケーションには、一定のアプリケーション条件下では使用できないセル容量関連の特性評価情報が格納されます。

BIT	15	14	13	12	11	10	9	8
Field	QRTable00[15:8]							
Reset	0x1B80							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	QRTable00[7:0]							
Reset	0x1B80							
Access Type	Write, Read							

ビットフィールド	ビット	説明
QRTable00	15:0	QRTable00からQRTable30までのレジスタ・ロケーションには、一定のアプリケーション条件下では使用できないセル容量関連の特性評価情報が格納されます。

**FullCapNom (0x23)**

BIT	15	14	13	12	11	10	9	8
Field	FullCapNom[15:8]							
Reset	0x05DC							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	FullCapNom[7:0]							

Reset	0x05DC
Access Type	Write, Read

ビットフィールド	ビット	説明	デコード
FullCapNom	15:0	計算によるセルのフル容量。このレジスタにはセルの計算フル容量が格納されますが、温度補償とエンプティ補償は含まれていません。セル緩和イベントが検出されると、その都度新しい計算上のフル容量値が算出されます。このレジスタは、ModelGauge m5アルゴリズムのその他の出力を計算するために使われます。	Type = capacity Scalar = 0.5 Lsbunit = mAh (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 32767.5 MinimumScaled = 0.0

## FullCap (0x24)

BIT	15	14	13	12	11	10	9	8
Field	FullCap[15:8]							
Reset	0x05DC							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	FullCap[7:0]							
Reset	0x05DC							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
FullCap	15:0	このレジスタには、エンプティ補償など、ModelGauge m5アルゴリズムからのすべての入力に基づくセルの計算フル容量値が格納されます。アプリケーションの条件が変化すると（温度と負荷）、それに合わせて新しいフル容量値が継続的に計算されます。	Type = capacity Scalar = 0.5 Lsbunit = mAh (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 32767.5 MinimumScaled = 0.0

## VFRemCap (0x25)

BIT	15	14	13	12	11	10	9	8
Field	VFRemCap[15:8]							

Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	VFRemCap[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
VFRemCap	15:0	電圧残量ゲージによる残容量。VFRemCapには、補償が適用される前に電圧残量ゲージによって決定されたセルの残容量が格納されます。	Type = capacity Scalar=0.5 Lsbunit = mAh (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 32767.5 MinimumScaled = 0.0

### MixCap (0x26)

BIT	15	14	13	12	11	10	9	8
Field	MixCap[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	MixCap[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
MixCap	15:0	ミキシング後の容量。MixCapレジスタには、エンプティ補償調整が実行される前のセルの計算残容量が格納されます。	Type = capacity Scalar = 0.5 Lsbunit = mAh (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 32767.5 MinimumScaled = 0.0

## AvCap (0x27)

BIT	15	14	13	12	11	10	9	8
Field	AvCap[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	AvCap[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
AvCap	15:0	使用可能容量。AvCapレジスタとAvSOCレジスタには、エンプティ補償など、ModelGauge m5アルゴリズムからのすべての入力に基づいて計算されたバッテリーの使用可能容量とパーセンテージが格納されます。これらのレジスタの値はフィルタリングなしで提供されます。負荷電流や温度に急激な変動があると、レポート値が突然大きく変化する可能性があります。	Type = capacity Scalar = 0.5 Lsbunit=mAh (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 32767.5 MinimumScaled = 0.0

## ChargingCurrent (0x28)

BIT	15	14	13	12	11	10	9	8
Field	ChargingCurrent[15:8]							
Reset	0x2800							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	ChargingCurrent[7:0]							
Reset	0x2800							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
ChargingCurrent	15:0	充電電流。動作ステップにおける充電電流設定です。	0: 0mA 0x280 to 0x4EC0: ChargingCurrent (hex) × 0.15625mA, 50mA per step, round down. 0x41C1 to 0x7FFF: 3150mA 0x8000 to 0xFFFF: 100mA

**IChgTerm (0x29)**

BIT	15	14	13	12	11	10	9	8
Field	IChgTerm[15:8]							
Reset	0x0280							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	IChgTerm[7:0]							
Reset	0x0280							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
IChgTerm	15:0	充電終了電流スレッシュヨルド。	0x0 to 0x7F: 20mA 0x80 to 0xC80: IChgTerm × 0.015625mA 0xC80 to 0xFFFF: 500mA

**ChargingVoltage (0x2A)**

BIT	15	14	13	12	11	10	9	8
Field	ChargingVoltage[15:8]							
Reset	0xCD00							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	ChargingVoltage[7:0]							
Reset	0xCD00							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
ChargingVoltage	15:0	動作ステップにおけるバッテリーのレギュレーション電圧設定。	0x0 to 0xAEFF: 3.4V 0xAF00 to 0xB17F: 3.5V 0xB180 to 0xB3FF: 3.55V 0xB400 to 0xCAAF: ChargingVoltage (hex) × 0.078125mV, 100mV per step, round down. 0xCAB0 to 0xCCFF: 4.05V 0xCD00 to 0xE800: ChargingVoltage (hex) × 0.078125mV, 10mV per step, round down. 0xE801 to 0xFFFF: 4.64V

**QResidual (0x2E)**

BIT	15	14	13	12	11	10	9	8
Field	QResidual[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	QResidual[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
QResidual	15:0	使用不能容量。QResidualレジスタは、セル内部には存在しながらも、現在のアプリケーション条件（負荷と温度）では取り出すことのできない計算充電量をmAh単位で示します。この量がMixCapの値から減じられ、現在の条件下でユーザが使用できる容量 (AvCap) が求められます。	Type = capacity Scalar = 0.5 Lsbunit = mAh (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 32767.5 MinimumScaled = 0.0

**LearnCfg (0x2F)**

ChargingVoltage レジスタは、規定された充電電圧をレポートします。

BIT	15	14	13	12	11	10	9	8
Field	FiltEmpty	Reserved[1:0]		Reserved[2:0]			Reserved[1:0]	
Reset	0b0	0b10		0b001			0b10	



<b>Access Type</b>	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read
<b>BIT</b>	7	6	5	4	3	2	1	0
<b>Field</b>	Reserved	LearnStage[2:0]			Reserved[1:0]		MixEn	Reserved
<b>Reset</b>	0b0	0b000			0b01		0b1	0b0
<b>Access Type</b>	Write, Read	Write, Read			Write, Read		Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
FiltEmpty	15	FiltEmptyは、フィルタリングした電圧 (AvgVCell) とフィルタリングしていない電圧 (VCell) のどちらでエンベティを決定するかを選択します。	0x0: Detect empty using VCell. 0x1: Detect empty using AvgVCell.
Reserved	14:13	予約済み。変更しないでください。	Reserved
Reserved	12:10	予約済み。変更しないでください。	Reserved
Reserved	9:8	予約済み。変更しないでください。	Reserved
Reserved	7	予約済み。変更しないでください。	Reserved
LearnStage	6:4	学習段階。LearnStageの値は、電圧残量ゲージがミキシング・アルゴリズムに与える影響を制御します。LearnStageはデフォルトで0hに設定され、この場合は電圧残量ゲージが優先されます。その後はセル・サイクルが2回繰り返される過程でLearnStageが7hまで加算されて、クーロン・カウンタが優先されます。ホスト・ソフトウェアはLearnStageに7hを書き込むことで、いつでも最終段階まで状態を進めることができます。1hから6hまでの値は、書き込んでも無視されます。	0x0: Learn Stage 0 0x1: Learn Stage 1 0x2: Learn Stage 2 0x3: Learn Stage 3 0x4: Learn Stage 4 0x5: Learn Stage 5 0x6: Learn Stage 6 0x7: Learn Stage 7
Reserved	3:2	予約済み。変更しないでください。	Reserved
MixEn	1	ミキシングをイネーブル。	0x0: MixEn disabled 0x1: MixEn enabled
Reserved	0	予約済み。変更しないでください。	Reserved

## QRTable20 (0x32)

<b>BIT</b>	15	14	13	12	11	10	9	8
<b>Field</b>	QRTable20[15:8]							
<b>Reset</b>	0x0B04							
<b>Access Type</b>	Write, Read							
<b>BIT</b>	7	6	5	4	3	2	1	0

Field	QRTable20[7:0]
Reset	0x0B04
Access Type	Write, Read

ビットフィールド	ビット	説明
QRTable20	15:0	QRTable00からQRTable30までのレジスタ・ロケーションには、一定のアプリケーション条件下では使用できないセル容量関連の特性評価情報が格納されます。

### DieTemp (0x34)

BIT	15	14	13	12	11	10	9	8
Field	DieTemp[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	DieTemp[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
DieTemp	15:0	ダイ温度。DieTempレジスタは、内部ダイ温度の測定値を示します。nADCCfg.ThEn = 0の場合は、DieTempレジスタとTemperatureレジスタの両方にダイ温度の値が格納されます。	Type = temperature Scalar = 0.00390625 Lsbunit = 1°C Offset = 0.0 Signed = True MaximumScaled = 127.99609375 MinimumScaled = -128.0

### AvgTA (0x35)

BIT	15	14	13	12	11	10	9	8
Field	AvgTA[15:8]							
Reset	0x1600							
Access Type	Write, Read							

BIT	7	6	5	4	3	2	1	0
Field	AvgTA[7:0]							
Reset	0x1600							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
AvgTA	15:0	平均温度指示値。AvgTAレジスタは、Temperatureレジスタの指示値の平均をレポートします。	Type = temperature Scalar = 0.00390625 Lsbunit = 1°C Offset = 0.0 Signed = True MaximumScaled = 127.99609375 MinimumScaled = -128.0

### SOCHold (0x39)

SOCHold レジスタは、エンプティ機能が働く前のホールドの動作と、充電時の 99%ホールドのイネーブル・ビットを設定します。

BIT	15	14	13	12	11	10	9	8
Field	–	–	–	HoldEn99	EmptyVoltHold[6:3]			
Reset	–	–	–	0b1	0b0000000			
Access Type	–	–	–	Write, Read	Write, Read			

BIT	7	6	5	4	3	2	1	0
Field	EmptyVoltHold[2:0]			EmptySOCHold[4:0]				
Reset	0b0000000			0b00010				
Access Type	Write, Read			Write, Read				

ビットフィールド	ビット	説明	デコード
HoldEn99	12	充電時の99%ホールド機能のイネーブル・ビット。イネーブルすると、RepSOCは、フル充電状態と確認されるまで99%の最大値を保持します。	0x0: HoldEn99 disabled 0x1: HoldEn99 enabled
EmptyVoltHold	11:5	VEmptyに正の電圧オフセットが加えられます。VCell = VE + EmptyVoltHoldのポイントで、エンプティの検出/学習が行われます。	Type = voltage Scalar = 10 Lsbunit = mV Offset = 0.0 signed = False MaximumScaled = 1270.0 MinimumScaled = 0.0

ビットフィールド	ビット	説明	デコード
EmptySOCHold	4:0	RepSOCは、EmptyVoltHold条件が満たされるまでこの値で一定に保たれます。エンプティが検出された後は、通常どおりRepSOCの更新が継続されます。	Type = percent Scalar = 0.5 Lsbunit = % Offset = 0.0 signed = False MaximumScaled = 15.5 MinimumScaled = 0.0

### ProtStatus (0x3A)

保護ステータス・レジスタには、保護ステート・マシンのフォルト状態が格納されます。

BIT	15	14	13	12	11	10	9	8
Field	–	TooHotC	Full	TooColdC	–	–	–	–
Reset	–	0b0	0b0	0b0	–	–	–	–
Access Type	–	Write, Read	Write, Read	Write, Read	–	–	–	–

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	–	–	–	–
Reset	–	–	–	–	–	–	–	–
Access Type	–	–	–	–	–	–	–	–

ビットフィールド	ビット	説明	デコード
TooHotC	14	充電時のTooHot (過熱) 保護。	0x0: Not in TooHot state. 0x1: TooHot stop charging.
Full	13	フル充電状態が検出されたことを示します。	0x0: Not in Full state. 0x1: Full qualified.
TooColdC	12	充電時のTooCold (低温) 保護。	0x0: Not in the TooCold protection state. 0x1: TooCold stop charging.

### FStat2 (0x3C)

FStat2 レジスタは、ModelGauge アルゴリズムのステータスをモニタする読み出し専用レジスタです。このレジスタ・ロケーションには書き込みをしないでください。

BIT	15	14	13	12	11	10	9	8
Field	Reserved	–	Reserved	FDet	OCV_OutLimits	Reserved	Reserved	Reserved
Reset	0b0	–	0b1	0b0	0b1	0b0	0b0	0b0
Access Type	Write, Read	–	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	–	Reserved[1:0]		Reserved
Reset	–	–	–	–	–	0b00		0b0
Access Type	–	–	–	–	–	Write, Read		Write, Read

ビットフィールド	ビット	説明	デコード
Reserved	15	予約済み。変更しないでください。	Reserved
Reserved	13	予約済み。変更しないでください。	Reserved
FDet	12	フル充電状態が検出されるとFDETが1に設定されます。FDETは、負荷への放電が開始されるか充電が再開されるとクリアされます。	0x0: FDet not detected. 0x1: FDet detected.
OCV_OutLimits	11	バッテリー電圧がキープアウト領域外です。これは、ModelCfg.ModelID = 0x6またはnNVCfg2.enSC = 0x1のときに特殊な化学組成のバッテリーを使用する場合のみ有効です。	0x0: OCV_OutLimits not detected. 0x1: OCV_OutLimits detected.
Reserved	10	予約済み。変更しないでください。	Reserved
Reserved	9	予約済み。変更しないでください。	Reserved
Reserved	8	予約済み。変更しないでください。	Reserved
Reserved	2:1	予約済み。変更しないでください。	Reserved
Reserved	0	予約済み。変更しないでください。	Reserved

### FStat (0x3D)

FStat レジスタは、ModelGauge アルゴリズムのステータスをモニタする読出し専用レジスタです。このレジスタ・ロケーションには書込みをしないでください。

BIT	15	14	13	12	11	10	9	8
Field	–	Reserved	–	–	–	Reserved	RelDt	EDet
Reset	–	0b0	–	–	–	0b0	0b0	0b0
Access Type	–	Write, Read	–	–	–	Write, Read	Write, Read	Write, Read

BIT	7	6	5	4	3	2	1	0
Field	FQ	RelDt2	Reserved	–	Reserved	–	Reserved	DNR
Reset	0b0	0b0	0b0	–	0b0	–	0b0	0b0
Access Type	Write, Read	Write, Read	Write, Read	–	Write, Read	–	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
Reserved	14	予約済み。変更しないでください。	Reserved
Reserved	10	予約済み。変更しないでください。	Reserved
RelDt	9	緩和したセルの検出。セルが完全に緩和した状態にあることをModelGauge m5アルゴリズムが検出すると、常にこのビットが1に設定されます。このビットは、Loadスレッシュホールドより大きい電流が検出されると常に0にクリアされます。	0x0: RelDt false 0x1: RelDt true
EDet	8	エンプティ検出。セルがエンプティ・ポイントに達したことをICが検出すると、このビットが1に設定されます。このビットは、セル電圧が上昇して回復スレッシュホールドを超えるとリセットされて0になります。	0x0: EDet false. 0x1: EDet true.
FQ	7	フル充電状態を確認。すべての充電終了条件が満たされると、このビットがセットされます。充電中は、CurrentとAvgCurrentの両方がIChgTermの1.25倍未満です。	0x0: FQ false. 0x1: FQ true.
RelDt2	6	長期的な緩和。48~96分または以上の時間にわたってセルが緩和状態にあることをModelGauge m5アルゴリズムが検出すると、常にこのビットが1に設定されます。このビットは、セルが緩和状態でなくなると常に0にクリアされます。	0x0: RelDt2 false. 0x1: RelDt2 true.
Reserved	5	予約済み。変更しないでください。	Reserved
Reserved	3	予約済み。変更しないでください。	Reserved
Reserved	1	予約済み。変更しないでください。	Reserved
DNR	0	データ・ノット・レディ。セルを装着するとこのビットが1に設定され、出力レジスタが更新されるまでそのままになります。その後はICがこのビットをクリアして、残量ゲージの計算結果が最新の状態であることを示します。	0x0: DNR false. 0x1: DNR true.

### FProtStat (0x3E)

このレジスタにはステップ充電ステータスが格納されます。

BIT	15	14	13	12	11	10	9	8
Field	–	–	–	–	–	–	StepID[2:1]	
Reset	–	–	–	–	–	–	0b000	
Access Type	–	–	–	–	–	–	Write, Read	
BIT	7	6	5	4	3	2	1	0

Field	StepID[0]	–	IsDis	–	–	Tempid[2:0]
Reset	0b000	–	0b1	–	–	0b000
Access Type	Write, Read	–	Write, Read	–	–	Write, Read

ビットフィールド	ビット	説明	デコード
StepID	9:7	ステップ充電領域を示します。	0x0: Step 0. 0x1: Step 1. 0x2: Step 2. 0x3: Step 3. 0x4: Step 4.
IsDis	5	バッテリーの放電状態。	0x0: Battery is not in discharging state. 0x1: Battery is in discharging state.
Tempid	2:0	JEITA温度ゾーンのステータス。	0x4: TooCold. 0x5: Cold2. 0x6: Cold1. 0x7: Cool. 0x0: Room. 0x1: Warm. 0x2: Hot1. 0x3: Hot2/TooHot.

## Timer (0x3F)

BIT	15	14	13	12	11	10	9	8
Field	Timer[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	Timer[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
Timer	15:0	このレジスタには、残量ゲージのタイミング情報が格納されます。これは、ユーザがデバッグのために使用できます。	Type = time Scalar = 175.8 Lsbunit = ms Offset = 0.0 Signed = False MaximumScaled = 3.2Hr MinimumScaled = 0.0

## QRTTable30 (0x42)

BIT	15	14	13	12	11	10	9	8
Field	QRTTable30[15:8]							
Reset	0x0885							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	QRTTable30[7:0]							
Reset	0x0885							
Access Type	Write, Read							

ビットフィールド	ビット	説明
QRTTable30	15:0	QRTTable00からQRTTable30までのレジスタ・ロケーションには、一定のアプリケーション条件下では使用できないセル容量関連の特性評価情報が格納されます。

## dQAcc (0x45)

BIT	15	14	13	12	11	10	9	8
Field	dQAcc[15:8]							
Reset	0x00BB							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	dQAcc[7:0]							
Reset	0x00BB							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
dQAcc	15:0	このレジスタは、緩和ポイント間におけるバッテリー電荷の変化を追跡します。これは、ユーザがデバッグのために使用できます。	Type = capacity Scalar = 0.5 Lsbunit = mAh (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 32767.5 MinimumScaled = 0.0



## dPAcc (0x46)

BIT	15	14	13	12	11	10	9	8
Field	dPAcc[15:8]							
Reset	0x0320							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	dPAcc[7:0]							
Reset	0x0320							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
dPAcc	15:0	このレジスタは、緩和ポイント間におけるバッテリーの充電状態の変化を追跡します。これは、ユーザがデバッグのために使用できます。	Type = percent Scalar = 0.00390625 Lsbunit = % Offset = 0.0 Signed = False MaximumScaled = 255.99609375 MinimumScaled = 0.0

## QH (0x4D)

BIT	15	14	13	12	11	10	9	8
Field	QH[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	QH[7:0]							
Reset	0x0000							

Access Type	Write, Read
-------------	-------------

ビットフィールド	ビット	説明	デコード
QH	15:0	QHレジスタは、デバイスによって生成された未加工のクローン・カウントを表示します。このレジスタは、ミキシング・アルゴリズムへの入力として内部的に使われます。時間に伴うQHの変化のモニタリングは、デバイス動作のデバッグに役立てることができます。	Type = capacity Scalar=0.5 Lsbunit = mAh (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 32767.5 MinimumScaled = 0.0

### ICHGIN (0x51)

BIT	15	14	13	12	11	10	9	8
Field	ICHGIN[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	ICHGIN[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
ICHGIN	15:0	CHGIN電流レジスタは、アダプタからの入力電流をレポートします。	Type = current Scalar = 0.15625 Lsb unit = mA (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = True MaximumScaled = 51198.4375 MinimumScaled = -51200.0

### VSys (0x52)

BIT	15	14	13	12	11	10	9	8
Field	VSys[15:8]							
Reset	0x0000							
Access Type	Write, Read							

BIT	7	6	5	4	3	2	1	0
Field	VSys[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
VSys	15:0	SYS電圧	Type = voltage Scalar = 78.125 Lsbunit = $\mu$ V Offset = 0.0 Signed = False MaximumScaled = 5119921.875 MinimumScaled = 0.0

## OCVTable0 (0x80)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable0[15:8]							
Reset	0x9760							
Access Type	Write, Read							

BIT	7	6	5	4	3	2	1	0
Field	OCVTable0[7:0]							
Reset	0x9760							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable0	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## OCVTable1 (0x81)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable1[15:8]							
Reset	0xA510							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable1[7:0]							
Reset	0xA510							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable1	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## OCVTable2 (0x82)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable2[15:8]							
Reset	0xB100							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable2[7:0]							
Reset	0xB100							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable2	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## OCVTable3 (0x83)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable3[15:8]							
Reset	0xB600							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable3[7:0]							
Reset	0xB600							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable3	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**OCVTable4 (0x84)**

BIT	15	14	13	12	11	10	9	8
Field	OCVTable4[15:8]							
Reset	0xB7A0							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable4[7:0]							
Reset	0xB7A0							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable4	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**OCVTable5 (0x85)**

BIT	15	14	13	12	11	10	9	8
Field	OCVTable5[15:8]							
Reset	0xB900							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable5[7:0]							
Reset	0xB900							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable5	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**OCVTable6 (0x86)**

BIT	15	14	13	12	11	10	9	8
Field	OCVTable6[15:8]							
Reset	0xBA70							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable6[7:0]							
Reset	0xBA70							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable6	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**OCVTable7 (0x87)**

BIT	15	14	13	12	11	10	9	8
Field	OCVTable7[15:8]							
Reset	0xBC70							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable7[7:0]							
Reset	0xBC70							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable7	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## OCVTable8 (0x88)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable8[15:8]							
Reset	0xBDE0							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable8[7:0]							
Reset	0xBDE0							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable8	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## OCVTable9 (0x89)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable9[15:8]							
Reset	0xBFC0							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable9[7:0]							
Reset	0xBFC0							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable9	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係をj知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## OCVTable10 (0x8A)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable10[15:8]							
Reset	0xC250							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable10[7:0]							
Reset	0xC250							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable10	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係をj知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## OCVTable11 (0x8B)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable11[15:8]							
Reset	0xC510							



Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable11[7:0]							
Reset	0xC510							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable11	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## OCVTable12 (0x8C)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable12[15:8]							
Reset	0xC990							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable12[7:0]							
Reset	0xC990							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable12	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## OCVTable13 (0x8D)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable13[15:8]							
Reset	0xCEA0							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable13[7:0]							
Reset	0xCEA0							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable13	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## OCVTable14 (0x8E)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable14[15:8]							
Reset	0xD040							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable14[7:0]							
Reset	0xD040							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable14	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## OCVTable15 (0x8F)

BIT	15	14	13	12	11	10	9	8
Field	OCVTable15[15:8]							
Reset	0xD750							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	OCVTable15[7:0]							
Reset	0xD750							
Access Type	Write, Read							

ビットフィールド	ビット	説明
OCVTable15	15:0	OCVTable0~OCVTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## XTable0 (0x90)

BIT	15	14	13	12	11	10	9	8
Field	XTable0[15:8]							
Reset	0x0060							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable0[7:0]							
Reset	0x0060							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable0	15:0	XTable0~XTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

## XTable1 (0x91)

BIT	15	14	13	12	11	10	9	8
Field	XTable1[15:8]							
Reset	0x0120							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable1[7:0]							
Reset	0x0120							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable1	15:0	XTable0~XTable15には、容量と動作条件の関係をj知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable2 (0x92)**

BIT	15	14	13	12	11	10	9	8
Field	XTable2[15:8]							
Reset	0x0240							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable2[7:0]							
Reset	0x0240							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable2	15:0	XTable0~XTable15には、容量と動作条件の関係をj知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable3 (0x93)**

BIT	15	14	13	12	11	10	9	8
Field	XTable3[15:8]							
Reset	0x0D80							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable3[7:0]							
Reset	0x0D80							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable3	15:0	XTable0~XTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable4 (0x94)**

BIT	15	14	13	12	11	10	9	8
Field	XTable4[15:8]							
Reset	0x08B0							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable4[7:0]							
Reset	0x08B0							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable4	15:0	XTable0~XTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable5 (0x95)**

BIT	15	14	13	12	11	10	9	8
Field	XTable5[15:8]							
Reset	0x0590							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable5[7:0]							
Reset	0x0590							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable5	15:0	XTable0~XTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable6 (0x96)**

BIT	15	14	13	12	11	10	9	8
Field	XTable6[15:8]							
Reset	0x1200							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable6[7:0]							
Reset	0x1200							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable6	15:0	XTable0~XTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable7 (0x97)**

BIT	15	14	13	12	11	10	9	8
Field	XTable7[15:8]							
Reset	0x3210							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable7[7:0]							
Reset	0x3210							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable7	15:0	XTable0~XTable15には、容量と動作条件の関係をj知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable8 (0x98)**

BIT	15	14	13	12	11	10	9	8
Field	XTable8[15:8]							
Reset	0x0EE0							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable8[7:0]							
Reset	0x0EE0							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable8	15:0	XTable0~XTable15には、容量と動作条件の関係をj知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable9 (0x99)**

BIT	15	14	13	12	11	10	9	8
Field	XTable9[15:8]							
Reset	0x0A40							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable9[7:0]							
Reset	0x0A40							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable9	15:0	XTable0~XTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable10 (0x9A)**

BIT	15	14	13	12	11	10	9	8
Field	XTable10[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable10[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable10	15:0	XTable0~XTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable11 (0x9B)**

BIT	15	14	13	12	11	10	9	8
Field	XTable11[15:8]							
Reset	0x08E0							



Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable11[7:0]							
Reset	0x08E0							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable11	15:0	XTable0~XTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable12 (0x9C)**

BIT	15	14	13	12	11	10	9	8
Field	XTable12[15:8]							
Reset	0x0800							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable12[7:0]							
Reset	0x0800							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable12	15:0	XTable0~XTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable13 (0x9D)**

BIT	15	14	13	12	11	10	9	8
Field	XTable13[15:8]							
Reset	0x0780							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable13[7:0]							
Reset	0x0780							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable13	15:0	XTable0~XTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable14 (0x9E)**

BIT	15	14	13	12	11	10	9	8
Field	XTable14[15:8]							
Reset	0x06B0							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable14[7:0]							
Reset	0x06B0							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable14	15:0	XTable0~XTable15には、容量と動作条件の関係を知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

**XTable15 (0x9F)**

BIT	15	14	13	12	11	10	9	8
Field	XTable15[15:8]							
Reset	0x06B0							

Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	XTable15[7:0]							
Reset	0x06B0							
Access Type	Write, Read							

ビットフィールド	ビット	説明
XTable15	15:0	XTable0~XTable15には、容量と動作条件の関係をj知るためにModelGaugeアルゴリズムが使用する、セルの特性評価情報が格納されます。

### ModelCfg (0xA3)

ModelCfg レジスタは、EZアルゴリズムの基本オプションを制御します。

BIT	15	14	13	12	11	10	9	8
Field	Refresh	–	–	–	–	VChg	–	Reserved
Reset	0b0	–	–	–	–	0b1	–	0b0
Access Type	Write, Read	–	–	–	–	Write, Read	–	Write, Read
BIT	7	6	5	4	3	2	1	0
Field	ModelID[3:0]				–	–	–	–
Reset	0x0				–	–	–	–
Access Type	Write, Read				–	–	–	–

ビットフィールド	ビット	説明	デコード
Refresh	15	Refreshを1に設定して、モデルの再ロード・コマンドを発行します。EZ設定がロードされると自動的に0にクリアされます。	0x0: Refresh off. 0x1: Refresh on.
VChg	10	ModelGauge EZ設定の充電終了電圧オプション。	0x0: Charge termination voltage is 4.2V. 0x1: Charge termination voltage is higher than 4.25V (4.3V to 4.4V).
Reserved	8	予約済み。変更しないでください。	Reserved
ModelID	7:4	右のいずれかのリチウム・モデルを1つ選択します。ほとんどのバッテリーではModelID = 0を使用します。	0: Used for most lithium cobalt-oxide variants (a large majority of lithium in the marketplace). Supported by EZ without characterization. 2: Used for lithium NCR or NCA cells such as Panasonic. Custom characterization is recommended in this case. 6: Used for lithium iron-phosphate (LiFePO4). Custom characterization is recommended in this case. Other: Reserved. Do not write.

## MaxPeakPower (0xA4)

BIT	15	14	13	12	11	10	9	8
Field	MaxPeakPower[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	MaxPeakPower[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
MaxPeakPower	15:0	<p>残量ゲージは、バッテリー・パックの最大瞬間ピーク出力電力を計算して返します。これは、外部抵抗と必要最小システム電圧があれば最大で10ms使用できます。</p> <p>MaxPeakPower値は負になるものとされており、毎秒1回以上更新する必要があります。MaxPeakPowerは、リセットまたはパワーアップ時に最新のMaxPeakPower値に初期化されます。残量ゲージの内部設定は、このパラメータの最大値を設定できるようなものとする必要があります、そのためには、セルの放電電流を4Cレートに制限したり、MOSFETなどの電力経路内デバイスの安全動作領域仕様を考慮したりといった、様々なシステム上の制約を考慮することが求められます。これらのパラメータはユーザ定義とすることを推奨します。</p> <p>MaxPeakPower = MPPCurrent × AvgVCell。</p>	<p>Type = power Scalar = 0.8 Lsbunit = mW Offset = 0.0 signed = false MaximumScaled = 52428.0 MinimumScaled = 0.0</p>

## SusPeakPower (0xA5)

BIT	15	14	13	12	11	10	9	8
-----	----	----	----	----	----	----	---	---

Field	SusPeakPower[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	SusPeakPower[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
SusPeakPower	15:0	<p>残量ゲージは、バッテリー・パックの持続ピーク出力電力を計算して返します。これは、外部抵抗と電圧レギュレータの必要最小電圧があれば、最大で10s使用できます。SusPeakPower値は負になるものとされており、毎秒1回以上更新する必要があります。SusPeakPowerは、リセットまたはパワーアップ時に最新のSusPeakPower値に初期化されます。残量ゲージの内部設定は、このパラメータの最大値を設定できるようなものとする必要があります。そのためには、セルの放電電流を2Cレートに制限したり、MOSFETなどの電力経路内デバイスの安全動作領域仕様を考慮したりといった、様々なシステム上の制約を考慮することが求められます。これらのパラメータはユーザ定義とすることを推奨します。</p> <p>SusPeakPower = SPPCurrent × AvgVCell。</p>	<p>Type = power            Scalar = 0.8            Lsbunit = mW            Offset = 0.0            signed = false            MaximumScaled = 52428.0            MinimumScaled = 0.0</p>

## PackResistance (0xA6)

BIT	15	14	13	12	11	10	9	8
Field	PackResistance[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	PackResistance[7:0]							

Reset	0x0000
Access Type	Write, Read

ビットフィールド	ビット	説明	デコード
PackResistance	15:0	PackResistanceレジスタは、セルの相互接続、センス抵抗、FET、ヒューズ、コネクタ、およびセルとバッテリー・パックの出力間におけるその他のインピーダンスによる抵抗を考慮するために、セル以外のパック抵抗の合計値を設定します。セルの内部抵抗は含めないでください。PackResistanceは、パワーアップ時にnPackResistanceからデフォルト値に初期化されます。	Type = resistance Scalar = 0.244140625 Lsbunit = mΩ Offset = 0.0 Signed = False MaximumScaled = 15.999755859375 MinimumScaled = 0.0

## SysResistance (0xA7)

BIT	15	14	13	12	11	10	9	8
Field	SysResistance[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	SysResistance[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
SysResistance	15:0	SysResistanceレジスタは、電源/グランド・メタルの抵抗、センス抵抗、FET、およびシステム・メインボード上のその他の寄生抵抗による抵抗を考慮するために、残量ゲージ内に合計抵抗値を設定します。SysResistanceはデフォルト値の0mΩに初期化されます。システム設計者は、実際のシステムの値を使ってこのデフォルト値を上書きする必要があります。これにより、SysResistanceの値が様々な異なる複数のシステムに、1つのパックを使用することが可能になります。	Type=resistance Scalar=0.244140625 Lsbunit=mΩ Offset=0.0 Signed=False MaximumScaled=15.999755859375 MinimumScaled=0.0

## MinSysVoltage (0xA8)

BIT	15	14	13	12	11	10	9	8
Field	MinSysVoltage[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	MinSysVoltage[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
MinSysVoltage	15:0	MinSysVoltageレジスタは、必要最小システム電圧をmV単位で残量ゲージ内に設定します。システム・レギュレータは、その入力電圧がこのレベルになっても正常に動作します。MinSysVoltageは、パワーアップ時にnDesignVoltageの上位バイトからデフォルト値に初期化されます。システム設計者は、通常動作中に直接MinSysVoltageに書き込みをして、デフォルト値を変更することができます。これにより、MinSysVoltageの値が様々に異なる複数のシステムに、1つのパックを使用することが可能になります。エンプティ・ポイントより上または下でMinSysVoltageに書き込みをしても、エンプティ・ポイントは変わりません。ただし、VCellがMinSysVoltage未満の場合、MPPCurrent、SPPCurrent、MaxPeakPower、およびSusPeakPowerの計算は0x0000をレポートします。本来の性能を確実に引き出すには、システムがその要求に応じてMinSysVoltageを正常に更新する必要があります。	Type = voltage Scalar = 78.125 Lsbunit = $\mu$ V Offset = 0.0 Signed = False MaximumScaled = 5119921.875 MinimumScaled = 0.0.

## MPPCurrent (0xA9)

BIT	15	14	13	12	11	10	9	8
Field	MPPCurrent[15:8]							
Reset	0x0000							
Access Type	Write, Read							

BIT	7	6	5	4	3	2	1	0
Field	MPPCurrent[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
MPPCurrent	15:0	残量ゲージは、バッテリー・バックの最大瞬間ピーク電流を、標準電流レジスタ・フォーマットで計算して返します。これは、外部抵抗と電圧レギュレータの必要最小電圧があれば、最大で10ms使用できます。MPPCurrent値は負になるものとされており、毎秒1回以上更新する必要があります。MPPCurrentは、リセットまたはパワーアップ時に最新のMPPCurrent値に初期化されます。 MPPCurrent = (AvgVCell - MinSySVoltage) / [(PackResistance + SysResistance) × Rgain1]。	Type = current Scalar = 0.15625 Lsbunit = mA (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = True MaximumScaled = 51198.4375 MinimumScaled = -51200.0

## SPPCurrent (0xAA)

BIT	15	14	13	12	11	10	9	8
Field	SPPCurrent[15:8]							
Reset	0x0000							
Access Type	Write, Read							

BIT	7	6	5	4	3	2	1	0
Field	SPPCurrent[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
SPPCurrent	15:0	残量ゲージは、バッテリー・バックの持続ピーク電流を、標準電流レジスタ・フォーマットで計算して返します。これは、外部抵抗と必要最小システム電圧があれば、最大で10s使用できます。SPPCurrent値は負になるものとされており、毎秒1回以上更新する必要があります。SPPCurrentは、リセットまたはパワーアップ時に最新のSPPCurrent値に初期化されます。 SPPCurrent = (AvgVCell - MinSySVoltage) / (RSlow × Rgain2)。	Type = current Scalar = 0.15625 Lsbunit = mA (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = True MaximumScaled = 51198.4375 MinimumScaled = -51200.0



## Config2 (0xAB)

BIT	15	14	13	12	11	10	9	8
Field	LDMdl	–	–	DPEn	–	–	–	–
Reset	0b0	–	–	0b0	–	–	–	–
Access Type	Write, Read	–	–	Write, Read	–	–	–	–

BIT	7	6	5	4	3	2	1	0
Field	dSOCEn	TAIrtEn	–	–	Reserved[1:0]		–	–
Reset	0b0	0b0	–	–	0b00		–	–
Access Type	Write, Read	Write, Read	–	–	Write, Read		–	–

ビットフィールド	ビット	説明	デコード
LDMdl	15	ホストは、新たにロードしたモデルのファームウェアによる処理を開始して終わらせるために、このビットを1に設定します。ファームウェアは、モデルのローディングが完了したことを示すためにこのビットをゼロにクリアします。	0x0: LDMdl False. 0x1: LDMdl True.
DPEn	12	ダイナミック・パワーをイネーブル。	0x0: DPEn disabled. 0x1: DPEn enabled.
dSOCEn	7	SOC変更アラートをイネーブル。Status.dSOCiビット機能のアラート出力をイネーブルするには、このビットを1に設定します。Status.dSOCiビットのアラート出力をディスエーブルするには、このビットに0を書き込みます。	0x0: dSOCEn disabled. 0x1: dSOCEn enabled.
TAIrtEn	6	温度アラートをイネーブル。温度ベースのアラートをイネーブルするには、このビットを1に設定します。温度アラートをディスエーブルするには、このビットに0を書き込みます。	0x0: TAIrtEn disabled. 0x1: TAIrtEn enabled.
Reserved	3:2	予約済み。変更しないでください。	Reserved

## IAIrtTh (0xAC)

アラートを生成する上限値と下限値を設定します。Current レジスタの値がこれらの値を超えるとアラートが生成されます。

BIT	15	14	13	12	11	10	9	8
Field	IMAX[7:0]							
Reset	0x7F							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	IMIN[7:0]							
Reset	0x80							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
IMAX	15:8	最大電流スレッシュホールド。最大電流指示値。電流レジスタの指示値がこの値を超えると、アラートが生成されます。割込みスレッシュホールドは、Current レジスタの全動作範囲にわたり $0.4\text{mV}/R_{\text{SENSE}}$ (外部センス抵抗使用時) または $40\text{mA}$ (内部FET電流検出使用時) の分解能で選択できます。	Type = current Scalar = 40 Lsbunit = mA ( $10\text{m}\Omega R_{\text{SENSE}}$ ) Offset = 0.0 Signed = True MaximumScaled = 50.8 MinimumScaled = -51.2
IMIN	7:0	最小電流閾値。最小電流指示値。電流レジスタの指示値がこの値未満に低下すると、アラートが生成されます。割込みスレッシュホールドは、Current レジスタの全動作範囲にわたり $0.4\text{mV}/R_{\text{SENSE}}$ (外部センス抵抗使用時) または $40\text{mA}$ (内部FET電流検出使用時) の分解能で選択できます。	Type = current Scalar = 40 Lsbunit = mA ( $10\text{m}\Omega R_{\text{SENSE}}$ ) Offset = 0.0 Signed = True MaximumScaled = 50.8 MinimumScaled = -51.2

## Status2 (0xB0)

Status2 レジスタには、休止モードのステータスが格納されます。

BIT	15	14	13	12	11	10	9	8
Field	-	-	-	DPRReady	-	-	-	-
Reset	-	-	-	0b0	-	-	-	-
Access Type	-	-	-	Write, Read	-	-	-	-

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	–	–	–	Hib	Reserved
Reset	–	–	–	–	–	–	0b0	0b0
Access Type	–	–	–	–	–	–	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
DPRReady	12	DPRReady = 1の場合、ダイナミック・パワー出力レジスタにはファームウェアによって必要なデータが書き込まれ、ホストがいつでも読み出せる状態になります。	0x0: DPRReady not detected. 0x1: DPRReady detected.
Hib	1	休止ステータス。	0x0: Hib not detected 0x1: Hib detected
Reserved	0	予約済み。変更しないでください。	Reserved

## Power (0xB1)

BIT	15	14	13	12	11	10	9	8
Field	Power[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	Power[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
Power	15:0	CurrentレジスタとVCellレジスタから瞬時電力を計算します。	Type = power Scalar = 0.2 Lsbunit = mW (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 13107.0 MinimumScaled = 0.0.

## AvgPower (0xB3)

BIT	15	14	13	12	11	10	9	8

Field	AvgPower[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	AvgPower[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
AvgPower	15:0	AvgCurrentレジスタとAvgVCellレジスタから平均電力を計算します。	Type = power Scalar = 0.2 Lsbunit = mW (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 13107.0 MinimumScaled = 0.0.

## CGTempCo (0xB8)

BIT	15	14	13	12	11	10	9	8
Field	Reserved[15:8]							
Reset	0x0025							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	Reserved[7:0]							
Reset	0x0025							
Access Type	Write, Read							

ビットフィールド	ビット	説明
Reserved	15:0	バッテリー電流測定時の温度係数。

## FOTPStat (0xBB)

BIT	15	14	13	12	11	10	9	8
Field	PatchID[3:0]				-	-	-	PinDraft
Reset	0x4				-	-	-	0b1
Access Type	Write, Read				-	-	-	Write, Read
BIT	7	6	5	4	3	2	1	0
Field	Reserved	-	-	-	-	-	-	-
Reset	0b0	-	-	-	-	-	-	-
Access Type	Write, Read	-	-	-	-	-	-	-

ビットフィールド	ビット	説明	デコード
PatchID	15:12	ファームウェア・パッチID。	
PinDraft	8	ICHG/VCHGピン変換インジケータ。	0x0: ICHG/VCHG pin conversion is on going. 0x1: ICHG/VCHG pin is fully filtered and all related registers are updated according to ICHG/VCHG table.
Reserved	7	予約済み。変更しないでください。	Reserved

## TimerH (0xBE)

BIT	15	14	13	12	11	10	9	8
Field	TimerH[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	TimerH[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明
TimerH	15:0	このレジスタは、ICがセルの使用年数を追跡できるようにします。LSBIは3.2時間で、レジスタのフルスケール範囲は最大23.94年です。

**PinID (0xCC)**

上位バイトは ICHG ピンの選択 ID を示し、下位バイトは VCHG ピンの選択 ID を示します。

BIT	15	14	13	12	11	10	9	8
Field	iid[7:0]							
Reset	0x00							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	vid[7:0]							
Reset	0x00							
Access Type	Write, Read							

ビットフィールド	ビット	説明
iid	15:8	ICHGピン選択ID。
vid	7:0	VCHGピン選択ID。

**nChgConfig0 (0xD0)**

このレジスタには、充電ステータスと構成設定が格納されます。

BIT	15	14	13	12	11	10	9	8
Field	PQEN	LSEL	Reserved[1:0]		RECYCLE_EN	FCHGTIME[2:0]		
Reset	0b1	0b0	0b00		0b1	0b100		
Access Type	Write, Read	Write, Read	Write, Read		Write, Read	Write, Read		
BIT	7	6	5	4	3	2	1	0
Field	–	DISIBS	–	WDTEN	MODE[3:0]			

Reset	-	0b0	-	0b0	0x5
Access Type	-	Write, Read	-	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
PQEN	15	ロー・バッテリーの事前評価モードをイネーブル。	0x0: PQEN disabled. 0x1: PQEN enabled.
LSEL	14	インダクタの選択。	0x0: 0.47μH 0x1: 2.0μH
Reserved	13:12	予約済み。変更しないでください。	Reserved
RECYCLE_EN	11	BATからSYSの過電流イベントまたはDISIBSイベントのリサイクル・オプション。変更しないでください。	Reserved
FCHGTIME	10:8	急速充電タイマー設定。急速充電タイマーは、トリクル充電が終了してCC急速充電が開始されるときに起動します。	0x0: Disabled 0x1: 3hr 0x2: 4hr 0x3: 5hr 0x4: 6hr 0x5: 7hr 0x6: 8hr 0x7: 10hr
DISIBS	6	SYSの電源サイクルのためのBATTとSYS間にあるFETのディスエーブル制御。自動的に0にクリアされます。	0x0: BATT to SYS FET is controlled by the power path state machine. 0x1: SYS hard reset. QBAT FET is forced off, and SYS is discharged for 150ms.
WDTEN	4	ウォッチドッグ・タイマーをイネーブル。	0x0: WDTEN disabled. 0x1: WDTEN enabled.
MODE	3:0	Smart Power Selectorの設定。	0x0, 0x1: Battery Only. Buck is off. 0x4: Charger disabled. Buck is on to supply SYS. 0x5: Charger is controlled by step/JEITA charging algorithm. 0x8, 0x9: Reverse Boost to BYP. 0xA, 0xB: OTG to CHGIN. 0x2, 0x3, 0x6, 0x7, 0xC, 0xD, 0xE, 0xF: N/A. No change.

## nChgConfig1 (0xD1)

BIT	15	14	13	12	11	10	9	8
Field	-	MINVSYS[2:0]			B2SOVRC[3:0]			
Reset	-	0b101			0xE			
Access Type	-	Write, Read			Write, Read			
BIT	7	6	5	4	3	2	1	0
Field	OTG_ILIM[1:0]		-	-	-	-	-	-
Reset	0b11		-	-	-	-	-	-
Access Type	Write, Read		-	-	-	-	-	-

ビットフィールド	ビット	説明	デコード
MINVSYS	14:12	最小システム・レギュレーション電圧。	0x0: 3.0V 0x1: 3.1V 0x2: 3.2V 0x3: 3.3V 0x4: 3.4V 0x5: 3.5V 0x6: 3.6V 0x7: 3.7V  Settings below 3.4V ends trickle charge at V <sub>BATT</sub> 2.7V. Settings above 3.4V ends trickle charge at V <sub>BATT</sub> 3.1V.
B2SOVRC	11:8	BATTとSYS間の放電過電流スレッシュホールド。	0x0: Disabled 0x1: 3.0A 0x2: 3.5A 0x3: 4.0A 0x4: 4.2A 0x5: 4.4A 0x6: 4.5A 0x7: 4.6A 0x8: 4.8A 0x9: 5.0A 0xa: 5.2A 0xb: 5.4A 0xc: 5.6A 0xd: 5.8A 0xe: 6.0A 0xf: 6.2A
OTG_ILIM	7:6	CHGIN出力電流制限。	0x0: 0.5A 0x1: 0.9A 0x2: 1.2A 0x3: 1.5A

## nChgConfig2 (0xD2)

BIT	15	14	13	12	11	10	9	8	
Field	WD_QBATOFF	REGTEMP[3:0]				FSW[1:0]		FSHIP_MODE	
Reset	0b0	0x9				0b10		0b0	
Access Type	Write, Read	Write, Read				Write, Read		Write, Read	
BIT	7	6	5	4	3	2	1	0	
Field	B2SOVRC_DTC	SLOWLX[1:0]		DIS_AICL	–	–	WDTCLR[1:0]		
Reset	0b0	0b00		0b0	–	–	0b00		
Access Type	Write, Read	Write, Read		Write, Read	–	–	Write, Read		

ビットフィールド	ビット	説明	デコード
WD_QBATOFF	15	ウォッチドッグ条件下でのQBAT FET制御。	0x0: When watchdog timer expires, turn off only the charger. 0x1: When watchdog timer expires, turn off buck, charger, QBAT switch and cycle SYS power for 150ms.



ビットフィールド	ビット	説明	デコード
REGTEMP	14:11	ジャンクション温度のサーマル・レギュレーション。 ジャンクション温度がREGTEMPの設定点より高い場合は、チャージャの目標電流制限値がフォールドバックを開始して、TREGビットがセットされます。	0x0: 85°C 0x1: 90°C 0x2: 95°C 0x3: 100°C 0x4: 105°C 0x5: 110°C 0x6: 115°C 0x7: 120°C 0x8: 125°C 0x9: 130°C
FSW	10:9	スイッチング周波数オプション。	0x0: 3MHz 0x1: 2MHz 0x2: 1.5MHz 0x3: Reserved
FSHIP_MODE	8	工場出荷モード。	0x0: No factory ship mode. 0x1: Send MAX77972 in factory ship mode in up to 175.8ms.
B2SOVRC_DTC	7	BATとSYS間における過電流保護のデバウンス時間。	0x0: 6ms (minimum) 0x1: 100ms (minimum)
SLOWLX	6:5	LXスロープ制御オプション。	0x0: Fastest LX slope without control. 0x1: Slower LX slope. 0x2: Further slower LX slope. 0x3: Slowest LX slope.
DIS_AICL	4	AICLをディスエーブル。	0x0: AICL loop is not disabled. 0x1: AICL loop is disabled.
WDTCLR	1:0	ウォッチドッグ・タイマーをクリア。0x1を書き込むと、ウォッチドッグ・タイマーをイネーブルするとウォッチドッグ・タイマーがクリアされます。ウォッチドッグ・タイマーは80s以内で定期的クリアする必要があります。	0x0, 0x2, or 0x3: The watchdog timer is not cleared. 0x1: The watchdog timer is cleared.

## nChgConfig3 (0xD3)

BIT	15	14	13	12	11	10	9	8
Field	–	VBYPSET[6:0]						
Reset	–	0b0000001						
Access Type	–	Write, Read						
BIT	7	6	5	4	3	2	1	0
Field	Reserved	CHGIN_ILIM[6:0]						
Reset	0b0	0b0010011						
Access Type	Write, Read	Write, Read						

ビットフィールド	ビット	説明	デコード
VBYPSET	14:8	リバース・ブースト・モード時のVBYPターゲット出力電圧。	0: 5.0V 1: 5.1V 2: 5.2V 3: 5.3V 4: 5.4V 0x5 to 0x3f: 5.5V
Reserved	7	予約済み。変更せずに0x0のままにしてください。	Reserved
CHGIN_ILIM	6:0	CHGIN入力電流制限。100mAから3.2Aまで、25mAステップの7ビット調整です。最初の4つのコードはすべて100mAです。	0x0 to 0x3: 100mA 0x4 to 0x7F: (CHGIN_ILIM + 1) × 25mA

## nChgConfig4 (0xD4)

BIT	15	14	13	12	11	10	9	8
Field	CHGIN_INLIM_Gate	SDPMaxCurr[1:0]		CDPMaxCurr	DCDCpl	DCPDet3A	–	CHGDETEN
Reset	0b0	0b00		0b0	0b1	0b0	–	0b1
Access Type	Write, Read	Write, Read		Write, Read	Write, Read	Write, Read	–	Write, Read

BIT	7	6	5	4	3	2	1	0
Field	NO_AUTOISET	DATAMUX	Reserved	VCHGIN_REG[1:0]		INLIM_CLK[1:0]		DISKIP
Reset	0b0	0b0	0b1	0b00		0b10		0b0
Access Type	Write, Read	Write, Read	Write, Read	Write, Read		Write, Read		Write, Read

ビットフィールド	ビット	説明	デコード
CHGIN_INLIM_Gate	15	CHGIN_INLIM制御オプション。	0x0: No gating of CHGIN_INLIM setting by BC1.2 FSM. 0x1: Gate changes in CHGIN_ILIM until BC1.2 FSM is completed.
SDPMaxCurr	14:13	SDP非標準Type-Cケーブル制御。CHGIN_INLIM_Gate = 0x1とする必要があります。	0x0: No modification of CHGIN_INLIM. 0x1: CHGIN_INLIM = 500mA (0x0F). 0x2: CHGIN_INLIM = 1A (0x1E). 0x3: CHGIN_INLIM = 1.5A (0x2D).
CDPMaxCurr	12	CDP非標準Type-C制御。CHGIN_INLIM_Gate = 0x1とする必要があります。	0x0: No modification of CHGIN_INLIM. 0x1: CHGIN_INLIM = 1.5A (0x2D).
DCDCpl	11	データ・コンタクト検出タイムアウト。	0x0: 2s 0x1: 900ms
DCPDet3A	10	3A DCP検出。	0x0: DCPDet3A disabled. 0x1: DCPDet3A enabled.
CHGDETEN	8	1に設定すると、BC1.2がイネーブルされます。	0x0: BC1.2 does not run. 0x1: BC1.2 runs automatically when CHGIN is valid.
NO_AUTOISET	7	USBC自動入力電流制限設定をディスエーブル。	0x0: The charger input current limit is set by the USBC register (USB_INLIM). 0x1: The charger input current limit is set by the charger register (CHGIN_INLIM).

ビットフィールド	ビット	説明	デコード
DATAMUX	6	DATAMUXピンのプッシュボタン・リセットをイネーブルするには0に設定し、DATAMUXピンのデータ・マルチプレクサ機能をイネーブルするには1に設定します。	0x0: Push the button reset, and factory ship mode is on, DATAMUX is off. 0x1: DATAMUX on, push button reset off.
Reserved	5	予約済み。変更しないでください。	Reserved
VCHGIN_REG	4:3	AICLループのCHGIN電圧スレッシュホールド。CHGINからGNDまでの最小ターンオン・スレッシュホールド (VCHGIN_UVLO) も、この調整で変化します。	0x0: VCHGIN_REG = 4.5V and VCHGIN_UVLO = 4.7V. 0x1: VCHGIN_REG = 4.6V and VCHGIN_UVLO = 4.8V. 0x2: VCHGIN_REG = 4.7V and VCHGIN_UVLO = 4.9V. 0x3: VCHGIN_REG = 4.85V and VCHGIN_UVLO = 5.05V.
INLIM_CLK	2:1	入力電流制限のソフトスタート・クロック。	0x0: 8μs 0x1: 256μs 0x2: 1024μs 0x3: 40 6μs
DISKIP	0	チャージャ・スキップ・モードをディスエーブル。	0x0: Auto skip mode. 0x1: Disable skip mode.

## nChgConfig5 (0xD5)

BIT	15	14	13	12	11	10	9	8
Field	-	-	-	-	-	-	-	-
Reset	-	-	-	-	-	-	-	-
Access Type	-	-	-	-	-	-	-	-

BIT	7	6	5	4	3	2	1	0
Field	-	-	-	-	RestartChg	DeepShip	ChgEnable	CCDetEn
Reset	-	-	-	-	0b0	0b0	0b1	0b0
Access Type	-	-	-	-	Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
RestartChg	3	ステップ0からステップ充電を再開。	0x0: No step charging restart. 0x1: Restart step charging from step 0 within 176ms. Auto clear to 0.
DeepShip	2	DeepShip (ディープ出荷) モード。	0x0: No DeepShip mode. 0x1: Enter DeepShip mode within 176ms.
ChgEnable	1	176ms以内にチャージャを停止。	0x0: Disable charger (effective within 176ms). 0x1: Enable charger (effective within 176ms). JEITA and step-charging algorithm controls charger.
CCDetEn	0	CCピン検出イネーブル	0x0: CCDetEn disabled 0x1: CCDetEn enabled

## ChgDetails00 (0xD6)

BIT	15	14	13	12	11	10	9	8
Field	AICL_OK	CHGIN_OK	–	CHG_OK	BAT_OK	Reserved	–	BYP_OK
Reset	0b0	0b0	–	0b0	0b0	0b0	–	0b0
Access Type	Write, Read	Write, Read	–	Write, Read	Write, Read	Write, Read	–	Write, Read

BIT	7	6	5	4	3	2	1	0
Field	–	CHGIN_DTLS[1:0]		–	–	–	–	CHGEN
Reset	–	0b00		–	–	–	–	0b0
Access Type	–	Write, Read		–	–	–	–	Write, Read

ビットフィールド	ビット	説明	デコード
AICL_OK	15	AICLループ・ステータス・インジケータ。	0x0: AICL mode. 0x1: Not in AICL mode.
CHGIN_OK	14	CHGIN入カステータス・インジケータ。	0x0: CHGIN voltage is invalid. 0x1: CHGIN voltage is valid.
CHG_OK	12	チャージャ・ステータス・インジケータ。	0x0: Charger is suspended : 1. CHGEN pin low; 2. Charger time out; 3. Thermal shutdown; 4. Watchdog timer expires. 0x1: Charger is charging or charger is turned off. charger can be turned off with conditions: 1. nChgConfig5.ChgEnable bit is set to 0; 2. Battery is full; 3. TooHot/TooCold charger suspension.
BAT_OK	11	バッテリー・ステータス・インジケータ。	0x0: BAT_DTLS is not 0x3, 0x4, 0x7. 0x1: BAT_DTLS is 0x3, 0x4 or 0x7.
Reserved	10	予約済み。変更しないでください。	Reserved
BYP_OK	8	バイパス・ステータス・インジケータ。	0x0: BYP_DTLS is not 0x0. 0x1: BYP_DTLS is 0x0.
CHGIN_DTLS	6:5	チャージャ入カステータス。	0x0: VCHGIN is invalid.VCHGIN rising: VCHGIN < VCHGIN_UVLO. VCHGIN falling: VCHGIN < VCHGIN_REG (AICL). 0x1: VCHGIN is invalid.VCHGIN < VSYS + 0.2V and VCHGIN > VCHGIN_UVLO. 0x2: VCHGIN is invalid.VCHGIN > VCHGIN_OVLO. 0x3: VCHGIN is valid.VCHGIN > VCHGIN_UVLO and VCHGIN > VSYS + 0.2V and VCHGIN < VCHGIN_OVLO.
CHGEN	0	ChgEnピン・ステータス。	0x0: ChgEn pin low. 0x1: ChgEn pin high.

## ChgDetails01 (0xD7)

BIT	15	14	13	12	11	10	9	8
Field	TREG	BAT_DTLS[2:0]			CHG_DTLS[3:0]			
Reset	0b0	0b000			0x0			

Access Type	Write, Read	Write, Read			Write, Read			
BIT	7	6	5	4	3	2	1	0
Field	BAT_dis_OC	-	-	-	BYP_DTLS[3:0]			
Reset	0b0	-	-	-	0x0			
Access Type	Write, Read	-	-	-	Write, Read			

ビットフィールド	ビット	説明	デコード
TREG	15	温度レギュレーション・ステータス。	0x0: The junction temperature is less than the threshold set by nChgConfig2.REGTEMP and the full charge current limit are available. 0x1: The junction temperature is greater than the threshold set by nChgConfig2.REGTEMP and the charge current limit may be folded back to reduce power dissipation.
BAT_DTLS	14:12	バッテリーの詳細。	0x0: CHGEN pin is pulled low. 0x1: $V_{BATT} < V_{TRICKLE}$ . This condition is also reported in the CHG_DTLS as 0x0. 0x2: The battery is taking longer than expected to charge. This could be due to high system currents, an old battery, a damaged battery or something else. Charging has been suspended, and the charger is in its timer fault mode. This condition is also reported in the CHG_DTLS as 0x06. 0x3: The battery is okay, and its voltage is greater than the minimum system voltage, QBAT FET is on, and $V_{SYS}$ is approximately equal to $V_{BATT}$ . 0x4: The battery is okay, but its voltage is low: $V_{TRICKLE} < V_{BATT} < V_{SYSMIN}$ . QBAT is operating like an LDO to regulate $V_{SYS}$ to nChgConfig1.MINVSYS. 0x5: The battery voltage has been greater than the battery overvoltage flag threshold (ChargingVoltage + 200mV) for the last 30ms. Note that this flag is only generated when there is a valid CHGIN input. 0x7: Battery only.
CHG_DTLS	11:8	チャージャの詳細。	0x0: Charger is in dead-battery prequalification or low-battery prequalification mode. $V_{BATT} < V_{TRICKLE}$ and $T_J < T_{SHDN}$ . 0x1: The charger is in fast-charge constant current mode. $V_{TRICKLE} < V_{BATT} < V_{BATTREG}$ and $T_J < T_{SHDN}$ . 0x2: The charger is in fast-charge constant voltage mode. $V_{BATT} = \text{ChargingVoltage}$ and $T_J < T_{SHDN}$ . 0x6: Charger timer fault. 0x7: CHGEN pin is low. 0x8: The charger is off, the charger input is invalid and/or the charger is disabled. 0x9: The charger is in reverse boost mode and supplies power from the battery to the BYP pin. 0xA: Charger under die overtemperature protection. $T_J > T_{SHDN}$ . 0xB: The charger is off because the watchdog timer expired. 0xF: The charger is in OTG mode and supplies power from the battery to CHGIN. Other: Reserved.
BAT_dis_OC	7	バッテリー過充電保護 (放電電流 > 6A、デフォルト)。APが0を書き込んでクリアするまで1のままにしてください。	0x0: Battery over-discharge not detected. 0x1: Battery over-discharge detected. Write 0 to BAT_dis_OC to clear.

ビットフィールド	ビット	説明	デコード
BYP_DTLS	3:0	BYPとリバース・ブーストの詳細。	<p>0: The BYP node is okay.</p> <p>1: The BYP to CHGIN switch (OTG switch) current limit was reached within the last 37.5ms. The current limit is set by nChgConfig1.OTG_ILIM. Valid only in OTG mode (nChgConfig0.MODE = 0xA or 0xB). Write BYP_DTLS[1] to 0 to clear the fault.</p> <p>2: The BYP reverse boost converter overcurrent and condition persists for 30ms.</p> <p>4: The BYP buck converter has a negative overcurrent.</p> <p>8: VBYP reached the VBYPSET target in reverse boost mode.</p> <p>Other: Reserved.</p>

## UsbDetails (0xD8)

BIT	15	14	13	12	11	10	9	8
Field	-	CHGTYP[1:0]		PRCHGTYP[2:0]		CC_CURR[1:0]		
Reset	-	0b00		0b000		0b00		
Access Type	-	Write, Read		Write, Read		Write, Read		
BIT	7	6	5	4	3	2	1	0
Field	-	USB_INLIM[6:0]						
Reset	-	0b0000000						
Access Type	-	Write, Read						

ビットフィールド	ビット	説明	デコード
CHGTYP	14:13	BC1.2標準アダプタ検出をリードバック。	<p>0x0: No adaptor found.</p> <p>0x1: SDP (500mA input current).</p> <p>0x2: CDP (1.5A input current).</p> <p>0x3: DCP (1.5A input current).</p>
PRCHGTYP	12:10	固有アダプタ・タイプ検出をリードバック。	<p>0x0: No proprietary charger.</p> <p>0x1: Samsung 2A.</p> <p>0x2: Apple 500mA.</p> <p>0x3: Apple 1A.</p> <p>0x4: Apple 2A.</p> <p>0x5: Apple 12W (Input current = 2.5A).</p> <p>0x6: DCP 3A.</p> <p>0x7: Unknown.</p>
CC_CURR	9:8	CC電流能力検出をリードバック。	<p>0x0: Not connected.</p> <p>0x1: 0.5A</p> <p>0x2: 1.5A</p> <p>0x3: 3.0A</p>
USB_INLIM	6:0	USBアダプタ入力電流制限値をリードバック。	<p>0x13: 0.5A</p> <p>0x27: 1.0A</p> <p>0x3b: 1.5A</p> <p>0x4f: 2.0A</p> <p>0x5f: 2.4A</p> <p>0x77: 3.0A</p>

## VByp (0xDB)

BIT	15	14	13	12	11	10	9	8
Field	VByp[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	VByp[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
VByp	15:0	BYP電圧のADC出力。	Type = voltage Scalar = 0.625 Lsbunit = mV Offset = 0.0 Signed = False MaximumScaled = 40959.375 MinimumScaled = 0.0

## Command (0xE0)

BIT	15	14	13	12	11	10	9	8
Field	CMD[15:8]							
Reset	0x0000							
Access Type	Write, Read, Ext							
BIT	7	6	5	4	3	2	1	0
Field	CMD[7:0]							
Reset	0x0000							
Access Type	Write, Read, Ext							

ビットフィールド	ビット	説明	デコード
CMD	15:0	リセット/ウェイクアップ・コマンドを発行するためのコマンド・レジスタ。	0x000F: Hardware reset. 0xC400: Same as SOFT_POR.

## USR (0xE1)

BIT	15	14	13	12	11	10	9	8
Field	-	-	-	-	-	-	-	-
Reset	-	-	-	-	-	-	-	-
Access Type	-	-	-	-	-	-	-	-
BIT	7	6	5	4	3	2	1	0
Field	-	-	-	-	-	-	-	NLOCK
Reset	-	-	-	-	-	-	-	0b1
Access Type	-	-	-	-	-	-	-	Write, Read, Ext

ビットフィールド	ビット	説明	デコード
NLOCK	0	RAMの不揮発部分をロック。このビットを0に設定するには0を2回続けて書き込み、1に設定するには1を2回続けて書き込みます。	0x0: Not locked. 0x1: Locked.

## VFOCV (0xFB)

BIT	15	14	13	12	11	10	9	8
Field	VFOCV[15:8]							
Reset	0x0000							
Access Type	Read Only							
BIT	7	6	5	4	3	2	1	0
Field	VFOCV[7:0]							
Reset	0x0000							



Access Type	Read Only
-------------	-----------

ビットフィールド	ビット	説明	デコード
VFOCV	15:0	電圧残量ゲージ従って計算したセルのオープン・サーキット電圧。この値は、他の内部計算に使われます。	Type = voltage Scalar = 78.125 Lsbunit = $\mu$ V Offset = 0.0 signed = False MaximumScaled = 5119921.875 MinimumScaled = 0.0

## VFSOC (0xFF)

BIT	15	14	13	12	11	10	9	8
Field	VFSOC[15:8]							
Reset	0x0000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	VFSOC[7:0]							
Reset	0x0000							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
VFSOC	15:0	電圧残量ゲージに従って計算したバッテリーの現在の充電状態。	Type = percent Scalar = 0.00390625 Lsbunit = % Offset = 0.0 signed = False MaximumScaled = 255.99609375 MinimumScaled = 0.0

## FG\_DEBUG\_MAP

デバイス・アドレス (8 ビット) : 0x6E

デバイス・アドレス (7 ビット) : 0x37

ADDRESS	NAME	MSB							LSB
<b>FG_DEBUG</b>									
0x19D	<a href="#">nFilterCfg[15:8]</a>	-	-	TEMP[2:0]			MIX[3:1]		
	<a href="#">nFilterCfg[7:0]</a>	MIX[0]	VOLT[2:0]			CURR[3:0]			
0x1A6	<a href="#">nRComp0[15:8]</a>	nRComp0[15:8]							
	<a href="#">nRComp0[7:0]</a>	nRComp0[7:0]							
0x1A7	<a href="#">nTempCo[15:8]</a>	nTempCo[15:8]							
	<a href="#">nTempCo[7:0]</a>	nTempCo[7:0]							
0x1AB	<a href="#">nRGain[15:8]</a>	RGain1[7:0]							
	<a href="#">nRGain[7:0]</a>	RGain2[3:0]				SusToPeakRatio[3:0]			
0x1B6	<a href="#">nRelaxCfg[15:8]</a>	LOAD[6:0]							dV[4]
	<a href="#">nRelaxCfg[7:0]</a>	dV[3:0]				dt[3:0]			
0x1B7	<a href="#">nConvgCfg[15:8]</a>	RepLow[3:0]				VoltLowOff[4:1]			
	<a href="#">nConvgCfg[7:0]</a>	VoltLowOff[0]	MinSlopeX[3:0]				RepL_per_stage[2:0]		
0x1BA	<a href="#">nNVCfg2[15:8]</a>	-	enSC	-	-	-	-	-	-
	<a href="#">nNVCfg2[7:0]</a>	-	-	-	-	-	-	-	-
0x1BB	<a href="#">nHibCfg[15:8]</a>	EnHib	HibEnterTime[2:0]			HibThreshold[3:0]			
	<a href="#">nHibCfg[7:0]</a>	-	-	-	HibExitTime[1:0]		HibScalar[2:0]		
0x1C2	<a href="#">nChgCfg0[15:8]</a>	StepChgMode	-	-	-	-	-	-	-
	<a href="#">nChgCfg0[7:0]</a>	-	-	-	-	-	-	-	-
0x1C4	<a href="#">nStepCurr[15:8]</a>	StepCurr4[3:0]				StepCurr3[3:0]			
	<a href="#">nStepCurr[7:0]</a>	StepCurr2[3:0]				StepCurr1[3:0]			
0x1C5	<a href="#">nStepVolt[15:8]</a>	StepVolt0[3:0]				StepVolt1[3:0]			
	<a href="#">nStepVolt[7:0]</a>	StepVolt2[3:0]				StepVolt3[3:0]			
0x1C7	<a href="#">nAlrtCfg[15:8]</a>	-	-	-	-	-	-	-	-
	<a href="#">nAlrtCfg[7:0]</a>	-	-	-	-	-	Edge	-	-
0x1C8	<a href="#">nCGain[15:8]</a>	CGain[9:2]							

ADDRESS	NAME	MSB							LSB
	<a href="#">nCGain[7:0]</a>	CGain[1:0]			COff[5:0]				
0x1C9	<a href="#">nADCCfg[15:8]</a>	Reserved[2:0]			-	Reserved	Reserved	Reserved	Reserved
	<a href="#">nADCCfg[7:0]</a>	R100	-	-	ThEn	-	RsnsEn	Reserved	Reserved
0x1CA	<a href="#">nThermCfg[15:8]</a>	nThermCfg[15:8]							
	<a href="#">nThermCfg[7:0]</a>	nThermCfg[7:0]							
0x1CC	<a href="#">nVChgCfg1[15:8]</a>	WarmChargeVolt[3:0]				RoomChargeVolt[7:4]			
	<a href="#">nVChgCfg1[7:0]</a>	RoomChargeVolt[3:0]				CoolChargeVolt[3:0]			
0x1CD	<a href="#">nVChgCfg2[15:8]</a>	Hot2ChargeVolt[3:0]				Hot1ChargeVolt[3:0]			
	<a href="#">nVChgCfg2[7:0]</a>	Cold1ChargeVolt[3:0]				Cold2ChargeVolt[3:0]			
0x1CE	<a href="#">nIChgCfg1[15:8]</a>	WarmChargeCurr[4:0]					RoomChargeCurr[5:3]		
	<a href="#">nIChgCfg1[7:0]</a>	RoomChargeCurr[2:0]			CoolChargeCurr[4:0]				
0x1CF	<a href="#">nIChgCfg2[15:8]</a>	Hot2ChargeCurr[3:0]				Hot1ChargeCurr[3:0]			
	<a href="#">nIChgCfg2[7:0]</a>	Cold1ChargeVolt[3:0]				Cold2ChargeCurr[3:0]			
0x1D1	<a href="#">nTPrtTh1[15:8]</a>	Tcold2[3:0]				Tcold1[3:0]			
	<a href="#">nTPrtTh1[7:0]</a>	Tcool[3:0]				Troom[3:0]			
0x1D5	<a href="#">nTPrtTh2[15:8]</a>	Ttoohot[3:0]				Thot2[3:0]			
	<a href="#">nTPrtTh2[7:0]</a>	Thot1[3:0]				Twarm[3:0]			
0x1D6	<a href="#">nProtMiscTh[15:8]</a>	-	-	-	-	-	-	-	-
	<a href="#">nProtMiscTh[7:0]</a>	CurrDet[3:0]				-	-	-	-
0x1D7	<a href="#">nProtCfg[15:8]</a>	-	-	FullEn	-	-	-	-	-
	<a href="#">nProtCfg[7:0]</a>	-	-	-	-	-	-	-	-
0x1DC	<a href="#">nDelayCfg[15:8]</a>	-	-	FullTimer[2:0]			-	-	-
	<a href="#">nDelayCfg[7:0]</a>	-	-	-	-	-	-	-	-
0x1E1	<a href="#">nScOcvLim[15:8]</a>	OCV_Low_Lim[8:1]							
	<a href="#">nScOcvLim[7:0]</a>	OCV_Low_Lim[0]	OCV_Delta[6:0]						
0x1E3	<a href="#">nDesignVoltage[15:8]</a>	Vminsys[7:0]							

ADDRESS	NAME	MSB							LSB
	<a href="#">nDesignVoltage[7:0]</a>	-	-	-	-	-	-	-	-

## レジスタの詳細

### nFilterCfg (0x19D)

nFilterCfg レジスタは、OCV とクーロン・カウントの結果のミキシング用に、すべての A/D 指示値の平均化時間幅を設定します。これらの値は、アプリケーションにとって絶対に必要な場合を除き、変更しないことを推奨します。FilterCfg レジスタのフォーマットを表 14 に示します。

BIT	15	14	13	12	11	10	9	8
Field	-	-	TEMP[2:0]			MIX[3:1]		
Reset	-	-	0b001			0xD		
Access Type	-	-	Write, Read			Write, Read		
BIT	7	6	5	4	3	2	1	0
Field	MIX[0]	VOLT[2:0]			CURR[3:0]			
Reset	0xD	0b010			0x4			
Access Type	Write, Read	Write, Read			Write, Read			

ビットフィールド	ビット	説明	デコード
TEMP	13:11	AvgTAレジスタの時定数を設定します。デフォルトのPOR値 (0001b) の場合、時定数は1.5分です。	$\text{AvgTA time constant} = 45\text{s} \times 2^{\text{TEMP}}$
MIX	10:7	ミキシング・アルゴリズムの時定数を設定します。デフォルトのPOR値 (1101b) の場合、時定数は12.8時間です。	$\text{Mixing Period} = 45\text{s} \times 2^{(\text{MIX}-3)}$
VOLT	6:4	AvgVCellレジスタの時定数を設定します。デフォルトのPOR値 (010b) の場合、時定数は45.0秒です。	$\text{AvgVCell time constant} = 45\text{s} \times 2^{(\text{VOLT}-2)}$
CURR	3:0	AvgCurrentレジスタの時定数を設定します。デフォルトのPOR値 (0100b) の場合、時定数は5.625秒です。	$\text{AvgCurrent time constant} = 45\text{s} \times 2^{(\text{CURR}-7)}$

## nRComp0 (0x1A6)

BIT	15	14	13	12	11	10	9	8
Field	nRComp0[15:8]							
Reset	0x07A0							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	nRComp0[7:0]							
Reset	0x07A0							
Access Type	Write, Read							

ビットフィールド	ビット	説明
nRComp0	15:0	負荷がかかった状態でのオープン・サーキット電圧の計算に不可欠な特性評価情報。

## nTempCo (0x1A7)

BIT	15	14	13	12	11	10	9	8
Field	nTempCo[15:8]							
Reset	0x223E							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	nTempCo[7:0]							
Reset	0x223E							
Access Type	Write, Read							

ビットフィールド	ビット	説明
nTempCo	15:0	nRComp0レジスタ値用の温度補償情報。

## nRGain (0x1AB)

BIT	15	14	13	12	11	10	9	8
Field	RGain1[7:0]							
Reset	0x80							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	RGain2[3:0]				SusToPeakRatio[3:0]			
Reset	0x8				0x0			
Access Type	Write, Read				Write, Read			

ビットフィールド	ビット	説明	デコード
RGain1	15:8	最大ピーク電流および電力の計算に使用するゲイン抵抗。RGain1の範囲は80~120%です。	$80\% + 0.15625\% \times \text{RGain1}$
RGain2	7:4	持続ピーク電流および電力の計算に使用するゲイン抵抗。RGain2の範囲は60~140%です。	$60\% + 5\% \times \text{RGain2}$
SusToPeakRatio	3:0	SPPCurrentとMPPCurrentの最大比の計算に使用します。	$\text{SPPCurrent (MAX)} = \text{MPPCurrent} \times (0.75 - \text{SusToPeakRatio} \times 0.04)$

## nRelaxCfg (0x1B6)

RelaxCfg レジスタは、セルが緩和状態かどうかを IC が検出する方法を定義します。

BIT	15	14	13	12	11	10	9	8
Field	LOAD[6:0]							dV[4]
Reset	0b0000100							0b00011
Access Type	Write, Read							Write, Read
BIT	7	6	5	4	3	2	1	0
Field	dV[3:0]				dt[3:0]			
Reset	0b00011				0x9			

Access Type	Write, Read	Write, Read
-------------	-------------	-------------

ビットフィールド	ビット	説明	デコード
LOAD	15:9	AvgCurrentレジスタとの比較に使用するスレッシュホールドを設定します。負荷がかかっていないと見なされるセルでは、AvgCurrentレジスタがこのスレッシュホールド未満に止まっている必要があります。	Type = current Scalar=5 Lsbunit = mA (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = False MaximumScaled = 635.0 MinimumScaled = 0.0
dV	8:4	VCellとの比較に使用するスレッシュホールドを設定します。dTによって設定される時間幅が2つ連続する間のセルの電圧変化がdV未満の場合、そのセルは緩和状態にあると見なされます。	Type = voltage Scalar = 1.25 Lsbunit = mV Offset = 0.0 Signed = False MaximumScaled = 38.75 MinimumScaled = 0.0.
dt	3:0	VCellの変化をnRelaxCfg.dVと比較する際の時間幅を設定します。nRelaxCfg.dtによって設定される時間幅が2つ連続する間のセルの電圧変化がnRelaxCfg.dV未満の場合、そのセルは緩和状態にあると見なされます。	0: Relaxation is never detected. 0x1 to 0xF: 175.8ms × 2 <sup>(dt - 1)</sup>

### nConvCfg (0x1B7)

nConvCfg レジスタはエンプティ収束機能の動作を設定します。nConvCfg = 0x0000 に設定すると、エンプティ収束機能はディスエーブルされます。

BIT	15	14	13	12	11	10	9	8
Field	RepLow[3:0]				VoltLowOff[4:1]			
Reset	0x2				0b00100			
Access Type	Write, Read				Write, Read			
BIT	7	6	5	4	3	2	1	0
Field	VoltLowOff[0]	MinSlopeX[3:0]			RepL_per_stage[2:0]			
Reset	0b00100	0x8			0b001			
Access Type	Write, Read	Write, Read			Write, Read			

ビットフィールド	ビット	説明	デコード
RepLow	15:12	RepCapのスレッシュホールドを設定します。このスレッシュホールド未満ではRepCapが上に曲がり始めます。	Type = percent Scalar = 2.0 Lsbunit = % Offset = 0.0 Signed = False MaximumScaled = 30.0 MinimumScaled = 0.0.

ビットフィールド	ビット	説明	デコード
VoltLowOff	11:7	AvgVCellレジスタの値がVEmpty + VoltLowスレッシュホールド未満に低下すると、RepCapが0%へ向けて収束し始めます。	Type = voltage Scalar = 20.0 Lsbunit = mV Offset = 0.0 Signed = False MaximumScaled = 620.0 MinimumScaled = 0.0.
MinSlopeX	6:3	RepSOCがRepLow未満に低下したときに、勾配をどれだけ浅くするかを設定します。	Type = percent Scalar = 0.0625 Lsbunit = % Offset = 0.0 Signed = False MaximumScaled = 0.9375 MinimumScaled = 0.0.
RepL_per_stage	2:0	現在の学習段階に応じ、下の式を使ってRepLowスレッシュホールドの設定を調整します。これにより、初期学習段階におけるRepLowスレッシュホールドのレベルを上げることができます。 RepLowスレッシュホールド = RepLowフィールド設定 + RemainingStages × RepL_per_stage。	Type = percent Scalar = 1.0 Lsbunit = % Offset = 0.0 Signed = False MaximumScaled = 7.0 MinimumScaled = 0.0

## nNVCfg2 (0x1BA)

BIT	15	14	13	12	11	10	9	8
Field	-	enSC	-	-	-	-	-	-
Reset	-	0b0	-	-	-	-	-	-
Access Type	-	Write, Read	-	-	-	-	-	-

BIT	7	6	5	4	3	2	1	0
Field	-	-	-	-	-	-	-	-
Reset	-	-	-	-	-	-	-	-
Access Type	-	-	-	-	-	-	-	-

ビットフィールド	ビット	説明	デコード
enSC	14	特殊化学組成モデルをイネーブルします。特殊化学組成モデルを使用する場合は、このビットを1に設定します。このビットは、nScOcvLimの使用をイネーブルします。	0x0: enSC disabled. 0x1: enSC enabled.

## nHibCfg (0x1BB)

nHibCfg レジスタは休止モード機能を制御します。測定システム電流が HibThreshold の設定値未満に低下した状態が HibEnterTime 遅延時間を超えると、ICは休止モードになります。休止モードの間、ICは、HibScalar設定で定義されるタスク時間を長くすることによって動作電流を減らします。電流指示値が HibThreshold で設定される値を超え、その状態が HibExitTime 遅延時間を超えると、ICは自動的にアクティブ動作モードに戻ります。



BIT	15	14	13	12	11	10	9	8
Field	EnHib	HibEnterTime[2:0]			HibThreshold[3:0]			
Reset	0b1	0b000			0x9			
Access Type	Write, Read	Write, Read			Write, Read			
BIT	7	6	5	4	3	2	1	0
Field	-	-	-	HibExitTime[1:0]		HibScalar[2:0]		
Reset	-	-	-	0b01		0b001		
Access Type	-	-	-	Write, Read		Write, Read		

ビットフィールド	ビット	説明	デコード
EnHib	15	休止モードをイネーブル。1に設定すると、必要条件が満たされた場合はICが休止モードになります。0に設定すると、ICは常にアクティブ・モードの動作を保ちます。	0x0: Hibernate disabled. 0x1: Hibernate enabled.
HibEnterTime	14:12	ICが休止モードに入るまでに電流指示値が連続的にHibThreshold値未満になっていなくてはならない時間を、右に示す式に従って設定します。デフォルトのHibEnterTime値は000bで、この場合は、すべての電流指示値がHibThreshold未満の状態が5.625秒間続くと、ICが休止モードになります。この休止モードまでの時間は、最短で2.812秒にできます。	$2.812s \times 2^{(\text{HibEnterTime})} < \text{Hibernate Mode Entry Time} < 2.812s \times 2^{(\text{HibEnterTime} + 1)}$
HibThreshold	11:8	休止モードを開始または終了するスレッシュホールド・レベルを設定します。スレッシュホールドは、セルのフル容量に対する比として計算されます。	$\text{Hibernate Mode Threshold(mA)} = (\text{FullCap(mAh)} / 0.8 \text{ hours}) / 2^{(\text{HibThreshold})}$
HibExitTime	4:3	ICが休止モードを終了してアクティブ・モード動作に戻るまでに電流指示値がHibThreshold値を超えた状態に止まっていなければならない時間を設定します。	$\text{Hibernate Mode Exit Time(s)} = (\text{HibExitTime} + 1) \times 702ms \times 2^{(\text{HibScalar})}$
HibScalar	2:0	休止モードにある間のタスク時間を設定します。	$\text{Hibernate Mode Task Period(s)} = 702ms \times 2^{(\text{HibScalar})}$

### nChgCfg0 (0x1C2)

様々な充電設定。

BIT	15	14	13	12	11	10	9	8
-----	----	----	----	----	----	----	---	---

Field	StepChgMode	-	-	-	-	-	-	-
Reset	0b0	-	-	-	-	-	-	-
Access Type	Write, Read	-	-	-	-	-	-	-
BIT	7	6	5	4	3	2	1	0
Field	-	-	-	-	-	-	-	-
Reset	-	-	-	-	-	-	-	-
Access Type	-	-	-	-	-	-	-	-

ビットフィールド	ビット	説明	デコード
StepChgMode	15	ステップ充電モード。	0x0: CV step-charging. 0x1: CC step-charging.

### nStepCurr (0x1C4)

室温時のステップ充電電流。いずれのステップも、対応ニブルを 0 に設定することによってディスエーブルできます。ステップ充電自体は、nStepCurr と nStepVolt の両方を 0x0000 に設定することによってディスエーブルします。注：nStepCurr と nStepVolt は、JEITA 充電制御アルゴリズムをディスエーブルしません。

BIT	15	14	13	12	11	10	9	8
Field	StepCurr4[3:0]				StepCurr3[3:0]			
Reset	0x5				0x5			
Access Type	Write, Read				Write, Read			
BIT	7	6	5	4	3	2	1	0
Field	StepCurr2[3:0]				StepCurr1[3:0]			
Reset	0x5				0x5			
Access Type	Write, Read				Write, Read			

ビットフィールド	ビット	説明	デコード
StepCurr4	15:12	ステップ4の室温充電電流。この電流設定でリアルタイム充電をするには、ChargingCurrentレジスタを読み出します。	$I_{\text{CHG}[\text{Step4}][\text{Room}]} = I_{\text{CHG}[\text{Step3}][\text{Room}]} - \text{StepCurr4} \times 50\text{mA}$

ビットフィールド	ビット	説明	デコード
StepCurr3	11:8	ステップ3の室温充電電流。この電流設定でリアルタイム充電をするには、ChargingCurrentレジスタを読み出します。	$I_{CHG[Step3][Room]} = I_{CHG[Step2][Room]} - StepCurr3 \times 50mA$
StepCurr2	7:4	ステップ2の室温充電電流。この電流設定でリアルタイム充電をするには、ChargingCurrentレジスタを読み出します。	$I_{CHG[Step2][Room]} = I_{CHG[Step1][Room]} - StepCurr2 \times 50mA$
StepCurr1	3:0	ステップ1の室温充電電流。この電流設定でリアルタイム充電をするには、ChargingCurrentレジスタを読み出します。	$I_{CHG[Step1][Room]} = I_{CHG[Step0][Room]} - StepCurr1 \times 100mA$

### nStepVolt (0x1C5)

室温時のステップ充電電圧。いずれのステップも、対応ニブルを 0 に設定することによってディスエーブルできます。ステップ充電自体は、nStepCurr と nStepVolt の両方を 0x0000 に設定することによってディスエーブルします。注：nStepCurr と nStepVolt は、JEITA 充電制御アルゴリズムをディスエーブルしません。

BIT	15	14	13	12	11	10	9	8
Field	StepVolt0[3:0]				StepVolt1[3:0]			
Reset	0x5				0x5			
Access Type	Write, Read				Write, Read			

BIT	7	6	5	4	3	2	1	0
Field	StepVolt2[3:0]				StepVolt3[3:0]			
Reset	0x5				0x5			
Access Type	Write, Read				Write, Read			

ビットフィールド	ビット	説明	デコード
StepVolt0	15:12	ステップ0の室温充電電圧。この電圧設定でリアルタイム充電をするには、ChargingVoltageレジスタを読み出します。	$V_{CHG[Step0][Room]} = V_{CHG[Step1][Room]} - StepVolt0 \times 10mV$
StepVolt1	11:8	ステップ1の室温充電電圧。この電圧設定でリアルタイム充電をするには、ChargingVoltageレジスタを読み出します。	$V_{CHG[Step1][Room]} = V_{CHG[Step2][Room]} - StepVolt1 \times 10mV$
StepVolt2	7:4	ステップ2の室温充電電圧。この電圧設定でリアルタイム充電をするには、ChargingVoltageレジスタを読み出します。	$V_{CHG[Step2][Room]} = V_{CHG[Step3][Room]} - StepVolt2 \times 10mV$
StepVolt3	3:0	ステップ3の室温充電電圧。この電圧設定でリアルタイム充電をするには、ChargingVoltageレジスタを読み出します。	$V_{CHG[Step3][Room]} = V_{CHG[Step4][Room]} - StepVolt3 \times 10mV$

## nAlrtCfg (0x1C7)

BIT	15	14	13	12	11	10	9	8
Field	-	-	-	-	-	-	-	-
Reset	-	-	-	-	-	-	-	-
Access Type	-	-	-	-	-	-	-	-
BIT	7	6	5	4	3	2	1	0
Field	-	-	-	-	-	Edge	-	-
Reset	-	-	-	-	-	0b0	-	-
Access Type	-	-	-	-	-	Write, Read	-	-

ビットフィールド	ビット	説明	デコード
Edge	2	ModelGauge/バッテリー電圧、電流、および温度アラートのALRTエッジ・トリガ。	0x0: Edge disabled. 0x1: Edge enabled.

## nCGain (0x1C8)

nCGain レジスタは、電流測定結果のゲインとオフセットを調整します。電流測定 A/D はデータデータシートの精度に合わせて工場でトリミングされており、ユーザが更に調整する必要はありません。nCGain レジスタの推奨デフォルト値は 0x4000 で、これは Current レジスタ指示値の調整に適用されます。個別の要求事項については、次のように CGain と COff の値を使って指示値を調整することができます：  
Current レジスタ = (電流 A/D 指示値 × (CGain/256)) + COff。

BIT	15	14	13	12	11	10	9	8
Field	CGain[9:2]							
Reset	0b010000000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0

Field	CGain[1:0]	Coff[5:0]
Reset	0b0100000000	0b0000000
Access Type	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
CGain	15:6	推奨デフォルト値CGain = 0x100は、ゲイン1に相当します。	CGain (hex) = (MeasuredCurrent/ReportedCurrent) × 0x0100
Coff	5:0	バッテリー電流オフセットの調整。ただし、Coffをキャリブレーションすることは通常推奨しません。ほとんどのアプリケーションではCoff = 0とすることを推奨します。	Type = current Scalar = 0.15625 Lsbunit = mA (10mΩ R <sub>SENSE</sub> ) Offset = 0.0 Signed = True MaximumScaled = 51198.4375 MinimumScaled = -51200.0

**nADCCfg (0x1C9)**

ADC の設定。

BIT	15	14	13	12	11	10	9	8
Field	Reserved[2:0]			–	Reserved	Reserved	Reserved	Reserved
Reset	0b000			–	0b0	0b0	0b0	0b0
Access Type	Write, Read			–	Write, Read	Write, Read	Write, Read	Write, Read
BIT	7	6	5	4	3	2	1	0
Field	R100	–	–	ThEn	–	RsnsEn	Reserved	Reserved
Reset	0b0	–	–	0b1	–	0b0	0b0	0b0
Access Type	Write, Read	–	–	Write, Read	–	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
Reserved	15:13	予約済み。変更しないでください。	Reserved
Reserved	11	予約済み。変更しないでください。	Reserved
Reserved	10	予約済み。変更しないでください。	Reserved
Reserved	9	予約済み。変更しないでください。	Reserved
Reserved	8	予約済み。変更しないでください。	Reserved

ビットフィールド	ビット	説明	デコード
R100	7	THM内部10kΩまたは100kΩプルアップの選択。	0x0: 10kΩ pullup 0x1: 100kΩ pullup
ThEn	4	Temperatureレジスタ用のサーミスタまたはダイ温度の選択。	0x0: DieTemp 0x1: THM Thermistor (Config.Tex = 0x0, default) or external temperature overwrite (Config.Tex = 0x1)
RsnsEn	2	内部または外部バッテリー電流検出の選択。	0x0: Internal R <sub>SENSE</sub> (10mΩ equivalent). 0x1: External R <sub>SENSE</sub> . Recommend to use 10mΩ.
Reserved	1	予約済み。変更しないでください。	Reserved
Reserved	0	予約済み。変更しないでください。	Reserved

## nThermCfg (0x1CA)

BIT	15	14	13	12	11	10	9	8
Field	nThermCfg[15:8]							
Reset	0x71BE							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	nThermCfg[7:0]							
Reset	0x71BE							
Access Type	Write, Read							

ビットフィールド	ビット	説明	デコード
nThermCfg	15:0	外部NTCサーミスタは温度に関する電圧を生成し、これはTHMピンで測定されます。正確な温度変換のためにサーミスタを補償するには、nThermCfgレジスタを設定します。一般的なNTCサーミスタとそれらに対応するベータおよびnThermCfgの値は、デコード・チャートに示されています。表に示すサーミスタは、-40°Cから+85°Cまで±1°C以内で変換します。その他のサーミスタの場合は、外部の表に示す式を使い±2.5°C以内で変換をします。25°C~85°Cのベータを使用してください。その他の10kΩ : nThermCfg = 7000h + (3245 1 /Beta - 512)、その他の100kΩ : nThermCfg = 3000h + (3245919/Beta - 512)。25°C~85°Cのベータを使用してください。	0x71de: Murata NCP15XH103F03RC 0x91c3: Semitec 103AT-2 0x5183: TDK B57560G1103 7003 0x48eb: Murata NCU15WF104F6SRC 0x8d9: NTC TH11-4H104F 0x58ef: TDK NTCG064EF104FTBX

## nVChgCfg1 (0x1CC)

JEITA 温度領域でのステップ 4 充電電圧。JEITA 温度ゾーンでの充電電圧は、温度に基づき RoomChargeVoltage 基準で設定されます。JEITA 充電電圧低減をディスエーブルするには、必要に応じて RoomChargeVoltage を設定し、その他の設定値を 0x0 に設定します。

BIT	15	14	13	12	11	10	9	8
Field	WarmChargeVolt[3:0]				RoomChargeVolt[7:4]			
Reset	0x5				0x5A			
Access Type	Write, Read				Write, Read			
BIT	7	6	5	4	3	2	1	0
Field	RoomChargeVolt[3:0]				CoolChargeVolt[3:0]			
Reset	0x5A				0x5			
Access Type	Write, Read				Write, Read			

ビットフィールド	ビット	説明	デコード
WarmChargeVolt	15:12	Warm温度領域のステップ4充電電圧。	$V_{\text{CHG[Step4][Warm]}} = V_{\text{CHG[Step4][Room]}} - \text{WarmChargeVolt} \times 10\text{mV}$
RoomChargeVolt	11:4	室温領域における計算上の室温充電電圧とステップ4充電電圧 (最も高い充電電圧) を設定します。	$V_{\text{CHG[Step4][Room]}} = 3.4\text{V} + (\text{RoomChargeVolt} \times 10\text{mV})$
CoolChargeVolt	3:0	Cool温度領域のステップ4充電電圧。	$V_{\text{CHG[Step4][Cool]}} = V_{\text{CHG[Step4][Room]}} - \text{CoolChargeVolt} \times 10\text{mV}$

## nVChgCfg2 (0x1CD)

JEITA 温度領域でのステップ 4 充電電圧。JEITA 温度ゾーンでの充電電圧は、温度に基づき RoomChargeVoltage 基準で設定されます。JEITA 充電電圧低減をディスエーブルするには、必要に応じて RoomChargeVoltage を設定し、その他の設定値を 0x0 に設定します。

BIT	15	14	13	12	11	10	9	8
Field	Hot2ChargeVolt[3:0]				Hot1ChargeVolt[3:0]			
Reset	0x5				0x5			
Access Type	Write, Read				Write, Read			
BIT	7	6	5	4	3	2	1	0
Field	Cold1ChargeVolt[3:0]				Cold2ChargeVolt[3:0]			

Reset	0x5	0x5
Access Type	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
Hot2ChargeVolt	15:12	Hot2温度領域のステップ4充電電圧。	$V_{CHG[Step4][Hot2]} = V_{CHG[Step4][Hot1]} - Hot2ChargeVolt \times 10mV$
Hot1ChargeVolt	11:8	Hot1温度領域のステップ4充電電圧。	$V_{CHG[Step4][Hot1]} = V_{CHG[Step4][Warm]} - Hot1ChargeVolt \times 10mV$
Cold1ChargeVolt	7:4	Cold1温度領域のステップ4充電電圧。	$V_{CHG[Step4][Cold1]} = V_{CHG[Step4][Cool]} - Cold1ChargeVolt \times 10mV$
Cold2ChargeVolt	3:0	Cold2温度領域のステップ4充電電圧。	$V_{CHG[Step4][Cold2]} = V_{CHG[Step4][Cold1]} - Cold2ChargeVolt \times 10mV$

### nIChgCfg1 (0x1CE)

JEITA 温度領域でのステップ 0 充電電流。JEITA 温度ゾーンでの充電電流は、温度に基づき RoomChargeCurr 基準で設定されます。JEITA 充電電流低減をディスエーブルするには、必要に応じて RoomChargeCurr を設定し、その他の設定値を 0 に設定します。

BIT	15	14	13	12	11	10	9	8
Field	WarmChargeCurr[4:0]					RoomChargeCurr[5:3]		
Reset	0b00100					0b011111		
Access Type	Write, Read					Write, Read		
BIT	7	6	5	4	3	2	1	0
Field	RoomChargeCurr[2:0]			CoolChargeCurr[4:0]				
Reset	0b011111			0b01000				
Access Type	Write, Read			Write, Read				

ビットフィールド	ビット	説明	デコード
WarmChargeCurr	15:11	Warm温度領域のステップ0充電電流。	$I_{CHG[Step0][Warm]} = I_{CHG[Step0][Room]} - WarmChargeCurr \times 50mA$
RoomChargeCurr	10:5	Room温度領域のステップ0充電電流。	$I_{CHG[Step0][Room]} = (RoomChargeCurr + 1) \times 50mA$
CoolChargeCurr	4:0	Cool温度領域のステップ0充電電流。	$I_{CHG[Step0][Cool]} = I_{CHG[Step0][Room]} - CoolChargeCurr \times 50mA$

### nIChgCfg2 (0x1CF)

JEITA 温度領域でのステップ 0 充電電流。JEITA 温度ゾーンでの充電電流は、温度に基づき RoomChargeCurr 基準で設定されます。JEITA 充電電流低減をディスエーブルするには、必要に応じて RoomChargeCurr を設定し、その他の設定値を 0 に設定します。



BIT	15	14	13	12	11	10	9	8
Field	Hot2ChargeCurr[3:0]				Hot1ChargeCurr[3:0]			
Reset	0x5				0x5			
Access Type	Write, Read				Write, Read			
BIT	7	6	5	4	3	2	1	0
Field	Cold1ChargeVolt[3:0]				Cold2ChargeCurr[3:0]			
Reset	0x5				0x5			
Access Type	Write, Read				Write, Read			

ビットフィールド	ビット	説明	デコード
Hot2ChargeCurr	15:12	Hot2温度領域のステップ0充電電流。	$I_{CHG[Step0][Hot2]} = I_{CHG[Step0][Hot1]} - Hot2ChargeCurr \times 50mA$
Hot1ChargeCurr	11:8	Hot1温度領域のステップ0充電電流。	$I_{CHG[Step0][Hot1]} = I_{CHG[Step0][Warm]} - Hot1ChargeCurr \times 50mA$
Cold1ChargeVolt	7:4	Cold1温度領域のステップ0充電電流。	$I_{CHG[Step0][Cold1]} = I_{CHG[Step0][Cool]} - Cold1ChargeCurr \times 50mA$
Cold2ChargeCurr	3:0	Cold2温度領域のステップ0充電電流。	$I_{CHG[Step0][Cold2]} = I_{CHG[Step0][Cold1]} - Cold2ChargeCurr \times 50mA$

**nTPrtTh1 (0x1D1)**

JEITA 温度領域スレッシュヨルド (Tcold2、Tcold1、Tcool、Troom)

BIT	15	14	13	12	11	10	9	8
Field	Tcold2[3:0]				Tcold1[3:0]			
Reset	0x3				0x1			
Access Type	Write, Read				Write, Read			
BIT	7	6	5	4	3	2	1	0
Field	Tcool[3:0]				Troom[3:0]			
Reset	0x1				0x2			
Access Type	Write, Read				Write, Read			

ビットフィールド	ビット	説明	デコード
Tcold2	15:12	Cold2温度スレッシュヨルド。このゾーンをスキップするには0x0に設定します。	$T_{COLD2} = T_{COLD1} - (T_{cold2} + 1) \times 2.5^{\circ}\text{C}$
Tcold1	11:8	Cold1温度閾値。このゾーンをスキップするには0x0に設定します。	$T_{COLD1} = T_{COOL} - (T_{cold1} + 1) \times 2.5^{\circ}\text{C}$
Tcool	7:4	Cool温度スレッシュヨルド。このゾーンをスキップするには0x0に設定します。	$T_{COOL} = T_{ROOM} - (T_{cool} + 1) \times 2.5^{\circ}\text{C}$
Troom	3:0	Room温度スレッシュヨルド。	$T_{ROOM} = T_{room} \times 2.5^{\circ}\text{C} + 10^{\circ}\text{C}$

**nTPrtTh2 (0x1D5)**

JEITA 温度領域スレッシュヨルド (Twarm、Thot1、Thot2、Ttoohot)

BIT	15	14	13	12	11	10	9	8
Field	Ttoohot[3:0]				Thot2[3:0]			
Reset	0x7				0x1			
Access Type	Write, Read				Write, Read			
BIT	7	6	5	4	3	2	1	0
Field	Thot1[3:0]				Twarm[3:0]			
Reset	0x1				0x5			
Access Type	Write, Read				Write, Read			

ビットフィールド	ビット	説明	デコード
Ttoohot	15:12	TooHot温度スレッシュヨルド。このゾーンをスキップするには0x0に設定します。	$T_{TOOHOT} = T_{HOT2} + (T_{toohot} + 1) \times 2.5^{\circ}\text{C}$
Thot2	11:8	Hot2温度閾値。このゾーンをスキップするには0x0に設定します。	$T_{HOT2} = T_{HOT1} + (T_{hot2} + 1) \times 2.5^{\circ}\text{C}$
Thot1	7:4	Hot1温度閾値。このゾーンをスキップするには0x0に設定します。	$T_{HOT1} = T_{WARM} + (T_{hot1} + 1) \times 2.5^{\circ}\text{C}$
Twarm	3:0	Warm温度スレッシュヨルド。十分な室温ゾーンを維持するには、0x1より高い値に設定することを強く推奨します。	$T_{WARM} = T_{ROOM} + (T_{warm} + 1) \times 2.5^{\circ}\text{C}$

**nProtMiscTh (0x1D6)**

nProtMiscTh レジスタは、その他いくつかの保護スレッシュヨルドを設定します。

BIT	15	14	13	12	11	10	9	8
Field	-	-	-	-	-	-	-	-
Reset	-	-	-	-	-	-	-	-
Access Type	-	-	-	-	-	-	-	-
BIT	7	6	5	4	3	2	1	0
Field	CurrDet[3:0]				-	-	-	-
Reset	0x2				-	-	-	-
Access Type	Write, Read				-	-	-	-

ビットフィールド	ビット	説明	デコード
CurrDet	7:4	デバイスの視点から放電イベントと充電イベントを検出するためのスレッシュホールド。(電流 > CurrDet)の場合は充電で、(電流 < -CurrDet)の場合は放電です。	Type = current Scalar = 2.5 Lsbunit = mA (10mΩ R <sub>SENSE</sub> ) Offset = 2.5 Signed = False MaximumScaled = 40.0 MinimumScaled = 2.5

### nProtCfg (0x1D7)

保護設定レジスタは様々な保護機能のイネーブル・ビットで構成されています。

BIT	15	14	13	12	11	10	9	8
Field	-	-	FullEn	-	-	-	-	-
Reset	-	-	0b0	-	-	-	-	-
Access Type	-	-	Write, Read	-	-	-	-	-
BIT	7	6	5	4	3	2	1	0
Field	-	-	-	-	-	-	-	-
Reset	-	-	-	-	-	-	-	-
Access Type	-	-	-	-	-	-	-	-

ビットフィールド	ビット	説明	デコード
FullEn	13	フル充電保護のイネーブル。フル充電保護機能をイネーブルした場合は、フル充電状態になると充電が停止します。	0x0: FullEn disabled. 0x1: FullEn enabled.

**nDelayCfg (0x1DC)**

様々な保護フォルトのバウンス防止タイマーを設定するには、nDelayCfg をセットします。フォルト状態は、このタイマーの終了時まで条件が持続した場合のみ終了します。

BIT	15	14	13	12	11	10	9	8
Field	-	-	FullTimer[2:0]			-	-	-
Reset	-	-	0b101			-	-	-
Access Type	-	-	Write, Read			-	-	-
BIT	7	6	5	4	3	2	1	0
Field	-	-	-	-	-	-	-	-
Reset	-	-	-	-	-	-	-	-
Access Type	-	-	-	-	-	-	-	-

ビットフィールド	ビット	説明	デコード
FullTimer	13:11	フル充電状態検出のタイミングを設定するには、FullTimer をセットします。充電終了条件が検出されてタイマーがタイムアウトすると、FET がオフになります (この機能がイネーブルされている場合)。	0x0: 33s to 40s 0x1: 45s to 67s 0x2: 1.5min to 2.25min 0x3: 3min to 4.5min 0x4: 6min to 9min 0x5: 12min to 18min 0x6: 24min to 36min 0x7: 72min to 1.6hr

**nScOcvLim (0x1E1)**

このレジスタは、ModelCfg.ModelID が選択されて 0x6 に設定されている場合、または nNVCfg2.enSC = 1 (LiFePO4) の場合のみ使われません。

BIT	15	14	13	12	11	10	9	8
Field	OCV_Low_Lim[8:1]							
Reset	0b00000000							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0

Field	OCV_Low_Lim[0]	OCV_Delta[6:0]
Reset	0b000000000	0b00000000
Access Type	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
OCV_Low_Lim	15:7	OCVキープアウト領域の下限値。	Type = voltage Scalar = 5.0 Lsbunit = mV Offset = 2560 Signed = False MaximumScaled = 5120.0 MinimumScaled = 2560.0
OCV_Delta	6:0	OCVキープアウト領域の下限値と上限値の差。	Type = voltage Scalar = 2.5 Lsbunit = mV Offset = 0 Signed = False MaximumScaled = 320.0 MinimumScaled = 0.0

## nDesignVoltage (0x1E3)

BIT	15	14	13	12	11	10	9	8
Field	Vminsys[7:0]							
Reset	0x96							
Access Type	Write, Read							
BIT	7	6	5	4	3	2	1	0
Field	-	-	-	-	-	-	-	-
Reset	-	-	-	-	-	-	-	-
Access Type	-	-	-	-	-	-	-	-

ビットフィールド	ビット	説明	デコード
Vminsys	15:8	ダイナミック・パワーの計算に使用する最小システム電圧。MinSysVoltage値を生成します。	Type = voltage Scalar = 20.0 Lsbunit = mV Offset = 0.0 Signed = False MaximumScaled = 5100.0 MinimumScaled = 0.0



PCB レイアウトのガイダンス

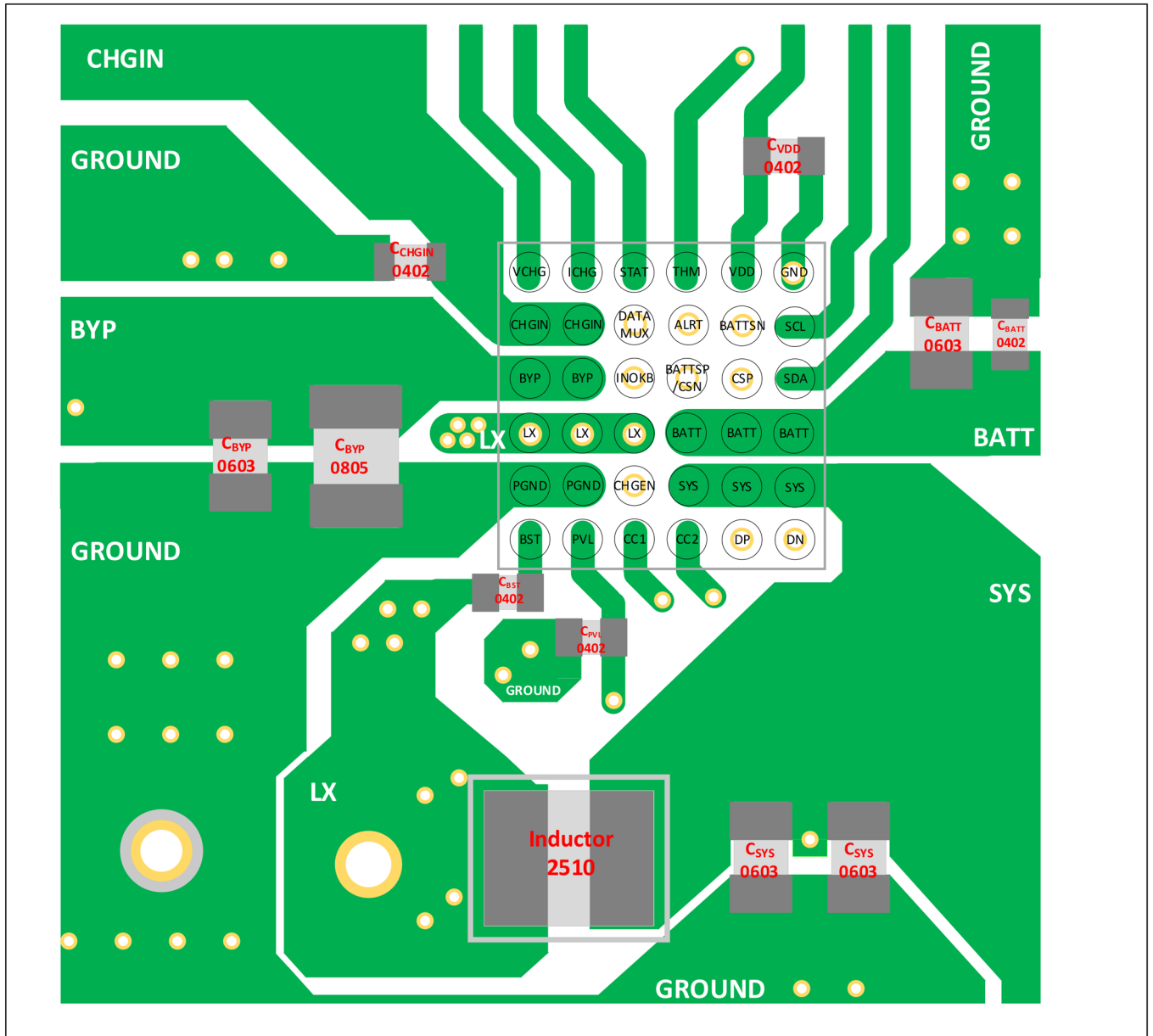


図 30. PCB レイアウトのガイダンス

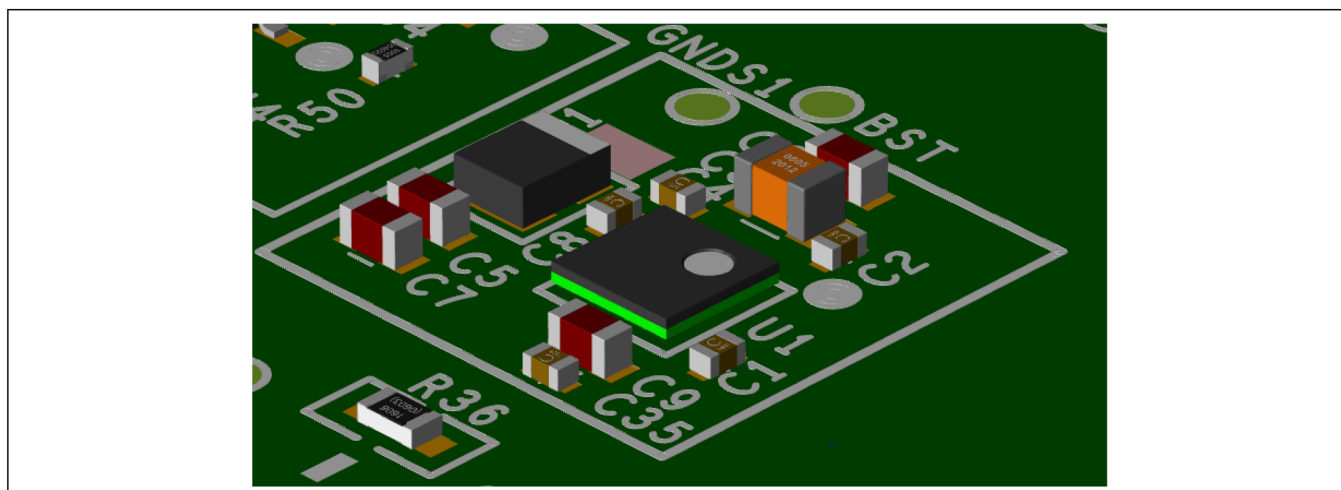
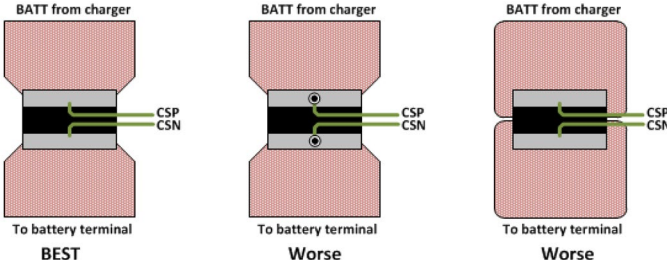


図 31. PCB コンポーネントの配置

表 12. PCB レイアウトのガイダンス

ピン	レイアウトのガイダンス
CHGIN	チャージャからの入力。十分に広い配線パターンを使って CHGIN プレーンに接続します。ロー・インピーダンスのリターン経路を実現するために、グランド・プレーンは CHGIN プレーンに近付けることを推奨します。コンデンサを使って PGND にバイパスします。CHGIN コンデンサ ( $C_{CHGIN}$ ) は CHGIN ピンの近くに配置してください。IC に近接させると、内部回路に安定した電源が供給されます。
BYP	システム電源への接続。十分に広い配線パターンを使って BYP プレーンに接続します。ロー・インピーダンスのリターン・パスを実現するために、グランド・プレーンは BYP プレーンに近付けることを推奨します。コンデンサを使って PGND にバイパスします。BYP コンデンサ ( $C_{BYP}$ ) は BYP ピンの近くに配置してください。IC に近接させると、内部回路に安定した電源が供給されます。
LX	スイッチング・ノード。LX と SYS の間にインダクタを接続します。GND 配線パターンを避けるために別のレイヤに LX 配線パターンを配置する場合は (図 30 を参照)、4 個以上のビアを使って PCB の異なるレイヤ同士を接続します。LX ノードの面積は電流を伝えるのに十分な大きさにする必要がありますが、干渉を抑えるためにできるだけ小さくする必要があります。その他の敏感な配線パターンを近付けて配置したり交差させたりしないでください。
BST	内部のハイサイド nMOS に駆動電圧を供給します。ブートストラップ・コンデンサ ( $C_{BST}$ ) を BST ピンと LX トレースの間に配置します。できるだけ BST ピンに近付けてください。IC に近接させると、内部回路に安定した電源が供給されます。その他の敏感な配線パターンを近付けて配置したり交差させたりしないでください。
PVL	オンチップ LDO の出力。ブートストラップ動作が原因で、レールのノイズが多くなります。PVL コンデンサ ( $C_{PVL}$ ) を使ってバイパスします。コンデンサは BST ピンに近付けてください。IC に近接させると、内部回路に安定した電源が供給されます。
SYS	システムの電力経路。十分に広い配線パターンを使って SYS プレーンに接続します。コンデンサを使ってバイパスしてください。SYS コンデンサ ( $C_{SYS}$ ) はインダクタの近くに配置します。
BATT	バッテリー電源接続。十分に広い配線パターンを使って BATT プレーンに接続します。コンデンサ ( $C_{BATT}$ ) を使ってバイパスしてください。
VDD	常時オンのレギュレータ経路。コンデンサ ( $C_{VDD}$ ) を使ってバイパスします。
CC1	USB Type-C の接続。特に考慮すべきことはありません。CC1 と CC2 には平行な配線パターンを使用します。
CC2	
DP	正負共通出力。Type-C またはマイクロ USB コネクタに接続します。特に考慮すべきことはありません。DP と DN には平行な配線パターンを使用します。
DN	
CHGEN	充電をイネーブル。特に考慮すべきことはありません。



CSP	MAX77972 は、外部センス抵抗がある場合とない場合の両方で動作可能です。 外付けセンス抵抗を使用する場合： CSP と CSN が外部電流センス抵抗の電圧を検出します。抵抗が非常に小さいので CSR の検出電圧はせいぜい数十 mV 程度で、1A の場合は 5mV です。CSP と CSN はパッドの中央でプローブすることを推奨します。パッドにはビアを設けないでください。CSP と CSN は、十分な幅を持つ専用の配線パターンを使い、センス抵抗から IC まで平行に配線します。
BATTSP/CSN	
BATTSN	内部抵抗を使用する場合： BATTSP と BATTSN は、充電電圧を安定化するために使用するリモート検出ピンです。BATTSP は CSN と同じピンを使用します。これらの信号は、残量ゲージ用にバッテリー電圧を検出します。これは、上のレイヤまたは下のレイヤの電源トレースやデジタル・ロジック信号と重なることがないように配線する必要があります。
INOKB	チャージャ入力が有効であることを示します。特に考慮すべきことはありません。
ALRT	オープン・ドレイン出力のアラート。特に考慮すべきことはありません。
DATAMUX	外部 USB データ・マルチプレクサの選択。特に考慮すべきことはありません。
SDA	I <sup>2</sup> C ライン。SDA と SCL 用に 2 つの平行な配線パターンを配置します。
SCL	
THM	10kΩ/100kΩ サーミスタ入力。サーミスタはコントローラの近くに配置します。
STAT	オープン・ドレイン充電ステータスの表示出力。特に考慮すべきことはありません。
ICHG	電流設定。ICHG プログラミング抵抗はコントローラの近くに配置します。
VCHG	電圧設定。VCHG プログラミング抵抗はコントローラの近くに配置します。
GND	PGND は降圧チャージャのスイッチング・ノードのグランドなので、接続には注意が必要です。PGND は SYS コンデンサと BYP コンデンサのグランドに接続し、他のグランドとは別にして、直接グランド・プレーンへ接続する必要があります。
PGND	

## 型番

PART NUMBER	TEMPERATURE RANGE	PIN-PACKAGE
MAX77972EWX+	-40°C to +85°C	36 WLP
MAX77972EWX+T	-40°C to +85°C	36 WLP

## 改訂履歴

版数	改訂日	説明	改訂ページ
0	04/24	初版発行	-

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2025年1月8日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。  
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2025年1月8日

製品名：MAX77972

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：148頁、nFilterCnfg (0x19D) の項、2行目から3行目の文

**【誤】**

「FilterCfg レジスタのフォーマットを表 14 に示します。」

**【正】**

「FG\_DEBUG\_MAP の表に FilterCfg のフォーマット示します」