



MAX77887

入力電圧モニタを備えた 超低消費電力昇降圧コンバータ

概要

MAX77887 は、入力電圧モニタリング機能を備えた高効率ナノ・パワー昇降圧コンバータであり、事前に設定されたスレッショルド・レベルをバッテリー電圧が下回らないようにしてバッテリーを保護します。

このコンバータは 1.8V~5.5V の入力電源で動作します。1.8V~5.2V の出力電圧は、ハードウェア制御ピンに接続した抵抗 R_{SEL1} で設定されます。CCM、スキップ、低消費電力の各モードで動作し、広範囲の負荷電流にわたって最大の効率を確保します。

MAX77887 には、2 つの専用ハードウェア制御ピン (R_{SEL1} と R_{SEL2}) があります。SEL1 に接続した抵抗 (R_{SEL1}) によって、OUT に対し 1.8V~5.2V の定義済み出力電圧を選択します。SEL2 に接続した抵抗 (R_{SEL2}) では、2 レベルのスイッチング電流制限値 (I_{LM}) と 16 レベルの入力電圧モニタリング・スレッショルドを設定できます。

MAX77887 は、1.36mm × 1.36mm、9 パンプ、0.4mm ピッチのウェハ・レベル・パッケージ (WLP) を採用しています。

アプリケーション

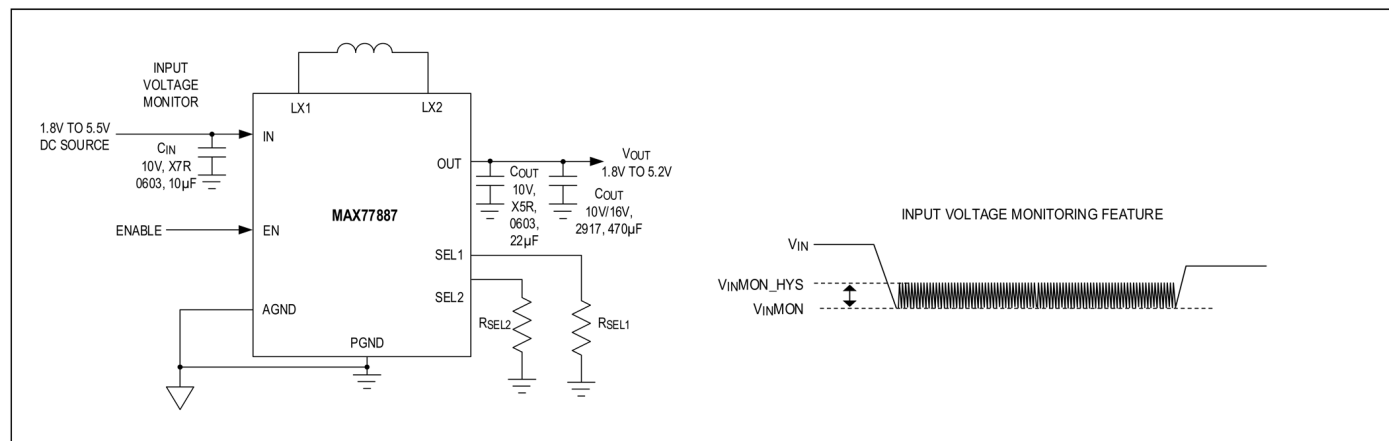
- LPWAN 用 SoC に関連する電源ソリューション
- IoT およびウェアラブル・アプリケーション
- アセット・トラッカ
- スマート・メータ

特長と利点

- 入力電圧：1.8V~5.5V
- 出力電圧：1.8V~5.2V
- ピーク効率：92.5% (5.5V_{IN}、3.8V_{OUT})
- 自己消費電流：430nA (代表値)
- シャットダウン電流：10nA
- R_{SEL} 設定
 - 出力電圧
 - スイッチング電流制限値：400mA/200mA
 - 入力電圧モニタリング・スレッショルド：16レベル
- 保護機能
 - 入力低電圧ロックアウト (UVLO)
 - スイッチング電流制限
 - サーマルシャットダウン (THS)
- 1.36mm × 1.36mm、9パンプ、0.4mmピッチのWLP

型番はデータシート末尾に記載されています。

入力電圧保護機能を備えた 1 セル昇降圧コンバータのアプリケーション回路



※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

©2024 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。

19-101837; Rev 0; 3/24

本 社 / 〒105-7323
大 阪営業所 / 〒532-0003
名古屋営業所 / 〒451-6038

東京都港区東新橋 1-9-1 東京汐留ビルディング 23F
大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 38F

絶対最大定格

IN、OUT、LX1、LX2～GND..... -0.3V～+6.0V
 EN、SEL1、SEL2～GND -0.3V～ $V_{IN} + 0.3V$
 WLP パッケージの連続消費電力 ($T_A = +70^{\circ}C$ 、 $70^{\circ}C$ を超えると
 $11.91mW/^{\circ}C$ でディレーティング) (Note 1) 952.56mW

最高ジャンクション温度 +150°C
 保存温度範囲 $-65^{\circ}C \sim +150^{\circ}C$
 はんだ処理温度 (リフロー) 260°C

Note 1: パッケージの熱性能の測定は JESD-51 シリーズに基づきます。

Note 2: 熱パラメータは FR-4 の 4 層基板に基づきます。

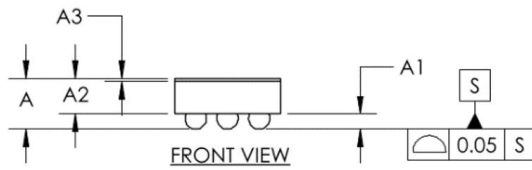
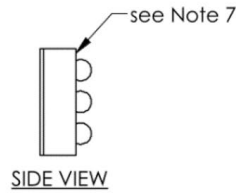
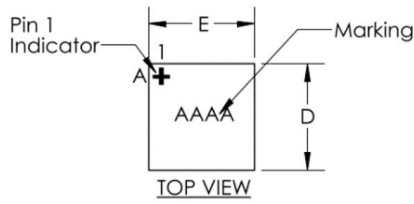
上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

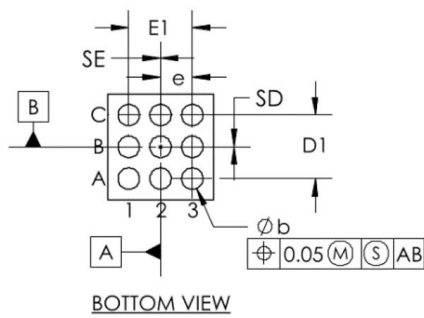
Package Code	W91T1+1
Outline Number	次頁の図を参照
Land Pattern Number	Refer to Application Note 1891
Thermal Resistance, Four Layer Board:	
Junction-to-Ambient (θ_{JA})	83.98°C/W

最新のパッケージ外形図とランド・パターン (フットプリント) に関しては、www.analog.com/packages で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、www.analog.com/thermal-tutorial を参照してください。



COMMON DIMENSIONS	
A	0.64 ±0.05
A1	0.19 ±0.03
A2	0.45 REF
A3	0.04 BASIC
b	∅0.27 ±0.03
D	1.338 ±0.025
E	1.338 ±0.025
D1	0.80 BASIC
E1	0.80 BASIC
e	0.40 BASIC
SD	0.00 BASIC
SE	0.00 BASIC
DEPOPULATED BUMPS: NONE	



- NOTES:
1. Terminal pitch is defined by terminal center to center value.
 2. Outer dimension is defined by center lines between scribe lines.
 3. All dimensions in millimeter.
 4. Marking shown is for package orientation reference only.
 5. Tolerance is ± 0.02 unless specified otherwise.
 6. All dimensions apply to PbFree (+) package codes only.
 7. Front - side finish can be either Black or Clear.

TITLE PACKAGE OUTLINE 9 BUMPS WLP PKG. 0.4 mm PITCH, W91T1+1		
APPROVAL	DOCUMENT CONTROL NO. 21-100672	REV. A

- DRAWING NOT TO SCALE -

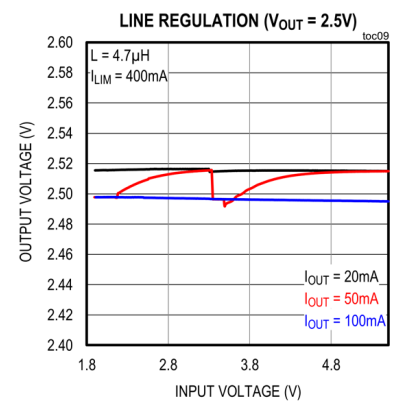
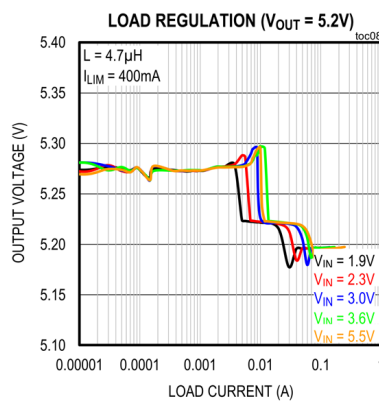
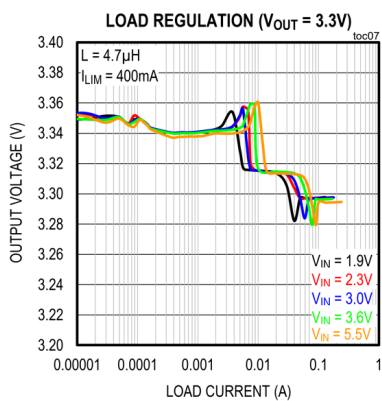
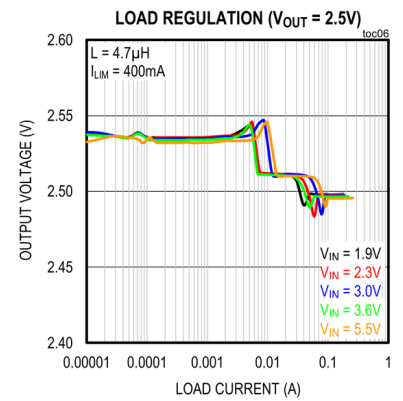
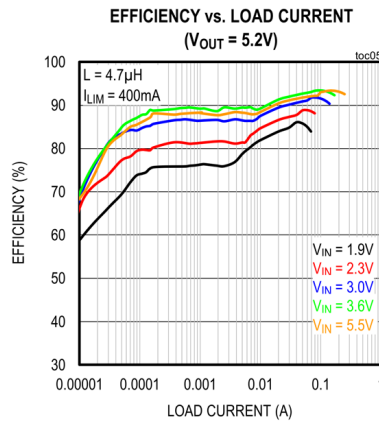
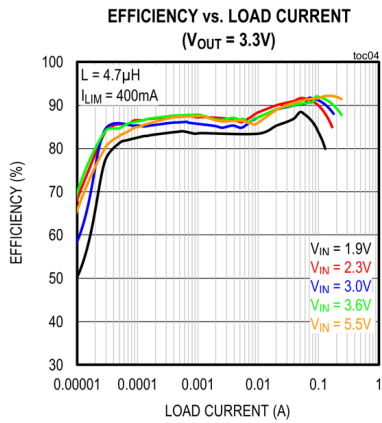
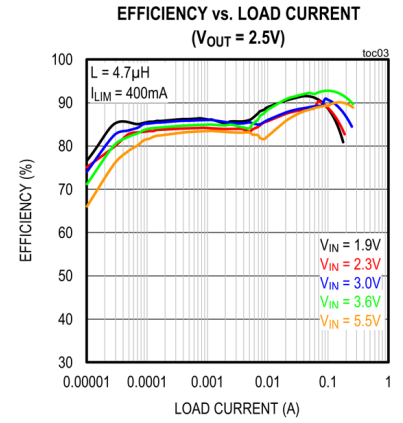
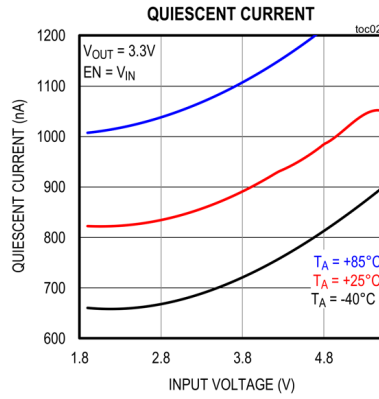
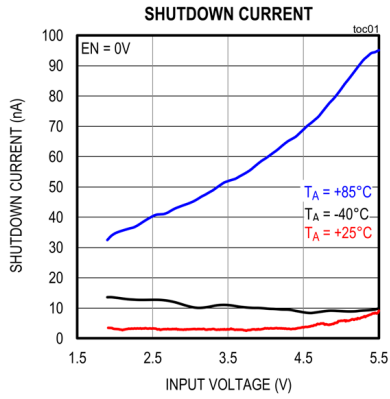
電氣的特性

(特に指定のない限り、代表値は $T_J \approx T_A = +25^\circ\text{C}$ での値、 $V_{IN} = +3.6\text{V}$ 、 $V_{OUT} = +3.3\text{V}$ 。制限値は $T_J = +25^\circ\text{C}$ で 100%テストされています。特に指定のない限り、動作温度範囲 ($T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$) および対応する電圧範囲全域での制限値は、設計と特性評価により裏付けられています。)

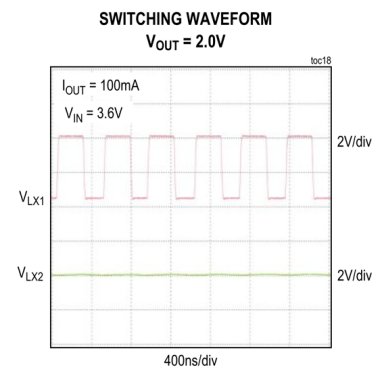
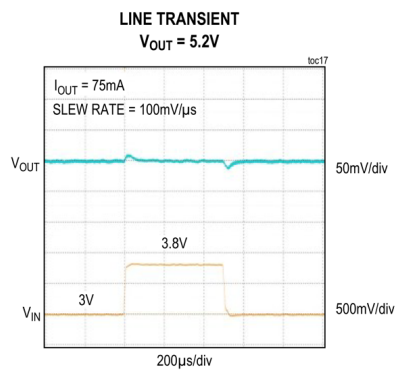
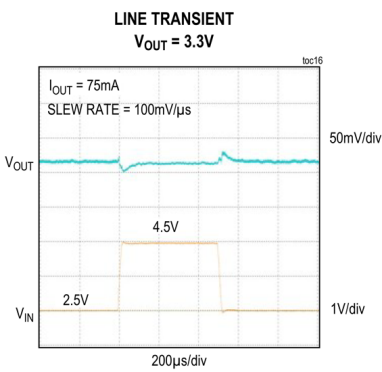
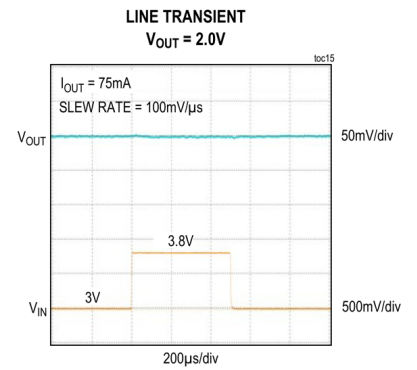
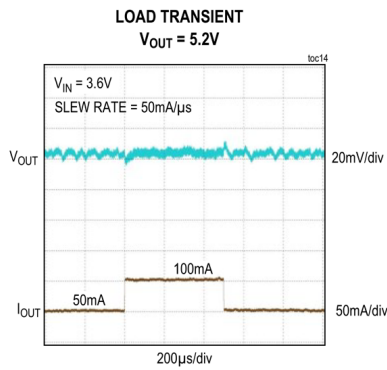
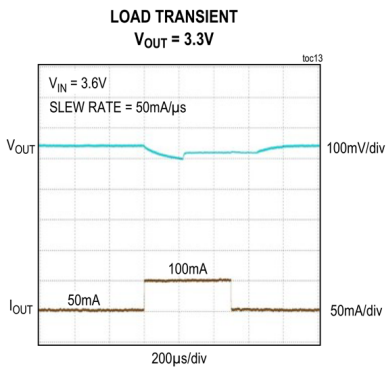
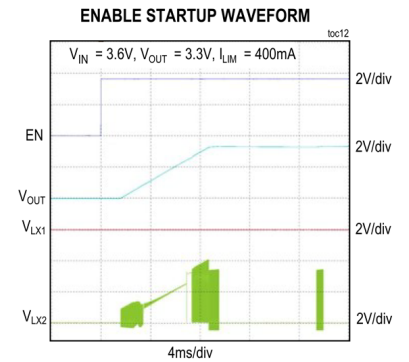
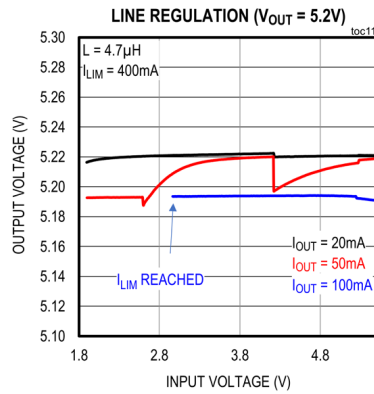
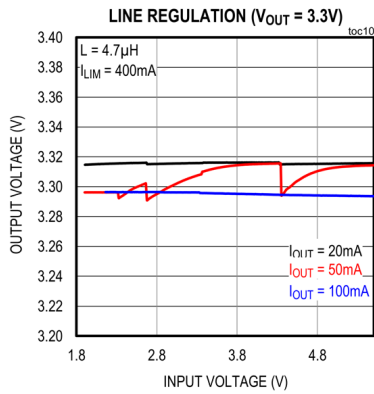
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
INPUT SUPPLY							
Operating Voltage Range	V_{IN}		1.8		5.5	V	
Input Undervoltage Lockout	V_{UVLO_rising}		1.7	1.75	1.8	V	
UVLO Hysteresis	V_{UVLO_Hys}	$V_{UVLO_rising} - V_{UVLO_falling}$		60		mV	
Shutdown Supply Current	I_{SHDN}	EN = LOW, $T_J = +25^\circ\text{C}$		10	100	nA	
Input Quiescent Current	I_Q	EN = HIGH, no switching, $T_J = +25^\circ\text{C}$		430	930	nA	
OUTPUT VOLTAGE							
Output Voltage Range	V_{OUT}		1.8		5.2	V	
Output Voltage Accuracy	V_{OUT_ACC}	In CCM mode, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	-2		+2	%	
		LPM and Skip mode at $T_J = 25^\circ\text{C}$	-1.0		+4.0		
EN LOGIC LEVEL							
Input LOW Level	V_{IL}				0.4	V	
Input HIGH Level	V_{IH}		1.2			V	
THERMAL PROTECTION							
Thermal Shutdown Threshold	T_{SHDN}	T_J rising		165		$^\circ\text{C}$	
Thermal shutdown Hysteresis	T_{HYS}	$T_{SHDN_R} - T_{SHDN_F}$		20		$^\circ\text{C}$	
BUCK-BOOST REGULATOR							
High-Side Switching Current Limit	I_{LIM}	$V_{IN} = 1.8\text{V}$ to 5.5V , $L = 4.7\mu\text{H}$	$66.5\text{k}\Omega \leq R_{SEL2}$	340	400	460	mA
			$R_{SEL2} \leq 56.2\text{k}\Omega$	160	200	240	
Low-Side Switch On Resistance	R_{DSON_LOW}	$I_{LX} = +180\text{mA}$		250		$\text{m}\Omega$	
High-Side Switch On Resistance	R_{DSON_HIGH}	$I_{LX} = -180\text{mA}$		250		$\text{m}\Omega$	
Turn-On Delay Time	t_{DLY_EN}	Delay from rising edge of EN signal to start of output voltage ramp		1.6	2.7	ms	
Line Regulation	$\Delta V/\Delta V_{INx}$	$V_{IN} = 1.8\text{V}$ to 5.5V , $I_{OUT} = 0\text{A}$, 50mA	-1.1		+1.1	%	
Load Regulation	ΔV	$I_{OUT} = 10\text{mA}$ to 200mA (CCM mode), $I_{LIM} = 400\text{mA}$, $V_{IN} = 3.6\text{V}$, $V_{OUT} = 3.3\text{V}$		0.7		%	
		$I_{OUT} = 10\text{mA}$ to 75mA (CCM mode), $I_{LIM} = 200\text{mA}$, $V_{IN} = 3.6\text{V}$, $V_{OUT} = 3.3\text{V}$		0.8			
Minimum Effective Output Capacitance	$C_{EFF(\text{Min})}$			100		μF	

標準動作特性

(特に指定のない限り、 $V_{IN} = 3.6V$ 、 $V_{OUT} = 3.3V$ 、 $L = 4.7\mu H$ (村田製作所 DFE201610E-4R7M = P2)、 $C_{OUT} = 22\mu F$ セラミック + $100\mu F$ 電解、 $I_{LIM} = 400mA$ 、 $V_{INMON} = 1.8V$ 、 $T_A = +25^\circ C$ 。)

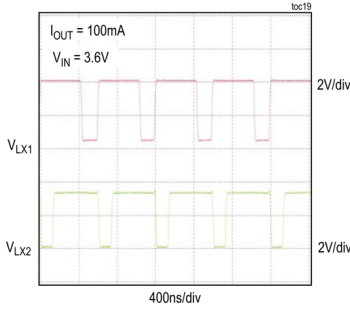


(特に指定のない限り、 $V_{IN} = 3.6V$ 、 $V_{OUT} = 3.3V$ 、 $L = 4.7\mu H$ (村田製作所 DFE201610E-4R7M = P2)、 $C_{OUT} = 22\mu F$ セラミック + $100\mu F$ 電解、 $I_{LIM} = 400mA$ 、 $V_{INMON} = 1.8V$ 、 $T_A = +25^\circ C$ 。)

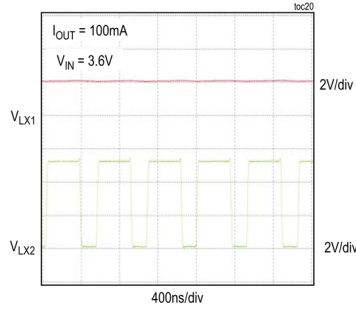


(特に指定のない限り、 $V_{IN} = 3.6V$ 、 $V_{OUT} = 3.3V$ 、 $L = 4.7\mu H$ (村田製作所 DFE201610E-4R7M = P2)、 $C_{OUT} = 22\mu F$ セラミック + $100\mu F$ 電解、 $I_{LIM} = 400mA$ 、 $V_{INMON} = 1.8V$ 、 $T_A = +25^\circ C$ 。)

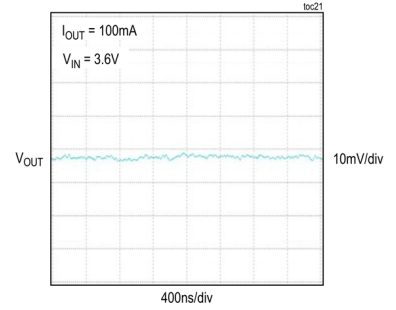
SWITCHING WAVEFORM
 $V_{OUT} = 3.3V$



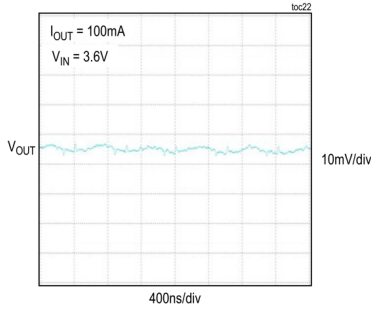
SWITCHING WAVEFORM
 $V_{OUT} = 5.2V$



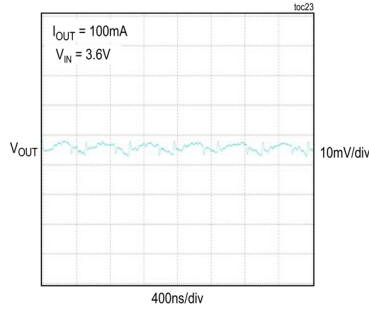
OUTPUT VOLTAGE RIPPLE
 $V_{OUT} = 2.0V$



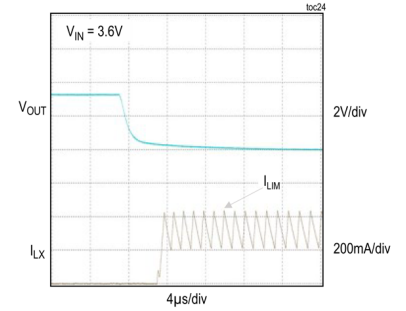
OUTPUT VOLTAGE RIPPLE
 $V_{OUT} = 3.3V$



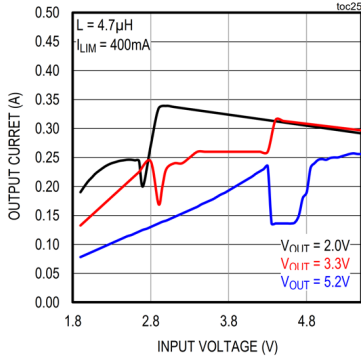
OUTPUT VOLTAGE RIPPLE
 $V_{OUT} = 5.2V$



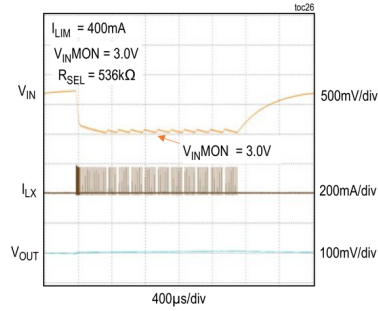
SHORT-CIRCUIT RESPONSE
3.3V OUTPUT ($I_{LIM} = 400mA$)



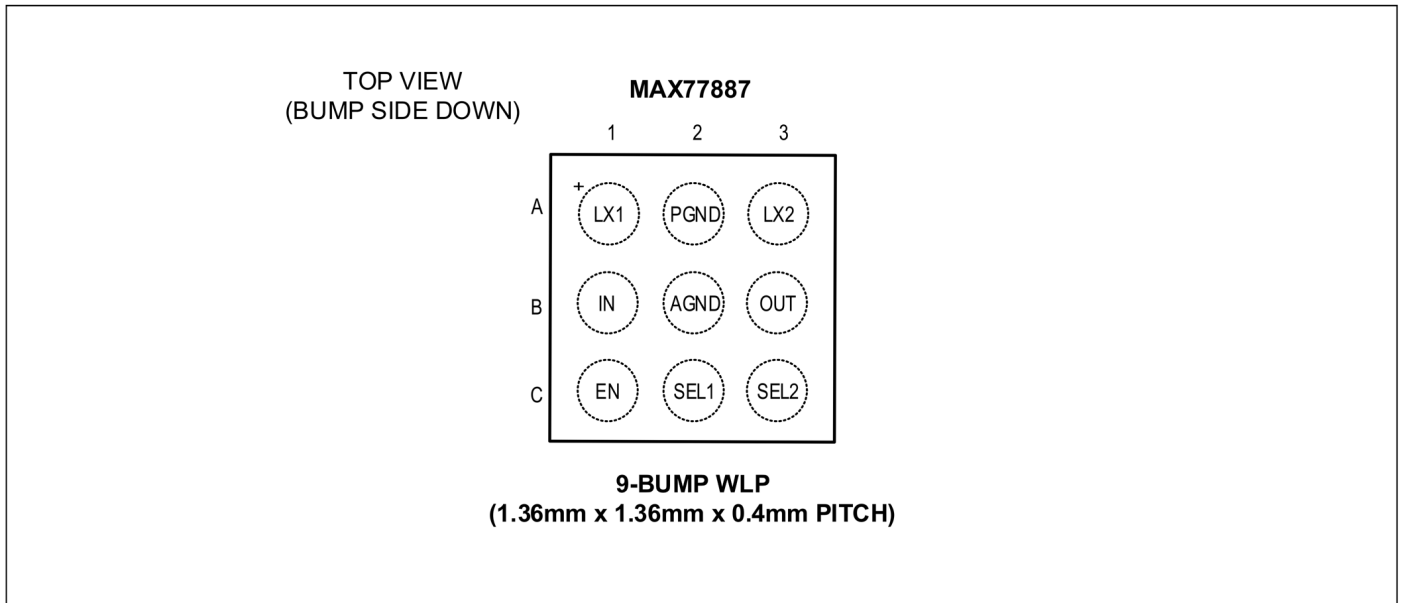
MAXIMUM OUTPUT CURRENT vs.
SUPPLY VOLTAGE



V_{IN} MONITOR FUNCTIONALITY
 $V_{OUT} = 3.3V$, SOURCE IMPEDANCE = 100Ω



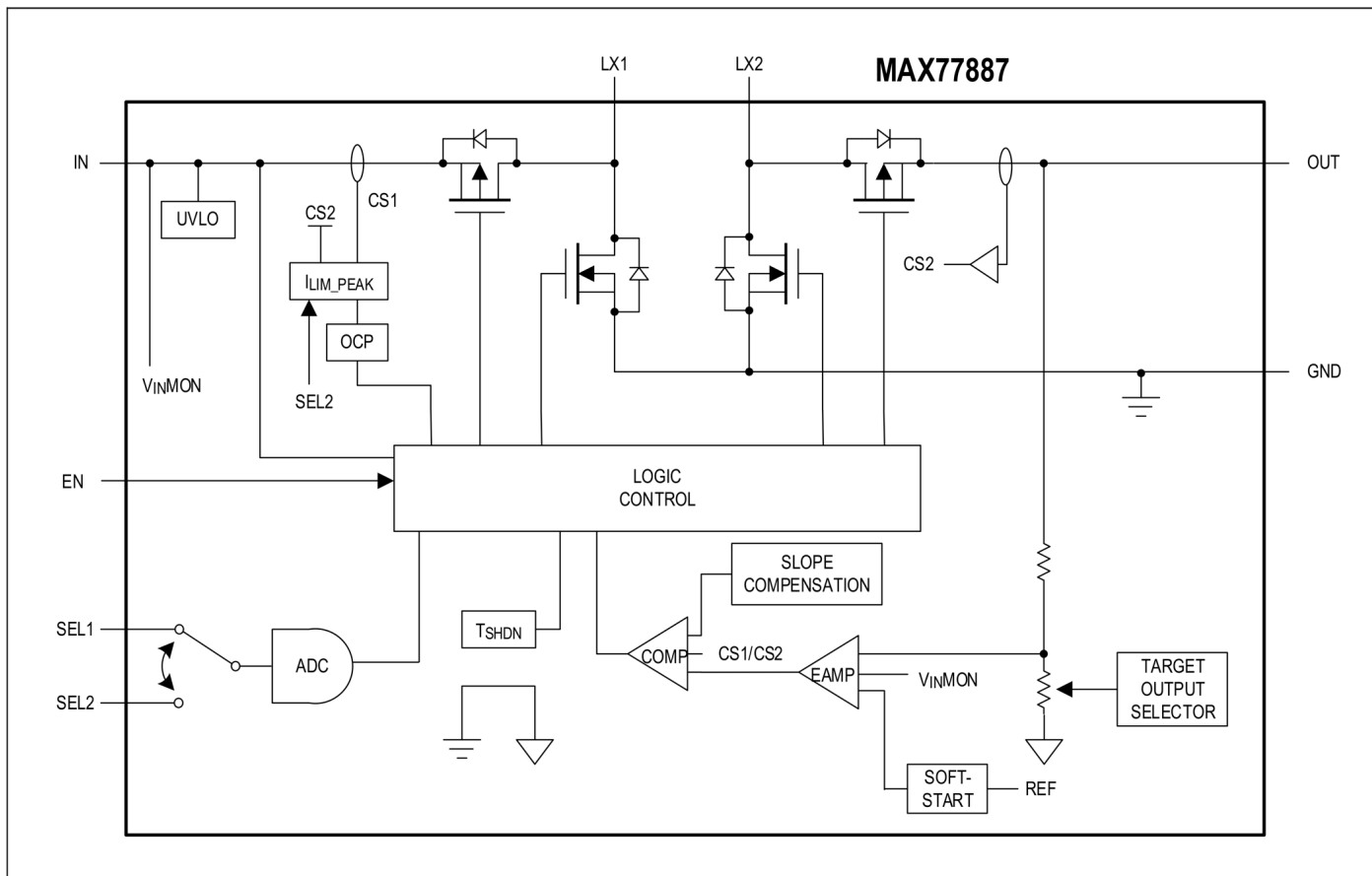
ピン配置



端子説明

ピン	名称	説明	タイプ
A1	LX1	昇降圧コンバータのスイッチング・ノード 1	Power
A2	PGND	昇降圧コンバータの電源グランド	Power Ground
A3	LX2	昇降圧コンバータのスイッチング・ノード 2	Power
B1	IN	昇降圧コンバータの入力。10V、10 μ F のセラミック・コンデンサで GND ピンにバイパスします。	Power Input
B2	AGND	昇降圧コンバータのアナログ・グランド	Analog Ground
B3	OUT	昇降圧コンバータの出力。10V、22 μ F のセラミック・コンデンサで GND ピンにバイパスします。	Power Output
C1	EN	昇降圧イネーブル入力	Digital Input
C2	SEL1	設定の選択。SEL1 と PGND の間に抵抗を接続します。抵抗値と設定については表 1 を参照してください。	Analog Input
C3	SEL2	設定の選択。SEL2 と PGND の間に抵抗を接続します。抵抗値と設定については表 2 を参照してください。	Analog Input

ブロック図



詳細

MAX77887 はナノ・パワーの昇降圧コンバータで、1.8V~5.5V の入力範囲に対し、超低自己消費電流（代表値 430nA）と高効率を実現します。この IC は入力電圧モニタ機能を備えており、パルス負荷条件下でバッテリー電圧が設定されたスレッシュホールド・レベルを下回らないようにしてバッテリーを保護します。この IC は、アセット・トラッキング・デバイスやウェアラブル・デバイスなど、動作時間が短くスタンバイ/アイドリング時間が長い、一次電池や単 3 アルカリ電池で駆動されるアプリケーションに最適です。効率を最大化するため、動作条件に応じて低消費電力モード（LPM）、スキップ・モード、CCM モードで動作します。

SEL1 ピンと GND の間の抵抗 (R_{SEL1}) を用いることで、出力電圧レベルを 1.8V~5.2V の範囲で選択できます。SEL2 ピンと GND の間の抵抗 (R_{SEL2}) を用いることで、以下を設定できます。

- スイッチング電流制限値 (I_{LIM})
- 入力電圧モニタ・スレッシュホールド・レベル (V_{MINMON})

詳細については、[SEL ピンの設定](#)のセクションを参照してください。

スタートアップ

図 1 にスタートアップ動作を図示します。EN がロジック・ハイになり $V_{IN} > V_{UVLO_R}$ になると、IC はバイアス回路をオンにすることで起動し、その後 2 つの SEL ピンの抵抗値を順次読み出します。ソフトスタート・プロセスを開始するまでに、EN 信号の立ち上がりエッジから通常 1.6ms (T_{DLY_EN} 、スタートアップ遅延時間) を要します。

ソフトスタート中はスルー・レートが 0.5V/ms に維持されます。ソフトスタート処理は、出力が目標の安定化電圧に達すると完了します。出力が目標電圧レベルにプリバイアスされている場合、デバイスはソフトスタート処理をスキップしてすぐに通常レギュレーション動作に入ります。

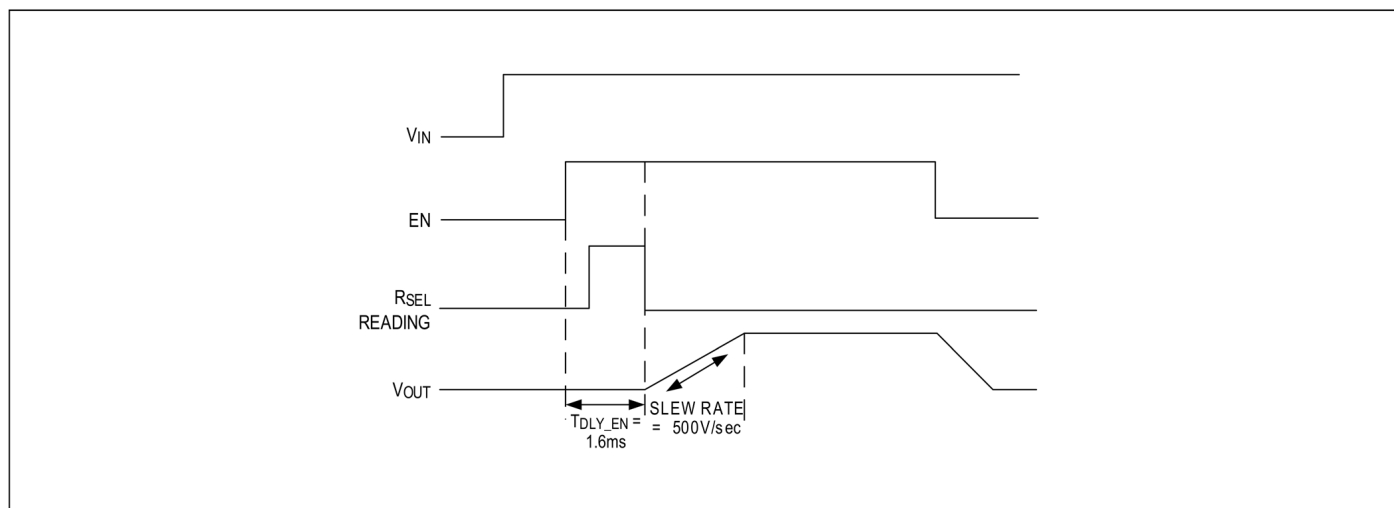


図 1. スタートアップ動作

昇降圧制御方式

この昇降圧コンバータは、適応型オン時間電流モード制御を用いて動作します。昇降圧コンバータは、単一のインダクタと出力コンデンサで出力電圧をレギュレーションする Hブリッジ・トポロジを採用しています。

Hブリッジ・トポロジには次の 3 つのスイッチング・フェーズがあります。詳細については図 2 を参照してください。

- $\Phi 1$ スイッチ期間 (フェーズ 1 : HS1 = ON、LS2 = ON) ではインダクタにエネルギーを貯蔵します。インダクタ電流は、入力電圧をインダクタンスで割った値 V_{IN}/L に比例したレートでランプアップします。
- $\Phi 2$ スイッチ期間 (フェーズ 2 : HS1 = ON、HS2 = ON) では、インダクタ両端の電圧差 $(V_{IN} - V_{OUT})/L$ に応じて、インダクタ電流がランプアップまたはランプダウンします。
- $\Phi 3$ スイッチ期間 (フェーズ 3 : LS1 = ON、HS2 = ON) では、出力電圧をインダクタンスで割った値 $(-V_{OUT}/L)$ に比例したレートでインダクタ電流がランプダウンします。

昇圧動作時 ($V_{IN} < V_{OUT}$) には、事前設定のオフ時間で、1 サイクル内で $\Phi 2$ と $\Phi 1$ を使用します。図 2 に示す昇圧モード動作のインダクタ電流波形を参照してください。

降圧動作時 ($V_{IN} > V_{OUT}$) には、事前設定のオン時間で、1 サイクル内で $\Phi 2$ と $\Phi 3$ を使用します。図 2 に示す降圧モード動作のインダクタ電流波形を参照してください。

3 フェーズ動作時 (V_{IN} と V_{OUT} が近い場合) には、事前設定の昇降圧オン時間の間 $\Phi 1$ 、事前設定のオン時間の間 $\Phi 2$ 、そして電流がゼロになるまでの間 $\Phi 3$ で動作します。図 2 に示す 3 フェーズ・モード動作のインダクタ電流波形を参照してください。

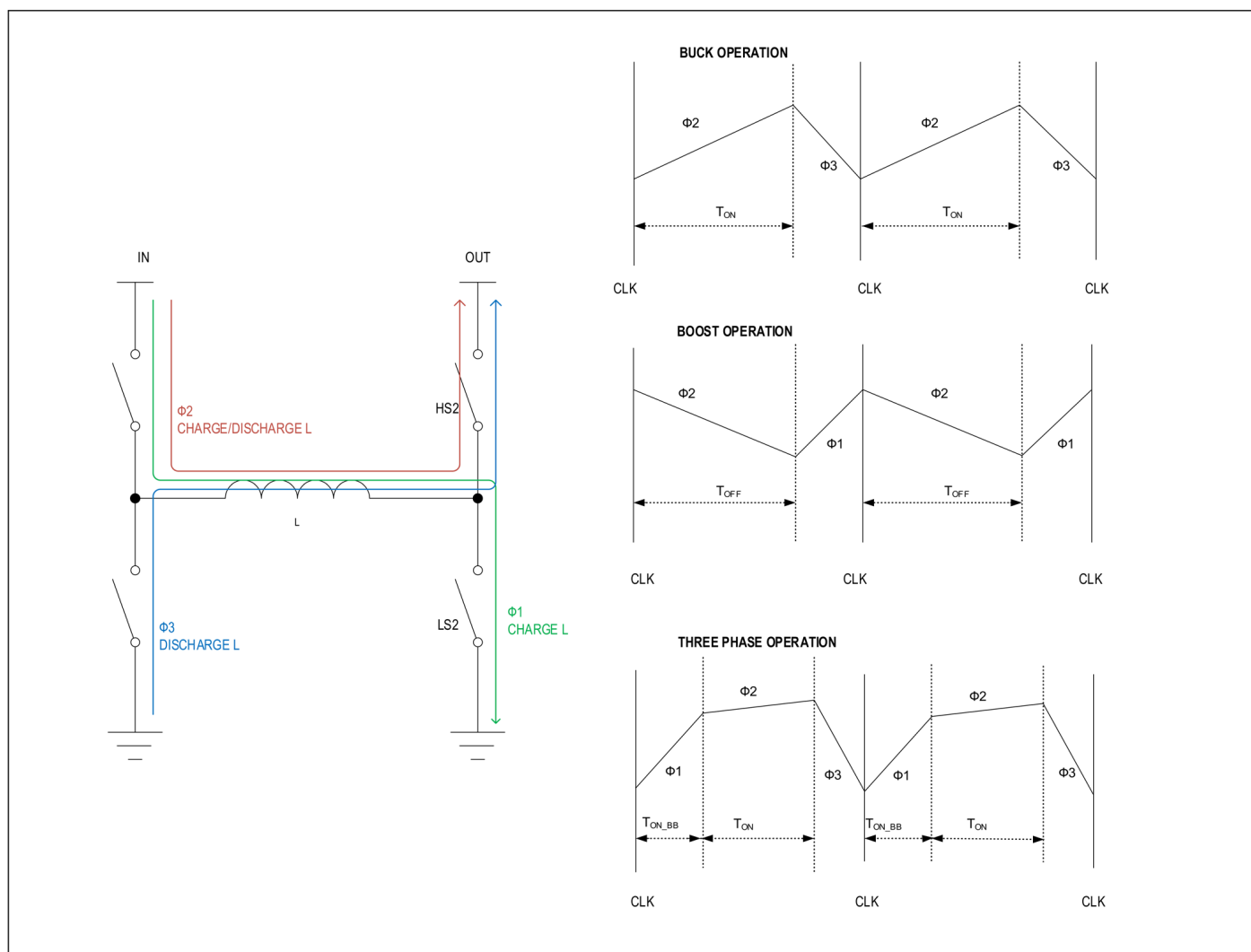


図 2. 昇降圧 H ブリッジ方式

低電力モード

MAX77837 は負荷電流が非常に小さくなると低消費電力モード (LPM) に入り、軽負荷時に高い効率を実現します。このモードでは、エラー・アンプなどの内部ブロックを非活性化することで I_Q の消費を低減します。LPM での出力電圧をモニタするために、低消費電力の電圧コンパレータを使用します。

負荷電流が減少しスイッチング周波数が F_{MIN} (代表値 133kHz) に低下すると、このデバイスは出力電圧が目標値を 2% 上回るまで F_{MIN} でスイッチングを行います。出力電圧がこのレベルを超えると、デバイスは低消費電力モードで動作します。低消費電力モードでは、出力電圧が目標出力電圧を 2% 上回ると、IC は事前設定の長さのオン時間で動作します。負荷が増加すると、IC はその負荷に対応するためにより高い周波数でスイッチングする必要があります。そしてスイッチング周波数が F_{MIN} に達すると、デバイスは出力電圧が目標電圧に低下するまで F_{MIN} でスイッチングを行います。出力が目標電圧に達すると、スキップ・モードで動作します。

スキップ・モードと CCM モード

負荷が十分高く、スイッチング周波数が F_{MIN} (代表値 133kHz) より高い場合、デバイスは低消費電力モードから脱してスキップ・モードになります。スキップ・モード動作では、出力電圧が目標値に達すると、事前設定の長さのオン時間がトリガされます。スキップ・モード動作時は、インダクタ電流が 0A に達すると FET がオフになり負のインダクタ電流が防止されます。

出力負荷電流が大きくなり、インダクタ電流にゼロ交差がなくなると、デバイスは CCM (連続導通モード) に入り適応型オン時間制御で動作します。CCM モード動作時、IC は目標電圧にレギュレーションします。

サーマル・シャットダウン

ジャンクション温度が T_{SHDN_R} (代表値 165°C) を超過すると、MAX77887 の過熱保護機能がトリガされて昇降圧コンバータ出力がディスエーブルされ、ジャンクション温度が過熱保護の立下がりスレッシュホールド・レベルの T_{SHDN_F} (代表値 145°C) より下がるまでこの状態が続きます。ジャンクション温度が過熱保護の立下がりスレッシュホールドを下回ると、自動的に動作を再開します。

低電圧ロックアウト

V_{IN} が V_{UVLO_F} (代表値 1.69V) 未満になると昇降圧レギュレータがディスエーブルされ、全てのレジスタがリセットされます。 V_{IN} が V_{UVLO_R} (代表値 1.75V) を超えるまで、IC は再起動されません。

スイッチング電流制限

MAX77887 は IC およびシステムを保護するため、サイクルごとのスイッチ電流制限を行います。オン時間中は、ハイ・サイド・スイッチのピーク・スイッチング電流を検知します。ピーク電流がスイッチング電流制限値 (I_{LIM}) に達すると、充電フェーズで使用するスイッチはオフに、インダクタ電流を放電するスイッチはオンになって、ピーク電流が谷電流制限値に達するのを待ちます。この動作は、ピーク・スイッチング電流が I_{LIM} スレッシュホールドに達しなくなるまで続きます。この IC には 400mA (高制限値) と 200mA (低制限値) の 2 つのスイッチング電流制限値があり、 R_{SEL2} で設定できます。詳細については、[SEL ピンの設定](#)のセクションを参照してください。

入力電圧モニタ

MAX77887 は入力電圧モニタ機能を備えており、事前設定されたスレッシュホールドである入力電圧モニタ・スレッシュホールド・レベル (V_{INMON}) をバッテリー電圧が下回らないようにしてバッテリーを保護します。入力が V_{INMON_HYS} レベルまで回復したことを MAX77887 が検出すると、IC はスイッチングを再開します。この動作は、 V_{IN} の V_{INMON} レベルまでの低下を IC が検知しなくなるまで続きます。 V_{IN} が V_{INMON} レベルまで低下しなくなると、IC は通常のスイッチング・パターンを再開します。

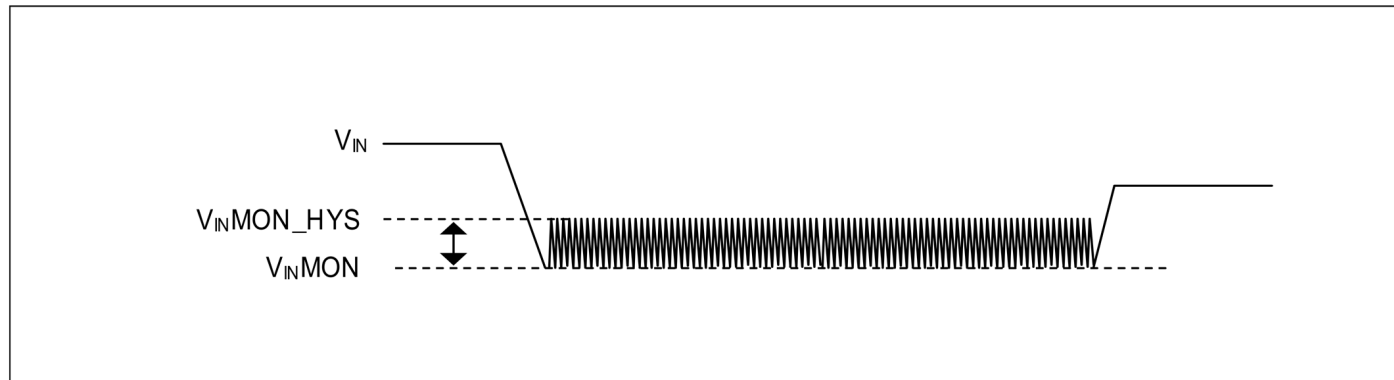


図 3. V_{INMON} 機能

SEL ピンの設定

MAX77887にはデバイスの機能を設定する2つのハードウェア設定ピン（SEL1とSEL2）があります。SEL1とグラウンドの間の抵抗（ R_{SEL1} ）を使用して、出力電圧レベル（OUT）を選択します。SEL2とグラウンドの間の抵抗（ R_{SEL2} ）を使用して、スイッチング電流制限値と入力電圧モニタ・スレッショルド・レベルを選択します。

表 1. R_{SEL1} の選択表

R_{SEL1} (k Ω)	OUT (V)	R_{SEL1} (k Ω)	OUT (V)
Short	3.3	66.5	3.4
4.99	1.8	80.6	3.6
5.90	1.9	95.3	3.7
7.15	2.0	113	3.8
8.45	2.1	133	3.9
10.0	2.2	162	4.0
11.8	2.3	191	4.1
14.0	2.4	226	4.2
16.9	2.5	267	4.3
20.0	2.6	324	4.4
23.7	2.7	383	4.5
28.0	2.8	453	4.6
34.0	2.9	536	4.7
40.2	3.0	634	5.0
47.5	3.1	768	5.1
56.2	3.2	909/OPEN	5.2

表 2. R_{SEL2} の選択表

R_{SEL2} (k Ω)	V_{INMON} (V)	I_{LIM} (mA)	R_{SEL2} (k Ω)	V_{INMON} (V)	I_{LIM} (mA)
Short	1.8	200	66.5	1.8	400
4.99	1.9	200	80.6	1.9	400
5.90	2.0	200	95.3	2.0	400
7.15	2.1	200	113	2.1	400
8.45	2.2	200	133	2.2	400
10.0	2.3	200	162	2.3	400
11.8	2.4	200	191	2.4	400
14.0	2.5	200	226	2.5	400
16.9	2.6	200	267	2.6	400
20.0	2.7	200	324	2.7	400
23.7	2.8	200	383	2.8	400
28.0	2.9	200	453	2.9	400
34.0	3.0	200	536	3.0	400
40.2	3.1	200	634	3.1	400
47.5	3.2	200	768	3.2	400
56.2	3.4	200	909/OPEN	3.4	400

PCB レイアウト時のガイドライン

スイッチング電力損失を低減し、クリーンで安定した動作を得るためには、回路基板レイアウトに細心の注意を払う必要があります。図 4 に PCB レイアウトの例を示します。

PCB の設計時には以下のガイドラインに従ってください。

- 1) 入力コンデンサは、デバイスの IN ピンのすぐ近くに配置する必要があります。このデバイスは高いスイッチング周波数で動作するため、IN ピンの高周波ノイズを効果的にデカップリングするためには、この配置が重要です。
- 2) PCB の低インピーダンスのグラウンド・プレーンを、IC、C_{OUT}、C_{IN}、インダクタの直下に配置することを優先させてください。このグラウンド・プレーンに切断があると、スイッチング電流ループが遮断されるおそれがあります。
- 3) AGND は注意深く PGND に接続する必要があります。PCB の低インピーダンス・グラウンド・プレーンと AGND との接続（PGND と同じ回路接続）は、重要な回路ループから離れた場所で行います。
- 4) 電源パターンと負荷の接続は短く広くします。この方法は、高い効率を得るために必須のものです。

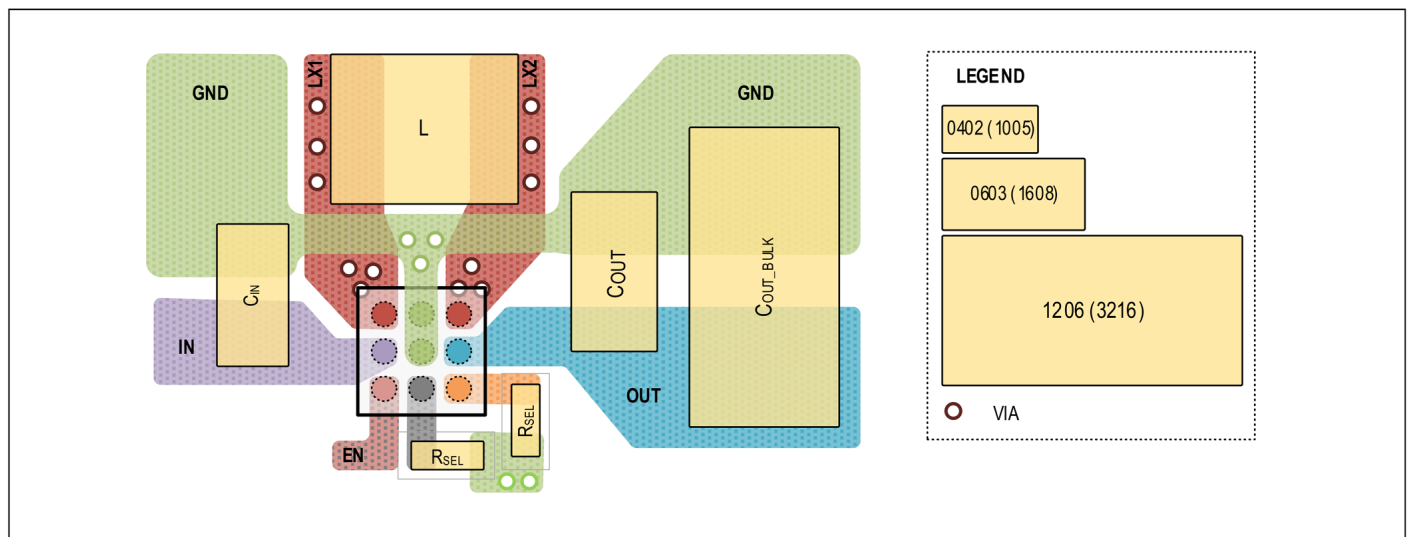
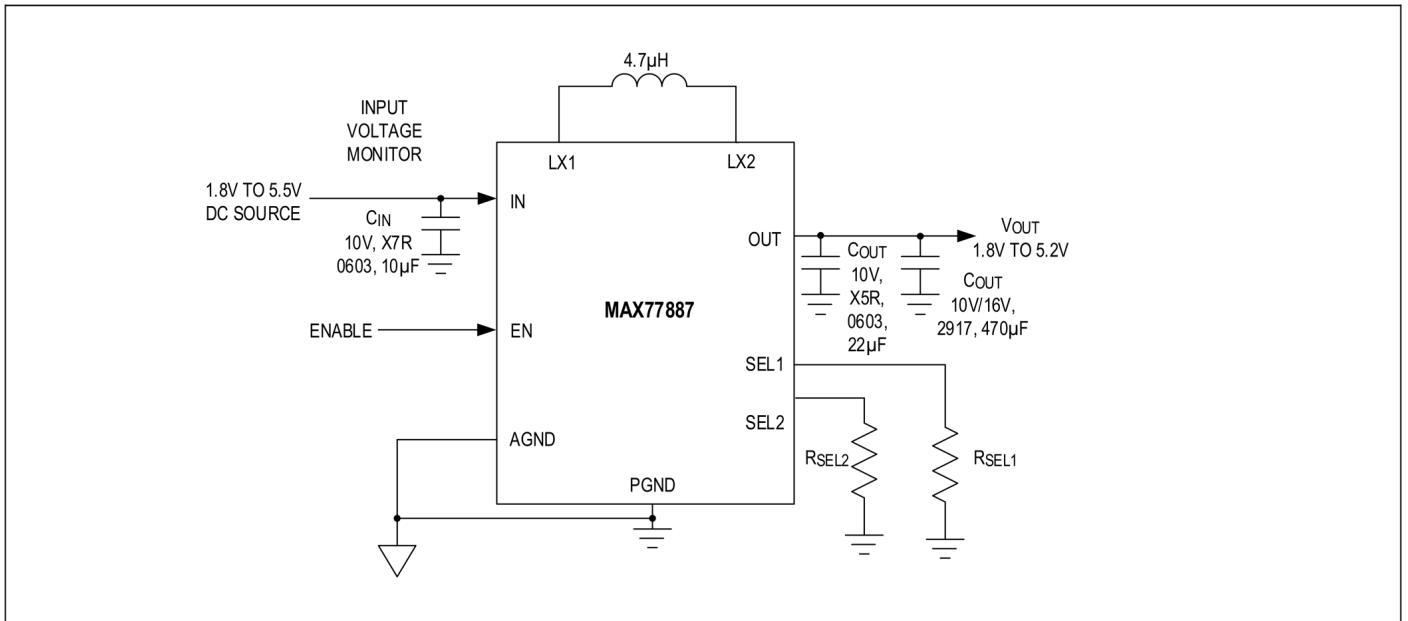


図 4. レイアウト例

標準アプリケーション回路



型番

PART NUMBER	PIN-PACKAGE
MAX77887AEWL+T	9 WLP

+は鉛 (Pb) フリー/RoHS 準拠のパッケージであることを示します。
T = テープ&リール。

改訂履歴

版数	改訂日	説明	改訂ページ
0	3/24	市場投入のためのリリース	-

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2024年9月30日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2024年9月30日

製品名：MAX77887

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：2頁、パッケージ情報の表内、下から2行目

【誤】

“Thermal Resistance, Four Layer Board”

【正】

“Thermal Resistance, Four Layer Board (Note2)”

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2024年9月30日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2024年9月30日

製品名：MAX77887

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：2頁、パッケージ情報の表内、上から2行目

【誤】

Outline Number	21-100672
----------------	-----------

【正】

Outline	次頁の図を参照してください
---------	---------------