

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2023年5月15日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2023年5月15日

製品名：MAX25069

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：64 ページ、reboot_top_reg の表、ビットフィールドの説明欄

【誤】

「不揮発性レジスタ 0x17~0x15 の内容を作業用レジスタ 0x17~0x25 にコピーするコマンド。」

【正】

「不揮発性レジスタ 0x17~0x25 の内容を作業用レジスタ 0x07~0x15 にコピーするコマンド。」



MAX25069

自動車用の I²C 制御 6 チャンネル 150mA
バックライト・ドライバおよび 4 出力 TFT LCD バイアス

概要

MAX25069 は、自動車用 TFT LCD アプリケーション向けに高度に集積化された TFT 電源および LED バックライト・ドライバです。この IC には、昇圧コンバータ、反転昇降圧コンバータ、2 個のゲート・ドライバ電源、昇圧/SEPIC コントローラが統合化されており、ディスプレイ・バックライトの 1~6 ストリングの LED に電力を供給できます。

ソース・ドライバ電源はユニポーラ・モードで最大+18V を供給できる昇圧コンバータと、-10.5V までの負電圧を生成できる反転昇降圧コンバータで構成されています。AVDD 出力は 13.5V で最大 300mA を供給でき、NAVDD は最大 200mA を供給できます。正出力ソース・ドライバ電源レギュレーション電圧 (V_{AVDD}) は、内蔵 NV メモリまたは I²C を介して設定できます。負出力ソース・ドライバ電源電圧 (V_{NAVDD}) は、常に -V_{AVDD} に厳密にレギュレーションされています。ソース・ドライバ電源は、2.65V~5.5V の入力電圧で動作します。

ゲート・ドライバ電源は、最大+31.5V を生成するようレギュレーションされたチャージ・ポンプと-18V までを生成するようレギュレーションされたチャージ・ポンプで構成され、それぞれ最大 15mA の電流を供給できます。

IC には、入力スイッチ制御 (NGATE) を備えた 6 ストリング LED 用ドライバがあり、最大で 6 ストリングの LED を 1 ストリングあたり 150mA (最大) の電流で駆動できます。

ロジック制御および I²C 制御のパルス幅変調 (PWM) 調光機能が内蔵されており、300ns の短い最小パルス幅と、LED ストリングの位相を互いにシフトさせるオプションを備えています。位相シフトを有効化した場合、各ストリングが異なる時間で点灯するため、入出力リップルや可聴ノイズを低減できます。位相シフトを無効化した場合は、電流シンクが同時に行われ、電流シンクの並列接続が可能になります。

全電力ドメインのスタートアップ・シーケンスとシャットダウン・シーケンスは、8 つのプリセット・モードのいずれかを用いて制御されます。このモードは、内蔵不揮発性メモリまたは I²C インターフェースを用いて選択できます。

MAX25069 は、露出パッド付きの 7mm × 7mm、48 ピン TQFN パッケージで提供され、-40°C~+125°C の周囲温度範囲で動作します。

アプリケーション

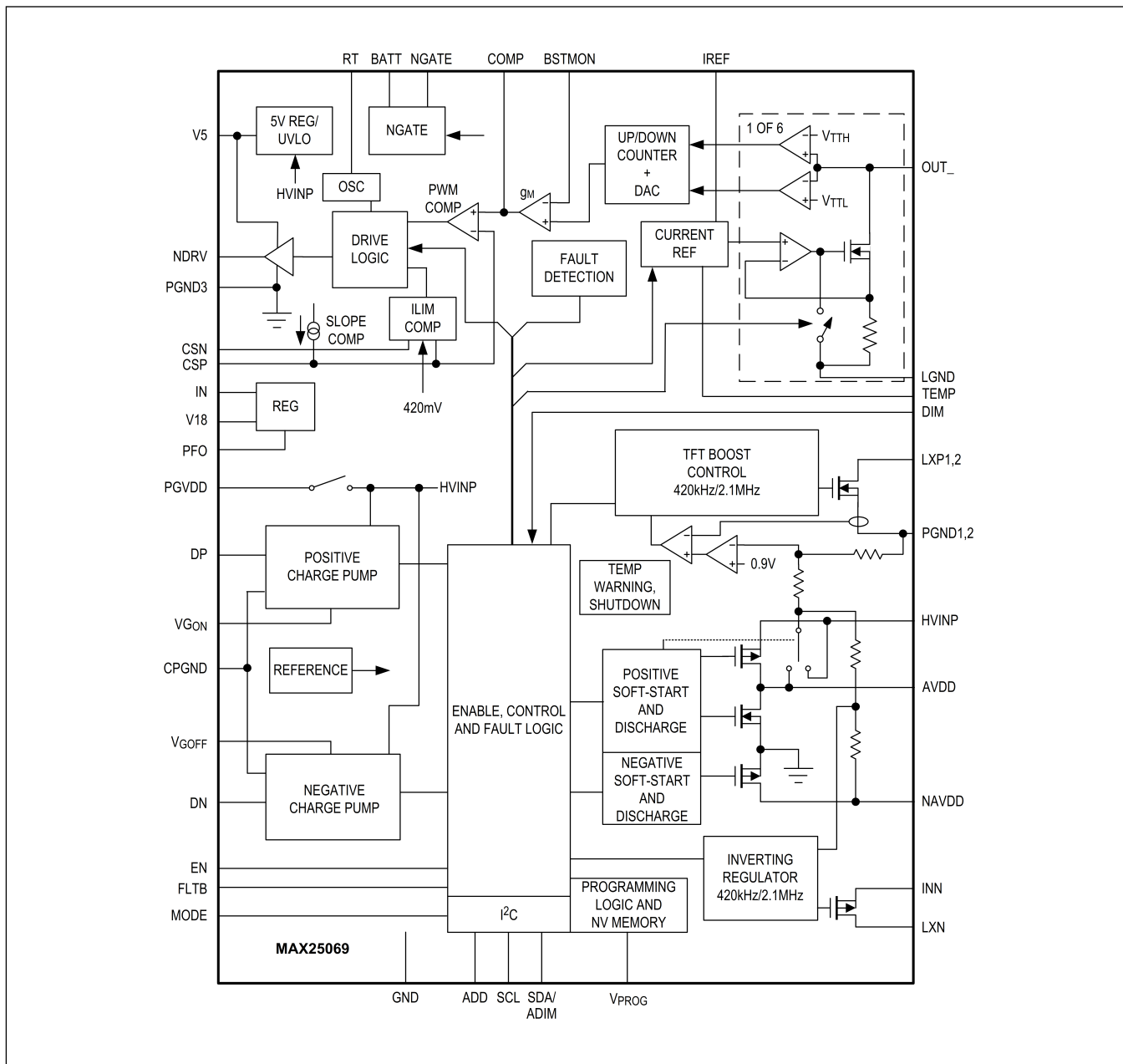
- 自動車用ダッシュボード
- 自動車用センター・インフォメーション・ディスプレイ
- 自動車用ヘッドアップ・ディスプレイ
- 自動車用ナビゲーション・システム

オーダー情報はデータシート末尾に記載されています。

特長と利点

- 4 出力 TFT LCD バイアス電力
 - TFT LCD セクション用の 2.65V~5.5V 入力
 - 420kHz または 2.1MHz の昇圧コンバータおよび昇降圧コンバータを内蔵
 - 調整可能出力電圧 (トリプル/反転ダブル) を備えた正出力および負出力の 15mA ゲート電圧レギュレータ
 - 柔軟なシーケンシング
 - 全出力で低電圧検出
 - 低静止電流のスタンバイ・モード
- 6 チャンネル 36V の LED バックライト・ドライバ
 - 外付けの nMOSFET 直列スイッチ用 NGATE 制御
 - プログラマブルな nMOSFET 電流制限値
 - チャンネルあたり最大 150mA の電流
 - 4.5V~36V の入力電圧範囲、スタートアップ後 3V で動作
 - 昇圧/SEPIC コントローラ内蔵 (400kHz~2.2MHz で同期)
 - 調光比 : 16,667:1 (200Hz)
 - 適応型の電圧最適化により LED 電流シンクでの消費電力を低減
 - 開放ストリング、短絡 LED、GND 短絡の各診断機能
- 低 EMI
 - LED ストリングの位相シフト調光機能
 - LED ドライバおよび TFT でのスペクトラム拡散
 - 選択可能スイッチング周波数
- 制御および診断用 I²C
 - FLTB ピンおよび I²C によるフォルト通知
 - 不揮発性設定メモリ
- 過負荷および過熱保護
- -40°C~+125°C の周囲温度での動作
- 露出パッド付き 48 ピン、7mm × 7mm TQFN パッケージ
- AEC-Q100 グレード 1

簡略化したブロック図



目次

概要	1
アプリケーション	1
特長と利点	1
簡略化したブロック図	2
絶対最大定格	8
パッケージ情報	8
48 TQFN	8
電気的特性	8
標準動作特性	17
ピン配置	21
MAX25069	21
端子説明	21
詳細	24
電源電圧	24
PFO 出力	24
TFT 電力段	25
ソース・ドライバ用電源	25
AVDD スイッチ	25
ゲート・ドライバ用電源	25
シーケンシング	26
LED 用ドライバの概要	27
低電圧ロックアウト	27
低電圧動作	28
発振周波数/外部同期	28
スペクトラム拡散変調	28
LED の順方向電圧	28
LED 電流の制御	29
電流モード DC-DC コントローラ	29
9 ビット D/A コンバータ (DAC)	29
スタートアップ・シーケンス	29
ステージ 1	29
ステージ 2	29
ステージ 3	30
バックライト昇圧スタートアップ	30
開放 LED の管理および過電圧保護 (OVP)	31
短絡 LED 検出	31
調光	31
低調光モード	31
位相シフト調光	32

目次 (続き)

調光時の自動フェードイン/フェードアウト	33
ストリングを個別にディスエーブル	33
ハイブリッド調光	33
温度フォールドバック	34
フォルト保護	35
シリアル・インターフェース	36
不揮発性 (NV) メモリ	37
自動リフレッシュ機能	37
BURN、REBOOT、RESTART コマンド	37
レジスタ・マップ	38
MAX25069	38
レジスタの詳細	40
アプリケーション情報	65
TFT 電力段	65
AVDD 昇圧コンバータ	65
昇圧コンバータ用インダクタの選択	65
昇圧出力フィルタ用コンデンサの選択	65
昇圧コンバータ用外部ダイオードの選択	65
AVDD 電圧の設定	65
NAVDD 反転レギュレータ	65
NAVDD レギュレータ用インダクタの選択	65
NAVDD 用外部ダイオードの選択	65
NAVDD 出力コンデンサの選択	65
出力電圧 V _{GON} および V _{GOFF} の設定	66
LED ドライバの選択	66
LED ドライバ用 DC/DC コンバータ	66
電源回路設計	66
昇圧構成	66
SEPIC 構成	67
電流検出抵抗と勾配補償	68
出力コンデンサの選択	68
外部スイッチング MOSFET の選択	69
整流ダイオードの選択	69
帰還補償	69
NV メモリを使用する方法	70
代表的なアプリケーション回路	72
代表的なアプリケーション回路	72
SEPIC アプリケーション回路	73
オーダー情報	74

目次 (続き)

改訂履歴 75

図一覧

図 1. PFO 波形	25
図 2. 出力シーケンシング	27
図 3. バックライト昇圧スタートアップ	30
図 4. 位相シフトした出力	32
図 5. <code>hdim_thr[1:0] = 10 (25%)</code> でのハイブリッド調光動作	34
図 6. ハイブリッド調光動作のモード	34
図 7. 温度フォールドバック曲線	35

表一覧

表 1. PFO 閾値	25
表 2. シーケンシング	26
表 3. 温度フォールドバックの例	35
表 4. Add/Mode ピン	36
表 5. I ² C アドレス	36

絶対最大定格

BATT, OUT1-6, BSTMON~GND	-0.3V~+42V
NGATE~BATT	+6V
NGATE~GND	-0.3V~+42V
IN, INN, FLTB, PFO, DIM, EN, SDA, SCL~GND	-0.3V~+6V
NDRV, NDRVS~GND	-0.3V~V5 + 0.3V
TEMP, MODE, CSP, COMP, IREF, RT, ADD~GND	-0.3V~V18 + 0.3V
HVINP~GND	-0.3V~+22V
LXP~GND	-0.3V~+30V
LXP1/2, PGND1/2 の実効値の合計電流定格	2.4A
V5~GND	-0.3V~MIN (6, HVINP + 0.3)V
V18~GND	-0.3V~MIN (2.2, IN + 0.3)V
PGVDD, AVDD, DP, DN~GND	-0.3V~HVINP + 0.3V
LXN~INN	-22V~+0.3V
LXN, INN の実効値の電流定格	1.6A
VG _{ON} ~GND	-0.3V~+40V

V _{PROG} ~GND	-0.3V~+12V
NAVDD~GND	V _{V18} - 16V~V _{V18} + 0.3V
VG _{OFF} ~GND	V _{V18} - 22V~V _{V18} + 0.3V
GND~PGND1, PGND2, PGND3	-0.3V~+0.3V
GND~LGND	-0.3V~+0.3V
GND~CPGND	-0.3V~+0.3V
GND~CSN	-0.3V~+0.3V
連続消費電力 (T _A = +70°C)	
48 ピン TQFN-EP (+70°C 超は 43mW/°C でディレーティング)、 (多層基板)	3433mW
動作温度範囲	-40°C~+125°C
ジャンクション温度	+150°C
保存温度範囲	-65°C~+150°C
リード温度 (はんだ処理、10 秒)	+300°C
はんだ処理温度 (リフロー)	+260°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

48 TQFN

Package code	T4877+9C
Outline Number	21-0144
Land Pattern Number	90-0464
Thermal Resistance, Four-Layer Board:	
Junction to Ambient (θ _{JA})	23.3°C/W
Junction-to-Case (θ _{JC})	1°C/W

最新のパッケージ外形図とランド・パターン (フットプリント) に関しては、www.maximintegrated.com/packages で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、www.maxim-int.com/thermal-tutorial を参照してください。

電気的特性

(特に指定のない限り、V_{IN} = 3.3V、V_{BATT} = 12V、代表的な動作回路、T_A = T_J = -40°C~+125°C です。代表値は T_A = +25°C での値です (Note 1 参照)。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLY						
IN, INN Voltage Range	V _{IN_RNG}		2.65		5.5	V
IN UVLO Threshold, Rising	V _{IN_UVLOR}	IN voltage rising	2.4	2.5	2.57	V
IN UVLO Threshold, Falling	V _{IN_UVLOF}		2.3		2.5	V
PFO Threshold	V _{PFO}	IN falling, pfo_th = 0, PFO output goes low	2.4	2.5	2.6	V
Total Input Shutdown Current (IN + INN + HVINP + LXP)	I _{IN_SHDN}	EN = GND, T _A = +25°C		3.5	15	μA

電气的特性 (続き)

(特に指定のない限り、 $V_{IN} = 3.3V$ 、 $V_{BATT} = 12V$ 、代表的な動作回路、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ です。代表値は $T_A = +25^{\circ}C$ での値です (Note 1 参照)。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
IN + INN Quiescent Current	I_{IN_Q}	$V_{EN} = 3.3V$, no switching		2	4	mA	
V18 REGULATOR							
V18 Output Voltage	V_{V18_ACC}	No load on V18	1.72	1.8	1.88	V	
V18 Current Limit	I_{LIM_V18}	$V_{V18} = 1V$	50			mA	
V18 Undervoltage Lockout	V_{V18_UVLO}	V18 voltage rising	1.6	1.65	1.7	V	
V18 Undervoltage Hysteresis	$V_{V18_UVLO_HYS}$			150		mV	
TFT POWER SECTION / OSCILLATOR							
Operating Frequency	f_{BOOSTH}	$f_{SW} \text{ bit} = 0$, dither disabled	1950	2100	2250	kHz	
	f_{BOOSTL}	$f_{SW} \text{ bit} = 1$, dither disabled	380	420	460		
Frequency Dither	f_{BOOSTD}			± 6		%	
TFT POWER SECTION / BOOST REGULATOR							
HVINP Output Voltage Range	V_{HVINP}	$dis_navdd = 0$	4.9		10.5	V	
		$dis_navdd = 1$	11.7		18		
AVDD Adjustment Step Size	V_{STEP}			0.1		V	
AVDD Output Regulation	V_{AVDD_ACC}	$avdd[5:0] = 0x1A$, $dis_navdd = 0$	6.66	6.8	6.94	V	
LXP Maximum Duty Cycle	D_{LXP_MAX}	420kHz switching frequency	91.75	95		%	
		2.1MHz switching frequency	91.75	95			
Low-Side Switch On-Resistance	$R_{ON_LS_LXP}$	$I_{LXP} = 0.1A$		0.1	0.2	Ω	
LXP Leakage Current	I_{LEAK_LXP}	$V_{EN} = 0V$, $V_{LXP} = 15V$			6	μA	
LXP Current Limit	I_{LIMPHB}	$dis_navdd = 0$	Duty cycle = 80%, $Lxp_Lim_Low = 0$	1.5	1.8	2.1	A
	I_{LIMPLB}		Duty cycle = 80%, $Lxp_Lim_Low = 1$		1		
	I_{LIMPHU}	$dis_navdd = 1$	Duty cycle = 80%, $Lxp_Lim_Low = 0$	2.3	2.7	3.2	
	I_{LIMPLU}		Duty cycle = 80%, $Lxp_Lim_Low = 1$		1.35		
Soft-Start Period	t_{BOOST_SS}	Current-limit ramp		5		ms	
TFT POWER SECTION / INVERTING REGULATOR							
LXN Maximum Duty Cycle	D_{LXN_MAX}	$f_{SW} = 420kHz$ or $2.1MHz$	91.75	95		%	
$V_{AVDD} + V_{NAVDD}$ Regulation Voltage	$V_{NAVDD_AVDD_REG}$	$V_{INN} = 2.65V$ to $5.5V$, $V_{AVDD} = 6.8V$, $1mA < I_{NAVDD} < 200mA$, $I_{AVDD} = \text{same load as NAVDD}$	-34	0	34	mV	
LXN On-Resistance	R_{ON_LXN}	$I_{LXN} = 0.1A$		0.25	0.5	Ω	
LXN Leakage Current	I_{LXN_LEAK}	$V_{LXN} = V_{NAVDD} = -6.8V$, $T_A = +25^{\circ}C$			20	μA	

電気的特性 (続き)

(特に指定のない限り、 $V_{IN} = 3.3V$ 、 $V_{BATT} = 12V$ 、代表的な動作回路、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ です。代表値は $T_A = +25^{\circ}C$ での値です (Note 1 参照)。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LXN Current Limit	I_{LIMNL}	Duty cycle = 80%, Lxp_Lim_low = 1	0.6	0.8		A
	I_{LIMNH}	Duty cycle = 80%, Lxp_Lim_low = 0	1.55	1.9	2.25	
Soft-Start Period	t_{INV_SS}	Current-limit ramp		5		ms
TFT POWER SECTION / CHARGE-PUMP REGULATORS						
PGVDD Operating Voltage Range	V_{PGVDD}		4.9		V_{HVINP}	V
HVINP-PGVDD Threshold for VG _{ON} Startup	$V_{HVINP-PGVDD}$	$V_{HVINP} = 5V$	360	520	680	mV
High-Side DP/DN Current Limit	I_{DR_HS}	$V_{HVINP} = 6.8V$, $V_{DP} = V_{DN} = 3V$	95			mA
Low-Side DP/DN Current Limit	I_{DR_LS}	$V_{DP} = V_{DN} = 3V$	95			mA
High-Side DP/DN On-Resistance	R_{DR_HS}	$I_{DP} = I_{DN} = -20mA$, $V_{PGVDD} = V_{HVINP} = 6.8V$		5	8	Ω
Low-Side DP/DN On-Resistance	R_{DR_LS}	$I_{DP} = I_{DN} = 20mA$		3	6	Ω
VG _{ON} Unipolar Voltage Range	VG_{ON_RNG}	dis_navdd = 1	12.6		31.5	V
VG _{ON} Bipolar Voltage Range	VG_{ON_RNGB}	dis_navdd = 0	8.4		21	V
VG _{ON} Unipolar Adjustment Step Size	LSB_{VGON}	dis_navdd = 1		0.3		V
VG _{ON} Bipolar Adjustment Step Size	LSB_{VGONB}	dis_navdd = 0		0.2		V
VG _{ON} Internal Feedback Resistor Value	R_{VGON}		700		1250	k Ω
VG _{ON} Output Voltage Accuracy	ACC_{VGON}	0x16h setting	-2		2	%
VG _{OFF} Voltage Range	VG_{OFF_RNG}		-18		-4	V
VG _{OFF} Adjustment Step Size	LSB_{VGOFF}			0.25		V
VG _{OFF} Output-Voltage Accuracy	ACC_{VGOFF}	0x16h setting	-3		+3	%
TFT POWER SECTION / SEQUENCE SWITCHES						
AVDD Switch On-Resistance	R_{ON_AVDD}	$V_{HVINP} = 6.8V$, $I_{AVDD} = -100mA$		0.9	1.6	Ω
AVDD Switch Current Limit	I_{LIM_AVDD}		400	500	650	mA
AVDD Discharge Resistance	R_{AVDD_DIS}	AVDD disabled, $V_{V18} > V_{V18_UVLO}$		1.2		k Ω
PGVDD On-Resistance	R_{ON_PGVDD}	($HVINP - PGVDD$), $I_{PGVDD} = 10mA$		2.5	5	Ω
PGVDD Current Limit	I_{LIM_PGVDD}	$V_{PGVDD} = 3V$, $V_{HVINP} = 6.8V$	70	100		mA

電気的特性 (続き)

(特に指定のない限り、 $V_{IN} = 3.3V$ 、 $V_{BATT} = 12V$ 、代表的な動作回路、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ です。代表値は $T_A = +25^{\circ}C$ での値です (Note 1 参照) 。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V _{GON} Discharge Resistance	R _{DIS_VGON}		2	3	4	kΩ
V _{GOFF} Discharge Current	I _{DIS_VGOFF}			1.5		mA
NAVDD Discharge Resistance	R _{NAVDD_DIS}	NAVDD disabled, $V_{V18} > V_{V18_UVLO}$		1		kΩ
TFT POWER SECTION / TFT FAULT PROTECTION						
Fault Timeout	t _{FAULT}	tfault[1:0] = 10		60		ms
Fault Retry Time	t _{AUTO}	tretry[1:0] = 10 or 11		1.9		s
FLTB Output Frequency		Stand-alone mode only	0.88	1	1.12	kHz
HVINP/AVDD Undervoltage Fault Threshold	THR _{UV}	Relative measurement between HVINP and AVDD	81	85	89	%
HVINP/AVDD Short-Circuit Fault Threshold	THR _{SHRT}		36	40	44	%
NAVDD Undervoltage Fault Threshold	THR _{UV}	Of AVDD regulation voltage, NAVDD rising	81	85	89	%
NAVDD Short-Circuit Fault Threshold	THR _{SHRT}	Of AVDD regulation voltage, NAVDD voltage rising	36	40	44	%
V _{GON} Undervoltage Fault Threshold	THR _{UV}	Of set value, V _{GON} voltage falling	81	85	89	%
V _{GOFF} Undervoltage Fault Threshold	THR _{UV}	Of set value, V _{GOFF} voltage rising	78		88	%
Short-Circuit Fault Delay		After completion of soft-start		10		μs
LED BACKLIGHT DRIVER						
BATT Operating Voltage Range	V _{BATT}		4.5		36	V
BATT Operating Voltage Range after Startup	V _{BATT}	Maximum duration 100ms	3		36	V
BATT Quiescent Supply Current	I _{Q_BATT}			5	10	μA
BATT Shutdown Supply Current	I _{BATT_SHDN}	V _{EN} = 0V, T _A = +25°C, typical application circuit		1	3	μA
BATT Undervoltage Lockout, Rising	V _{BATT_UVR}	BATT voltage rising	4.15	4.29	4.4	V
BATT Undervoltage Lockout, Falling	V _{BATT_UVF}	BATT voltage falling	2.77	2.9	2.95	V
BATT Threshold for Low-Voltage Operation Mode	V _{BATT_LVF}	BATT voltage falling	5.35	5.5	5.65	V
	V _{BATT_LVR}	BATT voltage rising	5.55	5.72	5.85	
LED BACKLIGHT DRIVER / V5 REGULATOR						
V5 Output Voltage	V _{V5}	5.75V < V _{HVINP} < 18V, I _{V5} = 1mA to 10mA	4.8	5	5.2	V
V5 Dropout Voltage	V _{V5_DRP}	V _{HVINP} = 4.9V, I _{V5} = 5mA		0.05	0.12	V

電气的特性 (続き)

(特に指定のない限り、 $V_{IN} = 3.3V$ 、 $V_{BATT} = 12V$ 、代表的な動作回路、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ です。代表値は $T_A = +25^{\circ}C$ での値です (Note 1 参照)。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V5 Undervoltage Lockout	V_{V5_UVLOR}	V5 voltage rising	3.8	3.9	4.1	V
	V_{V5_UVLOF}	V5 voltage falling	3.6	3.7	3.8	
V5 Short-Circuit Current Limit	I_{V5_SC}	V5 shorted to GND	50			mA
LED BACKLIGHT DRIVER / NGATE OUTPUT						
NGATE Output Voltage	V_{NGATE}	Above V_{BATT} , $3.3V < V_{BATT} < 33V$, $I_{NGATE} = 1\mu A$	4.3	5.25	6	V
NGATE Source Current	I_{NG_SO}	$V_{NGATE} = V_{BATT}$	30	50		μA
NGATE Sink Current	I_{NG_SINK}		0.4	0.7		mA
NGATE Output Voltage at High Input Voltage	V_{NGATE_HV}	Above V_{BATT} , $V_{BATT} > 35.5V$, $I_{NGATE} = 1\mu A$	-0.3		0	V
BATT HV Comparator Threshold	V_{LD_THR}	BATT voltage rising	33		35.5	V
BATT HV Comparator Hysteresis	V_{LD_HYS}			0.7		V
NGATE Start Delay	t_{NG_DEL}	Delay between NGATE charge-pump turning on and BSTMON rising		2	2.2	ms
LED BACKLIGHT DRIVER / RT OSCILLATOR						
Switching Frequency Range	f_{SW_RT}	Frequency dithering disabled	400		2200	kHz
Oscillator Frequency Accuracy		$I_{RT} = 13.85\mu A$ ($f_{SW} = 400kHz$), $I_{RT} = 75\mu A$ ($f_{SW} = 2200kHz$)	-10		10	%
Boost Converter Maximum Duty Cycle, High Frequency		1.3MHz to 2.2MHz	89	91	94	%
Boost Converter Maximum Duty Cycle, Low Frequency		$f_{SW} = 400kHz$ to 1.3MHz	94		98	%
Boost Minimum On-Time				60		ns
Frequency Dither, High Setting	SSHI	$bl_ssl = 0$		± 6		%
Frequency Dither, Low Setting	SSLO	$bl_ssl = 1$		± 4		%
RT Output Voltage	V_{RT}	$R_{RT} = 65k\Omega$ or $R_{RT} = 10k\Omega$	0.875	0.9	0.925	V
Sync Threshold	V_{RT_SYNC}	V_{RT} rising	0.77		0.84	V
Sync Frequency Duty-Cycle	D_{SYNC}			50		%
Sync Frequency Range			400		2200	kHz
LED BACKLIGHT DRIVER / SLOPE COMPENSATION						
Peak Slope-Compensation Current Ramp per Cycle	I_{SLOPE}	Current ramp added to CS	42	50	60	μA

電気的特性 (続き)

(特に指定のない限り、 $V_{IN} = 3.3V$ 、 $V_{BATT} = 12V$ 、代表的な動作回路、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ です。代表値は $T_A = +25^{\circ}C$ での値です (Note 1 参照)。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LED BACKLIGHT DRIVER / CURRENT-LIMIT COMPARATOR						
CSP Threshold Voltage	$V_{CSP-CSNL}$	$bl_ilim = 1$	275	300	325	mV
	$V_{CSP-CSN}$	$bl_ilim = 0$	380	410	440	
CSP Threshold Voltage During Low Voltage	V_{CSP-LV}	$V_{BATT} < V_{BATT-LVF}$, V_{BATT} falling	560	600	640	mV
CSP Input Current	I_{CSP}	$V_{EN} = 0V$, $V_{CSP} = 0.4V$			+1	μA
LED BACKLIGHT DRIVER / ERROR AMPLIFIER						
OUT_Regulation High Threshold	V_{THH}	V_{OUT_rising}	0.825	0.85	0.875	V
OUT_Regulation Low Threshold	V_{THL}	$V_{OUT_falling}$	0.55	0.58	0.61	V
Transconductance	g_M		410	630	890	μS
COMP Sink Current	I_{COMP_SINK}	$V_{COMP} = 1V$	270	380	500	μA
COMP Source Current	I_{COMP_SRC}	$V_{COMP} = 1V$	270	380	500	μA
LED BACKLIGHT DRIVER / MOSFET DRIVER						
NDRV On-Resistance	R_{NDRV_LS}	$V_{V5} = 5V$, $I_{NDRV} = 100mA$		1.2	2	Ω
	R_{NDRV_HS}	$V_{V5} = 5V$, $I_{NDRV} = -100mA$		1.5	3	
NDRV Rise Time	t_{NDRV_R}	$C_{NDRV} = 1nF$, (Note 2)		8		ns
NDRV Fall Time	t_{NDRV_F}	$C_{NDRV} = 1nF$, (Note 2)		8		ns
NDRVS Input Logic-Low	V_{IL_NDRVS}	V_{NDRVS} falling		2	2.4	V
NDRVS Input Logic-High	V_{IH_NDRVS}	V_{NDRVS} rising	2.55	3.3		V
NDRVS Input Current	I_{NDRVS}	$V_{NDRVS} = 5V$		60		μA
LED BACKLIGHT DRIVER / LED CURRENT SINKS						
IREF Output Voltage	V_{IREF}	$I_{IREF} = 40\mu A$	0.86	0.88	0.9	V
Full-Scale OUT_ Output Current	$I_{OUT_}$	$iset[6:0] = 0x7F$, 150mA setting	145	150	154	mA
	I_{OUT100}	$iset[6:0] = 0x4D$, 100mA setting	97	100	103	
	I_{OUT50}	$iset[6:0] = 0x1B$, 50mA setting	48	50	52	
	I_{OUT23}	$iset[6:0] = 0x00$, 23mA setting	21.5	23	25.2	
Current Regulation Between Strings	$I_{OUT_MATCH150}$	$I_{OUT_} = 150mA$, design target	-2		+2	%
Current-Setting Resolution	I_{OUT_LSB}			1		mA
OUT_ Leakage Current	I_{OUT_LEAK}	$V_{OUT_} = 36V$, DIM = 0, all OUT_ pins shorted together, $T_A = +25^{\circ}C$		0.1	5	μA
		$V_{OUT_} = 36V$, DIM = 0, all OUT_ pins shorted together		0.1	15	μA
OUT_ Minimum Pulse Width				300		ns
OUT_ Minimum Negative Pulse Width				90		ns

電气的特性 (続き)

(特に指定のない限り、 $V_{IN} = 3.3V$ 、 $V_{BATT} = 12V$ 、代表的な動作回路、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ です。代表値は $T_A = +25^{\circ}C$ での値です (Note 1 参照)。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
I _{OUT} Rise Time	I _{OUT_TR}	I _{OUT} = 150mA, 10% to 90% I _{OUT}		150		ns
I _{OUT} Fall Time	I _{OUT_TF}	I _{OUT} = 150mA, 90% to 10% I _{OUT}		20		ns
LED BACKLIGHT DRIVER / DIM, ADIM INPUTS						
DIM Frequency Range			90		50000	Hz
DIM Sampling Frequency				20		MHz
ADIM Input Frequency Range			10		100	kHz
LED BACKLIGHT DRIVER / LED FAULT DETECTION						
LED Short-Detection Threshold	V _{THSHRT}	I ² C mode, bit configuration = 11 (00: short detection disabled), default value in stand-alone mode	7.7	8	8.3	V
		I ² C mode, led_short_th[1:0] = 10	5.75	6	6.25	
		I ² C mode, led_short_th[1:0] = 01	2.8	3	3.2	
OUT_ Check-LED-Source Current	I _{OUT_CKLED}	V _{OUT} = 0.5V	50	60	70	μA
OUT_ Short-to-GND Detection Threshold	V _{OUT_GND}	V _{OUT_falling}	230	250	270	mV
OUT_ Unused-Detection High Threshold	V _{OUT_UN}		0.8	0.85	0.9	V
OUT_ Open-LED-Detection Threshold	V _{OUT_OPEN}		230	250	270	mV
Shorted-LED-Detection Flag Delay	t _{SHRT}			6.8		μs
LED BACKLIGHT DRIVER / OVERVOLTAGE AND UNDERVOLTAGE PROTECTION						
BSTMON Overvoltage Threshold	V _{BSTMON_OV}	V _{BSTMON} rising	0.92	0.95	0.98	V
BSTMON Overvoltage Hysteresis	V _{BSTMON_OVHYS}			50		mV
BSTMON Input Bias Current	I _{BSTMON}	0 < V _{BSTMON} < 1V	-1		+1	μA
BSTMON Undervoltage-Trip Threshold	V _{OVPVLO}	V _{BSTMON} rising	0.384	0.4	0.416	V
Boost Undervoltage-Detection Delay	OVPVLO_BLK			10		μs
Boost Undervoltage-Blanking Time		After soft-start, fast_ss = 1	26.28	28.46	30.74	ms
		After soft-startup, fast_ss = 0	49	53.25	57.5	
TEMP PIN						
TEMP Pin Voltage	V _{TEMP}	I _{TEMP} = -10μA	380	400	420	mV
TEMP to I _{OUT} Gain				0.667		%/μA
TEMP Pin Disable Threshold				0.5		V

電気的特性 (続き)

(特に指定のない限り、 $V_{IN} = 3.3V$ 、 $V_{BATT} = 12V$ 、代表的な動作回路、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ です。代表値は $T_A = +25^{\circ}C$ での値です (Note 1 参照)。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
TEMP Pin Leakage Current		+25°C		0.05	1	μA
TEMP Current for LED Current Disable	I_{TEMPD}		80	120	160	μA
PROGRAMMING VOLTAGE						
V_{PROG} Voltage			8.2	8.5	8.8	V
V_{PROG} Voltage Undervoltage Threshold		V_{PROG} rising		8	8.2	V
V_{PROG} Voltage Overvoltage Threshold		V_{PROG} falling	8.8	9		V
V_{PROG} Input Current		During NV programming, $T_A = +25^{\circ}C$		9	25	mA
NV Programming Time				16	20	ms
LOGIC INPUTS AND OUTPUTS (EN, SCL, SDA, DIM, ADD, MODE, PFO)						
Digital Inputs Logic-High	V_{IH}		1.25			V
Digital Inputs Logic-Low	V_{IL}				0.5	V
Digital Inputs Hysteresis	V_{HYS}			300		mV
EN Input Pull-down Resistor			100	165		kΩ
EN Blanking Time	t_{EN_BLK}			10		μs
DIM Pull-up Current	I_{DIM}	$V_{DIM} = 0V$		5		μA
ADD and MODE Pull-up Current	I_{ADD_MODE}	$V_{ADD} = V_{MODE} = 0V$		2		μA
SCL Input Current	I_{SCL}	$V_{SCL} = +5V$			+1	μA
PFO, FLTB, SDA Output Low Voltage	V_{OL_OUT}	$I_{FLTB} = I_{SDA} = I_{PFO} = 5mA$			0.4	V
PFO, FLTB, SDA Output Leakage Current	I_{OUT_LEAK}	$V_{EN} = 0V, V_{FLTB} = V_{SDA} = V_{PFO} = 5.5V$			+1	μA
THERMAL WARNING/SHUTDOWN						
Thermal-Warning Threshold, TFT Section	T_{WARN_TFT}	Temperature rising		125		°C
Thermal-Warning Threshold, Backlight Section	T_{WARN_BL}			125		°C
Thermal-Shutdown Threshold, TFT Section	T_{SHDN_TFT}	Temperature rising		165		°C
Thermal-Shutdown Threshold, Backlight Section	T_{SHDN_BL}	Temperature rising		160		°C
Thermal-Shutdown Hysteresis	T_{SHDN_HYS}			17		°C
I ² C INTERFACE						
Clock Frequency	f_{SCL}				0.4	MHz

電気的特性 (続き)

(特に指定のない限り、 $V_{IN} = 3.3V$ 、 $V_{BATT} = 12V$ 、代表的な動作回路、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ です。代表値は $T_A = +25^{\circ}C$ での値です (Note 1 参照)。)

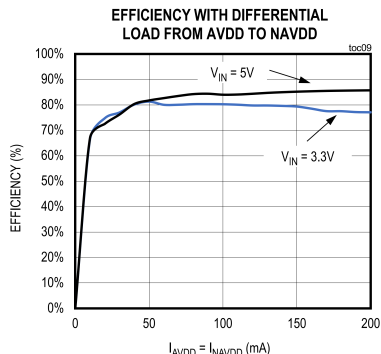
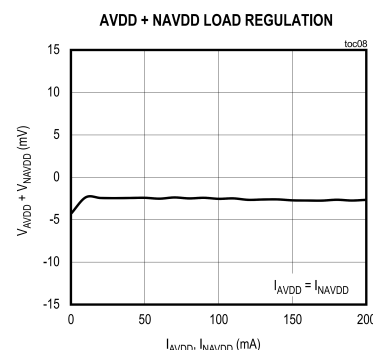
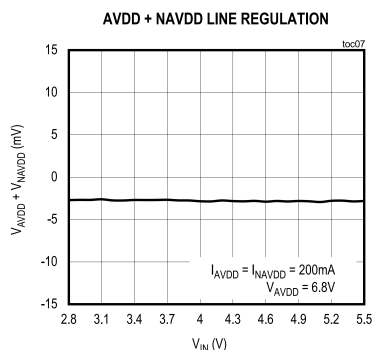
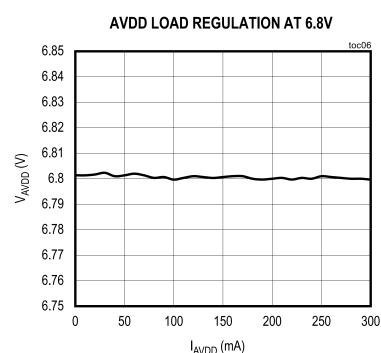
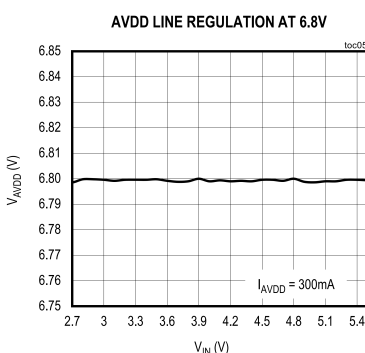
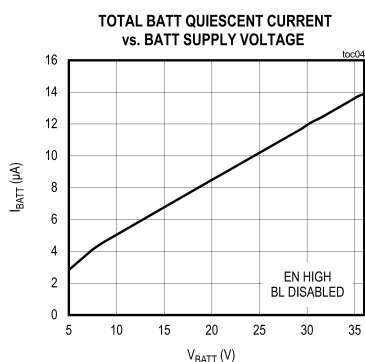
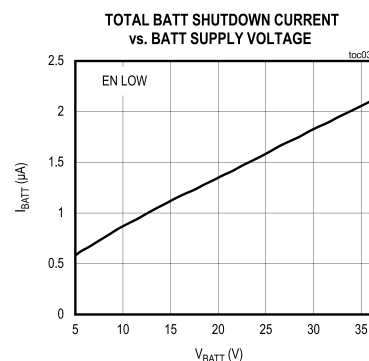
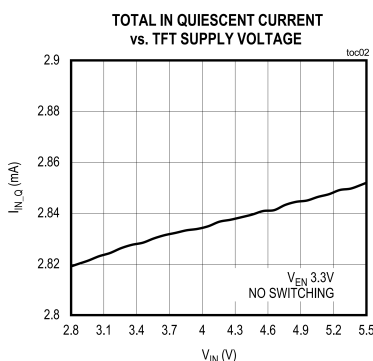
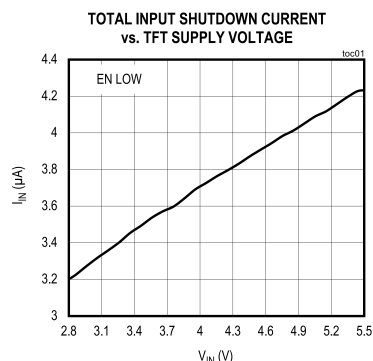
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Hold Time (Repeated) START	$t_{HD:STA}$		600			ns
SCL Low Time	t_{LOW}		1300			ns
SCL High Time	t_{HIGH}		600			ns
Setup Time (Repeated) START	$t_{SU:STA}$		600			ns
Data Hold Time	$t_{HD:DAT}$		0			ns
Data Setup Time	$t_{SU:DAT}$		100			ns
Setup Time for STOP Condition	$t_{SU:STO}$		600			ns
Spike Suppression				50		ns

Note 1: 制限値は、 $T_A = +25^{\circ}C$ 、 $T_A = +125^{\circ}C$ で全てテスト済みです。動作温度範囲全域および対応する電源電圧範囲全域にわたる制限値は、設計および特性評価により裏付けられています。

Note 2: 設計により性能を確保。出荷テストの対象外です。

標準動作特性

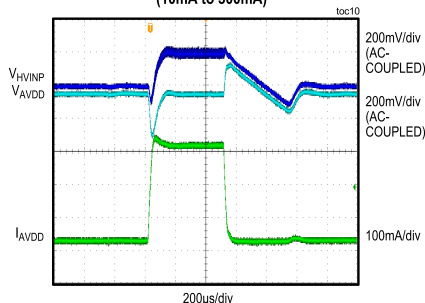
(特に指定のない限り、T_A = 25°C、V_{IN} = V_{INN} = 3.3V、V_{BATT} = 12V、f_{DIM} = 200Hz。)



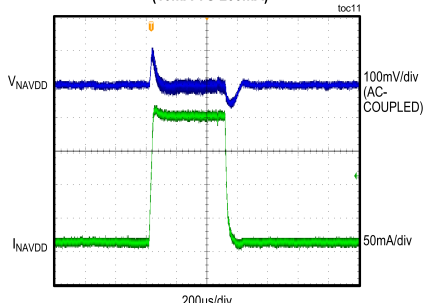
標準動作特性 (続き)

(特に指定のない限り、T_A = 25°C、V_{IN} = V_{INN} = 3.3V、V_{BATT} = 12V、f_{DIM} = 200Hz。)

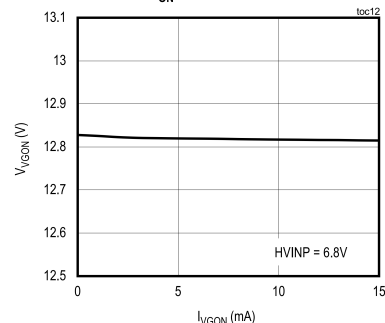
AVDD LOAD-TRANSIENT RESPONSE AT 6.8V
(10mA to 300mA)



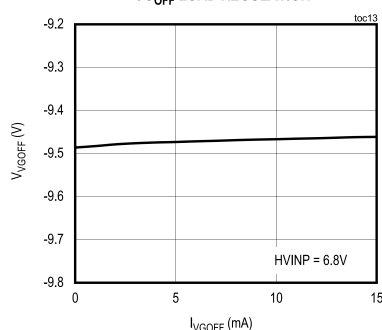
NAVDD LOAD-TRANSIENT RESPONSE AT -6.8V
(10mA TO 200mA)



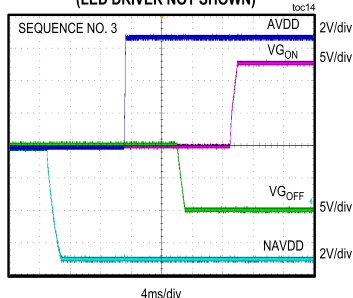
V_{GON} LOAD REGULATION



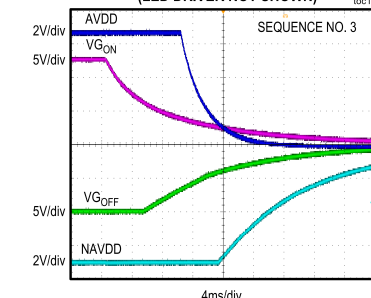
V_{GOFF} LOAD REGULATION



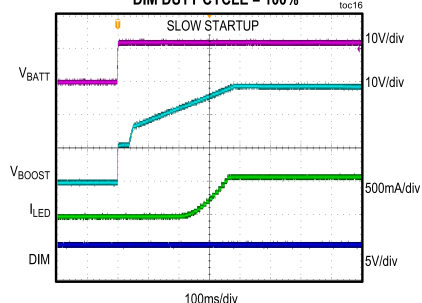
POWER-UP SEQUENCE OF ALL SUPPLY OUTPUTS
(LED DRIVER NOT SHOWN)



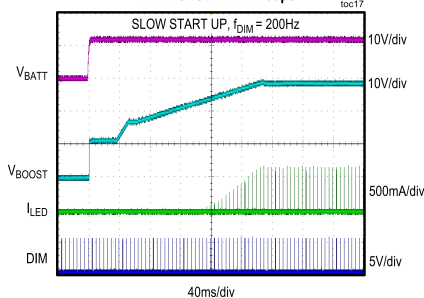
POWER-OFF SEQUENCE OF ALL SUPPLY OUTPUTS
(LED DRIVER NOT SHOWN)



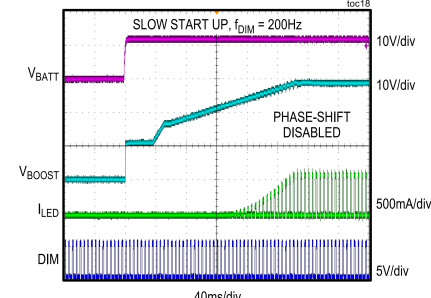
STARTUP WAVEFORM OF LED DRIVER AT DIM DUTY CYCLE = 100%



STARTUP WAVEFORM OF LED DRIVER WITH DIM PULSE WIDTH 50µs

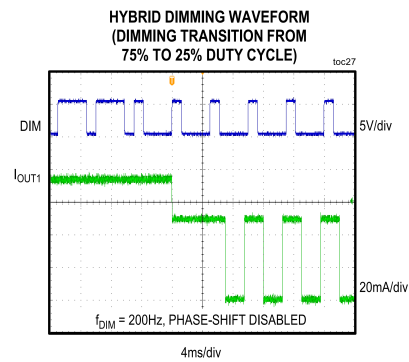
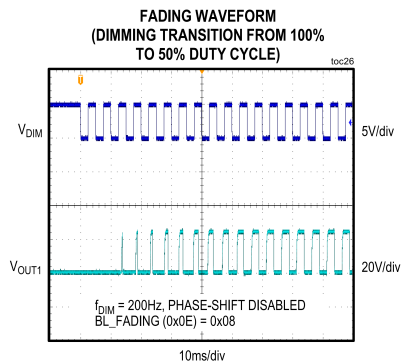
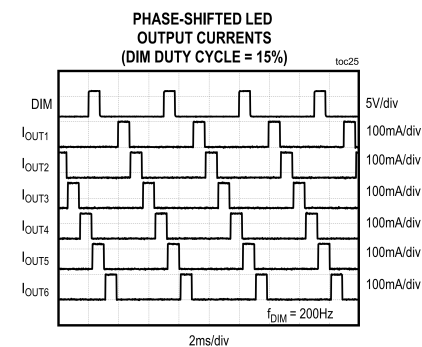
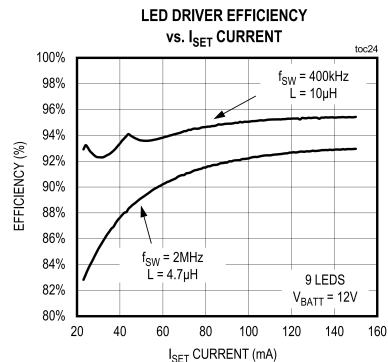
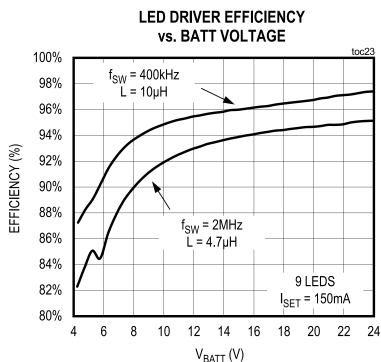
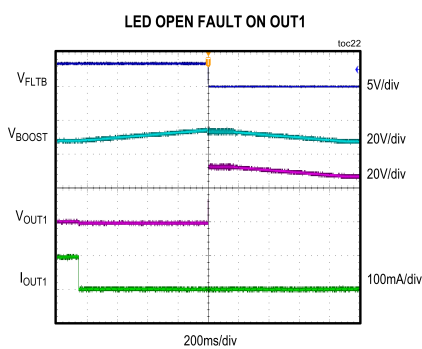
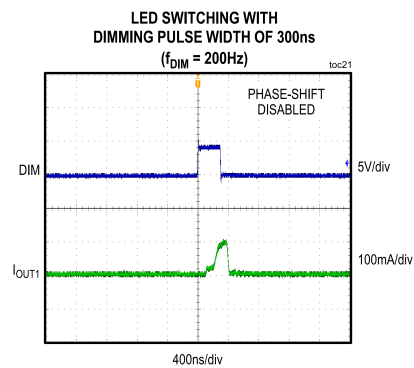
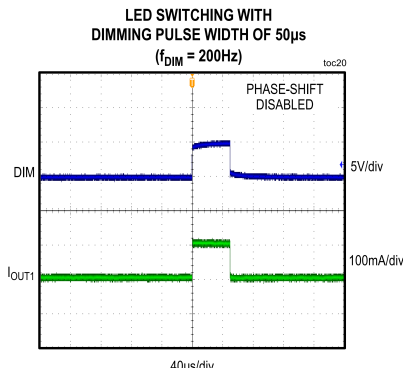
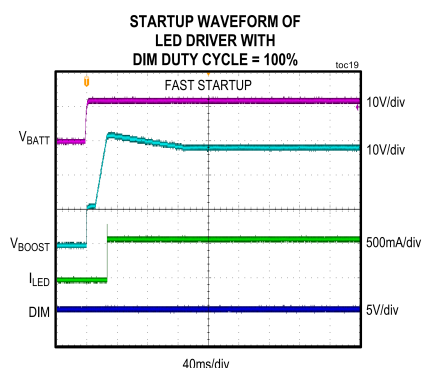


STARTUP WAVEFORM OF LED DRIVER WITH DIM DUTY CYCLE = 25%



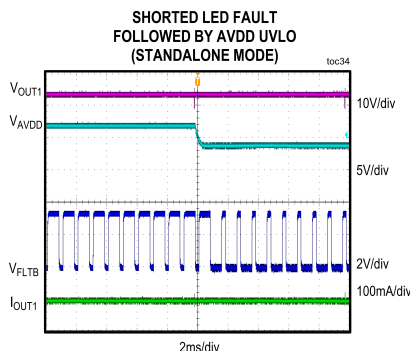
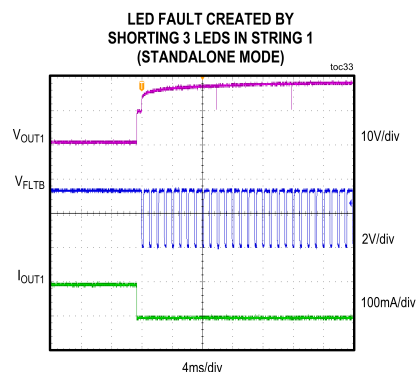
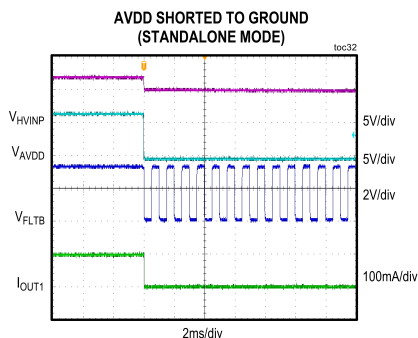
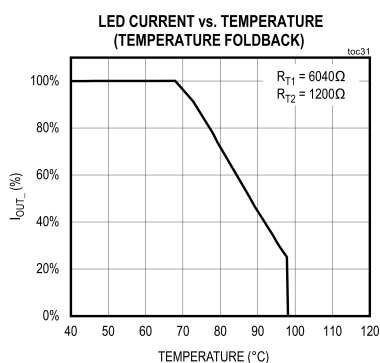
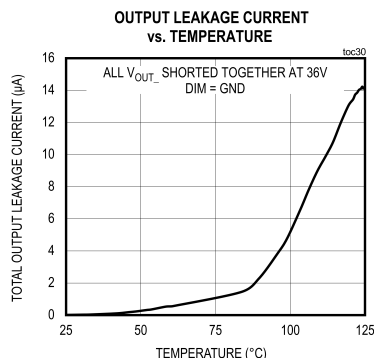
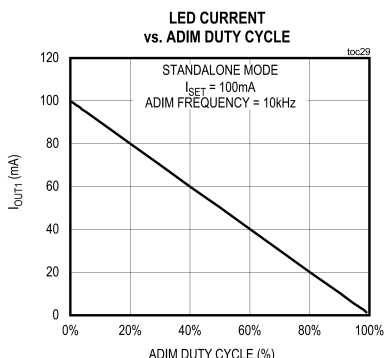
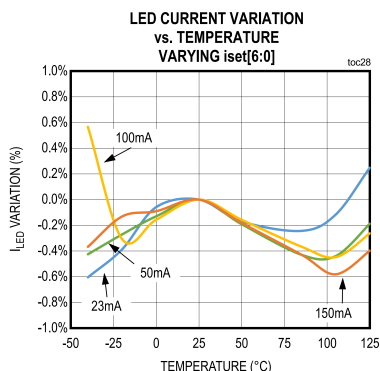
標準動作特性 (続き)

(特に指定のない限り、T_A = 25°C、V_{IN} = V_{INN} = 3.3V、V_{BATT} = 12V、f_{DIM} = 200Hz。)



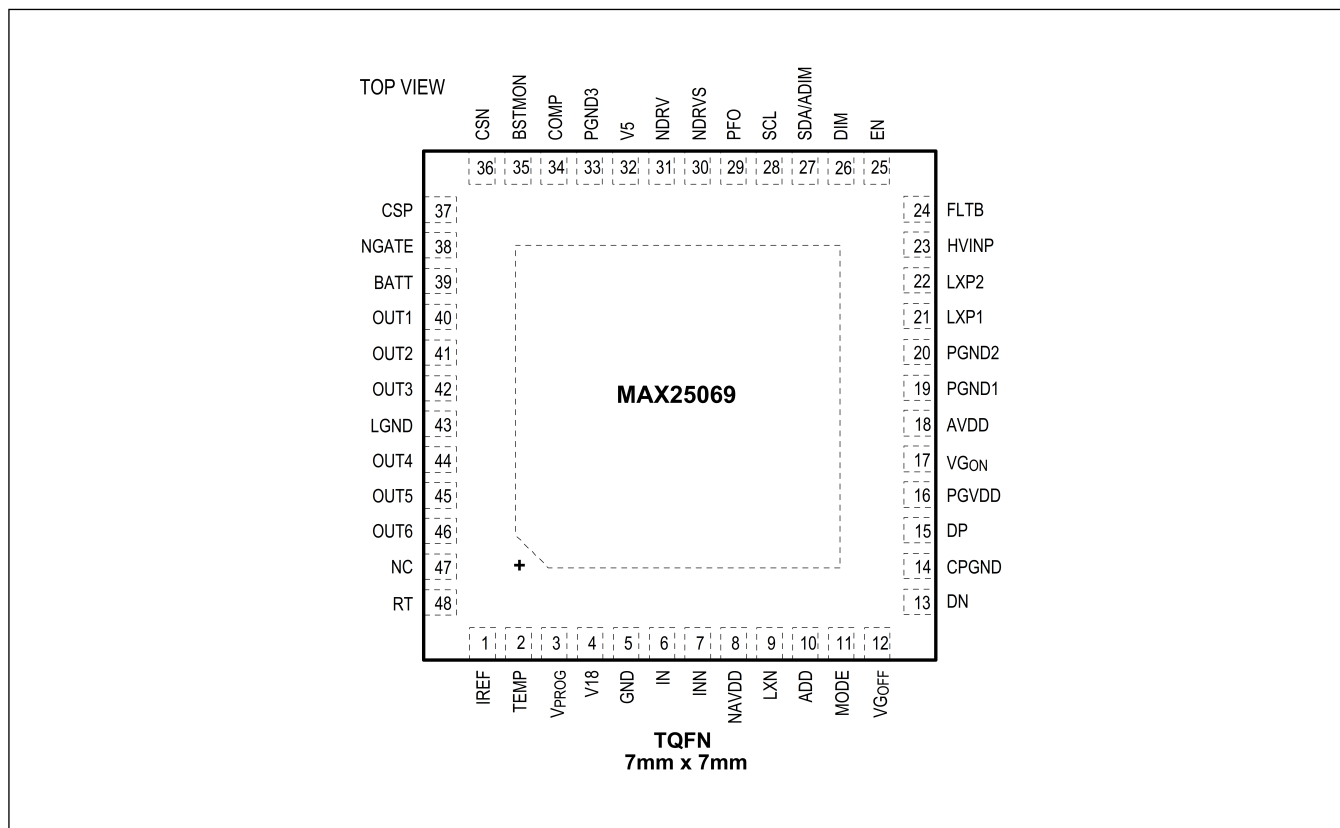
標準動作特性 (続き)

(特に指定のない限り、T_A = 25°C、V_{IN} = V_{INN} = 3.3V、V_{BATT} = 12V、f_{DIM} = 200Hz。)



ピン配置

MAX25069



端子説明

ピン	名称	説明
1	IREF	リファレンス電流設定ピン。IREF と GND の間に値が 22kΩ の 1%抵抗を接続します。
2	TEMP	温度センサー入力。高温で LED 電流低減機能を実現するには、NTC と TEMP 間および NTC と V18 間に配置した抵抗を介して NTC 温度センサー（NTCLE100E3103G など）と GND を接続します。使用しない場合、TEMP は V18 に接続します。
3	V _{PROG}	プログラミング電圧。不揮発性レジスタのプログラミング時に、このピンに 8.5V の電圧を印加します。通常動作時は抵抗を介して GND に接続します。
4	V18	内蔵 1.8V レギュレータの出力。V18 と GND の間に 1μF と 22nF のコンデンサを並列接続し、100nF のコンデンサを V18 ピンおよび GND ピンの近くに追加します。
5	GND	グランド接続。
6	IN	電源入力。最適動作のためには、IN と GND の間に 10μF のセラミック・コンデンサを少なくとも 1 個接続します。
7	INN	昇降圧コンバータ入力。最適動作のためには、INN と GND の間に 10μF のセラミック・コンデンサを接続します。
8	NAVDD	負出力ソース・ドライバ出力電圧。
9	LXN	DC-DC 反転コンバータのインダクタ/ダイオード接続。
10	ADD	デバイス・アドレス選択ピン。デバイスの I ² C アドレスを選択するには、GND または V18 に接続します。表 5 を参照してください。ADD は V18 へのプルアップを内蔵しています。

端子説明 (続き)

ピン	名称	説明
11	MODE	モード・セクタ・ピン。ADD と共に、このピンは I ² C インターフェースの動作モードやそれを使用するかどうかを決定します。表 3 を参照してください。MODE は V18 へのプルアップを内蔵しています。
12	VG _{OFF}	負出力チャージ・ポンプ・ブロックの出力。負出力チャージ・ポンプの出力に直接接続することで、VG _{OFF} と GND の間に接続された内部スイッチを介して VG _{OFF} の放電を助長できます。VG _{OFF} は、レギュレータの帰還ピンでもあります。
13	DN	負出力チャージ・ポンプ用にレギュレーションされたチャージ・ポンプ・ドライバ。外部フライング・コンデンサへの接続。
14	CPGND	チャージ・ポンプのグラウンド。
15	DP	正出力チャージ・ポンプ用にレギュレーションされたチャージ・ポンプ・ドライバ。外部フライング・コンデンサへの接続。
16	PGVDD	正出力チャージ・ポンプ用の HVINP 電圧の切替えバージョン。VG _{ON} 出力のソフトスタート制御を行います。PGVDD は 1μF のセラミック・コンデンサで GND にバイパスします。
17	VG _{ON}	正出力チャージ・ポンプ・ブロックの出力。VG _{ON} を正出力チャージ・ポンプの出力に直接接続することで、VG _{ON} と GND の間に接続された内部スイッチを介して VG _{ON} の放電を助長できます。VG _{ON} は、レギュレータの帰還ピンでもあります。
18	AVDD	正出力ソース・ドライバの出力電圧。AVDD はコンデンサで GND にバイパスします。
19	PGND1	電源とグラウンド間の接続。
20	PGND2	電源とグラウンド間の接続。
21	LXP1	昇圧 HVINP コンバータのスイッチング・ノードの接続。LXP1 は外部インダクタおよび整流ダイオードに接続します。
22	LXP2	昇圧 HVINP コンバータのスイッチング・ノードの接続。LXP2 は外部インダクタおよび整流ダイオードに接続します。
23	HVINP	AVDD、PGVDD、チャージ・ポンプ用の昇圧出力および入力。
24	FLTB	アクティブ・ローのオープンドレイン・フォルト通知出力。FLTB と 5V 未満の外部電源との間にプルアップ抵抗を外付けします。
25	EN	イネーブル入力。EN をハイにすると、デバイスはイネーブルされます。EN がローの場合は、デバイスは低静止電流のシャットダウン状態になります。EN はプルダウン抵抗を内蔵しています。
26	DIM	PWM 調光入力。DIM は V18 へのプルアップを内蔵しています。
27	SDA/ADIM	I ² C データ I/O。SDA とシステム・ロジック電源の間にプルアップ抵抗を接続します。スタンダアロン・モードでは、このピンはアナログ調光入力となります (使用しない場合は GND に接続します)。
28	SCL	I ² C クロック入力。SCL とシステム・ロジック電源の間にプルアップ抵抗を接続します。
29	PFO	オープンドレイン・パワーフェール・インジケータ・ピン。IN 電圧が閾値未満の場合、PFO 出力はローになります。PFO と IN の間にはプルアップ抵抗を外付けします。
30	NDRVS	外部 MOSFET のゲート用センス接続。NDRVS はゲート抵抗の後のゲートに直接接続します。
31	NDRV	スイッチング nMOSFET ゲート・ドライバ用出力。NDRV は外部スイッチング・パワー MOSFET のゲートに接続します。通常、小型の抵抗 (1Ω~22Ω) を NDRV 出力と nMOSFET ゲートの間に挿入し、ゲート・ドライバのスルー・レートを減少させると共にスイッチング・ノイズを低減します。
32	V5	5V レギュレータ出力。NDRV ゲート・ドライバ用の電圧源。V5 と PGND3 のできるだけ近くに 2.2μF のセラミック・コンデンサを配置します。
33	PGND3	電源とグラウンド間の接続。
34	COMP	LED 用ドライバのスイッチング・コンバータ補償入力バックライト用昇圧コンバータを補償するために、COMP と GND の間に RC ネットワークを接続します (帰還補償のセクションを参照)。
35	BSTMON	LED 用ドライバの出力電圧検出入力。この電圧は、過電圧保護および低電圧保護のために使用します。
36	CSN	LED 用ドライバの MOSFET 負電流検出接続。このピンは、COMP ピンに接続された補償ネットワークの GND 側に直接接続します。

端子説明 (続き)

ピン	名称	説明
37	CSP	LED 用ドライバの MOSFET 正電流検出接続。MOSFET のソースと PGND の間に検出抵抗を接続し、更に、勾配補償を行うために MOSFET のソースと CSP ピンの間に抵抗を接続します (電流検出抵抗と勾配補償のセクションを参照)。
38	NGATE	内蔵チャージ・ポンプで駆動される外部直列 nMOSFET のゲート接続。
39	BATT	LED 用ドライバ電源入力。BATT は 4.5V~36V の電源に接続します。セラミック・コンデンサを使用して BATT をグラウンドにバイパスしてください。
40	OUT1	LED ストリング 1 のカソード接続。
41	OUT2	LED ストリング 2 のカソード接続。使用しない場合は、OUT2 を 9.1kΩ の抵抗を用いてグラウンドに接続します。
42	OUT3	LED ストリング 3 のカソード接続。使用しない場合は、OUT3 を 9.1kΩ の抵抗を用いてグラウンドに接続します。
43	LGND	LED グラウンド接続。
44	OUT4	LED ストリング 4 のカソード接続。使用しない場合は、OUT4 を 9.1kΩ の抵抗を用いてグラウンドに接続します。
45	OUT5	LED ストリング 5 のカソード接続。使用しない場合は、OUT4 を 9.1kΩ の抵抗を用いてグラウンドに接続します。
46	OUT6	LED ストリング 6 のカソード接続。使用しない場合は、OUT4 を 9.1kΩ の抵抗を用いてグラウンドに接続します。
47	N.C.	内部では未接続。
48	RT	バックライト昇圧コンバータ用の周波数設定抵抗。
-	EP	露出パッド。最高の放熱性能を得るには、切れ目のない銅で形成された大面積のグラウンド・プレーンに接続します。EP を電氣的なグラウンド接続としてのみ使用することは避けてください。

詳細

MAX25069 は、自動車用 TFT LCD アプリケーション向けに高度に集積化された TFT 電源および LED バックライト・ドライバです。IC には、昇圧コンバータ、反転昇降圧コンバータ、2 個のゲート・ドライバ電源、昇圧/SEPIC コントローラが統合化されており、ディスプレイ・バックライトの 1~6 ストリングの LED に電力を供給できます。全てのデバイス設定はオンボードの不揮発性メモリに保存できます。

ソース・ドライバの電源は昇圧コンバータと反転昇降圧コンバータで構成され、+18V~-10.5V の電圧を生成できます。正出力ソース・ドライバは、13.5V で最大 300mA を供給でき、負出力ソース・ドライバは 200mA を供給できます。正出力ソース・ドライバ電源のレギュレーション電圧 (V_{AVDD}) は、I²C を通じて設定します。負出力ソース・ドライバ電源電圧 (V_{NAVDD}) は、常に $-V_{AVDD}$ に厳密にレギュレーションされています。ソース・ドライバ電源は、2.65V~5.5V の入力電圧で動作します。

ゲート・ドライバ電源は、最大 +31.5V を生成するようレギュレーションされたチャージ・ポンプと -18V までを生成するようレギュレーションされたチャージ・ポンプで構成され、それぞれ最大 15mA の電流を供給できます。

IC には、入力スイッチ制御 (NGATE) を備えた 6 ストリング LED 用ドライバがあり、最大で 6 ストリングの LED を 1 ストリングあたり 150mA (最大) の電流で駆動できます。ロジック制御および I²C 制御のパルス幅変調 (PWM) 調光機能が内蔵されており、300ns という短い最小パルス幅と、LED ストリングの位相を互いにシフトさせるオプションを備えています。位相シフトを有効化した場合、各ストリングが異なる時間で点灯するため、入出力リップルや可聴ノイズを低減できます。位相シフトを無効化した場合は、各電流シンクが同時に行われ、電流シンクの並列接続が可能になります。

全電力ドメインのスタートアップ・シーケンスとシャットダウン・シーケンスは、8 つのプリセット・モードのいずれかを用いて制御されます。このモードは、不揮発性の設定値を用いて選択できます。HVINP 以外のレギュレータが有効になった場合は、HVINP 昇圧は自動で有効化されます (それまでアクティブでなかった場合)。この場合、HVINP のソフトスタートが完了すると、2 番目のレギュレータが有効になります。

電源電圧

IN の電圧がデバイスのメイン電源になります。内蔵レギュレータが IN の電圧から 1.8V の電源を引き出し、この 1.8V 電源がほとんどの内蔵回路に電力を供給します。デバイスを動作させるには、IN 電圧が V_{IN_UVLO} より高いことが必要です。更に、デバイスが機能するには、V18 が V_{V18_UVLO} より高いことも必要です。IN の電圧が V_{PFO} 未満に低下した場合、V18 電源が低電圧ロックアウト・レベルに達するまで、PFO 出力がローをアサートします。IN を EN に直接接続すると、起動時に vin_uvlo フォルトが検出される場合があります。これを防ぐため、IN と EN の間の抵抗と EN と GND の間のコンデンサで構成された、時定数が 10ms 以上のフィルタを配置します。

BATT ピンの電圧は NGATE 駆動用出力のリファレンスとなります。バックライト・セクションが機能するには、BATT の電圧が V_{BATT_UVR} を超えている必要があります (V5 も V_{VCC_UVLOR} を超えている必要があります)。バックライト・ブロックが動作中となったら、BATT 電圧は V_{BATT_UVF} まで低下しながらも動作を維持できます (ただし、V5 は常に V_{VCC_UVLOF} を超えている必要があります)。外部昇圧 MOSFET (NDRV) の駆動用出力は、V5 の電圧 (公称 5V) から給電されます。V5 は HVINP 電圧から引き出されます。HVINP が 5V 未満の場合、V5 レギュレータはドロップアウト状態になり NDRV 出力は 5V に達しなくなります。

PFO 出力

PFO は、IN ピンの電圧が V_{PFO_F} の閾値未満であることを示すオープンドレイン出力です。この状況になると PFO 出力はローをアサートします。

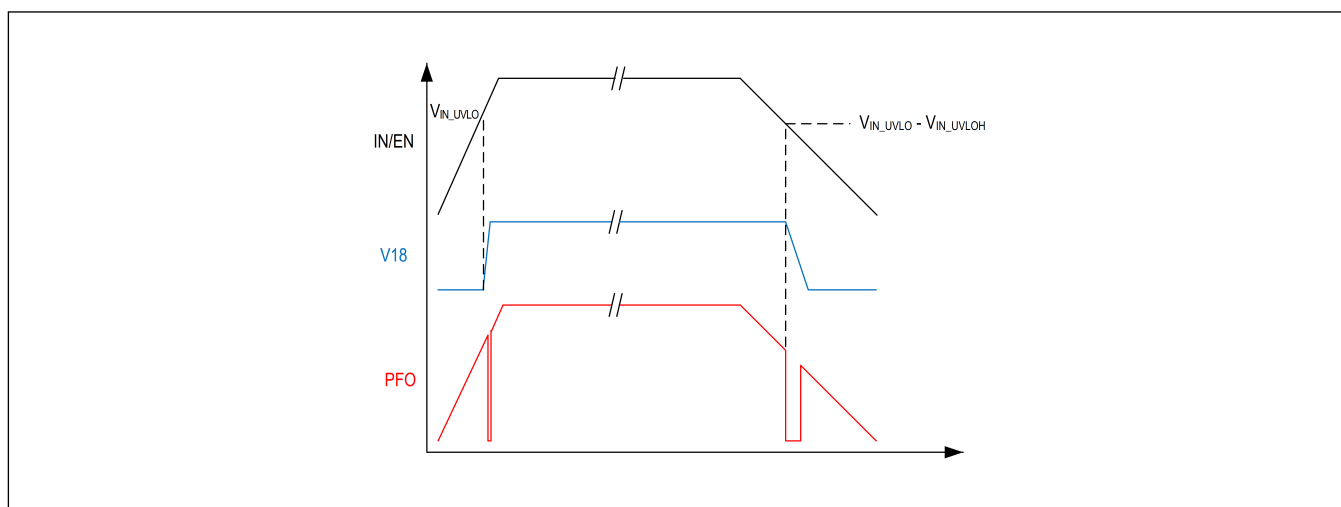


図 1. PFO 波形

PFO 出力の閾値は、SEQ レジスタ（アドレス 0x09）の pfo_th ビットを用いて選択できます。また、このビットは不揮発性メモリに保存できます。表 1 に公称閾値を示します。

表 1. PFO 閾値

SETTING OF pfo_th BIT	PFO FALLING THRESHOLD (V)
0 (default)	2.5
1	2.4

TFT 電力段

ソース・ドライバ用電源

ソース・ドライバ用電源は、出力スイッチ付きの昇圧コンバータ（HVINP で出力）と反転昇降圧コンバータで構成され、次の 2 つの方法のいずれかで使用できます。

- 昇圧コンバータのみまたはユニポーラ・モード：この場合、昇圧コンバータの出力電圧範囲は 11.7V~18V で、V_{GON} の範囲は 12.6V~31.5V です。また、反転コンバータは使用しません。このモードを起動するには、レジスタ TFT_CONFIG の dis_navdd ビットを 1 にセットします。このモードでは、LXN および NAVDD の外付け部品は割愛できますが、INN を IN に接続する必要があります。
- バイポーラ・モード：このモードでは、どちらのコンバータも動作し、反転コンバータは昇圧コンバータの出力電圧に追従します。V_{NAVDD} は V_{AVDD} から独立して調整することはできません。このモードでは、昇圧コンバータの出力電圧範囲は 4.9V~10.5V で、V_{GON} の範囲は 8.4V~21V です。これがデフォルトの動作モード（dis_navdd=0）です。

AVDD スイッチ

シーケンシングが容易になるよう、AVDD の電流制限スイッチが HVINP 昇圧コンバータの出力を AVDD のコンデンサに接続します。AVDD 出力がオンになると、スイッチの電流制限値は 8 段階を経てその最終値まで増加します。最大電流制限設定値に達するまでの合計時間は、SEQ レジスタの tstart[1:0] フィールドで設定されるソフトスタート時間の半分です。これにより、AVDD のスタートアップ時に、HVINP 電圧が急激に低下することや IN からの入力電圧にサージが発生することを防止します。

ゲート・ドライバ用電源

正出力ゲート・ドライバ用電源（V_{GON}）は最大+31.5V（最大値）の電圧を発生し、負出力ゲート・ドライバ用電源（V_{GOFF}）は-18V（最小値）までの電圧を発生します。どちらもトリプラ/ダブリング・インバータ構成で最大 15mA の出力電流を供給できます。V_{GON} および V_{GOFF} のレギュレーション電圧は、V_{GON} レジスタおよび V_{GOFF} レジスタの vgon[5:0] フィールドおよび vgo[5:0] フィールドに書き込むことで、個別に設定できます。なお、V_{GON} 電圧は、TFT_CONFIG レジスタ（アドレス 0x07）の dis_navdd ビットの設定にも依存する点に注意してください。

シーケンシング

START レジスタの start ビットが 1 にセットされている場合、出力は seq_set ビットで設定されたシーケンスでイネーブルされます。この start ビットは 1 に設定して nv_start 不揮発性ビットに保存できるため、IN ピンがハイになった場合にデバイスは自動でパワーアップできます。この設定はシーケンスを実行する前に書き込む必要があり、ターンオン・シーケンスまたはターンオフ・シーケンスの最中に変更することはできません。表 2 にシーケンスのオプションを示します。

表 2. シーケンシング

SEQUENCE NO.	SEQUENCE SET BITS			POWER-ON				POWER-OFF (REVERSE-ORDER OF POWER-ON)			
	seq_set2	seq_set1	seq_set0	1st	2nd after t1 ms	3rd after t2 ms	4th after t3 ms	1st	2nd after t3 ms	3rd after t2 ms	4th after t1 ms
1	0	0	0	AVDD	NAVDD	V _G OFF	V _G ON	V _G ON	V _G OFF	NAVDD	AVDD
2	0	0	1	AVDD	NAVDD	V _G ON	V _G OFF	V _G OFF	V _G ON	NAVDD	AVDD
3 (default)	0	1	0	NAVDD	AVDD	V _G OFF	V _G ON	V _G ON	V _G OFF	AVDD	NAVDD
4	0	1	1	NAVDD	AVDD	V _G ON	V _G OFF	V _G OFF	V _G ON	AVDD	NAVDD
5	1	0	0	NAVDD	V _G OFF	AVDD	V _G ON	V _G ON	AVDD	V _G OFF	NAVDD
6	1	0	1	V _G OFF	V _G ON	NAVDD	AVDD	AVDD	NAVDD	V _G ON	V _G OFF
7	1	1	0	AVDD/ NAVDD	V _G OFF	V _G ON	–	V _G ON	V _G OFF	AVDD/ NAVDD	–
8	1	1	1	AVDD/ NAVDD	V _G ON	V _G OFF	–	V _G OFF	V _G ON	AVDD/ NAVDD	–

dis_navdd が 1 にセットされ NAVDD 出力がディスエーブルされている場合、表 2 の NAVDD スロットは出力がオンにならない状態で維持されます。

表 2 で示されている時間は、DELAY レジスタ（アドレス 0x08）の delay1、delay2、delay3 の各設定によって決まります。最も速い起動は、各遅延を 0 に設定することで実現できます。全ての TFT 出力がそれぞれのパワーグッド・レベルを上回ると、バックライト・ブロックがオンになります。

出力電圧はオフシーケンシングではモニタされません。各出力は図 2 に示すように、設定された遅延時間を用いて順番にオフになります。各遅延が 0 に設定されている場合、出力は 1ms ずつ順番にオフになります。シーケンスは、burn_otp_reg レジスタに書き込むことで不揮発性メモリに保存できます。

パワーダウンが EN ピンを用いて行われる場合、V18 リニア電圧レギュレータは、パワーダウンシーケンスが終了して 200ms 後にパワーダウンします。この時間が経過するとデバイスはシャットダウン・モードになり、EN 入力をハイにセットすることで再始動できます。START ビットをローにすることで出力をオフにした場合、V18 レギュレータはオンのままになります。

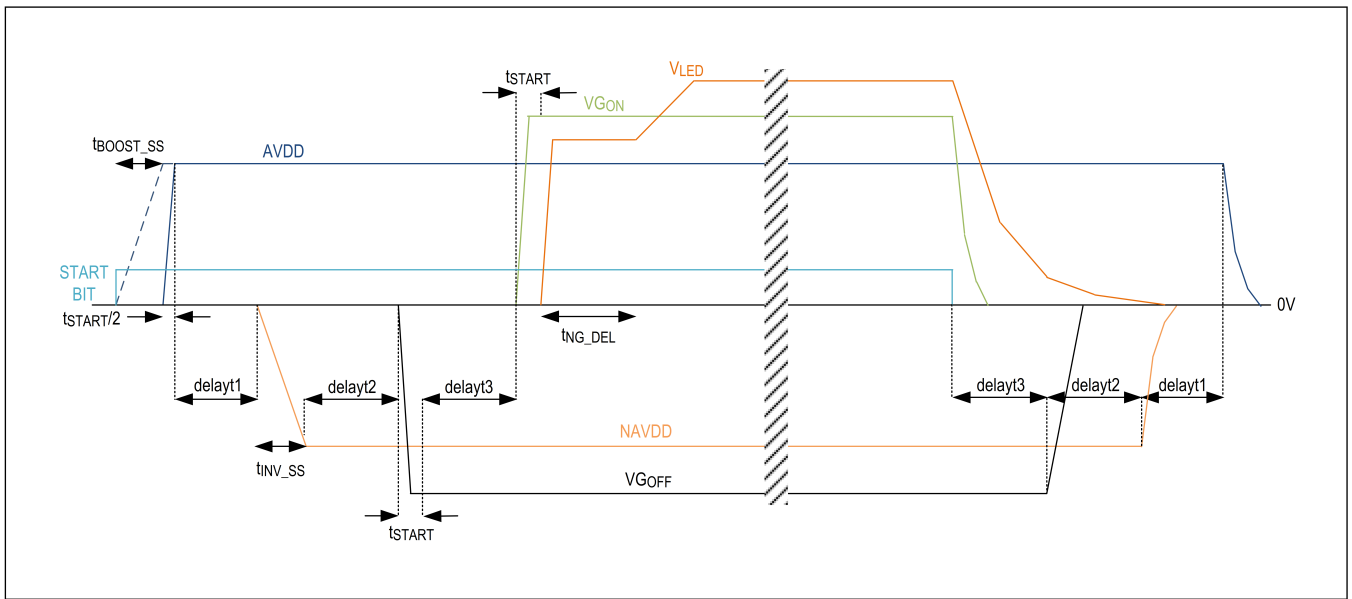


図 2. 出力シーケンシング

LED 用ドライバの概要

この IC には、高性能バックライト・ドライバを実現するために必要な機能を全て内蔵した高効率高輝度の LED 用ドライバがあり、自動車用アプリケーションや汎用アプリケーション向けの中～大面積ディスプレイの LED に電力を供給できます。IC には自動車用アプリケーションでの最大 40V のロード・ダンプ電圧保護機能があり、2つの主要ブロックを組み込んでいます。1つは昇圧または SEPIC タイプのスイッチング・モード電源を実現するためのピーク電流モード制御機能を備えた DC-DC コントローラで、もう 1つは 1チャンネルあたり 23mA~150mA の定電流シンク能力を備えた 6チャンネルの LED 用ドライバです。

IC は、プログラマブルな勾配補償が可能な一定周波数のピーク電流モード制御機能を備えており、これにより PWM コントローラのデューティ・サイクルを制御できます。コントローラを用いて実現された DC-DC コンバータは、広い入力電源範囲から LED に必要な電源電圧を生成します。DC-DC コンバータの出力と 6チャンネル定電流シンク・ドライバ (OUT1~OUT6) の間に LED ストリングを接続することで、LED ストリングを流れる電流を制御できます。6本の LED ストリング全ての電流は、ISET レジスタ (アドレス 0x0A) の iset[6:0]フィールドに書き込みを行うことでセットできます。

IC は、LED ストリングの順方向電圧に応じてコンバータの出力電圧を調整する、適応型電圧制御機能を備えています。この機能は、定電流シンク用ドライバ間の電圧低下を最小限に抑え、デバイスの消費電力を削減します。バックライトの昇圧シンクと電流シンクは、TFT バイアス・セクションの全シーケンスが完了するとイネーブルされます。

この IC は、非常に広い (16,666:1) PWM 調光範囲を 200Hz の調光周波数 (300ns の短い調光パルス) で実現します。内部調光信号は、DIM 信号または位相シフト調光ロジックから引き出されます。LED ストリングの位相シフトは、BL_CONFIG1 レジスタ (アドレス 0x0B) の psen ビットに書き込むことで無効化できます。

その他の先進的な機能として、開放 LED ストリング、部分的なまたは完全な短絡ストリング、不使用ストリングを検出してこれらのストリングを電氣的に切断するという機能があります。開放 LED 状態が発生した場合、過電圧保護機能により BSTMON 電圧およびそれに付随してコンバータ出力電圧がクランプされます。

短絡 LED ストリング閾値は、BL_CONFIG2 レジスタ (アドレス 0x0C) の sldet[1:0]フィールドを用いて設定できます。

FLTB 信号はローをアサートすることで、開放 LED、短絡 LED、過熱状態を示します (ただしこれらがマスクされていない場合)。

個々の電流シンク・チャンネルを無効化するには、9.1kΩ の抵抗で、対応する OUT_と LGND_を接続します (OUT6 から開始)。この場合、FLTB は無効化されたチャンネルの開放 LED 状態は示しません。

低電圧ロックアウト

WLED セクションには、BATT の入力電圧と V5 の内蔵 LDO レギュレータの出力をモニタする、2つの UVLO が備わっています。バックライト昇圧がアクティブになるのは、BATT と V5 の両方がそれぞれの UVLO 閾値を上回っている場合のみです。

低電圧動作

昇圧ソフトスタートが終了した後は、MAX25069 は 3V という低い BATT 電圧で動作を継続します。

入力電圧が非常に低い場合は、昇圧コンバータの効率が低下し、その結果入力電流が非常に高いレベルに達する場合があります。BATT 電圧が V_{BATT_LVF} 未満になると、昇圧コンバータの電流制限電圧が自動的に V_{CSP_LV} に増加し、スイッチング周波数が 1.35MHz より高い場合はこれが減少します。このモードでは標準的な電流制限値を連続 4 サイクルの間超過すると 100ms タイマが始動し、この時間が経過すると電流制限は元の値に戻ります。入力電圧が V_{BATT_LVR} に戻ると、通常のスイッチング周波数での動作が再開します。

外部昇圧コンバータ用の各部品は、最も厳しい場合に対応するよう選択する必要があります。1 つの代替策は入力電圧が低い場合に出力電力を下げることです。

BATT の電圧が低電圧ロックアウト・レベル (V_{BATT_UVF}) 未満に低下した場合は常に、昇圧コンバータはディスエーブルになります。

発振周波数／外部同期

内部発振器の周波数は、RT ピンと GND の間に接続されたタイミング抵抗 (R_{RT}) を用いて 400kHz~2.2MHz の範囲で設定できます。目的のスイッチング周波数 (f_{sw}) に対する R_{RT} の値を計算するには、次の式を用います。

$$R_{RT} = \frac{26400000}{f_{sw}} - 0.32$$

ここで、 R_{RT} の単位は k Ω 、 f_{sw} の単位は Hz です。RT 抵抗の値が低すぎる場合、またはピンが GND に短絡している場合は、昇圧コンバータは始動せず、FLTB ピンがローになり、BL_DIAG レジスタの rtoor ビットがセットされます。

発振器を外部クロックに同期させるには、外部クロックを RT 入力に AC 結合させます。AC 結合に用いるコンデンサの値は、 $C_{SYNC} = 10\text{pF}$ で、外部クロックのデューティ・サイクルは 50% とする必要があります。コンバータを同期させる場合、スタートアップ時には同期信号を RT ピンに印加しないでください。これを行うと RT 抵抗値のチェックが正常に行われなくなる可能性があるためです。

入力電圧が低く、かつスイッチング周波数が 1.35MHz を上回った場合は、スイッチング周波数が自動的に 1.35MHz に低減され、高デューティ・サイクル動作がイネーブルされて出力電圧レギュレーションが維持されます。デバイスが外部周波数に同期している場合はこれは該当しません。

スペクトラム拡散変調

IC にはスペクトラム拡散変調モードがあり、そのスイッチング周波数と高調波でのピーク電磁場干渉 (EMI) を減らします。スペクトラム拡散の有効化と無効化は、BL_CONFIG2 レジスタ (アドレス 0x0C) の bl_ss_off ビットを用いて行うことができます。

スペクトラム拡散は、疑似ランダム・ディザリング手法を用います。この場合、RT と GND 間の外付け抵抗で設定されるスイッチング周波数の 94%~106% の範囲または 97%~103% の範囲 (BL_CONFIG2 の bl_ssl ビットで設定) で、スイッチング周波数が変化します。スペクトラム拡散を用いる場合、基本波および各高調波の合計エネルギーが、より広い帯域幅に拡散するため、該当周波数のピーク・エネルギーが減少します。

外部同期を用いる場合はスペクトラム拡散を行うことはできません。

LED の順方向電圧

MAX25069 が駆動する LED の順方向電圧は、電流と温度によって変わります。LED の順方向電圧は電流と共に増加しますが、温度の増加と共に減少します。そのため LED のストリング両端の最高電圧は、最低動作温度時に発生します。MAX25069 を使用する場合、デバイスの OUT_ ピンの電圧を含めた合計ストリング電圧 (最低動作温度時) は、最も厳しい場合でも 42V の絶対最大定格未満を維持するようにする必要があります。通常の動作条件と温度範囲では、昇圧出力電圧を 36V 以下にすることを推奨します。開放 LED の管理および過電圧保護 (OVP) のセクションで説明する手順を用いて 42V の最大電圧を確保する目的で、BSTMON 抵抗分圧器を選択してください。

LED 電流の制御

この IC は、複数の高輝度 LED ストリングを駆動するために用いる同一の定電流源を 6 個備えています。各チャンネルを流れる電流は ISET レジスタの 7 ビット値の *iset* を設定することで 23mA~150mA の範囲で調整できます。

複数のチャンネルを並列化することで 150mA を超えるストリング電流が可能です。

電流モード DC-DC コントローラ

IC のバックライト昇圧は、昇圧構成または SEPIC 構成で LED を駆動するよう設計された固定周波数の電流モード・コントローラです。この IC は、インダクタのピーク電流と LED 電流シンクの電圧をレギュレーションするマルチループ制御機能を備えており、消費電力を最小限に抑えることができます。

プログラマブルな勾配補償を用いることで、連続通電モードでの 50% を超えるデューティ・サイクルで生じる低調波発振を防ぐことができます。

各スイッチング・サイクルの開始時には外部 nMOSFET がオンになります。インダクタ電流は直線的に増加し、帰還ループで設定されたピーク電流レベルでオフになります。ピーク・インダクタ電流は、外部 nMOSFET のソースと PGND の間に接続された電流検出抵抗 (R_{CS}) の両端の電圧で検出されます。

IC は、外部 nMOSFET のスイッチング・ノイズを抑えるために立上がりエッジ・ブランキング機能を備えています。PWM コンパレータが、電流検出電圧に勾配補償信号を加えたものをトランスコンダクタンス・エラー・アンプの出力と比較します。CS の電圧がエラー・アンプの出力電圧 (COMP ピン) を上回った場合、コントローラは外部 nMOSFET をオフにします。このプロセスがスイッチング・サイクルごとに繰り返されて、ピーク電流モード制御が行われます。

ピーク電流モード制御ループの他、IC には制御用の 2 つの帰還ループがあります。コンバータ出力電圧は BSTMON 入力を介して検出され、これがエラー・アンプの反転入力に転送されます。

BSTMON のゲイン (A_{OVP}) は V_{OUT}/V_{BSTMON} または $(R17 + R16)/R16$ で定義されます (代表的なアプリケーション回路のセクションを参照) もう 1 つの帰還は OUT_{-} の電流シンクから生じます。このループは、合計消費電力を最小限に抑えると同時に正確な LED 電流マッチングを確保できるように、電流シンクのヘッドルームを制御します。各電流シンクには、下限閾値が 0.58V、上限閾値が 0.85V のウィンドウ・コンパレータがあります。これらのコンパレータは、アップ/ダウン・カウンタを制御するロジックを駆動します。アップ/ダウン・カウンタは、DIM 入力の立下がりエッジごとに更新され、8 ビット D/A コンバータ (DAC) を駆動します。これによりエラー・アンプに対するリファレンスが設定されます。システムが定常状態にある場合は、アクティブな OUT_{-} ピンの電圧全てが下限ウィンドウ閾値を上回り、少なくとも 1 つが上限閾値を下回っている必要があります。

9 ビット D/A コンバータ (DAC)

エラー・アンプのリファレンス入力は 9 ビット DAC で制御されます。DAC 出力は、スタートアップ時にソフトスタート機能を実行するよう増加します (スタートアップ・シーケンスのセクションを参照)。通常動作時は、DAC の出力範囲は 0.482V~0.996V に制限されます。DAC 出力は通常動作時に 0.482V 以上に制限されているため、出力の過電圧閾値を最低 LED 順方向電圧の 2 倍未満の値に設定する必要があります。DAC の LSB により次式に従って最小出力電圧ステップが定まります。

$$V_{STEP_MIN} = V_{DAC_LSB} \times A_{OVP}$$

ここで、 V_{STEP_MIN} は最小出力電圧ステップ、 V_{DAC_LSB} は 1.95mV (代表値)、 A_{OVP} は BSTMON 抵抗分圧器のゲインです。

スタートアップ・シーケンス

WLED セクションのスタートアップ・シーケンスは、3 つのステージで行われます。これらのステージについては以下のセクションで説明すると共に図 3 に図解します。全スタートアップ時間は $BL_CONFIG1$ レジスタの *fast_ss* ビットを用いて選択できます。ソフトスタート終了時 (ステージ 2 の終了時) の昇圧出力電圧は、低速スタートアップ・モードと高速スタートアップ・モードとで異なります。

ステージ 1

TFT シーケンスの終了後、 V_5 電圧と BATT 電圧がそれぞれの低電圧閾値を上回っていれば、コントローラが外部 nMOSFET のチャージ・ポンプをオンにします。チャージ・ポンプの出力電流は、外部 nMOSFET のゲートを充電することでこの nMOSFET をオンにします。2ms のタイムアウト後、ステージ 2 のスタートアップが開始されます。NGATE を使用しない場合、 BL_DIS レジスタ (アドレス 0x0D) の *cp_dis* ビットをセットして、NGATE チャージ・ポンプをディセーブします。

ステージ 2

NGATE の外部 MOSFET をイネーブルした後、IC は不使用ストリングの検出、 OUT_{-} の地絡検出、RT ピンの開放/短絡検出、IREF の短絡検出などの各種起動チェックを行います。損傷の可能性を避けるため、コンバータはいずれかの OUT_{-} で地絡が検出された場合は起動しません。

不使用と検出された電流シンクは、通常動作時に誤ってフォルト・フラグをアサートすることのないよう、ディスエーブルされます。これらのチェックの終了後、コンバータは動作を始め、出力電圧が上昇を開始します。エラー・アンプに対する DAC リファレンスは、BSTMON ピンが 0.48V（または高速スタートアップ・モードの場合は 0.88V）に達するまでステップ状に増加します。

このステージの時間は約 50ms（高速スタートアップ・モードでは 22ms）に固定されています。

ステージ 3

第 3 ステージは第 2 ステージが終了し DIM 入力が高になると開始されます。ステージ 3 の間、コンバータの出力は、最低 OUT_ 電圧が 0.58V（代表値）と 0.85V（代表値）のウィンドウ・コンパレータ制限内に入るまで調整されます。この出力の増加も、エラー・アンプにリファレンスを提供する DAC で制御されます。DAC の出力は、DIM 入力の立上がりエッジごとに更新されます。DIM 入力のデューティ・サイクルが 100% ならば、DAC 出力は 10ms に一回更新されます。

低速スタートアップ・モードの場合のソフトスタートの合計時間は次式で計算できます。

$$t_{SS} = 50ms + \frac{V_{LED} + 0.875 - (0.48 \times A_{OVP})}{f_{DIM} \times 0.01 \times A_{OVP}}$$

ここで、 t_{SS} は合計ソフトスタート時間、50ms はステージ 1 の固定時間、 V_{LED} は LED スtring の合計順方向電圧、0.715V はウィンドウ・コンパレータの中間電圧、 A_{OVP} は OVP 抵抗分圧器のゲイン、 f_{DIM} は調光周波数（DIM の入力デューティ・サイクルが 100% の場合 100Hz を使用）、0.01V は DAC のクロック・サイクルあたりの最大電圧ステップです。

高速スタートアップ・モード（BL_CONFIG1 (0x0B) レジスタの fast_ss ビットを 1 にセット）では、次式を用いる必要があります。

$$t_{SS} = 22ms + \frac{0.88 \times A_{OVP} - (V_{LED} + 0.875)}{f_{DIM} \times 0.01 \times A_{OVP}}$$

バックライト昇圧スタートアップ

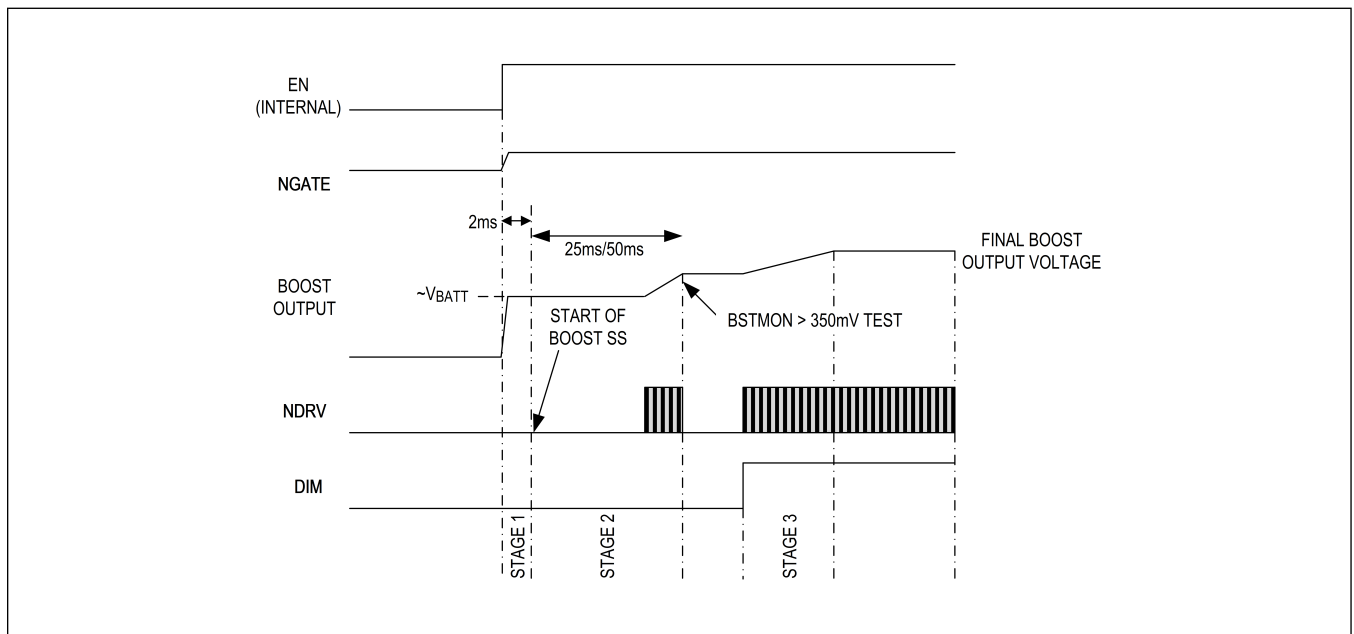


図 3. バックライト昇圧スタートアップ

開放 LED の管理および過電圧保護 (OVP)

パワーアップ時、IC は使用していない電流シンク・チャンネルを検出しこれを電氣的に切断してから、DC-DC コンバータのソフトスタートを始めます。これにより、使用していないチャンネルに対し FLT_B 出力をアサートするのを防止できます。ソフトスタート後、IC は開放ストリングを検出し、これを内蔵の最低 OUT_ 電圧ディテクタから切り離します。これにより、DC-DC コンバータの出力範囲を安全限界内に保ち高効率を維持できます。

いずれかの LED ストリングが開放となっている場合、その開放となっている OUT_ での電圧は GND になります。その後 DC-DC コンバータの出力電圧は、コンバータ出力、BSTMON 入力、GND の間に接続された分圧器ネットワークで設定される過電圧保護閾値 (PWM コントローラがスイッチオフし NDRV をローに保持する閾値) まで増加します。この時点で、 $V_{OUT} < 250\text{mV}$ (代表値) の電流シンク出力は最低電圧ディテクタから切り離されます。 V_{OUT_OVP} (昇圧コンバータが生成できる最大電圧) は次式に従って選択します。

$$V_{OUT_OVP} > 1.1 \times (V_{LED_MAX} + 1)$$

ここで、 V_{LED_MAX} は予想される LED ストリング電圧の最大値です。 V_{OUT_OVP} は、OUT_ ピンの電圧が絶対最大定格を超えることのないように選択する必要があります。

BSTMON に接続する抵抗分圧器の上側の抵抗 (R17) は次式を用いて選択できます。

$$R17 = R16 \times \left(\frac{V_{OUT_OVP}}{0.95} - 1 \right)$$

ここで、0.95V は BSTMON スレッシュホールドの代表値です。昇圧コンバータが低電圧によりラッチ・オフすることのないよう、次式を確認して BSTMON ピンの最低電圧が常に 0.4V を上回るようにしてください。

$$(V_{LED_MIN} + 0.55) \times \frac{R16}{R16 + R17} > 0.4V$$

ここで、 V_{LED_MIN} は最も厳しい条件での最低 LED ストリング電圧です。

開放 LED 状態が発生すると、FLT_B はローにアサートされ、フォルトが発生したチャンネルに対応するビットが 1 にセットされます。

開放チャンネルのない状態で昇圧電圧が BSTMON 過電圧スレッシュホールドに達するとコンバータは直ちにディスエーブルされ、BSTMON 電圧が 50mV 低下するまでこれが続き、50mV 低下した時点でスイッチングが再開します。この状態では、昇圧コンバータの出力電圧はヒステリシス・モード動作により三角波状となり、BL_DIAG レジスタの bstov ビットがセットされます。

短絡 LED 検出

IC は、OUT_ の立上がりエッジで LED の短絡をチェックします。LED 短絡が OUT_ で検出されるのは、その OUT_ の電圧が BL_CONFIG2 レジスタの sldet[1:0] フィールドで設定した値を超えている場合です。いずれかのストリングで短絡が検出されると、その短絡が発生している LED ストリングは電氣的に切り離され、FLT_B 出力フラグがアサートされます (フォルトがマスクされていない場合)。これは、デバイスが DIM の後続の立上がりエッジで短絡状態がなくなったことを検出するまで続きます。短絡 LED 検出は低調光モードでは無効化されます。DIM 入力がハイに接続されている場合、短絡 LED 検出は連続的に行われます。

短絡 LED 検出は、全てのアクティブは OUT_ チャンネルが BL_CONFIG2 レジスタ (アドレス 0x0C) の SLDET[1:0] ビットで設定されたスレッシュホールドを上回っている場合にも、無効化されます。これが生じるのは、昇圧コンバータ・アプリケーションで、バッテリーのロード・ダンプの場合などのように、入力電圧が LED ストリングの電圧低下の合計よりも高くなった場合です。ロード・ダンプ時に短絡 LED フォルトが発生した場合、ロード・ダンプが終了して最低 OUT_ 電圧が 2.028V 未満になるまで、フォルト・フラグはアサートされません。短絡 LED の検出後にロード・ダンプが発生した場合、ロード・ダンプが終了して、最低 OUT_ 電圧が、フォルト・フラグが再アサートされる 2.028V の電圧未満になるまで、フォルト・フラグはデアサートされます。

調光

DIM ピンに印加された外部 PWM 信号を用いるか、TON_ レジスタに書き込むことで、調光を実行できます。DIM ピンの信号は、位相シフトが無効化されている場合を除き、20MHz の内部クロックでサンプリングされます。位相シフトが無効化されている場合は、DIM 信号は OUT_ 出力を直接制御します。

低調光モード

LED の一貫した調光応答を確保するため、調光パルスが非常に狭い場合には IC の動作が変化します。調光オン時間が 50μs (代表値) 未満の場合、デバイスは低調光モードになります。この状態では、コンバータは連続的にスイッチングを行い、LED 短絡検出は無効化されます。DIM 入力が 51μs (代表値) を超えると、デバイスは通常動作に戻り、短絡 LED 検出が可能となり、実効的な調光信号がハイになった場合にのみパワー-FET をスイッチングします。

位相シフト調光

レジスタ BL_CONFIG1 (アドレス 0x0B) の psen ビットがセットされている場合、LED スtring の位相シフトが有効化されます。これを行うため、DIM 信号は 20MHz の内部クロックでサンプリングされます。デバイスは String 間の位相シフトを、イネーブルされている String 数に応じて自動的にセットします。

位相シフトが有効化されている場合、サンプリングされる DIM 入力、位相シフトした LED String ごとに別々に調光信号を生成するために用いられます。DIM 信号を取得する分解能は、DIM 入力周波数が高いと低下します。そのため、調光周波数は 100Hz~3kHz の範囲にすることを推奨します。ただし、これより高い調光周波数も技術的には可能です。String 間の位相シフトは次の式によって定まります。

$$\Theta = 360 \text{ n}$$

ここで、 n は使用する String の数、 θ は位相シフト (単位: 度) です。位相シフトを有効化した場合のタイミング図の例については、[図 4](#) を参照してください。

位相シフトが無効化されている場合は、全ての String が同時にオン/オフします。複数の電流シンクが並列接続されている場合、位相シフトは無効化する必要があります。

フォルトが検出され、通常動作時に String がディスエーブルされた場合、位相シフトは新しい状況に合わせてられます。

使用していない String がディスエーブルされると、番号の大きい OUT_電流シンクが最初にディスエーブルされます。

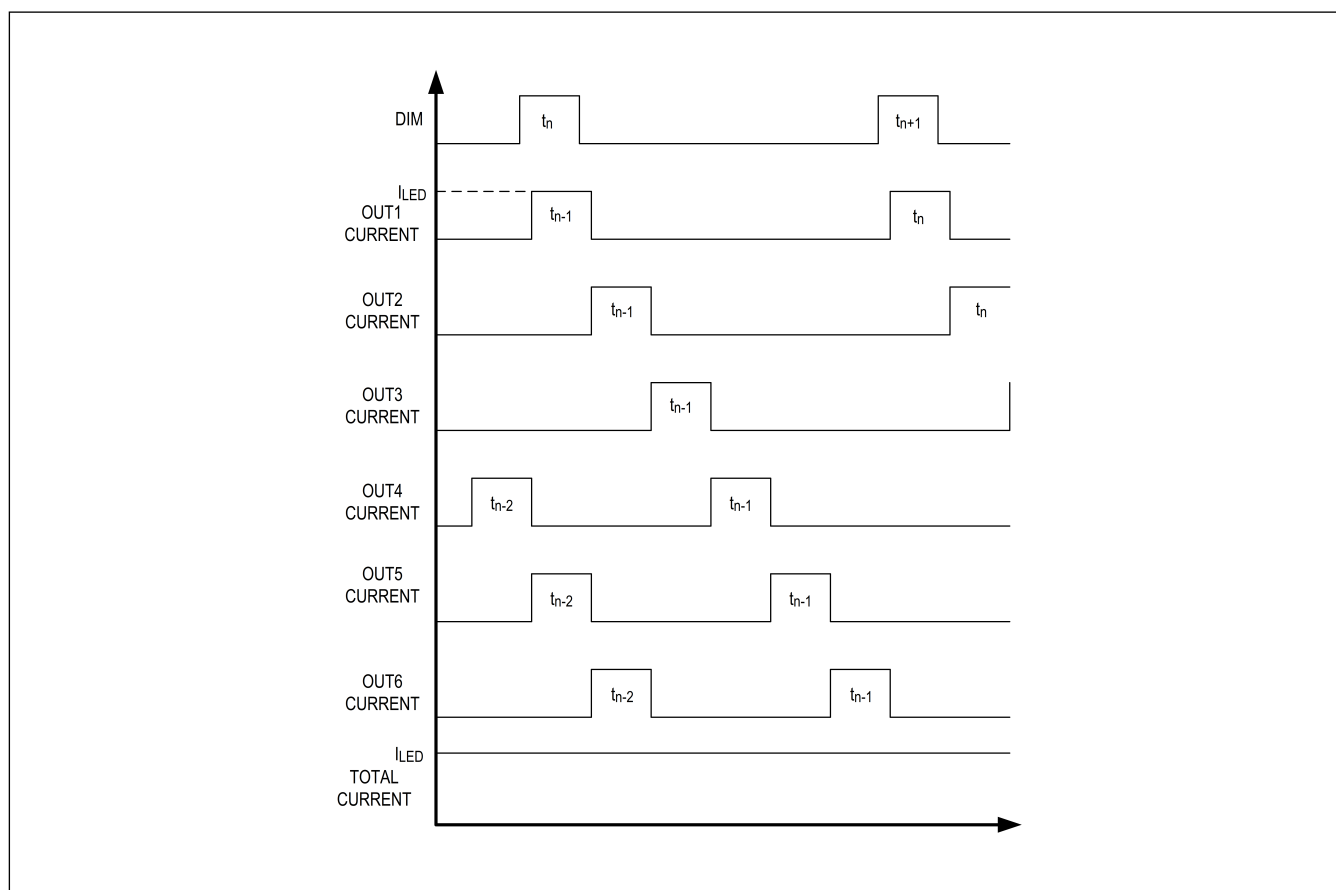


図 4. 位相シフトした出力

調光時の自動フェードイン/フェードアウト

デバイスは、BL_FADING レジスタの FADE_IN_OUT ビットを 1 にセットすることで、DIM 入力デューティ・サイクルや TON_設定が突然変化した場合でも輝度が滑らかに変化するように設定できます。

フェード機能を用いる場合、100%のデューティ・サイクルの場合もそうでない場合も DIM 周波数を一定に保つことが重要です。これは、周波数測定を誤ったためにフェードイン/アウトの速度が変化してしまうという可能性を回避するために必要です。

調光遷移のステップ・サイズは、FADE_GAIN ビットの設定に応じ、6.25%または 12.5%のいずれかです。合計遷移時間は、TDIM フィールドに 0~5 の範囲の値を書き込むことで設定できます。この値により更新速度が 2^{TDIM} ごとに一回の割合に設定されます。遷移時間は次式のように、最初と最後の調光値によって異なります。

$$t = \frac{1}{f_{\text{DIM}}} \times 2^{\text{TDIM}} \times \frac{\ln(\text{DIM}_F) - \ln(\text{DIM}_i)}{\text{FADE_GAIN}}$$

ここで、 f_{DIM} は調光周波数、TDIM は TDIM レジスタの設定値、DIM_F は最終調光設定値、DIM_i は初期調光設定値、FADE_GAIN は 0.0625 または 0.125 です。フェーディング機能は対称であり、最終調光比が初期調光比より小さくても値は交換可能であるため、この式では DIM_F は DIM_i より大きいことが必要です。

フェーディングを有効化して 100%の調光に遷移させる場合、100%への全フェーディング遷移が完了するまで、入力調光は 100%から変更しないでください。

スタートアップ時にフェードインが有効化されていれば、デバイスは調光レベルを 0 から目的の値まで滑らかに遷移させます。start ビットがローの場合、または EN ピンがグランドにセットされている場合、フェードアウトは実行されません。

ストリングを個別にディスエーブル

使用しない LED ストリングをディスエーブルするには、9.1kΩ の抵抗で不使用 OUT_をグランドに接続するか、start ビットの設定前に BL_DIS レジスタ (アドレス 0x0D) の対応する DIS_ビットを 1 にセットします。デバイスは、バックライト昇圧スタートアップ時、OUT_ピンを通じて 60μA (代表値) の電流を供給し、対応する電圧を測定します。ストリングを適切にディスエーブルするには、このチェックでの OUT_電圧の測定値が 270mV~775mV の範囲となる必要があります。OUT_の地絡チェックの最大スレッショルドは 270mV で、最大不使用ストリング検出スレッショルドは 775mV です。

Note : 使用しないストリングをディスエーブルする場合、番号が最大の電流シンクを最初にディスエーブルすることから始めます (例えば、2 つのストリングをディスエーブルする必要がある場合、OUT6 をディスエーブルしてから次のチャンネルをディスエーブルします。2 つのストリングを順不同でディスエーブルしないでください)。通常動作時には、対応する TON_設定値を 0 に変更することで、ストリングを選択的にオフにできます。これが可能なのは、内部調光を使用している場合 (DIM 入力ピンを使用し通倍場合) のみです。

ハイブリッド調光

ハイブリッド調光を有効化するには、レジスタ BL_CONFIG1 (アドレス 0x0B) の hdim ビットをセットします。ハイブリッド調光が有効化されている場合、ADIM ピンはデバイス動作に影響しません。ハイブリッド調光モードでは、調光デューティ・サイクルが 100%から減少するに伴って最初に電流を減少することで外部 LED が調光されます (図 5 参照)。hdim_thr[1:0]ビットで設定された交差レベルで、調光は LED 電流がチョッピングされる PWM 調光に移行します。dim_ext ビットに応じて、デバイスは次の 2 つのいずれかで機能します。

- (dim_ext = 1) DIM ピンでデューティ・サイクルを測定し、それを LED 電流値と PWM 設定値の組み合わせに変換します。
- (dim_ext = 0) TON1 レジスタから 18 ビット値を読み出し、それを LED 電流値と PWM 設定値の組み合わせに変換します。

図 6 に、位相シフトを有効化した場合の標準的な調光とハイブリッド調光の相違を示します。

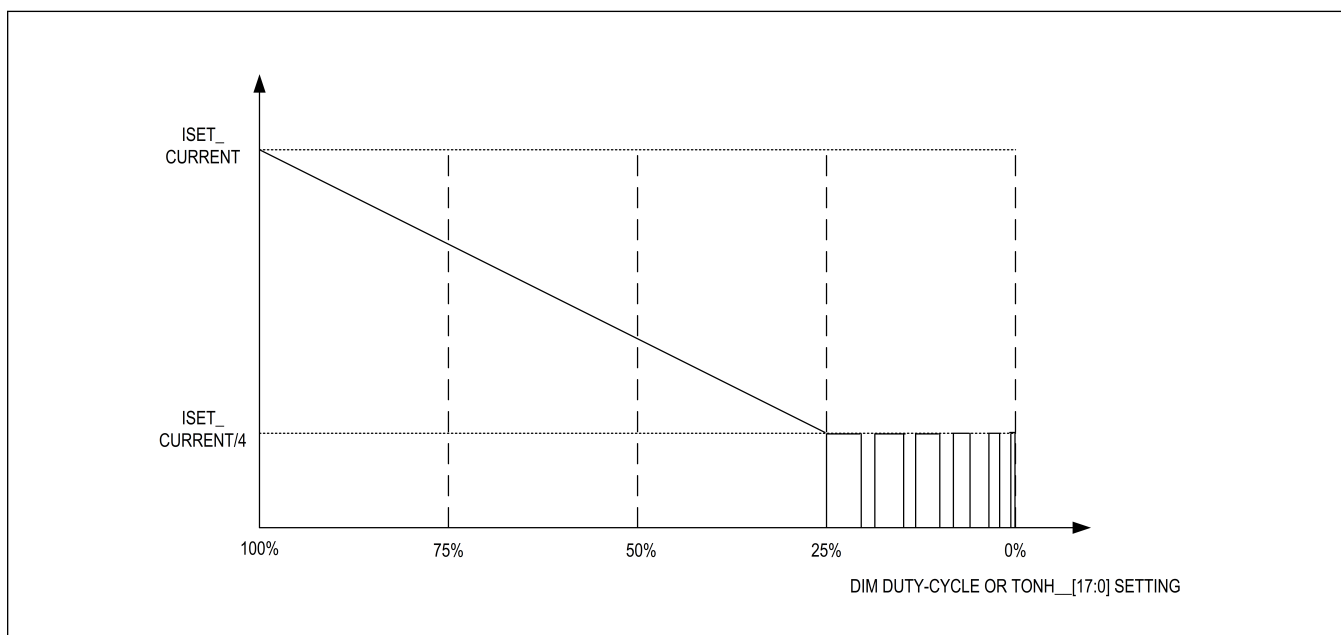


図 5. hdim_thr[1:0] = 10 (25%) でのハイブリッド調光動作

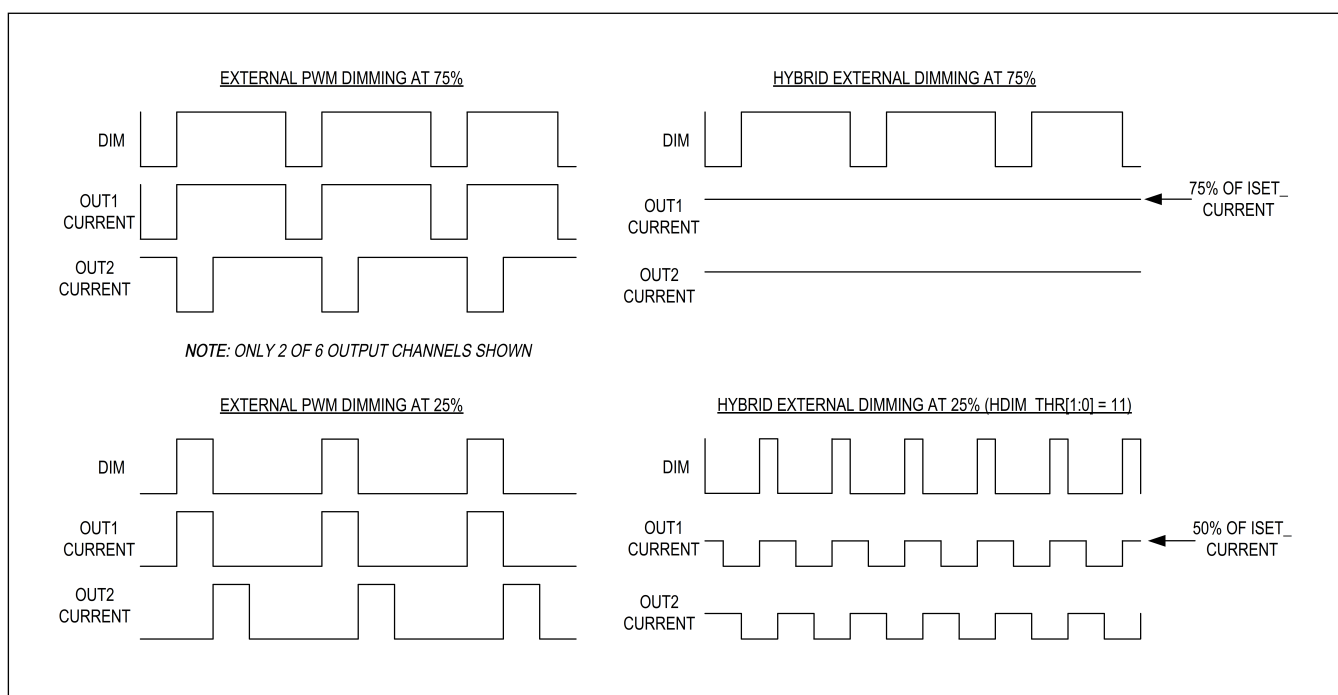


図 6. ハイブリッド調光動作のモード

温度フォールドバック

NTC 温度センサーが GND と V18 電源に接続された抵抗 (RT1) との間に接続され、更に、抵抗 (RT2) が NTC と RT1 のジャンクションから TEMP ピンに接続されている場合、温度フォールドバックが行われます。温度が T1 (RT1 で設定) に達すると、LED の電流は図 7 に示すように直線的に減少します。この電流減少の勾配は RT2 により設定されます。MAX25069 は、NTCLE100E3103G またはこれと同等の NTC デバイスと共に使用するよう特別に設計されています。表 3 には、特定の T1 および T_{DELTA} の値を得るための RT1 と RT2 の値の例をいくつか示しています。

表 3. 温度フォールドバックの例

RT1 (kΩ)	RT2 (kΩ)	T1 (°C)	T _{DELTA} (°C)
6.04	1.2	70	30
6.04	2	70	50

温度が T1 に達すると、レジスタ DIAG_REG の OTW ビットがアサートされます。温度が T_{OFF} になると、LED 電流がオフになり、bl_ot ビットがハイになり、FLT_B ピンがローにアサートされます。

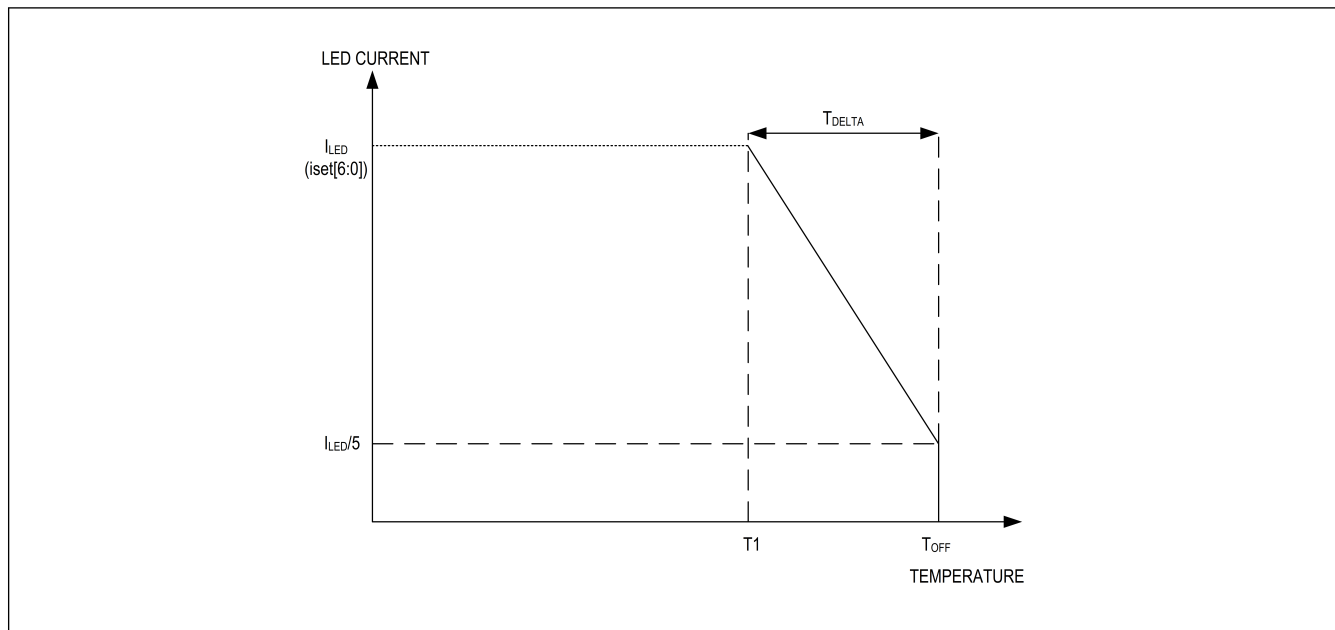


図 7. 温度フォールドバック曲線

フォルト保護

IC には堅牢なフォルト保護および過負荷保護機能が備わっています。V_GOFF、NAVDD、AVDD、V_GON の各出力のいずれかが 15ms (代表値) 以上の間、目的のレギュレーション電圧の 85% (代表値) 未満に低下する、あるいは、短絡状態が任意の期間いずれかの出力で生じると、全ての出力がラッチ・オフし、フォルト状態がセットされます。バックライト・セクションにも包括的な診断機能とフォルト信号発生機能があります。

どちらのデバイス・セクション (TFT とバックライト) にも独立したサーマル・フォルト検出とサーマル警告機能があり、熱過負荷の原因となったセクションのみがオフになります。

サーマル・フォルトは、ダイ温度が 17°C 低下するとクリアされます。

フォルトが検出されると、フォルトがマスクされていない限り、オープンドレイン FLT_B 出力がローになります。FLT_B 出力ピンは、様々なデバイス・フォルトを通知することができるアクティブ・ローのオープンドレイン出力です。FLT_B 出力がフラグ通知できるのは以下の一部または全てです。

TFT セクション :

- HVINP、AVDD、NAVDD、V_GON、または V_GOFF の低電圧フォルト
- TFT バイアス・セクションのサーマル警告
- TFT バイアス・セクションのサーマル・シャットダウン

バックライト・セクション：

- いずれかの OUT_ピンの開放フォルト
- いずれかの OUT_ピンの短絡 LED フォルト
- いずれかの OUT_の地絡
- LED 昇圧コンバータの低電圧
- IREF 抵抗が範囲外
- RT 抵抗が範囲外
- NTC フォルト
- BATT の低電圧
- バックライト・セクションのサーマル警告
- バックライト・セクションのサーマル・シャットダウン

更に次の一般フォルトが信号発生通知されます。

- I²C パリティ・エラー
- IN ピンの低電圧
- 不揮発性メモリのフォルト

上記の状態の一部は、FLTb がローにならないよう、TFTMASK1、TFTMASK2、BL_MASK の各レジスタの対応する mask ビットを用いてマスクできます。

スタンダアロン・モードでは、flt_b_mode ビットが 0 の場合、FLTb ピンのデューティ・サイクルにより、次の機構でフォルトの種類が判定できます。

- FLTb が常時ロー：いずれかのブロックでサーマル・シャットダウン、IN で低電圧、あるいは不揮発性メモリのフォルト
- FLTb が 25%のデューティ・サイクル：LED セクションと TFT セクションの両方でフォルト
- FLTb が 50%のデューティ・サイクル：TFT セクションでフォルト
- FLTb が 75%のデューティ・サイクル：LED セクションでフォルト

このリストは、FLTb が常時ローの場合に優先度が最高となる優先順位付けとなっています。

そうでない場合は、flt_b_mode が 1 にセットされると、任意のフォルトの発生時に FLTb がローにアサートされます。

シリアル・インターフェース

MAX25069 IC は、シリアル・データ・ライン (SDA) とシリアル・クロック・ライン (SCL) で構成される 2 線式の I²C シリアル・インターフェースを備えています。SDA と SCL を使用することで、IC とコントローラ間の通信を最大 400kHz のクロック・レートで容易に行うことができます。コントローラ (通常はマイクロコントローラ) は、SCL を生成しバス上でデータ転送を開始します。デバイスの動作モードは表 4 に示すように ADD ピンと MODE ピンで制御されます。

表 4. Add/Mode ピン

MODE	ADD	OPERATION MODE	FLTb
GND	GND	Full I ² C read/write access	Low with fault
GND	V18	Full I ² C read/write access	Low with fault
V18	GND	Standalone mode, no I ² C access	PWM output with fault
V18	V18	I ² C read-only access	Low with fault

スタンダアロン・モードで起動する場合、デバイスはそのモードでラッチされ、動作モードは、デバイスをパワーオフすることでのみ変更できます。

読出しアドレスと書込みアドレスを表 5 に示します。

表 5. I²C アドレス

ADD PIN CONNECTION	DEVICE ADDRESS							WRITE ADDRESS	READ ADDRESS
	A6	A5	A4	A3	A2	A1	A0		
GND	1	0	0	1	1	1	0	0x9C	0x9D
V18	1	0	0	1	1	1	1	0x9E	0x9F

コントローラ・デバイスは、周辺機器の適切な ID とそれに続けてレジスタ・アドレスおよびデータ・ワードを送信することで、MAX25069 と通信を行います。各送信シーケンスは、START (S) または Repeated START (Sr) 条件、と STOP (P) 条件によってフレーム化されています。バスで送信される各ワードは 8 ビット長で、それぞれの後に必ずアクノレッジ・クロック・パルスが送信されます。

IC の SDA ラインは、入力としてもオープンドレイン出力としても動作します。SDA バスには 500Ω 以上のプルアップ抵抗が必要です。一般に、バスでの立上がり時間が 120ns を超えることのないよう、抵抗はバス容量の関数として選択する必要があります。IC の SCL ラインは入力専用として動作します。バスに複数のコントローラがある場合、または単一コントローラ・システムのコントローラがオープンドレインの SCL 出力を備えている場合は、SCL に 500Ω より大きいプルアップ抵抗が必要です。一般に、SCL ラインの抵抗を選択する際には、SDA と同じ推奨事項が当てはまります。オプションとして、SDA と SCL に直列抵抗を接続することもできます。SCL の入力と SDA の入力では、ノイズの多いバスでもデバイスが正しく動作できるよう、ノイズ・スパイクを抑制しています。

不揮発性 (NV) メモリ

MAX25069 には、6 ブロックからなるワнтаイム・プログラマブル・メモリがあります（それまでに実行された書き込みの数は REG_CTRL レジスタの `nv_count[2:0]` で読み出せます）。ユーザは、0x07~0x15 の揮発性レジスタのブロックを不揮発性メモリに格納でき、このブロックが順次 0x17~0x25 のレジスタ位置にマッピングされます。不揮発性メモリに最初に書き込みを行う前に 0x17~0x25 の場所の読出しを行うと、結果が 0xFF となることに注意してください。

不揮発性メモリの内容は、シングルエラー訂正/ダブルエラー検出 (SECCDED) の冗長コードで保護されます。一方、不揮発性メモリから 0x07~0x15 のレジスタへのデータ転送は、パリティ・チェックで保護されます。パリティ・チェックが失敗した場合、再試行が二度行われます。三回の試行が失敗するとデバイスは起動せず、`nvflt` ビットがセットされ、FLT_B ピンがローにアサートされます。SECCDED チェックが失敗するとデバイスは起動せず、`nvflt` ビットがセットされ、FLT_B ピンがローにアサートされます。

エラーがない場合、出力は格納された値を使用し、格納されたシーケンスでオンになります。

0x07~0x15 のレジスタの内容を不揮発性メモリに格納するには、25mA 以上の電流を供給できる 8.5V ±2% の電圧源を `VPROG` ピンに接続する必要があります。`VPROG` の電圧が安定している場合、IC の NV 書き込みコマンドは、`burn_otp_reg` レジスタに書き込みを行うことで実行できます。NV への書き込みが (`VPROG` 電圧が範囲外であることや、一般的なメモリ・エラーにより) 失敗した場合、`nvflt` ビットがセットされ、FLT_B ピンがローになります。NV の書き込みコマンドを実行した後、`nvflt` ビットをチェックする必要があります。`nvflt` ビットがハイの場合、もう一度 NV 書き込みを行うことができます。

不揮発性メモリをプログラムする必要がない場合は、`VPROG` を GND に接続します。

自動リフレッシュ機能

レジスタ CONFIG の `refresh` ビットがセットされている場合、デバイスは 1s 間隔で不揮発性メモリからデータを読み出し、対応する揮発性レジスタにそのデータを書き込みます。これにより、揮発性レジスタが破損した場合の影響を回避できます。自動リフレッシュは、デバイス起動後の初期読出しと同様にエラー訂正の対象となります。

不揮発性メモリをプログラミングする場合は、[NV メモリを使用する方法](#)のセクションを参照してください。

BURN、REBOOT、RESTART コマンド

BURN コマンドを用いると 0x07~0x15 のレジスタの内容を不揮発性メモリに格納できます。また、REBOOT コマンドを用いると不揮発性メモリの内容を読み出してそれを 0x07~0x15 のレジスタにロードできます。RESTART コマンドは、ラッチされたフォルト・モードからデバイスを再始動するために使用できます。RESTART コマンドを実行すると、フォルト・ビットは全てクリアされます。

BURN コマンドは、レジスタ・アドレス 0x78 (`burn_otp_reg`) に 0xA5 を書き込むことで実行できます。

REBOOT コマンドは、レジスタ・アドレス 0x79 (`reboot_otp_reg`) に 0x5A を書き込むことで実行できます。

RESTART コマンドは、レジスタ・アドレス 0x7A (`soft_restart`) に 0xC3 を書き込むことで実行できます。

パリティ・チェックが有効化され、これらのユーザ・コマンドの 1 つがデバイスに送信される場合、3 番目のバイトは送信された 3 バイト全体で偶数パリティとなるものであることが必要です。

レジスタ・マップ

MAX25069

ADDRESS	NAME	MSB							LSB
USER REGISTERS									
0x00	DEVICE[7:0]	–	–	dev_id[5:0]					
0x02	REG_CTRL[7:0]	–	dis_refr	nv_count[2:0]			rev_id[2:0]		
0x03	TFTMASK1[7:0]	–	avdd_uv_mask	–	navdd_uv_mask	–	vgon_uv_mask	–	vgoff_uv_mask
0x04	TFTMASK2[7:0]	–	par_err_mask	vin_uvlo_mask	hvinp_uv_mask	–	–	–	th_warn_mask
0x05	TFT_FAULT1[7:0]	–	avdd_uv	–	navdd_uv	–	vgon_uv	–	vgoff_uv
0x06	TFT_FAULT2[7:0]	–	par_err	vin_uvlo	hvinp_uv	th_shdn	nvflt	clk_err	th_warn
0x07	TFT_CONFIG[7:0]	dis_navdd	refresh	en_ss	fSW	tretry[1:0]		tfault[1:0]	
0x08	DELAY[7:0]	delayt1[1:0]		delayt2[1:0]		delayt3[1:0]		–	par_en
0x09	SEQ[7:0]	seq_set[2:0]			pfo_th	tstart[1:0]		lxp_lim_low	Start
0x0A	ISET[7:0]	–	iset[6:0]						
0x0B	BL_CONFIG1[7:0]	dim_ext	hdim	hdim_thr[1:0]		bstforce	fast_ss	pсен	fltb_mode
0x0C	BL_CONFIG2[7:0]	bl_ilim	fpwm[2:0]			bl_ss_off	bl_ssl	sldet[1:0]	
0x0D	BL_DIS[7:0]	cp_dis	–	dis_bl	dis6	dis5	dis4	dis3	dis2
0x0E	BL_FADING[7:0]	–	–	–	fade_gain	fade_in_out	tfade[2:0]		
0x0F	CUSTOMER_USE1[7:0]	customer_use1[7:0]							
0x10	CUSTOMER_USE2[7:0]	customer_use2[7:0]							
0x11	CUSTOMER_USE3[7:0]	customer_use3[7:0]							
0x12	CUSTOMER_USE4[7:0]	customer_use4[7:0]							
0x13	AVDD_SET[7:0]	–	–	avdd[5:0]					
0x14	VGON[7:0]	–	–	vgon[5:0]					
0x15	VGOFF[7:0]	–	–	vgoff[5:0]					
0x17	NV_CONFIG[7:0]	nv_dis_navdd	nv_refresh	nv_en_ss	nv_fSW	nv_tretry[1:0]		nv_tfault[1:0]	
0x18	NV_DELAY[7:0]	nv_delayt1[1:0]		nv_delayt2[1:0]		nv_delayt3[1:0]		unused	nv_par_en
0x19	NV_SEQ[7:0]	nv_seq_set[2:0]			nv_pfo_th	nv_tstart[1:0]		nv_lxp_lim_low	nv_start
0x1A	NV_ISET[7:0]	unused	nv_iset[6:0]						
0x1B	NV_BL_CONFIG1[7:0]	nv_dim_ext	nv_hdim	nv_hdim_thr[1:0]		nv_bstforce	nv_fast_ss	nv_pсен	nv_fltb_mode
0x1C	NV_BL_CONFIG2[7:0]	nv_bl_ilim	nv_fpwm[2:0]			nv_bl_ss_off	nv_bl_ssl	nv_sldet[1:0]	
0x1D	NV_BL_DIS[7:0]	nv_cp_dis	unused	nv_dis_bl	nv_dis6	nv_dis5	nv_dis4	nv_dis3	nv_dis2

ADDRESS	NAME	MSB							LSB
0x1E	NV_BL_FADING [7:0]	unused[2:0]			nv_fade_gain	nv_fade_in _out	nv_tfade[2:0]		
0x1F	NV_CUSTOMER _USE1[7:0]	nv_customer_use1[7:0]							
0x20	NV_CUSTOMER _USE2[7:0]	nv_customer_use2[7:0]							
0x21	NV_CUSTOMER _USE3[7:0]	nv_customer_use3[7:0]							
0x22	NV_CUSTOMER _USE4[7:0]	nv_customer_use4[7:0]							
0x23	NV_AVDD_SET [7:0]	unused[1:0]		nv_avdd[5:0]					
0x24	NV_VGON[7:0]	unused[1:0]		nv_vgon[5:0]					
0x25	NV_VGOFF[7:0]	unused[1:0]		nv_vgoff[5:0]					
0x26	AVDD_LIM[7:0]	–	–	avdd_lim[5:0]					
0x27	LO_DIM[7:0]	ton master	–	lo_dim6	lo_dim5	lo_dim4	lo_dim3	lo_dim2	lo_dim1
0x28	TON1H[7:0]	ton1h[7:0]							
0x29	TON1L[7:0]	ton1l[7:0]							
0x2A	TON2H[7:0]	ton2h[7:0]							
0x2B	TON2L[7:0]	ton2l[7:0]							
0x2C	TON3H[7:0]	ton3h[7:0]							
0x2D	TON3L[7:0]	ton3l[7:0]							
0x2E	TON1_3LSB[7:0]	–	–	ton3lsb[1:0]		ton2lsb[1:0]		ton1lsb[1:0]	
0x2F	TON4H[7:0]	ton4h[7:0]							
0x30	TON4L[7:0]	ton4l[7:0]							
0x31	TON5H[7:0]	ton5h[7:0]							
0x32	TON5L[7:0]	ton5l[7:0]							
0x33	TON6H[7:0]	ton6h[7:0]							
0x34	TON6L[7:0]	ton6l[7:0]							
0x35	TON4_6LSB[7:0]	–	–	ton6lsb[1:0]		ton5lsb[1:0]		ton4lsb[1:0]	
0x36	OPEN_REG[7:0]	–	–	out6o	out5o	out4o	out3o	out2o	out1o
0x37	SHORTGND_REG [7:0]	–	–	out6sg	out5sg	out4sg	out3sg	out2sg	out1sg
0x38	SHORTED_LED _REG[7:0]	–	–	out6sl	out5sl	out4sl	out3sl	out2sl	out1sl
0x39	BL_MASK[7:0]	–	battuv	battuvmask	bstuvmask	omask	sgmask	bl otwmask	slmask
0x3A	BL_DIAG[7:0]	–	rtoor	irefoor	bstuv	bstov	hw_rst	bl_otw	bl_ot
USER COMMANDS									
0x78	burn_otp_reg[7:0]	burn_otp[7:0]							
0x79	reboot_otp_reg[7:0]	reboot_otp[7:0]							
0x7A	soft_restart[7:0]	soft_restart[7:0]							

レジスタの詳細

DEVICE (0x00)

BIT	7	6	5	4	3	2	1	0
Field	–	–	dev_id[5:0]					
Reset	–	–						
Access Type	–	–	Read Only					

ビットフィールド	ビット	説明
dev_id	5:0	デバイスのID。0x29が読み出されます。

REG_CTRL (0x02)

BIT	7	6	5	4	3	2	1	0
Field	–	dis_refr	nv_count[2:0]			rev_id[2:0]		
Reset	–	0b0				0x0		
Access Type	–	Write, Read	Read Only			Read Only		

ビットフィールド	ビット	説明	デコード
dis_refr	6	リフレッシュ・ディスエーブル・ビット。このビットを使用すると、burn_otpコマンドの前にリフレッシュを一時的にディスエーブルできます。	0x0: Refresh bit determines whether refresh is on or off 0x1: Refresh disabled
nv_count	5:3	このフィールドは、不揮発性メモリへの書込みの合計回数を示します。最大値は6です。	
rev_id	2:0	リビジョンID。0x0が読み出されます。	

TFTMASK1 (0x03)

BIT	7	6	5	4	3	2	1	0
Field	–	avdd_uv_mask	–	navdd_uv_mask	–	vgon_uv_mask	–	vgoff_uv_mask
Reset	–	0x0	–	0x0	–	0x0	–	0x0
Access Type	–	Write, Read	–	Write, Read	–	Write, Read	–	Write, Read

ビットフィールド	ビット	説明
avdd_uv_mask	6	1の場合、AVDDの低電圧によりFLTBローがアサートされるのを防止します。
navdd_uv_mask	4	1の場合、NAVDDの低電圧によりFLTBローがアサートされるのを防止します。
vgon_uv_mask	2	1の場合、VG _{ON} の低電圧によりFLTBローがアサートされるのを防止します。
vgoff_uv_mask	0	1の場合、VG _{OFF} の低電圧によりFLTBローがアサートされるのを防止します。

TFTMASK2 (0x04)

BIT	7	6	5	4	3	2	1	0
Field	–	par_err_mask	vin_uvlo_mask	hvinp_uv_mask	–	–	–	th_warn_mask
Reset	–	0x0	0x0	0x0	–	–	–	0x1
Access Type	–	Write, Read	Write, Read	Write, Read	–	–	–	Write, Read

ビットフィールド	ビット	説明
par_err_mask	6	1の場合、パリティ・エラーによりFLTBピンがアサートされるのを防止します。
vin_uvlo_mask	5	1の場合、INの低電圧によりFLTBピンがアサートされるのを防止します。
hvinp_uv_mask	4	hvinp_uv診断機能のマスク・ビット。1の場合、HVINPの低電圧がFLTBのアサートの原因となることはありません。
th_warn_mask	0	1の場合、過熱警告によりFLTBローがアサートされるのを防止します。

TFT_FAULT1 (0x05)

BIT	7	6	5	4	3	2	1	0
Field	–	avdd_uv	–	navdd_uv	–	vgon_uv	–	vgoff_uv
Reset	–	0x0	–	0x0	–	0x0	–	0x0
Access Type	–	Read Clears All	–	Read Clears All	–	Read Clears All	–	Read Clears All

ビットフィールド	ビット	説明
avdd_uv	6	1の場合、AVDDが低電圧であることを示します。
navdd_uv	4	1の場合、NAVDDが低電圧であることを示します。
vgon_uv	2	1の場合、V _{GON} の低電圧を示します。
vgoff_uv	0	1の場合、V _{GOFF} の低電圧を示します。

TFT_FAULT2 (0x06)

BIT	7	6	5	4	3	2	1	0
Field	–	par_err	vin_uvlo	hvinp_uv	th_shdn	nvflt	clk_err	th_warn
Reset	–	0x0	0x0	0x0	0x0	0x0	0x0	0x0
Access Type	–	Read Clears All	Read Clears All	Read Clears All	Read Clears All	Read Clears All	Read Only	Read Clears All

ビットフィールド	ビット	説明
par_err	6	I ² Cトランザクションでパリティ・エラーが検出されたことを示します。
vin_uvlo	5	INピンが低電圧状態であることを示します。これが生じると、デバイスは全ての出力をオフにし、INがIN UVLOレベルより高い値に戻るまで待機します。その後出力はプログラムされたシーケンスで再度イネーブルされます。
hvinp_uv	4	1の場合、昇圧出力HVINPが低電圧であることを示します。
th_shdn	3	1の場合、TFTセクションが過熱シャットダウンし、デバイス全体がオフになっていることを示します。
nvflt	2	不揮発性メモリ故障 – NVメモリの内容の作業用メモリへの転送に失敗。または、複数のエラーを検出。

ビットフィールド	ビット	説明
clk_err	1	このビットが1の場合、TFTセクションまたはバックライト・セクションのクロックが 5 μ sの間動作していないか、範囲外になっています。このフォルトがマスクされていない限り、FLT _B ピンはローにアサートされ、ローカルのマイクロコントローラはENピンを用いてデバイスをディスエーブルします。このフォルトは、パワーオン・リセット (POR) でのみクリアできます。
th_warn	0	1の場合、過熱警告を示します。

TFT_CONFIG (0x07)

BIT	7	6	5	4	3	2	1	0
Field	dis_navdd	refresh	en_ss	fSW	tretry[1:0]		tfault[1:0]	
Reset	0x0	0x0	0x0	0x0	0x1		0x0	
Access Type	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read		Write, Read	

ビットフィールド	ビット	説明	デコード
dis_navdd	7	1にセットすると、このビットにより NAVDDコンバータがディスエーブルされます。このビットをセットしてから start ビットを用いてデバイスをイネーブルします。dis_navddビットはデバイスの動作中変更はできません。	
refresh	6	このビットが1の場合、NVレジスタの内容が一秒ごとに自動的に揮発性レジスタにコピーされます。	0x0: Refresh disabled 0x1: Refresh enabled
en_ss	5	このビットを1にセットすることでスペクトラム拡散が有効になります。	
fsw	4	TFTセクションのスイッチング周波数を設定します。	0x0: 2.1MHz 0x1: 420kHz
tretry	3:2	フォルト後の再試行タイマを設定します。	0x0: Retry disabled 0x1: Retry after 0.95s, total 3 retries 0x2: Retry after 1.9s, total 3 retries 0x3: Retry after 1.9s
tfault	1:0	フォルト遅延時間を設定します。	0x0: 15ms 0x1: 30ms 0x2: 60ms 0x3: 90ms

DELAY (0x08)

BIT	7	6	5	4	3	2	1	0
Field	delayt1[1:0]		delayt2[1:0]		delayt3[1:0]		–	par_en
Reset	0x2		0x2		0x2		–	0x0
Access Type	Write, Read		Write, Read		Write, Read		–	Write, Read

ビットフィールド	ビット	説明
delayt1	7:6	スタートアップ・シーケンスの遅延t1を設定します。0、5ms、10ms、15msの中から選択します。
delayt2	5:4	スタートアップ・シーケンスの遅延t2を設定します。0、5ms、10ms、15msの中から選択します。
delayt3	3:2	スタートアップ・シーケンスの遅延t3を設定します。0、5ms、10ms、15msの中から選択します。
par_en	0	パリティ・イネーブル・ビット。1の場合、デバイスへの書込みトランザクション時にパリティ・チェックをイネーブルします。

SEQ (0x09)

BIT	7	6	5	4	3	2	1	0
Field	seq_set[2:0]			pfo_th	tstart[1:0]		lxp_lim_low	start
Reset	0x2			0x0	0x1		0b0	0x0
Access Type	Write, Read			Write, Read	Write, Read		Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
seq_set	7:5	シーケンス選択ビット。	0x0: Sequence 1 0x1: Sequence 2 0x2: Sequence 3 0x3: Sequence 4 0x4: Sequence 5 0x5: Sequence 6 0x6: Sequence 7 0x7: Sequence 8
pfo_th	4	PFO出力の公称立下がりスレッショルドを設定します。	0x0: 2.5V 0x1: 2.4V
tstart	3:2	このフィールドは、V _{GON} とV _{GOFF} のスタートアップ時間を1ms~8msの範囲で設定します。それに応じてAVDDのスタートアップが0.5ms、1ms、2ms、または4msに設定されます。	0x0: 1ms 0x1: 2ms 0x2: 4ms 0x3: 8ms
lxp_lim_low	1	1の場合、HVINP昇圧コンバータ電流制限値が低下します。	
start	0	このビットを1にセットすると、デバイス出力はSEQレジスタのseq_setビットで設定されたシーケンスでオンになります。	

ISET (0x0A)

BIT	7	6	5	4	3	2	1	0
Field	–	iset[6:0]						
Reset	–							
Access Type	–	Write, Read						

ビットフィールド	ビット	説明	デコード
iset	6:0	このレジスタの値によりOUT_LEDの電流が23mA~150mAの範囲に設定されます。	0x0: 23mA 0x1: 24mA ...: ... 0xB: 34mA 0xC: 35mA ...: ... 0x7D: 148mA 0x7E: 149mA 0x7F: 150mA

BL_CONFIG1 (0x0B)

BIT	7	6	5	4	3	2	1	0
Field	dim_ext	hdim	hdim_thr[1:0]		bstforce	fast_ss	psen	fltb_mode
Reset	0x1	0x0	0x00		0x0	0x0	0x1	0x0
Access Type	Write, Read	Write, Read	Write, Read		Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明	デコード
dim_ext	7	1の場合、DIMピンを介した調光がイネーブルされます。0の場合、調光はTONレジスタを用いて制御されます。	
hdim	6	1の場合、ハイブリッド調光がイネーブルされます。	
hdim_thr	5:4	ハイブリッド調光スレッシュホールドを設定します。デフォルト値は6.25% (00) です。	0x00: 6.25% 0x01: 12.5% 0x10: 25% 0x11: 50%
bstforce	3	1の場合、昇圧コンバータは調光信号とは無関係に連続的に動作します。	
fast_ss	2	低速ソフトスタートか高速ソフトスタートを選択します。1にセットすると高速ソフトスタートになります。	
psen	1	0の場合、位相シフトが無効化されます。1の場合、位相シフトが有効化されます。	
fltb_mode	0	スタンダアロン・モード時のFLTBピンの動作モードを設定します。0の場合、FLTBはPWM信号を出力してフォルトのタイプを示します。1の場合、フォルトの検出時にFLTBがローになります。	

BL_CONFIG2 (0x0C)

BIT	7	6	5	4	3	2	1	0
Field	bl_ilim	fpwm[2:0]			bl_ss_off	bl_ssl	sldet[1:0]	
Reset	0x1	0x001			0x0	0x0	0x00	
Access Type	Write, Read	Write, Read			Write, Read	Write, Read	Write, Read	

ビットフィールド	ビット	説明	デコード
bl_ilim	7	昇圧電流制限値を2つのレベルのうちの1つに設定します。1の場合、低い方の電流制限値が選択されます。	
fpwm	6:4	内部PWMモード時のPWM周波数を設定します。	0x0: 153Hz 0x1: 203Hz 0x2: 305Hz 0x3: 610Hz 0x4: 980Hz 0x5: 1220Hz 0x6: 1401Hz 0x7: 1634Hz
bl_ss_off	3	1の場合、スペクトラム拡散スイッチングがディスエーブルされます。	

ビットフィールド	ビット	説明	デコード
bl_ssl	2	スペクトラム拡散がイネーブルの場合、bl_sslにより拡散量が決まります。0の場合、拡散は±6%（公称値）、1の場合、拡散は±3%です。このパーセンテージを変更する場合、最初にSS_OFFビットを用いてスペクトラム拡散をディスエーブルし、次にSSLの値を変更し、最後にSS_OFFを用いてスペクトラム拡散を再イネーブルします。	
sldet	1:0	短絡LEDスレッシュホールドの設定値。	0x0: Disabled 0x1: 3V 0x2: 6V 0x3: 8V

BL_DIS (0x0D)

BIT	7	6	5	4	3	2	1	0
Field	cp_dis	–	dis_bl	dis6	dis5	dis4	dis3	dis2
Reset	0x0	–	0x0	0x0	0x0	0x0	0x0	0x0
Access Type	Write, Read	–	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明
cp_dis	7	1の場合、NGATEピンを駆動する内部チャージ・ポンプがディスエーブルされます。外付け直列スイッチを使用しない場合は、1にセットします。動作中にCP_DISを0にセットすると、デバイスが完全にシャットダウンしてしまう原因となるため、推奨しません。
dis_bl	5	バックライト・セクション用ディスエーブル・ビット。
dis6	4	このビットを1にセットするとOUT6がディスエーブルされます。ENAに1を書き込む前にこれを行う必要があります。
dis5	3	このビットを1にセットするとOUT5がディスエーブルされます。ENAに1を書き込む前にこれを行う必要があります。
dis4	2	このビットを1にセットするとOUT4がディスエーブルされます。ENAに1を書き込む前にこれを行う必要があります。
dis3	1	このビットを1にセットするとOUT3がディスエーブルされます。ENAに1を書き込む前にこれを行う必要があります。
dis2	0	このビットを1にセットするとOUT2がディスエーブルされます。ENAに1を書き込む前にこれを行う必要があります。

BL_FADING (0x0E)

BIT	7	6	5	4	3	2	1	0
Field	–	–	–	fade_gain	fade_in_out	tfade[2:0]		
Reset	–	–	–	0b0	0b0	0x0		
Access Type	–	–	–	Write, Read	Write, Read	Write, Read		

ビットフィールド	ビット	説明	デコード
fade_gain	4	このビットを1にセットすると、フェードイン/アウト機能のゲインが12.5%となり、0にセットすると6.25%となります。	
fade_in_out	3	このビットを1にセットすると、LED調光のフェードイン/アウト機能が有効になります。	

ビットフィールド	ビット	説明	デコード
tfade	2:0	フェーディングの更新時間間隔を 2 ^{TDIM} に従って設定します。TDIM の範囲は 0~5 です。 0 に設定するとフェーディングは調光サイクルごとに更新されます。	0x1: 2 0x2: 4 0x3: 8 0x4: 16 0x5: 32 0x6: N/A 0x7: N/A

CUSTOMER_USE1 (0x0F)

不揮発性メモリに格納することも可能なユーザ・データを格納するために用いるレジスタ。

BIT	7	6	5	4	3	2	1	0
Field	customer_use1[7:0]							
Reset								
Access Type	Write, Read							

ビットフィールド	ビット	説明
customer_use1	7:0	

CUSTOMER_USE2 (0x10)

不揮発性メモリに格納することも可能なユーザ・データを格納するために用いるレジスタ。

BIT	7	6	5	4	3	2	1	0
Field	customer_use2[7:0]							
Reset								
Access Type	Write, Read							

ビットフィールド	ビット	説明
customer_use2	7:0	

CUSTOMER_USE3 (0x11)

不揮発性メモリに格納することも可能なユーザ・データを格納するために用いるレジスタ。

BIT	7	6	5	4	3	2	1	0
Field	customer_use3[7:0]							
Reset								
Access Type	Write, Read							

ビットフィールド	ビット	説明
customer_use3	7:0	

CUSTOMER_USE4 (0x12)

不揮発性メモリに格納することも可能なユーザ・データを格納するために用いるレジスタ。

BIT	7	6	5	4	3	2	1	0
Field	customer_use4[7:0]							
Reset								
Access Type	Write, Read							

ビットフィールド	ビット	説明
customer_use4	7:0	

AVDD_SET (0x13)

BIT	7	6	5	4	3	2	1	0
Field	–	–	avdd[5:0]					
Reset	–	–	0x1A					
Access Type	–	–	Write, Read					

ビットフィールド	ビット	説明																																																																																																																								
avdd	5:0	AVDDおよびNAVDDの電圧を設定します。NAVDDがdis_navddビットによりディスエーブルされている場合は、avddビットで表される電圧値が変わります。																																																																																																																								
		<table border="1"> <thead> <tr> <th>Value</th> <th>dis_navdd = 1</th> <th>dis_navdd = 0</th> </tr> </thead> <tbody> <tr><td>0x0</td><td>11.7</td><td>N/A</td></tr> <tr><td>0x1</td><td>11.8</td><td>N/A</td></tr> <tr><td>0x2</td><td>11.9</td><td>N/A</td></tr> <tr><td>0x3</td><td>12</td><td>N/A</td></tr> <tr><td>0x4</td><td>12.1</td><td>N/A</td></tr> <tr><td>0x5</td><td>12.2</td><td>N/A</td></tr> <tr><td>0x6</td><td>12.3</td><td>N/A</td></tr> <tr><td>0x7</td><td>12.4</td><td>4.9</td></tr> <tr><td>0x8</td><td>12.5</td><td>5</td></tr> <tr><td>0x9</td><td>12.6</td><td>5.1</td></tr> <tr><td>0xA</td><td>12.7</td><td>5.2</td></tr> <tr><td>0xB</td><td>12.8</td><td>5.3</td></tr> <tr><td>0xC</td><td>12.9</td><td>5.4</td></tr> <tr><td>0xD</td><td>13</td><td>5.5</td></tr> <tr><td>0xE</td><td>13.1</td><td>5.6</td></tr> <tr><td>0xF</td><td>13.2</td><td>5.7</td></tr> <tr><td>0x10</td><td>13.3</td><td>5.8</td></tr> <tr><td>0x11</td><td>13.4</td><td>5.9</td></tr> <tr><td>0x12</td><td>13.5</td><td>6</td></tr> <tr><td>0x13</td><td>13.6</td><td>6.1</td></tr> <tr><td>0x14</td><td>13.7</td><td>6.2</td></tr> <tr><td>0x15</td><td>13.8</td><td>6.3</td></tr> <tr><td>0x16</td><td>13.9</td><td>6.4</td></tr> <tr><td>0x17</td><td>14</td><td>6.5</td></tr> <tr><td>0x18</td><td>14.1</td><td>6.6</td></tr> <tr><td>0x19</td><td>14.2</td><td>6.7</td></tr> <tr><td>0x1A</td><td>14.3</td><td>6.8</td></tr> <tr><td>0x1B</td><td>14.4</td><td>6.9</td></tr> <tr><td>0x1C</td><td>14.5</td><td>7V</td></tr> <tr><td>0x1D</td><td>14.6</td><td>7.1</td></tr> <tr><td>0x1E</td><td>14.7</td><td>7.2</td></tr> <tr><td>0x1F</td><td>14.8</td><td>7.3</td></tr> <tr><td>0x20</td><td>14.9</td><td>7.4</td></tr> <tr><td>0x21</td><td>15</td><td>7.5</td></tr> <tr><td>0x22</td><td>15.1</td><td>7.6</td></tr> <tr><td>0x23</td><td>15.2</td><td>7.7</td></tr> <tr><td>0x24</td><td>15.3</td><td>7.8</td></tr> <tr><td>0x25</td><td>15.4</td><td>7.9</td></tr> <tr><td>0x26</td><td>15.5</td><td>8</td></tr> </tbody> </table>	Value	dis_navdd = 1	dis_navdd = 0	0x0	11.7	N/A	0x1	11.8	N/A	0x2	11.9	N/A	0x3	12	N/A	0x4	12.1	N/A	0x5	12.2	N/A	0x6	12.3	N/A	0x7	12.4	4.9	0x8	12.5	5	0x9	12.6	5.1	0xA	12.7	5.2	0xB	12.8	5.3	0xC	12.9	5.4	0xD	13	5.5	0xE	13.1	5.6	0xF	13.2	5.7	0x10	13.3	5.8	0x11	13.4	5.9	0x12	13.5	6	0x13	13.6	6.1	0x14	13.7	6.2	0x15	13.8	6.3	0x16	13.9	6.4	0x17	14	6.5	0x18	14.1	6.6	0x19	14.2	6.7	0x1A	14.3	6.8	0x1B	14.4	6.9	0x1C	14.5	7V	0x1D	14.6	7.1	0x1E	14.7	7.2	0x1F	14.8	7.3	0x20	14.9	7.4	0x21	15	7.5	0x22	15.1	7.6	0x23	15.2	7.7	0x24	15.3	7.8	0x25	15.4	7.9	0x26	15.5	8
		Value	dis_navdd = 1	dis_navdd = 0																																																																																																																						
		0x0	11.7	N/A																																																																																																																						
		0x1	11.8	N/A																																																																																																																						
		0x2	11.9	N/A																																																																																																																						
		0x3	12	N/A																																																																																																																						
		0x4	12.1	N/A																																																																																																																						
		0x5	12.2	N/A																																																																																																																						
		0x6	12.3	N/A																																																																																																																						
		0x7	12.4	4.9																																																																																																																						
		0x8	12.5	5																																																																																																																						
		0x9	12.6	5.1																																																																																																																						
		0xA	12.7	5.2																																																																																																																						
		0xB	12.8	5.3																																																																																																																						
		0xC	12.9	5.4																																																																																																																						
		0xD	13	5.5																																																																																																																						
		0xE	13.1	5.6																																																																																																																						
		0xF	13.2	5.7																																																																																																																						
		0x10	13.3	5.8																																																																																																																						
		0x11	13.4	5.9																																																																																																																						
		0x12	13.5	6																																																																																																																						
		0x13	13.6	6.1																																																																																																																						
		0x14	13.7	6.2																																																																																																																						
		0x15	13.8	6.3																																																																																																																						
		0x16	13.9	6.4																																																																																																																						
		0x17	14	6.5																																																																																																																						
0x18	14.1	6.6																																																																																																																								
0x19	14.2	6.7																																																																																																																								
0x1A	14.3	6.8																																																																																																																								
0x1B	14.4	6.9																																																																																																																								
0x1C	14.5	7V																																																																																																																								
0x1D	14.6	7.1																																																																																																																								
0x1E	14.7	7.2																																																																																																																								
0x1F	14.8	7.3																																																																																																																								
0x20	14.9	7.4																																																																																																																								
0x21	15	7.5																																																																																																																								
0x22	15.1	7.6																																																																																																																								
0x23	15.2	7.7																																																																																																																								
0x24	15.3	7.8																																																																																																																								
0x25	15.4	7.9																																																																																																																								
0x26	15.5	8																																																																																																																								

ビットフィールド	ビット	説明	
		0x27	15.6
0x28	15.7	8.2	
0x29	15.8	8.3	
0x2A	15.9	8.4	
0x2B	16	8.5	
0x2C	16.1	8.6	
0x2D	16.2	8.7	
0x2E	16.3	8.8	
0x2F	16.4	8.9	
0x30	16.5	9	
0x31	16.6	9.1	
0x32	16.7	9.2	
0x33	16.8	9.3	
0x34	16.9	9.4	
0x35	17	9.5	
0x36	17.1	9.6	
0x37	17.2	9.7	
0x38	17.3	9.8	
0x39	17.4	9.9	
0x3A	17.5	10	
0x3B	17.6	10.1	
0x3C	17.7	10.2	
0x3D	17.8	10.3	
0x3E	17.9	10.4	
0x3F	18	10.5	

VGON (0x14)

BIT	7	6	5	4	3	2	1	0
Field	–	–	vgon[5:0]					
Reset	–	–	0x16					
Access Type	–	–	Write, Read					

ビットフィールド	ビット	説明																																																																																																																											
vgon	5:0	VG _{ON} 電圧を設定します。																																																																																																																											
		<table border="1"> <thead> <tr> <th>Value</th> <th>dis_navdd = 0</th> <th>dis_navdd = 1</th> </tr> </thead> <tbody> <tr><td>0x0</td><td>8.4</td><td>12.6</td></tr> <tr><td>0x1</td><td>8.6</td><td>12.9</td></tr> <tr><td>0x2</td><td>8.8</td><td>13.2</td></tr> <tr><td>0x3</td><td>9</td><td>13.5</td></tr> <tr><td>0x4</td><td>9.2</td><td>13.8</td></tr> <tr><td>0x5</td><td>9.4</td><td>14.1</td></tr> <tr><td>0x6</td><td>9.6</td><td>14.4</td></tr> <tr><td>0x7</td><td>9.8</td><td>14.7</td></tr> <tr><td>0x8</td><td>10</td><td>15</td></tr> <tr><td>0x9</td><td>10.2</td><td>15.3</td></tr> <tr><td>0xA</td><td>10.4</td><td>15.6</td></tr> <tr><td>0xB</td><td>10.6</td><td>15.9</td></tr> <tr><td>0xC</td><td>10.8</td><td>16.2</td></tr> <tr><td>0xD</td><td>11</td><td>16.5</td></tr> <tr><td>0xE</td><td>11.2</td><td>16.8</td></tr> <tr><td>0xF</td><td>11.4</td><td>17.1</td></tr> <tr><td>0x10</td><td>11.6</td><td>17.4</td></tr> <tr><td>0x11</td><td>11.8</td><td>17.7</td></tr> <tr><td>0x12</td><td>12</td><td>18</td></tr> <tr><td>0x13</td><td>12.2</td><td>18.3</td></tr> <tr><td>0x14</td><td>12.4</td><td>18.6</td></tr> <tr><td>0x15</td><td>12.6</td><td>18.9</td></tr> <tr><td>0x16</td><td>12.8</td><td>19.2</td></tr> <tr><td>0x17</td><td>13</td><td>19.5</td></tr> <tr><td>0x18</td><td>13.2</td><td>19.8</td></tr> <tr><td>0x19</td><td>13.4</td><td>20.1</td></tr> <tr><td>0x1A</td><td>13.6</td><td>20.4</td></tr> <tr><td>0x1B</td><td>13.8</td><td>20.7</td></tr> <tr><td>0x1C</td><td>14</td><td>21</td></tr> <tr><td>0x1D</td><td>14.2</td><td>21.3</td></tr> <tr><td>0x1E</td><td>14.4</td><td>21.6</td></tr> <tr><td>0x1F</td><td>14.6</td><td>21.9</td></tr> <tr><td>0x20</td><td>14.8</td><td>22.2</td></tr> <tr><td>0x21</td><td>15</td><td>22.5</td></tr> <tr><td>0x22</td><td>15.2</td><td>22.8</td></tr> <tr><td>0x23</td><td>15.4</td><td>23.1</td></tr> <tr><td>0x24</td><td>15.6</td><td>23.4</td></tr> <tr><td>0x25</td><td>15.8</td><td>23.7</td></tr> <tr><td>0x26</td><td>16</td><td>24</td></tr> <tr><td>0x27</td><td>16.2</td><td>24.3</td></tr> </tbody> </table>	Value	dis_navdd = 0	dis_navdd = 1	0x0	8.4	12.6	0x1	8.6	12.9	0x2	8.8	13.2	0x3	9	13.5	0x4	9.2	13.8	0x5	9.4	14.1	0x6	9.6	14.4	0x7	9.8	14.7	0x8	10	15	0x9	10.2	15.3	0xA	10.4	15.6	0xB	10.6	15.9	0xC	10.8	16.2	0xD	11	16.5	0xE	11.2	16.8	0xF	11.4	17.1	0x10	11.6	17.4	0x11	11.8	17.7	0x12	12	18	0x13	12.2	18.3	0x14	12.4	18.6	0x15	12.6	18.9	0x16	12.8	19.2	0x17	13	19.5	0x18	13.2	19.8	0x19	13.4	20.1	0x1A	13.6	20.4	0x1B	13.8	20.7	0x1C	14	21	0x1D	14.2	21.3	0x1E	14.4	21.6	0x1F	14.6	21.9	0x20	14.8	22.2	0x21	15	22.5	0x22	15.2	22.8	0x23	15.4	23.1	0x24	15.6	23.4	0x25	15.8	23.7	0x26	16	24	0x27	16.2	24.3
		Value	dis_navdd = 0	dis_navdd = 1																																																																																																																									
		0x0	8.4	12.6																																																																																																																									
		0x1	8.6	12.9																																																																																																																									
		0x2	8.8	13.2																																																																																																																									
		0x3	9	13.5																																																																																																																									
		0x4	9.2	13.8																																																																																																																									
		0x5	9.4	14.1																																																																																																																									
		0x6	9.6	14.4																																																																																																																									
		0x7	9.8	14.7																																																																																																																									
		0x8	10	15																																																																																																																									
		0x9	10.2	15.3																																																																																																																									
		0xA	10.4	15.6																																																																																																																									
		0xB	10.6	15.9																																																																																																																									
		0xC	10.8	16.2																																																																																																																									
		0xD	11	16.5																																																																																																																									
		0xE	11.2	16.8																																																																																																																									
		0xF	11.4	17.1																																																																																																																									
		0x10	11.6	17.4																																																																																																																									
		0x11	11.8	17.7																																																																																																																									
		0x12	12	18																																																																																																																									
		0x13	12.2	18.3																																																																																																																									
		0x14	12.4	18.6																																																																																																																									
		0x15	12.6	18.9																																																																																																																									
		0x16	12.8	19.2																																																																																																																									
		0x17	13	19.5																																																																																																																									
		0x18	13.2	19.8																																																																																																																									
0x19	13.4	20.1																																																																																																																											
0x1A	13.6	20.4																																																																																																																											
0x1B	13.8	20.7																																																																																																																											
0x1C	14	21																																																																																																																											
0x1D	14.2	21.3																																																																																																																											
0x1E	14.4	21.6																																																																																																																											
0x1F	14.6	21.9																																																																																																																											
0x20	14.8	22.2																																																																																																																											
0x21	15	22.5																																																																																																																											
0x22	15.2	22.8																																																																																																																											
0x23	15.4	23.1																																																																																																																											
0x24	15.6	23.4																																																																																																																											
0x25	15.8	23.7																																																																																																																											
0x26	16	24																																																																																																																											
0x27	16.2	24.3																																																																																																																											

ビットフィールド	ビット	説明	
		0x28	16.4
0x29	16.6	24.9	
0x2A	16.8	25.2	
0x2B	17	25.5	
0x2C	17.2	25.8	
0x2D	17.4	26.1	
0x2E	17.6	26.4	
0x2F	17.8	26.7	
0x30	18	27	
0x31	18.2	27.3	
0x32	18.4	27.6	
0x33	18.6	27.9	
0x34	18.8	28.2	
0x35	19	28.5	
0x36	19.2	28.8	
0x37	19.4	29.1	
0x38	19.6	29.4	
0x39	19.8	29.7	
0x3A	20	30	
0x3B	20.2	30.3	
0x3C	20.4	30.6	
0x3D	20.6	30.9	
0x3E	20.8	31.2	
0x3F	21	31.5	

VG OFF (0x15)

BIT	7	6	5	4	3	2	1	0
Field	–	–	vgoff[5:0]					
Reset	–	–	0x16					
Access Type	–	–	Write, Read					

ビットフィールド	ビット	説明	デコード
vgoff	5:0	VG _{OFF} 電圧を設定します。	0x0: -4 0x1: -4.25 0x2: -4.5 0x3: -4.75 0x4: -5 0x5: -5.25 0x6: -5.5 0x7: -5.75 0x8: -6 0x9: -6.25 0xA: -6.5 0xB: -6.75 0xC: -7 0xD: -7.25 0xE: -7.5 0xF: -7.75 0x10: -8 0x11: -8.25 0x12: -8.5 0x13: -8.75 0x14: -9 0x15: -9.25 0x16: -9.5 0x17: -9.75 0x18: -10 0x19: -10.25 0x1A: -10.5 0x1B: -10.75 0x1C: -11 0x1D: -11.25 0x1E: -11.5 0x1F: -11.75 0x20: -12 0x21: -12.25 0x22: -12.5 0x23: -12.75 0x24: -13 0x25: -13.25 0x26: -13.5 0x27: -13.75 0x28: -14 0x29: -14.25 0x2A: -14.5 0x2B: -14.75 0x2C: -15 0x2D: -15.25 0x2E: -15.5 0x2F: -15.75 0x30: -16 0x31: -16.25 0x32: -16.5 0x33: -16.75 0x34: -17 0x35: -17.25 0x36: -17.5 0x37: -17.75 0x38: -18 0x39: Do not use 0x3A: Do not use

ビットフィールド	ビット	説明	デコード
			0x3B: Do not use 0x3C: Do not use 0x3D: Do not use 0x3E: Do not use 0x3F: Do not use

NV_CONFIG (0x17)

不揮発性設定レジスタ

BIT	7	6	5	4	3	2	1	0
Field	nv_dis_navdd	nv_refresh	nv_en_ss	nv_fSW	nv_tretry[1:0]		nv_tfault[1:0]	
Reset	0x1	0x1	0x1	0x1	0x3		0x3	
Access Type	Read Only	Read Only	Read Only	Read Only	Read Only		Read Only	

ビットフィールド	ビット	説明	デコード
nv_dis_navdd	7	dis_navddのNV設定	
nv_refresh	6	refreshビットのNV設定	
nv_en_ss	5	en_ssビットのNV設定	
nv_fSW	4	fSWビットのNV設定	0x0: 2.2MHz 0x1: 440kHz
nv_tretry	3:2	tretryビットのNV設定	
nv_tfault	1:0	tfaultビットのNV設定	

NV_DELAY (0x18)

BIT	7	6	5	4	3	2	1	0
Field	nv_delayt1[1:0]		nv_delayt2[1:0]		nv_delayt3[1:0]		unused	nv_par_en
Reset	0x3		0x3		0x3		0x1	0x1
Access Type	Read Only		Read Only		Read Only		Read Only	Read Only

ビットフィールド	ビット	説明
nv_delayt1	7:6	delayt1のNV設定
nv_delayt2	5:4	delayt2のNV設定
nv_delayt3	3:2	delayt3のNV設定
unused	1	
nv_par_en	0	par_enビットのNV設定

NV_SEQ (0x19)

BIT	7	6	5	4	3	2	1	0
Field	nv_seq_set[2:0]			nv_pfo_th	nv_tstart[1:0]		nv_lxp_lim_low	nv_start
Reset	0x7			0x1	0x3		0x1	0x1
Access Type	Read Only			Read Only	Read Only		Read Only	Read Only

ビットフィールド	ビット	説明
nv_seq_set	7:5	seq_set ビットの NV 設定
nv_pfo_th	4	pfo_th ビットの NV 設定
nv_tstart	3:2	tstart ビットの NV 設定
nv_lxp_lim_low	1	lxp_lim_low ビットの NV 設定
nv_start	0	start ビットの NV 設定

NV_ISET (0x1A)

BIT	7	6	5	4	3	2	1	0
Field	unused	nv_iset[6:0]						
Reset	0x1	0x7F						
Access Type	Read Only	Read Only						

ビットフィールド	ビット	説明
unused	7	
nv_iset	6:0	LED 電流の NV 設定

NV_BL_CONFIG1 (0x1B)

BIT	7	6	5	4	3	2	1	0
Field	nv_dim_ext	nv_hdim	nv_hdim_thr[1:0]		nv_bstforce	nv_fast_ss	nv_psen	nv_ftb_mode
Reset	0x1	0x1	0x3		0x1	0x1	0x1	0x1
Access Type	Read Only	Read Only	Read Only		Read Only	Read Only	Read Only	Read Only

ビットフィールド	ビット	説明
nv_dim_ext	7	dim_ext ビットの NV 設定
nv_hdim	6	hdim ビットの NV 設定
nv_hdim_thr	5:4	hdim_thr ビットの NV 設定
nv_bstforce	3	bstforce ビットの NV 設定
nv_fast_ss	2	fast_ss ビットの NV 設定
nv_psen	1	psen ビットの NV 設定
nv_ftb_mode	0	ftb_mode ビットの NV 設定

NV_BL_CONFIG2 (0x1C)

BIT	7	6	5	4	3	2	1	0
Field	nv_bl_ilim	nv_fpwm[2:0]			nv_bl_ss_off	nv_bl_ssl	nv_slidet[1:0]	
Reset	0x1	0x7			0x1	0x1	0x3	
Access Type	Read Only	Read Only			Read Only	Read Only	Read Only	

ビットフィールド	ビット	説明
nv_bl_ilim	7	bl_ilim ビットの NV 設定
nv_fpwm	6:4	fpwm ビットの NV 設定

ビットフィールド	ビット	説明
nv_bl_ss_off	3	bl_ss_off ビットの NV 設定
nv_bl_ssl	2	bl_ssl ビットの NV 設定
nv_slDET	1:0	shorted-LED スレッシュホルドの NV 設定

NV_BL_DIS (0x1D)

BIT	7	6	5	4	3	2	1	0
Field	nv_cp_dis	unused	nv_dis_bl	nv_dis6	nv_dis5	nv_dis4	nv_dis3	nv_dis2
Reset	0x1	0x1	0x1	0x1	0x1	0x1	0x1	0x1
Access Type	Read Only	Read Only	Read Only	Read Only	Read Only	Read Only	Read Only	Read Only

ビットフィールド	ビット	説明
nv_cp_dis	7	cp_dis ビットの NV 設定
unused	6	
nv_dis_bl	5	dis_bl ビットの NV 設定
nv_dis6	4	dis6 ビットの NV 設定
nv_dis5	3	dis5 ビットの NV 設定
nv_dis4	2	dis4 ビットの NV 設定
nv_dis3	1	dis3 ビットの NV 設定
nv_dis2	0	dis2 ビットの NV 設定

NV_BL_FADING (0x1E)

BIT	7	6	5	4	3	2	1	0
Field	unused[2:0]			nv_fade_gain	nv_fade_in_out	nv_tfade[2:0]		
Reset	0x7			0x1	0x1	0x7		
Access Type	Read Only			Read Only	Read Only	Read Only		

ビットフィールド	ビット	説明
unused	7:5	
nv_fade_gain	4	fade_gain ビットの NV 設定
nv_fade_in_out	3	fade_in_out の NV 設定
nv_tfade	2:0	tfade ビットの NV 設定

NV_CUSTOMER_USE1 (0x1F)

ユーザ・データを格納するために使用できるレジスタ。

BIT	7	6	5	4	3	2	1	0
Field	nv_customer_use1[7:0]							
Reset	0xff							
Access Type	Read Only							

ビットフィールド	ビット	説明
nv_customer_use1	7:0	

NV_CUSTOMER_USE2 (0x20)

ユーザ・データを格納するために使用できるレジスタ。

BIT	7	6	5	4	3	2	1	0
Field	nv_customer_use2[7:0]							
Reset	0xff							
Access Type	Read Only							

ビットフィールド	ビット	説明
nv_customer_use2	7:0	

NV_CUSTOMER_USE3 (0x21)

ユーザ・データを格納するために使用できるレジスタ。

BIT	7	6	5	4	3	2	1	0
Field	nv_customer_use3[7:0]							
Reset	0xff							
Access Type	Read Only							

ビットフィールド	ビット	説明
nv_customer_use3	7:0	

NV_CUSTOMER_USE4 (0x22)

ユーザ・データを格納するために使用できるレジスタ。

BIT	7	6	5	4	3	2	1	0
Field	nv_customer_use4[7:0]							
Reset	0xff							
Access Type	Read Only							

ビットフィールド	ビット	説明
nv_customer_use4	7:0	

NV_AVDD_SET (0x23)

BIT	7	6	5	4	3	2	1	0
Field	unused[1:0]		nv_avdd[5:0]					
Reset	0x3		0x3f					
Access Type	Read Only		Read Only					

ビットフィールド	ビット	説明
unused	7:6	
nv_avdd	5:0	avddビットのNV設定

NV_VGON (0x24)

BIT	7	6	5	4	3	2	1	0
Field	unused[1:0]		nv_vgon[5:0]					
Reset	0x3		0x3f					
Access Type	Read Only		Read Only					

ビットフィールド	ビット	説明
unused	7:6	
nv_vgon	5:0	vgonビットのNV設定

NV_VGOFF (0x25)

BIT	7	6	5	4	3	2	1	0
Field	unused[1:0]		nv_vgoff[5:0]					
Reset	0x3		0x3f					
Access Type	Read Only		Read Only					

ビットフィールド	ビット	説明
unused	7:6	
nv_vgoff	5:0	vgoffビットのNV設定

AVDD_LIM (0x26)

BIT	7	6	5	4	3	2	1	0
Field	–	–	avdd_lim[5:0]					
Reset	–	–	0x3F					
Access Type	–	–	Write, Read					

ビットフィールド	ビット	説明
avdd_lim	5:0	avddの上限値設定。この機能を用いるには、avddをセットする前にこのレジスタに書き込みます。avdd_limより大きなavdd設定値は許容されません。

LO_DIM (0x27)

BIT	7	6	5	4	3	2	1	0
Field	ton_master	–	lo_dim6	lo_dim5	lo_dim4	lo_dim3	lo_dim2	lo_dim1
Reset	0x0	–	0x0	0x0	0x0	0x0	0x0	0x0
Access Type	Write, Read	–	Read Only	Read Only	Read Only	Read Only	Read Only	Read Only

ビットフィールド	ビット	説明
ton_master	7	このビットをセットすると、チャンネル1の18ビットPWM設定値 (TON1H:TON1L:TON1LSB) が6チャンネル全てに適用されます。
lo_dim6	5	1の場合、チャンネル6が低調光モードになります。
lo_dim5	4	1の場合、チャンネル5が低調光モードになります。
lo_dim4	3	1の場合、チャンネル4が低調光モードになります。
lo_dim3	2	1の場合、チャンネル3が低調光モードになります。
lo_dim2	1	1の場合、チャンネル2が低調光モードになります。
lo_dim1	0	1の場合、チャンネル1が低調光モードになります。

TON1H (0x28)

BIT	7	6	5	4	3	2	1	0
Field	ton1h[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton1h	7:0	チャンネル1の18ビット・オン時間設定値の最上位バイト。この値は50nsを単位として設定されます。

TON1L (0x29)

BIT	7	6	5	4	3	2	1	0
Field	ton1l[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton1l	7:0	チャンネル1の18ビット・オン時間設定値の最下位バイト。この値は50nsを単位として設定されます。

TON2H (0x2A)

BIT	7	6	5	4	3	2	1	0
Field	ton2h[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton2h	7:0	チャンネル2の18ビット・オン時間設定値の最上位バイト。この値は50nsを単位として設定されます。

TON2L (0x2B)

BIT	7	6	5	4	3	2	1	0
Field	ton2l[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton2l	7:0	チャンネル2の18ビット・オン時間設定値の最下位バイト。この値は50nsを単位として設定されます。

TON3H (0x2C)

BIT	7	6	5	4	3	2	1	0
Field	ton3h[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton3h	7:0	チャンネル3の18ビット・オン時間設定値の最上位バイト。この値は50nsを単位として設定されます。

TON3L (0x2D)

BIT	7	6	5	4	3	2	1	0
Field	ton3l[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton3l	7:0	チャンネル3の18ビット・オン時間設定値の最下位バイト。この値は50nsを単位として設定されます。

TON1_3LSB (0x2E)

BIT	7	6	5	4	3	2	1	0
Field	–	–	ton3lsb[1:0]		ton2lsb[1:0]		ton1lsb[1:0]	
Reset	–	–	0x3		0x3		0x3	
Access Type	–	–	Write, Read		Write, Read		Write, Read	

ビットフィールド	ビット	説明
ton3lsb	5:4	チャンネル3の18ビット・オン時間設定値の最下位ビット。この値は50nsを単位として設定されます。
ton2lsb	3:2	チャンネル2の18ビット・オン時間設定値の最下位ビット。この値は50nsを単位として設定されます。
ton1lsb	1:0	チャンネル1の18ビット・オン時間設定値の最下位ビット。この値は50nsを単位として設定されます。

TON4H (0x2F)

BIT	7	6	5	4	3	2	1	0
Field	ton4h[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton4h	7:0	チャンネル4の18ビット・オン時間設定値の最上位バイト。この値は50nsを単位として設定されます。

TON4L (0x30)

BIT	7	6	5	4	3	2	1	0
Field	ton4l[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton4l	7:0	チャンネル4の18ビット・オン時間設定値の最下位バイト。この値は50nsを単位として設定されます。

TON5H (0x31)

BIT	7	6	5	4	3	2	1	0
Field	ton5h[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton5h	7:0	チャンネル5の18ビット・オン時間設定値の最上位バイト。この値は50nsを単位として設定されます。

TON5L (0x32)

BIT	7	6	5	4	3	2	1	0
Field	ton5l[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton5l	7:0	チャンネル5の18ビット・オン時間設定値の最下位バイト。この値は50nsを単位として設定されます。

TON6H (0x33)

BIT	7	6	5	4	3	2	1	0
Field	ton6h[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton6h	7:0	チャンネル6の18ビット・オン時間設定値の最上位バイト。この値は50nsを単位として設定されます。

TON6L (0x34)

BIT	7	6	5	4	3	2	1	0
Field	ton6l[7:0]							
Reset	0xFF							
Access Type	Write, Read							

ビットフィールド	ビット	説明
ton6l	7:0	チャンネル6の18ビット・オン時間設定値の最下位バイト。この値は50nsを単位として設定されます。

TON4_6LSB (0x35)

BIT	7	6	5	4	3	2	1	0
Field	–	–	ton6lsb[1:0]		ton5lsb[1:0]		ton4lsb[1:0]	
Reset	–	–	0x3		0x3		0x3	
Access Type	–	–	Write, Read		Write, Read		Write, Read	

ビットフィールド	ビット	説明
ton6lsb	5:4	チャンネル6の18ビット・オン時間設定値の最下位ビット。この値は50nsを単位として設定されます。
ton5lsb	3:2	チャンネル5の18ビット・オン時間設定値の最下位ビット。この値は50nsを単位として設定されます。
ton4lsb	1:0	チャンネル4の18ビット・オン時間設定値の最下位ビット。この値は50nsを単位として設定されます。

OPEN_REG (0x36)

BIT	7	6	5	4	3	2	1	0
Field	–	–	out6o	out5o	out4o	out3o	out2o	out1o
Reset	–	–	0x0	0x0	0x0	0x0	0x0	0x0
Access Type	–	–	Read Clears All	Read Clears All	Read Clears All	Read Clears All	Read Clears All	Read Clears All

ビットフィールド	ビット	説明
out6o	5	1の場合、OUT6が開放回路状態であることを示します。
out5o	4	1の場合、OUT5が開放回路状態であることを示します。
out4o	3	1の場合、OUT4が開放回路状態であることを示します。
out3o	2	1の場合、OUT3が開放回路状態であることを示します。
out2o	1	1の場合、OUT2が開放回路状態であることを示します。
out1o	0	1の場合、OUT1が開放回路状態であることを示します。

SHORTGND_REG (0x37)

BIT	7	6	5	4	3	2	1	0
Field	–	–	out6sg	out5sg	out4sg	out3sg	out2sg	out1sg
Reset	–	–	0x0	0x0	0x0	0x0	0x0	0x0
Access Type	–	–	Read Clears All	Read Clears All	Read Clears All	Read Clears All	Read Clears All	Read Clears All

ビットフィールド	ビット	説明
out6sg	5	1の場合、OUT6が地絡状態であることを示します。
out5sg	4	1の場合、OUT5が地絡状態であることを示します。
out4sg	3	1の場合、OUT4が地絡状態であることを示します。
out3sg	2	1の場合、OUT3が地絡状態であることを示します。
out2sg	1	1の場合、OUT2が地絡状態であることを示します。
out1sg	0	1の場合、OUT1が地絡状態であることを示します。

SHORTED_LED_REG (0x38)

BIT	7	6	5	4	3	2	1	0
Field	–	–	out6sl	out5sl	out4sl	out3sl	out2sl	out1sl
Reset	–	–	0x0	0x0	0x0	0x0	0x0	0x0
Access Type	–	–	Read Clears All	Read Sets All	Read Clears All	Read Clears All	Read Clears All	Read Clears All

ビットフィールド	ビット	説明
out6sl	5	1の場合、OUT6でLEDが短絡状態であることを示します。
out5sl	4	1の場合、OUT5でLEDが短絡状態であることを示します。
out4sl	3	1の場合、OUT4でLEDが短絡状態であることを示します。
out3sl	2	1の場合、OUT3でLEDが短絡状態であることを示します。
out2sl	1	1の場合、OUT2でLEDが短絡状態であることを示します。
out1sl	0	1の場合、OUT1でLEDが短絡状態であることを示します。

BL_MASK (0x39)

BIT	7	6	5	4	3	2	1	0
Field	–	battuv	battuvmask	bstuvmask	omask	sgmask	bl_otwmask	slmask
Reset	–		0x1	0x0	0x0	0x0	0x1	0x0
Access Type	–	Read Clears All	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read	Write, Read

ビットフィールド	ビット	説明
battuv	6	このビットは、BATTピンが低電圧であるためにバックライトの昇圧がディスエーブルされていることを示します。
battuvmask	5	BATT低電圧指示のマスク・ビット。1の場合、BATTの低電圧によってFLTbがローにアサートされることはありません。
bstuvmask	4	昇圧の低電圧指示のマスク・ビット。1の場合、昇圧出力の低電圧によってFLTbがローにアサートされることはありません。
omask	3	開放LED指示のマスク・ビット。
sgmask	2	地絡指示のマスク・ビット。

ビットフィールド	ビット	説明
bl_otwmask	1	1の場合、バックライトの過熱警告によりFLTBピンがローにアサートされるのを防止します。
slmask	0	短絡LED指示のマスク・ビット。

BL_DIAG (0x3A)

BIT	7	6	5	4	3	2	1	0
Field	–	rtoor	irefoor	bstuv	bstov	hw_rst	bl_otw	bl_ot
Reset	–	0x0	0x0	0x0	0x0	0x1	0x0	0x0
Access Type	–	Read Clears All	Read Clears All	Read Clears All	Read Clears All	Read Clears All	Read Clears All	Read Clears All

ビットフィールド	ビット	説明
rtoor	6	1の場合、RTの抵抗が事前に設定した範囲から外れていることを示します。
irefoor	5	1の場合、IREF電流が大きすぎることを示します。多くの場合、IREFの抵抗値が不適切であることが原因です。この状態になると、ICは動作を停止します。
bstuv	4	1の場合、昇圧出力で低電圧が検出され、昇圧がディスエーブルされています。
bstov	3	1の場合、昇圧コンバータが過電圧制限値に達しています。
hw_rst	2	1の場合、デバイスはハードウェア・リセット（パワーアップ）を終了したばかりです。このビットは、このレジスタの最初の読み出し時にリセットされます。
bl_otw	1	1の場合、バックライト・セクションの温度が+125°Cを超えており、温度フォールドバック回路が温度T1に達しています。
bl_ot	0	1の場合、バックライト・セクションの温度が+165°Cを超えており、バックライト・ブロックがシャットダウンしているか、TEMP入力LED電流を停止するレベルに達しています。

burn_otp_reg (0x78)

BIT	7	6	5	4	3	2	1	0
Field	burn_otp[7:0]							
Reset	0x0							
Access Type	Write Only							

ビットフィールド	ビット	説明
burn_otp	7:0	レジスタ0x07~0x15の内容を不揮発性レジスタ0x17~0x25にコピーするコマンド。コマンドを有効にするには、アドレス8'h78の後ろにデータ8'hA5を送信します。

reboot_otp_reg (0x79)

BIT	7	6	5	4	3	2	1	0
Field	reboot_otp[7:0]							
Reset								
Access Type	Write Only							

ビットフィールド	ビット	説明
reboot_otp	7:0	不揮発性レジスタ 0x17~0x15 の内容を作業用レジスタ 0x17~0x25 にコピーするコマンド。コマンドを有効にするには、アドレス 8'h79 の後ろにデータ 8'h5A を送信します。

soft_restart (0x7A)

BIT	7	6	5	4	3	2	1	0
Field	soft_restart[7:0]							
Reset	0x00							
Access Type	Write Only							

ビットフィールド	ビット	説明
soft_restart	7:0	ラッチされたフォルト・モードからデバイスを再始動するために使用するコマンド。このコマンドを実行すると全てのフォルトがクリアされます。コマンドを有効にするには、アドレス 8'h7A の後ろにデータ 8'hC3 を送信します。

アプリケーション情報

TFT 電力段

AVDD 昇圧コンバータ

昇圧コンバータ用インダクタの選択

このデバイスでの動作には、インダクタンス値 (L)、インダクタ飽和電流 (I_{SAT})、DC 抵抗 (R_{DC}) の 3 つの主要なインダクタ・パラメータを指定する必要があります。昇圧コンバータを 2.1MHz で動作させるには 2.2 μ H、420kHz で動作させるには 10 μ H を用います。ユニポーラ・モードでは、2.1MHz の場合、3.3 μ H を用います。

インダクタの飽和定格は、最大 LXP 電流制限値を上回っている必要があります。

昇圧出力フィルタ用コンデンサの選択

出力フィルタ・コンデンサを選択する際の第 1 の基準は、等価直列抵抗 (ESR) が小さいことです。ピーク・インダクタ電流と出力フィルタ・コンデンサの ESR の積によって、出力電圧に生じる高周波リップルの振幅が決まります。安定性を確保するため、昇圧出力フィルタのコンデンサの値は、2.1MHz の場合 10 μ F 以上、420kHz の場合は 20 μ F とする必要があります。

NAVDD がイネーブルされた場合に HVINP が大きく低下するのを防止するために、HVINP ノードの容量を NAVDD の容量より大きくすることはできません。

昇圧コンバータ用外部ダイオードの選択

HVINP 出力で使用するダイオードには、ピーク電流定格が LXP 電流制限値以上のものを選択します。ダイオードのブレイクダウン電圧定格は、HVINP 電圧の絶対値より高い必要があります。ショットキー・ダイオードを用いるとコンバータの全体的な効率を向上しますが、最高動作温度で低リークとなるよう選択する必要があります。

AVDD 電圧の設定

AVDD 出力は、AVDD_SET レジスタ (アドレス 0x13) の avdd[5:0] フィールドに 6 ビット値を書き込むことで設定できます。出力電圧は、TFT_CONFIG レジスタ (アドレス 0x07) の dis_navdd ビットの設定値にも依存します。

NAVDD 反転レギュレータ

NAVDD コンバータは、絶対値が AVDD と同じで値が負の電圧を出力します。NAVDD が出力できる最低負電圧は -10.5V です。NAVDD は、TFT_CONFIG レジスタの dis_navdd ビットを用いてディスエーブルできます。

NAVDD レギュレータ用インダクタの選択

このデバイスでの動作には、インダクタンス値 (L)、インダクタ飽和電流 (I_{SAT})、DC 抵抗 (R_{DC}) の 3 つの主要なインダクタ・パラメータを指定する必要があります。コンバータを 2.1MHz で動作させるには 2.2 μ H、420kHz で動作させるには 10 μ H を用います。

インダクタの飽和電流定格は、最大 LXN 電流制限値を上回っている必要があります。

NAVDD 用外部ダイオードの選択

NAVDD 出力で使用するダイオードには、ピーク電流定格が LXN 電流制限値以上のものを選択します。ダイオードのブレイクダウン電圧定格は、最大 INN 電圧と NAVDD 電圧の絶対値を合計した値より高い必要があります。ショットキー・ダイオードを用いるとコンバータの全体的な効率を向上できます。

NAVDD 出力コンデンサの選択

NAVDD のコンデンサは内部スイッチがオンの場合に負荷電流を供給するため、ESR と容量値が低いことが出力フィルタ・コンデンサを選択する際の第 1 の基準となります。NAVDD の電圧リップルには次の 2 つの成分があります。

- ESR によるリップル。これは、ピーク・インダクタ電流と出力フィルタの ESR との積です。
- バルク容量によるリップル。これは以下のように定められます。

$$\Delta V_{\text{BULK}} = \frac{I_{\text{NAVDDG}} \times \frac{D}{f_{\text{SW}}}}{C_{\text{NAVDD}}}$$

安定性を確保するため、NAVDD 出力フィルタのコンデンサの値は、スイッチング周波数が 2.1MHz の場合 10 μ F 以上、420kHz の場合は 15 μ F より大きくする必要があります。

出力電圧 V_{GON} および V_{GOFF} の設定

V_{GON}/HVINP と V_{GOFF}/HVINP の比に基づいて、外部チャージ・ポンプ回路を選択します。あらゆる場合において、V_{GON} と V_{GOFF} の電圧は、許容される動作範囲内にある必要があります。

V_{GON} と V_{GOFF} の電圧は、V_{GON} (0x14) レジスタおよび V_{GOFF} (0x15) レジスタに 6 ビットの値を書き込むことで設定できます。V_{GON} の電圧範囲は dis_navdd ビットの設定に依存する点に注意してください。

LED ドライバの選択

LED ドライバ用 DC/DC コンバータ

デバイスの DC/DC コントローラには定電流シンク・ドライバに必要なグラウンド基準の出力があり、2 種類のコンバータ・トポロジが可能です。LED スtring の順方向電圧が入力電源電圧範囲より常に高い場合には、昇圧コンバータ・トポロジを用います。LED スtring の順方向電圧が電源電圧範囲内であれば、SEPIC トポロジを用います。

昇圧コンバータ・トポロジの方が効率が低い点に注意してください。

電源回路設計

まず、上述の条件に応じてコンバータのトポロジを選択します。必要な入力電圧範囲と LED スtring の駆動に必要な最大電圧（定 LED 電流シンクでの最も厳しい場合の電圧値 0.875V (V_{LED}) を含む）を定め、また、LED スtring を駆動するのに必要な合計出力電流 (I_{LED}) を次式に従って定めます。

$$I_{\text{LED}} = I_{\text{STRING}} \times N_{\text{STRING}}$$

ここで、I_{STRING} は String あたりの LED 電流（単位：アンペア）、N_{STRING} は使用する String 数です。最大デューティ・サイクル (D_{MAX}) は次式で計算します。

昇圧構成：

$$D_{\text{MAX}} = \frac{(V_{\text{LED}} + V_{\text{D1}} - V_{\text{IN_MIN}})}{(V_{\text{LED}} + V_{\text{D1}} - V_{\text{DS}} - 0.42)}$$

SEPIC 構成：

$$D_{\text{MAX}} = \frac{(V_{\text{LED}} + V_{\text{D1}})}{(V_{\text{IN_MIN}} - V_{\text{DS}} - 0.42 + V_{\text{LED}} + V_{\text{D1}})}$$

ここで、V_{D1} は整流ダイオードの順方向電圧降下（単位：ボルト、約 0.6V）、V_{IN_MIN} は最小入力電源電圧（単位：ボルト）、V_{DS} は外部 MOSFET のオン時のドレイン・ソース間電圧（単位：ボルト）、0.42V は電流検出のピーク電圧です。最初は V_{DS} のおおよその値として 0.2V を使用し、D_{MAX} を計算します。より正確な D_{MAX} は、最大インダクタ電流に基づいてパワー MOSFET を選択した後に計算します。

昇圧構成

平均インダクタ電流はライン電圧に応じて変化し、平均電流が最大となるのはライン電圧が最低となったときです。昇圧コンバータの場合、平均インダクタ電流は入力電流に等しくなります。インダクタ電流の最大ピーク to ピーク・リップル (ΔI_L) を選択します。推奨するピーク to ピーク・リップルは平均インダクタ電流の 60% です。

次式を用いて、最大平均インダクタ電流 (I_{LAVG}) とピーク・インダクタ電流 (I_{Lp}) をアンペア単位で計算します。

$$I_{\text{LAVG}} = \frac{I_{\text{LED}}}{1 - D_{\text{MAX}}}$$

平均インダクタ電流の±30%のピーク to ピーク・インダクタ電流 (ΔI_L) を許容すると、次の式が成り立ちます。

$$\Delta I_L = I_{L_{AVG}} \times 0.3 \times 2$$

および

$$I_{L_P} = I_{L_{AVG}} + \frac{\Delta I_L}{2}$$

インダクタ電流リップルを最大値に設定して最小インダクタンス値 (L_{MIN}) をヘンリーを単位として計算します。

$$L_{MIN} = \frac{(V_{IN_MIN} - V_{DS} - 0.41) \times D_{MAX}}{f_{SW} \times \Delta I_L}$$

ここで、0.41V はピーク電流検出電圧です (bl_ilim が 0 にセットされている場合。 bl_ilim が 1 の場合はこの式で 0.3V を用います)。計算した L_{MIN} より大きい最小インダクタンスと I_{L_P} より大きい電流定格を選択します。選択したインダクタに対する推奨飽和電流制限値は、昇圧構成のインダクタ・ピーク電流より 10%大きい値です。

SEPIC 構成

SEPIC 構成の電源回路設計は、出力電圧が入力電源電圧を基準とする通常の設計と同じです。SEPIC では、出力はグラウンドを基準とし、インダクタは 2 つの部分に分かれます (SEPIC アプリケーション回路を参照)。インダクタの 1 つ (L_2) には LED 電流が平均電流として流れ、他方のインダクタ (L_1) には入力電流が平均電流として流れます。次の式を用いて、平均インダクタ電流 ($I_{L1_{AVG}}$ 、 $I_{L2_{AVG}}$) とピーク・インダクタ電流 (I_{L1_P} 、 I_{L2_P}) をアンペアを単位として計算します。

$$I_{L1_{AVG}} = \frac{I_{LED} \times D_{MAX} \times 1.1}{1 - D_{MAX}}$$

係数 1.1 は、コンバータ損失を考慮して 10%のマーゼンを見込んだものです。

$$I_{L2_{AVG}} = I_{LED}$$

ピーク to ピーク・インダクタ・リップル (ΔI_L) が平均インダクタ電流の±30%と仮定すると、

$$\Delta I_{L1} = I_{L1_{AVG}} \times 0.3 \times 2$$

および

$$I_{L1_P} = I_{L1_{AVG}} + \frac{\Delta I_{L1}}{2}$$

$$\Delta I_{L2} = I_{L2_{AVG}} \times 0.3 \times 2$$

および

$$I_{L2_P} = I_{L2_{AVG}} + \frac{\Delta I_{L2}}{2}$$

インダクタ電流リップルを最大値に設定して、次式のように最小インダクタンス値 $L1_{MIN}$ および $L2_{MIN}$ をヘンリーを単位として計算します。

$$L1_{MIN} = \frac{(V_{IN_MIN} - V_{DS} - 0.42) \times D_{MAX}}{f_{SW} \times \Delta I_{L1}}$$

$$L2_{MIN} = \frac{(V_{IN_MIN} - V_{DS} - 0.42) \times D_{MAX}}{f_{SW} \times \Delta I_{L2}}$$

ここで、0.42V はピーク電流検出電圧です。それぞれ、計算した $L1_{MIN}$ および $L2_{MIN}$ より大きな最小インダクタンスと I_{L1_P} および I_{L2_P} より大きな電流定格を持つインダクタを選択します。選択したインダクタに対する推奨飽和電流制限値は、インダクタ・ピーク電流より 10%大きい値です。

以降の計算を簡単化するために、 L_1 と L_2 を $L1/L2$ が並列に接続された単一インダクタと見なします。結合したインダクタンス値と電流は次式のように計算できます。

$$L_{\text{MIN}} = \frac{L1_{\text{MIN}} \times L2_{\text{MIN}}}{L1_{\text{MIN}} + L2_{\text{MIN}}}$$

および

$$I_{\text{LAVG}} = I_{\text{L1AVG}} + I_{\text{L2AVG}}$$

ここで、 I_{LAVG} は、SEPIC 構成で互いに接続された両インダクタを流れる合計平均電流を表します。これらの値は、次のセクションの SEPIC 構成の計算において使用します。

ピーク to ピーク・リップルが最低入力電源電圧の 2%未満となるように、カップリング・コンデンサ C_S を選択します。こうすることで、 $L1$ 、 C_S 、 $L2$ からなる直列共振回路によって生成される 2 次効果がコンバータの通常動作に影響を与えなくなります。 C_S の最小値を計算するには次式を用います。

$$C_S \geq \frac{I_{\text{LED}} \times D_{\text{MAX}}}{V_{\text{IN_MIN}} \times 0.02 \times f_{\text{SW}}}$$

ここで、 C_S はカップリング・コンデンサの最小値（単位：ファラッド）、 I_{LED} は LED 電流（単位：アンペア）で、係数 0.02 は 2%のリップルを考慮したものです。

電流検出抵抗と勾配補償

MAX25069 のバックライト昇圧コンバータは、電流ランプを行って勾配補償を行います。このランプ電流はスイッチング周波数と同期しており、各クロック・サイクルの開始時にゼロから始まり、直線的に増加してクロック・サイクルの終了時に $50\mu\text{A}$ に達します。勾配補償抵抗 (R_{SC}) は、CSP 入力と外部 MOSFET のソースとの間に接続されます。この抵抗によりプログラマブルなランプ電圧が CSP 入力電圧に加わり、勾配補償が行われます。

勾配補償抵抗 (R_{SC}) の値を計算するには次の式を用います。

昇圧構成：

$$R_{\text{SC}} = \frac{(V_{\text{LED}} - 2 \times V_{\text{IN_MIN}}) \times R_{\text{CS}} \times 3}{L_{\text{MIN}} \times 50\mu\text{A} \times f_{\text{SW}} \times 4}$$

SEPIC および結合インダクタ構成

$$R_{\text{SC}} = \frac{(V_{\text{LED}} - V_{\text{IN_MIN}}) \times R_{\text{CS}} \times 3}{L_{\text{MIN}} \times 50\mu\text{A} \times f_{\text{SW}} \times 4}$$

ここで、 V_{LED} および $V_{\text{IN_MIN}}$ の単位はボルト、 R_{SC} および R_{CS} の単位はオーム、 L_{MIN} の単位はヘンリー、 f_{SW} の単位はヘルツです。スイッチ電流検出抵抗の値 (R_{CS}) は次のように計算できます。

昇圧構成：

$$R_{\text{CS}} = \frac{4 \times L_{\text{MIN}} \times f_{\text{SW}} \times V_{\text{CS_MAX}} \times 0.9}{I_{\text{LP}} \times 4 \times L_{\text{MIN}} \times f_{\text{SW}} + D_{\text{MAX}} \times (V_{\text{LED}} - 2 \times V_{\text{IN_MIN}}) \times 3}$$

SEPIC および結合インダクタ構成

$$R_{\text{CS}} = \frac{4 \times L_{\text{MIN}} \times f_{\text{SW}} \times V_{\text{CS_MAX}} \times 0.9}{I_{\text{LP}} \times 4 \times L_{\text{MIN}} \times f_{\text{SW}} + D_{\text{MAX}} \times (V_{\text{LED}} - V_{\text{IN_MIN}}) \times 3}$$

ここで、 $V_{\text{CS_MAX}}$ は、ピーク電流検出スレッショルドの最小値、つまり、 bl_ilim が 0 の場合は 0.38、1 の場合は 0.275 です。電流検出スレッショルドには勾配補償の成分も含まれます。最小電流検出スレッショルドには、許容誤差を考慮して 0.9 を乗じます。

出力コンデンサの選択

全てのコンバータ・トポロジに対し、メイン・スイッチがオンの場合、出力コンデンサが負荷電流を供給します。出力コンデンサの機能は、コンバータの出力リップルを許容可能なレベルまで減少することです。LED ストリング電圧は電流が一定であるために安定しているので、全出力電圧リップルは定電流シンク出力で生じます。MAX25069 の場合、安定な出力電流を得るために、ピーク to ピーク出力電圧リップルを 250mV に制限しています。

出力リップルには、出力コンデンサの ESR、ESL、バルク容量が影響します。ほとんどのアプリケーションで、低 ESR のセラミック・コンデンサを用いると、出力 ESR および ESL の影響を大幅に低減できます。また、複数のセラミック・コンデンサを並列接続すると必要なバルク容量を得ることができます。ただし、PWM 調光時の可聴ノイズを最小限に抑えるには、昇圧出力でのセラミック・コンデンサの使用を制限することが必要となる場合があります。そのような場合、電解コンデンサまたはタンタル・コンデンサを追加することでバルク容量の大部分を補うことができます。

外部スイッチング MOSFET の選択

外部スイッチング MOSFET は、最大昇圧出力電圧を始め、整流ダイオード電圧降下、寄生インダクタンスおよび寄生容量に起因するリングングにより発生し得るあらゆるオーバーシュートなどに耐え得る、十分な電圧定格を備えていることが必要です。MOSFET の V_{DS} 電圧の推奨定格値は、最大出力電圧および整流ダイオード電圧降下の和より 30% 高い値です。

MOSFET の連続ドレイン電流定格 (I_D) は、ケース温度が最大動作周囲温度になっている場合、次式の計算値より大きいことが必要です。

$$I_{D_{RMS}} = \left(\sqrt{I_{L_{AVG}}^2 \times D_{MAX}} \right) \times 1.3$$

MOSFET は、スイッチング損失と導通損失の両方が原因で電力を消費します。MOSFET の導通損失を計算するには、次式を用います。

$$P_{COND} = I_{L_{AVG}}^2 \times D_{MAX} \times R_{DS(ON)}$$

ここで、 $R_{DS(ON)}$ は、オン状態の MOSFET のドレイン・ソース間抵抗です。MOSFET のスイッチング損失を計算するには、次式を用います。

$$P_{SW} = \frac{I_{L_{AVG}} \times V_{LED}^2 \times C_{GD} \times f_{SW}}{2} \times \left(\frac{1}{I_{GON}} + \frac{1}{I_{GOFF}} \right)$$

ここで、 I_{GON} と I_{GOFF} は、それぞれ、MOSFET がオンの場合とオフの場合のゲート電流（単位：アンペア）、 C_{GD} は、MOSFET のゲート・ソース間容量（単位：ファラッド）です。

整流ダイオードの選択

ショットキー整流ダイオードを用いると順方向電圧降下を小さくすることができ、逆回復時の MOSFET の負担を最小にできます。ダイオードは、逆回復時間がある程度長いと MOSFET のスイッチング損失を増加させます。電圧定格が昇圧コンバータの最大出力電圧より 20% 高く、電流定格が次式より大きいショットキー・ダイオードを選択します。

$$I_D = I_{L_{AVG}} \times (1 - D_{MAX}) \times 1.2$$

帰還補償

通常動作時、LED ストリング電流が PWM 調光でイネーブルとなっているときは、最低 $OUT_$ 電圧が 0.58V~0.85V のウィンドウ・コンパレータ制限値の範囲内になるよう、帰還制御ループによってレギュレーションされます。LED 電流が PWM 調光でオフになると、制御ループはコンバータをオフにします。PWM 調光パルスの幅が 50 μ s 未満になると、コンバータは連続動作します。

帰還ループにとって最も厳しい条件は、LED 用ドライバが通常動作モードで最低 $OUT_$ 電圧をレギュレーションしている場合です。スイッチング・コンバータの小信号伝達関数は、インダクタ電流が連続導通モードになっている場合、昇圧構成に右半平面 (RHP) ゼロが生じます。RHP ゼロにより 20dB/decade のゲインと 90° の位相遅れが追加されるため、補償が困難になります。

最も厳しいケースの RHP ゼロ周波数 (f_{ZRHP}) は次のように計算できます。

昇圧構成：

$$f_{ZRHP} = \frac{V_{LED} \times (1 - D_{MAX})^2}{2\pi \times L \times I_{LED}}$$

SEPIC 構成：

$$f_{ZRHP} = \frac{V_{LED} \times (1 - D_{MAX})^2}{2\pi \times L \times I_{LED} \times D_{MAX}}$$

ここで、 f_{ZRHP} の単位はヘルツ、 V_{LED} の単位はボルト、 L は $L1$ のインダクタンス値で単位はヘンリー、 I_{LED} の単位はアンペアです。このゼロを避ける簡単な方法は、 -20dB/decade の勾配を持つ RHP ゼロ周波数の $1/5$ より低い周波数で、ループ・ゲインを 0dB にロールオフすることです。

スイッチング・コンバータの小信号伝達関数にも出力ポールがあります。実効的な出力インピーダンスと出力フィルタ容量により、次式のように出力ポール周波数 (f_{P1}) が決まります。

昇圧構成：

$$f_{P1} = \frac{I_{LED}}{2\pi \times V_{LED} \times C_{OUT}}$$

SEPIC 構成：

$$f_{P1} = \frac{I_{LED} \times D_{MAX}}{2\pi \times V_{LED} \times C_{OUT}}$$

ここで、 f_{P1} の単位はヘルツ、 V_{LED} の単位はボルト、 I_{LED} の単位はアンペア、 C_{OUT} の単位はファラッドです。補償コンポーネント (R_{COMP} および C_{COMP}) には 2 つの機能があります。 C_{COMP} は、 -20dB/decade の勾配を示す低周波数ポールをループ・ゲインに加えます。また、 R_{COMP} は、 R_{COMP} と C_{COMP} で形成されるゼロより上の周波数でエラー・アンプのゲインを平坦化します。補償のためには、このゼロが出力ポール周波数 (f_{P1}) になり、変調器と補償器を合わせた応答に対し f_{P1} より上の周波数で -20dB/decade の勾配が加わるようにします。

合計ループ・ゲインが -20dB/decade の勾配で 0dB に交差する周波数が RHP ゼロ周波数の $1/5$ の周波数となるよう、合計ループ・ゲインを f_{P1} に固定するために必要な R_{COMP} の値は、次の式で計算できます。

昇圧構成：

$$R_{COMP} = \frac{f_{ZRHP} \times R_{CS} \times I_{LED}}{5 \times f_{P1} \times GM_{COMP} \times V_{LED} \times (1 - D_{MAX})}$$

SEPIC 構成：

$$R_{COMP} = \frac{f_{ZRHP} \times R_{CS} \times I_{LED} \times D_{MAX}}{5 \times f_{P1} \times GM_{COMP} \times V_{LED} \times (1 - D_{MAX})}$$

ここで、 R_{COMP} は補償抵抗で単位はオーム、 f_{ZRHP} および f_{P1} の単位はヘルツ、 R_{CS} はスイッチ電流検出抵抗で単位はオーム、 GM_{COMP} はエラー・アンプのトランスコンダクタンス ($700\mu\text{S}$) です。

C_{COMP} の値は次式で計算できます。

$$C_{COMP} = \frac{1}{2\pi \times R_{COMP} \times f_{Z1}}$$

ここで、 f_{Z1} は、クロスオーバー周波数の $1/5$ の位置に生じる補償用ゼロで、この位置が f_{ZRHP} の $1/5$ に設定されます。出力コンデンサが低 ESR でない場合、ESR ゼロ周波数は 0dB クロスオーバー周波数になります。同じ周波数に生じるこのポールを打ち消すために、追加ポールが必要となる場合があります。これを行うには、COMP と GND の間に直接コンデンサを接続します。

NV メモリを使用する方法

自動リフレッシュ機能を用いない場合、デバイスに不揮発性プログラミングを行うには以下のシーケンスに従います。

1. フル I²C モードのデバイスの IN ピンと INN ピンに $3.3\text{V} \sim 5\text{V}$ の電圧を印加します。
2. OTP の格納する必要がある値を $0x07 \sim 0x15$ のレジスタに書き込みます。
3. 8.5V を V_{PROG} に印加します。
4. V_{PROG} の 8.5V が確実に安定するよう待機することもできます。
5. `burn_otp_reg` コマンドを送信します (レジスタ・アドレス $0x78$ に $0xA5$ を書き込む)。パリティが有効な場合は、必要に応じて最後のバイトを変更して全体のパリティが偶数になるようにします。
6. 20ms 待機します。
7. `nvflt` ビットが 0 の場合、書き込みは正常に実行されています。次のステップに進みます。`nvflt` が 1 の場合、再試行します (ステップ 5 および 6)。
8. `reboot_otp` コマンドを送信する (レジスタ・アドレス $0x79$ に $0x5A$ を書き込む) か、デバイスに電源を再投入します。

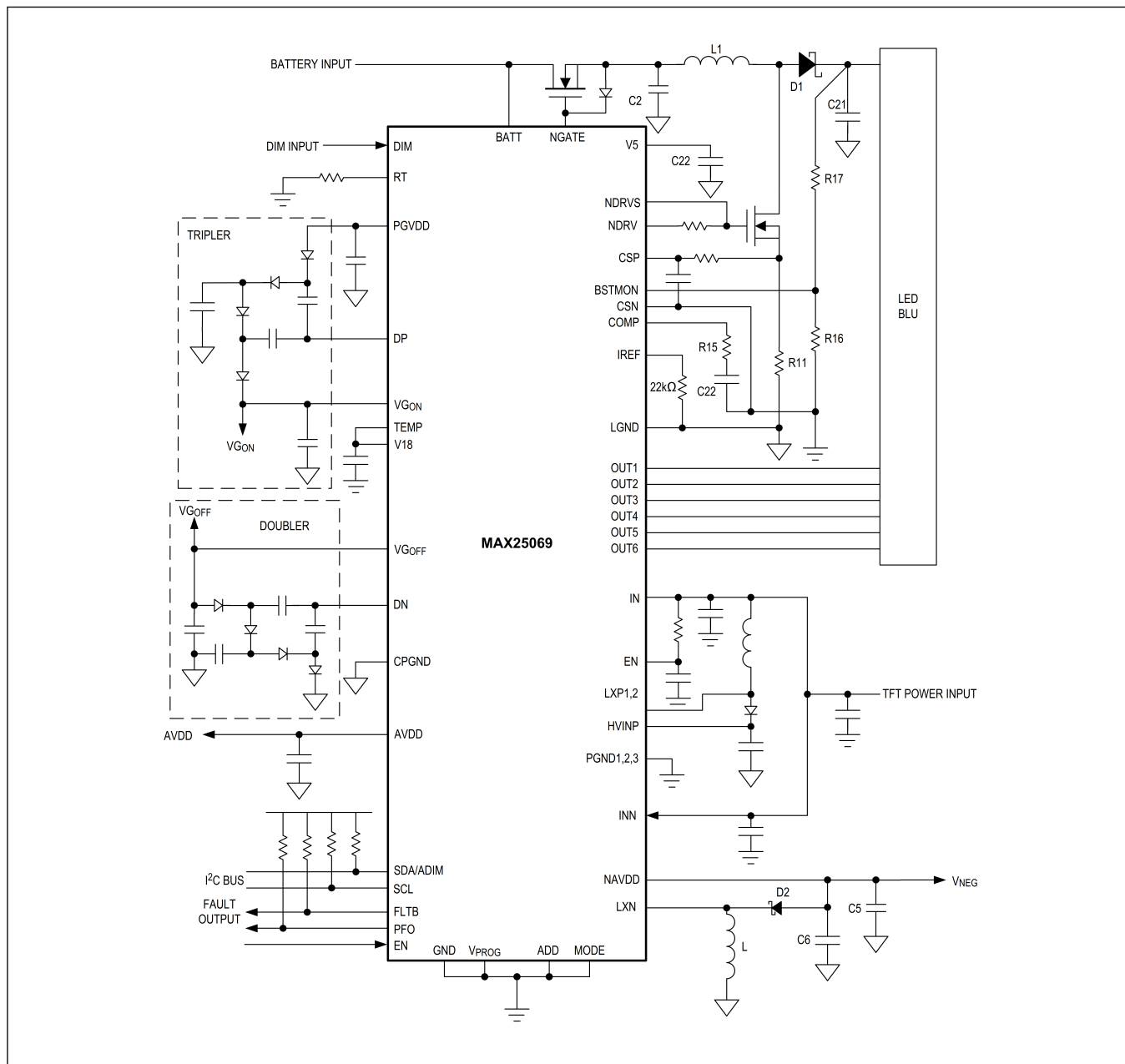
自動リフレッシュ機能を有効化した状態で不揮発性プログラミングを実行する場合は、特別な注意が必要です。そのような場合は、少なくとも 1 つのキャリブレーションを既に実行した上で、以下のシーケンスに従ってください。

1. フル IC モードのデバイスの IN ピンと INN ピンに 3.3V~5V の電圧を印加します。
2. REG_CTRL[6]=1 にセットします。この dis_refresh ビットは、プログラミング操作中にリフレッシュが行われないようにします。
3. 必要なデータを揮発性レジスタに書き込みます。
4. 8.5V を V_{PROG} に印加します。
5. burn_otp_reg コマンドを送信します (0xA5 を 0x78 に書き込む)。
6. 20ms 待機します。
7. nvflt ビットが 0 の場合、書き込みは正常に実行されています。次のステップに進みます。nvflt が 1 の場合、再試行します (ステップ 5 および 6)。
8. reboot_otp コマンドを送信する (レジスタ・アドレス 0x79 に 0x5A を書き込む) か、デバイスに電源を再投入します。
9. REG_CTRL[6]=0 をチェックまたはセットします。

不揮発性メモリには合計 6 回の書き込みが可能です。

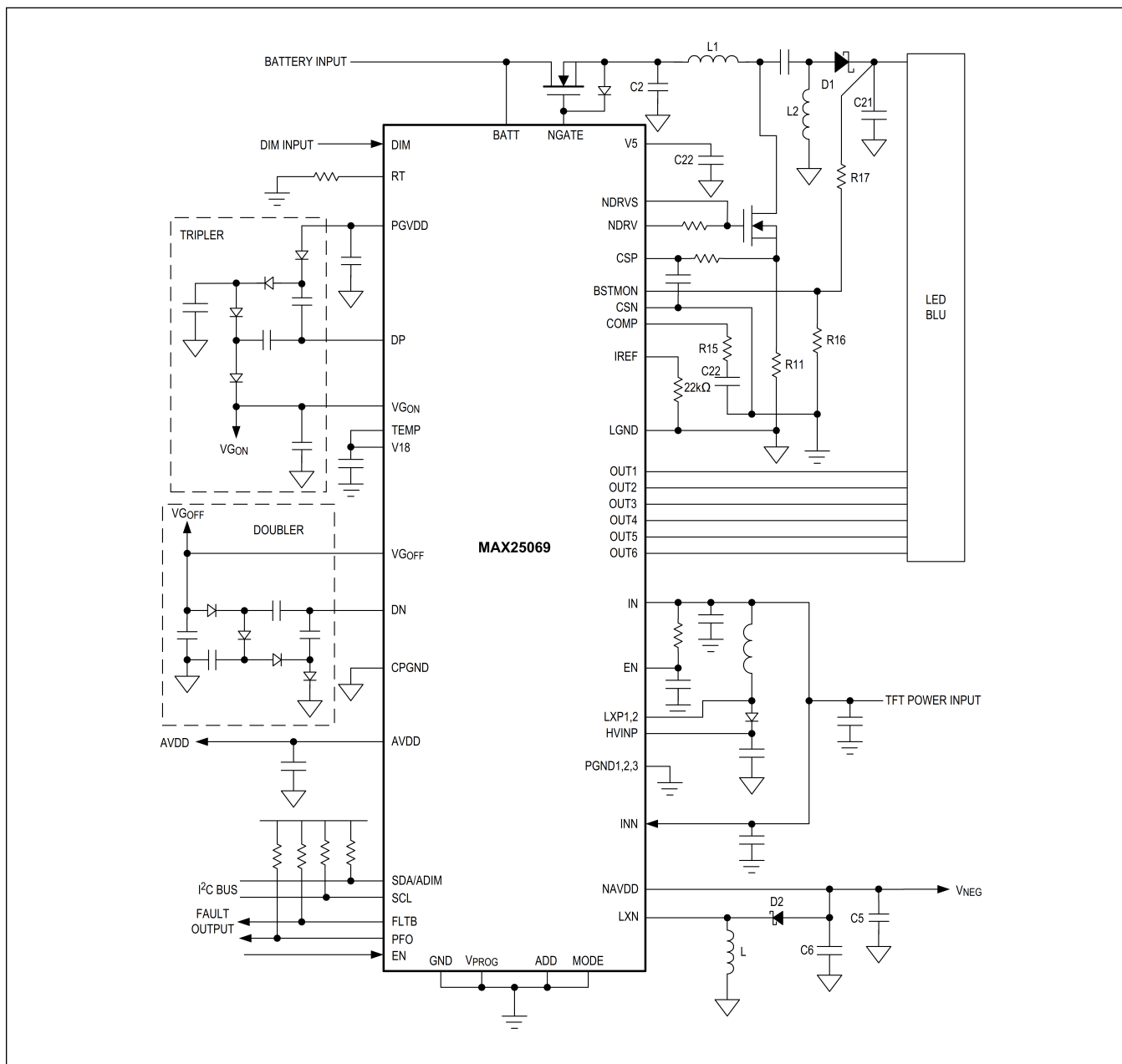
代表的なアプリケーション回路

代表的なアプリケーション回路



代表的なアプリケーション回路 (続き)

SEPIC アプリケーション回路



オーダー情報

PART	TEMP RANGE	PACKAGE CODE	PIN-PACKAGE	7-BIT I ² C ADDRESS
MAX25069ATM/V+	-40°C to +125°C	T4877+9C	48 TQFN-EP*	0x4E/0x4F
MAX25069ATM/VY+**	-40°C to +125°C	T4877Y+9C	48 TQFN-EP*	0x4E/0x4F

/V は自動車用品質の製品であることを示します。

+は鉛 (Pb) フリー/RoHS 準拠のパッケージであることを示します。

T = テープ&リール。

*EP = 露出パッド。

Y = 側面濡れ性 (SW) パッケージ。

**発売予定の製品 - 発売時期についてはお問い合わせください。

改訂履歴

版数	改訂日	説明	改訂ページ
0	11/22	初版発行	–