



## 6A、3MHz、2.7V~16V、 降圧スイッチング・レギュレータ

MAX20806

### 概要

MAX20806 は全機能を内蔵した高効率の降圧 DC-DC スwitchング・レギュレータです。2.7V~16V の入力電源で動作可能で、出力を 0.5V~5.8V の範囲で安定化し、最大 6A の負荷電流を供給できます。

このデバイスのスイッチング周波数は 500kHz~3.0MHz の範囲で設定可能で、ソリューション・サイズと性能の観点で設計を最適化できます。

MAX20806 は固定周波数の内部補償された電流モード制御を使用します。MAX20806 では、動的な負荷過渡応答性能を改善する高度変調方式 (AMS) が選択可能です。また、このデバイスでは、軽負荷時の効率を改善する不連続電流モード (DCM) も選択できます。動作と機能の設定は、PGM\_ピンとグラウンドの間にピンストラップ抵抗を接続することにより選択できます。

MAX20806 は、内蔵の 1.8V LDO の出力でゲート・ドライブと内部回路に給電します (V<sub>CC</sub>)。

MAX20806 は、正負両方向の過電流保護、出力過電圧保護、過熱保護など複数の保護機能を備えており、堅牢な設計ができます。

MAX20806 はコンパクトな 3.0mm × 2.5mm の FC2QFN パッケージで提供され、-40°C~+150°C のジャンクション温度で動作します。

### アプリケーション

- 通信機器
- ネットワーク機器
- サーバーおよびストレージ装置
- ポイントオブロード電圧レギュレータ

### 利点および特長

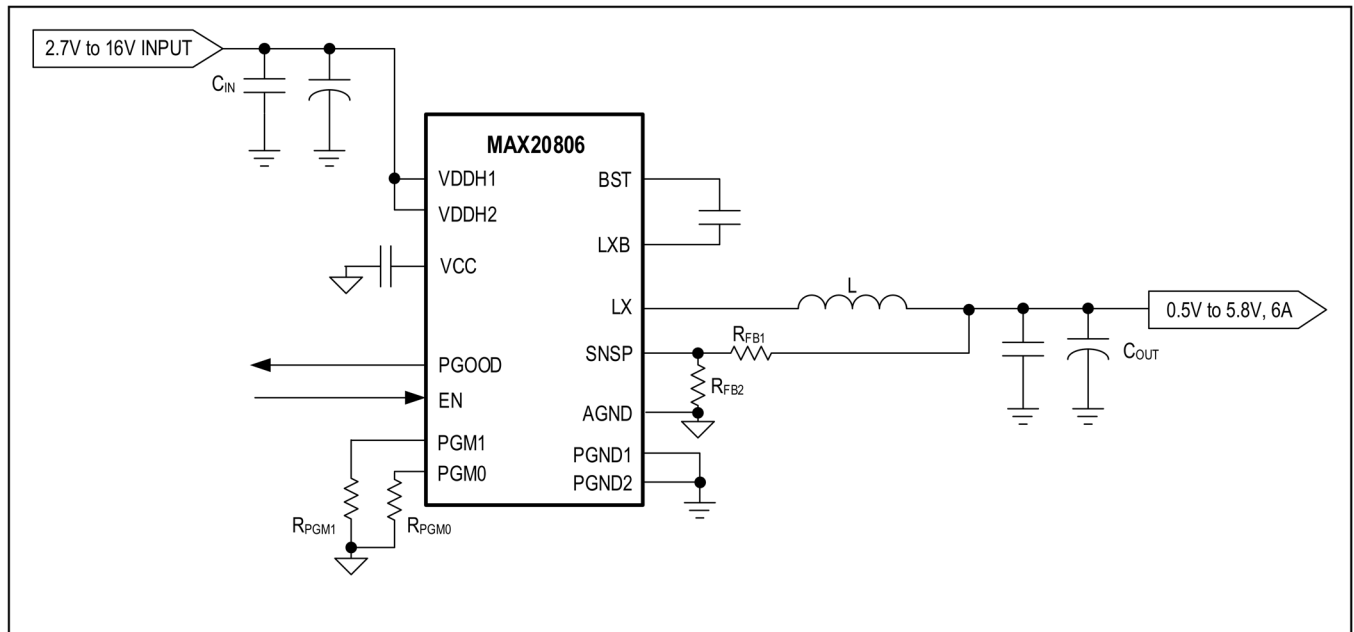
- 少ない部品数で高い電力密度を実現
  - バイアス生成用の内蔵 LDO を利用した単電源動作
  - 3.0mm × 2.5mm のコンパクトな 14 ピン FC2QFN パッケージ
  - 内部補償
- 広い動作範囲
  - 入力電圧範囲 : 2.7V~16V
  - 出力電圧範囲 : 0.5V~5.8V
  - 設定可能なスイッチング周波数 : 500kHz~3MHz
  - ジャンクション温度範囲 : -40°C~+150°C
  - 2つのピンストラップ・プログラミング・ピンで様々な構成を選択可能
- 性能と効率を最適化
  - 91.9%のピーク効率 (V<sub>DDH</sub> = 12V、V<sub>OUT</sub> = 1.8V、f<sub>SW</sub> = 1MHz)
  - 負荷過渡応答を向上する AMS を選択可能
  - 軽負荷時の効率を向上する DCM を選択可能

DESCRIPTION	CURRENT RATING (A)	INPUT VOLTAGE (V)	OUTPUT VOLTAGE (V)
Electrical Rating	6	2.7 to 16	0.5 to 5.8
Thermal Rating T <sub>A</sub> = +85°C, No Air Flow	6	12	1.8
Thermal Rating T <sub>A</sub> = +55°C, 200LFM Air Flow	6	12	5.0

\*最大 T<sub>J</sub> = +125°C。特定の動作条件については、標準動作特性のセクションにある安全動作領域 (SOA) 曲線を参照してください。

型番はデータシート末尾に記載されています。

## 簡略アプリケーション回路



## 絶対最大定格

V <sub>DDH1</sub> 、V <sub>DDH2</sub> ~PGND (Note 1) .....	-0.3V~+19V	V <sub>CC</sub> ~PGND .....	-0.3V~+2.5V
LX、LXB~PGND (DC) .....	-0.3V~+19V	EN~AGND .....	-0.3V~+4V
LX、LXB~PGND (AC) (Note 2) .....	-10V~+23V	PGOOD~AGND .....	-0.3V~+4V
V <sub>DDH1</sub> 、V <sub>DDH2</sub> ~LX (DC) (Note 1) .....	-0.3V~+19V	SNSP~AGND .....	-0.3V~V <sub>CC</sub> + 0.3V
V <sub>DDH1</sub> 、V <sub>DDH2</sub> ~LX (AC) (Note 2) .....	-10V~+19V	PGM0、PGM1~AGND .....	-0.3V~V <sub>CC</sub> + 0.3V
BST~PGND (DC).....	-0.3V~+21.5V	ピーク LX 電流.....	-12A~+19A
BST~PGND (AC) (Note 2) .....	-7V~+25.5V	ジャンクション温度 (T <sub>J</sub> ) (Note 3).....	+150°C
BST~LXB .....	-0.3V~+2.5V	保存温度範囲 .....	-65°C~+150°C
LXB~LX .....	-0.3V~+0.3V	ピーク・リフロー温度 (鉛フリー) .....	+260°C
PGND~AGND .....	-0.3V~+0.3V		

**Note 1 :** 入力 HF コンデンサを V<sub>DDH</sub> ピンから 40mil 以内の距離に配置して、誘導性の電圧スパイクを絶対最大定格以内に抑える必要があります。

**Note 2 :** AC の制限値は 25ns です。

**Note 3 :** MAX20806 の動作は、-40°C~150°C の動作ジャンクション温度範囲全体にわたって確保されています。ジャンクション温度が高い場合は動作寿命が低下します。動作寿命の低下はジャンクション温度が 125°C を超えると始まります。ジャンクション温度 (T<sub>J</sub>、°C) は、次式を使って周囲温度 (T<sub>A</sub>、°C) と消費電力 (P<sub>D</sub>、ワット) から計算します。

$$T_J = T_A + (P_D \times \theta_{JA})$$

ここで、 $\theta_{JA}$  (°C/W) はパッケージの熱抵抗です。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## パッケージ情報

## 14 FC2QFN

Package Code	F142A3F+1
Outline Number	<a href="#">21-100712</a>
Land Pattern Number	<a href="#">90-100247</a>
<b>Thermal Resistance</b>	
Junction to Ambient ( $\theta_{JA}$ ) JEDEC	51.7°C/W
Junction to Ambient ( $\theta_{JA}$ ) on MAX20806EVKIT#	21.0°C/W
Junction to Case ( $\theta_{JC}$ )	22.6°C/W

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、[www.analog.com/packages](http://www.analog.com/packages) で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、[www.analog.com/thermal-tutorial](http://www.analog.com/thermal-tutorial) を参照してください。

## 電気的特性

(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH1} = V_{DDH2} = 12V$ 、 $T_A = T_J = -40^{\circ}C \sim +150^{\circ}C$ 。仕様は  $T_A = +32^{\circ}C$  で製品テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>INPUT SUPPLY</b>						
Input Voltage Range	$V_{DDH}$		2.7		16	V
Input Supply Current	$I_{VDDH}$	EN = AGND		2		mA
Internal LDO Regulated Output	$V_{CC}$		1.75		1.95	V
Linear Regulator Current Limit			80			mA
		$V_{CC} < 1.6V$		20		
$V_{CC}$ Undervoltage Lockout	$V_{CC\_UVLO}$	Rising	1.65	1.67	1.74	V
$V_{CC}$ Undervoltage Lockout Hysteresis				55		mV
$V_{DDH}$ Undervoltage Lockout	$V_{DDH\_UVLO}$	Rising	2.4	2.5	2.6	V
$V_{DDH}$ Undervoltage Lockout Hysteresis				100		mV
<b>OUTPUT VOLTAGE RANGE AND ACCURACY</b>						
Feedback Voltage		$V_{SNSP} = 0.5V$ , $T_A = T_J = -40^{\circ}C$ to $+150^{\circ}C$	0.497	0.500	0.503	V
Voltage Sense Leakage Current	$I_{SNSP\_}$	$T_A = T_J = +25^{\circ}C$	-1		1	$\mu A$
<b>SWITCHING FREQUENCY</b>						
Switching Frequency	$f_{SW\_}$		500			kHz
			750			
			1000			
			1500			
			2000			
			3000			
Switching Frequency Accuracy			-10		+10	%
Minimum Controllable On-Time		$I_{OUT} = 0A$ (Note 4)		24	40	ns
		$I_{OUT} = 1A$ (Note 4)		22	37	
Minimum Controllable Off-Time		$I_{OUT} = 0A$ (Note 4)		100	110	ns
<b>ENABLE AND STARTUP</b>						
Initialization Time	$t_{INIT}$			800		$\mu s$
EN Threshold		Rising	0.9			V
		Falling			0.6	
EN Filtering Delay	$t_{EN\_RISING\_DELAY}$	Rising		200		$\mu s$
	$t_{EN\_FALLING\_DELAY}$	Falling		2		
EN Leakage	$I_{EN}$	EN = 0V			250	nA
		EN = 1.85V			2	$\mu A$

(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH1} = V_{DDH2} = 12V$ 、 $T_A = T_J = -40^{\circ}C \sim +150^{\circ}C$ 。仕様は  $T_A = +32^{\circ}C$  で製品テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

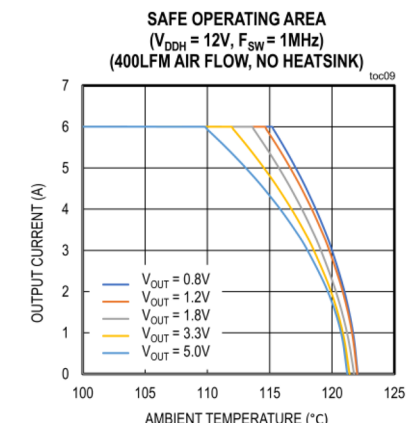
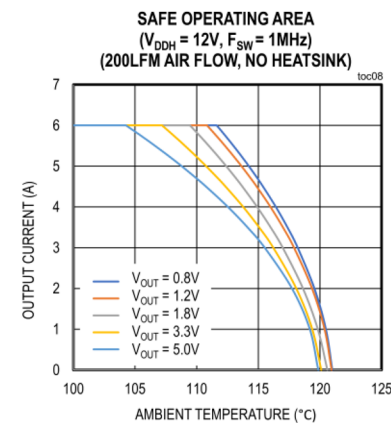
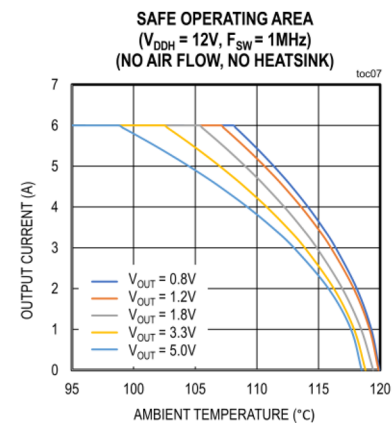
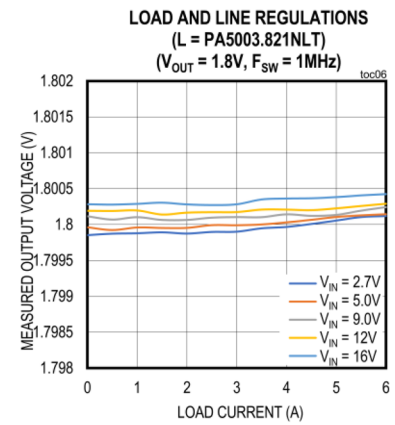
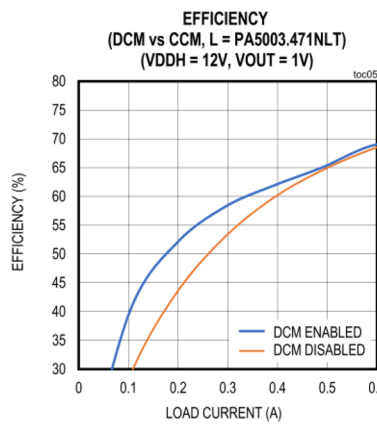
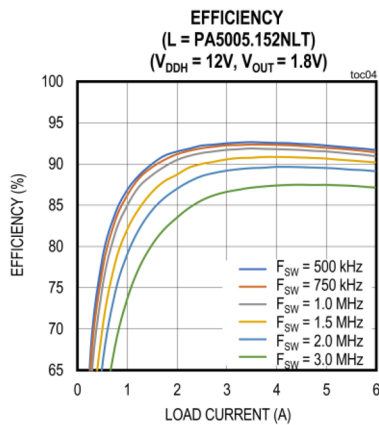
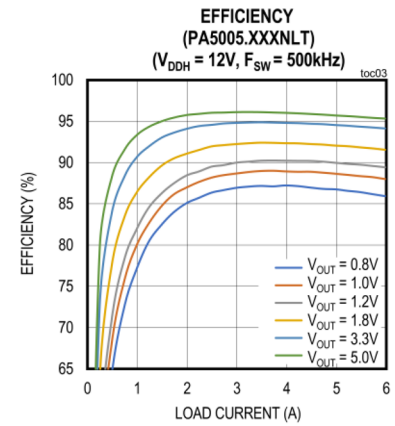
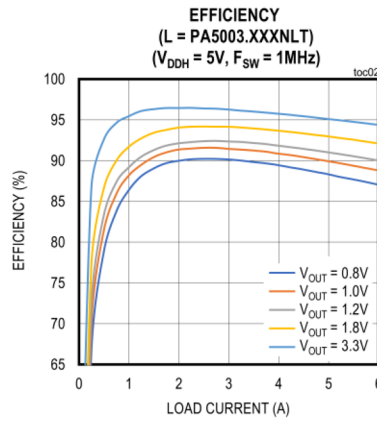
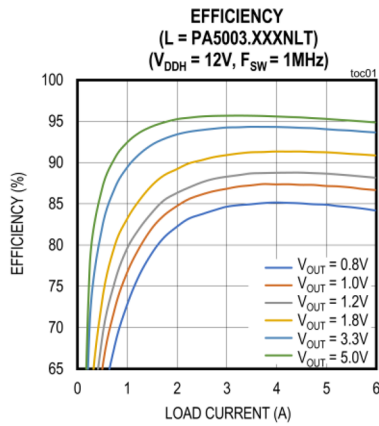
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
EN Leakage	$I_{EN}$	EN = 4V		3.5	8	$\mu A$
Soft-Start Time	$t_{SS}$			3		ms
<b>POWER-GOOD AND FAULT PROTECTIONS</b>						
PGOOD Output Low		$I_{PGOOD} = 4mA$			0.4	V
PGOOD Leakage	$I_{PGOOD}$	PGOOD = 3.6V		0.01	1	$\mu A$
Output Undervoltage (UV) Threshold			-16	-13	-10	%
Output UV Deglitch Delay				4		$\mu s$
Output Overvoltage Protection (OVP) Threshold			10	13	16	%
Output OVP Threshold Deglitch Delay				2		$\mu s$
Positive Overcurrent Protection (POCP) Threshold	POCP	Inductor peak current, POCP = 9A	8.0	9.0	10.0	A
		Inductor peak current, POCP = 6.2A	5.5	6.2	6.9	
POCP Deglitch Delay				36		ns
Fast Positive Overcurrent Protection (FPOCP) Threshold	FPOCP		12.5	14.5	16.5	A
Negative Overcurrent Protection (NOCP) Threshold to POCP Threshold Ratio	NOCP	With respect to POCP threshold (typ)		-83		%
NOCP Accuracy			-20		+20	%
BST UVLO Threshold	$V_{BST}$	Rising	1.47	1.59	1.66	V
		Falling	1.41	1.53	1.6	
Overtemperature Protection (OTP) Rising Threshold	OTP	(Note 5)		176		$^{\circ}C$
OTP Accuracy				6		%
OTP Hysteresis				20		$^{\circ}C$
Hiccup Protection Time	$t_{HICCUP}$			20		ms
<b>DCM OPERATION MODE</b>						
DCM Comparator Threshold to Enter DCM		POCP=9A, Inductor Valley Current		-440		mA
		POCP=6.2A, Inductor Valley Current		-340		
DCM Comparator Threshold to Exit DCM		Inductor Valley Current		100		mA
<b>PROGRAMMING PINS</b>						
PGM_ Pin Resistor Range	$R_{PGM\_}$	Note 6	0.095		115	k $\Omega$
PGM_ Resistor Accuracy		Not Guaranteed Above $T_J = 125^{\circ}C$	-1		+1	%

**Note 4 :** 設計により裏付けられています。

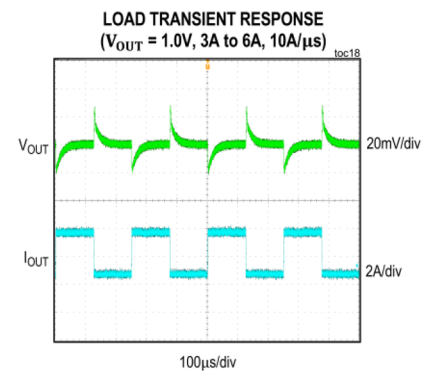
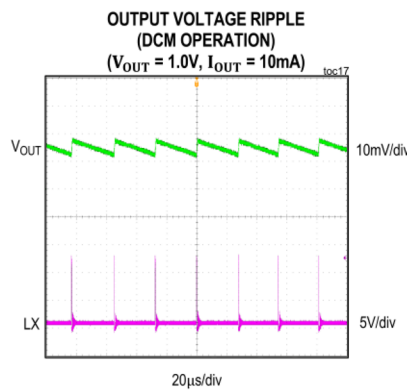
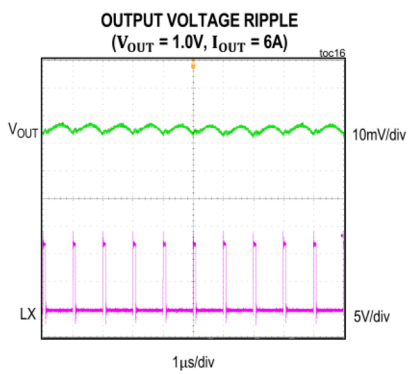
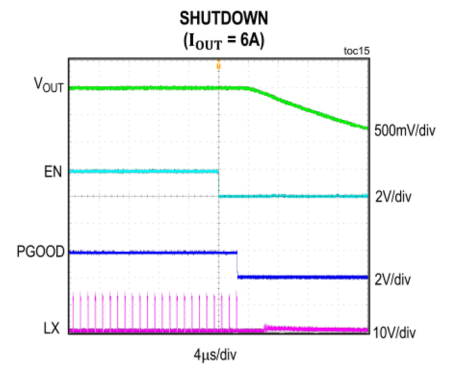
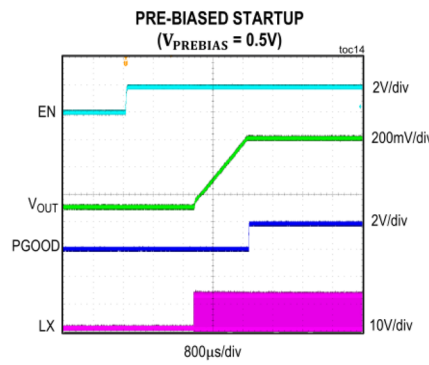
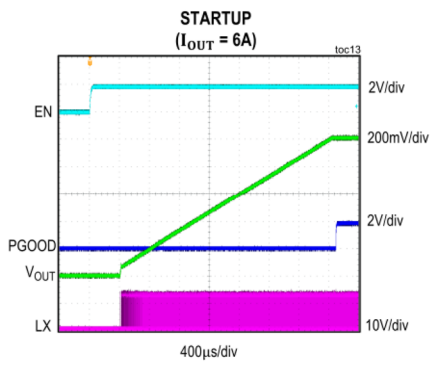
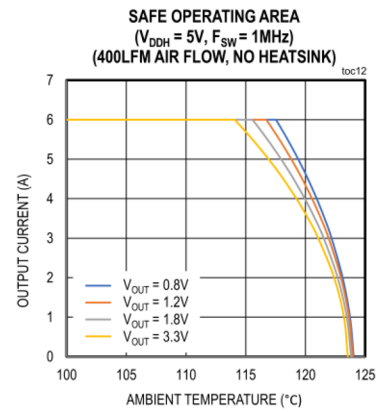
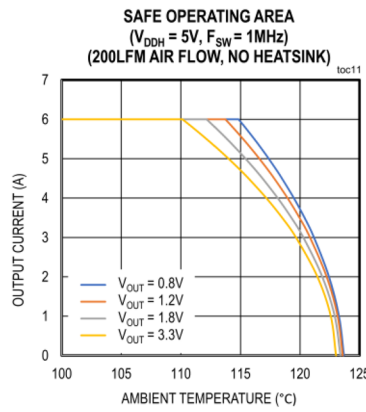
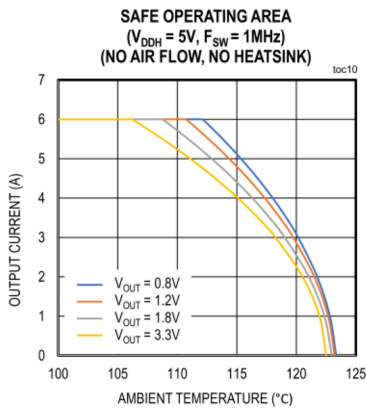
- Note 5 :** この IC は、過負荷状態からデバイスを保護することを目的とした過熱保護機能を備えています。過熱保護機能が作動した場合、ジャンクション温度は 150°C を超えます。仕様規定された最大動作ジャンクション温度を超えてデバイスを連続動作させると、寿命が短くなります。
- Note 6 :** PGM\_ピン抵抗の値は起動時の初期化の間に読み出され、検出は 125°C 未満の温度で確実に行われます。

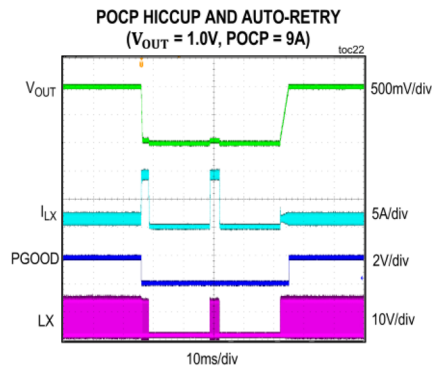
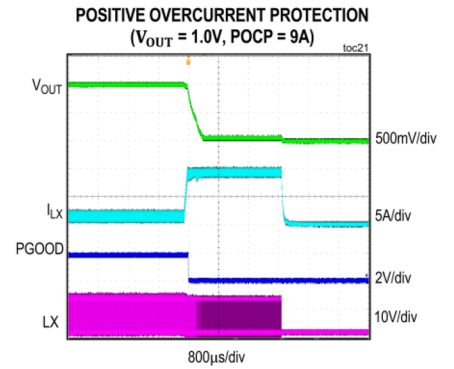
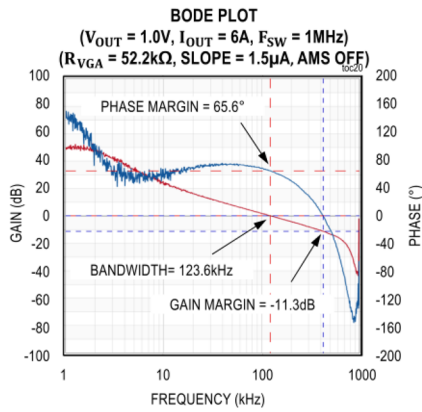
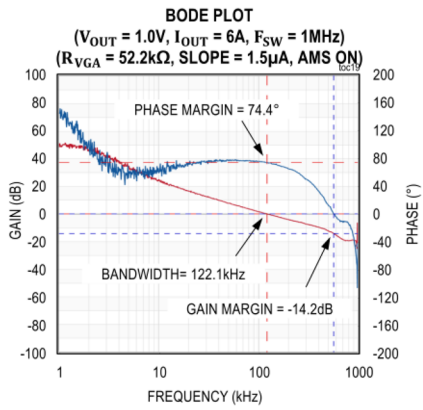
標準動作特性

(特に指定のない限り、標準アプリケーション回路、 $V_{DDH} = 12V$ 、 $f_{sw} = 1MHz$ 、MAX20806EVKIT#でテスト、 $T_A = +25^{\circ}C$ 。)

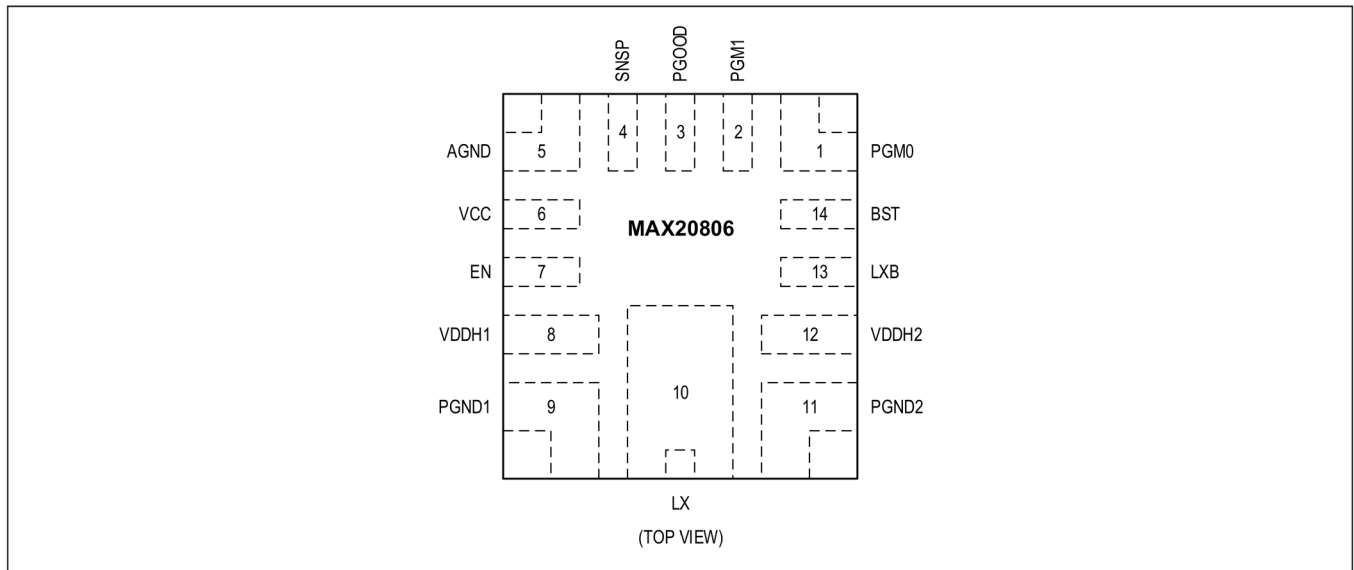








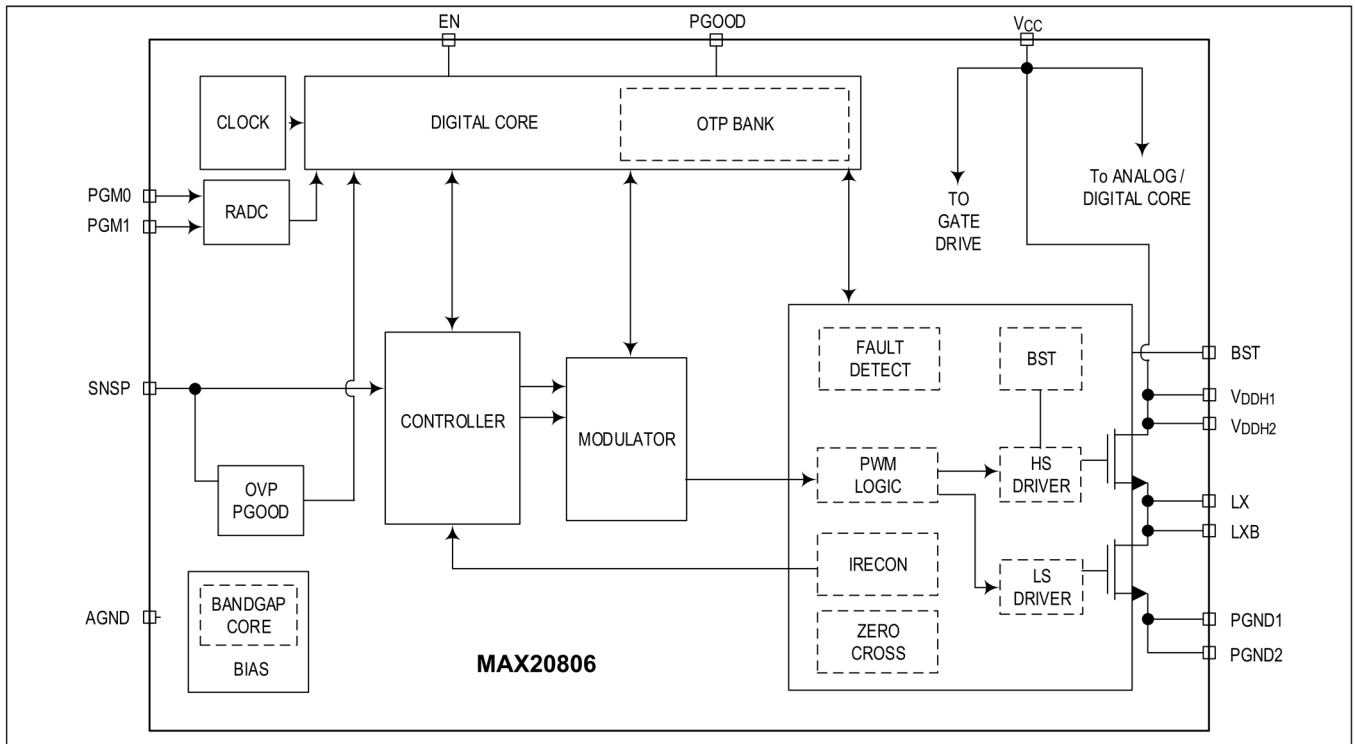
## ピン配置



## 端子説明

ピン	名称	機能
1	PGM0	プログラム入力。プログラミング抵抗を介して、このピンをグラウンドに接続します。
2	PGM1	プログラム入力。プログラミング抵抗を介して、このピンをグラウンドに接続します。
3	PGOOD	オープン・ドレインのパワーグッド出力。
4	SNSP	出力電圧検出帰還ピン。SNSPは負荷のVOUTに接続します。出力とSNSPの間に抵抗分圧器を挿入すると、0.5Vの固定リファレンス電圧を基準とした出力のレギュレーションができます。
5	AVDD	アナログ・グラウンド。
6	V <sub>CC</sub>	内部 1.8V LDO 出力。V <sub>CC</sub> と AGND の間に 2.2μF 以上のセラミック・コンデンサを接続します。
7	EN	出力イネーブル。
8	V <sub>DDH1</sub>	レギュレータの入力電源。V <sub>DDH1</sub> と V <sub>DDH2</sub> は PCB 上で相互に接続します。
9	PGND1	電源グラウンド。PGND1 と PGND2 は PCB 上で相互に接続します。
10	LX	スイッチング・ノード。LX は出力インダクタに直接接続します。
11	PGND2	電源グラウンド。PGND1 と PGND2 は PCB 上で相互に接続します。
12	V <sub>DDH2</sub>	レギュレータの入力電源。V <sub>DDH1</sub> と V <sub>DDH2</sub> は PCB 上で相互に接続します。
13	LXB	ブートストラップ・コンデンサを接続するためのスイッチング・ノード。LXB と LX は内部接続されています。
14	BST	ブートストラップ・ピン。BST と LXB の間に 0.22μF のセラミック・コンデンサを接続します。

機能図



## 詳細説明

### 制御アーキテクチャ

MAX20806 の制御ループは、固定周波数ピーク電流モード制御アーキテクチャに基づいています。図 1 に、制御アーキテクチャの簡略図を示します。ループは、エラー・アンプ段、内蔵電圧ループ補償ネットワーク、電流検出、内部スロープ補償、パルス幅変調 (PWM) の信号を発生させてハイサイドとローサイドの MOSFET を駆動する PWM 変調器で構成されています。このデバイスは 0.5V の固定リファレンス電圧 ( $V_{REF}$ ) を備えています。 $V_{REF}$  と出力電圧検出値との差は、最初のエラー・アンプによって増幅されます。その出力電圧 ( $V_{ERR}$ ) は、電圧ループ補償ネットワークの入力として使用されます。補償ネットワークの出力 ( $V_{COMP}$ ) は、電流検出信号 ( $V_{ISENSE}$ ) およびスロープ補償 ( $V_{RAMP}$ ) と共に、PWM コンパレータに供給されます。PWM コンパレータの出力は PWM 変調器の入力になります。ハイサイド MOSFET は内部クロックに合わせてオンになります。AMS が有効の場合、そのクロックは、固定周波数クロックまたは位相シフト・クロックのいずれかになります。

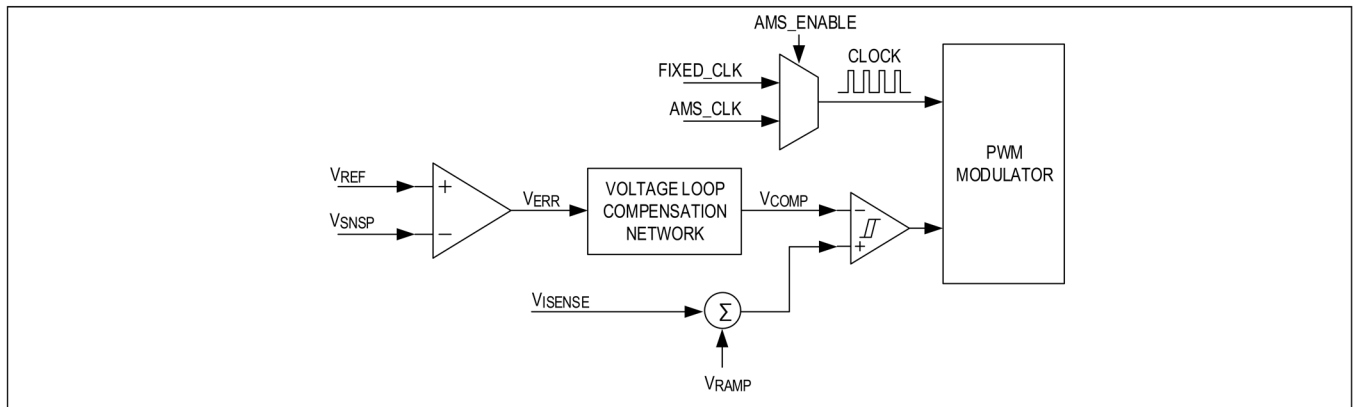


図 1. 簡略化した制御アーキテクチャ

### 高度変調方式 (AMS)

MAX20806 は、選択可能な高度変調方式 (AMS) を備えており、過渡応答を向上できます。AMS には、従来の固定周波数 PWM 方式よりも大きな利点があります。AMS 機能を有効にすると、立上がりエッジと立下がりエッジの両方での変調が可能になり、その結果、大きな負荷過渡応答時にスイッチング周波数が一時的に増加または減少します。図 2 に、このデバイスで AMS が有効の場合に、従来の立下がりエッジ変調に立上がりエッジ変調を含める方式を示します。この変調方式により、最小限の遅延でオン/オフの切り替えが可能になります。全インダクタ電流が非常に急速に増加するため、負荷の要求が満たされ、出力コンデンサから引き出される電流は減少します。AMS が有効の場合、システムのクロード・ループ帯域幅は、位相マージンを犠牲にせずに拡張できます。その結果、出力容量を最小限に抑えることができます。

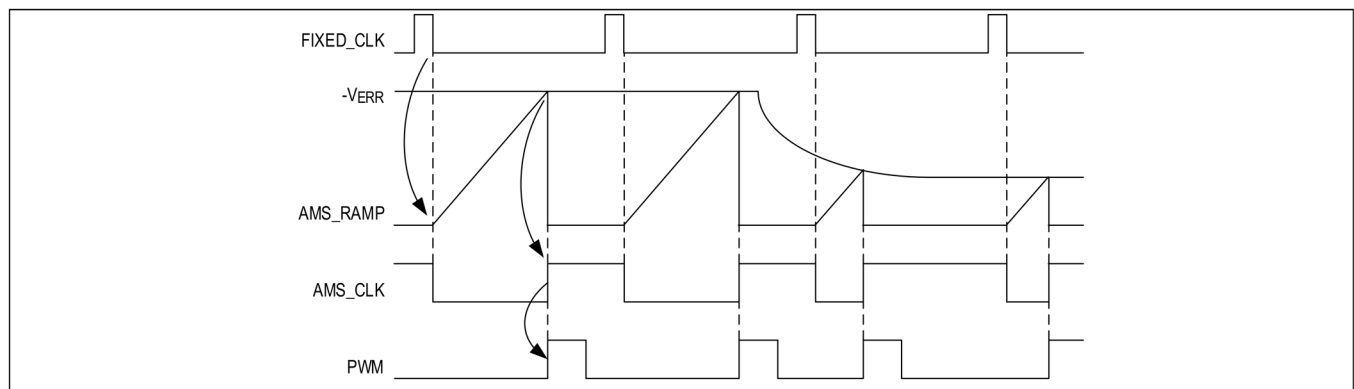


図 2. AMS の動作

## 不連続導通モード (DCM) 動作

不連続電流モード (DCM) 動作は、軽負荷時の効率を向上させるためのオプション機能です。DCM で動作するためには、デバイスが必要とする  $V_{out}$  より  $V_{DDH}$  が 2V 以上高いことが必要です。このデバイスには、CCM で動作中にインダクタの谷電流を監視するための、DCM 電流検出コンパレータがあります。軽負荷時にインダクタの谷電流が 48 サイクル以上連続して DCM コンパレータ・スレッシュホールドを下回る場合、このデバイスはシームレスに DCM に遷移します。DCM に移行すると、負荷の減少につれてスイッチング周波数が減少します。インダクタの谷電流が 100mA より大きくなると直ちに、デバイスは CCM 動作に戻ります。

## 内蔵リニア・レギュレータ

このデバイスには、1.8V リニア・レギュレータ (LDO) が内蔵されています。 $V_{CC}$  の 1.8V LDO 出力電圧は、デフォルトで  $V_{DDH}$  ピンから得られます。

$V_{CC}$  ピンの 1.8V 電圧は、MOSFET ドライバに電流を供給します。 $V_{CC}$  と AGND の間には、最小 2.2 $\mu$ F のデカップリング・コンデンサを接続する必要があります。

## 起動およびシャットダウン

図 3 に、起動とシャットダウンのタイミングを示します。 $V_{CC}$  ピン電圧が UVLO の立上がりスレッシュホールドを超えると、デバイスは初期化手順を実行します。PGM\_ ピンの構成設定値が読み出されます。初期化が完了すると、デバイスは  $V_{DDH}$  UVLO と EN の状態を検出します。この両方が立上がりスレッシュホールドを上回っていれば、ソフトスタートが開始し、スイッチング動作が有効化されます。有効化された出力の出力電圧が上昇し始めます。ソフトスタートの立上がり時間は 3ms です。フォルトがない場合、ソフトスタート時の上昇が完了した後に、オープン・ドレイン PGOOD ピンは、ローに保持された状態から解放されます。このデバイスは、出力がプリバイアスされた状態でのスムーズな起動をサポートします。

動作中に  $V_{DDH}$  UVLO または EN のいずれかがそのスレッシュホールドを下回る場合、スイッチングは直ちに停止します。PGOOD ピンはローに駆動されます。出力電圧は負荷電流により放電されます。

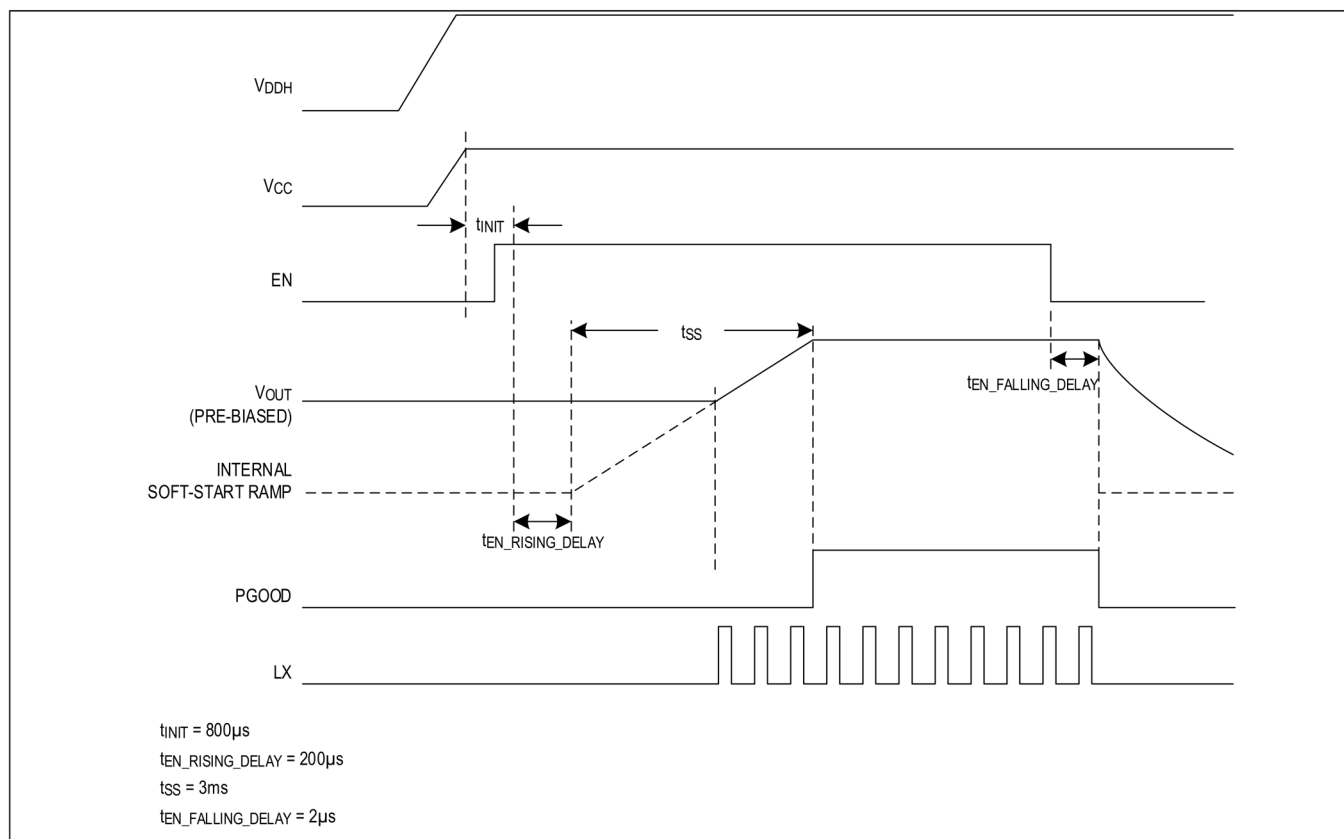


図 3. 起動とシャットダウンのタイミング

## フォルトの処理

### 入力低電圧ロックアウト (V<sub>DDH</sub> UVLO)

MAX20806 は、内部で V<sub>DDH</sub> の電圧レベルを監視します。入力電源電圧が UVLO スレッシュホールドを下回ると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。UVLO ステータスがクリアされると、デバイスは 20ms 後に再起動します。起動シーケンスについては、[起動およびシャットダウン](#)のセクションを参照してください。

### 出力過電圧保護 (OVP)

ソフトスタート時の上昇が完了すると、出力過電圧に備えて V<sub>SNSP</sub> - AGND の帰還電圧がモニタされます。OVP デグリッチ・フィルタリング遅延時間を過ぎても帰還電圧が OVP スレッシュホールドを上回っている場合、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。OVP 状態がクリアされると、デバイスは 20ms 後に再起動します。

### 正過電流保護 (POCP)

このデバイスのピーク電流モード制御アーキテクチャは、固有の電流制限および短絡保護の機能を備えています。インダクタ電流は、スイッチング中に連続的にモニタされます。インダクタのピーク電流は、サイクルごとの制限値です。各スイッチング・サイクルにおいて、インダクタ電流検出値が POCP スレッシュホールドを超えると、デバイスは、ハイサイド MOSFET をオフにし、ローサイド MOSFET をオンにして、インダクタ電流を出力電圧によって放電できるようにします。アップダウン・カウンタは、各スイッチング・サイクルの連続する POCP イベントの回数の累積に用いられます。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。POCP はヒカップ保護であり、このデバイスは 20ms 後に再起動します。

MAX20806 には 2 つの POCP スレッシュホールド (9A および 6.2A) があり、PGM1 ピンで選択できます ([ピンストラップのプログラマビリティ](#)のセクションを参照)。POCP デグリッチ遅延があるため、アプリケーションのユース・ケースによっては、実際の POCP スレッシュホールドは更に高く設定する必要があります ([出力インダクタの選択](#)のセクションを参照)。

### 負過電流保護 (NOCP)

このデバイスには、インダクタの谷電流に対する負の過電流保護機能もあります。NOCP スレッシュホールドは POCP スレッシュホールドの-83% です。各スイッチング・サイクルにおいて、インダクタ電流検出値が NOCP スレッシュホールドを超えると、デバイスは、ローサイド MOSFET をオフにし、ハイサイド MOSFET を 180ns の固定時間、オンにして、インダクタ電流を入力電圧によって放電できるようにします。POCP と同様に、アップダウン・カウンタを使用して NOCP イベントの連続発生数を累積します。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。NOCP はヒカップ保護であり、このデバイスは 20ms 後に再起動します。

### 過熱保護 (OTP)

過熱保護のスレッシュホールドは+176°C で、20°C のヒステリシスがあります。動作中にジャンクション温度が OTP スレッシュホールドに達すると、このデバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。OTP 状態がクリアされると、デバイスは 20ms 後に再起動します。

## ピンストラップのプログラマビリティ

MAX20806 には 2 つのプログラム・ピン (PGM0 と PGM1) があり、このデバイスの主要な構成の一部を設定します。PGM<sub>n</sub> の値は起動時の初期化の間に読み出され、検出は 125°C 未満の温度で確実に行われます。PGM0 には 18 通り、PGM1 には 32 通りの検出レベルがあります。PGM<sub>n</sub> ピンと AGND の間にピンストラップ抵抗を 1 個接続することで、これらのコードの中から 1 つを選択します。制御ループの性能を最適化するための補償パラメータの選択方法については、[内部補償の選択](#)のセクションを参照してください。

表 1. PGM0 によるスイッチング周波数、AMS、DCM の選択

PGM0 CODES	R <sub>PGM0</sub> (Ω)	AMS	DCM	f <sub>sw</sub> (kHz)
0	95.3	Disable	Disable	500
1	309			750
2	649			1000
3	909			1500
4	1210			2000
5	1620			3000
6	2150	Enable	Disable	500
7	2490			750
8	8060			1000
9	16900			1500

10	26100		Enable	2000
11	36500			3000
12	42200			500
13	56200			750
14	75000			1000
15	86600			1500
16	100000			2000
17	115000			3000

表 2. POCP および制御ループを選択するための PGM1 の設定

PGM1 CODES	R <sub>PGM1</sub> (Ω)	POCP	VOLTAGE LOOP GAIN MULTIPLIER	SLOPE (μA)
0	95.3	9	0.4	1.5
1	200			2.6
2	309			3.7
3	422			6.0
4	536			7.0
5	649			8.0
6	768		0.7	1.5
7	909			2.6
8	1050			3.7
9	1210			6.0
10	1400			7.0
11	1620			8.0
12	1870		1	1.5
13	2150			2.6
14	2490			3.7
15	2870			6.0
16	3740			7.0
17	8060			8.0
18	12400		1.5	1.5
19	16900			2.6
20	21500			3.7
21	26100			6.0
22	30900	7.0		
23	36500	6.2		1.5
24	42200		0.4	2.6
25	48700			7.0
26	56200			0.7
27	64900		2.6	
28	75000		7.0	
29	86600		1	1.5
30	100000			2.6
31	115000			7.0



## リファレンス・デザインの手順

### 出力電圧の検出

MAX20806 には 0.5V リファレンス電圧が内蔵されています。目的の出力電圧が 0.5V より高い場合は、出力電圧の検出のために抵抗分圧器  $R_{FB1}$  および  $R_{FB2}$  が必要です (簡略アプリケーション回路を参照)。  $R_{FB2}$  の値は  $5k\Omega$  以下にすることを推奨します。抵抗分圧比は次の式で求められます。

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R_{FB1}}{R_{FB2}}\right)$$

ここで、

$V_{OUT}$  = 出力電圧

$V_{REF} = 0.5V$  固定リファレンス電圧

$R_{FB1}$  = 上側の分圧器抵抗

$R_{FB2}$  = 下側の分圧器抵抗

### スイッチング周波数の選択

MAX20806 では、スイッチング周波数を 500kHz~3MHz の広い範囲から選択できます。スイッチング周波数の選択は、様々なアプリケーションに対して最適化できます。ソリューション・サイズを優先するアプリケーションには、出力 LC フィルタの値とサイズを小さくできるように、より高いスイッチング周波数を推奨します。スイッチング損失の低減のため効率と放熱を優先するアプリケーションには、より低いスイッチング周波数を推奨します。周波数は、制御可能な最小のオン時間およびオフ時間の制限を破ることがないように選択します。推奨最大スイッチング周波数は、次の式で計算します。

$$f_{SWMAX} = \text{MIN} \left\{ \frac{V_{OUT}}{t_{ONMIN} \times V_{DDHMAX}}, \frac{V_{DDHMIN} - V_{OUT}}{t_{OFFMIN} \times V_{DDHMIN}} \right\}$$

ここで、

$f_{SWMAX}$  = 選択可能な最高スイッチング周波数

$V_{DDHMAX}$  = 最大入力電圧

$V_{DDHMIN}$  = 最小入力電圧

$t_{ONMIN}$  = 制御可能な最小オン時間

$t_{OFFMIN}$  = 制御可能な最小オフ時間

システム・ノイズの注入により、定常状態の動作であっても、通常、LX の立上がりエッジと立下がりエッジには、ランダムなジッタ・ノイズが発生します。スイッチング周波数 ( $f_{sw}$ ) の選択は、このジッタを考慮し  $f_{SWMAX}$  より低くする必要があります。LX ジッタを改善するには、より小さいインダクタ値を用いて、電圧ループ・ゲインを低くし、ノイズ感度を最小限に抑えることを推奨します。

### 出力インダクタの選択

出力インダクタは、電圧レギュレータの全体的なサイズ、コスト、効率に重要な影響を及ぼします。インダクタは通常、システム内では比較的大きな部品の 1 つであるため、最小インダクタ値は、スペースに制約のあるアプリケーションでは特に重要です。インダクタ値を小さくすると、過渡応答も速くなり、過渡耐性の維持に必要な出力容量の値が減少します。

電流ループのノイズ耐性を改善するため、出力インダクタは通常、インダクタの電流リップルが最低 1A となるように選択します。インダクタ値は、次の式で計算します。

$$L = \frac{V_{OUT}(V_{DDH} - V_{OUT})}{V_{DDH} \times I_{RIPPLE} \times f_{SW}}$$

ここで、

$V_{DDH}$  = 入力電圧

$I_{RIPPLE}$  = インダクタ電流リップルのピーク to ピーク値

インダクタは、選択した POCP スレッショルドで最大負荷電流の供給能力が確保されるように選択することも必要です。MAX20806 には 2 つの POCP スレッショルド (9A および 6.2A) があり、PGM1 ピンで選択できます (ピンストラップのプログラマビリティのセクションを参照)。POCP コンパレータがトリップしてからハイサイド MOSFET がオフするまでのデグリッチ遅延があるため、アプリケーションのユース・ケースによっては、調整後の POCP スレッショルドは、インダクタ値、入力電圧、出力電圧を考慮する必要があります。これは次の式で計算できます。

$$POCP_{ADJUST} = POCP + \frac{(V_{DDH} - V_{OUT}) \times t_{POCP}}{L}$$

ここで、

$POCP_{ADJUST}$  = 調整済みの POCP スレッショルド

$POCP$  = 電気的特性の表で規定されている POCP レベル

$t_{POCP}$  = POCP デグリッチ遅延時間 (代表値 36ns)

通常動作時のピーク・インダクタ電流が、調整後の最小 POCP スレッショルドを超えていないことを確認する必要があります。

$$I_{OUTMAX} + \frac{I_{RIPPLE}}{2} < POCP_{ADJUST(MIN)}$$

ここで、

$I_{OUTMAX}$  = 最大負荷電流

$POCP_{ADJUST(MIN)}$  = 調整後の最小 POCP スレッショルド (POCP スレッショルド最小値を用いて計算)

表 3 に、適切なインダクタの製品番号の一部を示します。これらは、最適な性能を提供するために MAX20806 評価用 (EV) キットで検証されています。

表 3. 推奨インダクタ

COMPANY	VALUE (μH)	ISAT (A)	RDC (mΩ)	FOOTPRINT (mm)	HEIGHT (mm)	PART NUMBER
TDK	0.22	9	8	2.5 x 2.0	1.2	TFM252012ALMAR22MTAA
TDK	0.33	8.4	10	3.2 x 2.5	1.2	TFM322512ALMAR33MTAA
Pulse	0.47	26	3.75	5.5 x 5.3	2.9	PA5003.471NLT
Pulse	0.56	22.2	4.05	5.5 x 5.3	2.9	PA5003.561NLT
Pulse	1.0	16.5	6.9	5.5 x 5.3	2.9	PA5003.102NLT
Pulse	2.2	10	13.2	5.5 x 5.3	2.9	PA5003.222NLT

## 出力コンデンサの選択

必要な総出力容量の主な決定要因の 1 つは、出力電圧リップルです。出力電圧リップル要件を満たすには、最小出力容量が次の式を満たす必要があります。

$$C_{OUT} \geq \frac{I_{RIPPLE}}{8 \times f_{SW} \times (V_{OUTRIPPLE} - ESR \times I_{RIPPLE})}$$

ここで、

$V_{OUTRIPPLE}$  = 最大許容出力電圧リップル

ESR = 出力コンデンサの ESR

必要な総出力容量のもう 1 つの重要な決定要因は、負荷過渡応答時の最大許容出力電圧オーバーシュートおよびアンダーシュートです。所定の増加または減少の電流ステップに対し、最小限必要な出力容量は次の式によって推定できます。

$$C_{OUT} \geq \text{MAX} \left( \frac{\left(\Delta I + \frac{I_{RIPPLE}}{2}\right)^2 \times L}{2 \times \Delta V_{OUT} \times (V_{DDH} - V_{OUT})}, \frac{\left(\Delta I + \frac{I_{RIPPLE}}{2}\right)^2 \times L}{2 \times \Delta V_{OUT} \times V_{OUT}} \right)$$

ここで、

$C_{OUT}$  = 出力容量

$\Delta I$  = 増加または減少の電流ステップ

$\Delta V_{OUT}$  = 最大許容出力電圧アンダーシュートまたはオーバーシュート

## 入力コンデンサの選択

入力容量の選択は、入力電圧リップル要件によって決まります。MAX20806のV<sub>DDH1</sub>ピンとV<sub>DDH2</sub>ピンはPCB上で相互に接続します。最小限必要な入力容量は、次の式で算出します。

$$C_{IN} \geq \frac{I_{OUT(MAX)} \times V_{OUT}}{f_{SW} \times V_{DDH} \times V_{INPP}}$$

ここで、

C<sub>IN</sub> = 入力容量

I<sub>OUT(MAX)</sub> = 最大出力電流

V<sub>OUT</sub> = 出力電圧

f<sub>SW</sub> = スイッチング周波数

V<sub>INPP</sub> = ピーク to ピーク入力電圧リップル

最小必要入力容量の他に、高周波数のスイッチング・ノイズを抑制するために、各V<sub>DDH</sub>ピンの近くに0.1μFの高周波デカップリング・コンデンサを配置することも推奨します。

## 内部補償の選択

### 電圧ループ・ゲイン

安定性を確保するために、電圧ループ帯域幅 (BW) は、スイッチング周波数の1/5より小さくすることを推奨します。対象の周波数範囲でほぼ理想的なインピーダンス特性を持ち、ESRとESLが無視できるMLCC出力コンデンサを用いる事例について考察してみます。電圧ループBWは、次の式で見積もることができます。

$$BW = \frac{\frac{R_{FB2}}{R_{FB2} + R_{FB1}} \times \frac{R_{VGA}}{10k\Omega}}{2\pi \times 4m\Omega \times C_{OUT}}$$

ここで、

R<sub>VGA</sub> = 電圧ループ・ゲイン抵抗。PGM1の抵抗によって選択されるスイッチング周波数および電圧ループ・ゲイン倍率により決まります (表4参照)。

表4. 電圧ループ・ゲイン抵抗

SWITCHING FREQUENCY (kHz)	VOLTAGE LOOP GAIN MULTIPLIER	R <sub>VGA</sub> (kΩ)
500	0.4	15.6
	0.7	27
	1	37
	1.5	52.2
750	0.4	22
	0.7	31

	1	44.5
	1.5	62.3
1000	0.4	22
	0.7	37
	1	52.2
	1.5	74.5
1500	0.4	27
	0.7	44.5
	1	62.3
	1.5	104.4
2000 or 3000	0.4	31
	0.7	52.2
	1	74.5
	1.5	104.4

### スロープ補償

スロープ補償は、デューティ・サイクルが 50% よりも高いときに電流ループの安定性を確保するために適用されます。デューティ・サイクルが 50% より低いアプリケーションに対しても、電流ループのノイズ耐性を改善するためにスロープ補償を適用することを推奨します。スロープ補償の最小値と最大値は次の式で計算されます。

$$\frac{V_{OUT}}{L} \times C_{SLOPE} \times \frac{1.6\Omega}{25} \leq SLOPE \leq \frac{V_{IN} \times f_{SW} \times C_{SLOPE}}{V_{OUT}} \left[ 800\text{mV} - \left( I_{OUTMAX} + \frac{I_{RIPPLE}}{2} \right) \times \frac{1.6\Omega}{25} \right]$$

ここで、

$$C_{SLOPE} = 5\text{pF}$$

MAX20806 のスロープ補償オプションは、PGM1 に接続する抵抗値によって選択できます。デューティ・サイクルのジッタ低減と安定性向上のため、スロープ値を高くすることを推奨します。

### 電圧ループ・ゼロ補償

ループを安定させるための電圧ループ・ゼロ補償の値は、選択したスイッチング周波数によって異なり、PGM0 のピンストラップによって設定されます (表 5 参照)。電圧ループ・ゼロ補償の値は、スイッチング周波数の選択後は変更できません。

表 5. 電圧ループ・ゼロ補償の設定

SWITCHING FREQUENCY (kHz)	ZERO COMPENSATION (kHz)
500	5
750	7.5
1000	8.75
1500	10
2000	12.5
3000	17.5

### 代表的なリファレンス・デザイン

リファレンス回路図の例については、[標準アプリケーション回路](#)を参照してください。表 6 に、一般的な出力電圧に対応したリファレンス・デザインの例を示します。

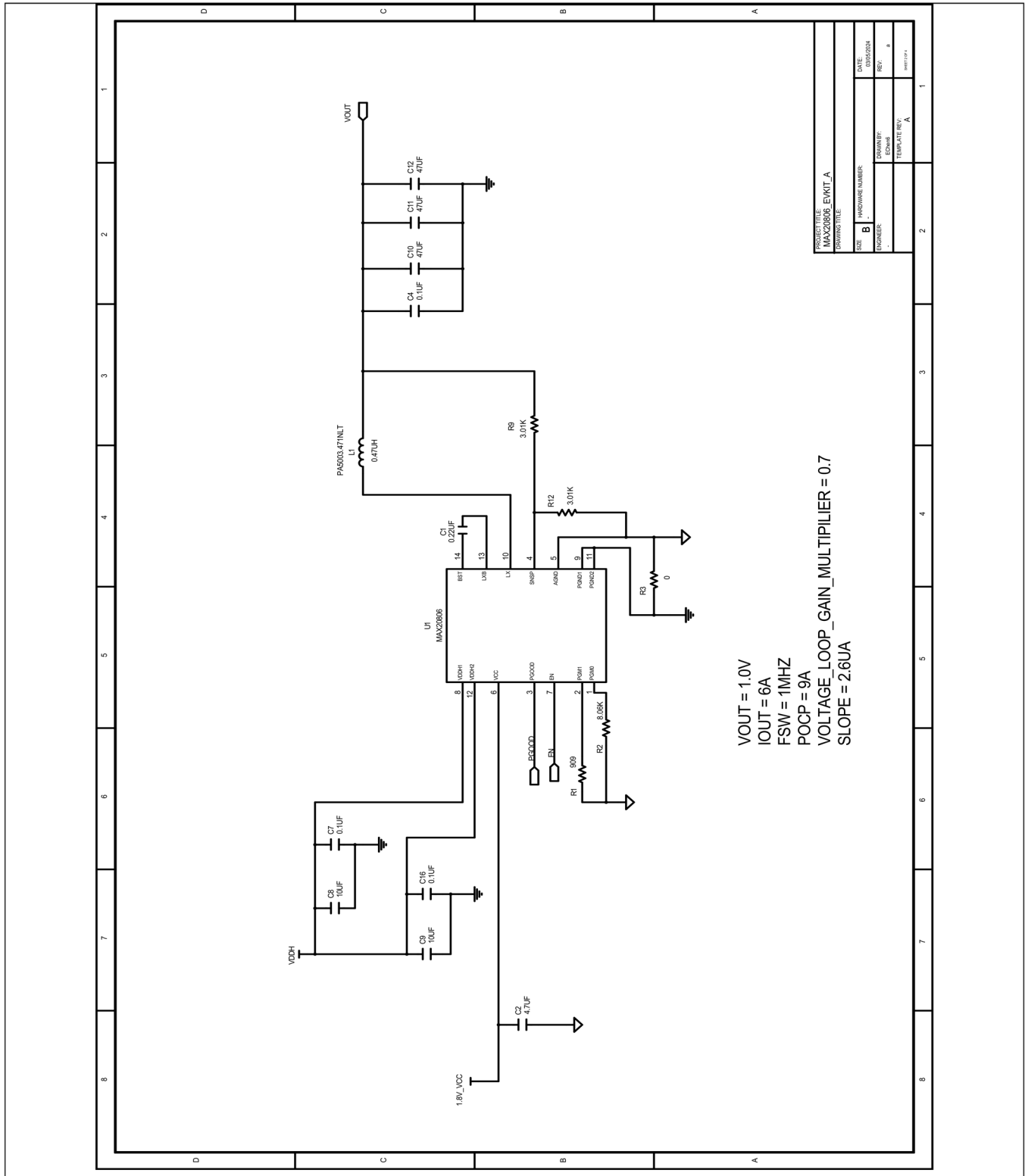
表 6. リファレンス・デザインの例

V <sub>OUT</sub> (V)	I <sub>OUT</sub> (A)	f <sub>sw</sub> (kHz)	R <sub>FB1</sub> (kΩ)	R <sub>FB2</sub> (kΩ)	PGM0 (kΩ)	PGM1 (kΩ)	L (μH)	C <sub>IN</sub>	C <sub>OUT</sub>
0.8	6	750	1.82	3.01	2.49	2.49	0.47	2x10uF+2x0.1uF	3x47uF
0.9	6	1000	2.40	3.01	8.06	2.49	0.47	2x10uF+2x0.1uF	3x47uF
1.0	6	1000	3.01	3.01	8.06	2.49	0.47	2x10uF+2x0.1uF	3x47uF
1.2	6	1000	4.22	3.01	8.06	2.49	0.56	2x10uF+2x0.1uF	3x47uF
1.8	6	1500	7.87	3.01	16.9	2.49	0.56	2x10uF+2x0.1uF	2x47uF
3.3	5	2000	16.9	3.01	26.1	2.15	1.0	2x10uF+2x0.1uF	2x47uF
5.0	4	2000	22.6	2.49	26.1	100	2.2	2x10uF+2x0.1uF	1x47uF

## PCB レイアウトのガイドライン

- 電気的および熱的な理由から、PCB の上面および下面から 2 番目の層は、電源グランド (PGND) プレーン用に確保する必要があります。
- V<sub>DDH</sub>、PGND<sub>-</sub>、LX の各パターンは、できるだけ広くして、パターンのインピーダンスを低減し、放熱性を向上する必要があります。
- 高周波入力デカップリング・コンデンサを、PCB の IC と同じ面で IC にできるだけ近付け、V<sub>DDH</sub> ピンからは 40mil 以内の距離に配置する必要があります。その他のセラミック入力コンデンサをこれらの高周波バイパス・コンデンサに隣接して配置しても構いません。これらのセラミック入力コンデンサは、PCB の反対側に配置することもできますが、できるだけ多数のビアを使用し、これらのコンデンサと IC の各ピンとの間のインピーダンスを最小限に抑えます。
- 両方の V<sub>DDH</sub> ピンの近くにビアを使用し、内部レイヤを通じてこれらの間を低インピーダンスで接続します。
- V<sub>CC</sub> デカップリング・コンデンサは、AGND に接続し、V<sub>CC</sub> ピンのできるだけ近くに配置する必要があります。
- アナログ制御信号グランドをすべて接続するには、アナログ・グランドの銅ポリゴンまたはアイランドを使用する必要があります。この「静かな」アナログ・グランドの銅ポリゴンまたはアイランドは、AGND ピンに近接した 1 つの接続部を介して PGND に接続する必要があります。アナログ・グランドは、制御信号のシールドおよびグランド・リファレンスとして使用できます。
- V<sub>CC</sub> コンデンサと AGND ピンの間にはビアを配置しないでください。このようなビアを配置すると、V<sub>CC</sub> コンデンサと PGND の間にスイッチング電流が流れることとなります。AGND ピンの近くにビアを配置すると SNSP 分圧器にノイズが加わる可能性があります。
- 昇圧コンデンサは、PCB の IC と同じ面にある LXB および BST ピンのできるだけ近くに配置する必要があります。
- フィードバック抵抗分圧器とオプションの外部補償ネットワークは、IC の近くに配置して、ノイズの注入を最小限に抑える必要があります。
- 電圧検出ラインはグランド・プレーンでシールドし、スイッチング・ノードおよびインダクタから離して配置します。
- 大電流を流すすべての経路のため、および放熱のため、複数のビアの使用を推奨します。
- 入力コンデンサと出力インダクタは、IC の近くに配置し、部品までのパターンはできるだけ短く幅広くして、寄生インダクタンスと抵抗を最小限に抑える必要があります。

標準アプリケーション回路



## 型番

PART NUMBER	TEMP RANGE	PIN-PACKAGE
MAX20806TFD+	-40°C to +150°C	14 FC2QFN
MAX20806TFD+T	-40°C to +150°C	14 FC2QFN

+は鉛 (Pb) フリー/RoHS 準拠のパッケージであることを示します。  
T=テープ&リール。

## 改訂履歴

版数	改訂日	説明	改訂ページ
0	07/24	初版発行	-