

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2023年3月28日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2023年3月28日

製品名：MAX20408/MAX20410

対象となるデータシートのリビジョン(Rev)：Rev.7

訂正箇所：20ページ、上から9行目

【誤】

BSTとLXの間の配線については、図1を参照してください。

【正】

BSTとLXの間の配線については、P22、P23、P24、P25各ページの接続図を参照してください。



MAX20408/MAX20410

10 μ A 静止電流、2相動作可能なオートモーティブ用
36V、8A/10A 完全集積型降圧コンバータ

概要

MAX20408/MAX20410 は、オートモーティブ向けの高集積型同期整流式降圧コンバータで、ハイサイド・スイッチとローサイド・スイッチを内蔵しています。この IC は 3.0V~36V の入力電圧に対応し、最大 8A/10A を出力します。PGOOD 信号により適切な電圧の発生をモニタ可能です。MAX20408/MAX20410 はデューティ・サイクルを 99% にすることによりドロップアウト・モードで動作可能で、車載用や工業用のアプリケーションに最適です。

MAX20408/MAX20410 には、調整値または固定値の出力電圧オプションがあります。2.1MHz と 400kHz が選択可能な高いスイッチング周波数のため外付け部品を小さくできる上、出力リップルが低減し、AM 干渉が発生しません。SYNC 入力により、強制 PWM モード、超低静止電流のスキップ・モード、外部クロックへの同期の 3 つのモードを選択して設定し、性能を最適化することが可能です。スペクトラム拡散オプションにより、EMI 放射を最小限に抑制します。

MAX20408/MAX20410 は 2 相動作も可能で、最大 20A に対応した設計ができます。2 個の IC をマスター・スレーブで接続し、動的な電流分担と 180° 位相差で動作させることが可能です。

MAX20408/MAX20410 は 3.5mm × 3.75mm と小型の 17 ピン FC2QFN パッケージで提供されます。同じファミリの製品である MAX20404/MAX20405/MAX20406 (4A~6A) とピン互換です。

アプリケーション

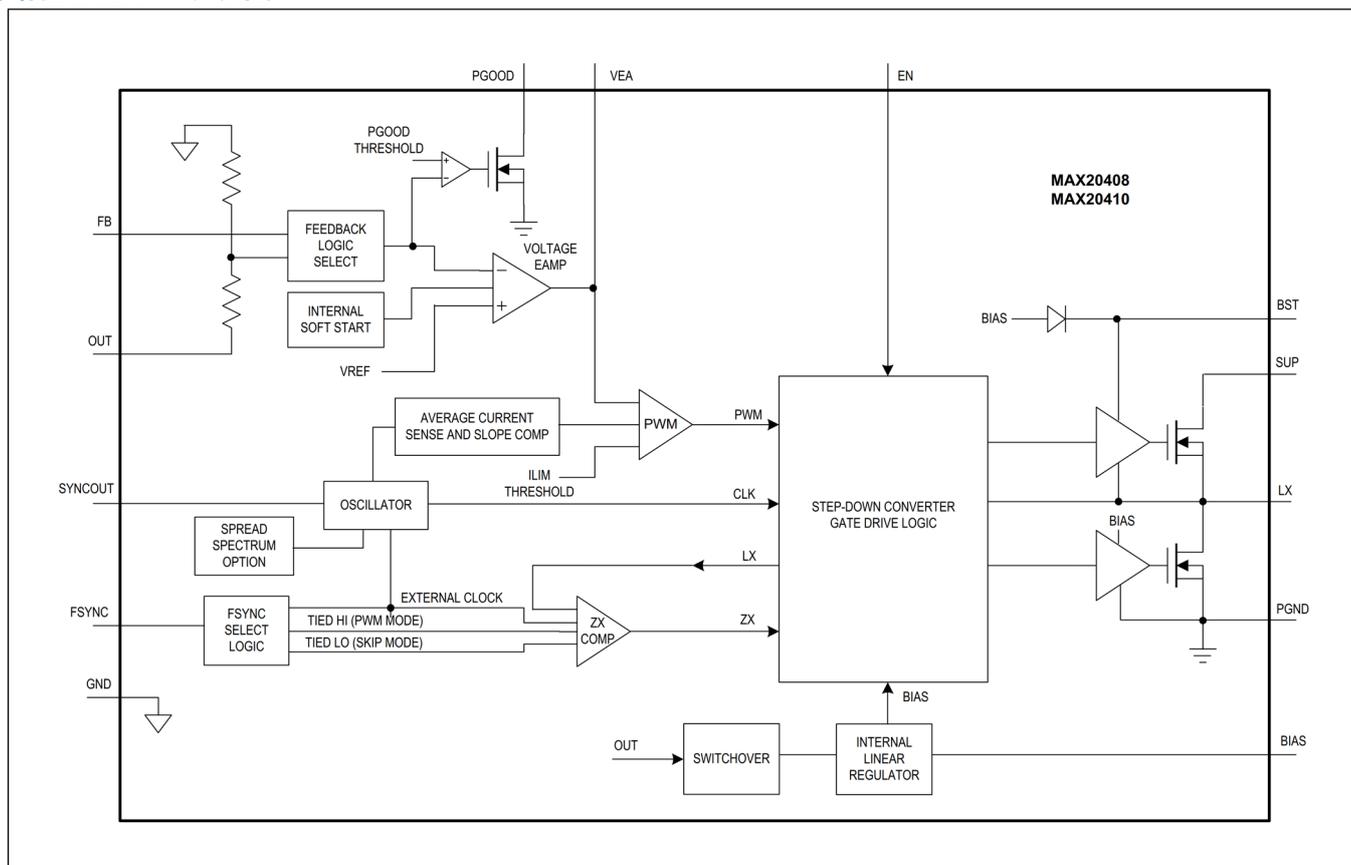
- オートモーティブ電源
 - インフォテインメント・システム
 - ADAS (先進運転支援システム)
- 工業用電源
- 汎用降圧コンバータ

機能と利点

- 小型ソリューションの高出力 DC/DC コンバータ
- 動作入力電圧範囲 : 3.0V~36V
- ハイサイドおよびローサイド FET を内蔵
- 最大出力電流 : 8A/10A
- 400kHz と 2.1MHz の固定周波数オプション
- ソフトスタート時間は 2.5ms 固定
- 最小オン時間 : 34ns
- 400kHz 時には 0.8V~10V、2.1MHz 時には 0.8V~6V の調整値、もしくは固定電圧の出力オプションを設定可能
- 出力電圧精度 : $\pm 1.8\%$
- 優れた EMI 性能を実現する SUP ピンと PGND ピンの対称かつ平衡な配置
- 熱強化型の 3.5mm × 3.75mm、17 ピン FC2QFN パッケージ
- 負荷レンジ全域で高効率を実現
 - スキップ・モードでの静止電流 : 10 μ A
 - 最高効率 94.3% (12V_{IN}/5V_{OUT}/2.1MHz 時)
 - 最高効率 95.6% (12V_{IN}/5V_{OUT}/400kHz 時)
- 2 相動作により最大 20A 負荷に対応
 - 周波数同期の入力/出力
 - マスター・スレーブで 180° 位相差動作
 - 動的電流分担
- オートモーティブ環境での頑健性
 - 強制 PWM 動作とスキップ・モード動作
 - 99% デューティ・サイクル動作で低ドロップアウト電圧を実現
 - 42V のロード・ダンプに対応可
 - スペクトラム拡散オプション
 - パワーグッド・インジケータ
 - 過熱および短絡保護機能
 - オートモーティブ用温度範囲 : -40°C~+125°C
 - AEC-Q100 に適合
- スケーラブルな電力ソリューション
 - MAX20404/MAX20405/MAX20406 とフットプリント互換

オーダー情報はデータシートの末尾に記載しています。

簡略化したブロック図



目次

概要	1
アプリケーション	1
機能と利点	1
簡略化したブロック図	2
絶対最大定格	6
推奨動作条件	6
パッケージ情報	6
17L FC2QFN	6
電気的特性	6
標準動作特性	9
ピン配置	13
MAX20408/MAX20410	13
端子説明	13
詳細	15
リニア電圧レギュレータ出力 (BIAS)	15
同期入力 (SYNC)	15
イネーブル入力 (EN)	15
ソフトスタート	15
短絡保護	15
パワーグッド・インジケータ (PGOOD)	15
スペクトラム拡散オプション	16
サーマル・シャットダウン保護	16
2 相動作	16
2 相構成での低 I _q 動作	16
アプリケーション情報	17
出力電圧の設定	17
出力電圧の設定	17
入力コンデンサ	18
インダクタの選択	19
出力コンデンサ	19
PCB レイアウト時のガイドライン	19
代表的なアプリケーション回路	22
MAX20408 の構成：2.1MHz、8A、固定出力電圧	22
MAX20410 の構成：400kHz、10A、調整可能出力電圧	23
MAX20408 の 2 相動作構成：2.1MHz、16A、固定出力電圧	24
MAX20410 の 2 相動作構成：400kHz、20A、調整可能出力電圧	25
オーダー情報	26
改訂履歴	27

図一覧

図 1. 外部抵抗分圧器を使用した 2 相構成の代表的なアプリケーション回路..... 18

表一覧

表 1. 低 I _q 動作の設定	16
表 2. 部品選択の推奨値	17
表 3. インダクタおよび出力コンデンサの推奨値	19

絶対最大定格

SUP、EN~PGND	-0.3V~+42V	BIAS~GND	-0.3V~+2.2V
BST~LX	-0.3V~+2.2V	LX 連続 RMS 電流	10A
BST~BIAS	-0.3V~+42V	SUP 連続 RMS 電流	5A
BST~PGND	-0.3V~+44V	連続消費電力 (TA = +70°C、+70°C 以上は 37mW/°C で デレーティング)	2963mW
LX~PGND	-0.3V~SUP + 0.3V	動作ジャンクション温度	-40°C~+150°C
SYNC、SYNCOUT、PGOOD~GND	-0.3V~6V	保存温度範囲	-65°C~+150°C
FB、VEA~GND	+0.3V~BIAS + 0.3V	リード温度 (ハンダ処理 10 秒)	+300°C
OUT~GND	-0.3V~16V		
PGND~GND	-0.3V~0.3V		

上記の「絶対最大定格」を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらはストレス定格を規定することのみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが動作することを示唆するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

推奨動作条件

パラメータ	記号	条件	標準範囲	単位
周辺温度範囲			-40~125	°C

Note: これらの限界値における動作を保証するものではありません。

パッケージ情報

17L FC2QFN

Package code	F173A3FY+4
Outline Number	21-100294
Land Pattern Number	90-100104
THERMAL RESISTANCE, JEDEC BOARD	
Junction-to-Ambient (θ_{JA})	38.6°C/W
Junction-to-Case Thermal Resistance (θ_{JC})	7.7°C/W
THERMAL RESISTANCE, FOUR-LAYER EVKIT BOARD	
Junction-to-Ambient (θ_{JA})	27°C/W
Junction-to-Case Thermal Resistance (θ_{JC})	8.5°C/W

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、www.maximintegrated.com/packages で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面には異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージに固有のものであります。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に関する考慮事項の詳細については、www.maximintegrated.com/thermal-tutorial/ をご覧ください。

電気的特性

(特に指定のない限り、 $V_{SUP} = V_{EN} = 14V$ 、 $T_J = -40^\circ C \sim +150^\circ C$ 。代表値は、特に指定のない限り、 $T_A = 25^\circ C$ での通常条件下の値。)
(Note 1、Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage Range	V_{SUP}		3.0		36	V

電氣的特性 (続き)

(特に指定のない限り、 $V_{SUP} = V_{EN} = 14V$ 、 $T_J = -40^{\circ}C \sim +150^{\circ}C$ 。代表値は、特に指定のない限り、 $T_A = 25^{\circ}C$ での通常条件下の値。)
(Note 1、Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	I_{SUP_SHDN}	$V_{EN} = 0, T_A = +25^{\circ}C$		4	6	μA
	I_{SUP}	$V_{EN} = 1, V_{OUT} = 3.3V, V_{FB} = V_{BIAS}, \text{no load, switching}$		10		μA
SUP Undervoltage Lockout		Rising	2.9	3.0	3.2	V
		Falling	2.6	2.7	2.9	
BIAS Voltage		$+2.5V \leq V_{SUP} \leq +36V$		1.8		V
BIAS Undervoltage Lockout	V_{BIAS_UVLO}	Rising	1.58	1.63	1.68	V
	$V_{BIAS_UVLO_HYS}$	Hysteresis		50		mV
BUCK CONVERTER						
Output Voltage Accuracy	$V_{OUT_SKIP_5V}$	$V_{OUT} = 5.0V, \text{skip mode, no load}$	4.92	5	5.05	V
	$V_{OUT_PWM_5V}$	$V_{OUT} = 5.0V, \text{PWM mode, no load}$	4.93	5	5.06	
	$V_{OUT_SKIP_4V}$	$V_{OUT} = 4.0V, \text{skip mode, no load}$	3.93	4	4.04	V
	$V_{OUT_PWM_4V}$	$V_{OUT} = 4.0V, \text{PWM mode, no load}$	3.94	4	4.04	
	$V_{OUT_SKIP_3V3}$	$V_{OUT} = 3.3V, \text{skip mode, no load}$	3.23	3.3	3.34	V
	$V_{OUT_PWM_3V3}$	$V_{OUT} = 3.3V, \text{PWM mode, no load}$	3.24	3.3	3.35	
Adjustable Output Voltage Range		$f_{sw} = 2.1MHz$	0.8		6	V
		$f_{sw} = 400kHz$	0.8		10	
FB Voltage Accuracy	V_{FB_PWM}	PWM mode, no load	0.788	0.800	0.812	V
FB Leakage Current	I_{FB}	$V_{FB} = 0.8V, T_A = +25^{\circ}C$			100	nA
High-Side Switch On Resistance	R_{DSON_HS}	$V_{BIAS} = 1.8V, I_{LX} = 5A$		25	50	m Ω
Low-Side Switch On Resistance	R_{DSON_LS}	$V_{BIAS} = 1.8V, I_{LX} = 5A$		12	24	m Ω
High-Side Switch Current Limit Threshold	I_{LIM}	MAX20408	10	12	14	A
		MAX20410	11.9	14	16	
Low-Side Switch Negative Current Limit Threshold	I_{NEG}			-4		A
LX Leakage Current	I_{LX_LKG}	$V_{SUP} = 36V, V_{LX} = 0V \text{ or } V_{LX} = 36V, T_A = +25^{\circ}C$	-5		5	μA
Soft-Start Ramp Time	t_{SS}			2.5		ms
Minimum On-Time (Note 3)	T_{ON}			34	60	ns
Maximum Duty Cycle		Dropout mode	98	99		%

電气的特性 (続き)

(特に指定のない限り、 $V_{SUP} = V_{EN} = 14V$ 、 $T_J = -40^{\circ}C \sim +150^{\circ}C$ 。代表値は、特に指定のない限り、 $T_A = 25^{\circ}C$ での通常条件下の値。)
(Note 1、Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SWITCHING FREQUENCY						
PWM Switching Frequency	f_{SW}	2.1MHz	1.925	2.1	2.275	MHz
		400kHz	360	400	440	kHz
SYNC External Clock Frequency	f_{SYNC}	$f_{SW} = 2.1MHz$	1.7		2.6	MHz
		$f_{SW} = 400kHz$	360		600	kHz
Spread Spectrum Range		Percentage of f_{SW}		± 3		%
PGOOD OUTPUT						
PGOOD Threshold	V_{PGOOD_R}	Percentage of V_{OUT} , rising	92	94	96	%
	V_{PGOOD_F}	Percentage of V_{OUT} , falling	91	93	95	
PGOOD Debounce	T_{DEB}	PWM mode, 2.1 MHz option, falling		50		μs
PGOOD High Leakage Current	I_{PGOOD_LKG}	$T_A = +25^{\circ}C$			1	μA
PGOOD Low Voltage Level	V_{PGOOD_LOW}	Sinking 1mA			0.4	V
LOGIC LEVELS						
EN High Voltage Level	V_{EN_HIGH}		1.2			V
		MAX20408E/MAX20410E	0.825	0.9	0.975	
EN Low Voltage Level	V_{EN_LOW}				0.5	V
EN Input Current	I_{EN}	$V_{EN} = V_{SUP} = 36V$, $T_A = +25^{\circ}C$			1	μA
SYNC High Voltage Level	V_{SYNC_HIGH}		1.4			V
SYNC Low Voltage Level	V_{SYNC_LOW}				0.4	V
SYNC Input Current	I_{IN_SYNC}	$T_A = +25^{\circ}C$			1	μA
SYNCOUT Output Voltage Level	$V_{SYNCOUT}$	No load	2.6	3.3	3.9	V
THERMAL PROTECTION						
Thermal Shutdown	T_{SHDN}			175		$^{\circ}C$
Thermal Shutdown Hysteresis	T_{SHDN_HYS}			20		$^{\circ}C$

Note 1: 全ユニットを $+25^{\circ}C$ で100%出荷テストしています。温度限界は全て設計と特性評価により裏付けられています。

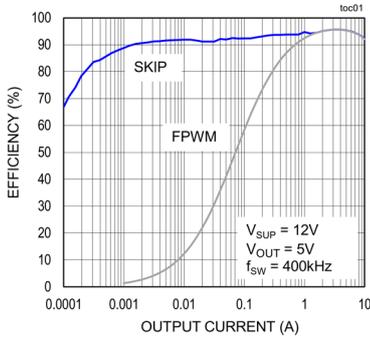
Note 2: デバイスは、 $T_J = +125^{\circ}C$ で95,000時間、 $T_J = +150^{\circ}C$ で5,000時間の連続動作に耐えるよう設計されています。

Note 3: これらの仕様については出荷テストを行っていませんが、設計により保証しています。

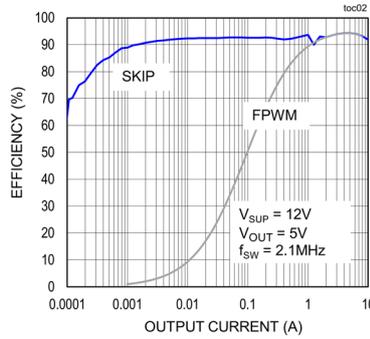
標準動作特性

(特に指定のない限り $T_A = +25^{\circ}\text{C}$.)

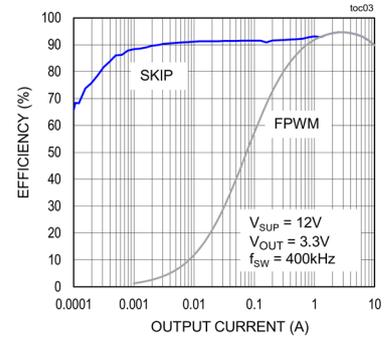
EFFICIENCY vs OUTPUT CURRENT
(MAX20410AFOA)



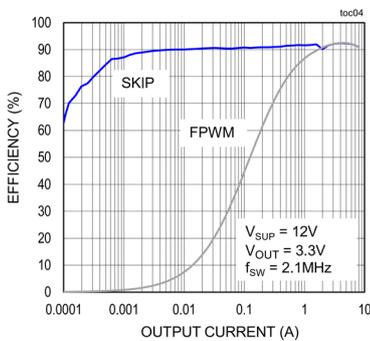
EFFICIENCY vs OUTPUT CURRENT
(MAX20408AFOA)



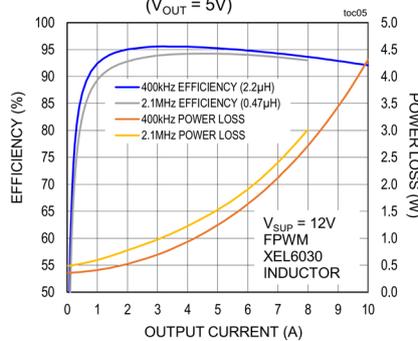
EFFICIENCY vs OUTPUT CURRENT
(MAX20410AFOB)



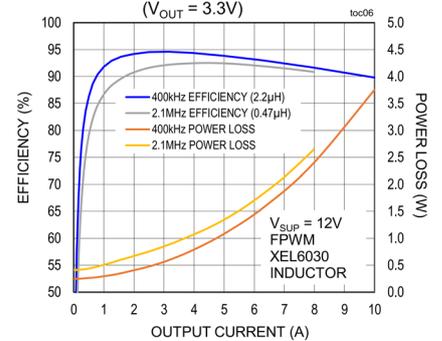
EFFICIENCY vs OUTPUT CURRENT
(MAX20408AFOB)



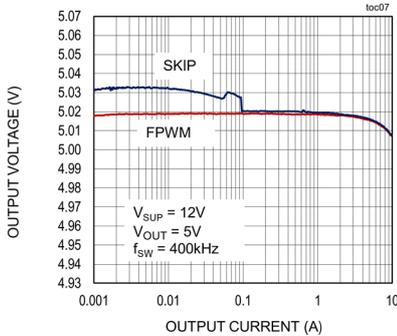
EFFICIENCY & POWER LOSS
vs OUTPUT CURRENT
($V_{OUT} = 5V$)



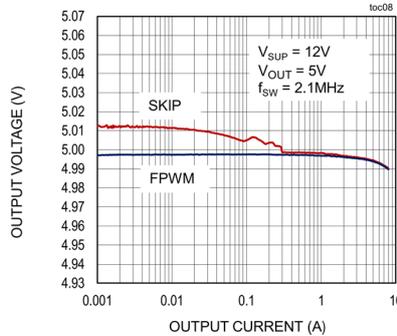
EFFICIENCY & POWER LOSS
vs OUTPUT CURRENT
($V_{OUT} = 3.3V$)



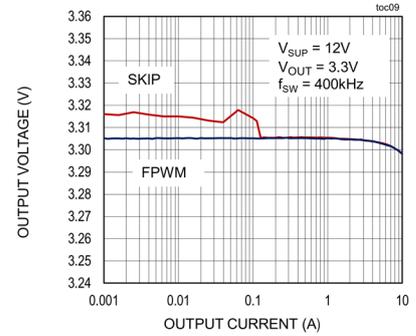
OUTPUT LOAD REGULATION
(MAX20410AFOA)



OUTPUT LOAD REGULATION
(MAX20408AFOA)

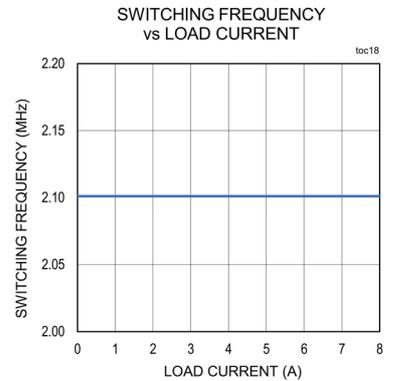
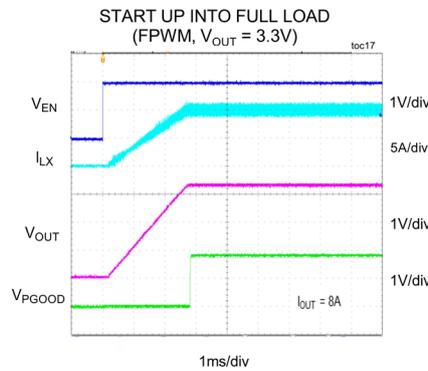
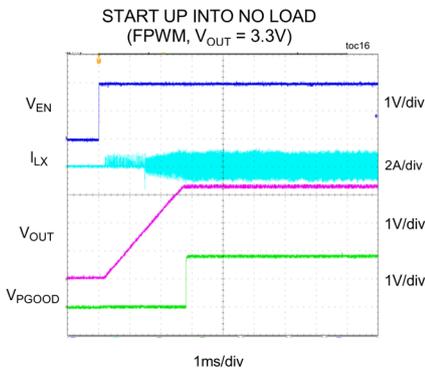
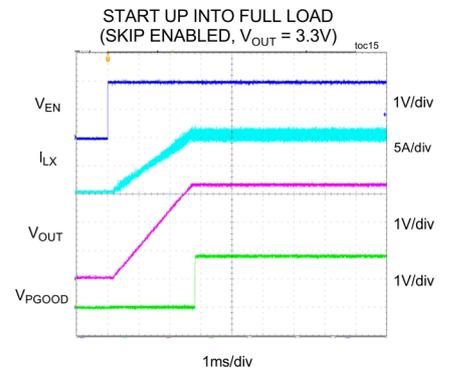
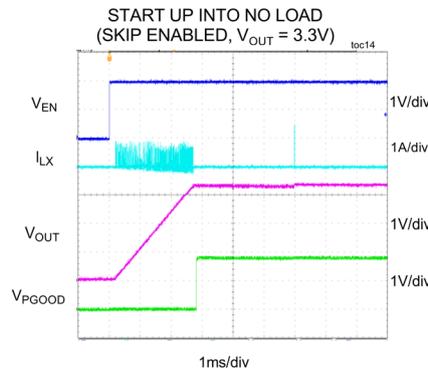
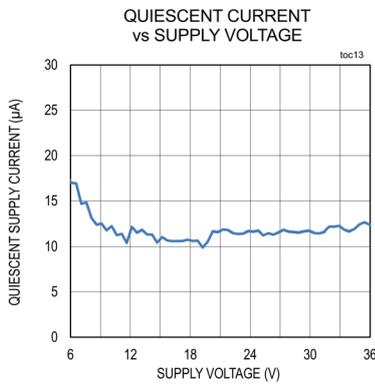
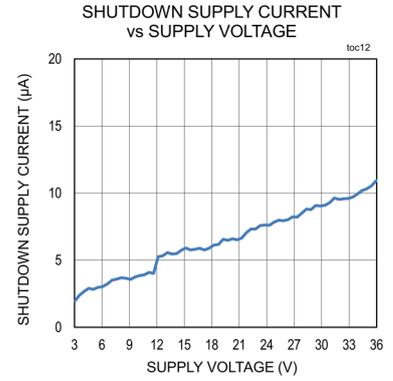
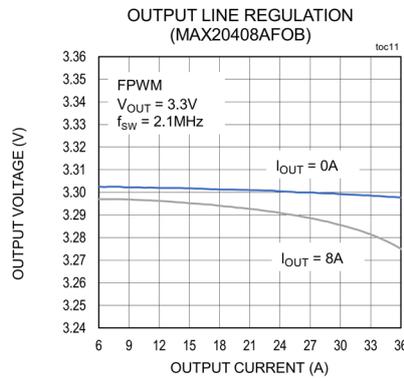
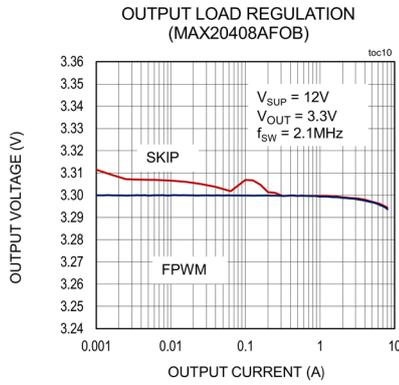


OUTPUT LOAD REGULATION
(MAX20410AFOB)



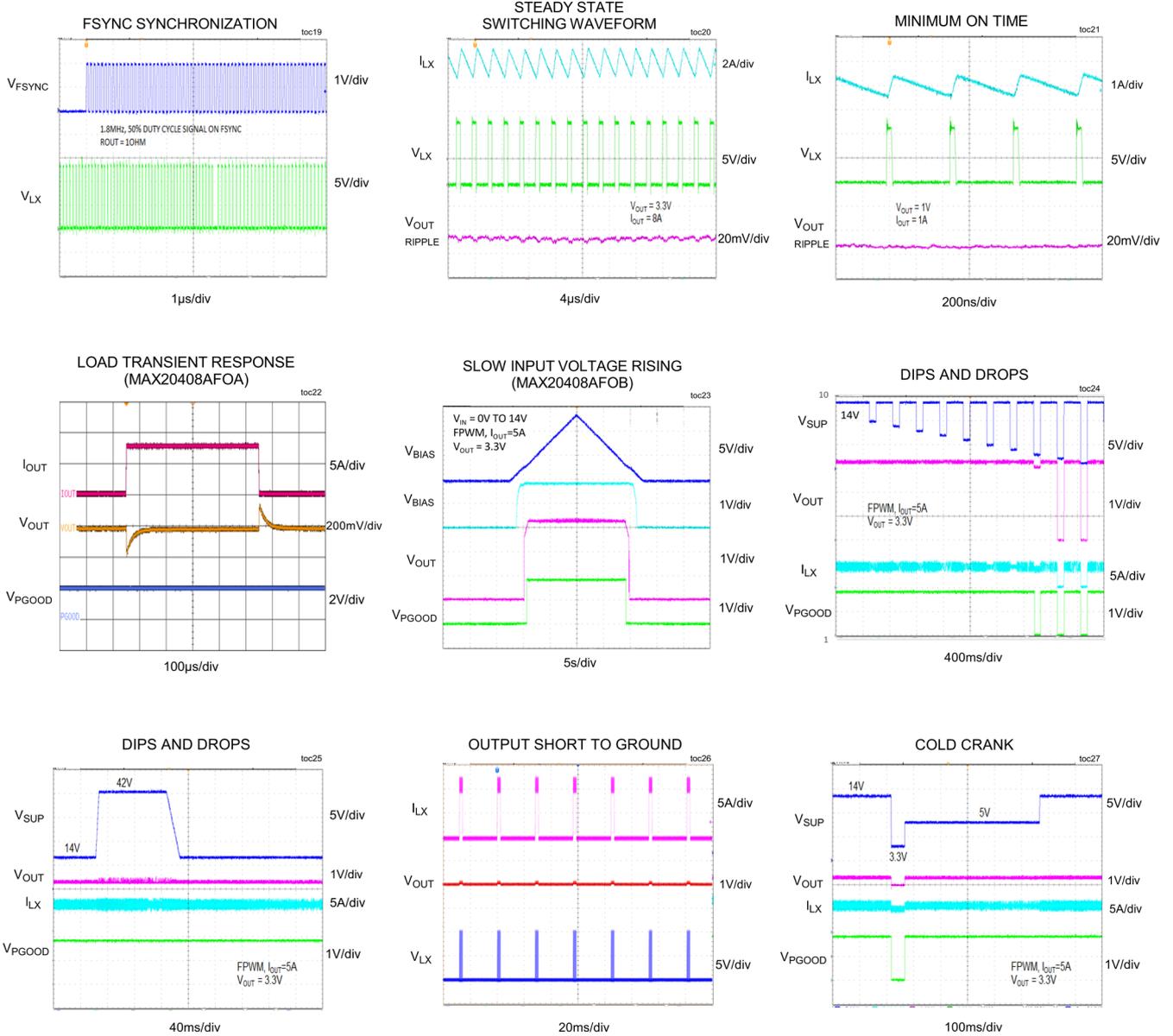
標準動作特性 (続き)

(特に指定のない限り $T_A = +25^\circ\text{C}$.)



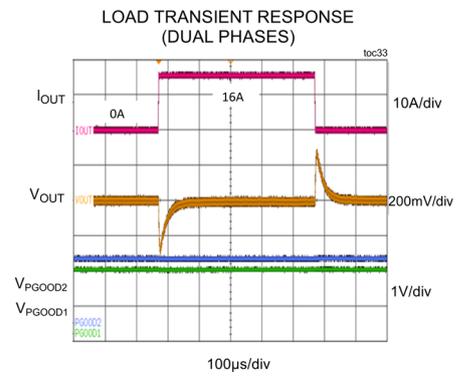
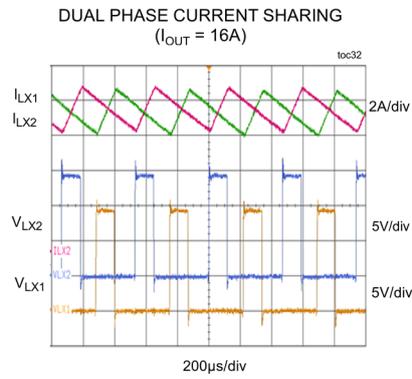
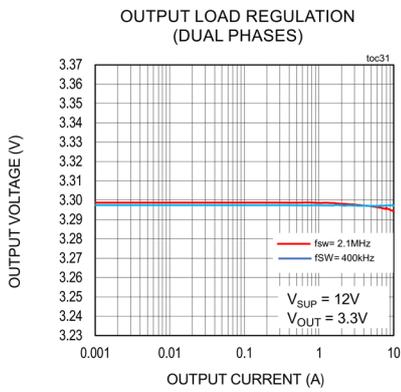
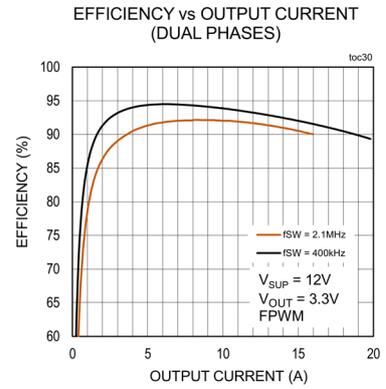
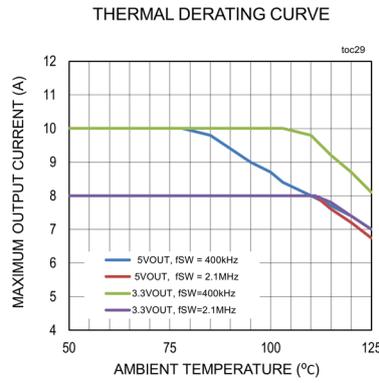
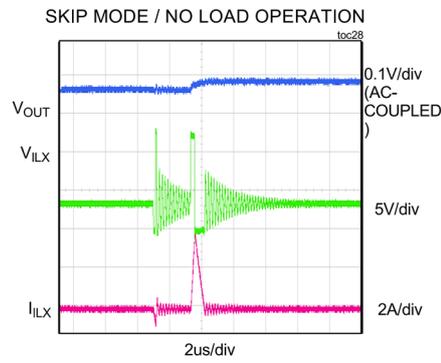
標準動作特性 (続き)

(特に指定のない限り $T_A = +25^{\circ}\text{C}$ 。)



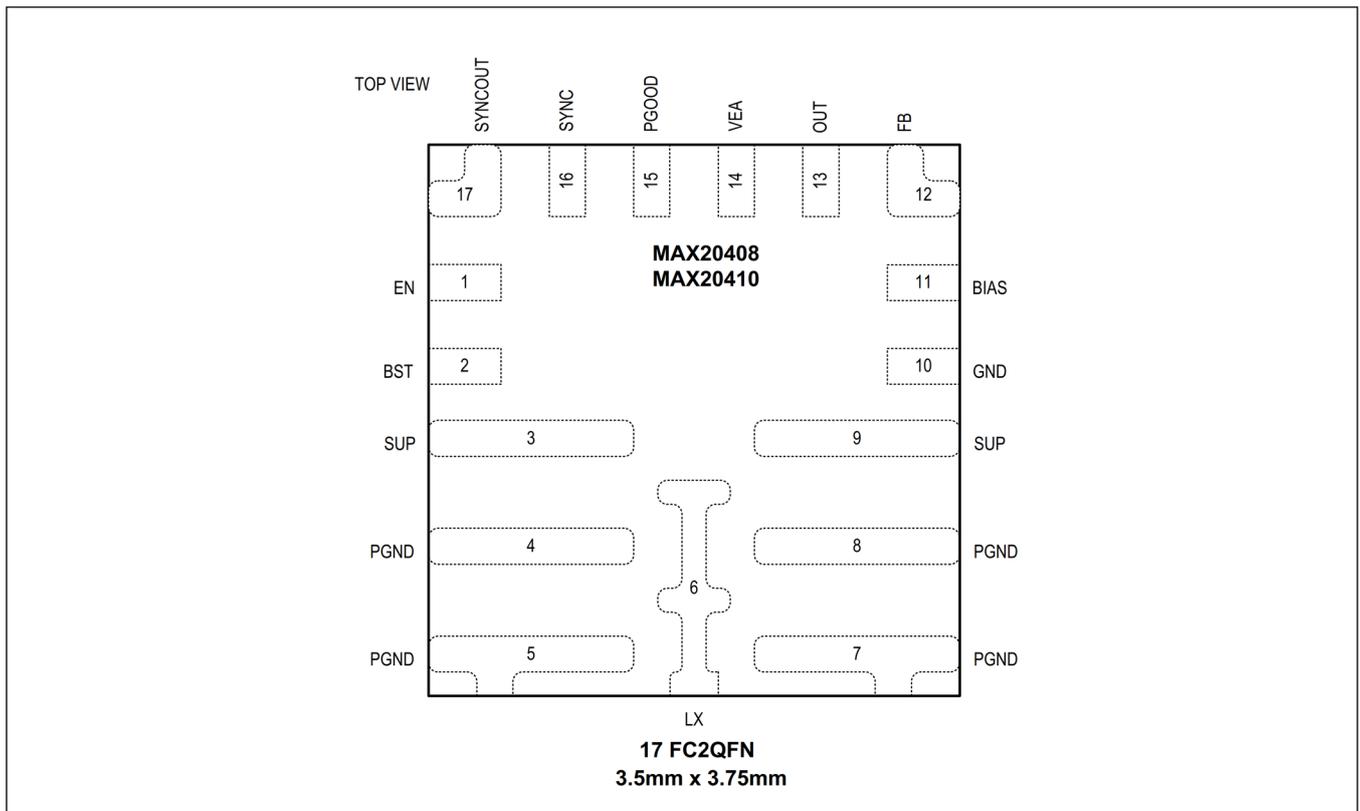
標準動作特性 (続き)

(特に指定のない限り $T_A = +25^\circ\text{C}$ 。)



ピン配置

MAX20408/MAX20410



端子説明

ピン	名称	説明
1	EN	高電圧対応イネーブル入力。EN をハイにすると降圧コンバータがイネーブルされます。
2	BST	ハイサイド・ゲート・ドライバ電源。BST と LX の間に 0.1 μ F のセラミック・コンデンサを接続します。
3	SUP	IC の入力側電源および内蔵ハイサイド・スイッチ入力電源。0.1 μ F と 4.7 μ F のセラミック・コンデンサをできるだけ近くで使用して、SUP から PGND にバイパスします。両方の SUP ピンは内部で接続されています。
4, 5	PGND	電源グラウンド。全ての PGND ピンを相互に接続します。
6	LX	降圧インダクタの接続。インダクタを LX と降圧出力の間に接続します。IC がディスエーブルされている間、LX は高インピーダンスになります。
7, 8	PGND	電源グラウンド。全ての PGND ピンを相互に接続します。
9	SUP	IC の入力側電源および内蔵ハイサイド・スイッチ入力電源。0.1 μ F と 4.7 μ F のセラミック・コンデンサをできるだけ近くで使用して、SUP から PGND にバイパスします。両方の SUP ピンは内部で接続されています。
10	GND	アナログ・グラウンド。GND と PGND はスター接続で PCB のグラウンド・プレーンに接続します。
11	BIAS	1.8V 内部リニア・レギュレータ出力。最小 2.2 μ F のセラミック・コンデンサを使用して、BIAS をグラウンドに接続します。
12	FB	フィードバック入力。OUT と GND の間に配置した抵抗分圧器に FB を接続して、0.8V ~ 10V の範囲で出力電圧を調整します。固定出力電圧に設定する場合は、FB を BIAS に接続します。
13	OUT	出力電圧の検出入力。FB が BIAS に接続されている場合、降圧コンバータは OUT を使用して出力電圧を検出します。

端子説明 (続き)

ピン	名称	説明
14	VEA	内部電圧ループのエラー・アンプ出力。2 相動作では、マスターとスレーブの VEA を相互に接続します。単相動作の場合には VEA はオープンにします。
15	PGOOD	オープンドレインのパワーグッド出力。降圧出力電圧がレギュレーション電圧の 93% (代表値) より下がると、PGOOD はローになります。降圧出力電圧がレギュレーション電圧の 94% (代表値) より高くなると、PGOOD は高インピーダンスになります。ソフトスタート中は PGOOD はローにアサートされます。PGOOD を BIAS または 5.5V より低い正電圧にプルアップ抵抗で接続すると、降圧出力の状況を提示します。
16	SYNC	外部クロック同期入力。SYNC をローに接続すると、スキップ・モード動作が有効になります。SYNC をハイに接続すると、強制 PWM 動作に設定されます。有効な外部クロック信号を SYNC に接続すると、外部クロック同期が有効となります。
17	SYNCOUT	180° 位相差クロック出力。2 相動作時には、一方の SYNCOUT を BIAS に接続してこのデバイスをスレーブに設定し、マスターの SYNCOUT をスレーブの SYNC に接続します。単相動作の場合には SYNC はオープンにします。

詳細

MAX20408/MAX20410 は、小型の同期整流式降圧コンバータで、ハイサイド・スイッチとローサイド・スイッチを内蔵しています。この IC は 3V~36V の入力電圧を受けて 8A/10A の電流を供給するよう設計されており、無負荷状態の静止電流はわずか 10 μ A です。適切な電圧が発生していることを PGOOD 信号によりモニタ可能です。IC は 99%のデューティ・サイクルにすることによりドロップアウトで動作可能で、車載用や工業用のアプリケーションに最適です。

MAX20408/MAX20410 では、固定出力電圧もしくは外付け抵抗分圧器により設定される可変出力電圧が選択できます。動作周波数は 2.1MHz と 400kHz のオプションが内部設定されているため、外付け部品を小型化できる上、出力リップルが低減し、AM 干渉が発生しません。SYNC に信号を与えることにより、IC をスキップ・モード、FPWM、または外部クロックへの同期動作に設定することができます。スペクトラム拡散オプションにより、EMI 放射を最小限に抑制します。オン時間が最短 34ns の平均電流モード制御により、サイクル・スキップなしで入出力電圧に大きな降圧比が得られます。

MAX20408/MAX20410 は 2 相動作も可能で、その場合は最大 20A を供給できます。平均電流モード制御により、ノイズ耐性とトランジェント時の正確な動的電流分担が実現されます。

FC2QFN パッケージを使用しているため、パッケージの寄生インピーダンスが低く熱特性が良好です。SUP と PGND のピン配置は対称になっているため、IC 周辺の電流ループが平衡し、EMI 性能が更に改善されます。

リニア電圧レギュレータ出力 (BIAS)

このデバイスには 1.8V のリニア電圧レギュレータ (V_{BIAS}) が内蔵されており、内部回路ブロックに電力を供給します。BIAS と GND の間には 2.2 μ F のセラミック・コンデンサを接続します。起動中はバイアス・レギュレータは入力から電力を供給し、起動が完了 ($V_{OUT} > 2.5V$) すると出力側に切り替えます。

同期入力 (SYNC)

MAX20408/20410 は内部発振器を備えており、400kHz と 2.1MHz を選択可能です。SYNC をハイにすると、400kHz もしくは 2.1MHz のスイッチング周波数での強制 PWM (FPWM) 動作が設定されます。SYNC をローにすると、スキップ・モードの設定となり、軽負荷時の効率率が改善されます。この IC は、SYNC に有効な外部クロックを与えることにより、外部クロックへの同期が可能です。

イネーブル入力 (EN)

イネーブル入力 (EN) により IC はシャットダウン・モードからイネーブルされます。EN は高電圧に対応しており、自動車用バッテリーのレベルから 3V までの入力に対応可能です。EN をハイにすると IC がイネーブルされます。EN をローにすると IC はディスエーブルされ、シャットダウン・モードに移行します。シャットダウン中は静止電流は 4 μ A (代表値) まで低減されます。

ソフトスタート

EN をハイにすると IC がイネーブルされます。ソフトスタート回路はソフトスタート動作中 (代表値 2.5ms) にリファレンス電圧を徐々に上昇させることにより、起動中の入力側突入電流を低減します。

短絡保護

この IC にはサイクル毎の電流制限とヒカップ・モードがあり、短絡や過負荷の条件から保護します。過負荷の条件では、インダクタの電流が電流制限値 I_{LM} に達するまでハイサイド FET がオン状態を保ちます。電流制限値に達するとハイサイド FET がオフ、ローサイド FET がオンになり、これによりインダクタ電流が低下します。インダクタ電流が谷電流の制限値まで低減すると、コンバータは再びハイサイド FET をオンにします。このサイクルは、過負荷条件がなくなるまで繰り返します。

短絡の検出は、出力電圧がプリセットされたスレッシュホールド電圧より低くなり、インダクタ電流が電流制限値に達したことによります。スレッシュホールド電圧は、固定出力電圧時には出力レギュレーション電圧の 50%、可変出力電圧時には出力レギュレーション電圧の 25% です。ヒカップ・モード動作中は、IC は降圧コンバータの動作を 25ms (ソフトスタート時間の 10 倍) 停止した後に再起動し、過電流や短絡の条件が排除されたかをチェックします。短絡状態が継続している間はヒカップ動作を繰り返します。

パワーグッド・インジケータ (PGOOD)

この IC にはオープンドレインのパワーグッド (PGOOD) 出力があり、出力電圧の状態を示します。コンバータ出力電圧が公称レギュレーション電圧の 94% (代表値) より高くなると、PGOOD はローから高インピーダンスになります。出力電圧が公称レギュレーション電圧の 93% (代表値) より下がると、PGOOD はローになります。PGOOD はコンバータ出力もしくは BIAS の電圧にプルアップ抵抗を介して接続します。ソフトスタート中は PGOOD はローにアサートされます。

スペクトラム拡散オプション

この IC には、スペクトラム拡散オプションによる EMI 性能改善機能があります。スペクトラム拡散は出荷時に指定できるオプションです。スペクトラム拡散が有効になっている場合、動作周波数はスイッチング周波数を中心に $\pm 3\%$ の範囲で変動します。2.1MHz 動作時の変調信号は、周波数 4.5kHz の三角波です。従って、スイッチング周波数は 110 μ s の間に 2.1MHz から 3%低下した後元に戻り、更に 110 μ s の間に 3%上昇して 2.1MHz に戻るといった動作を繰り返します。400kHz での動作時には、変調信号は 0.4/2.1 の比率関係で変化します。

外部クロックに同期している場合は内部のスペクトラム拡散は無効化されます。しかし、SYNC 端子の入力クロックはフィルタされないため、これに供給される外部クロックに存在する変調は（スペクトラム拡散のものを含み）そのまま通過します。

サーマル・シャットダウン保護

サーマル・シャットダウン保護は IC の合計消費電力を制限します。ジャンクション温度が +170°C を超過すると、内蔵センサーが IC をシャットダウンし、温度が下がるのを待ちます。ジャンクション温度が 20°C 低下すると、温度センサーにより再び IC の動作が開始します。

2 相動作

MAX20408/MAX20410 を 2 個使用して 2 相動作構成とし、最大 20A の高出力電流を実現できます。2 相動作とするには、一方の IC の SYNCOUT を BIAS に接続してスレーブに設定し、他方の IC をマスターとします。マスターの SYNCOUT をスレーブの SYNC に接続すると、両 IC が 180° の位相差でスイッチします。このため、2 相動作を行うには、マスターからの SYNCOUT 信号供給による FPWM 動作が推奨されます。

マスターとスレーブの VEA ノードは相互に接続し、2 つの相の間でバランスの取れた電流分担が行われるようにします。これにより、マスターとスレーブの電圧制御ループも共有化されます。そのため、双方の FB ノードを各々の BIAS に接続すれば固定出力電圧に設定できます。可変出力電圧を選択する場合には、FB ノードを相互に接続せず、各々の相に対し別々の抵抗分圧器を用います。

2 相構成での低 Iq 動作

MAX20408/MAX20410 は 2 相動作が可能で、どちらの IC をマスターとして構成することもスレーブとすることも可能です。マスターの SYNCOUT は、SYNC がハイに接続されていれば（FPWM モード）、180 度位相差のクロックを出力します。低 Iq モードに設定するためには、マスターの SYNC ピンをローにプルダウンします（スキップ・モード）。このモードでは、マスターの SYNCOUT ピンにはクロックは出力されず、マスター IC はスキップ・モードに入ります。スレーブ IC の内部回路はこの期間中オン状態を保ち、マスターの SYNCOUT 信号を待つ状態となります。スレーブ IC はオン状態なので、両 IC がパルス・スキップ動作をしていても静止電流はわずかに高くなります。

更に軽負荷時の効率を高め Iq を低減するためには、スレーブの EN をローにプルダウンします。これによりスレーブ側は内部回路も含めディスエーブルされ、更に Iq が低減します。表 1 に低 Iq 動作の真理値表をまとめます。

表 1. 低 Iq 動作の設定

MASTER	SLAVE	MODE
EN = High, SYNC=BIAS	EN = High	FPWM (high Iq)
EN = High, SYNC=Low	EN = High	Skip mode (low Iq)
EN = High, SYNC=Low	EN = Low	Standby mode (ultra-low Iq)
EN = Low	EN = High	Not allowed

アプリケーション情報

出力電圧の設定

FB を BIAS に接続すると、OUT と GND の間に配置された内部抵抗分圧器で設定される固定出力電圧が選択されます。固定出力電圧のオプションについては、弊社または弊社代理店にお問い合わせください。外部で出力電圧を設定する場合、400kHz スイッチングでは 0.8V～10V、2.1MHz スイッチングでは 0.8V～6V の出力電圧が設定可能で、そのためには降圧コンバータ出力から FB を経て GND に至る抵抗分圧器を接続します。代表的なアプリケーション回路の FB と GND の間に接続する R_{FB2} には 20k Ω より小さい値を選択します。降圧出力と FB の間に接続する R_{FB1} の値は次の式によって計算します。

$$R_{FB1} = R_{FB2} \times \left(\frac{V_{OUT}}{V_{FB}} - 1 \right)$$

ここで、 $V_{FB} = 0.8V$ で、 R_{FB2} は 20k Ω より小さい値です。

以下の表に各出力レンジに対する部品選択の推奨値を示します（CFF は $R_{FB2} = 10k\Omega$ を前提とした推奨値です）。

表 2. 部品選択の推奨値

SWITCHING FREQUENCY (kHz)	V_{OUT} (V)	INDUCTOR (μ H)	OUTPUT CAPACITOR (μ F)	CFF (pF)
400	0.8 to 1.8	0.68	752	N/A
400	1.8 to 3.3	1	611	N/A
400	3.3 to 5	2.2	420	220pF
400	5 to 7	2.2	287	180pF
400	7 to 10	2.2	134	47pF
2100	0.8 to 1.8	0.22	376	N/A
2100	1.8 to 3.3	0.22	423	N/A
2100	3.3 to 5	0.47	88	39pF
2100	5 to 6	0.47	83	15pF

出力電圧の設定

出力電圧を内部固定電圧に設定するためには、マスターとスレーブの IC で同一の固定 V_{OUT} 設定を行い、FB ピンをそれぞれの BIAS に接続します。マスターとスレーブの FB ピンは決して相互に接続しないでください。

固定 V_{OUT} オプションでは選択できない値に出力電圧を設定するためには、OUT、FB、GND の間に図 1 に示すように抵抗分圧器を接続します。マスターとスレーブに、同一の設定の別々の抵抗分圧器を用います。

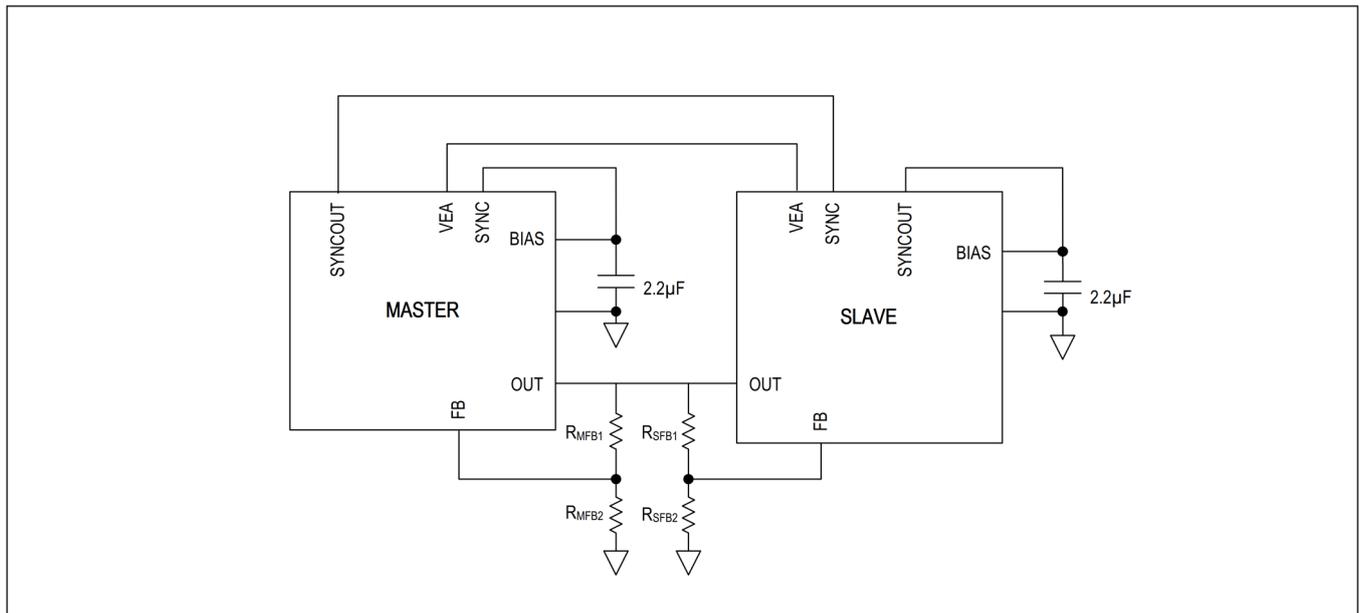


図 1. 外部抵抗分圧器を使用した 2 相構成の代表的なアプリケーション回路

入力コンデンサ

入力コンデンサは電源から流れるピーク電流を減少させ、降圧コンバータのスイッチング・サイクルに起因する SUP ノードのノイズと電圧リップルを改善します。適正な降圧動作を行うためには、IC の両側に 0.1 μ F と 4.7 μ F の 2 つのセラミック入力コンデンサを並列に配置します。

0402 もしくは 0603 サイズの 0.1 μ F のセラミック・コンデンサを IC の両側の SUP と PGND のすぐ近くに配置することで、入力ノイズを低減し、EMI 性能を改善できます。入力電圧リップルを低減するために、両入力サイドの 0.1 μ F のコンデンサの先に 4.7 μ F のセラミック・コンデンサを配置する必要があります。入力電源もしくはパターンに高インピーダンスが存在する場合には、追加の降圧コンデンサが必要となることもあります。

入力コンデンサの RMS 電流条件 (I_{RMS}) は次の式によって定義されます。

$$I_{RMS} = I_{LOAD(MAX)} \times \left(\frac{\sqrt{V_{OUT} \times (V_{SUP} - V_{OUT})}}{V_{SUP}} \right)$$

I_{RMS} は入力電圧が出力電圧の 2 倍のときに最大値を取ります。

$$V_{SUP} = 2 \times V_{OUT}$$

となるため、

$$I_{RMS} = \frac{I_{LOAD(MAX)}}{2}$$

理想的な長期的信頼性を得るためには、RMS 入力電流に起因する自己発熱による温度上昇が +10°C 未満となる入力コンデンサを選択します。入力電圧リップルには ΔV_Q (コンデンサの放電に起因) と ΔV_{ESR} (コンデンサの ESR に起因) が含まれています。ESR に起因する成分とコンデンサの放電が共に 50% であると仮定します。指定の入力電圧リップルを満たすための入力容量と ESR は次の式によって計算されます。

$$ESR_{IN} = \frac{\Delta V_{ESR}}{I_{LOAD(MAX)} + \frac{\Delta I_L}{2}}$$

$$C_{IN} = \frac{I_{LOAD(MAX)} \cdot D(1-D)}{\Delta V_Q \cdot f_{SW}}$$

ここで、

$$\Delta I_L = \frac{(V_{SUP} - V_{OUT}) \cdot V_{OUT}}{V_{SUP} \cdot f_{SW} \cdot L}$$

$$D = \frac{V_{OUT}}{V_{SUP}}$$

であり、また、 $I_{LOAD(MAX)}$ は最大出力電流、 ΔI_L はピーク to ピーク・インダクタ電流、 f_{sw} はスイッチング周波数、 D はデューティ・サイクルです。

インダクタの選択

インダクタの選択は、部品のサイズ、効率、制御ループのバンド幅、ループ安定度の兼ね合いとなります。インダクタンスが不足しているとインダクタの電流リップル、電動損失、出力電圧リップルが増加し、最も厳しい場合にはループの安定性が損なわれます。大きな値のインダクタを用いるとインダクタ電流リップルが減少しますが、部品サイズが大きくなり応答が遅くなります。400kHz と 2.1MHz のスイッチング周波数における最適なインダクタの値については表 2 を参照してください。選択する公称標準値は規定のインダクタンスの $\pm 50\%$ の範囲内とします。

表 3. インダクタおよび出力コンデンサの推奨値

SWITCHING FREQUENCY	RECOMMENDED INDUCTANCE (µH)	RECOMMENDED OUTPUT CAPACITANCE (µF)
400kHz	2.2	4 × 47
2.1MHz	0.47	4 × 22

出力コンデンサ

出力コンデンサはスイッチング・レギュレータにおける重要な構成部品です。出力電圧リップル、負荷過渡応答、ループ安定度の各条件を満たすように選択します。

出力電圧リップルには ΔV_Q (コンデンサの放電に起因) と ΔV_{ESR} (出力コンデンサの ESR に起因) が含まれています。低 ESR のセラミック・コンデンサを使用してください。ESR に起因する成分とコンデンサの放電との出力電圧リップルへの寄与が等量であると仮定します。次式を用いて、指定の出力電圧リップルを満たす出力容量と ESR を求めます。

$$ESR = \frac{\Delta V_{ESR}}{\Delta I_{p-p}}$$

$$C_{OUT} = \frac{\Delta I_{p-p}}{8 \cdot \Delta V_Q \cdot f_{SW}}$$

$$\Delta I_{p-p} = \frac{(V_{SUP} - V_{OUT}) \cdot V_{OUT}}{V_{SUP} \cdot f_{SW} \cdot L}$$

$$V_{OUT_RIPPLE} = \Delta V_{ESR} + \Delta V_Q$$

ここで、 ΔI_{p-p} はピーク to ピーク・インダクタ電流、 f_{sw} はスイッチング周波数です。

負荷ステップに対しては、コンバータの制御ループが対応してデューティ・サイクルを高めるまでの間は、出力コンデンサが負荷電流を供給しますが、それにより出力電圧のアンダーシュートが発生します。出力電圧変動の最大値を、電力を供給する回路の許容限度以下に抑えるためには、次の式を用いて出力容量を計算します。

$$C_{OUT} = \frac{\Delta I_{LOAD}}{\Delta V \cdot 2\pi \cdot f_C}$$

ここで ΔI は負荷ステップ、 ΔV は出力電圧のアンダーシュートの許容値、 f_c はループのクロスオーバー周波数であり、 $f_{sw}/10$ と 100kHz のいずれかの小さい方とします。計算された C_{OUT} に、容量の許容誤差、温度の影響、電圧のディレーティングを考慮して実際の容量を決定します。推奨出力容量については、表 3 を参照してください。

PCB レイアウト時のガイドライン

スイッチング損失を低減し、低い EMI、クリーンで安定した動作を実現するためには、PCB レイアウトでの配慮が重要です。図に示すレイアウト例を参照してください。

入力バイパス・コンデンサの CBP と CIN は、IC 両側それぞれの SUP と PGND の間にできるだけ近づけて配置します。CBP は SUP ノードと PGND ノードと同一層でこれらの近傍に配置して、EMI 除去効果を最大化し、SUP の入力ノイズを最小化します。CIN および CBP を対称に配置することにより、反対方向の SUP ループが発生し、磁場をキャンセルする効果により EMI が軽減されます。

降圧出力コンデンサのグラウンド端子と入力コンデンサのグラウンド端子の間の接続は最短にします。降圧回路の高電流経路と電力用パターンは、幅を広く、短くします。LX ノードからインダクタを経由して出力コンデンサに至るパターンは最短にします。これにより高電流ループの領域が小さくなり、LX パターンの抵抗と浮遊容量が最小となり、効率が最適化されます。

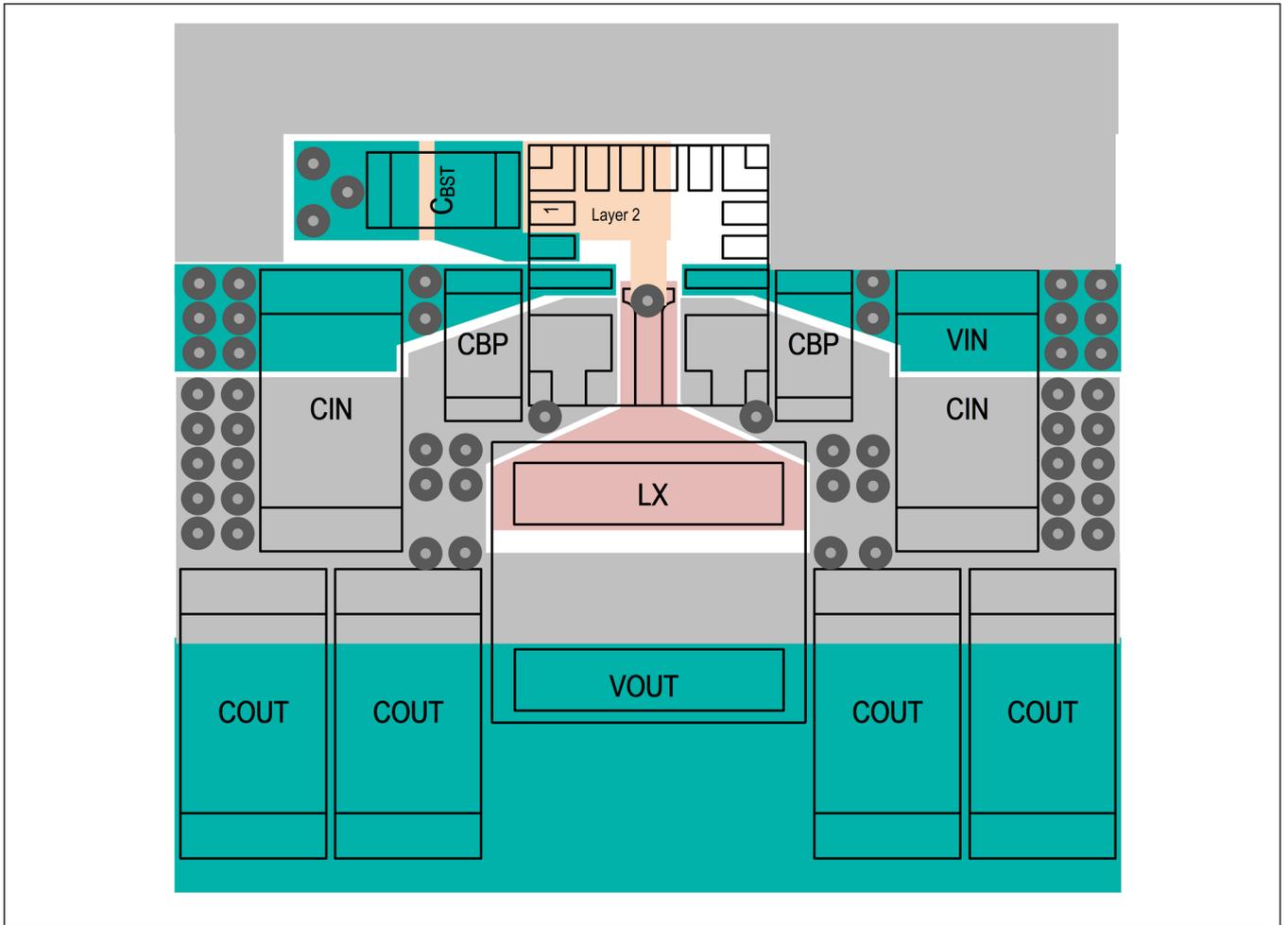
ブートストラップ・コンデンサ CBST は IC の近くに配置します。BST と LX の間は短く広いパターンとし、この経路での寄生インピーダンスを最小化します。BST と LX の間の寄生インピーダンスが高いと、スイッチング速度に影響し、スイッチング損失と dV/dt ノイズが更に増加します。BST と LX の間の配線については図 1 を参照してください。

BIAS コンデンサは、できるだけ BIAS ノードに近付けて配置してください。このコンデンサが IC から離れて配置されていると、BIAS にノイズが結合することによりリファレンス回路やバイアス回路への外乱となることがあります。

敏感なアナログ信号 (FB/VEA) はノイズを伴うスイッチング・ノード (LX および BST) や高電流のループから離して配置します。

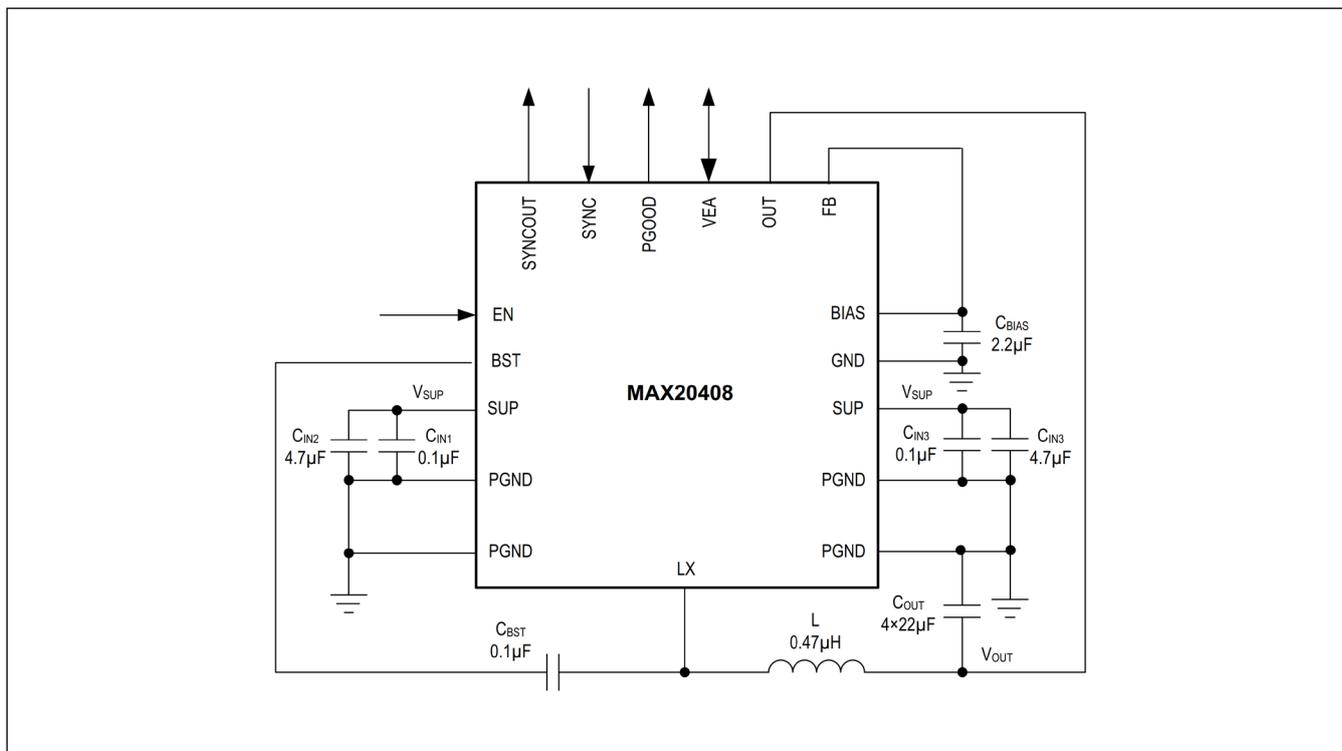
グラウンドは全ての IC に流入または流出する全負荷電流のリターン・パスです。また、全てのアナログ回路に対して共通のリファレンス電圧でもあります。グラウンドの配線が不適切であると、電流ループの抵抗とインダクタンスが増加し、電圧リファレンスが相違し、電圧のリングングやスパイクが悪化します。電流ループ部品用の層の下にグラウンド・プレーンを置き、他の敏感なパターンに対してスイッチングノイズを遮蔽します。アナログ・グラウンドである GND と電源グラウンドの PGND は、スター・グラウンド接続になるよう 1 点で相互に接続します。

PCB レイアウトは消費電力と熱特性に対しても重要な役割を果たします。PGND ノードは IC とその外部との間の主要な電力接続領域です。熱伝達を効率的にするため、PGND 領域の周辺にできるだけ大きくグラウンドの銅領域を設けます。PGND ノード周辺にはできるだけ多くのビアを配置し、内層のグラウンド・プレーンやその他の層への熱伝達を改善し、IC のパッケージから周辺への熱抵抗を改善します。



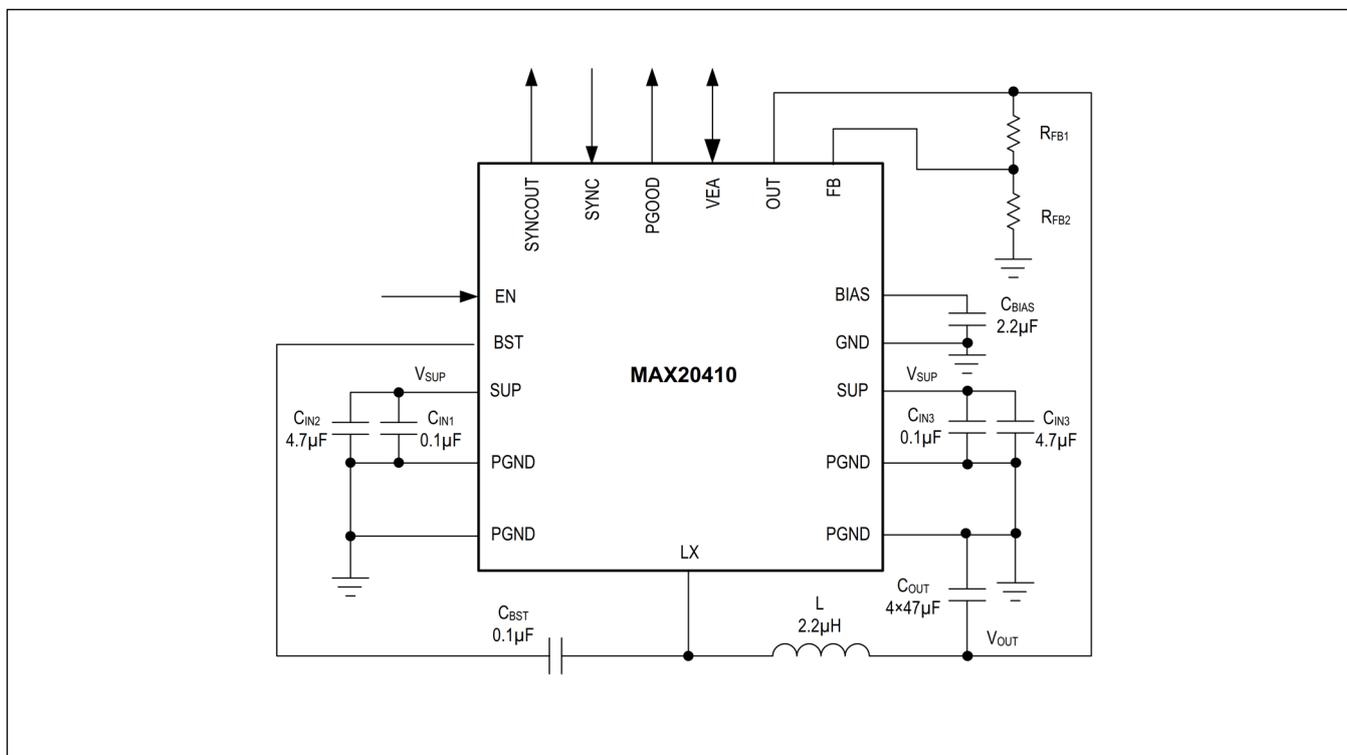
代表的なアプリケーション回路

MAX20408 の構成 : 2.1MHz、8A、固定出力電圧



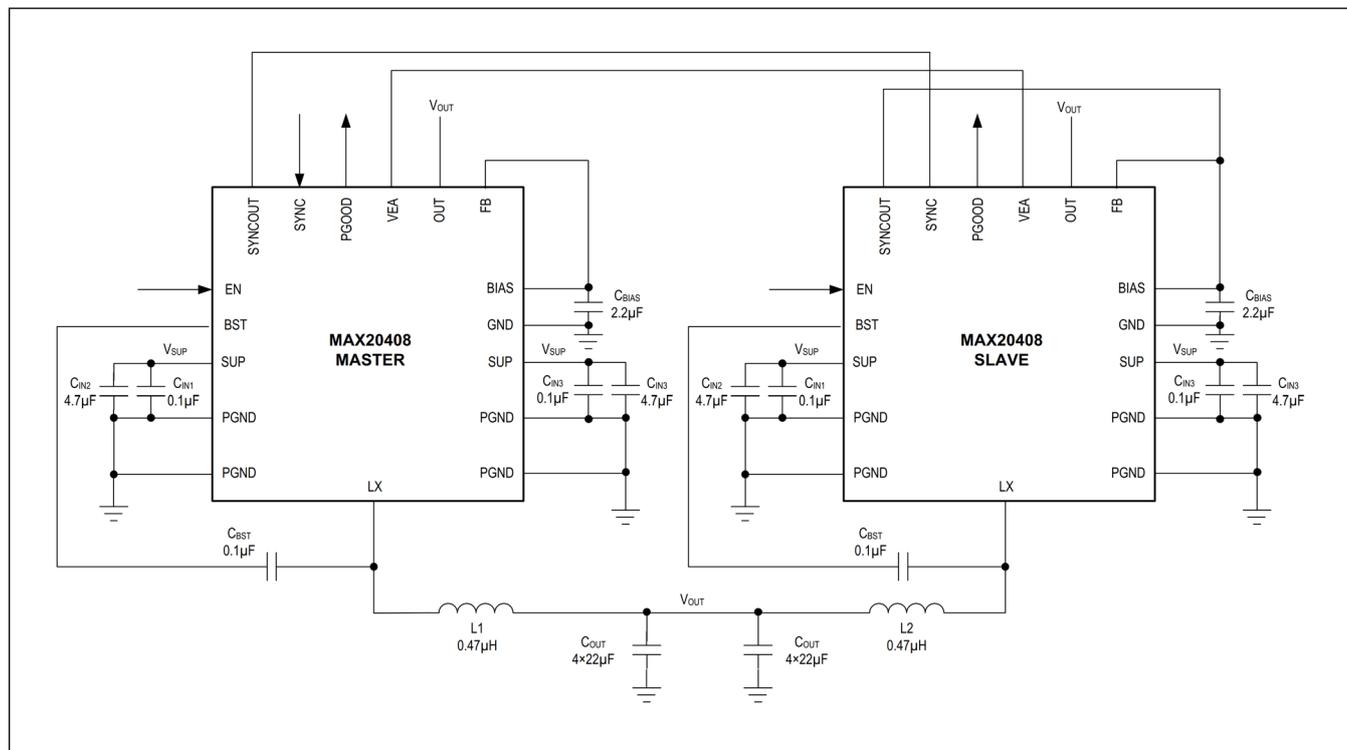
代表的なアプリケーション回路 (続き)

MAX20410 の構成 : 400kHz、10A、調整可能出力電圧



代表的なアプリケーション回路 (続き)

MAX20408 の2相動作構成 : 2.1MHz、16A、固定出力電圧



オーダー情報

PART NUMBER	FIXED V_{OUT} (V)	ADJUSTABLE V_{OUT} (V)	MAXIMUM OPERATING CURRENT (A)	FREQUENCY (kHz)	SPREAD-SPECTRUM
MAX20408AFOA/VY+	5	0.8 to 6	8	2100	OFF
MAX20408AFOB/VY+**	3.3	0.8 to 6	8	2100	OFF
MAX20408AFOC/VY+	5	0.8 to 6	8	2100	ON
MAX20408AFOD/VY+	3.3	0.8 to 6	8	2100	ON
MAX20408AFOE/VY+	4	0.8 to 6	8	2100	ON
MAX20408AFOF/VY+	5	0.8 to 10	8	400	ON
MAX20408AFOG/VY+	3.3	0.8 to 10	8	400	ON
MAX20410AFOA/VY+	5	0.8 to 10	10	400	OFF
MAX20410AFOB/VY+	3.3	0.8 to 10	10	400	OFF
MAX20410AFOC/VY+	5	0.8 to 10	10	400	ON
MAX20410AFOD/VY+	3.3	0.8 to 10	10	400	ON
MAX20410AFOE/VY+**	5	0.8 to 6	10	2100	ON
MAX20410AFOF/VY+	3.3	0.8 to 6	10	2100	ON

その他のオプションのバリエーションについては、弊社または弊社代理店にお問い合わせください。

**発売予定の製品。発売時期についてはお問い合わせください。

/VY+はサイド・ウェットブルの車載用適合パッケージを示します。

/Vは車載用規格 AEC-Q100 に準拠した製品です。

+は鉛 (Pb) フリー/ROHS 準拠のパッケージを表します。

Tはテープ&リールを示します。

改訂履歴

版数	改訂日	説明	改訂ページ
0	4/21	市場投入のためのリリース	–
1	6/21	絶対最大定格の表の更新と部品選択の表 1 の追加	5, 16
2	8/21	オーダー情報の表の更新	24
3	9/21	オーダー情報の表の更新	24
4	1/22	2 相動作、2 相構成での低 Iq 動作の各セクション、および表 1. 低 Iq 動作の設定を追加、オーダー情報の表の更新	16, 26
5	3/22	オーダー情報の表の更新	26
6	11/22	オーダー情報の表の更新	26
7	1/23	オーダー情報の表の更新	26