

MAX16193

精度0.3%のデュアルチャンネル監視回路

概要

MAX16193は、システムの電源レールの低電圧フォルトおよび過電圧フォルトをモニタする、超高精度のデュアルチャンネル・ウィンドウ・ディテクタ監視回路です。入力チャンネル1 (IN1) は、低いコア電圧レールを0.6V~0.9Vのスレッシュホールド範囲、 $\pm 0.3\%$ の精度でモニタし、入力チャンネル2 (IN2) は、比較的高いシステム・レールを0.9V~3.3Vのスレッシュホールド範囲、 $\pm 0.3\%$ の精度でモニタします。工場で $\pm 2\% \sim \pm 5\%$ の範囲で調整された様々な低電圧/過電圧スレッシュホールドを使用して、多様な電源電圧や許容誤差に対応できます。

MAX16193は、産業用には8ピンの小型 (2mm x 3mm) 標準TDFN チップオンリード・パッケージで提供され、車載用には側面濡れ性パッケージで提供されます。動作可能温度範囲は、 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ です。

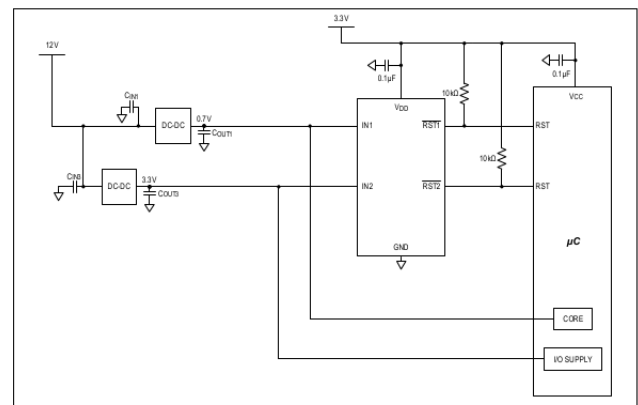
アプリケーション

- ADAS (先進運転支援システム)
- プログラマブル・ロジック・コントローラ (PLC)
- FPGAベースのシステム
- 医療機器
- 複数電圧ASIC
- サーバー
- ストレージ機器

機能と利点

- IN1のスレッシュホールド精度: $\pm 0.3\%$
- IN2のスレッシュホールド精度: $\pm 0.3\%$
- IN1のスレッシュホールド範囲: 0.6V~0.9V
- IN2のスレッシュホールド範囲: 0.9V~3.3V
- UV/OVモニタリング範囲: $\pm 2\% \sim \pm 5\%$
- オープンドレイン/プッシュプルのリセット出力オプション
- システム・レベルで機能安全を確保
- 車載用:
 - 8ピンTDFN、2mm x 3mm側面濡れ性フラック
 - AEC-Q100に適合
- 産業用:
 - 8ピンTDFN、2mm x 3mmパッケージ
- 温度範囲: $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$

標準アプリケーション回路



オーダー情報はデータシート末尾に記載されています。

絶対最大定格

V _{DD} ~GND.....	-0.3V~+70V	動作温度範囲.....	-40°C~+125°C
IN1、IN2~GND.....	-0.3V~+6V	ジャンクション温度.....	+150°C
$\overline{RST1}$ 、 $\overline{RST2}$ (オープンドレイン出力) ~GND.....	-0.3V~+6V	はんだ処理温度 (リフロー)	+260°C
$\overline{RST1}$ 、 $\overline{RST1}$ (プッシュプル出力) ~GND	-0.3V~V _{DD} + 0.3V	保存温度範囲.....	-65°C~+150°C
入出力連続電流.....	±20mA	リード温度 (はんだ処理、10s)	+300°C
連続消費電力 (TDFN) ((T823Y+3C、T823+3C) T _A = +70°C、 +70°C以上では16.7mW/°Cでディレーティング)	1333.3mW		

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

パッケージ情報

Package Code	T823Y+3C	T823+3C
Outline Number	21-100417	21-0174
Land Pattern Number	90-0091	90-0091
Thermal Resistance, Four Layer Board:		
Junction-to-Ambient (θ_{JA})	60°C/W	60°C/W
Junction-to-Case Thermal Resistance (θ_{JC})	11°C/W	11°C/W

最新のパッケージ外形情報およびランド・パターン (フットプリント) については、[パッケージ一覧](#)を参照してください。パッケージ・コードの「+」、「#」、「-」は、RoHSステータスのみを示しています。パッケージ図面には異なるサフィックスが表示される場合がありますが、図面はRoHSステータスに関係なくパッケージに固有のものです。

パッケージの熱抵抗は、JEDEC仕様JESD51-7に記載の方法により、4層基板を用いて求めたものです。パッケージの熱に関する考慮事項の詳細については、[ICパッケージの熱特性評価](#)を参照してください。

電気的特性

(特に指定のない限り、V_{DD} = 1.7V~5.5V、T_A = T_J = -40°C~+125°C。特に指定のない限り、代表値は通常条件下でV_{DD} = 3.3V、V_{IN1} = 0.9V、V_{IN2} = 3.280V、T_A = +25°Cでの値です。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER SUPPLY						
Operating Voltage Range	V _{DD}	Output guaranteed to be at known state	1.7		5.5	V
Minimum Supply Voltage	V _{DD}	$\overline{RST1}$ and $\overline{RST2}$ are guaranteed to be at a known logic	1.1			V
Supply Current	I _{DD}	$\overline{RST1}$ and $\overline{RST2}$ not asserted		50	100	μA
Undervoltage Lockout Threshold	V _{UVLO}	V _{DD} rising	1.30	1.50	1.68	V
Undervoltage Lockout Hysteresis	V _{UVLO_HYS}	V _{DD} falling		47		mV
INPUT VOLTAGE (IN1 AND IN2)						
IN1 Input Voltage Range (Note 1)	V _{IN1_NOM}		0.6		0.9	V
IN2 Input Voltage Range (Note 1)	V _{IN2_NOM}		0.9		3.3	V

(特に指定のない限り、 $V_{DD} = 1.7V \sim 5.5V$ 、 $T_A = T_J = -40^\circ C \sim +125^\circ C$ 。特に指定のない限り、代表値は通常条件下で $V_{DD} = 3.3V$ 、 $V_{IN1} = 0.9V$ 、 $V_{IN2} = 3.280V$ 、 $T_A = +25^\circ C$ での値です。)

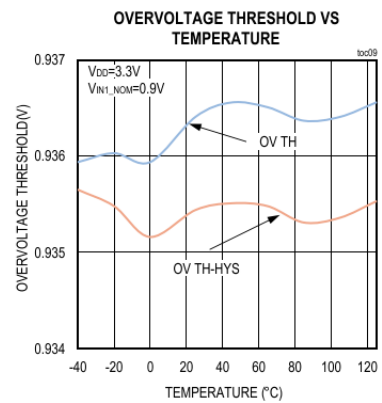
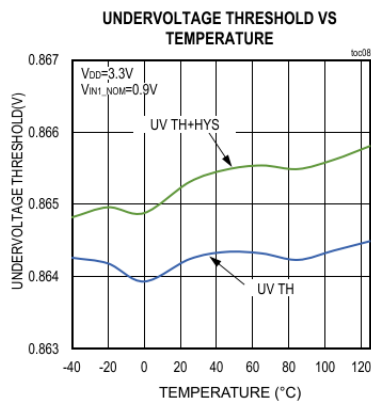
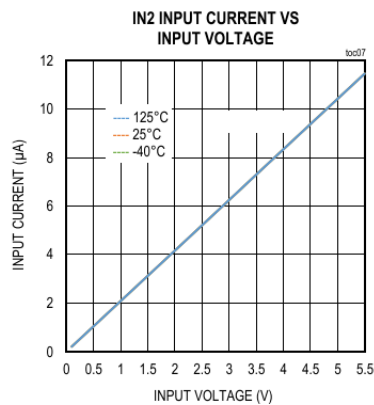
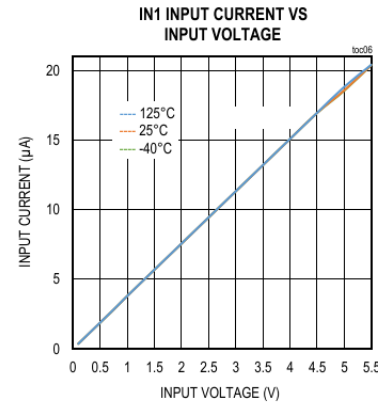
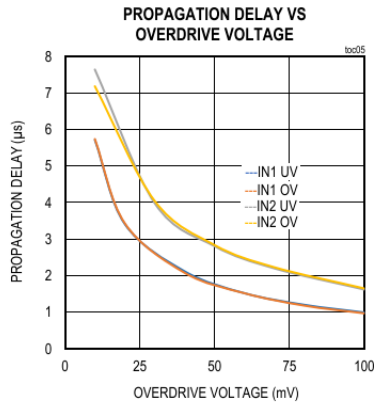
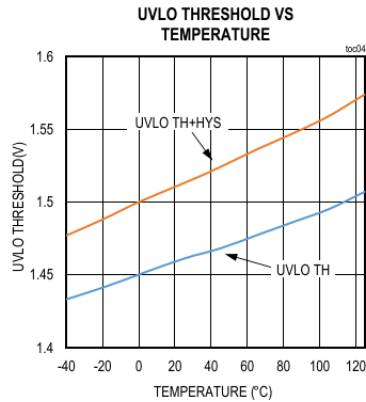
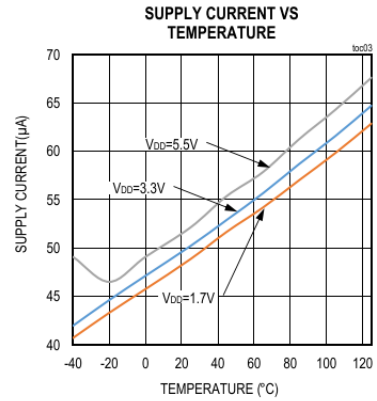
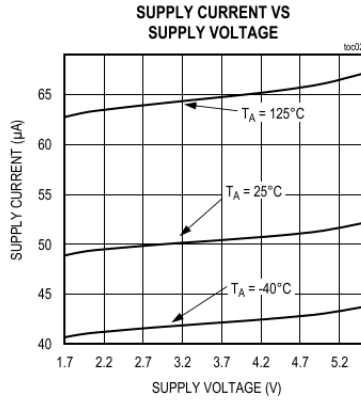
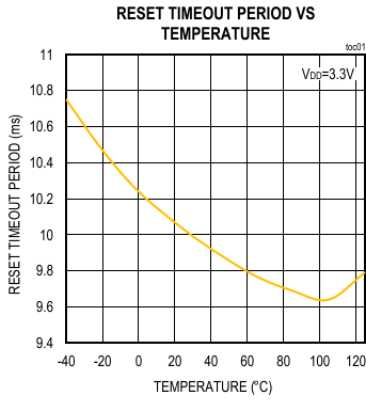
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Undervoltage/Overvoltage Threshold Programming Range	TOL	Reset occurs when V_{IN} falls outside of $V_{IN_NOM} \times (1 \pm TOL)$	± 2		± 5	% of V_{IN_NOM}
INPUT THRESHOLD ACCURACY						
IN1/IN2 Overvoltage Threshold Accuracy	V_{OVTH_A}	V_{IN1} / V_{IN2} rising, $V_{OVTH} = V_{IN_NOM} \times (1 + TOL\%)$	-0.3		+0.3	%
IN1/IN2 Undervoltage Threshold Accuracy	V_{UVTH_A}	V_{IN1} / V_{IN2} falling, $V_{UVTH} = V_{IN_NOM} \times (1 - TOL\%)$	-0.3		+0.3	%
Undervoltage/Overvoltage Hysteresis	V_{HYS}			0.15		% V_{TH}
Input Current	I_{IN1}	$V_{IN1} = V_{IN1_NOM}$		3	6	μA
	I_{IN2}	$V_{IN2} = V_{IN2_NOM}$		6	12	μA
RESET OUTPUT ($\overline{RST1}$ AND $\overline{RST2}$)						
Reset Timeout Period Accuracy	t_{RP}	From time $V_{IN_}$ enters overvoltage/undervoltage threshold-window to time $\overline{RST_}$ goes high	-20		+20	%
IN1-to- $\overline{RST1}$ Propagation Delay	t_D	($V_{UVTH} + 1\%$) to ($V_{UVTH} - 1\%$) or ($V_{OVTH} - 1\%$) to ($V_{OVTH} + 1\%$)		5		μs
IN2-to- $\overline{RST2}$ Propagation Delay	t_D	($V_{UVTH} + 1\%$) to ($V_{UVTH} - 1\%$) or ($V_{OVTH} - 1\%$) to ($V_{OVTH} + 1\%$)		5		μs
OUTPUT VOLTAGE						
Output Voltage Low	V_{OL}	$V_{DD} \geq 4.25V$, $I_{SINK} = 1mA$			0.1	V
		$V_{DD} = 2.5V$, $I_{SINK} = 250\mu A$			0.1	
		$V_{DD} = 1.2V$, $I_{SINK} = 25\mu A$			0.1	
Output Voltage High (Push-Pull)	V_{OH}	$V_{DD} = 1.70V$, $I_{SOURCE} = 200\mu A$		$0.8 \times V_{DD}$		V
		$V_{DD} \geq 4.5V$, $I_{SOURCE} = 800\mu A$		$0.8 \times V_{DD}$		

Note 1 : IN1およびIN2の入力電圧は、工場において、低電圧スレッシュホールドと過電圧スレッシュホールドの中間点に設定可能です。

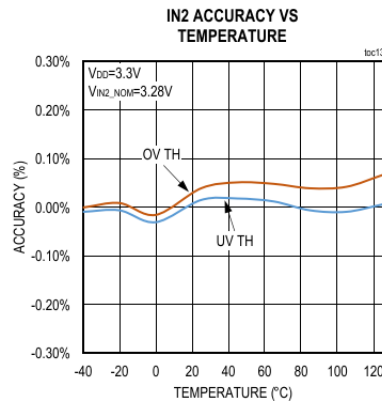
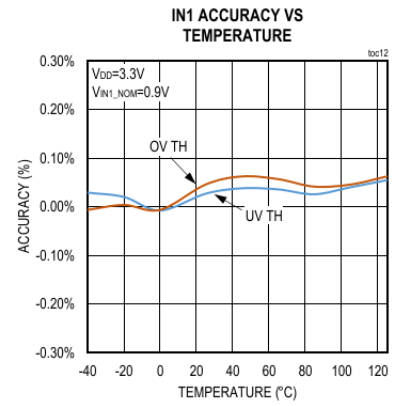
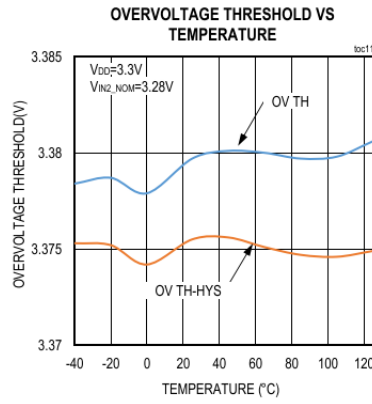
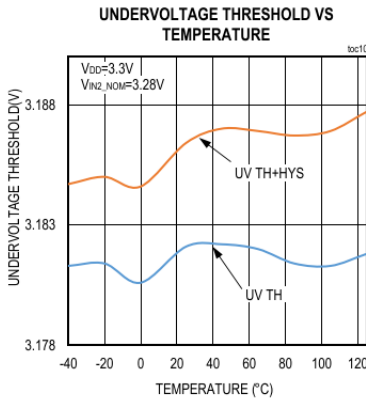
Note 2 : 限界値は、 $T_A = +25^\circ C$ で100%テストされています。動作温度範囲および対応する電源電圧範囲にわたる限界値は、設計と特性評価によって裏付けられています。

標準動作特性

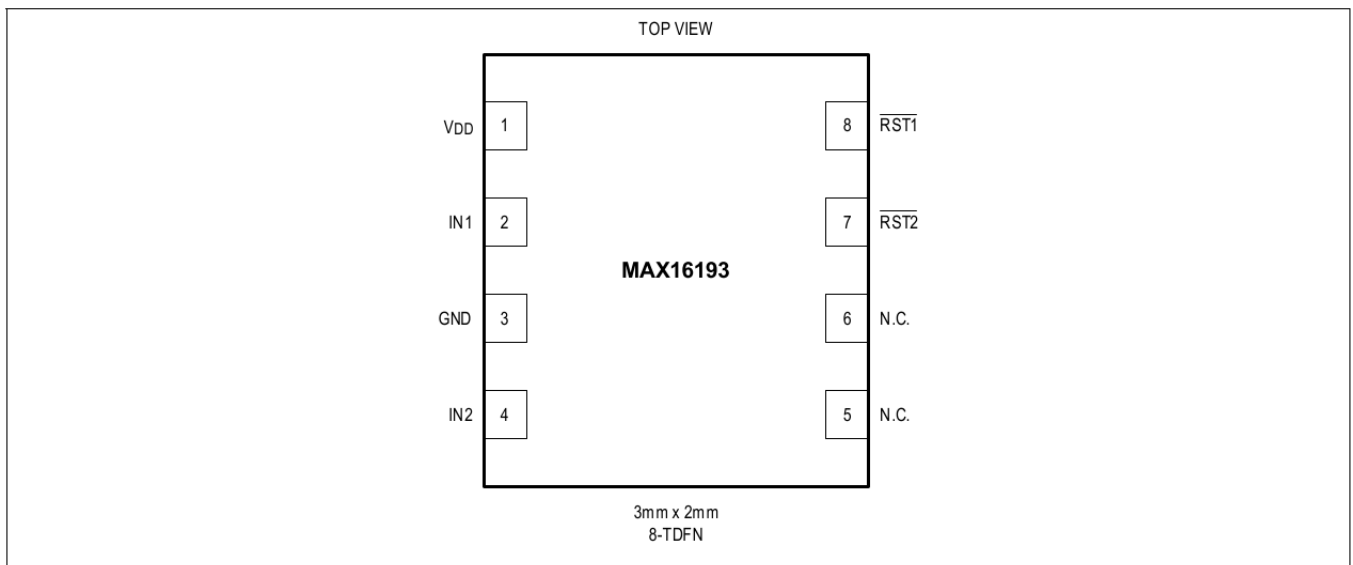
(特に指定のない限り、 $V_{DD} = 1.70V \sim 5.5V$ 、 $T_A = T_{MIN} \sim T_{MAX}$)



(特に指定のない限り、 $V_{DD} = 1.70V \sim 5.5V$ 、 $T_A = T_{MIN} \sim T_{MAX}$)



ピン配置

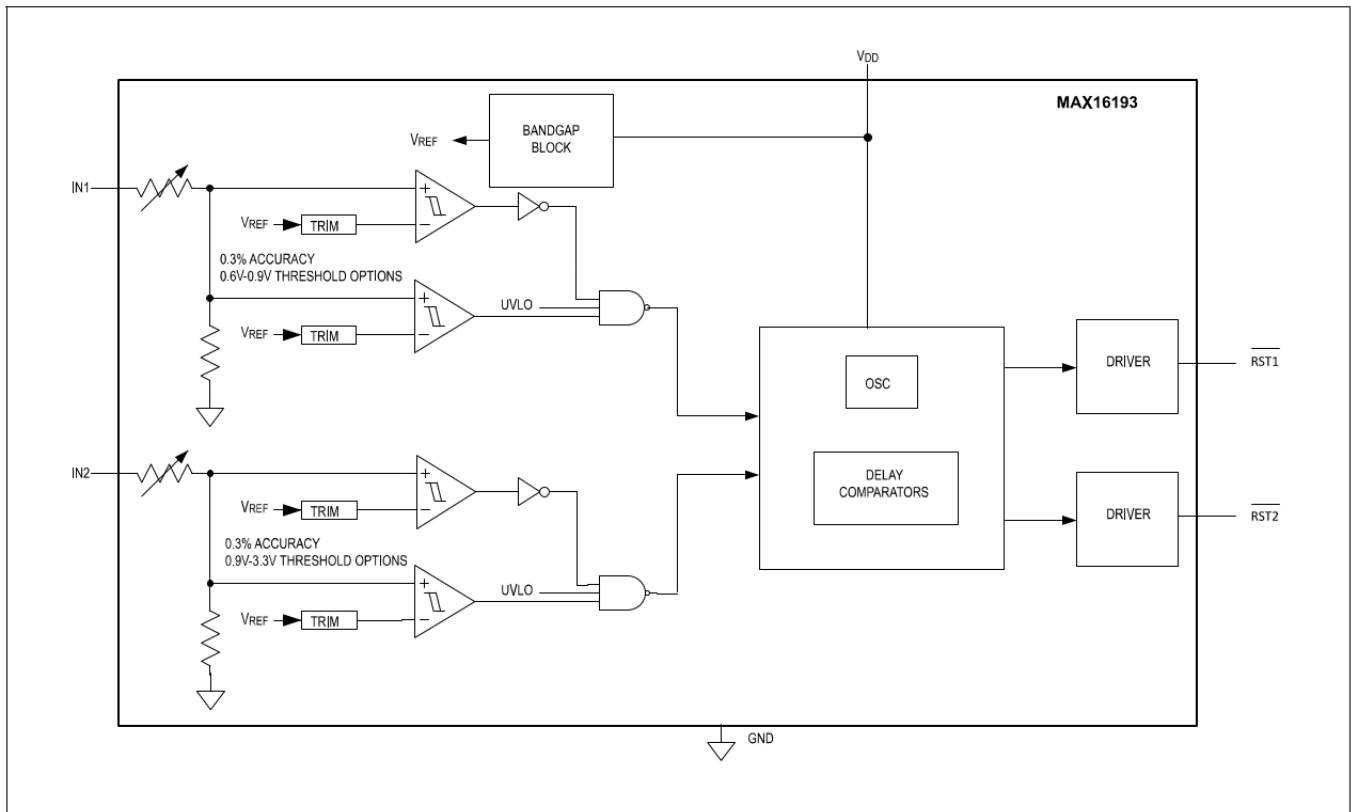


端子説明

端子	名称	機能
1	V _{DD}	電源入力。V _{DD} は0.1μFのコンデンサを使用してグラウンドにバイパスします。
2	IN1	モニタリング入力1。IN1は、公称入力スレッショルドを基準として電源レールの低電圧／過電圧フォルトをモニタします。IN1は0.6V～0.9Vの電源範囲をモニタします。VIN1が低電圧／過電圧スレッショルド・ウィンドウの範囲外になると、RST1がアサートされ、VIN1が低電圧／過電圧スレッショルド・ウィンドウの範囲内に収まった後リセット・タイムアウト時間が経過するまで、アサートされたままになります。
3	GND	グラウンド
4	IN2	モニタリング入力2。IN2は、公称入力スレッショルドを基準として電源レールの低電圧／過電圧フォルトをモニタします。IN2は0.9V～3.3Vの電源範囲をモニタします。VIN2が低電圧スレッショルドと過電圧スレッショルドの間のウィンドウから外れると、RST2がアサートされ、VIN2がこのウィンドウの範囲内に収まった後リセット・タイムアウト時間が経過するまで、アサートされたままになります。
5、6	N.C.	接続なし
7	RST1	アクティブラーのオープンドレインまたはプッシュプル・リセット出力2。オープンドレイン・バージョンでは、RST2に10kΩのプルアップ抵抗を接続します。
8	RST2	アクティブラーのオープンドレインまたはプッシュプル・リセット出力1。オープンドレイン・バージョンでは、RST1に10kΩのプルアップ抵抗を接続します。

機能図

機能ブロック図



詳細

MAX16193は、デュアルチャンネル、精度0.3%のウィンドウ・ディテクタ監視回路で、システム内の2つの電源電圧をモニタします。MAX16193では、公称入力電圧レベルを工場調整済みで、低電圧および過電圧スレッシュホールド間のウィンドウを工場にて $\pm 2\% \sim \pm 5\%$ の範囲で調整済みです。オーダー情報の表に記載のないスレッシュホールドについては、アナログ・デバイセズにお問い合わせください。

リセット・タイムアウト時間

アクティブローのオープンドレイン・リセット出力 $\overline{\text{RST1}}$ および $\overline{\text{RST2}}$ は、それぞれの入力電圧が工場調整済みの低電圧と過電圧のウィンドウから外れた場合に、ローにアサートされます。対応するリセット出力は、設定されたウィンドウ・スレッシュホールド内に入力電圧が収まってからリセット・タイムアウト時間が経過した後に、デアサートされます。パワーアップ時は、 V_{DD} がUVLOを超えた後リセット・タイムアウト時間の間、リセットがアサートされたままになります。リセット出力は、工場で設定されたオープンドレインまたはプッシュアップのオプションで使用できます。オープンドレイン構成のリセット出力には、プルアップ抵抗が必要です。詳細については、[図1](#)を参照してください。

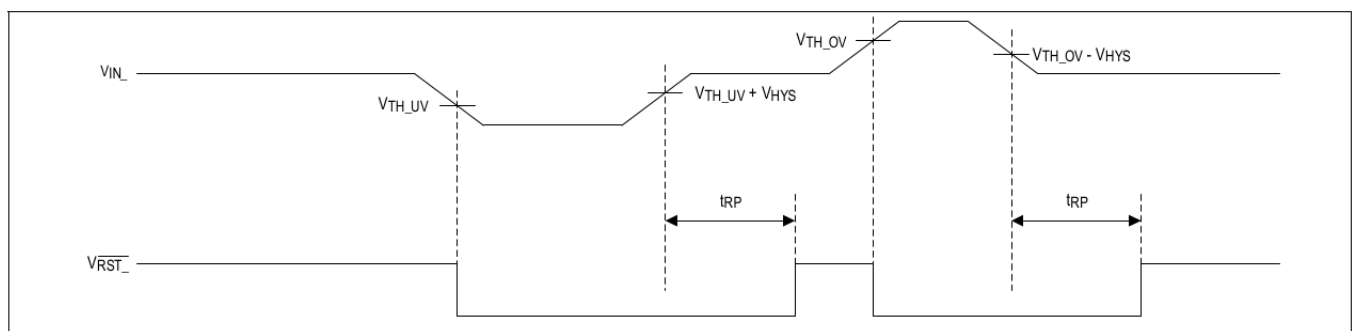


図1. リセット出力のタイミング図

アプリケーション情報

入力スレッシュホールドとヒステリシスの設定

MAX16193は、システム電源電圧の低電圧／過電圧ウィンドウのスレッシュホールドをモニタします。システム電源の許容誤差条件に応じて、低電圧／過電圧スレッシュホールドは、選択された公称入力スレッシュホールド電圧を基準に $\pm 2\% \sim \pm 5\%$ の範囲で工場にて調整できます。低電圧／過電圧スレッシュホールド・レベルを $\pm 0.3\%$ のスレッシュホールド精度で定めるための、詳細な計算方法を以下に示します。

$$V_{IN_NOM} = 0.9V$$

$$TOL = \pm 3\%$$

$$V_{UVTH} = V_{IN_NOM} (1 - 3\%) = 0.9V \times (1 - 0.03) = 0.873V$$

$$V_{OVTH} = V_{IN_NOM} (1 + 3\%) = 0.9V \times (1 + 0.03) = 0.927V$$

ここで、 V_{IN_NOM} は選択された公称入力スレッシュホールド電圧、 TOL は入力のスレッシュホールドの許容誤差、 V_{UVTH} は低電圧スレッシュホールド電圧、 V_{OVTH} は過電圧スレッシュホールド電圧です。

MAX16193は、動作温度範囲および電源電圧範囲にわたり、 $\pm 0.3\%$ の精度で電源電圧をモニタします。精度の範囲は以下のとおりです。

$$V_{UVTH_A} = V_{IN_NOM} (1 - 3\% \pm 0.3\%)$$

$$V_{OVTH_A} = V_{IN_NOM} (1 + 3\% \pm 0.3\%)$$

V_{UVTH_A} は低電圧スレッシュホールドの精度範囲、 V_{OVTH_A} は過電圧スレッシュホールドの精度範囲です。詳細については[図2](#)を参照してください。

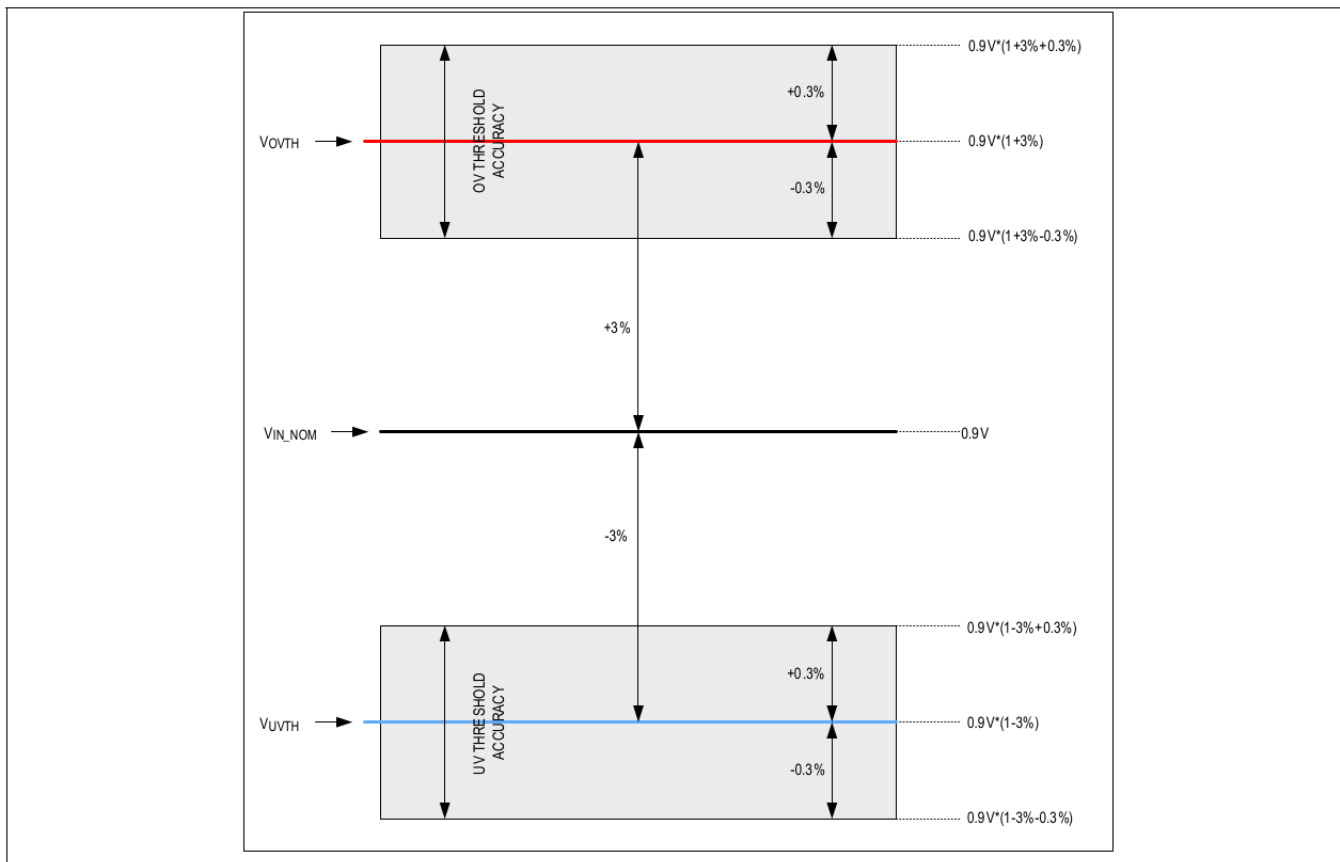


図2. 低電圧／過電圧スレッシュホールド精度

ヒステリシスは、電圧モニタにノイズ耐性を付加し、モニタ対象の電圧がスレッシュホールドのトリップ電圧付近になった場合に繰り返しトリガが生じることによる発振を防止します。

スレッシュホールド・ヒステリシスは次式を使って計算します。

$$V_{IN_NOM} = 0.9V$$

$$\text{ヒステリシス} = 0.15\%$$

$$V_{HYST} = 0.9V \times 0.15\% = 0.00135V$$

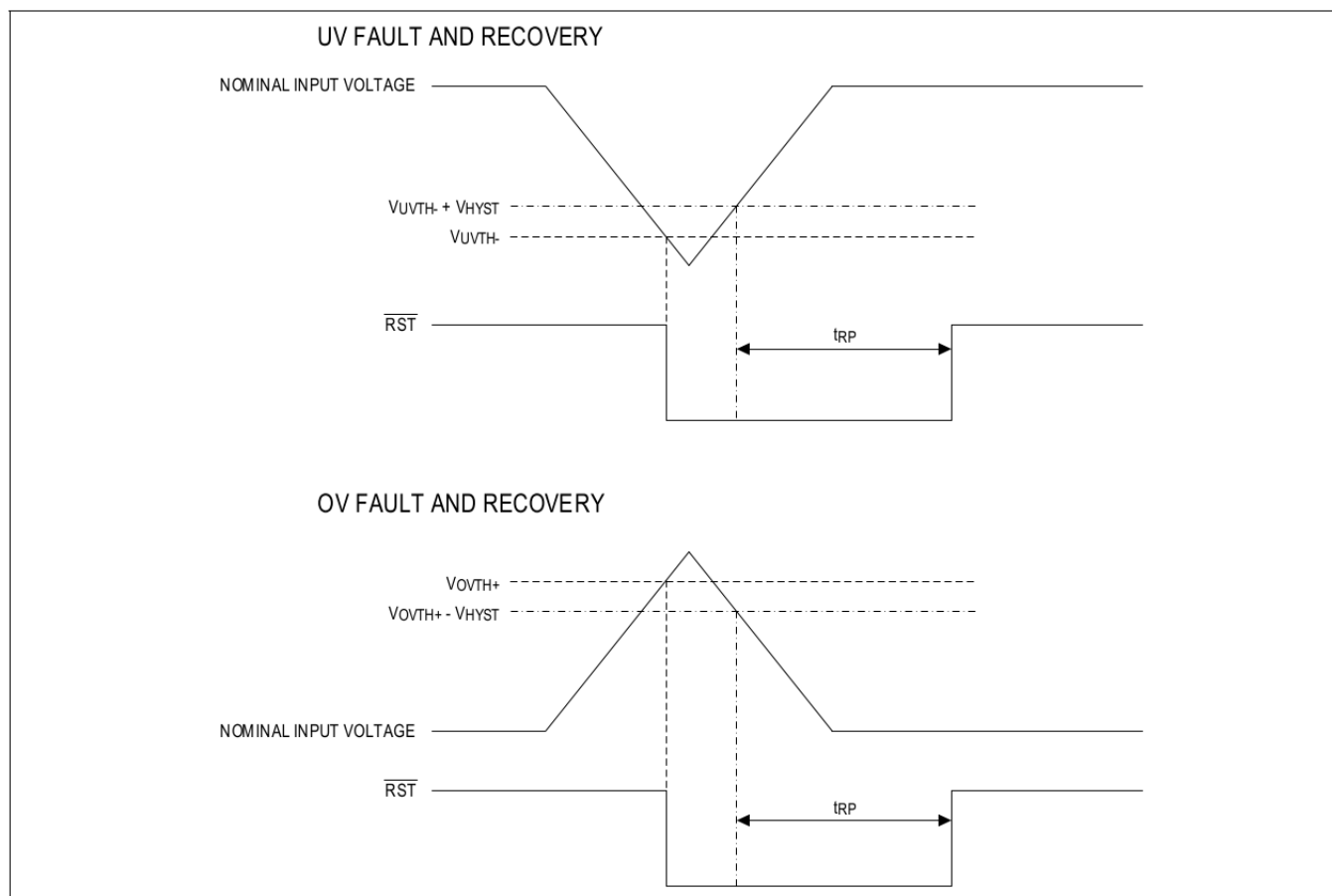


図3. 低電圧／過電圧スレッシュホールドのヒステリシス

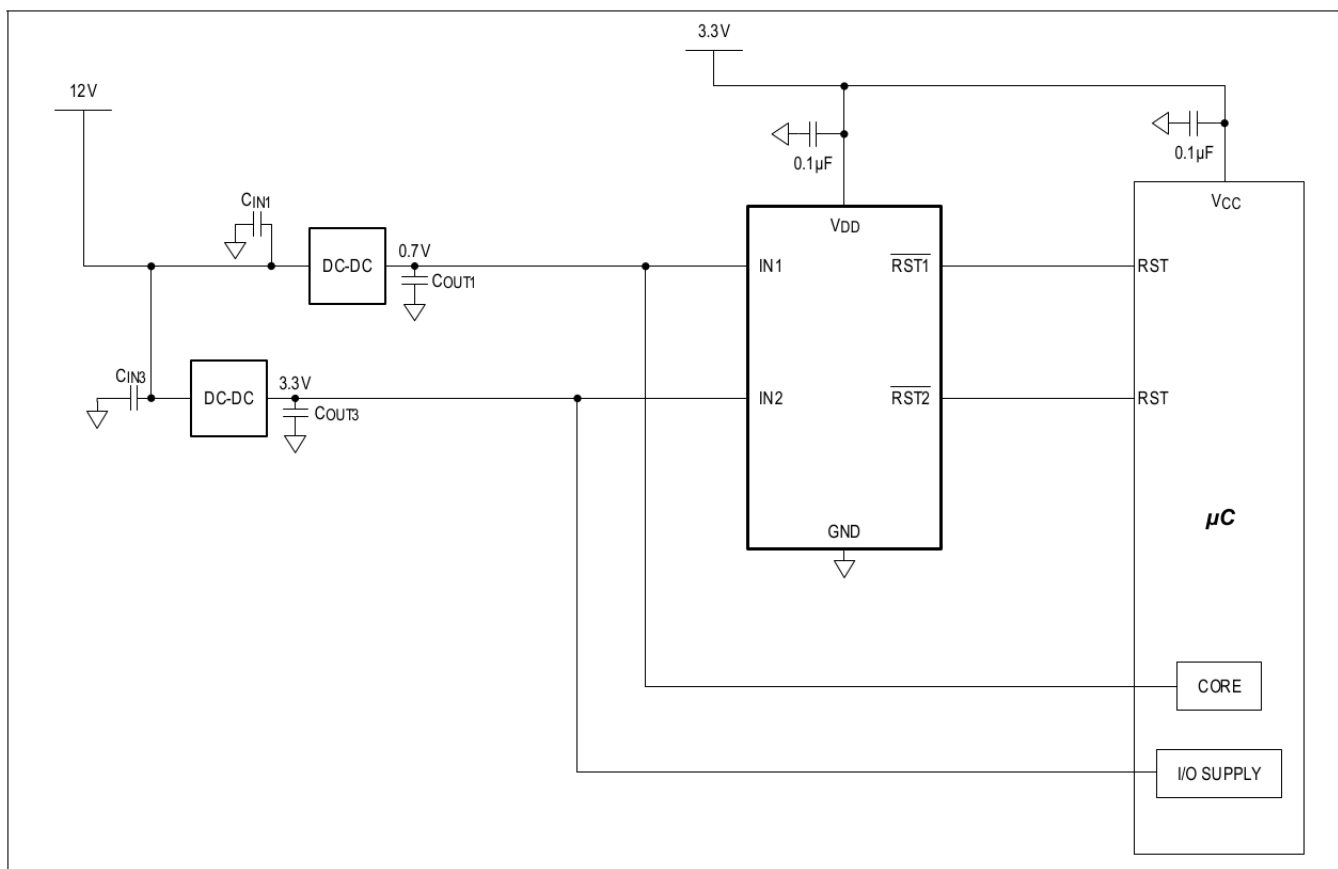
電源のバイパス／ノイズ耐性

MAX16193は1.7V～5.5Vの電源で動作します。0.1 μ Fのコンデンサをできるだけデバイスの近くに配置して、 V_{DD} をグランドにバイパスします。更にコンデンサを追加することで、過渡耐圧を向上させることができます。

選択ガイド表

PART NUMBER	IN1/IN2 THRESHOLD VOLTAGE	IN1/IN2 TOLERANCE	IN1/IN2 ACCURACY	IN1/IN2 HYSTERESIS	RESET OUTPUT	RESET TIMEOUT
MAX16193ATA00/VY+T	0.9V/3.280V	4%/3%	0.3%/0.3%	0.15%/0.15%	Open Drain	10ms
MAX16193BATA00+T	0.9V/3.280V	4%/3%	0.3%/0.3%	0.15%/0.15%	Open Drain	10ms
MAX16193CATA00+T	0.9V/3.280V	4%/3%	0.3%/0.3%	0.15%/0.15%	Push-Pull	10ms

標準アプリケーション回路



プッシュプル・リセット出力のMAX16193Cは、 $\overline{\text{RST}}_1$ ピンにプルアップ抵抗を接続する必要はありません。

オーダー情報

PART NUMBER	TEMP RANGE	PIN-PACKAGE
MAX16193ATA00/VY+T	-40°C to +125°C	8 TDFN (T823Y+3C)
MAX16193BATA00+T	-40°C to +125°C	8 TDFN (T823+3C)
MAX16193CATA00+T	-40°C to +125°C	8 TDFN (T823+3C)

+は鉛 (Pb) フリー／ROHS準拠のパッケージであることを示します。

T = テープ&リール

/V = 車載用認定製品。

Y = 側面濡れ性パッケージ。

チップ情報

プロセス : BiCMOS

改訂履歴

版数	改訂日	説明	改訂ページ
0	03/22	市場投入のためのリリース	—
1	09/23	概要、アプリケーション、機能と利点、絶対最大定格、パッケージ情報の表、電気的特性、標準動作特性、選択ガイド表、標準アプリケーション回路、オーダー情報を更新	1~10