

5V、デュアル4A/2相8A降圧DC/Cレギュレータ (2.2mm × 2.7mm WLCSP)

特長

- デュアル4A出力
- 単一出力の2相8A降圧コンバータとして構成可能
- 高効率：12mΩハイサイドおよび8mΩローサイド
- 最大総合DC出力誤差：±1%
- 広帯域幅、高速過渡応答
- V_{IN} 範囲：2.25V~5.5V
- V_{OUT} 範囲：0.5V~ V_{IN}
- 周波数は3MHzまで設定可能
- 低 I_Q の低リップルBurst Mode[®]動作
- シャットダウン電流：1.4μA
- 最小オン時間：35ns
- 内部補償
- 電源シーケンシング用の高精度イネーブルとパワーグッド
- 小型の30ピン2.2mm × 2.7mm WLCSPパッケージ

アプリケーション

- サーバー、テレコム電源、光ネットワーク
- 分散型DC電源システム (POL)
- FPGA、ASIC、μPコア電源
- 産業/オートモーティブ/通信

概要

LTC[®]3314Aは、デュアル・モノリシック同期整流式4A降圧コンバータです。2.2mm × 2.7mmのパッケージを採用しており、性能条件が厳しい省スペースのアプリケーションに対応します。最大3MHzのスイッチング周波数で動作する、固定周波数、ピーク電流モードのアーキテクチャを採用し、どちらの降圧コンバータもわずかな外付け部品で高効率と高速過渡応答を実現します。また、LTC3314Aは単一出力の2相8A降圧コンバータとしても構成できます。

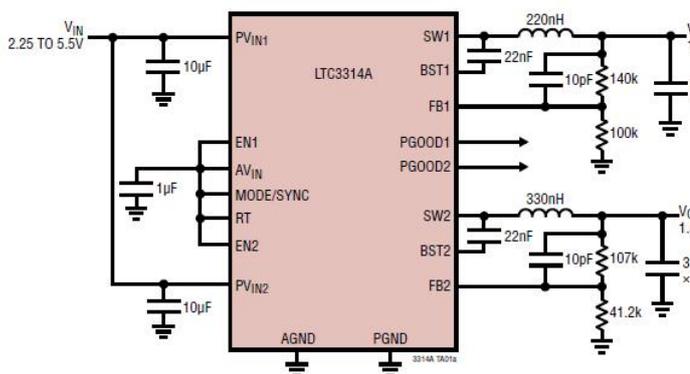
LTC3314Aは、低ノイズ向けの強制連続モードまたはパルススキッピング・モード、もしくは軽負荷時に高効率を得られるBurst Modeで動作します。通常のスイッチング周波数はデフォルトの2MHzに設定されていますが、外付け抵抗を使用してプログラミングしたり、MODE/SYNCピンを介して外部発振器と同期することができます。入力リップル電流を低減するため、デュアル・コンバータは位相を180度ずらしてスイッチングします。

LTC3314Aは、2.25V~5.5Vの入力範囲で、最低500mVまでの出力をレギュレーションできます。その他、高精度イネーブル閾値、PGOOD信号、出力過電圧保護、サーマル・シャットダウン、出力短絡保護などの機能を内蔵しています。このデバイスは、30ピンの2.2mm × 2.7mm WLCSPパッケージを採用しています。

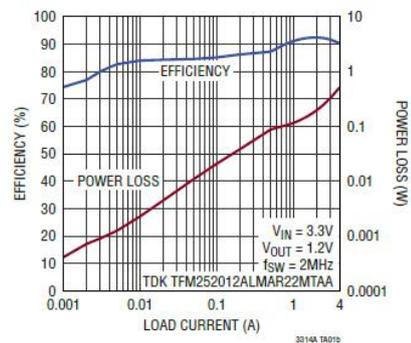
本紙記載の登録商標および商標は、全て各社の所有に属します。

標準的応用例

デュアル2MHz、4A降圧レギュレータ



Burst Mode動作時の
効率と電力損失

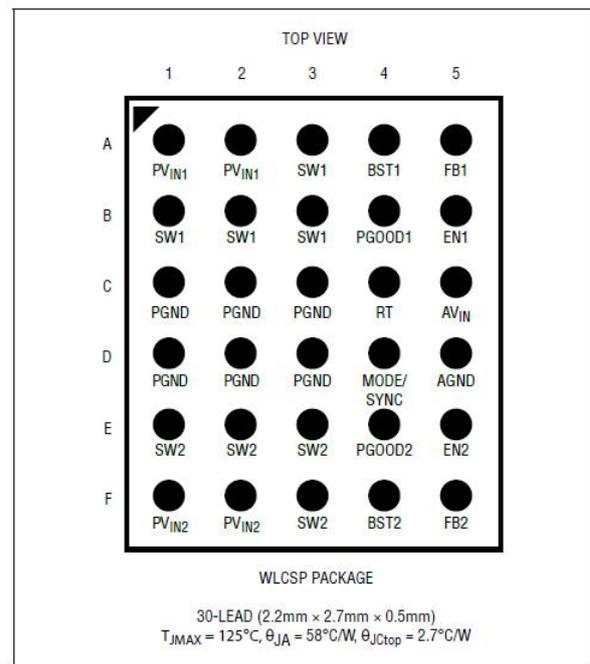


絶対最大定格

(Note 1)

PV _{IN1} 、PV _{IN2} 、AV _{IN}	-0.3V~6V
EN1、EN2.....	-0.3V~ (AV _{IN} + 0.3V) または6Vの いずれか小さい方
FB1、FB2	-0.3V~ (AV _{IN} + 0.3V) または6Vの いずれか小さい方
MODE/SYNC	-0.3V~ (AV _{IN} + 0.3V) または6Vの いずれか小さい方
RT	-0.3V~ (AV _{IN} + 0.3V) または6Vの いずれか小さい方
BST1~SW1	-0.3V~6V
BST2~SW2.....	-0.3V~6V
AGND~PGND.....	-0.3V~+0.3V
PGOOD1、PGOOD2.....	-0.3V~6V
I _{PGOOD1} 、I _{PGOOD2}	5mA
動作ジャンクション温度範囲 (Note 2)	
LTC3314AA.....	-40°C~125°C
保管温度範囲.....	-65°C~150°C
最高リフロー (パッケージ・ボディ) 温度	260°C

ピン配置



発注情報

製品番号	製品マーキング	仕上げコード	パッケージ・タイプ	MSLレーティング	温度範囲
LTC3314AACBZ-R7	3314A	01	WLCSP (30-Lead Wafer Level Chip Scale Package)	1	-40°C~125°C

- ・ デバイスの温度グレードは、出荷容器のラベルに表示されています。
- ・ パッドまたはリードの仕上げコードはIPC/JEDEC J-STD-609によります。

電氣的特性

●は、全動作温度範囲に適用される仕様を示しています。それ以外の仕様は、 $T_A = 25^\circ\text{C}$ での値です。また、特に指定のない限り、 $V_{IN} = 3.3\text{V}$ です。 $PV_{IN} = PV_{IN1} = PV_{IN2}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Operating Supply Voltage (PV_{IN})		●	2.25		5.5	V
PV_{IN} Undervoltage Lockout	PV_{IN} Rising	●	2.05	2.15	2.25	V
PV_{IN} Undervoltage Lockout Hysteresis				150		mV
PV_{IN} Quiescent Current in Shutdown				1.4	3	μA
PV_{IN} Quiescent Current with One Buck Enabled	Burst Mode Operation, Sleeping			50	80	μA
	All Modes, Not Sleeping, (Note 3)			1.5	2.3	mA
PV_{IN} Quiescent Current with Both Bucks Enabled	Burst Mode Operation, Sleeping			90	130	μA
	All Modes, Not Sleeping, (Note 3)			2.8	4.2	mA
Enable Threshold	V_{EN} Rising	●	0.375	0.4	0.425	V
Enable Threshold Hysteresis				50		mV
EN Pin Leakage					± 20	nA

Voltage Regulation, Buck 1 and Buck 2

Regulated Feedback Voltage (V_{FB})		●	495	500	505	mV
Feedback Voltage Line Regulation	$2.25\text{V} < PV_{IN} < 5.5\text{V}$			0.02	0.1	%/V
Feedback Pin Input Current	$V_{FB} = 500\text{mV}$				± 20	nA
Top Switch Current Limit ($I_{PEAKMAX}$)	Current Out of SW, $V_{OUT}/V_{IN} \leq 0.2$		5.8	6.4	7.0	A
Bottom Switch Current Limit ($I_{VALLEYMAX}$)	Current Out of SW			5.2		A
Bottom Switch Reverse Current Limit (I_{LIMR})	Current into SW, Forced Continuous Mode		1.5	4.0	5.5	A
Top Switch ON-Resistance				12		m Ω
Bottom Switch ON-Resistance				8		m Ω
SW Leakage Current	Shutdown, $V_{IN} = 5.5\text{V}$				± 1	μA
Minimum On-Time	$V_{IN} = 5.5\text{V}$	●		35	50	ns
Maximum Duty-Cycle		●	98			%
Overtemperature Shutdown (OT)	Temperature Rising (Note 4)			165		$^\circ\text{C}$
				5		$^\circ\text{C}$

Power Good/Soft-Start

PGOOD Rising Threshold	As a % of the Regulated V_{OUT}	●	97	98	99	%
PGOOD Hysteresis		●	0.6	1.1	1.6	%
Overtoltage Rising Threshold	As a % of the Regulated V_{OUT}	●	107	110	114	%
Overtoltage Hysteresis		●	1	2.2	3.5	%
PGOOD Delay				100		μs
PGOOD Pull-Down Resistance	$V_{PGOOD} = 0.1\text{V}$			10	20	Ω
PGOOD Leakage Current	$V_{PGOOD} = 5.5\text{V}$				20	nA
Soft-Start Time	V_{OUT} Rising from 0V to PGOOD Threshold	●	0.25	1	3	ms

電気的特性

●は、動作温度範囲全体に適用される仕様を示しています。それ以外の仕様は $T_A = 25^\circ\text{C}$ での値です。特に指定のない限り、 $V_{IN} = 3.3\text{V}$ です。 $PV_{IN} = PV_{IN1} = PV_{IN2}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
OSCILLATOR and MODE/SYNC						
Default Oscillator Frequency	$R_T = AV_{IN}$	●	1.85	2	2.15	MHz
Oscillator Frequency	$R_T = 34.8\text{k}\Omega$ to AGND	●	1.9	2	2.1	MHz
Frequency Range		●	1		3	MHz
Minimum SYNC High or Low Pulse Width	R_T Programming and Synchronization	●	40			ns
SYNC Level High on MODE/SYNC		●	1.2			V
SYNC Level Low on MODE/SYNC		●			0.4	V
MODE/SYNC No Clock Detect Time		●		10		μs
MODE/SYNC Pin Threshold	For Programming Pulse-Skipping Mode For Programming Burst Mode Operation	● ●			0.1	V V
			$V_{IN} - 0.1$			

Note 1: 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

Note 2: LTC3314Aは $T_J = T_A$ となるようなパルス負荷条件下でテストされています。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作ジャンクション温度範囲における仕様は、設計、特性評価、および統計のプロセス制御との相関付けによって確認されています。ジャンクション温度が高い場合は動作寿命が低下し、 125°C を超えると動作寿命が定格値より短くなります。ここに示す仕様に見合った最大周囲温度は、具体的な動作条件と、ボード・レイアウト、パッケージの熱抵抗定格値、およびその他の環境条件との組み合わせによって決まります。ジャンクション温度 (T_J , $^\circ\text{C}$) は、次式を使って周囲温度 (T_A , $^\circ\text{C}$) と消費電力 (P_D , ワット) から計算します。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

ここで、 θ_{JA} ($^\circ\text{C}/\text{W}$) はパッケージの熱抵抗です。詳細については、PCBレイアウト時の考慮事項のセクションを参照してください。

LTC3314Aは、一時的な過負荷状態からデバイスを保護する過熱保護機能を備えています。ジャンクション温度が 150°C を超えると、過熱保護機能が働きます。仕様規定の最大動作ジャンクション温度より上での連続動作はデバイスの信頼性を損なう可能性があります。

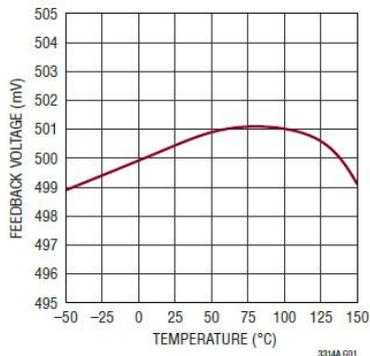
Note 3: 電源電流仕様にスイッチング電流は含まれていません。実際の電源電流の方が高くなります。

Note 4: 過熱シャットダウンについては、出荷テストは行っておりません。

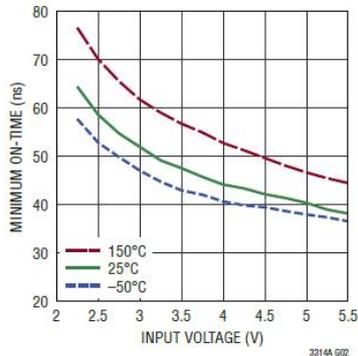
標準的性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

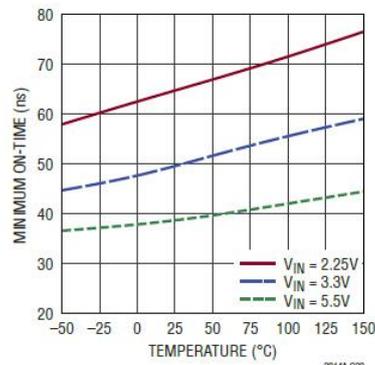
帰還電圧



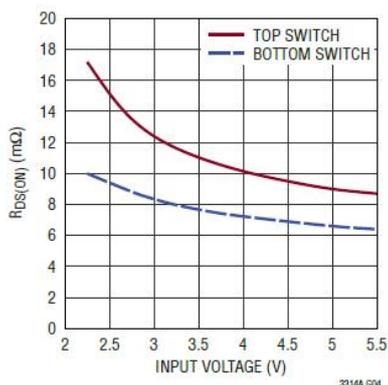
最小オン時間と V_{IN} の関係



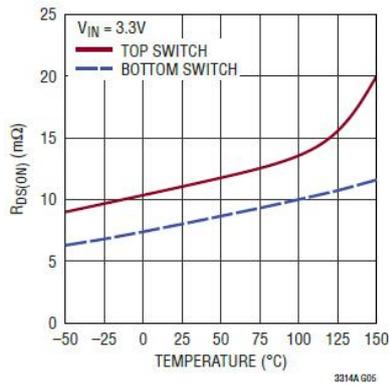
最小オン時間の温度特性



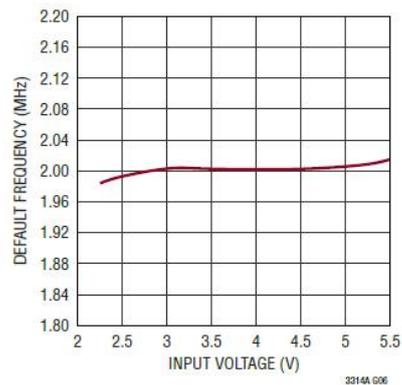
スイッチのオン抵抗と V_{IN} の関係



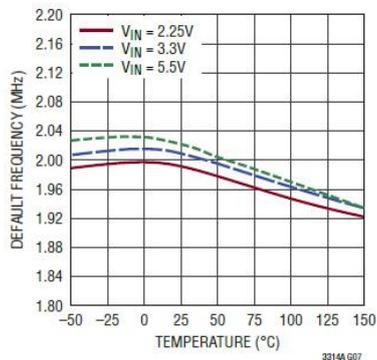
スイッチのオン抵抗



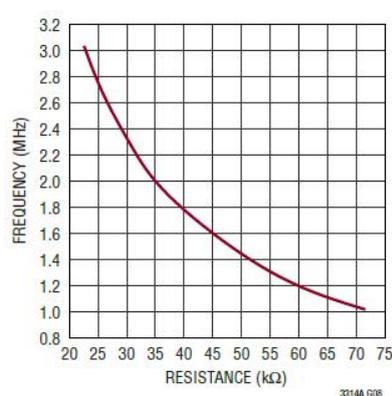
デフォルトのスイッチング周波数と V_{IN} の関係



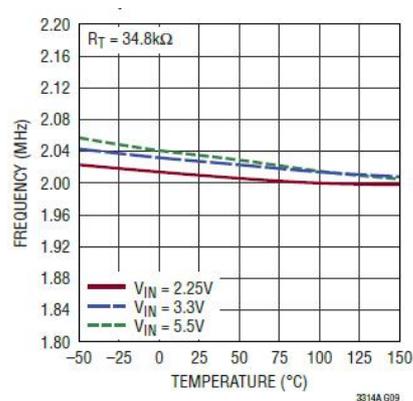
デフォルトのスイッチング周波数



スイッチング周波数と R_T の関係



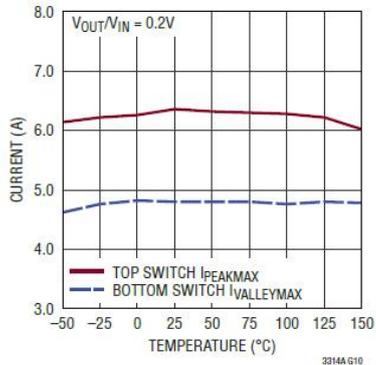
スイッチング周波数の温度特性



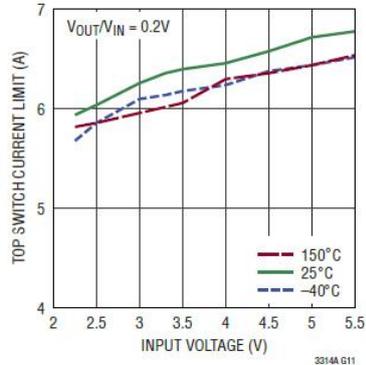
標準的性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

スイッチ電流制限



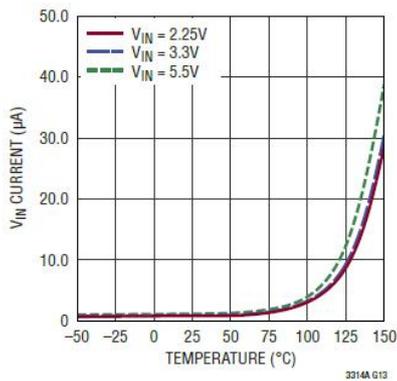
上側スイッチの電流制限と V_{IN} の関係



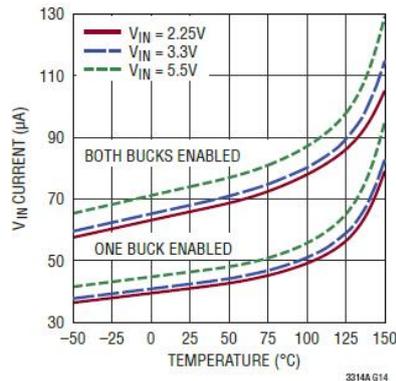
上側スイッチの電流制限



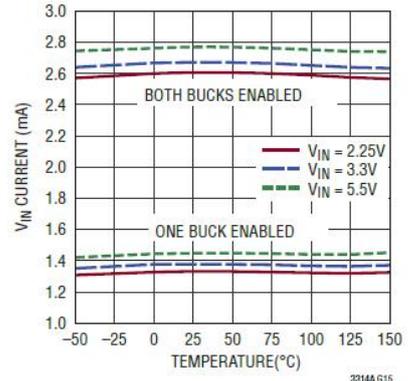
PV_{IN} のシャットダウン電流



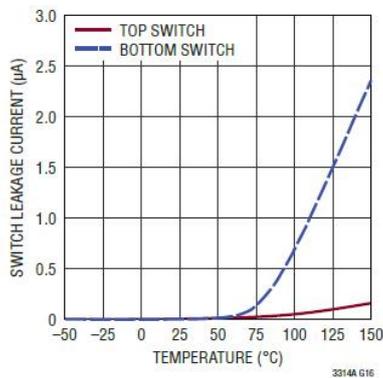
PV_{IN} の静止電流 (Burst Mode動作、スリープ時)



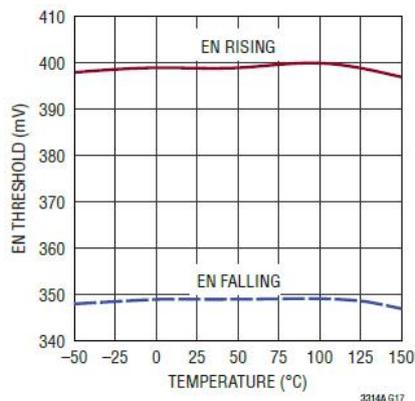
PV_{IN} の静止電流 (すべてのモード、スリープ時以外)



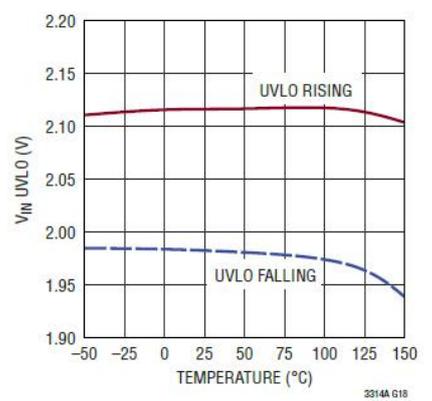
スイッチのリーク電流



EN 閾値



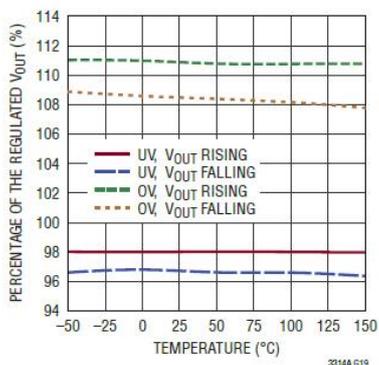
PV_{IN} の UVLO 閾値



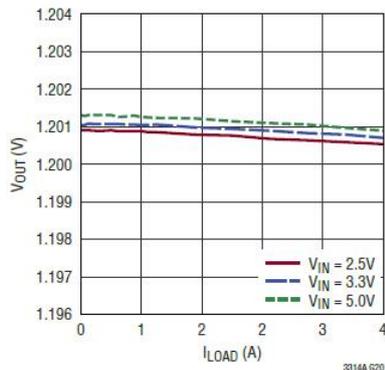
標準的性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

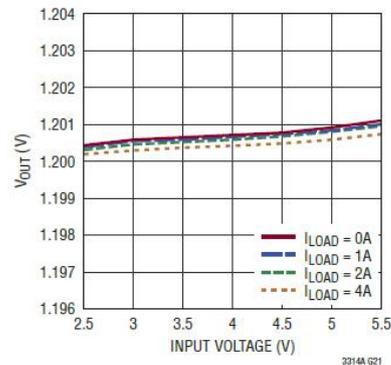
UV、OV PGOOD閾値



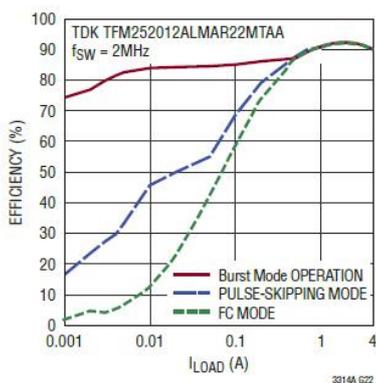
V_{OUT} 負荷レギュレーション
($V_{OUT} = 1.2\text{V}$ のアプリケーションの
場合、強制連続モード)



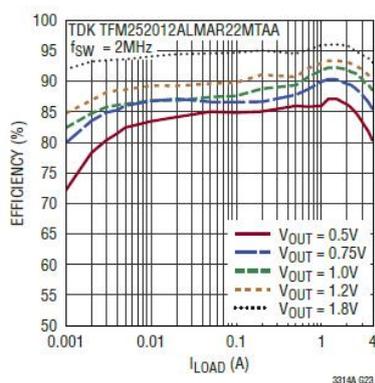
V_{OUT} ライン・レギュレーション



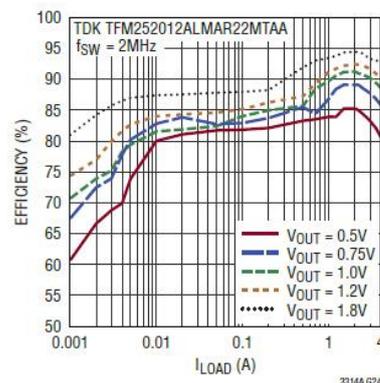
効率 ($V_{IN} = 3.3\text{V}$, $V_{OUT} = 1.2\text{V}$,
すべてのモード)



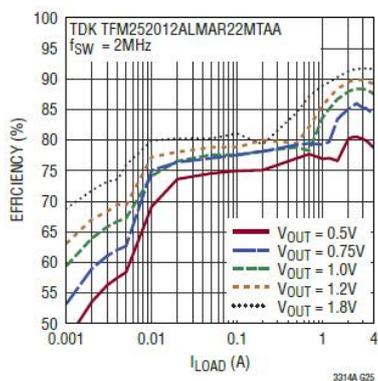
効率
($V_{IN} = 2.5\text{V}$, Burst Mode動作)



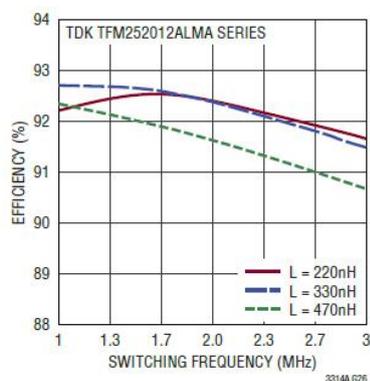
効率
($V_{IN} = 3.3\text{V}$, Burst Mode動作)



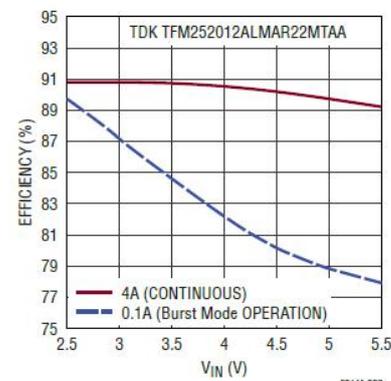
効率
($V_{IN} = 5.0\text{V}$, Burst Mode動作)



効率と f_{sw} の関係 (3.3V 入力/
 1.2V 出力、 $I_{LOAD} = 3\text{A}$)



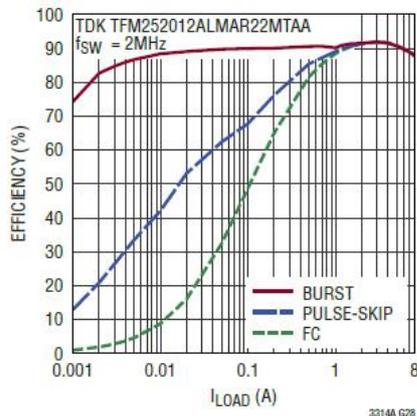
効率と V_{IN} の関係
($V_{OUT} = 1.2\text{V}$, $f_{sw} = 2\text{MHz}$)



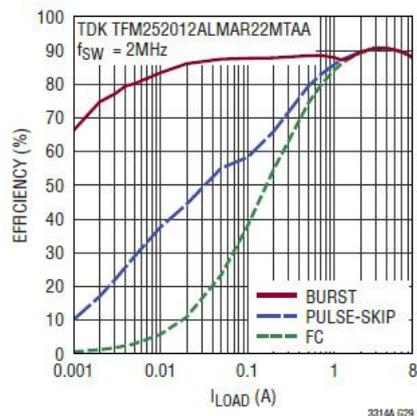
標準的性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

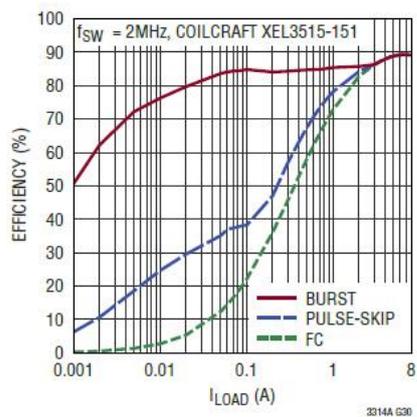
2相の効率と負荷の関係
(2.5V入力/1.0V出力)



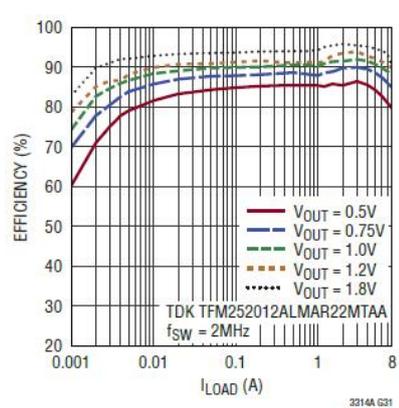
2相の効率と負荷の関係
(3.3V入力/1.0V出力)



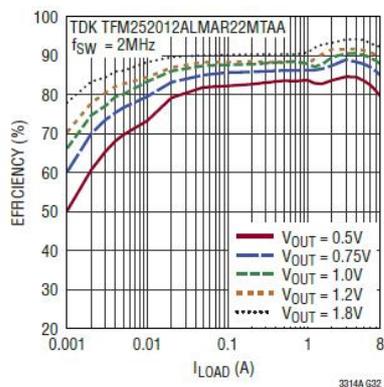
2相の効率と負荷の関係
(5.0V入力/1.0V出力)



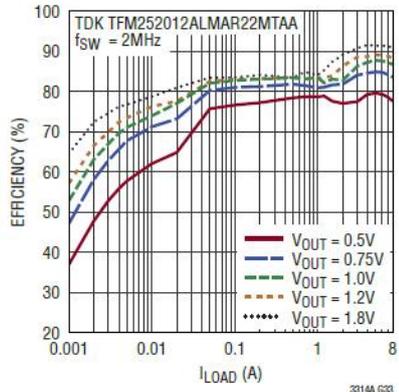
2相の効率、 $V_{IN} = 2.5\text{V}$ 、
Burst Mode動作



2相の効率
($V_{IN} = 3.3\text{V}$ 、Burst Mode動作)



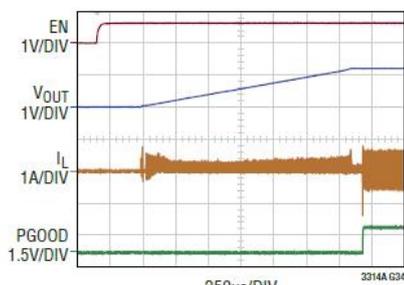
2相の効率
($V_{IN} = 5.0\text{V}$ 、Burst Mode動作)



標準的性能特性

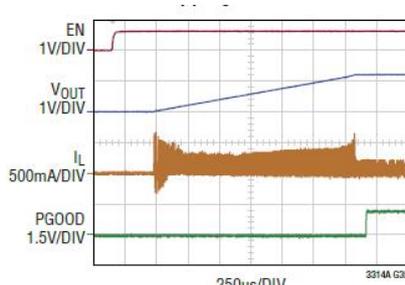
特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

起動時の波形
(強制連続モード)



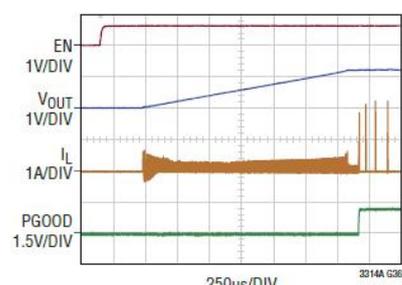
3.3V TO 1.2V, 2MHz TYPICAL APPLICATION
 $R_{LOAD} = 120\Omega$

起動時の波形
(パルススキッピング・モード)



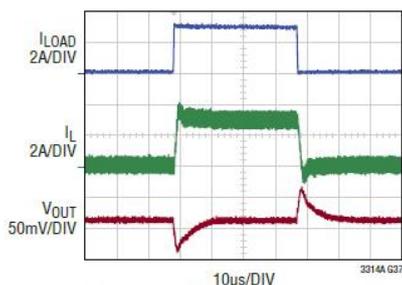
3.3V TO 1.2V, 2MHz TYPICAL APPLICATION
 $R_{LOAD} = 120\Omega$

起動時の波形
(Burst Mode動作)



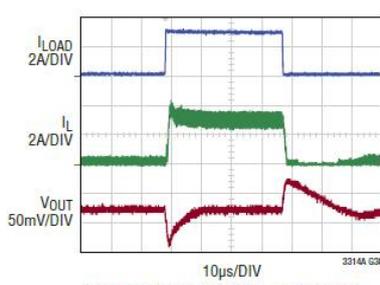
3.3V TO 1.2V, 2MHz TYPICAL APPLICATION
 $R_{LOAD} = 120\Omega$

負荷過渡応答
(強制連続モード)



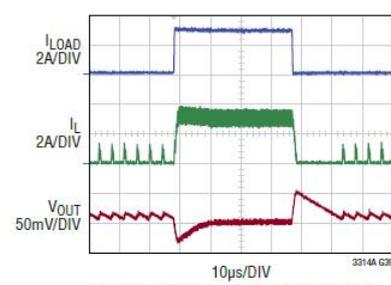
3.3V TO 1.2V, 2MHz TYPICAL APPLICATION
 $C_{OUT} = 66\mu\text{F}$, $L = 220\text{nH}$
LOAD STEP: 0.1A TO 3A IN 1µs

負荷過渡応答
(パルススキッピング・モード)



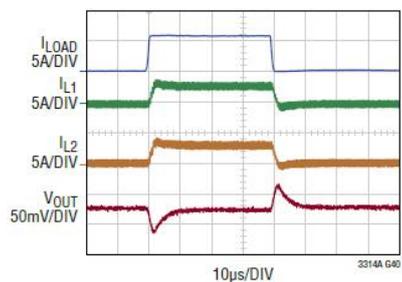
3.3V TO 1.2V, 2MHz TYPICAL APPLICATION
 $C_{OUT} = 66\mu\text{F}$, $L = 220\text{nH}$
LOAD STEP: 0.1A TO 3A IN 1µs

負荷過渡応答
(Burst Mode動作)



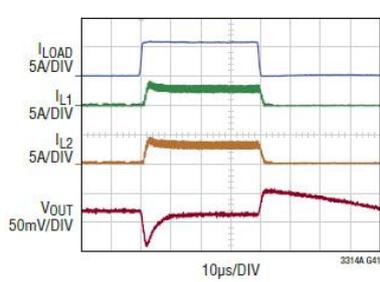
3.3V TO 1.2V, 2MHz TYPICAL APPLICATION
 $C_{OUT} = 66\mu\text{F}$, $L = 220\text{nH}$
LOAD STEP: 0.1A TO 3A IN 1µs

2相構成での負荷過渡応答
(強制連続モード)



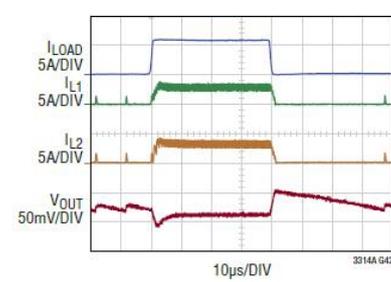
3.3V TO 1.0V, 2MHz 2-PHASE APPLICATION
 $C_{OUT} = 158\mu\text{F}$, $L = 220\text{nH}$
LOAD STEP: 0.1A TO 6A IN 1µs

2相構成での負荷過渡応答
(パルススキッピング・モード)



3.3V TO 1.0V, 2MHz 2-PHASE APPLICATION
 $C_{OUT} = 158\mu\text{F}$, $L = 220\text{nH}$
LOAD STEP: 0.1A TO 6A IN 1µs

2相構成での負荷過渡応答
(Burst Mode動作)



3.3V TO 1.0V, 2MHz 2-PHASE APPLICATION
 $C_{OUT} = 158\mu\text{F}$, $L = 220\text{nH}$
LOAD STEP: 0.1A TO 6A IN 1µs

ピン機能

PV_{IN1} (ピンA1、A2) : 降圧レギュレータ1の入力電源。ハイ・サイドがオンになっているとき、ゲート駆動回路の電源とインダクタ電流を供給します。個別の低ESRコンデンサをピンの近くに配置して、PV_{IN1}をPGNDにバイパスしてください。PV_{IN1}とPV_{IN2}は外部で接続する必要があります。PGNDとPV_{IN1}、PGNDとPV_{IN2}の間に別々のコンデンサを使用することで、降圧レギュレータ間の相互作用を防ぎます。PV_{IN1}とAV_{IN}の間には20Ωの内部抵抗が配置されており、内部制御回路用にフィルタリングされた電源を生成するのに役立ちます。

SW1 (ピンA3、B1、B2、B3) : 降圧レギュレータ1のスイッチング・ノード。外付けのインダクタをこのピンに接続します。

BST1 (ピンA4) : 降圧レギュレータ1のハイ・サイド・ゲート駆動回路の内部電源。SW1ピンとBST1ピンの間に22nFのコンデンサを（これらのピンに近い位置で）接続します。

FB1 (ピンA5) : 降圧レギュレータ1の帰還入力。出力とグラウンドの間に配置された抵抗分圧器の中間ノードにこのピンを接続することにより、降圧レギュレータ1の出力電圧を設定します。FB1ピンは500mVにレギュレーションされています。FB1とV_{OUT1}の間に進相コンデンサを接続すると、過渡応答を最適化できます。

PGOOD1 (ピンB4) : 降圧レギュレータ1のパワーグッド（オープンドレイン）出力。レギュレーションされた出力電圧がパワーグッド電圧の範囲を外れていて、かつ、PV_{IN}が2.25Vを超えている場合に、このピンはローになります。また、PV_{IN}が2.25Vを超えていて、かつ、降圧レギュレータ1がシャットダウン状態になっている場合も、PGOOD1出力はローになります。

EN1 (ピンB5) : 降圧レギュレータ1のアクティブ・ハイのイネーブル入力。EN1ピンは、高精度の閾値を備えています。V_{IN}または別の電源との間に接続した外付けの抵抗分圧器を使用して、降圧レギュレータ1がイネーブルされるタイミングを設定できます。イネーブル機能を必要としない場合は、EN1を直接AV_{IN}に接続してください。EN1ピンはフロート状態にしないでください。

PGND (ピンC1、C2、C3、D1、D2、D3) : PGNDピンは、内部の下側スイッチのリターン・パスです。PGNDピンは、互いに接続します。入力コンデンサの負端子は、PGNDピンのできるだけ近くに接続します。PGNDノードは熱の主要な放出経路なので、多数の大きなビアで広いPCBグラウンド・プレーンに接続することが必要です。

RT (ピンC4) : RTピンは、AGNDとの間に接続された外付け抵抗を使ってスイッチング周波数を設定します。このピンをAV_{IN}に接続した場合、降圧レギュレータはデフォルトの発振周波数でスイッチングを行います。外部クロックがMODE/SYNCピンを駆動している場合、RTピンは無視されます。

AV_{IN} (ピンC5) : 内部のバンドギャップ・リファレンスおよび降圧制御回路のバイアスに使用するための、フィルタリングされた入力電源。PV_{IN1}とAV_{IN}、およびPV_{IN2}とAV_{IN}の間には20Ωの抵抗が内蔵されています。AV_{IN}とAGNDの間には1μFのセラミック・コンデンサを接続し、フィルタリングされた電源を内部制御回路に供給します。このピンに外部負荷を接続しないでください。

MODE/SYNC (ピンD4) : モード選択および外部クロック同期入力。このピンをグラウンドに接続することでパルススキッピング・モードが有効になります。このピンをAV_{IN}に接続するとBurst Mode動作が有効になり、軽負荷時の効率を向上させることができます。このピンをフロート状態にすると強制連続モードが有効になり、広い負荷範囲にわたって、高速過渡応答および最大周波数での動作が可能になります。外部クロックでMODE/SYNCを駆動すると、両方のスイッチャは加えられた周波数に同期します。スロープ補償は外部クロック周波数に合わせて自動的に調整されます。外部クロックが接続されていないときは、RTピンがスイッチング周波数を制御します。

AGND (ピンD5) : AGNDピンは、バンドギャップ・リファレンスを含む内部バイアス回路のグラウンド・ピンです。FB1およびFB2の抵抗分圧器の下側の抵抗をAGNDピンに接続することで、出力電圧を高精度にレギュレーションできます。

SW2 (ピンE1、E2、E3、F3) : 降圧レギュレータ2のスイッチング・ノード。外付けのインダクタをこのピンに接続します。

PGOOD2 (ピンE4) : 降圧レギュレータ2のパワーグッド（オープンドレイン）出力。レギュレーションされた出力電圧がパワーグッド電圧の範囲を外れていて、かつ、PV_{IN}が2.25Vを超えている場合に、このピンはローになります。PV_{IN}が2.25Vを超えていて、かつ、降圧レギュレータ2がシャットダウン状態になっている場合も、PGOOD2出力はローになります。

ピン機能

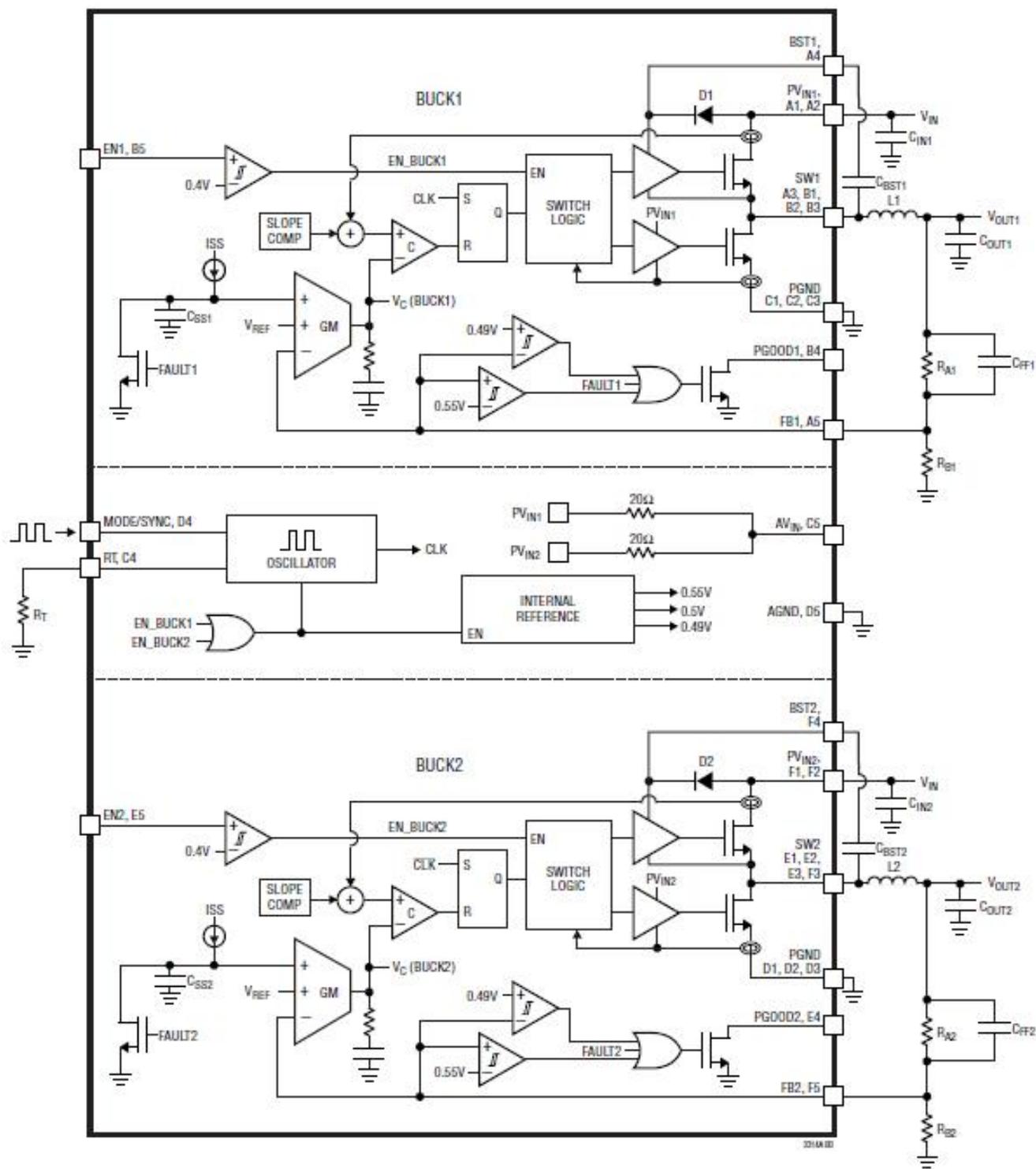
EN2 (ピンE5) : 降圧レギュレータ2のアクティブ・ハイのイネーブル入力。EN2ピンは、高精度の閾値を備えています。V_{IN}または別の電源との間に接続した外付けの抵抗分圧器を使用して、降圧レギュレータ2がイネーブルされるタイミングを設定できます。イネーブル機能を必要としない場合は、EN2を直接AV_{IN}に接続してください。EN2ピンはフロート状態にしないでください。

PVIN2 (ピンF1、F2) : 降圧レギュレータ2の入力電源。ハイ・サイドがオンになっているとき、ゲート駆動回路の電源とインダクタ電流を供給します。個別の低ESRコンデンサをピンの近くに配置して、PV_{IN2}をPGNDにバイパスしてください。PV_{IN1}とPV_{IN2}は外部で接続する必要があります。PGNDとPV_{IN1}、PGNDとPV_{IN2}の間に別々のコンデンサを使用することで、降圧レギュレータ間の相互作用を防ぎます。PV_{IN2}とAV_{IN}の間には20Ωの内部抵抗が配置されており、内部制御回路用にフィルタリングされた電源を生成するのに役立ちます。

BST2 (ピンF4) : 降圧レギュレータ2のハイ・サイド・ゲート駆動回路の内部電源。SW2ピンとBST2ピンの間に22nFのコンデンサを（これらのピンに近い位置で）接続します。

FB2 (ピンF5) : 降圧レギュレータ2の帰還入力。出力とグラウンドの間に配置された抵抗分圧器の中間ノードにこのピンを接続することにより、降圧レギュレータ2の出力電圧を設定します。FB2ピンは500mVにレギュレーションされています。FB2とV_{OUT2}の間に進相コンデンサを接続すると、過渡応答を最適化できます。FB2ピンをAV_{IN}に接続することで、デバイスを単一出力2相動作に設定できます。

ブロック図



動作

デュアル降圧スイッチング・レギュレータ

LTC3314Aは、5Vデュアル4Aモノリシック、固定周波数、ピーク電流モード制御の降圧DC/DCコンバータです。この同期整流式降圧スイッチング・レギュレータは内部補償されており、出力電圧の設定に必要なのは外付けの帰還抵抗だけです。

RTピンの抵抗を使用して周波数を設定するか、もしくは外部クロックに同期した内部発振器が、各クロック・サイクルの開始時点（降圧レギュレータ1の場合クロックの上上がりエッジ）で内蔵の上側パワー・スイッチをオンにします。インダクタを流れる電流は上側スイッチの電流コンパレータがトリップするまで増加し、トリップすると上側パワー・スイッチがオフになります。上側スイッチがオフになるときのピーク・インダクタ電流は、内部 V_C 電圧によって制御されます。エラー・アンプでは、FBピンの電圧と内部500mVリファレンスを比較することによって、 V_C のレギュレーションを行います。負荷電流が増加するとリファレンスに比べて帰還電圧が低下し、平均インダクタ電流が新しい負荷電流に見合った値となるまでエラー・アンプが V_C 電圧を上昇させます。上側パワー・スイッチがオフになると、同期パワー・スイッチがオンになり、クロック・サイクルの残り時間でインダクタ電流をランプ・ダウンします。あるいは、パルススキッピング・モードまたはBurst Mode動作の場合は、インダクタ電流がゼロになるまでランプ・ダウンします。過負荷状態となって下側スイッチに流れる電流が過大になった場合は、スイッチ電流が安全なレベルに戻るまで次のクロック・サイクルがスキップされます。2つの降圧レギュレータの上側スイッチは、 180° 位相をずらしてオンすることで入力電圧リップルを低減させます。

降圧スイッチング・レギュレータのそれぞれが、SWピン、FBピン、PGOODピン、およびENピンを備えています。ENピンには高精度の400mV閾値が設定されており、抵抗分圧器を通じてENピンをもう一方の降圧コンバータの出力に接続することによってイベントベースのパワーアップ・シーケンシングを行うことができます。一方の降圧レギュレータのENピンがローになると、その降圧レギュレータはシャットダウンされ、低静止電流状態になります。両方のENピンがローになると、両方の降圧レギュレータがシャットダウンされ、SWピンはどちらも高インピーダンスになります。そして、LTC3314Aの静止電流は1.4 μ A（代表値）になります。どちらかの

ENピンが400mVのイネーブル閾値を超えると、その降圧レギュレータはイネーブルされます。

両方の降圧レギュレータに、順方向および逆方向電流制限、短絡保護、出力過電圧保護機能、および起動時や短絡からの回復時に突入電流を制限するソフトスタート機能が搭載されています。

2相、単一出力動作

LTC3314Aは、FB2ピンを AV_{IN} に接続し、EN2ピンをAGNDに接続することで、単一出力、2相、8A降圧レギュレータに容易に構成できます。PGOOD2ピンはフロート状態にするかグラウンドに接続します。EN1ピンが両方のパワー段のイネーブルを制御し、PGOOD1ピンがパワーグッド・インジケータとして機能します。

FB2がハイに接続されたことを検出すると、降圧レギュレータ1のエラー・アンプの出力（ V_C ）を使用して両方の降圧レギュレータのパワー段を流れるピーク・インダクタ電流を制御します。2相の上側スイッチは、 180° 位相をずらしてオンすることで入力電圧リップルを低減させます。ピーク・インダクタ電流の2相間の差は、内部のマッチングによって決まり、通常は高電流値で互いの10%以内です。

単相4A構成のインダクタ値を決定する式は、2相8A回路のインダクタの選択にも使用可能です（インダクタの選択については、アプリケーション情報のセクションを参照してください）。2相出力の総容量は、単相4A構成で計算した値の倍になります（出力コンデンサの選択については、アプリケーション情報のセクションを参照してください）。

Burst Mode動作中にスリープからウェイクアップする場合は、2相の上側スイッチが遅延なしで最初にオンすることにより、スリープ復帰時の過渡応答を向上させます。 180° の位相差は、スリープ復帰後のターンオン動作から始まります。

入力電源

AV_{IN} ピンは、 PV_{IN} のノイズをフィルタリングした入力で、内部バンドギャップ・リファレンスと降圧制御回路のバイアスに使用します。 AV_{IN} とAGNDの間には、1 μ Fの外付けフィルタリング・コンデンサを接続してください。また、外部回路用の電流を流さないでください。 AV_{IN} は、内部の20 Ω フィルタリング抵抗を通じて PV_{IN1} ピンおよび PV_{IN2} ピンと接続されています。

動作

PV_{IN1}とPV_{IN2}は内部で接続されていません。外部で単一の入力電源に接続してください。それぞれのPV_{IN}ピンとPGNDの間に入力バイパス・コンデンサを接続する必要があります。

モード選択

降圧スイッチング・レギュレータは、MODE/SYNCピンによって設定される3つの異なるモードで動作します。すなわち、パルススキッピング・モード（MODE/SYNCピンをローに設定）、強制連続モード（MODE/SYNCピンをフロート状態に設定）、およびBurst Mode動作（MODE/SYNCピンをハイに設定）です。MODE/SYNCピンは、両方の降圧スイッチング・レギュレータの動作モードを設定します。

パルススキッピング・モードでは発振器が常に動作し、正のSW遷移がクロックに同期されます。負のインダクタ電流は流れなくなり、軽負荷時には出力電圧のレギュレーションのためにスイッチ・パルスがスキップされます。

強制連続モードでも発振器は常に動作します。上側スイッチはサイクルごとにオンになり、軽負荷時にはインダクタ電流を反転できるようにすることでレギュレーションが維持されます。このモードでは、出力リップルを最小限に抑えながら、固定周波数で降圧レギュレータを動作させることができます。強制連続モードでは、SWピンに流入するインダクタ電流が4A（代表値）に達すると、そのサイクルの残り時間下側スイッチがオフになって、電流が制限されます。

軽負荷時のBurst Mode動作では、レギュレーション・ポイントよりわずかに高い電圧まで出力コンデンサが充電されます。その後レギュレータはスリープ状態になり、その間は出力コンデンサが負荷電流を供給します。スリープ時はレギュレータのほとんどの回路がパワーダウンされて、入力電力を節約します。出力電圧が設定値を下回ると回路の電源がオンになり、新しいバースト・サイクルが開始されます。負荷電流が大きくなるとスリープ時間は短くなります。Burst Mode動作では、軽負荷時にはレギュレータがバースト動作し、高負荷時には固定周波数のPWMモードで動作します。

発振器の外部クロックへの同期

LTC3314Aの内部発振器は、MODE/SYNCピンから矩形波クロック信号を入力した内部PLL回路を介して、外部周波数に同期させることができます。同期中、降圧レギュレータ1の上側パワー・スイッチのターンオンは、外部周波数源の立上がりエッジにロックされます。降圧レ

ギュレータ2の上側スイッチは、降圧レギュレータ1に対して180°位相をずらしてターンオンします。同期中は、両方の降圧スイッチング・レギュレータが強制連続モードで動作します。スロープ補償は外部クロック周波数に合わせて自動的に調整されます。同期周波数範囲は1MHz～3MHzです。

MODE/SYNCピンの最初の立上がりエッジで外部クロックを検出した後、内部PLLはその動作周波数を徐々に調整して、MODE/SYNCピンの信号の周波数と位相に合わせます。外部クロックの入力を停止すると、LTC3314Aは、外部クロックが供給されなくなったことを約10μs以内に検出します。この間、PLLはクロック・サイクルの供給を続けます。外部クロックが供給されなくなったことが検出されると、発振器はその動作周波数を徐々に調整し、RTピンによって設定された値に合わせます。

出力パワーグッド

どちらの降圧スイッチング・レギュレータにも、外部オープンドレインPGOODピンが備わっており、互いに独立して動作します。降圧レギュレータの出力電圧が公称レギュレーション電圧の-2/+10%（代表値）以内にある場合、出力は正常な状態にあると見なされます。このとき、対応するオープンドレインのPGOODピンは高インピーダンスになり、通常は外付け抵抗によってハイにプルアップされます。そうでない場合、内部プルダウン・デバイスによってPGOODピンはローにプルダウンされます。それぞれのPGOODピンは、次のようなフォルト状態でもローにプルダウンされます。すなわち、対応する降圧レギュレータのENピンがローのとき、V_{IN}が低すぎるとき、またはサーマル・シャットダウン時です。ノイズと短時間の出力電圧トランジェントを除去するために、下限閾値には1.1%、上限閾値には2.2%のヒステリシス（それぞれ代表値）があります。また、PGOODピンの遷移には100μs（代表値）の遅延が組み込まれています。

出力過電圧保護

FBピンの電圧が公称値の110%を超える出力過電圧状態になると、降圧レギュレータの上側パワー・スイッチがオフになります。出力が100μsより長い時間レギュレーション範囲から外れると、PGOODピンはローにプルダウンされます。

通常の動作条件では、出力過電圧状態になることはありません。

動作

過熱保護

熱によって損傷するのを防ぐため、LTC3314Aは過熱(OT)保護機能を備えています。ダイ温度が165°C(代表値、未テスト)に達すると、両方の降圧スイッチング・レギュレータがシャットダウンして、ダイ温度が160°C(代表値、未テスト)に下がるまでその状態を維持します。

出力電圧ソフトスタート

出力のソフトスタートにより、 V_{IN} 突入電流を制限して、起動時の出力電圧オーバーシュートを低減します。それぞれの降圧レギュレータでは、レギュレータがイネーブルされると内部電圧ランプが開始されます。ソフトスタート時には、出力電圧はレギュレーション電圧に達するまで電圧ランプに比例して変化します。

フォルト状態が生じた場合は、アクティブ・プルダウン回路が内部ソフトスタート・ノードに接続され、そのノードを放電します。フォルト状態が解消すると、ソフトスタート・ランプが再開します。ソフトスタートの電圧ランプを放電するようなフォルト状態には、ENピンのローへの遷移、 V_{IN} 電圧の過度の低下、またはサーマル・シャットダウンがあります。

ドロップアウト動作

入力電源電圧が出力電圧に近づくと、最低30ns間(代表値、未テスト)SWがローになるまで、デューティ・サイクルが増加します。電源電圧が更に低下すると、内部設定された最小SWロー時間に関わらず、メイン・スイッチを1サイクル以上オンのままにして、デューティ・サイクルが増加できるようにします。入力電圧が低下するにしたがってメイン・スイッチは更に長いサイクルの間オンを維持します。オンを維持できる最大サイクル数は16サイクルです。ドロップアウト時に、最低1回、最小ロー時間が16サイクルごとに発生するようになると、デューティ・サイクルの最大値は99%(代表値)に制限されます。

ドロップアウト状態のとき、出力電圧は、入力電圧を0.99倍した値から、内部のハイサイドMOSFETおよびインダクタでの電圧降下を引いた値になります。

低電源電圧動作

LTC3314Aは、入力電源電圧が2.25Vまで低下しても動作するように設計されています。入力電源電圧が低い場合に考慮すべき重要な点は、内部パワー・スイッチの $R_{DS(ON)}$ が大きくなるということです。最も厳しい条件におけるLTC3314Aの消費電力とダイのジャンクション温度は、最も低い入力電圧で計算してください。

出力短絡保護と回復

電流コンパレータが上側パワー・スイッチをオフにするときのピーク・インダクタ電流レベルは、内部 V_C 電圧によって制御されます。出力電流が増加すると、平均インダクタ電流が負荷電流と一致するまで、エラー・アンプが内部 V_C 電圧を上昇させます。LTC3314Aは最大 V_C 電圧をクランプすることによって、インダクタ電流のピーク値を制限します。

出力をグラウンドに短絡させた場合、インダクタにかかる電圧が小さいので、下側パワー・スイッチをオンにしたときのインダクタ電流の減少は非常に緩やかです。インダクタ電流を制御し続けるために、インダクタ電流の谷に第二の制限が課せられます。下側パワー・スイッチを通じて測定されるインダクタ電流が、サイクル終了時点で $I_{VALLEYMAX}$ より大きい場合、上側パワー・スイッチはオフに保持されます。後続のスイッチング・サイクルは、インダクタ電流が $I_{VALLEYMAX}$ を下回るまでスキップされます。

V_{FB} がレギュレーション値より約100mV以上低下した場合、出力短絡からの回復にはソフトスタート・サイクルを使用できます。この回復過程において、 V_{FB} は約100mVまで速やかに上昇しますが、それ以降はレギュレーション値に達するまでソフトスタート・ランプに従って上昇します。

アプリケーション情報

出力電圧と帰還回路

降圧スイッチング・レギュレータの出力電圧は、出力とFBピンの間に接続する抵抗分圧器で設定されます。式1に従って抵抗値を選択します。

$$R_A = R_B \left(\frac{V_{OUT}}{500mV} - 1 \right) \quad (1)$$

図1を参照してください。

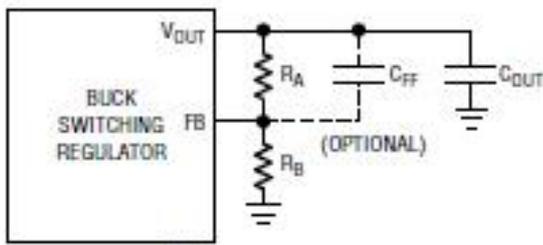


図1. 帰還回路部品

RBの標準的な値は40kΩ～400kΩの範囲です。出力電圧の精度を確保するためには、0.1%の抵抗を推奨します。降圧レギュレータの過渡応答は、進相コンデンサCFFを追加することで改善できます。このコンデンサは、帰還抵抗とFBピンの入力容量によって形成される極を除去するのに役立ちます。容量値2pF～40pFのコンデンサをいくつか実験的に使用することで、過渡応答を改善できます。代表的なアプリケーション回路で使用されている値は、出発点として妥当な値です。

動作周波数の選択とトレードオフ

動作周波数の選択は、効率、部品サイズ、過渡応答、および入力電圧範囲の間のトレードオフになります。

高周波数動作の利点はインダクタとコンデンサの値を小さくできることです。スイッチング周波数が高ければ制御ループの帯域幅を広くすることができ、結果として過渡応答をより高速にすることができます。スイッチング周波数を高くした場合の欠点は、スイッチング損失が増えるため効率が低下することと、スイッチの最小オン時間が制限されるため入力電圧範囲が狭くなることです。

動作時のデューティ・サイクルの最小値は、降圧レギュレータの最小オン時間によって決まります。所定のアプリケーションの最高スイッチング周波数 ($f_{SW(MAX)}$) は、式2で計算できます。

$$f_{SW(MAX)} = \frac{V_{OUT}}{t_{ON(MIN)} \cdot V_{IN(MAX)}} \quad (2)$$

ここで、 $V_{IN(MAX)}$ は最大入力電圧、 V_{OUT} は出力電圧、 $t_{ON(MIN)}$ は上側スイッチの最小オン時間です。この式から、高い V_{IN}/V_{OUT} 比に対応するためには、スイッチング周波数を下げる必要があることが分かります。

LTC3314Aは最大98%のデューティ・サイクルが可能です。したがって、 V_{IN} から V_{OUT} へのドロップアウトは、入力電源電圧の0.98倍、上側スイッチの $R_{DS(ON)}$ 、インダクタのDCR、および負荷電流によって制限されます。

スイッチング周波数の設定

LTC3314Aは、固定周波数のピーク電流モード制御アーキテクチャを採用しています。スイッチング周波数の設定には3つの方法があります。スロープ補償はクロック周波数に合わせて自動的に調整されます。

1つめは、RTピンを V_{IN} に接続して、スイッチング周波数を公称値2MHzの内部デフォルト値に設定する方法です。

2つめは、RTピンとグラウンドの間に抵抗 (R_T) を接続する方法です。周波数は1MHz～3MHzに設定できます。目的のスイッチング周波数を得るために必要な R_T の値を、表1と式3に示します。

$$R_T = \frac{73.4}{f_{SW}} - 1.9 \quad (3)$$

ここで、 R_T の単位はkΩです。 f_{SW} は目的のスイッチング周波数 (MHz) で、範囲は1MHz～3MHzです。

アプリケーション情報

表 1. R_r値とスイッチング周波数の関係

f _{sw} (MHz)	R _r (kΩ)
1.0	71.5
1.2	59.0
1.4	51.1
1.6	44.2
1.8	39.2
2.0	34.8
2.2	31.6
2.4	28.7
2.6	26.1
2.8	24.3
3.0	22.6

3つめは、MODE/SYNCピンに加えらるる外部矩形波クロックに内部PLL回路を同期させることによって、スイッチング周波数を設定する方法です。同期周波数範囲は1MHz～3MHzです。矩形波の振幅の谷は0.4V未満、ピークは1.2Vを超えている必要があります。また、ハイ・パルスとロー・パルスの幅は、共に40ns以上でなければなりません。

インダクタの選択と最大出力電流

インダクタを選択する際の考慮事項は、インダクタンス、実効値電流定格、飽和電流定格、DCR、およびコア損失です。

インダクタ値は式4と式5に基づいて選択します。

$$L \approx \frac{V_{OUT}}{1.2A \cdot f_{SW}} \cdot \left(1 - \frac{V_{OUT}}{PV_{IN(MAX)}}\right) \text{ for } \frac{V_{OUT}}{PV_{IN(MAX)}} \leq 0.5 \quad (4)$$

$$L \approx \frac{0.25 \cdot PV_{IN(MAX)}}{1.2A \cdot f_{SW}} \text{ for } \frac{V_{OUT}}{PV_{IN(MAX)}} > 0.5 \quad (5)$$

ここで、f_{sw}はスイッチング周波数、PV_{IN(MAX)}は最大入力電圧です。

インダクタの過熱を回避するには、アプリケーションで予想される最大出力負荷よりも大きい実効値電流定格のインダクタを選択します。過負荷状態および短絡状態を考慮しなければならない場合があります。

更に、インダクタの飽和電流定格（通常はI_{SAT}で表します）が、予想される最大負荷電流にインダクタのリプル電流の1/2を加えた値より大きくなるようにしてください（式6）。

$$I_{SAT} > I_{LOAD(MAX)} + \frac{1}{2} \Delta I_L \quad (6)$$

ここで、I_{LOAD(MAX)}はアプリケーションの最大出力負荷電流、ΔI_Lは式7で計算されるインダクタのリプル電流です。

$$\Delta I_L = \frac{V_{OUT}}{L \cdot f_{SW}} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (7)$$

より安全な選択肢は、I_{SAT}定格がLTC3314Aの最大電流制限値より大きいインダクタを使用することです。

高い効率を維持するには、直列抵抗（DCR）が最も小さいインダクタを選択してください。コア材質は、高周波アプリケーション向けのものにしてください。表2にいくつかの推奨インダクタとそのメーカーを示します。

アプリケーション情報

表 2. 推奨インダクタと代表的仕様値

INDUCTANCE (nH)	I _{TEMP} (A)*	I _{SAT} (A)	DCR (mΩ)	L × W × H (mm)	MANUFACTURER	MANUFACTURER'S PART NUMBER
220 to 560	9.3 to 5.1	9.3 to 6.7	9.5 to 18.7	3.0 × 3.0 × 1.2	Vishay	IHLP-1212AB-11
330, 470	5.1, 4.9	7.6, 6.7	19, 23	2.5 × 2.0 × 1.2	Murata	DFE252012F
330	4.8	6.8	21 (Max)	2.5 × 2.0 × 1.0	Murata	DFE252010F-R33M
330	5.5	7.3	16	2.5 × 2.0 × 1.0	Cyntec	HMLQ25201T-R33MSR
330	5.5	8.3	14	3.0 × 3.0 × 2.0	Würth Elektronik	744383360033
250	5.5	12	10	3.2 × 2.5 × 1.5	Würth Elektronik	74479290125
240	6	9.5	18	2.5 × 2.0 × 1.0	NIC	R24MTRF
240	6.5	7.5	15	2.0 × 1.6 × 1.0	NIC	R24MTRF
240	5	6.6	19 (Max)	2.0 × 1.6 × 1.2	Murata	DFE201612E-R24M
240	4.7	6.3	20 (Max)	2.0 × 1.6 × 1.0	Murata	DFE201610E-R24M
220	5.9	7.0	9.4	2.5 × 2.0 × 1.0	Cyntec	HMLB25201T-R22MSR-01
220	7.4	7.1	8.4	2.5 × 2.0 × 1.2	Vishay	IHHP1008ABERR22M01
220	8.0	7.0	13 (Max)	2.5 × 2.0 × 1.2	XFRMS	XFHCL43LT-R22M
72 to 560	23.6 to 8.1	16.0 to 6.5	2.85 to 21.5	3.5 × 3.2 × 1.5	Coilcraft	XEL3515
110	5.5	8.8	12 (Max)	2.0 × 1.2 × 1.0	Murata	DFE201210S-R11M
100	11.13	7.38	7.31	3.3 × 3.3 × 1.0	Vishay	IHLP1212AZEVR10M5A
100 to 470	5.6 to 12	5.8 to 10	4 to 19	2.5 × 2.0 × 1.2	TDK	TFM252012ALMA

* PCBの熱特性に大きく依存します。

アプリケーション情報

入力コンデンサ

LTC3314Aの入力は、2個以上のセラミック・コンデンサを用いてデバイスの近くでバイパスし、各PV_{IN}ピンの近くに1つは配置してください。各コンデンサのグラウンドは、PCBの最上層に形成された幅の広いPCBパターンに接続し、このパターンをPGNDピンに接続してください。これらのコンデンサのサイズは0603または0805とします。より小さい0201コンデンサをできるだけ近づけてPV_{IN1}とPGNDの間、およびPV_{IN2}とPGNDの間に配置して、アプリケーションのフットプリント増加を最小限に抑えながら入力ノイズを低減させることもできます。詳細については、PCBレイアウト時の考慮事項のセクションを参照してください。温度や入力電圧の変動に対して最良の性能を実現するには、X7RまたはX5Rコンデンサを推奨します（表3を参照）。スイッチング周波数が低いほど、より大きな入力容量が必要になることに注意してください。入力電源のインピーダンスが高い場合、あるいは長い配線やケーブルによって大きなインダクタンスが存在する場合は、更に大きい容量が必要になることがあります。これには電解コンデンサを使用できます。

セラミック入力コンデンサにパターンまたはケーブルのインダクタンスが組み合わさることにより、高品質の（不足減衰の）タンク回路が構成されます。LTC3314Aの回路を通電状態の電源に接続すると、入力電圧が公称値の2倍まで上昇して、LTC3314Aの定格電圧を超えるおそれがありますが、この状況は簡単に回避できます（アプリケーション・ノートAN88を参照）。

表3. セラミック・コンデンサのメーカー

VENDOR	URL
Kyocera	www.kyocera-avx.com
Murata	www.murata.com
TDK	www.tdk.com
Taiyo Yuden	www.t-yuden.com
Samsung	www.samsungsem.com
Würth Elektronik	www.we-online.com

出力コンデンサ、出力リップル、過渡応答

出力コンデンサには2つの重要な役割があります。まず、インダクタと併用して、LTC3314Aによって生成される矩形波をフィルタ処理することでDC出力を発生させます。この役割は出力リップルを決定するものなので、スイッチング周波数におけるインピーダンスを小さくする

ことが重要です。2つめの役割は、トランジェントな負荷を吸収してLTC3314Aの制御ループを安定させるためにエネルギーを保存することです。

LTC3314Aは、高速過渡応答性能を得るために、広い帯域幅で動作するように内部補償され、設計されています。C_{OUT}の選択はシステムの帯域幅に影響を与えますが、過渡応答はV_{OUT}、V_{IN}、f_{SW}、その他の要因の影響も受けません。式8によって与えられる出力容量値は、おおよその出発点として適した値です。

$$C_{OUT} = 20 \cdot \frac{I_{MAX}}{f_{SW}} \sqrt{\frac{0.5}{V_{OUT}}} \quad (8)$$

ここで、C_{OUT}は出力コンデンサの推奨値（μF）、f_{sw}はスイッチング周波数（MHz）、I_{MAX} = 4Aは1相あたりの定格出力電流（A）、V_{OUT}は出力電圧（V）です。

出力コンデンサの値を小さくするとスペースとコストを節約できますが、過渡応答性能が低下するのでループ安定性の検証が必要になります。

セラミック・コンデンサは等価直列抵抗（ESR）が非常に小さく、最良の出力リップル性能と過渡応答性能が得られます。X5RまたはX7Rセラミック・コンデンサを使用してください（表3を参照）。低ESLの反転構成、または3端子のセラミック・コンデンサを使用することにより、更に優れた出力リップル性能と過渡応答性能を実現できます。

負荷ステップ発生時には、帰還ループがスイッチ電流を十分に増加させて負荷に対応できるようになるまで、出力コンデンサが即座に電流を供給して負荷に対応する必要があります。帰還ループの応答に要する時間は、補償部品および出力コンデンサのサイズに依存します。負荷ステップへの応答には通常3~4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。出力ドロップV_{DROOP}は、V_{OUT}、V_{IN}、f_{SW}、t_{ON(MIN)}、出力コンデンサの等価直列インダクタンス（ESL）、その他の要因に影響されますが、通常は、最初のサイクルの直線的低下の約3倍になります（式9）。

$$V_{DROOP} = \frac{3 \cdot \Delta I_{OUT}}{C_{OUT} \cdot f_{SW}} \quad (9)$$

過渡応答性能と制御ループの安定性は、C_{OUT}を大きくすることや、V_{OUT}とFBの間にフィードフォワード・コンデンサC_{FF}を追加することによって改善できます。コンデンサC_{FF}は、位相マージンと高周波応答を改善する

アプリケーション情報

高周波ゼロを発生させることで、進相補償を行います。代表的なアプリケーション回路で使用されている値は、出発点として妥当な値です。LTpowerCAD[®]は、 C_{FF} と C_{OUT} を最適化して必要な過渡性能を実現する助けとなる、有効なツールです。

トランジェントな負荷をかけてシステムの応答を監視する方法、あるいはネットワーク・アナライザを使用して実際のループ応答を測定する方法が、過渡応答性能と制御ループの安定性を実験的に検証し、 C_{FF} と C_{OUT} を最適化する2つの方法です。

負荷過渡応答方式を使って制御ループを安定させる場合は、立上りが非常に高速で、全負荷電流の20%~100%の大きさを持つ出力電流パルスを加えます。これにより、出力電圧にトランジェントが生じます。 V_{OUT} を監視して、安定性に問題があることを示すオーバーシュートやリングングの有無を確認してください（アプリケーション・ノートAN149を参照）。

出力電圧の検出

LTC3314AのAGNDピンは、バンドギャップ電圧リファレンスを含む内部アナログ回路のグラウンド基準です。単一出力、2相のアプリケーションにおいては、AGNDピンを負荷側にある出力コンデンサ（ C_{OUT} ）の負端子に接続することで負荷レギュレーションを改善させることができます。高電流電源のグラウンド・リターン・パスにおける低下が補償されます。FB抵抗分圧器や R_T 抵抗などのすべての信号部品は、AGNDノードを基準とする必要があります。AGNDはほとんど電流を流さないため、最小サイズのパターンで済みます。

デュアル構成のアプリケーションでは、FB抵抗分圧器、 R_T 抵抗のグラウンド、 AV_{IN} コンデンサのグラウンドをAGNDピンにデバイスの近くで接続してください。ビアを使用してAGNDを低抵抗のグラウンド・プレーンに接続することで、降圧レギュレータの出力コンデンサの負端子とAGNDの間に生じる電圧降下を最小限に抑えることができます。

イネーブル閾値の設定

LTC3314Aのそれぞれの降圧レギュレータには、イネーブル/ディスエーブルするための高精度閾値のイネーブル・ピンが備わっています。両方のイネーブル・ピンがローになると、デバイスは低電流シャットダウン・モードに遷移します。

ENコンパレータの立上がり閾値はどちらも400mVで、50mVのヒステリシスがあります。シャットダウン機能を使わない場合は、ENピンを AV_{IN} に接続できます。 PV_{IN} ピンとENピンの間に抵抗分圧器を追加すると、 PV_{IN} が所定の電圧を超えた場合のみ出力をレギュレーションするようにLTC3314Aを設定できます。通常、この閾値 $PV_{IN(EN)}$ は、入力電源の電流が制限されている場合や、入力電源のソース抵抗が比較的高い場合に使われます。スイッチング・レギュレータは、その入力電源からほぼ一定の電力を引き出すので、電源電圧が低下するにつれて電源電流が増大します。これは電源からは負の抵抗負荷のように見えるため、電源電圧が低い条件下では、電源の電流が制限されたり、ローにラッチされたりすることがあります。 $PV_{IN(EN)}$ 閾値は、問題が生じるおそれのある電源電圧でレギュレータが動作するのを防ぎます。この閾値は、式10の条件を満たすように $R1$ と $R2$ の値を設定することによって調整できます（図2参照）。

$$PV_{IN(EN)} = \left(\frac{R1}{R2} + 1 \right) \cdot 400mV \quad (10)$$

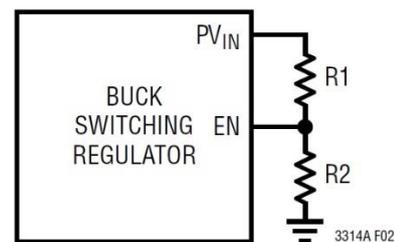


図 2. EN分圧器

降圧レギュレータは、 PV_{IN} が $PV_{IN(EN)}$ より高くなるまでオフのままです。また、降圧レギュレータは、 PV_{IN} が $0.875 \cdot PV_{IN(EN)}$ まで低下して、ENが350mVになるまでイネーブルのままです。

あるいは、1つめの降圧レギュレータの出力と2つめの降圧レギュレータのENピンの間に抵抗分圧器を接続すれば、1つめの降圧レギュレータが安定状態に達すると2つめの降圧レギュレータがイネーブルされるため、イベントベースのパワーアップ・シーケンシングを行うことができます。この場合、式10の $PV_{IN(EN)}$ は、2つめの降圧レギュレータがイネーブルされるように、適切な1つめの降圧レギュレータの出力電圧（例えばレギュレーション値の90%）に置き換えてください。

アプリケーション情報

PCBレイアウト時の考慮事項

LTC3314Aは、高効率かつ高速過渡応答が得られるように設計された高性能ICです。最適な結果を得るためにPCBボードのレイアウトは注意深く行い、適切に動作させるため、以下の推奨事項に従ってください。推奨PCBレイアウトについては図3を参照してください。

1. PGNDピン（ピンC1、C2、C3、D1、D2、D3）を、表面層に最も近い層にあり、アプリケーション回路の直下にある広く切れ目のないグラウンド・プレーンに直接接続します。これにより熱抵抗と電気インピーダンスを最小限に抑えます。更に、短く、幅の広いパターンを使って、PGNDピンを最上層にあるPV_{IN1}およびPV_{IN2}デカップリング・コンデンサに接続します。
2. 入力電源ピンPV_{IN1}（ピンA1、A2）およびPV_{IN2}（ピンF1、F2）の近くにデカップリング・コンデンサを配置し、このコンデンサのグラウンド側は、最上層からグラウンド・プレーンにPGNDピンの近くで接続します。これらのコンデンサは、内蔵のパワーMOSFETおよびそのドライバにAC電流を供給します。

これらのコンデンサには大きなスイッチド電流が流れるため、0603などの小さいケース・サイズを選択し基板の表面層でピンの近くに配置することで、コンデンサのインダクタンスを最小限に抑えることが重要です。インダクタンスと入力ノイズを更に小さくするには、もっと小さい0201コンデンサを、PV_{IN1}とPGND、およびPV_{IN2}とPGNDの間に、できるだけピンに近づけて並列に配置します。

3. 両方の降圧レギュレータのインダクタをLTC3314Aと同じ面に配置します。SW1（ピンA3、B1、B2、B3）、SW2（ピンE1、E2、E3、F3）とインダクタを接続するスイッチング電源パターンは、放射EMIと寄生カップリングを軽減するため、できるだけ短くします。スイッチング・ノードの電圧振幅が大きいため、帰還ノードなどの高インピーダンスに敏感なノードはSW1およびSW2から離れたところに配置するかシールドしてください。インダクタと出力コンデンサの間のパターンはできるだけ短くしてください。

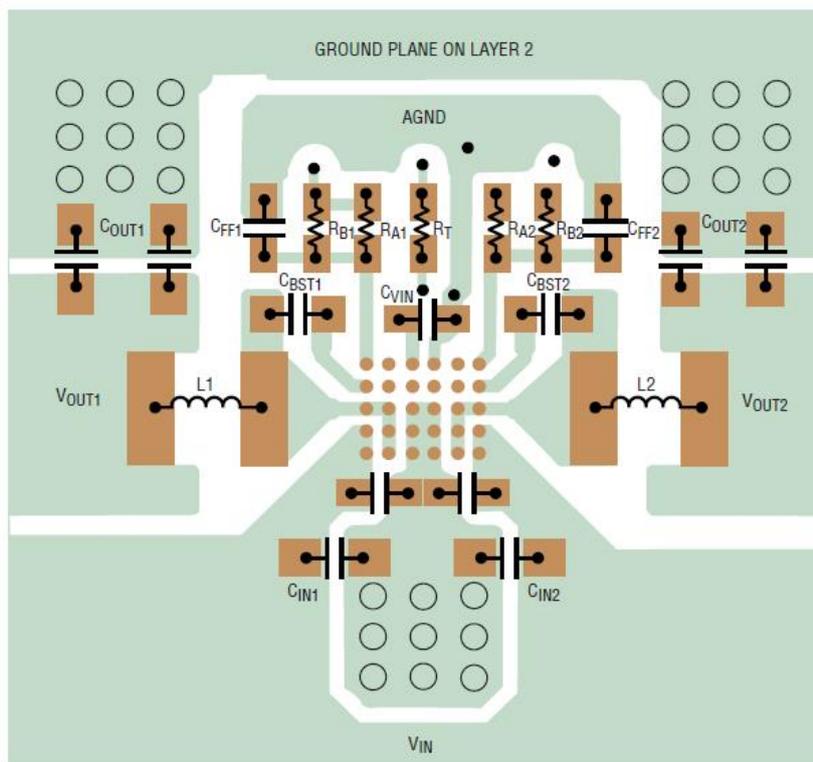


図3 推奨PCBレイアウト

アプリケーション情報

4. FBおよびRTに接続する部品のグラウンド側はAGND（ピンD5）に接続してください。AV_{IN}（ピンC5）とAGNDの間には、ピンの近くで1μFのデカップリング・コンデンサを接続してください。グラウンド・プレーンにAGNDのパターンからもトランジェント電流が流れるとAGNDを基準とする回路に電圧ノイズが発生するので、これを防止するため、全レイアウトにおいてAGNDとPCBのグラウンド・プレーンの残りの部分とは1か所のみで接続してください。

デュアル構成のアプリケーションでは、AGNDピンを、ピンの近くで1個のビアを介してグラウンド・プレーンと接続してください。低抵抗で切れ目のないグラウンド・プレーンを使用することで、出力コンデンサの負端子とAGNDの間に生じる電圧降下を最小限に抑えることができます。

2相、単一出力の設計では、AGNDピンを負荷側にある出力コンデンサ（C_{OUT}）の負端子に接続することも可能です。これにより、負荷のグラウンドとLTC3314Aの電圧リファレンスのグラウンドの間に電圧降下が生じるため、負荷レギュレーションは低下します。AGNDノードはほとんど電流を流さないた

め、最小サイズのパターンで済みます。FB、RTに接続する部品のグラウンド側、およびAV_{IN}コンデンサのグラウンドはAGNDノードに接続してください。

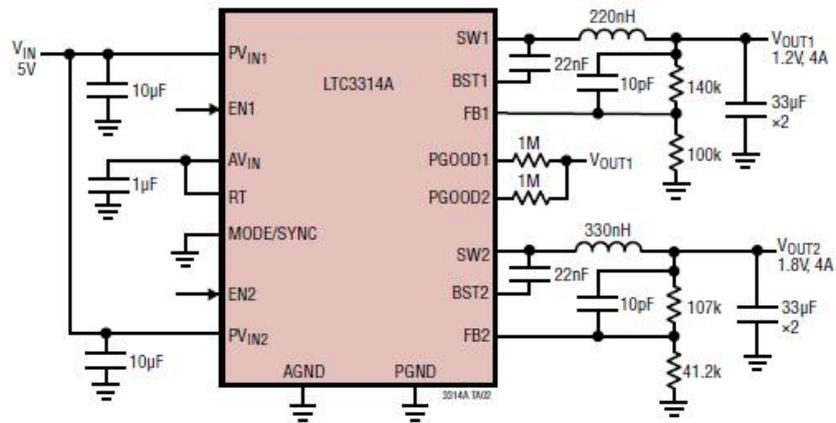
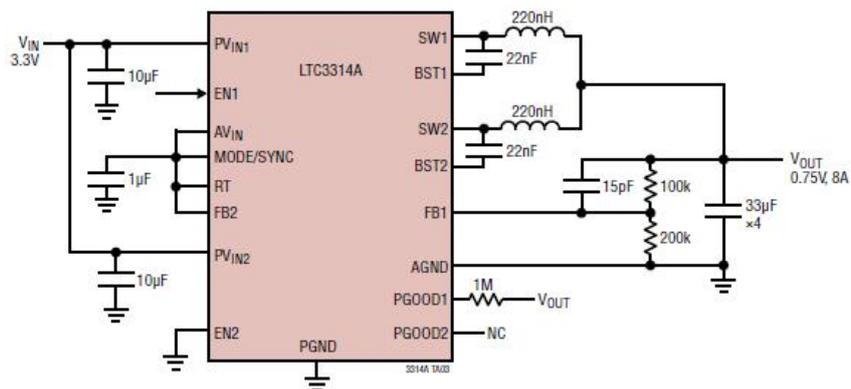
5. LTC3314Aから効率よく放熱するには、PCBのレイアウトに細心の注意を払う必要があります。PGNDピンを最上層の広いメタル領域に接続します。最上層のグラウンド・メタルは、多数のサーマル・ビアを使って下層にあるグラウンド・プレーンに接続します。これらの層は、LTC3314Aが放出する熱を拡散します。ジャンクション温度T_Jは、式11により周囲温度T_Aから計算できます。

$$T_J = T_A + (P_D \cdot \theta_{JA}) \quad (11)$$

ここで、θ_{JA}は約58°C/Wです。

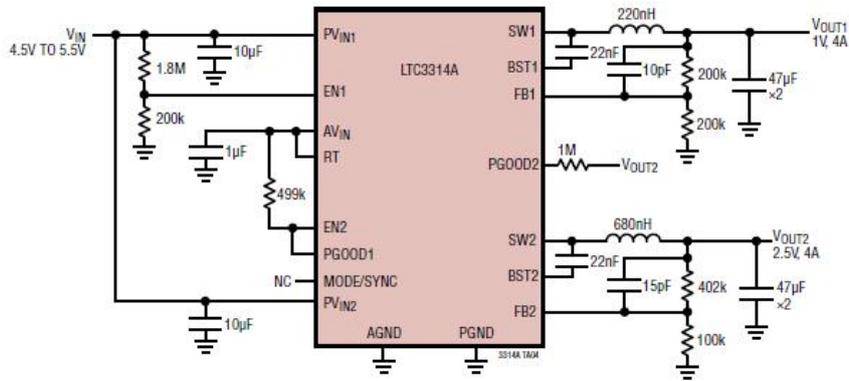
LTC3314A内での消費電力は、効率測定値から合計電力損失を計算して、そこからインダクタ損失を減じることによって予測します。

標準的応用例

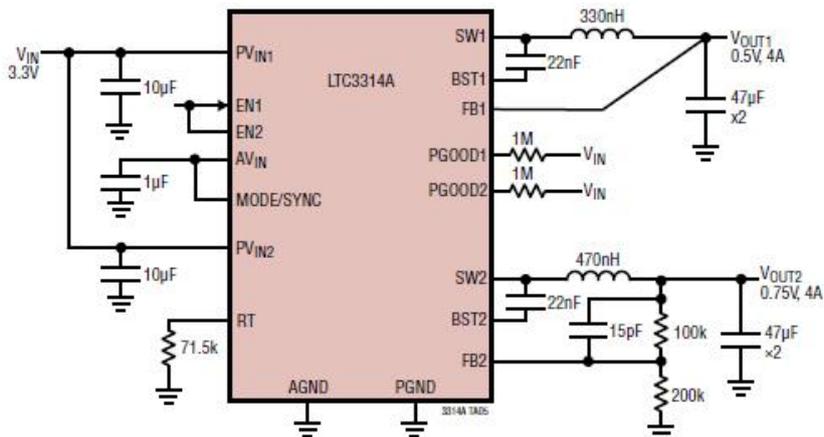
デュアル1.2Vおよび1.8V、2MHz、4A、 $V_{IN} = 5V$ 、パルススキッピング・モード単一出力2相、0.75V、2MHz、8A、 $V_{IN} = 3.3V$ 、Burst Mode動作

標準的応用例

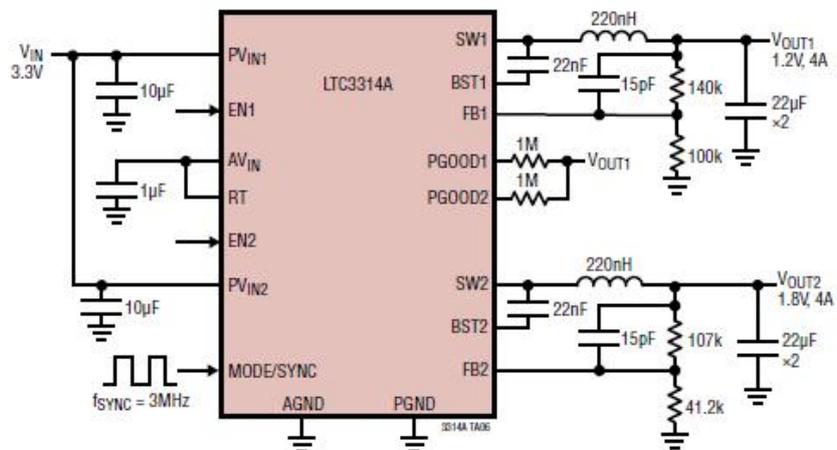
デュアル1Vおよび2.5V、2MHz、4A、UVLO = 4.0V、
シーケンシャル・パワー・アップ・シーケンシング (V_{OUT1}から駆動)、強制連続モード



デュアル0.5Vおよび0.75V、1MHz、4A、VIN = 3.3V、Burst Mode動作

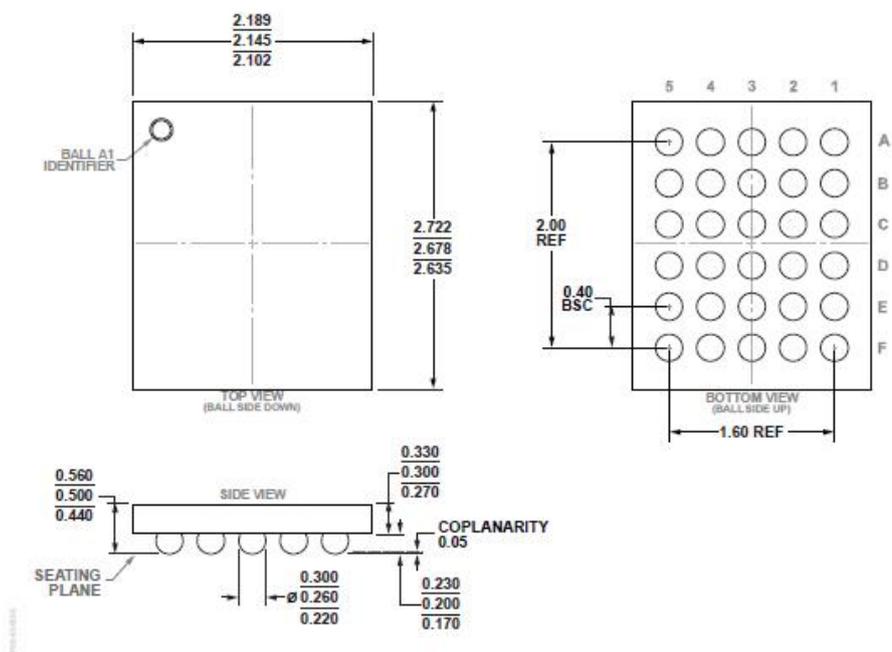


デュアル1.2Vおよび1.8V、3MHz、4A、VIN = 3.3V、3MHzに同期



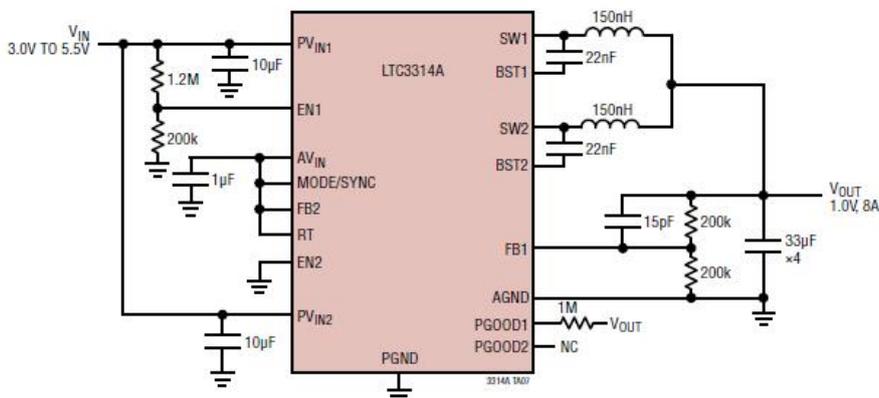
パッケージ

WLCSP PACKAGE CB-30-7
30-LEAD (2.2mm × 2.7mm × 0.5mm)



標準的応用例

単一出力2相、1.0V、2MHz、8A、UVLO = 2.8V、Burst Mode動作



関連製品

製品番号	概要	注釈
LTC3312SA	5V、デュアル6A/12A降圧DC/DCレギュレータ	デュアル・モノリシック同期整流式降圧レギュレータ、それぞれ最大3MHzのスイッチング周波数で6Aを供給可能、単一出力として構成可能、2相12Aの降圧レギュレータ、2.25V~5.5Vの入力電圧範囲、±1%の精度で0.5V~VINの出力電圧範囲、PGOOD通知、RTプログラミング、SYNC入力、プログラム可能なソフトスタート、4mm × 3mm LQFN
LTC3315A/ LTC3315B	デュアル5V、2A同期整流式降圧DC/DCコンバータ	デュアル、モノリシック同期整流式降圧レギュレータ、それぞれ最大3MHz/10MHzのスイッチング周波数で2Aを供給可能、2.25V~5.5Vの入力動作範囲、±1%の精度で0.5V~VINの出力電圧範囲、PGOOD通知、SYNC入力、2mm × 2mm LQFN
LTC3307A/ LTC3307B	5V、3A同期整流式降圧Silent Switcher®	モノリシック同期整流式降圧DC/DCコンバータ、最大3MHz/10MHzのスイッチング周波数で3Aを供給可能。超低EMI放射のSilent Switcherアーキテクチャ、2.25V~5.5Vの入力動作範囲、±1%の精度で0.5V~VINの出力電圧範囲、PGOOD通知、RTプログラミング、SYNC入力、2mm × 2mm LQFN
LTC3308A/ LTC3308B	5V、4A同期整流式降圧Silent Switcher	モノリシック同期整流式降圧DC/DCコンバータ、最大3MHz/10MHzのスイッチング周波数で4Aを供給可能、超低EMI放射のSilent Switcherアーキテクチャ、2.25V~5.5Vの入力動作範囲、±1%の精度で0.5V~VINの出力電圧範囲、PGOOD通知、RTプログラミング、SYNC入力、2mm × 2mm LQFN
LTC3309A/ LTC3309B	5V、6A同期整流式降圧Silent Switcher	モノリシック同期整流式降圧DC/DCコンバータ、最大3MHz/10MHzのスイッチング周波数で6Aを供給可能、超低EMI放射のSilent Switcherアーキテクチャ、2.25V~5.5Vの入力動作範囲、±1%の精度で0.5V~VINの出力電圧範囲、PGOOD通知、RTプログラミング、SYNC入力、2mm × 2mm LQFN
LTC3310/ LTC3310S/ LTC3311/ LTC3311S	5V、10A/12.5A、同期整流式降圧Silent Switcher/Silent Switcher 2	モノリシック同期整流式降圧DC/DCコンバータ、最大5MHzのスイッチング周波数で10A/12.5Aを供給可能、超低EMI放射のSilent Switcherアーキテクチャ、2.25V~5.5Vの入力動作範囲、±1%の精度で0.5V~VINの出力電圧範囲、PGOOD通知、RTプログラミング、SYNC入力、電力段の並列構成が可能、3mm × 3mm LQFN
LTC3616	5.5V、6A、4MHz、同期整流式降圧レギュレータ	95%効率、VIN : 2.25V~5.5V、VOUT(MIN) = 0.8V、IQ = 64µA、ISD < 1µA、4mm × 4mm QFN-16パッケージ