

パススルー・モードを備え、入力電圧と出力電圧が100Vの同期整流式4スイッチ昇降圧DC/DCコントローラ

特長

- ピンで選択可能なパススルー動作または固定出力 CCM、DCM、Burst Mode® 動作
- プログラム可能なスイッチングしないパススルー範囲
- 効率99.9%でのパススルー・モード時 I_q : 18 μ A
- V_{IN} の範囲: 2.8V~100V (起動時は 4.5V)
- V_{OUT} の範囲: 1V~100V
- -40Vまでの逆接保護
- $\pm 1.25\%$ の出力電圧精度 (-40°C~125°C)
- $\pm 3\%$ の高精度電流モニタリング
- $\pm 5\%$ の高精度電流レギュレーション
- 10VのクワッドNチャンネルMOSFETゲート・ドライバ
- EXT V_{CC} LDOが V_{OUT} / 外部レールからドライバに電力を供給
- $\pm 20\%$ のサイクルごとのインダクタ電流制限
- 降圧または昇圧動作時に上側MOSFETのリフレッシュ・ノイズなし
- 固定/フェーズロック可能な周波数: 80kHz~400kHz
- 低EMIを実現するスペクトラム拡散変調
- パワーグッド出力電圧/過電流モニタ
- 38ピンTSSOPパッケージ

概要

LT®8210は、パススルー・モード、強制連続モード、パルス・スキップ・モード、およびBurst Mode®で動作可能な同期整流式4スイッチ昇降圧DC/DCコントローラです。パススルーは、お客様がプログラム可能な範囲内の入力を直接出力に渡す機能です。パススルー・モードではスイッチング損失とEMIが発生せず、最大限の効率が得られます。入力電圧がパススルー範囲より高いまたは低い場合は、降圧または昇圧のレギュレーション・ループが、それぞれ設定最大値または設定最小値に出力を維持します。

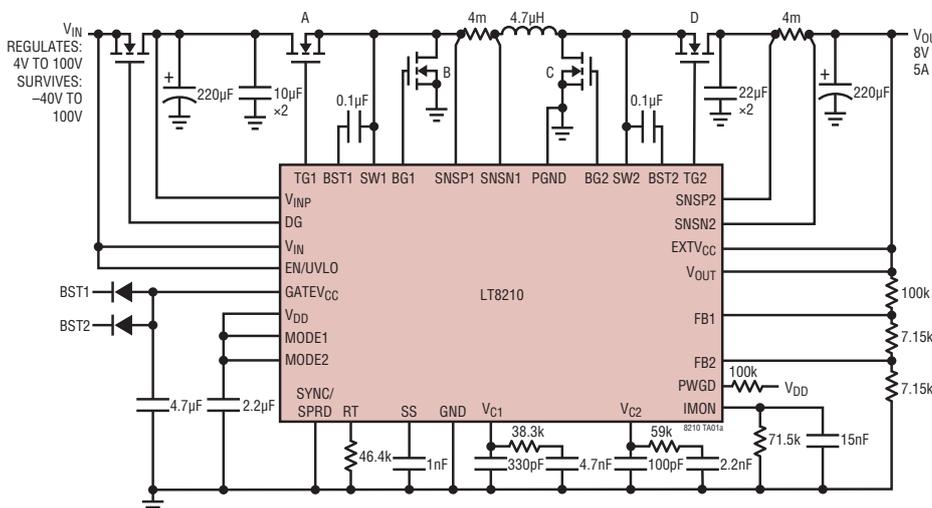
GATE V_{CC} ドライバ電源が10.6Vに調整されることにより、標準レベルのMOSFETの使用が可能になり、EXT V_{CC} ピンを介して電力を供給することで、効率を向上できます。GATE V_{CC} レギュレータは、入力電圧の低下を切り切りつつ、レギュレーションを維持するため、バックドライブ機能により保護されています。NチャンネルMOSFETを1つ追加して、-40Vまでの逆接保護をオプションで実装できます。LT8210は、平均出力電流または入力電流を正確にモニタして制限できる高精度の電流検出アンプを内蔵しています。

全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

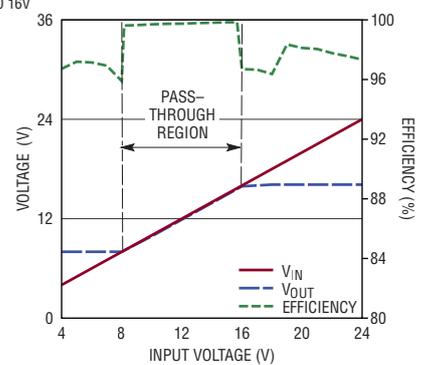
アプリケーション

- 車載機器、産業用機器、テレコム、アビオニクス (航空電子機器) システム
- 自動車の始動/停止、緊急通話アプリケーション
- ISO 7637、ISO 16750、MIL-1275、D0-160アプリケーション

標準的応用例



パススルー伝達特性
($V_{OUT}(\text{BOOST}) = 8\text{V}$ 、 $V_{OUT}(\text{BUCK}) = 16\text{V}$)



目次

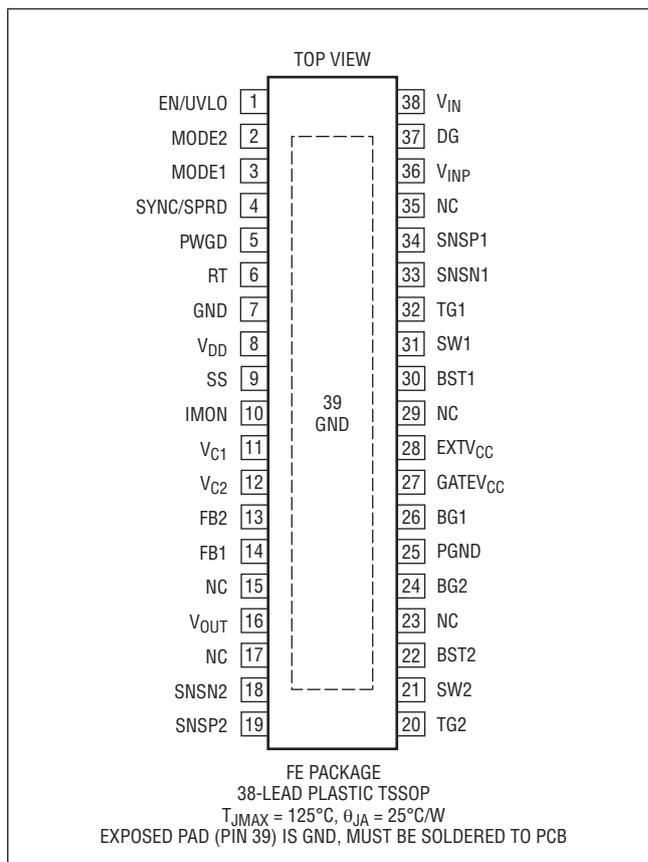
特長	1	アプリケーション情報.....	23
アプリケーション	1	最大出力電流と R _{SENSE} の選択	23
標準的応用例	1	インダクタの選択	24
概要	1	スイッチング周波数の選択	25
目次.....	2	RT 設定のスイッチング周波数.....	25
絶対最大定格.....	3	周波数同期	26
発注情報.....	3	スペクトラム拡散周波数変調.....	26
ピン配置.....	3	パワー MOSFET の選択.....	27
電気的特性.....	4	C _{IN} と C _{OUT} の選択.....	28
代表的な性能特性	7	ブートストラップ・コンデンサ (C _{BST1} 、C _{BST2})	29
ピン機能.....	12	ブートストラップ・ダイオード (D _{BST1} 、D _{BST2})	30
ブロック図	14	EXTV _{CC} 、GATEV _{CC} 、および V _{DD}	30
動作	15	出力電圧の設定	31
概要	15	入力または出力電流制限の設定	32
連続導通モード (CCM)	15	V _{IN} UVLO の設定	33
不連続導通モード (DCM)	15	ソフトスタート.....	33
Burst Mode 動作	15	ループ補償	33
パススルー・モード.....	16	オプションの DG MOSFET の選択	34
パワー・スイッチの制御		パススルー動作に合わせた部品の最適化	34
(CCM、DCM、Burst Mode 動作).....	16	効率に関する検討事項	36
パワー・スイッチの制御: 降圧領域		プリント回路基板レイアウトのチェックリスト	36
(V _{INP} > 1.19 • V _{OUT})	17	標準的応用例.....	38
パワー・スイッチの制御: 昇圧領域		標準的応用例.....	44
(V _{INP} < 0.84 • V _{OUT})	17	関連製品.....	44
パワー・スイッチの制御: 昇降圧領域			
(0.84 • V _{OUT} < V _{INP} < 1.19 • V _{OUT}).....	17		
パワー・スイッチの制御 (パススルー・モード)	18		
動作モード間の遷移.....	18		
イネーブルと起動	19		
EXTV _{CC} /GATEV _{CC} /V _{DD} 電源	19		
逆接保護	20		
電流モニタリングと電流レギュレーション	20		
降圧ループのフォールドバック.....	21		
ブートストラップ・コンデンサの電圧.....	21		
PWGD ピン	22		

絶対最大定格

(Note 1)

V _{IN} 、EN/UVLO の電圧	-40V~100V
DG の電圧	-40V~113V
DG-V _{IN} 間の電圧	-0.3V~13V
V _{INP} 、V _{OUT} 、SNSP2、SNSN2 の電圧	-0.3V~100V
SNSP1-SNSN1 間、SNSP2-SNSN2 間の電圧	-0.5V~0.5V
BST1、BST2 の電圧	-0.3V~115V
SW1、SW2、SNSP1、SNSN1 の電圧	100V (Note 5)
BST1-SW1 間、BST2-SW2 間の電圧	-0.3V~15V
BST1-SNSP1 間、BST1-SNSN1 間の電圧	-0.3V~15V
TG1、TG2、BG1、BG2	(Note 3)
GATEV _{CC} の電圧	-0.3V~15V
EXTV _{CC} 、PWGD の電圧	-0.3V~40V
MODE1、MODE2、SYNC/SPRD の電圧	-0.3V~6V
FB1、FB2、IMON、RT の電圧	-0.3V~6V
V _{DD}	-0.3V~6V
V _{C1} 、V _{C2} 、SS の電圧	-0.3V~V _{DD} (Note 6)
動作ジャンクション温度	
LT8210E、LT8210I (Note 2、4)	-40°C~125°C
保存温度範囲	-65°C~150°C
ピン温度 (ハンダ処理、10 秒)	300°C

ピン配置



発注情報

鉛フリー仕上げ	テープ&リール	製品マーキング	パッケージ	温度範囲
LT8210EFE#PBF	LT8210EFE#TRPBF	LT8210FE	38-Lead Plastic TSSOP	-40°C~125°C
LT8210IFE#PBF	LT8210IFE#TRPBF	LT8210FE	38-Lead Plastic TSSOP	-40°C~125°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。

テープ&リールの仕様。一部のパッケージは、#TRMPBF 接尾部の付いた指定の販売経路を通じて 500 個入りのリールで供給可能です。

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V_{IN} = 12\text{V}$ 、 $V_{INP} = 12\text{V}$ 、 $V_{EN/UVLO} = 3.3\text{V}$ 、 $V_{EXTVCC} = 0\text{V}$

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
電圧源およびレギュレータ						
V_{IN} , V_{INP} Input Operating Voltage Range	Minimum Voltage for Start-Up ($V_{EXTVCC} = 0\text{V}$)	●	4.5		100	V
	After Start-Up, $V_{EXTVCC} = 12\text{V}$	●	2.8		100	V
V_{IN} Quiescent Current	Shutdown ($V_{EN/UVLO} = 0\text{V}$)	●		1	5	μA
	Not Switching	●		4	15	μA
	Internal Charge Pump Enabled ($V_{DG} - V_{IN} = 3.5\text{V}$)	●		1400	1800	μA
V_{INP} Quiescent Current	Shutdown ($V_{EN/UVLO} = 0\text{V}$)	●		0.1	1.0	μA
	Not Switching	●		650	1300	μA
	Internal Charge Pump Enabled ($V_{DG} - V_{IN} = 3.5\text{V}$)	●		1900	2700	μA
	Burst Mode Operation (Sleep)	●		65	90	μA
	Pass-Through (Non-Switching, $V_{INP} = 48\text{V}$)	●		18	33	μA
V_{OUT} Quiescent Current	$V_{OUT} = 12\text{V}$	●		1.5	3	μA
$GATEV_{CC}$ Voltage	$I_{GATEVCC} = 25\text{mA}$	●	10	10.6	11.2	V
$GATEV_{CC}$ Current Limit	Regulated from V_{INP} , $V_{INP} = 12\text{V}$, $V_{GATEVCC} = 9\text{V}$	●	65	110		mA
	Regulated from V_{INP} , $V_{INP} = 100\text{V}$, $V_{GATEVCC} = 9\text{V}$	●	18	25		mA
	Regulated from $EXTV_{CC}$, $V_{EXTVCC} = 12\text{V}$, $V_{GATEVCC} = 9\text{V}$	●	80	115		mA
	Regulated from $EXTV_{CC}$, $V_{EXTVCC} = 40\text{V}$, $V_{GATEVCC} = 9\text{V}$	●	55	90		mA
$GATEV_{CC}$ Load Regulation	$I_{GATEVCC} = 0\text{mA}$ to 50mA	●		1.8	5	%
$GATEV_{CC}$ Regulator Dropout Voltage	$V_{INP} - V_{GATEVCC}$: $I_{GATEVCC} = 50\text{mA}$	●		750	1600	mV
	$V_{EXTVCC} - V_{GATEVCC}$: $I_{GATEVCC} = 50\text{mA}$	●		600	1400	mV
$GATEV_{CC}$ Undervoltage Lockout Threshold	Falling	●	3.65	3.75	3.85	V
$GATEV_{CC}$ Undervoltage Lockout Hysteresis				0.20		V
$GATEV_{CC}$ Backdrive Current	To V_{INP} Pin, $V_{GATEVCC} = 10\text{V}$, $V_{INP} = 0\text{V}$			20		μA
	To $EXTV_{CC}$ Pin, $V_{GATEVCC} = 10\text{V}$, $V_{EXTVCC} = 0\text{V}$			3		μA
$EXTV_{CC}$ Switchover Voltage	Rising	●	7.3	8	8.8	V
$EXTV_{CC}$ Switchover Hysteresis				1.2		V
V_{DD} Voltage		●	3.2	3.3	3.4	V
V_{DD} Current Limit	$V_{DD} = 3\text{V}$		10			mA
V_{DD} Undervoltage Lockout Threshold	Falling	●	2.7	2.8	2.9	V
V_{DD} Undervoltage Lockout Hysteresis				140		mV
イネーブル・コンパレータ						
EN/UVLO Enable Threshold	Rising	●	1.28	1.45	1.61	V
EN/UVLO Enable Hysteresis				100		mV
EN/UVLO Pin Bias Current	$V_{EN/UVLO} = 100\text{V}$	●		0.08	0.3	μA
逆接保護						
DG Gate Drive Voltage ($V_{DG} - V_{IN}$)	Non-Switching	●	7.0	8.5		V
Reverse Input Disconnect Threshold (V_{IN})	$I_{DG} = 100\ \mu\text{A}$	●	-1.8	-1.2	-0.5	V
DG Pin Pull-Down Current	$V_{IN} = -4\text{V}$, $V_{DG} - V_{IN} = 5\text{V}$	●	50	80	130	mA
DG Pin Pull-Up Current	$V_{DG} - V_{IN} = 1.5\text{V}$	●	100	180		μA
	$V_{DG} - V_{IN} = 8\text{V}$	●	5	25		μA
DG Undervoltage Threshold ($V_{DG} - V_{IN}$)	Rising	●	2.3	2.8	3	V
DG Undervoltage Hysteresis ($V_{DG} - V_{IN}$)				700		V
電圧レギュレーション						
FB1 Regulation Voltage	Regulation Voltage for CCM, DCM, Burst Mode Operation, Pass-Through Mode Boost Loop	●	0.9875	1.00	1.0125	V

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V_{IN} = 12\text{V}$ 、 $V_{INP} = 12\text{V}$ 、 $V_{EN}/UVLO = 3.3\text{V}$ 、 $V_{EXTVCC} = 0\text{V}$

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
FB2 Regulation Voltage	Regulation Voltage Pass-Through Mode Buck Loop	●	0.985	1.00	1.015	V
FB1, FB2 Input Bias Current		●		0.001	0.04	μA
FB1, FB2 Line Regulation	$V_{INP} = 3\text{V to } 100\text{V}$	●		0.001	0.007	%/V
FB1, FB2 Error Amplifier Transconductance				450		$\mu\text{A/V}$
V_{C1} , V_{C2} Output Impedance				5		$\text{M}\Omega$
V_{C1} , V_{C2} Maximum Sourcing Current	$V_{FB1} = V_{FB2} = 0\text{V}$			35		μA
V_{C1} , V_{C2} Maximum Sinking Current	$V_{FB1} = V_{FB2} = 2\text{V}$			-35		μA
Soft-Start Charging Current	$V_{SS} = 0.5\text{V}$	●	4	5	6	μA
Soft-Start Pull-Down Resistance		●		140	250	Ω

平均電流のモニタリングおよびレギュレーション

SNSP2, SNSN2 Operating Voltage Range		●	0		100	V
SNSP2, SNSN2 Pin Bias Current	$V_{SNSP2} = V_{SNSN2} = 100\text{V}$	●		1	3	μA
	$V_{SNSP2} = V_{SNSN2} = 0\text{V}$	●	-3	0		μA
IMON Output Current Common Mode Voltage = 12V	$V_{SNSP2} - V_{SNSN2} = 150\text{mV}$	●	87.3	90	92.7	μA
	$V_{SNSP2} - V_{SNSN2} = 50\text{mV}$	●	28.6	30	31.4	μA
	$V_{SNSP2} - V_{SNSN2} = 10\text{mV}$	●	5.3	6	6.6	μA
IMON Output Current Common Mode Voltage = 0V	$V_{SNSP2} - V_{SNSN2} = 150\text{mV}$	●	85	90.5	95	μA
	$V_{SNSP2} - V_{SNSN2} = 50\text{mV}$	●	27	30	33	μA
	$V_{SNSP2} - V_{SNSN2} = 10\text{mV}$	●	4.5	6	8.5	μA
Common Mode Switchover Voltage	$V_{SNSP2} = V_{SNSN2}$			1.8		V
IMON DC CMRR	$V_{SNSP2} - V_{SNSN2} = 150\text{mV}$, $V_{SNSP2} = 3\text{V to } 100\text{V}$			120		dB
IMON Error Amplifier Transconductance				200		$\mu\text{A/V}$
IMON Regulation Voltage (V_{IMON})		●	0.99	1.01	1.03	V
Sense Regulation Voltage ($V_{SNSP2} - V_{SNSN2}$)	$R_{IMON} = 33.2\text{k}$	●	48	50.5	53	mV
Over-Current Warning Threshold (V_{IMON})		●	1.15	1.2	1.24	V
Over-Current Warning Hysteresis				45		mV
IMON Disable Threshold (V_{IMON})	Rising	●	2.3	2.5	2.8	V
IMON Disable Hysteresis				400		mV

サイクルごとのインダクタ電流制限

Maximum Current Sense Threshold ($V_{SNSP1} - V_{SNSN1}$)	Buck Regulation ($V_{INP} = 24\text{V}$, $V_{OUT} = 0\text{V}$)	●	45	53	60	mV
	Buck Regulation ($V_{INP} = 24\text{V}$, $V_{OUT} = 12\text{V}$)	●	55	62	69	mV
	Boost Regulation ($V_{INP} = 6\text{V}$, $V_{OUT} = 12\text{V}$)	●	45	51	58	mV
	Buck Regulation ($V_{INP} = 100\text{V}$, $V_{OUT} = 48\text{V}$)	●	73	85	96	mV
	Boost Regulation ($V_{INP} = 24\text{V}$, $V_{OUT} = 48\text{V}$)	●	36	45	54	mV
Maximum Non-Switching Current Sense Threshold in Pass-Through ($V_{SNSP1} - V_{SNSN1}$)	$V_{OUT} = V_{INP}$, $\text{FB1} = 1.2\text{V}$, $\text{FB2} = 0.8\text{V}$ $\text{MODE1} = \text{MODE2} = 3.3\text{V}$	●	57	63	70	mV
Reverse Current Sense Threshold ($V_{SNSP1} - V_{SNSN1}$)	DCM/Pass-Through/Burst Mode Operation			3		mV
	Pass-Through Buck-Boost Regions			-6		mV
Negative Current Sense Threshold ($V_{SNSP1} - V_{SNSN1}$)	CCM Operating Mode ($\text{MODE1} = \text{MODE2} = 0\text{V}$)			-55		mV

MOSFET ゲート・ドライバ

TG1, TG2 Gate Driver Pull-Up Resistance				3		Ω
TG1, TG2 Gate Driver Pull-Down Resistance				1		Ω
BG1, BG2 Gate Driver Pull-Up Resistance				2.6		Ω

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V_{IN} = 12\text{V}$, $V_{INP} = 12\text{V}$, $V_{EN}/UVLO = 3.3\text{V}$, $V_{EXTVCC} = 0\text{V}$

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
BG1, BG2 Gate Driver Pull-Down Resistance			1		Ω
TG1, TG2 Rise Time	$C_{LOAD} = 3300\text{pF}$ (10% to 90%)		25		ns
TG1, TG2 Fall Time	$C_{LOAD} = 3300\text{pF}$ (10% to 90%)		15		ns
BG1, BG2 Rise Time	$C_{LOAD} = 3300\text{pF}$ (10% to 90%)		20		ns
BG1, BG2 Fall Time	$C_{LOAD} = 3300\text{pF}$ (10% to 90%)		15		ns
TG Off to BG On-Delay	$C_{LOAD} = 3300\text{pF}$		60		ns
BG Off to TG On-Delay	$C_{LOAD} = 3300\text{pF}$		60		ns
Minimum TG1 On-Time	$C_{LOAD} = 3300\text{pF}$		200		ns
Minimum BG2 On-Time	$C_{LOAD} = 3300\text{pF}$		220		ns
BST1, BST2 Bias Current	Top Gate High, $V_{BST} - V_{SW} = 10\text{V}$ Top Gate High, $V_{BST} - V_{SW} = 10\text{V}$, Pass-Through Mode		5 0.6		μA μA
BST1, BST2 Charging Current	Non-Switching, $V_{BST} - V_{SW} = 8.25\text{V}$ Non-Switching, $V_{BST} - V_{SW} = 3\text{V}$		50 610		μA μA

発振器

Switching Frequency Range	RT Set/Synchronized	●	80		400	kHz
Switching Frequency	RT = 110k	●	91	100	108	kHz
	RT = 39.2k	●	190	200	210	kHz
	RT = 16.9k	●	380	400	420	kHz
SYNC/SPRD Input Low Level		●			0.8	V
SYNC/SPRD Input High Level		●	1.17			V
Spread-Spectrum Max. Frequency (% of f_{SW})	$V_{SYNC/SPRD} = 3.3\text{V}$			112.5		%
Spread-Spectrum Min. Frequency (% of f_{SW})	$V_{SYNC/SPRD} = 3.3\text{V}$			100		%

ロジック入出力

MODE1,2 Input Low Level		●			0.8	V
MODE1,2 Input High Level		●	1.17			V
MODE1,2 Leakage Current	$V_{MODE1,2} = 6\text{V}$			0.01	1	μA
PWGD Output Low Voltage	$I_{PWGD} = 1\text{mA}$	●		0.07	0.2	V
PWGD Trip Level	V_{FB1} Falling	●	-13	-10	-8	%
	V_{FB2} Rising	●	8	10	12	%
PWGD Anti-Glitch Delay	V_{PWGD} Rising or Falling	●	2	10	20	μs
PWGD Leakage Current	$V_{PWGD} = 40\text{V}$			0.01	1	μA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LT8210Eは、 $0^\circ\text{C} \sim 125^\circ\text{C}$ のジャンクション温度で性能仕様に適合することが確認されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作ジャンクション温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT8210Iは、 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作ジャンクション温度範囲で確認されている。

Note 3: これらのピンには電圧源も電流源も印加してはならない。接続するのは容量性負荷のみにする必要がある。そうしないと永続的な損傷が生じる恐れがある。

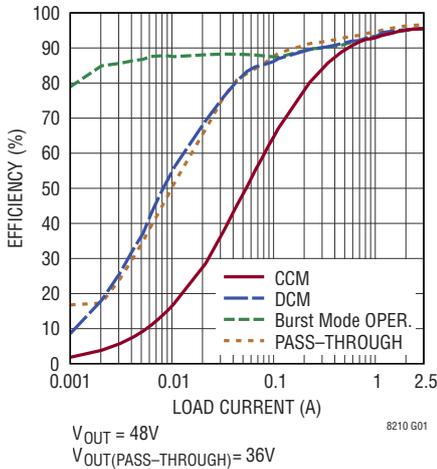
Note 4: このデバイスには、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護が動作しているとき、ジャンクション温度は最大動作ジャンクション温度を超える。規定された最大動作ジャンクション温度範囲を超えた状態で動作が継続すると、デバイスの信頼性を損なう可能性がある。

Note 5: SW1, SW2, SNSP1, および SNSN1 ピンの負電圧は、アプリケーションでは外付けNMOSデバイス (M_B および M_C) のボディ・ダイオード、または並列のショットキー・ダイオード (存在する場合) によって制限される。これらのピンは、グラウンドからダイオード1個の電圧降下分を超えたこれらの負電圧に耐えられることが設計により確認されている。

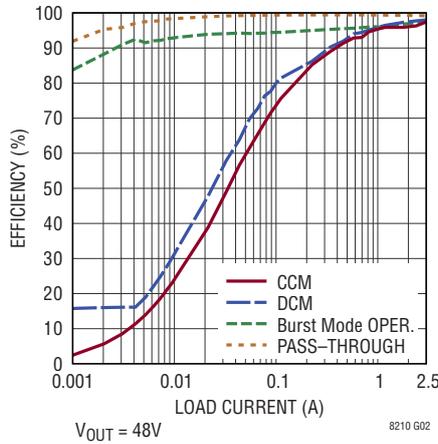
Note 6: V_{C1} , V_{C2} , または SS ピンに強制的に電圧を印加してはならない。

代表的な性能特性

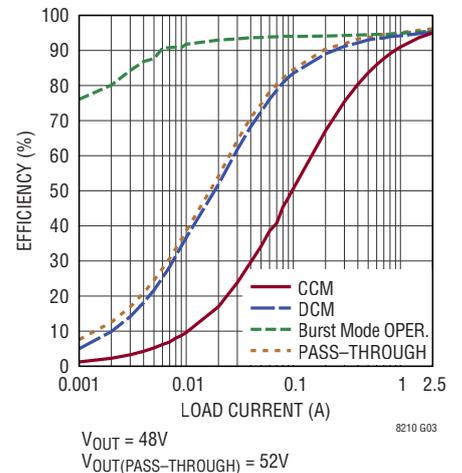
効率と負荷電流 ($V_{IN} = 20V$ - 図 37)



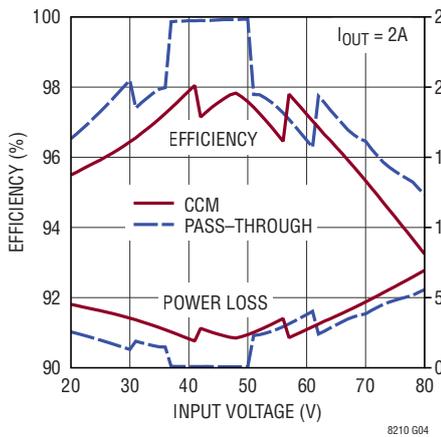
効率と負荷電流 ($V_{IN} = 48V$ - 図 37)



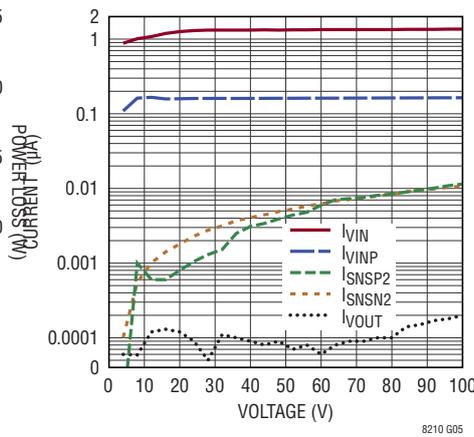
効率と負荷電流 ($V_{IN} = 70V$ - 図 37)



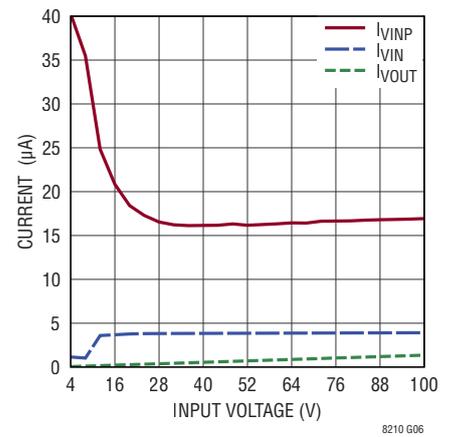
効率および電力損失と入力電圧 (図 37)



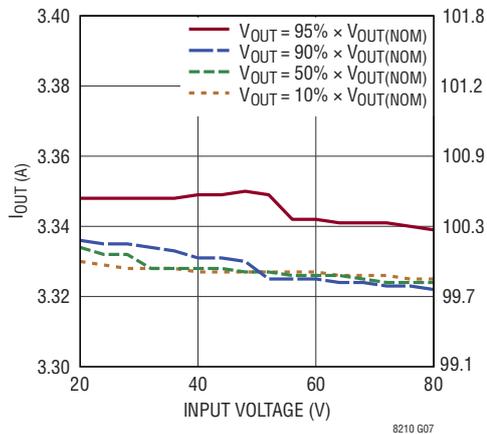
シャットダウン電流と電圧



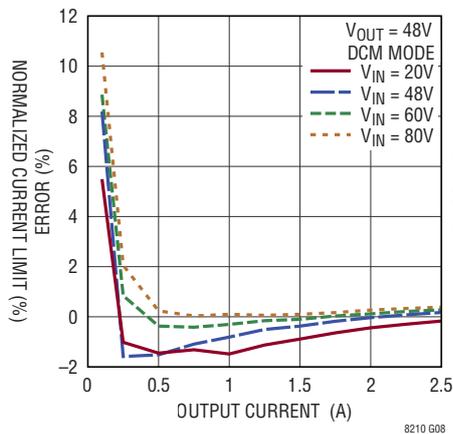
パススルー・モードでの
スイッチング停止時電流と
入力電圧



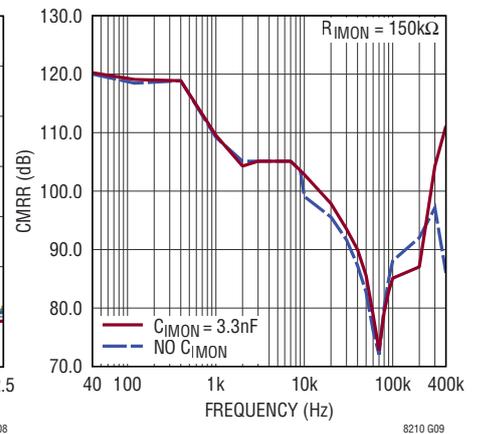
IMONの電流制限と入力電圧 (図 37)



IMONの測定精度 (図 37)



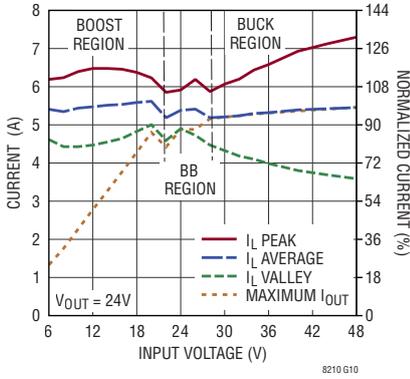
IMONのCMRRと周波数



代表的な性能特性

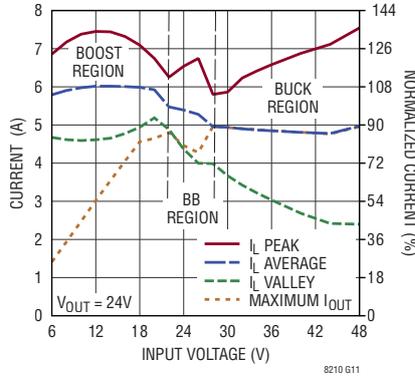
最大インダクタ電流:

$f_{sw} = f_{sw}(\text{Optimal})$
(図 39)



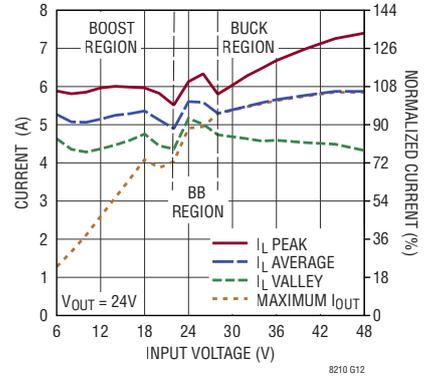
最大インダクタ電流:

$f_{sw} = 0.7 \times f_{sw}(\text{Optimal})$
(図 39)

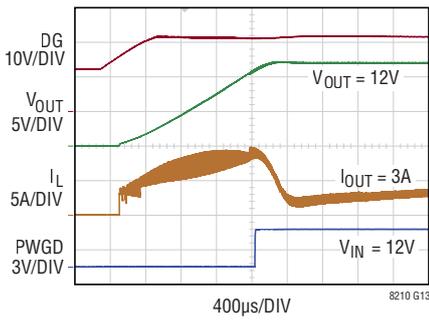


最大インダクタ電流:

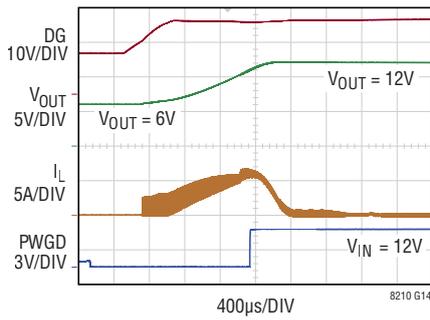
$f_{sw} = 1.3 \times f_{sw}(\text{Optimal})$
(図 39)



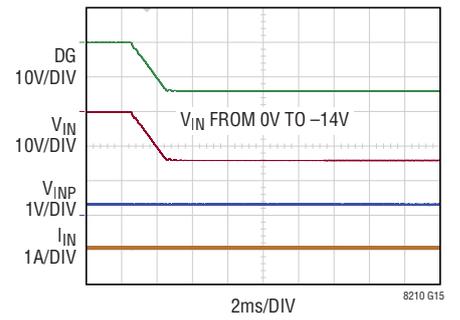
起動 (CCM モード - 図 36)



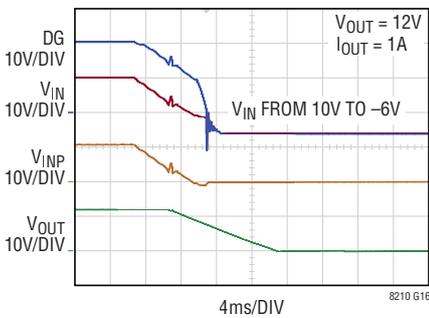
プリバイアス出力の起動 (CCM モード - 図 36)



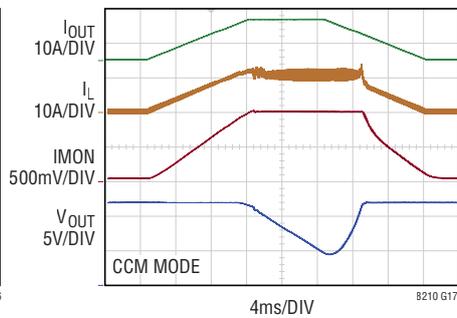
静的な逆接保護 (図 36)



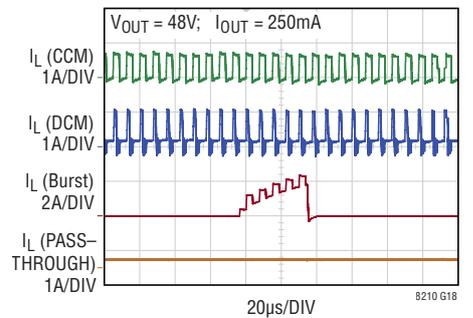
動的な逆接保護 (図 36)



電流レギュレーションへの遷移 (図 36)

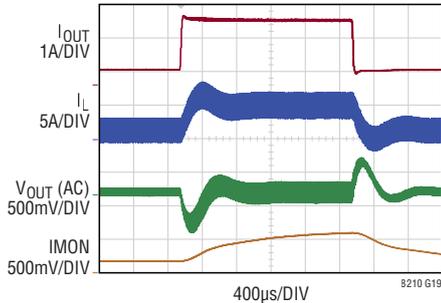


軽負荷時のインダクタ電流 (図 37)



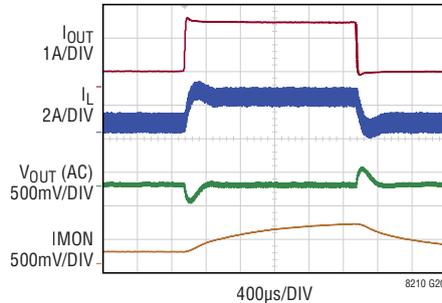
代表的な性能特性

負荷ステップ(昇圧領域-図37)



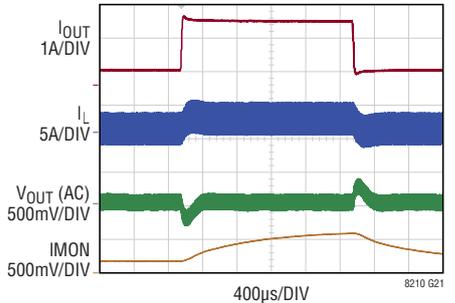
LOAD STEP FROM 500mA TO 2A
 $V_{IN} = 20V, V_{OUT} = 48V$, CCM MODE

負荷ステップ(昇降圧領域-図37)



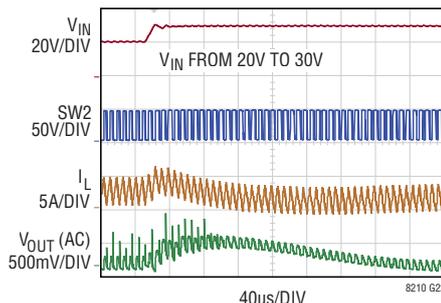
LOAD STEP FROM 500mA TO 2A
 $V_{IN} = 48V, V_{OUT} = 48V$, CCM MODE

負荷ステップ(降圧領域-図37)



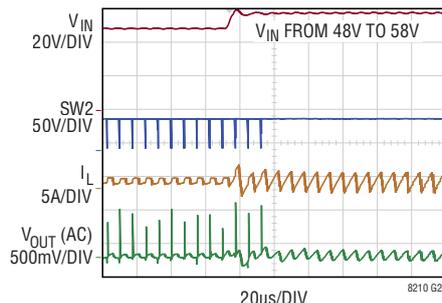
LOAD STEP FROM 500mA TO 2A
 $V_{IN} = 70V, V_{OUT} = 48V$, CCM MODE

入力ステップ(昇圧領域-図37)



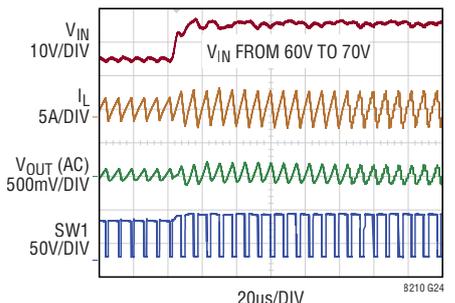
$I_{OUT} = 2A$
 CCM MODE

入力ステップ(昇降圧領域-図37)



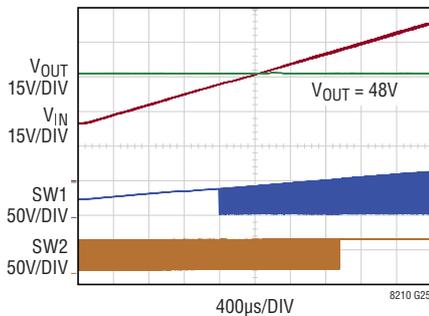
$I_{OUT} = 2A$
 CCM MODE

入力ステップ(降圧領域-図37)

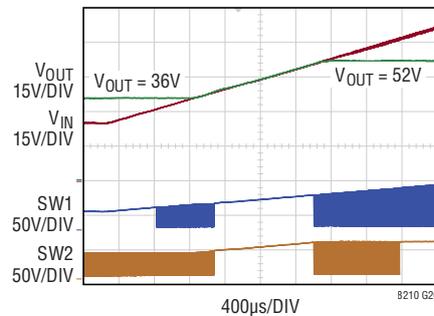


$I_{OUT} = 2A$
 CCM MODE

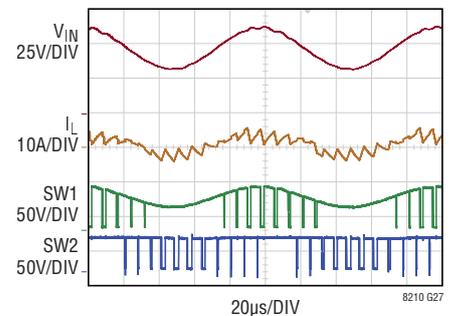
入力電圧の掃引
 (CCMモード-図37)



入力電圧の掃引
 (バススルー・モード-図37)

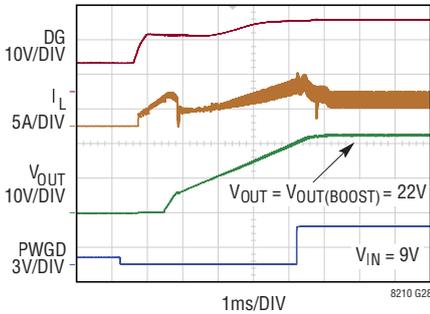


高周波スイッチング領域の遷移
 (CCMモード-図37)

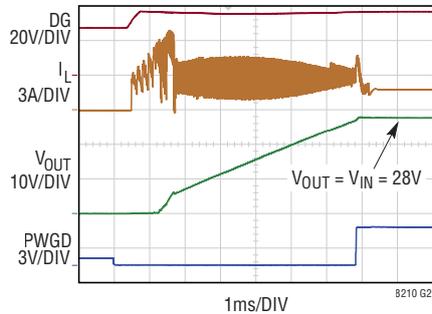


代表的な性能特性

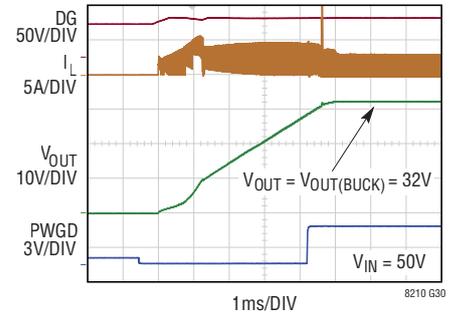
パススルー・モードでの起動:
 V_{IN} がパススルー範囲より低い場合
 (図 38)



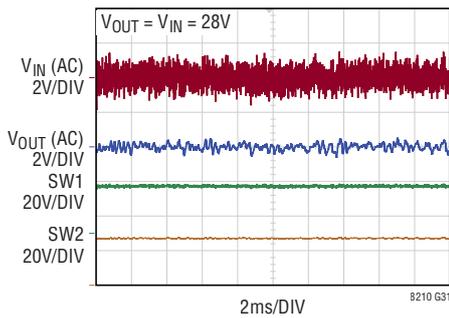
パススルー・モードでの起動:
 V_{IN} がパススルー範囲内の場合
 (図 38)



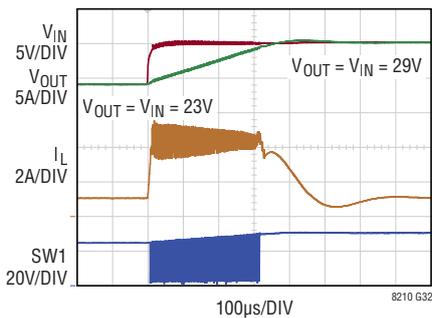
パススルー・モードでの起動:
 V_{IN} がパススルー範囲より高い場合
 (図 38)



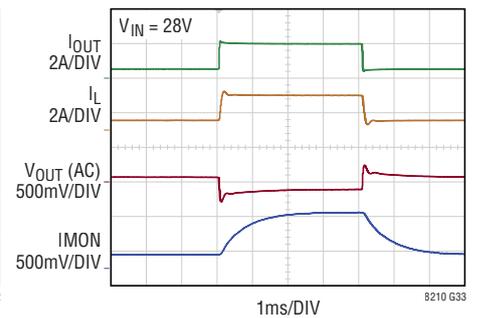
パススルー・モードでのノイズの
 多い入力電源のレギュレーション
 (図 38)



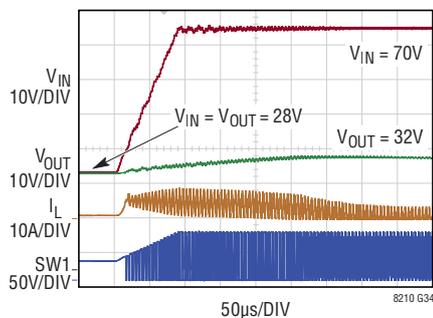
パススルー・モードでの
 入力ステップ (図 38)



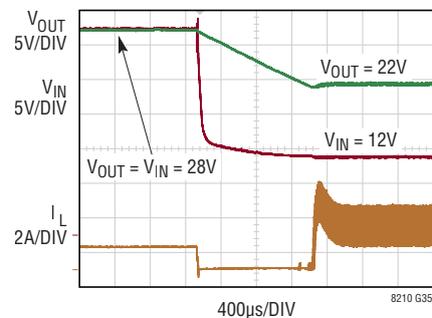
パススルー・モードでの
 負荷ステップ (図 38)



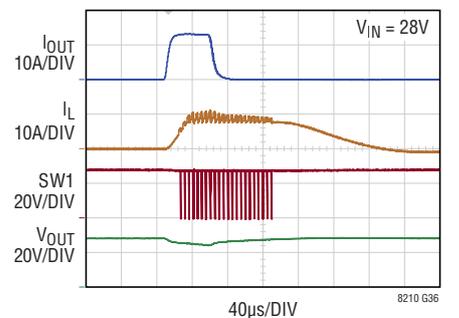
パススルー・モードでの
 正のサージ (図 38)



パススルー・モードでの
 負のサージ (図 38)

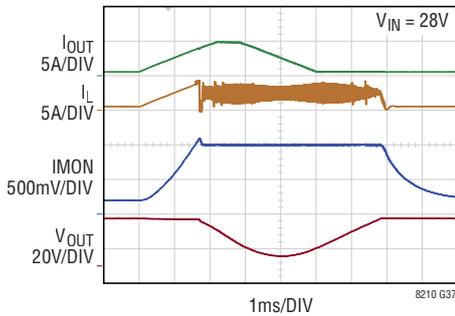


パススルー・モードでの電流制限
 (図 38)

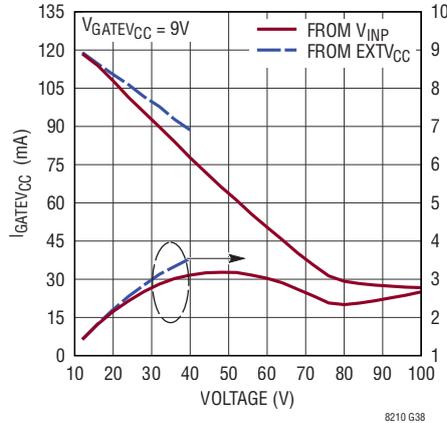


代表的な性能特性

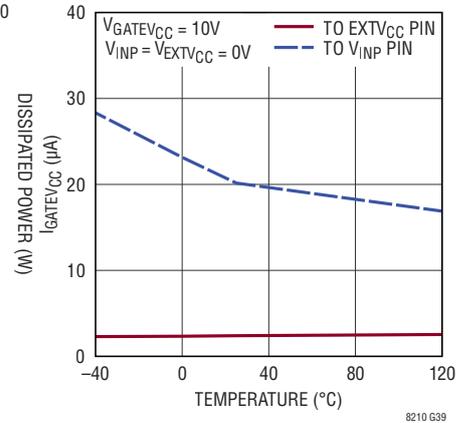
パススルーモードでのIMON制限 (図38)



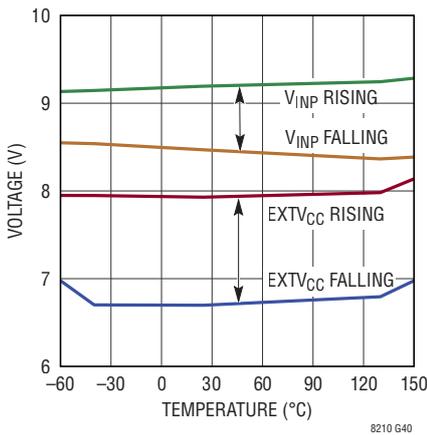
GATEVCCの最大電流と電圧



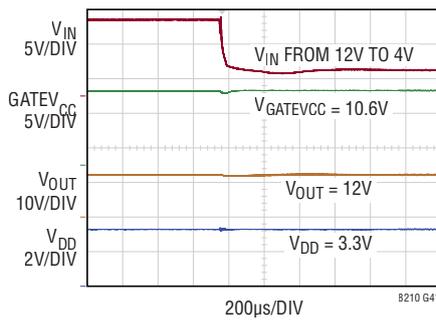
GATEVCCのバックドライブ電流



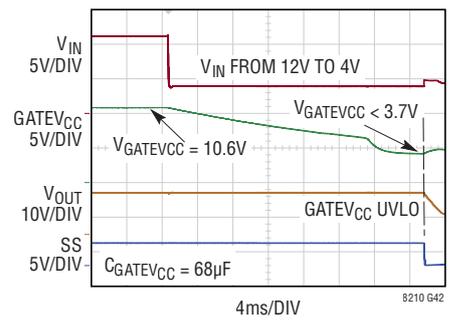
GATEVCCレギュレーションでのEXTVCCとVINPの切り替え閾値



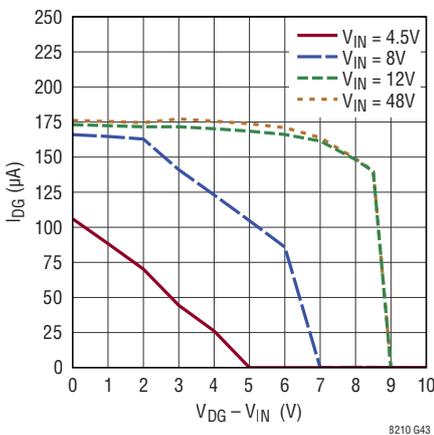
入力電圧の低下に対するGATEVCCの応答 (EXTVCC = 12V)



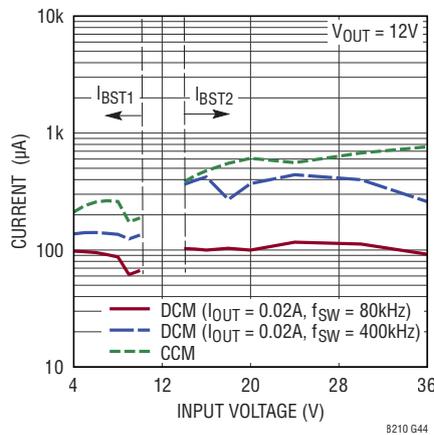
入力電圧の低下に対するGATEVCCの応答 (EXTVCC = 0V)



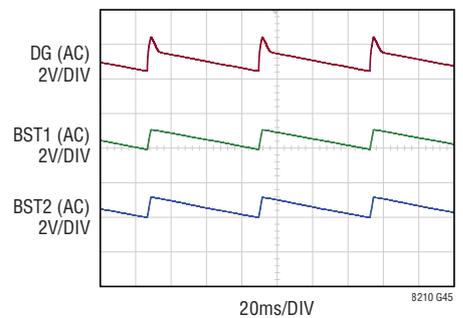
DGピンの充電電流と電圧



スイッチングしていないチャンネルでのBST1、BST2の平均充電電流



パススルーモードでのDG、BST1、BST2の充電 (図36)



ピン機能

EN/UVLO (ピン1) : 高精度イネーブル入力。このピンの電圧が1.45Vを超えると、LT8210はイネーブルされます。このピンの電圧が1.35Vより低くなると、LT8210は低消費電力のシャットダウン・モードになります。常時オン動作にする場合は V_{IN} に接続します。低電圧ロックアウト閾値を設定する場合は、 V_{IN} とグラウンドの間に抵抗分圧器を接続します。EN/UVLOは、-40Vまでの負電圧に耐えることができます。

MODE2 (ピン2) : 動作モードの選択入力2。MODE1ピンと組み合わせて使用して、連続導通スイッチング (CCM)、不連続スイッチング (DCM)、Burst Mode、パススルーのいずれかの動作モードを選択します。動作モードのピン設定については、動作セクションの表1を参照してください。

MODE1 (ピン3) : 動作モードの選択入力1。MODE2ピンと組み合わせて使用して、連続導通スイッチング (CCM)、不連続スイッチング (DCM)、Burst Mode、パススルーのいずれかの動作モードを選択します。動作モードのピン設定については、動作セクションの表1を参照してください。

SYNC/SPRD (ピン4) : 外部クロックの同期入力。外部同期の場合は、このピンに80kHz~400kHzのクロック信号を入力します。内蔵のPLLにより、発振器は外部クロック信号に同期するようになります。RT設定のスイッチング周波数でスペクトラム拡散動作を有効にする場合は、このピンを V_{DD} ピンに接続し、それ以外の場合はグラウンドに接続します。

PWGD (ピン5) : パワーグッド・インジケータ。オープンドレインのロジック出力で、出力電圧が設定値の $\pm 10\%$ から外れるか、IMONピンの電圧が1.20Vより高くなると、グラウンド電位に低下します。このピンは、プルアップ抵抗を介して最大40Vの任意の電圧レールに接続できます。 V_{DD} または $GATEV_{CC}$ をプルアップ電源として使用すると、デバイスがディスエーブルされたときにPWGDが正しい状態になるという利点が得られます。

RT (ピン6) : 周波数設定ピン。このピンとGNDの間に抵抗を接続して、スイッチング周波数を設定します。周波数の調整範囲は、80kHz~400kHzです。アプリケーション情報の表2を参照してください。

GND (ピン7) : 信号グラウンド。全ての小信号用部品および補償部品はこのグラウンドに接続し、このグラウンド自体は、大電流やスイッチング・ノイズから遠ざけてPCBグラウンドに一点接続します。露出パッドはPCBにハンダ処理して、最上層の金属部分を使用してGNDピンに接続する必要があります。

V_{DD} (ピン8) : 内部で安定化された3.3V電源レール。このピンは2.2 μ F以上のセラミック・コンデンサでグラウンドにバイパスします。 V_{DD} を使用して、MODE1、MODE2、SYNC/SPRDピンをロジック・ハイにしてもかまいません。

SS (ピン9) : ソフトスタート入力。このピンとグラウンドの間にコンデンサを接続すると、 V_{C1} と V_{C2} の電圧が内部でクランプされることにより、起動時のインダクタ電流の上昇率が設定されます。スイッチングがイネーブルされると、SSピンからは5 μ Aのソース電流が流れ出します。スイッチングがディスエーブルされている間、SSピンはグラウンドに保持されます。

IMON (ピン10) : 電流モニタ出力。このピンから流れ出す電流は、SNSP2入力とSNSN2入力間の電圧差に比例します。電流制限平均値を設定するには、IMONピンとグラウンドの間に抵抗を接続します。IMONの電圧が1.01Vを超えると、ループは電圧レギュレーションから電流レギュレーションに遷移します。

V_{C1} (ピン11) : CCM、DCM、およびBurst Mode動作でのエラーアンプ出力およびスイッチング・レギュレータ補償点。パススルー・モードでは、このピンは昇圧レギュレータ・ループの補償点です。電流モード・コンパレータの作動閾値は、この制御電圧に応じて増加します。

V_{C2} (ピン12) : パススルー・モード時の降圧ループでのエラーアンプ出力およびスイッチング・レギュレータ補償点。電流モード・コンパレータの作動閾値は、この制御電圧に応じて増加します。パススルー・モードを使用しない場合は V_{C2} をフロート状態のままにしてください。

FB2 (ピン13) : パススルー・モード時の降圧レギュレーション・ループでのエラーアンプ帰還入力。出力両端の外付け抵抗分圧器から降圧コントローラの帰還電圧を受け取ります。パススルー・モードを使用しない場合は、このピンをフロート状態のままにしてください。

FB1 (ピン14) : CCM、DCM、およびBurst Mode動作におけるエラーアンプ帰還入力。パススルー・モード時の昇圧レギュレーション・ループにおける帰還入力。出力両端の外付け抵抗分圧器から帰還電圧を受け取ります。

V_{OUT} (ピン16) : 出力電圧検出。このピンには、スイッチDのドレインへのケルビン接続が必要です。 V_{OUT} のリプルが大きいときのジッタ性能を向上させるため、値の小さなRCローパス・フィルタ (例えば、50 Ω と22nF)を使用します。

ピン機能

SNP2、SNS2 (ピン 19、18) : 平均電流検出モニタの正 (+) 入力と負 (-) 入力。SNP2、SNS2は、入力、出力、または負荷と直列に配置された検出抵抗の正端子と負端子に接続します。SNP2ピンとSNS2ピンの間の電圧差に直線的に比例する電流の流出源はIMONピンであり、 R_{IMON} 抵抗の選択により、この電流を電流モニタリングおよび電流制限に使用できます。

TG2 (ピン 20) : 昇圧レギュレータの上側ゲート駆動ピン。上側のNチャンネルMOSFETを、SW2ノードの電圧に $GATEV_{CC}$ を重畳した電圧に等しい電圧振幅で駆動します。降圧領域またはパススルー範囲内で動作している場合、TG2はおよそ $V_{OUT} + GATEV_{CC}$ に維持されます。

SW2 (ピン 21) : 昇圧レギュレータのスイッチ・ノード。このピンにはブートストラップ・コンデンサの (-) 端子を接続します。

BST2 (ピン 22) : 昇圧レギュレータの昇圧フロート・ドライバ電源。このピンにはブートストラップ・コンデンサの (+) 端子を接続します。昇圧レギュレーション・ループがスイッチングしている場合、BST2ピンの振幅はおよそ $GATEV_{CC}$ から $V_{OUT} + GATEV_{CC}$ までです。降圧領域またはパススルー範囲内で動作している場合、このピンはおよそ $V_{OUT} + GATEV_{CC}$ に維持されます。

BG2 (ピン 24) : 昇圧レギュレータの下側ゲート駆動ピン。 $GATEV_{CC}$ とPGNDの間の電圧振幅により、下側のNチャンネルMOSFETを駆動します。

PGND (ピン 25) : ドライバの電源グラウンド。 C_{IN} 、 C_{OUT} 、およびMOSFETのソース (M_C および M_D) に接続します。

BG1 (ピン 26) : 降圧レギュレータの下側ゲート駆動ピン。 $GATEV_{CC}$ とPGNDの間の電圧振幅により、下側のNチャンネルMOSFETを駆動します。

GATEV_{CC} (ピン 27) : ゲート・ドライバの電源。内部で10.6Vに調整されています。このピンは4.7 μ F以上のセラミック・コンデンサでグラウンドにバイパスします。

EXTV_{CC} (ピン 28) : $GATEV_{CC}$ レギュレータの外部電源入力。 $GATEV_{CC}$ は、その電圧が8Vより高く、かつ V_{INP} より低い場合、EXTV_{CC} を基にして直線的に制御されます。最大40Vの電圧で駆動できます。この機能を使用しない場合は、このピンは100kの抵抗を介してグラウンドに接続します。

BST1 (ピン 30) : 降圧レギュレータの昇圧フロート・ドライバ電源。このピンにはブートストラップ・コンデンサの (+) 端子を接続します。降圧レギュレーション・ループがスイッチングしている場合、BST1ピンの振幅はおよそ $GATEV_{CC}$ から $V_{IN} + GATEV_{CC}$ までです。昇圧領域またはパススルー範囲内で動作している場合、このピンはおよそ $V_{IN} + GATEV_{CC}$ に維持されます。

SW1 (ピン 31) : 降圧レギュレータのスイッチ・ノード。このピンにはブートストラップ・コンデンサの (-) 端子を接続します。

TG1 (ピン 32) : 降圧レギュレータの上側ゲート駆動ピン。上側のNチャンネルMOSFETを、SW1ノードの電圧に $GATEV_{CC}$ を重畳した電圧に等しい電圧振幅で駆動します。昇圧領域またはパススルー範囲内で動作している場合、TG1ピンは常におよそ $V_{IN} + GATEV_{CC}$ に維持されます。

SNP1、SNS1 (ピン 34、33) : インダクタ電流検出アンプの正 (+) 入力と負 (-) 入力。適切な値のシャント抵抗をSW1側のインダクタと直列に配置して、SNP1およびSNS1に接続します。電流モード制御と逆電流検出には、SNP1–SNS1間の電圧を使用します。

V_{INP} (ピン 36) : 保護された主入力電源。このピンはスイッチAのドレイン端子に接続する必要があります。ジッタ性能を向上させるため、値の小さなRCローパス・フィルタ (例えば、1 Ω と1 μ F) を使用します。逆接保護を実装する場合は、このピンをDGのMOSFETのドレインに接続し、それ以外の場合は V_{IN} に接続します。

DG (ピン 37) : 逆接保護のゲート駆動出力。 V_{IN} が-1.2Vより低くなると、このピンは低抵抗のスイッチによって内部で V_{IN} にクランプされ、 V_{IN} ピンと V_{INP} ピンの間の外付けMOSFETは強制的に遮断されます。通常動作時は、このピンは内部チャージ・ポンプによっておよそ $V_{IN} + GATEV_{CC}$ まで充電され、外付けMOSFETを完全に導通させます。DGは、-40Vまでの負電圧に耐えることができます。

V_{IN} (ピン 38) : 入力電圧ピン。このピンの使用目的は、起動回路と内部チャージ・ポンプに電力を供給することです。 V_{IN} は-40Vまでの負電圧に耐えられます。そのとき、レギュレータを損傷させることも大量の電流が流れることもありません。

ブロック図

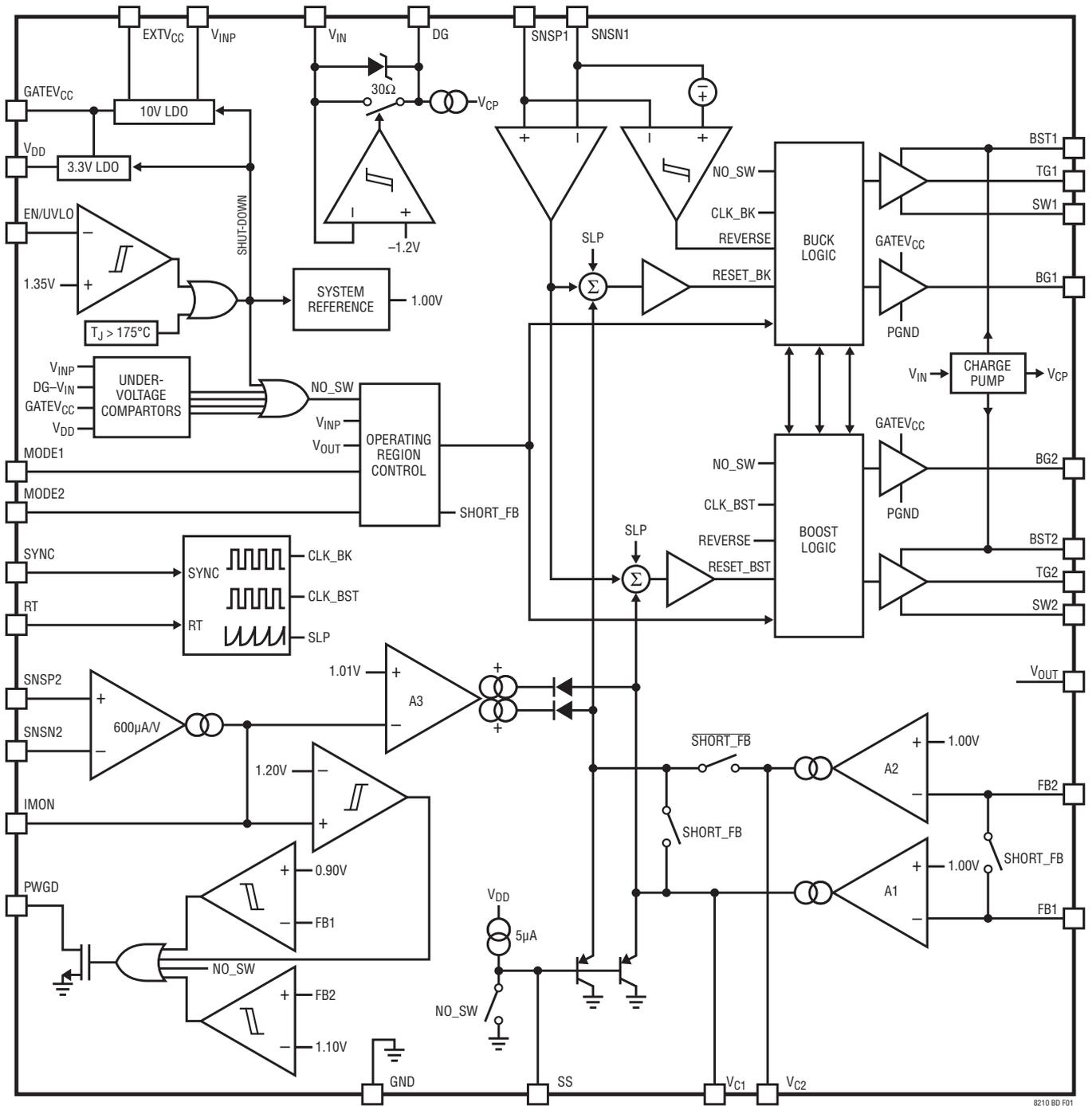


図1. ブロック図

動作

LT8210の動作に関する以下のセクションを読む場合は、ブロック図(図1)を参照してください。

概要

LT8210には4つの異なる動作モードがあり、MODE1ピンおよびMODE2ピンをハイ(>1.17V)またはロー(<0.80V)に設定することによって選択できます。MODE1ピンとMODE2ピンは、その閾値電圧により、1.8V、2.5V、3.3V、または5Vのロジック・レベルで駆動し、動作モードを動的に制御できます。動作モードを固定する場合は、MODE1ピンとMODE2ピンをV_{DD}に接続してハイに設定するか、グラウンドに接続してローに設定します。

表1に、MODE1ピン、MODE2ピンの種々の組み合わせに対応する動作モードを示します。連続導通モード(CCM)、不連続導通モード(DCM)、およびBurst Mode動作では、LT8210は従来の昇降圧コントローラとして動作し、出力はV_{OUT}、FB1、GND間の抵抗分圧器によって設定された電圧に調整されます。パススルー・モードでは、出力電圧が一定の範囲内に調整されます。この範囲は、FB1およびFB2の抵抗分圧器をそれぞれ使用して設定した最小値と最大値で定義されます。

表1. LT8210の動作モード

MODE2	MODE1	動作モード
LOW	LOW	連続導通モード(CCM)
LOW	HIGH	不連続導通モード(DCM)
HIGH	LOW	Burst Mode動作
HIGH	HIGH	パススルー・モード

連続導通モード(CCM)

連続導通モードでは、SSピンの電圧が2.5V(代表値)を超えると、インダクタ電流の方向を反転できます。この予防策の目的は、出力をゼロ以外の電圧にプリバイアスした場合、起動時に負のインダクタ電流が大量に流れないようにすることです。CCMモードがいったん有効になると、正電流の検出制限値と大きさがほぼ等しい負電流の検出制限値によって、インダクタ電流の下限が設定されます。これにより、インダクタ電流は、電流の流れる方向が順方向か逆方向かに応じて、サイクル単位で制限されます。

不連続導通モード(DCM)

不連続導通モードは、低出力電流時にインダクタ電流が逆方向に流れるのを防止します。DCM動作は軽負荷時の効率を向上するだけでなく、出力から入力に大量の電流が逆流するのを阻止します。逆電流が検出されるのは、スイッチBまたはDが導通しているときに、SNSP1-SNSN1間の電圧がその逆電流閾値(通常は3mV)より小さくなったときです。降圧領域または昇降圧領域で動作している場合、スイッチBのオン時間は逆電流の検出時に終了します。同様に、昇圧領域と昇降圧領域では、スイッチDのオン時間が終了するのは逆インダクタ電流の検出時です。非常に軽い負荷では、LT8210は複数のスイッチング・パルスを強制的にスキップして、DCMで出力電圧レギュレーションを維持できます。この状況が生じるのは、デューティ・サイクル制限でスイッチングしているときに、インダクタ電流の平均値が負荷電流を超えた場合です。パルススキップ動作が望ましくない場合は、インダクタのサイズを大きくするか、スイッチング周波数を低くすることによって解決できることがあります。その他の場合は、LT8210をCCMで動作させて最大スイッチング周波数動作に対応できます。

Burst Mode動作

Burst Mode動作では、約25mVのヒステリシスでV_{C1}のレベルが設定されます。この電圧より低いとスイッチング動作が阻止され、この電圧より高いとスイッチング動作が再度イネーブルされます。代表的な例として、出力電流が小さいときに、V_{OUT}が上昇してV_{C1}ピンの電圧が閾値より低くなると、一時的にスイッチングが阻止される、というケースがあります。V_{OUT}がわずかに低下してV_{C1}が約25mV上昇すると、スイッチングは再開されます。Burst Mode動作は不要なスイッチング動作とこれに伴う電力損失を解消することで、軽負荷電流での効率を高めることができます。LT8210の電源電流は、スイッチングしない状態では65μA(代表値)まで減少して、軽負荷時の効率を最大にします。Burst Mode動作では、DCMモードと同じ方法でインダクタ電流が逆方向に流れないようにしています。

動作

パススルー・モード

パススルー・モードでは、降圧ループと昇圧ループの出力電圧 ($V_{OUT(BUCK)}$ および $V_{OUT(BOOST)}$) がそれぞれ独立して設定されます。出力電圧は、 $V_{OUT(BOOST)}$ での最小値と $V_{OUT(BUCK)}$ での最大値によって定義される範囲内に調整されます。 $V_{OUT(BUCK)}$ は、 V_{OUT} 、FB2、GND 間の抵抗分圧器によって設定されます。降圧ループが動作している場合は、FB2 の電圧を 1.00V のシステム・リファレンスと比較して、得られたアンプ A2 の出力 (V_{C2}) がインダクタ電流を制御します。同様に、 $V_{OUT(BOOST)}$ は、 V_{OUT} 、FB1、GND 間の抵抗分圧器によって設定されます。昇圧ループが動作している場合は、アンプ A1 を使用して FB1 の電圧を 1.00V のシステム・リファレンスと比較して、 V_{C1} ピンで得られた出力がインダクタ電流を制御します。 V_{INP} が $V_{OUT(BOOST)}$ 以下の場合は、昇圧ループがインダクタ電流を制御して、出力を $V_{OUT(BOOST)}$ に調整します。同様に、入力電圧が $V_{OUT(BUCK)}$ 以上の場合は、降圧ループがインダクタ電流を制御して、出力を $V_{OUT(BUCK)}$ に調整します。パススルー範囲の境界付近では、インタリーブ式の昇降圧スイッチングを使用してパルススキップを防止します。入力電圧が $V_{OUT(BOOST)}$ と $V_{OUT(BUCK)}$ の間にある場合、 V_{OUT} が V_{INP} に近い値で安定すると、上側スイッチは両方ともオンし続けます。この状態では、 V_{OUT} は V_{INP} に追従し、LT8210 は省電力モードに入って、 V_{IN} ピンと V_{INP} ピンでの代表的な自己消費電流は、それぞれ 4 μ A、18 μ A になります。SNSP1-SNSN1 間の電圧が 63mV (代表値) を超えて最大インダクタ電流を制限すると、スイッチングが再開します。同様に、電流レギュレーション・ループを実装している場合は、IMON ピンの電圧が 1.01V に近づくと、スイッチングが再開します。スイッチング損失がなく、自己消費電流が極めて少ない場合は、パススルー領域で 99.9% を超える効率を達成できます。

パワー・スイッチの制御 (CCM、DCM、Burst Mode 動作)

LT8210 は、入力電圧より高い出力電圧、等しい出力電圧、または低い出力電圧を安定化する電流モード昇降圧コントローラです。LTC[®] 独自のトポロジーおよび制御アーキテクチャでは、電流モード制御に使用されるインダクタと直列の電流検出抵抗を採用して、降圧、昇降圧、昇圧の各スイッチング領域間をきれいに遷移します。LT8210 を CCM、DCM、または Burst Mode 動作に合わせて構成すると、インダクタ電流は V_{C1} ピンの電圧により制御されます。電流レギュレーション・ループを実装している場合に、IMON ピンの電圧が 1.01V に近づくと、 V_{C1} の電圧は検出帰還電圧 (FB1) または検出電流によって制御されるようになります。パワー・スイッチ A、B、C、D をインダクタ L、電流検出抵抗 R_{SENSE} 、電源入力 V_{INP} 、電源出力 V_{OUT} 、およびグラウンドに接続する方法の簡略図を図 2 に示します。スイッチ A および B は同期整流式の降圧パワー段を形成するのに対して、スイッチ C および D は同期整流式の昇圧パワー段を形成します。SNSP1 ピンおよび SNSN1 ピンに接続されている電流検出抵抗 R_{SENSE} は、電流モード制御と逆電流検出の両方のインダクタ電流情報を示します。 V_{INP}/V_{OUT} 比の関数としてのスイッチング領域を図 3 に示します。パワー・スイッチはスイッチング領域間をスムーズに遷移するように制御され、モード間のチャタリングを防止するためヒステリシスが加えられています。

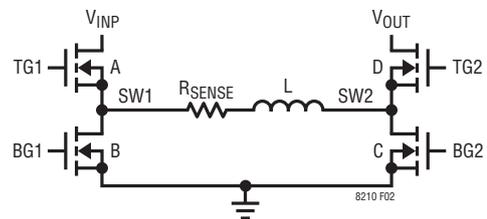


図 2. パワー・スイッチの簡略図

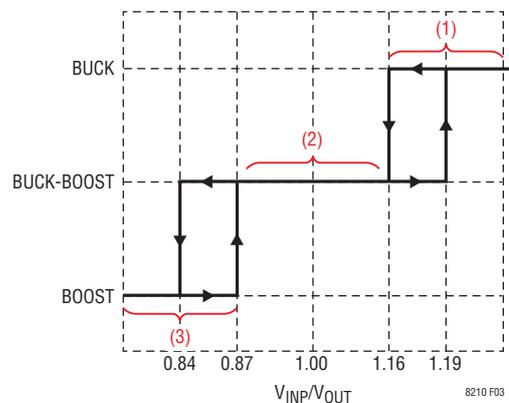


図 3. スwitching 領域と V_{INP}/V_{OUT} の比

動作

パワー・スイッチの制御:降圧領域 ($V_{INP} > 1.19 \cdot V_{OUT}$)

V_{INP} が V_{OUT} より19%(代表値)以上高い場合、デバイスは降圧領域で動作します。降圧領域では、スイッチDは常にオンであるのに対して、スイッチCは常にオフです。スイッチAとスイッチBはオンとオフが切り替わり、同期整流式の降圧レギュレータとして機能します。インダクタ電流が減少して、DCMでは逆電流検出閾値より少なくなった場合、CCMでは負電流の検出閾値より少なくなった場合、スイッチング・サイクルの残りの時間中はスイッチBがオフになり、インダクタ電流がそれ以上減少するのを防ぎます。

パワー・スイッチの制御:昇圧領域 ($V_{INP} < 0.84 \cdot V_{OUT}$)

V_{INP} が V_{OUT} より16%を超えて低い場合、デバイスは昇圧領域で動作します。この領域では、スイッチAは常にオンであるのに対して、スイッチBは常にオフです。スイッチCとスイッチDはオンとオフが切り替わり、同期整流式の降圧レギュレータとして機能します。インダクタ電流が減少して、DCMでは逆電流検出閾値より少なくなった場合、CCMでは負電流の検出閾値より少なくなった場合、スイッチDのオン時間は終了します。

パワー・スイッチの制御:昇降圧領域 ($0.84 \cdot V_{OUT} < V_{INP} < 1.19 \cdot V_{OUT}$)

V_{INP} が V_{OUT} の-16%~+19%の範囲に入っている場合、デバイスは4つ全てのパワー・スイッチが能動状態である昇降圧領域で動作します。昇降圧領域は降圧制御領域と昇圧制御領域の重複領域と考えられ、降圧と昇圧の両方のレギュレーション・ループがインダクタ電流を制御しています。インダクタ電流の制御を降圧ループと昇圧ループの間で分担することにより、インダクタ電流と出力電圧を乱す可能性がある昇降圧領域内での急激なハンドオフを回避します。インダクタ電流が減少して、DCMでは逆電流検出閾値より少なくなった場合、CCMでは負電流の検出閾値より少なくなった場合、スイッチBおよびDのオン時間は終了します。

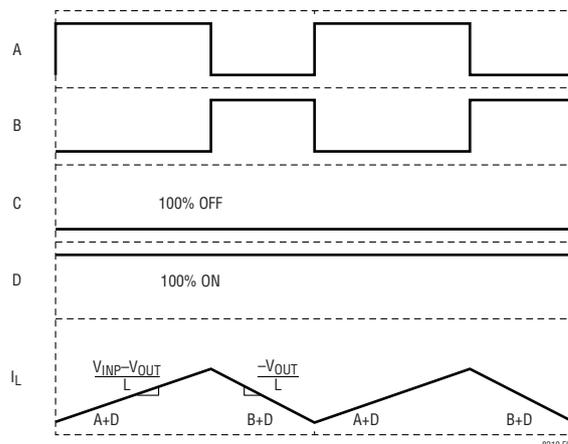


図4. 降圧領域でのスイッチング波形

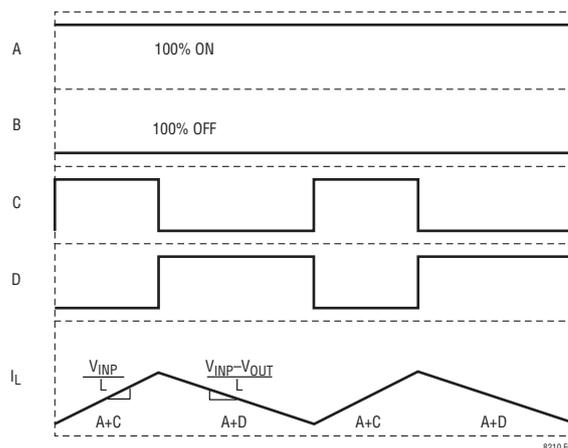


図5. 昇圧領域でのスイッチング波形

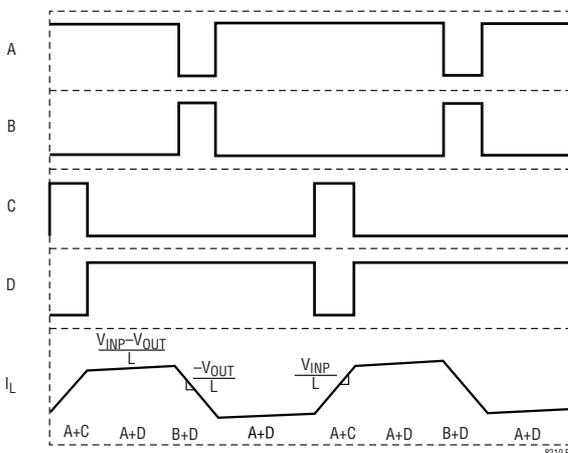


図6. 昇降圧領域でのスイッチング波形

動作

パワー・スイッチの制御(パススルー・モード)

パススルー・モードでは、降圧と昇圧のレギュレーション・ループが、起動後に独立して機能します。降圧レギュレーションの出力電圧設定値 $V_{OUT(Buck)}$ を昇圧レギュレーションの出力電圧設定値 $V_{OUT(Boost)}$ より高い値に設定することにより、別個のエラーアンプを使用してパススルー範囲を設けます。図7に、パススルー・モードでの異なるスイッチング領域と入力電圧を示します。

$V_{INP} \gg V_{OUT(Buck)}$ のとき、LT8210は降圧領域で動作します。この領域では、スイッチDは常にオンであるのに対してスイッチCは常にオフであり、スイッチAとスイッチBはオンとオフが切り替わり、同期整流式の降圧レギュレータとして機能する一方で、出力を $V_{OUT(Buck)}$ に維持します。また、 V_{IN} が $V_{OUT(Buck)}$ の93%~119%の範囲に入ると、スイッチDもスイッチングを開始し、パルス・スキップは不要となります。この領域では、スイッチCとスイッチDが交互にオンします。
 $V_{INP} \ll V_{OUT(Boost)}$ の場合、スイッチAは常にオンであるのに対してスイッチBは常にオフであり、スイッチCとスイッチDはオンとオフが切り替わり、同期整流式の昇圧レギュレータとして機能して、出力を $V_{OUT(Boost)}$ に維持します。また、 V_{IN} が $V_{OUT(Boost)}$ の84%~107%の範囲に入ると、スイッチAはスイッチングを開始して、スイッチBと交互にオンします。
 V_{INP} が $V_{OUT(Boost)}$ と $V_{OUT(Buck)}$ の間にある場合、出力電圧は入力に追従します。 V_{OUT} が V_{INP} に近い値で安定すると、LT8210は低消費電力状態になり、スイッチAおよびDはオンし続け、スイッチBおよびCはオフになります。パススルー・モードでは、逆電流はDCMと同様の方法でスイッチング中に処理されます。スイッチングしない状態では V_{INP} の電圧と V_{OUT} の電圧を直接比較することによって逆電流を

検出します。 V_{OUT} の電圧が V_{INP} の電圧を一定の設定パーセント値だけ超えると、スイッチA、C、Dはオフになり、出力は V_{INP} とほぼ等しい電圧まで放電された後にのみ再接続されます。スイッチングしないパススルー範囲内のときに正のライン・トランジェントが発生して、 V_{INP} が V_{OUT} を一定の設定パーセント値だけ超えると、スイッチングが再開して、インダクタ電流に大振幅のリングングが発生するのを防止します。出力はソフトスタートと同様の方式で入力電圧まで駆動され、 V_{OUT} が V_{INP} に近い値で安定した後、スイッチAおよびDは再びオンし続けます。

動作モード間の遷移

MODE1ピンまたはMODE2ピンあるいはその両方を切り替えれば、パススルー・モードとCCM、DCM、またはBurst Mode動作の間を動的に遷移できます。CCM、DCM、またはBurst Mode動作のとき、FB1ピンとFB2ピンは低抵抗のスイッチで内部接続されています。パススルー・モードでは、このスイッチは起動後にディスエーブルされるので、2つの帰還ピンは独立して動かすことができます。パススルー・モードを抜けると、FB1ピンとFB2ピンは再び接続されます。抵抗 R_{2B} 、 R_{2A} 、 R_{1B} 、 R_{1A} の相対的な大きさを変更することにより、CCM、DCM、またはBurst Mode動作での固定出力電圧を、パススルー範囲の上限と下限を規定する $V_{OUT(Buck)}$ と $V_{OUT(Boost)}$ の間の任意の電圧にすることができます(図8)。パススルー・モードへの出入りを繰り返すことにより、アプリケーションでの条件の変化に応じて、広い出力電圧許容範囲と、スイッチング損失もノイズもない状況とを切り替えることができます。

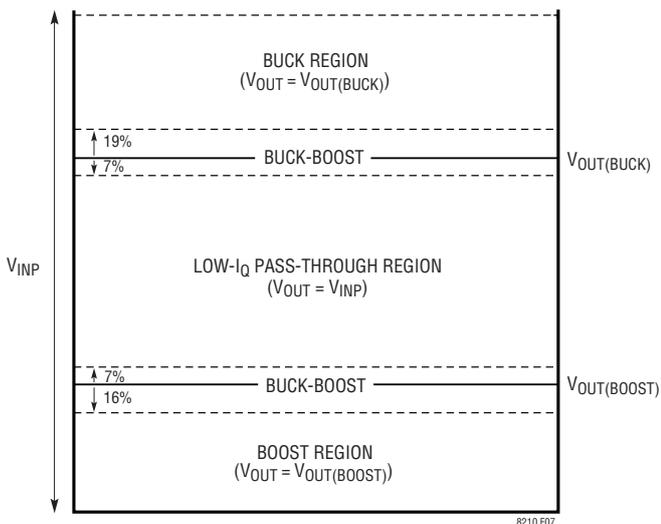


図7. パススルー領域と V_{INP}

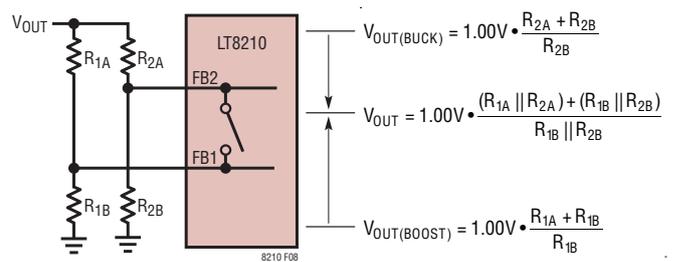


図8. パススルー・モードを抜けるときの出力電圧

動作

イネーブルと起動

LT8210の起動シーケンスを図9に示します。

EN/UVLOピンの電圧がターンオン閾値(代表値1.45V)より低くなると、LT8210は低消費電力のシャットダウン・モードに入ります。このモードでは、内部のGATEV_{CC}レギュレータとV_{DD}レギュレータがディスエーブルされ、V_{IN}ピンとV_{INP}ピンの自己消費電流は約1μAまで減少します。EN/UVLOの電圧が1.45Vを超えると、GATEV_{CC}レギュレータとV_{DD}レギュレータが起動します。これらのレギュレータがディスエーブルするのは、ダイ温度が内部サーマル・シャットダウン制限値の175°Cを超えたときだけです。GATEV_{CC}とV_{DD}の両方の電圧がそれぞれの低電圧ロックアウト閾値(代表値はそれぞれ3.9Vおよび2.9V)を超えると、内部チャージ・ポンプがDGピンから電流を流出させ始めます。充電によりDGとV_{IN}の間の電圧が2.8V(代表値)より大きくなると、スイッチング・コントロール・ロジックが初期化されます。短い遅延により、アナログ回路が安定化してから起動できます。その後、SSピンから5μAの電流が流れ出してソフトスタート・ランプが始まり、LT8210がスイッチングを開始します。常時オン動作にする場合は、EN/UVLOをV_{IN}に接続し、低電圧ロックアウト(UVLO)閾値を設定する場合は、EN/UVLOをV_{IN}とグラウンドの間の抵抗分圧器に接続します。

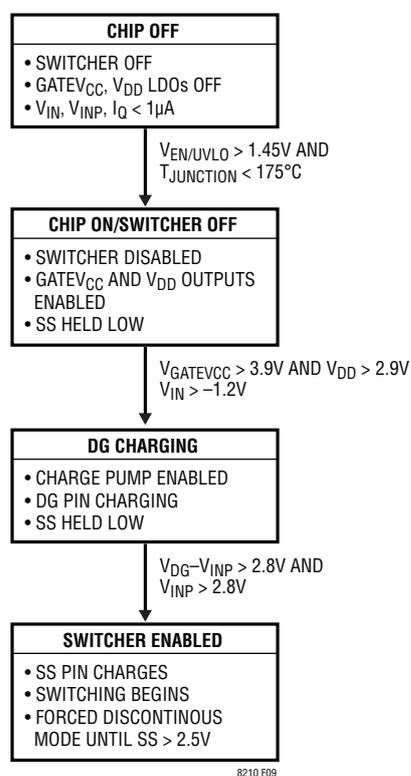


図9. 起動シーケンス

EXTV_{CC}/GATEV_{CC}/V_{DD} 電源

MOSFETドライバTG1、BG1、TG2、BG2の電源と内部のV_{DD}レギュレータの電力供給元は、GATEV_{CC}です。GATEV_{CC}電源は、V_{INP}ピンまたはEXTV_{CC}ピンによって電力が供給されるPMOS低ドロップアウト・レギュレータにより、10.6V(代表値)に直線的に調整されます。EXTV_{CC}の電圧が8V(代表値)を超え、同時にV_{INP}より低い場合、GATEV_{CC}はEXTV_{CC}によって安定化されます。LT8210は、EXTV_{CC}とV_{INP}の内部比較後、これら2つの電圧のうち低い方によってGATEV_{CC}を安定化し、消費電力を最小限に抑えます。V_{INP}が8.5V(代表値)より低くなると、比較の基準は低下します。これにより、EXTV_{CC}ピンは、入力電圧低下状態のとき、GATEV_{CC}を10Vより高い電圧に維持できます。EXTV_{CC}を使用しない場合は、100kの抵抗を介してグラウンドに接続します。GATEV_{CC}レギュレータはバックドライブ機能による保護機能を内蔵しており、入力電圧が瞬間的に低下してGATEV_{CC}の電圧より低くなった場合、バイパス・コンデンサが放電してデバイスがリセットされないようにしています。V_{INP}とGATEV_{CC}の両方の電圧がそれぞれの低電圧ロックアウト(UVLO)閾値(代表値はそれぞれ2.7Vと3.7V)より高い値で推移する限り、LT8210は通常動作を維持します。GATEV_{CC}レギュレータは、過剰な電力消費と起こり得る損傷を防止するために、電流が制限されています。この電流制限値は、電圧が高くなると直線的に減少して、内部の消費電力を実質的に3W(代表値)に抑えます。図10に、GATEV_{CC}の代表的な電流制限特性をV_{INP}ピンおよびEXTV_{CC}ピンの電圧の関数として示します。電圧が高いほど電流制限値が低くなることにより、LT8210が供給できるゲート駆動電流の大きさが制限されます。また、パワーMOSFETおよびスイッチング周波数を選択するときに、そのことを考慮する必要があります。V_{DD}ピンの電圧は、GATEV_{CC}を電

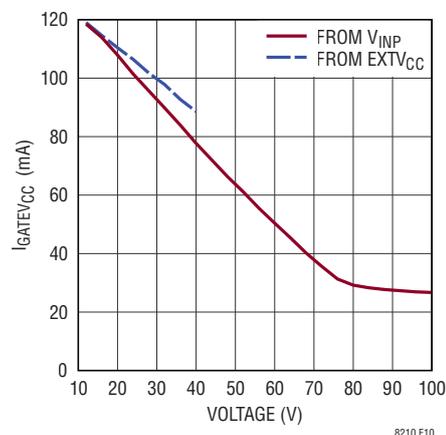


図10. GATEV_{CC}の電流制限とV_{INP}、EXTV_{CC}

動作

源として直線的に3.3Vに調整され、LT8210内部の低電圧回路に電力を供給します。このピンは、2.2μF以上のX5R/X7Rコンデンサをグラウンドとの間に接続してバイパスします。その際、コンデンサはこのピンに近づけて配置してください。ロジック・ピン(MODE1、MODE2、SYNC/SPRD)をハイに接続する場合や、PWGDピンのプルアップ電源にする場合、V_{DD}が適しています。V_{DD}レギュレータの電流制限値は10mAです。前述した以外の外部負荷にV_{DD}レールから電力を供給する場合は、弊社にサポートをご依頼ください。

逆接保護

LT8210は、-40Vまでの逆接保護機能をオプションで内蔵しています。この機能を実装するには、NチャンネルのパワーMOSFETを接続することが必要で、その際、MOSFETのソースはV_{IN}に、ドレインはV_{INP}に、ゲートはDGピンにそれぞれ接続します。V_{IN}の電圧が-1.2V(代表値)より低くなると、DGピンは30Ω(代表値)の内部スイッチを介してV_{IN}ピンにクランプされます。外付けMOSFETのゲートとソースを短絡した場合、このFETは強制的に遮断されるので、V_{INP}と下流の回路は入力から切り離され、損傷が防止されます。V_{IN}、DG、EN/UVLOの各ピンは、全て-40Vまでの電圧に耐えることが可能であり、そのときに損傷することも過剰な電流が流れることもありません。入力のフィルタ処理に有極性のコンデンサを使用する場合は、DGのMOSFETのV_{INP}側に配置してください。通常動作時には、MOSFETを完全に導通させるため、DG-V_{IN}間の電圧を内部チャージ・ポンプを介して約8.5Vまで充電します。DG-V_{IN}間の電圧が2.1V(代表値)より小さくなるとスイッチングはディスエーブルされ、2.8V(代表値)を超えると再イネーブルされます。DGの低電圧ロックアウトの目的は、DGのMOSFETが導通しておらず、そのボディ・ダイオードを電流が流れるときに、消費電力が過剰にならないようにすることです。内部チャージ・ポンプは、DGピンから最大180μAを引き出し、起動時に急速に充電し

て遅延時間を最小限に抑えることができます。逆接保護が必要ない場合は、V_{INP}をV_{IN}に直接接続するか、小さなRCフィルタ(例えば、1Ω、1μF)を介して接続し、1nF、25Vのセラミック・コンデンサをDGピンとV_{IN}ピンの間に配置します。

電流モニタリングと電流レギュレーション

LT8210は、平均電流をモニタして制御できる高精度の電流検出アンプを内蔵しています。電流測定精度はスタンドアロンの電流検出アンプに匹敵するので、高精度のモニタリングが必要なアプリケーションに最適です。アンプの入力同相電圧範囲は0V~100Vなので、出力電流、入力電流、またはグラウンド電流のモニタリングとレギュレーションが可能です(それぞれ、図12、図13、図14)。SNSP2ピンとSNSN2ピンの間の電圧に直線的に比例する電流は、IMONピンから流れ出し、グラウンドに接続された抵抗に流れ込むので、検出抵抗で生じた電圧を増幅した電圧が発生します。IMONピンの電圧が1.00Vに近づくにつれて、アンプA3はV_{C1}から(パススルー・モードの場合はV_{C2}からも)電流を吸い込み始め、デバイスが電圧レギュレーションから電流レギュレーションに遷移するまで吸い込み続けます。電流を厳しく制限するため、クローズドループのIMON電圧は1.01Vの2%以内に調整されます。電流レギュレーション・ループは、CCM、DCM、Burst Mode動作、パススルー・モードのいずれでも実装できます。デバイスがDCM、Burst Mode動作、およびパススルー・モードでのスイッチングしない状態を含めてイネーブルされている間、IMONアンプは動作し続けます。スイッチングしないパススルー状態のときにIMONの電圧が1.01Vに近づく、スイッチングが再開されて平均電流を制限します。R_{SENSE2}は、SW1とSW2のいずれのノードにも配置しないでください。電流レギュレーション/モニタリングが必要ない場合は、IMONをV_{DD}に、SNSP2、SNSN2ピンをグラウンドにそれぞれ接続して内部回路をディスエーブルし、自己消費電流を低減させます。

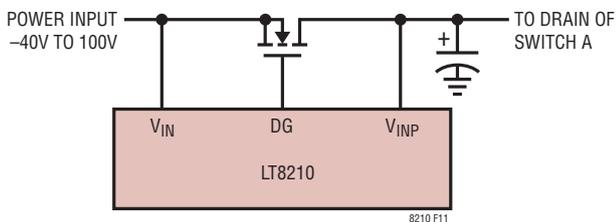


図11. 逆接保護の実装

動作

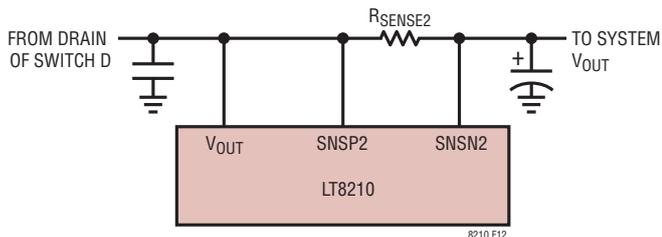


図 12. 出力電流検出

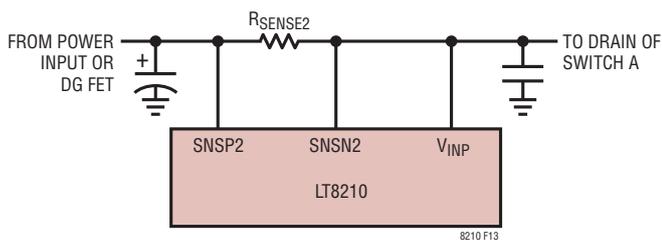


図 13. 入力電流検出

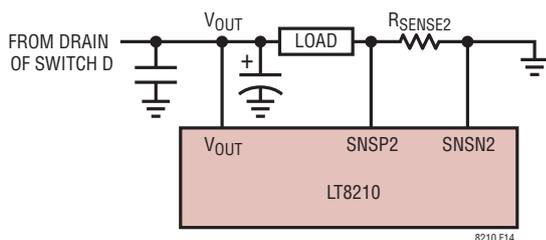


図 14. グラウンド電流検出

降圧ループのフォールドバック

LT8210は、降圧ループがスイッチングしている間、インダクタ電流の暴走を能動的に防止します。インダクタ電流が暴走する可能性があるのは、SW1の最小デューティ・サイクルでスイッチングしているときでも、インダクタ電流が周期ごとに増加し続けるほど、電流の立上がり勾配が立下がり勾配を超える場合です。降圧レギュレータが暴走の影響を最も受けやすいのは、出力電圧がグラウンドに近く、インダクタ電流の下降勾配が平坦になるときです。この状況は、入力電圧が高い場合やスイッチング周波数が高い場合、更に悪化します。暴走を防止するため、 V_{OUT} が V_{INP} の10%より低く、FB1の電圧が900mVより低くなっているときに、LT8210はスイッチAのパルスをスキップできます。スイッチAのオン時間が始まる時点では、検出されたインダクタ電流が内部設定のパルススキップ閾値より少ない必要があります。さもなければ、スイッチAの次のパルスはスキップされるからです。ス

イッチAが次にオンするときにインダクタ電流がパルススキップ閾値を超えると、続く3つのパルスがスキップされ、その後も同様です。フォールドバック(折り返し)回路は、この閾値を超えたスイッチAの連続パルスが発生するたびに、スキップされるパルスの数を増やします。発生しない場合、スキップ数はリセットされます。スイッチング周波数の最大のフォールドバックは $1/32 \times f_{SW}$ です。LT8210のフォールドバック方式は、インダクタ電流の暴走を防止するのに加えて、短絡状態での消費電力を大幅に低減します。出力がグラウンドに短絡した場合、スイッチAの消費電力の大半は、オンとオフを切り替えるときの遷移損失が占めます。スイッチAのパルス数を一定の期間減らすと、それに比例して消費電力も減少します。インダクタ電流が暴走するのは V_{INP} が V_{OUT} に近いときだけであり、それは昇降圧領域内なので、LT8210では、昇圧ループはインダクタ電流の暴走から必然的に保護されています。降圧ループはインダクタ電流を各サイクル同時に制御しますが、昇圧チャンネルが暴走する可能性はありません。

ブートストラップ・コンデンサの電圧

通常動作時に、BST1およびBST2のコンデンサは、それぞれスイッチBおよびCがオンしているときに、 $GATEV_{CC}$ 電源からダイオード D_{BST1} および D_{BST2} を介して充電されます。スイッチング領域によっては、スイッチBあるいはCがオフし続け、従来式の充電ができなくなることがあります。LT8210は、内部チャージ・ポンプを使用して、スイッチングしないチャンネルのブートストラップ・コンデンサの電圧を維持し、上側ゲートの強制的なりフレッシュ・パルス出力を防止します。ブートストラップ・コンデンサの電圧が $0.75 \cdot GATEV_{CC}$ より高いとき、 $50\mu A$ (代表値)の充電電流は、スイッチングしないチャンネルのBSTピンから流れ出します。この電圧が $0.75 \cdot GATEV_{CC}$ より低くなると、平均充電電流は約 $200\mu A$ まで増加します。最後に、ブートストラップ・コンデンサの電圧がおよそ2Vより低くなると、最小オン時間の下側ゲート・パルスが強制的に出力され、最小のブートストラップ・コンデンサ電圧が維持されます。各昇圧コンデンサの両端には内部でクランプがかかっているため、過充電が防止されます。スイッチングしないパススルー状態では、BST1またはBST2のコンデンサ両端の電圧が $0.75 \cdot GATEV_{CC}$ より低くなると、内部チャージ・ポンプはイネーブルされ、コンデンサが再充電されます。その後、コンデンサ両端の電圧が $0.9 \cdot GATEV_{CC}$ を超えると、チャージ・ポンプはディスエーブルされます。

動作

PWGDピン

PWGDピンは、スイッチングがイネーブルされた後、出力電圧とIMONピンの電圧が予め設定された制限値以内になったときにオンになる、オープンドレイン・ロジック出力です。内部PWGDのプルダウン状態は、 V_{OUT} がその設定値の $\pm 10\%$ 以内に入ると解放されます。CCM、DCM、およびBurst Mode動作中に、この状態になるのは、FB1の電圧が1.00Vのシステム・リファレンスの $\pm 10\%$ 以内に入っているときです。パルスモード中に、PWGDがハイになるのは $V_{FB1} > 0.90V$ かつ $V_{FB2} < 1.10V$ のときであり、これは出力電圧が出力パルス幅設定範囲の $\pm 10\%$ 以内に入っていることを示します。PWGDはIMONピンの電圧が1.20Vを超えた場合にローになり、これは平均電流がその設定限度を20%以上超えたことを示します。LT8210には、システム・リファレンス回路が正

常に機能していることを確認するための内蔵セルフ・テストが組み込まれています。このリファレンス電圧は、電圧レギュレーション、電流レギュレーション、クロック生成、および障害検出に使用されます。システム・リファレンスがプリセットの許容範囲外である場合、スイッチングはディスエーブルされ、PWGDピンはローになります。また、 V_{INP} 、 $GATEV_{CC}$ 、 V_{DD} 、またはDGピンの電圧が、それぞれの低電圧ロックアウト閾値より低くなった場合にも、スイッチングはディスエーブルされ、PWGDピンはローになります。PWGDピンのプルアップ抵抗は、最大40Vの任意の外部レールに接続できます。 V_{DD} または $GATEV_{CC}$ をプルアップ電源として使用すると、LT8210がディスエーブルされたときにPWGDが正しい状態になるという更なる利点が得られます。PWGDピンの状態を決める条件を図15に示します。

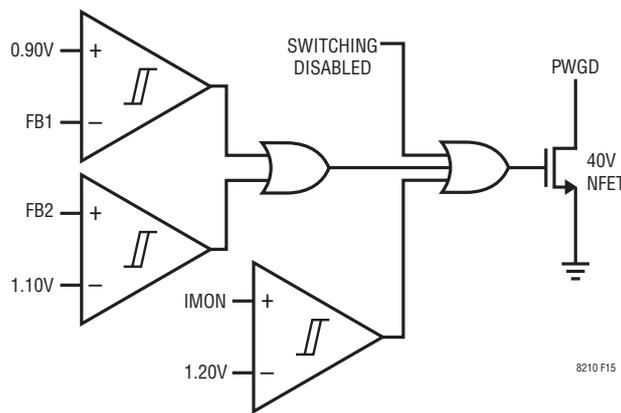


図15. PWGDのロジック

アプリケーション情報

昇圧領域で動作している場合、出力電流はインダクタ電流に $DBST \cong V_{INP}/V_{OUT}$ を掛けた値に等しくなります。 $V_{INP(MIN)}$ を使用した場合、目的の $I_{OUT(MAX)}$ を得るための R_{SENSE} は、次のように計算できます。

$$R_{SENSE(BOOST)} \approx \frac{50mV}{I_{OUT(MAX)}} \cdot \frac{V_{INP(MIN)}}{V_{OUT}}$$

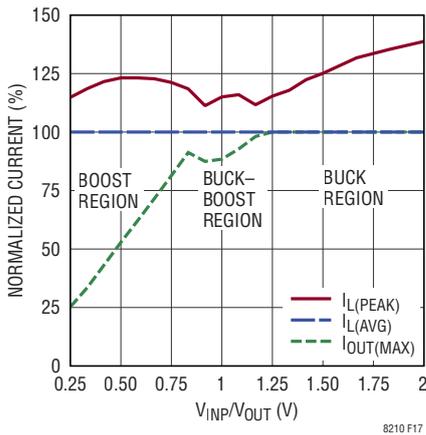


図17. 最大平均インダクタ電流および出力電流と V_{INP}/V_{OUT} の例

通常は R_{SENSE} の2つの計算値の小さい方から20%~30%の余裕をとることを推奨します。安定性を低下させないように、 R_{SENSE} 抵抗は低インダクタンス・タイプにしてください。図18に示すような、 R_{SENSE} と SNSP1 ピンおよび SNSN1 ピンの間の小さなローパス・フィルタは必要ありませんが、アプリケーションによってはスイッチング・エッジのジッタを向上できます。これらのフィルタ部品はピンの近くに配置してください。

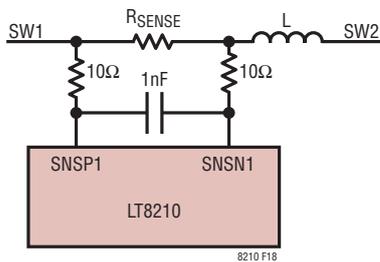


図18. ジッタ性能を向上するためのオプションの SNSP1、SNSN1 フィルタ

インダクタの選択

動作周波数の選択とインダクタの選択には相関関係があり、動作周波数が高いほど小さな値のインダクタとコンデンサを使用できます。インダクタの値はリップル電流と逆相関しています。通常、インダクタのリップル電流 (ΔI_L) は、最大インダクタ電流の20%~40%に設定されます。目的のリップルを維持するために必要なインダクタの最小値は、降圧領域と昇圧領域の両方について、次のように計算できます。

$$L_{(BUCK)} > \frac{V_{OUT} \cdot (V_{IN(MAX)} - V_{OUT})}{f_{SW} \cdot I_{OUT(MAX)} \cdot \Delta I_L \% \cdot V_{IN(MAX)}}$$

$$L_{(BOOST)} > \frac{V_{IN(MIN)}^2 \cdot (V_{OUT} - V_{IN(MIN)})}{f_{SW} \cdot I_{OUT(MAX)} \cdot \Delta I_L \% \cdot V_{OUT}^2}$$

リップルに関する検討事項に加えて、低調波発振を防止するため、インダクタンスは十分に大きくします。電流モード制御レギュレータでは、電流検出ループによってスイッチング周波数の半分の周波数でダブル・ポールが形成されるので、システムのQ値 (Q_{CS}) が1.0より大幅に高いときは、システムの安定性が低下する恐れがあります。電流検出ループのダンピングは、インダクタ電流の勾配と内部の勾配補償ランプの関数です。LT8210の勾配補償方式は、インダクタの値を次の値に設定した場合、任意の入力電圧で電流検出ループのダンピングを最適化するように設計されています。

$$L_{OPTIMAL} = (260 + (5.5 \cdot V_{OUT})) \cdot R_{SENSE} \cdot \frac{1}{f_{SW}}$$

for example:

$$L_{OPTIMAL}(V_{OUT}=12V) = 325 \cdot R_{SENSE} \cdot \frac{1}{f_{SW}}$$

$$L_{OPTIMAL}(V_{OUT}=48V) = 525 \cdot R_{SENSE} \cdot \frac{1}{f_{SW}}$$

これにより、電流検出ループのダンピングがデューティ・サイクルおよびスイッチング領域に依存しなくなるので、ループ補償が簡略化されます。また、 $L_{OPTIMAL}$ を選択すると、ライン・レギュレーションと入力ステップ応答も最適化されます。インダクタンスの値が小さいと Q_{CS} が大きくなり、十分に小型のインダクタでは、降圧時のデューティ・サイクルが50%より高く、昇圧時のデューティ・サイクルが50%より低い場合に低調波発振が生じることがあります。計算上の最適値の70%以上のインダクタを選択して、低調波による不安定性が生じないようにします。インダクタの寄生素子は、コンバータの効率に大きく影響することがあります。高効率を実現するには、フェライトなど、コア損失の小さなインダクタを選択します。また、DC抵抗 (DCR) の小さなインダクタにして、 I^2R 損失を低減します。DCRがパワー MOSFET の $R_{DS(ON)}$ と同等のインダクタを選択するのが、初期値として妥当です。放射ノイズが懸案事項である場合は、シールド・インダクタを使用

アプリケーション情報

してください。フェライト・コアは、飽和電流定格 (I_{SAT}) を超えると、急激に飽和して、リップルの大幅な増加につながります。 I_{SAT} は、最も厳しいピーク・インダクタ電流に余裕を持たせた値より大きくなるようにしてください。ピーク・インダクタ電流の最大値は、次のように概算できます。

$$I_{L(MAX)} \approx \frac{60mV}{R_{SENSE}} + \Delta I_{L(MAX)} \text{ A}$$

インダクタのリップル電流 ($\Delta I_{L(MAX)}$) を 40% と仮定すると、ピーク・インダクタ電流は最大出力電流の 145% になります。例えば、最も厳しい条件に 25% の余裕を上乗せすることにより、 $90mV/R_{SENSE}$ という無難な最小インダクタ I_{SAT} 定格が得られます。

スイッチング周波数の選択

RT 周波数調整ピンを使用すると、80kHz~400kHz のスイッチング周波数を設定できます。スイッチング周波数の選択には効率と部品サイズとの兼ね合いがあります。低周波数動作では MOSFET のスイッチング損失が減ることで効率が高まりますが、値の大きいインダクタおよびコンデンサが必要になります。大電力アプリケーションでは、スイッチング損失による MOSFET の発熱を最小限に抑えるため、低周波数での動作を検討してください。低消費電力アプリケーションでは、全ソリューション・サイズを最小限に抑えるため、高スイッチング周波数での動作を検討してください。 R_{SENSE} 、インダクタ値、およびスイッチング周波数の選択は、互いに関係があります。リップル電流の振幅と低調波の安定性を維持するため、インダクタ値は R_{SENSE} とスイッチング周期 T の積に追従します。 R_{SENSE} の値は負荷条件によって設定されます。インダクタ値は、リップル電流と低調波安定性の判定基準によって決まります。スイッチング周波数を調整する現実的なアプローチは、 R_{SENSE} と L の値を選択し終わったら、システムの性能を最適化することです。部品選択の流れは以下のとおりです。

1. 必要な出力電流に基づいて R_{SENSE} を選択します。
2. f_{SW} の範囲 (例えば、80kHz~120kHz) に対する目的のリップルに基づいてインダクタ値を選択します。
3. 次式を満たすようにスイッチング周波数を調整します。

$$f_{sw(OPTIMAL)} = \frac{(260 + (5.5 \cdot V_{OUT})) \cdot R_{SENSE}}{L}$$

スイッチング周波数を $f_{SW(OPTIMAL)}$ に設定することには、ループ安定性の最適化、入力電圧除去比の最適化、入力電圧変動に対するインダクタ電流の最適化、最大インダクタ電流のデューティ・サイクルおよびスイッチング領域全体にわたる均一な平均など、スイッチング期間中の平均/最大インダクタ電流を、Duty が変化しても極力抑えられる、などの利点があります。

RT 設定のスイッチング周波数

LT8210 のスイッチング周波数は、RT ピンとグラウンドの間に抵抗を接続することによって設定します。表 2 に、スイッチング周波数と RT (許容誤差 1% の抵抗値) の関係を示します。RT 抵抗を短絡した場合またはオープンにした場合、それぞれ最小のスイッチング周波数 (代表値: $f_{SW} = 700kHz$) または最大のスイッチング周波数 (代表値: $f_{SW} = 45kHz$) が内部で制限されます。SYNC/SPRD ピンを使用して LT8210 を外部クロックに同期させる場合でも、RT 抵抗の使用を強く推奨します。同期信号が失われた場合、LT8210 は約 20 μ s 以内に RT による設定値に戻ります。

表 2. スwitching 周波数と RT の値 (許容誤差 1% の抵抗)

RT (k Ω)	f _{SW} (kHz)	RT (k Ω)	f _{SW} (kHz)
16.2	411	41.2	190
16.9	397	43.2	184
17.8	379	45.2	177
18.7	364	47.5	171
20.0	343	49.9	165
21.0	329	52.3	160
22.1	315	54.9	155
23.2	300	59.0	147
24.3	289	64.9	138
25.5	277	71.5	130
26.7	267	78.7	122
28.0	257	86.6	115
29.4	247	95.3	109
30.9	237	100	105
32.4	229	110	100
34.0	220	121	95
35.7	212	133	90
37.4	205	150	85
39.2	200	174	80

アプリケーション情報

周波数同期

LT8210のスイッチング周波数は、SYNC/SPRDピンを使用して外部クロックに同期させることができます。SYNC/SPRDレシーバーの閾値により、1.8V～5.0Vの標準ロジック・レベルと互換性があります。デューティ・サイクルが50%の波形でSYNC/SPRDピンを駆動するのは賢明な方法ですが、そうしない場合は、デューティ・サイクルを10%～90%の範囲に維持してください。内部フェーズ・ロック・ループ(PLL)を使用しているため、同期周波数とRT設定の発振周波数との間に制約はありません。LT8210は、RT設定のスイッチング周波数と外部同期クロックとの間を切れ目なく遷移するよう設計されています。SYNC/SPRD信号が50kHzより低い周波数になるか、完全に停止すると、LT8210は20 μ s(代表値)以内に、RTで設定した周波数に戻ります。RT設定の周波数を同期周波数の近くに設定して、外部クロック信号が失われた場合でも通常のスイッチングを維持することを推奨します。同期クロックを初めて入力したとき、内部PLLは外部クロック周波数の5%以内に安定するまでに50 μ s以上かかることがあります。クロック同期機能を使用しない場合は、SYNC/SPRDをV_{DD}に接続して、スペクトラム拡散変調機能を有効にするか、そうしないときはGNDに接続します。Burst Mode動作時は、同期機能が内部で無効になっています。

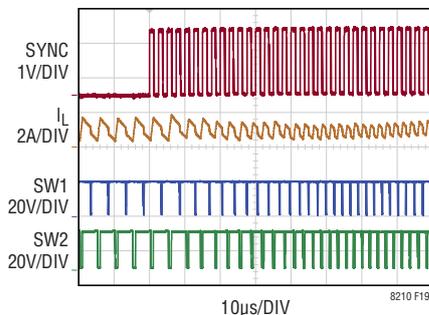


図19. RT設定周波数から同期への遷移

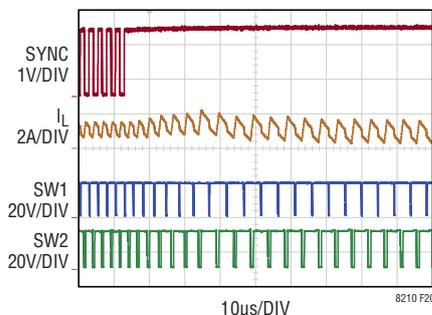


図20. 同期からRT設定周波数への遷移

スペクトラム拡散周波数変調

スイッチング・レギュレータは、電磁干渉(EMI)が懸念されるアプリケーションで特に手間がかかることがあります。EMI性能を改善するため、LT8210には選択可能な三角波周波数変調方式が組み込まれています。SYNC/SPRDピンをV_{DD}に接続すると、スペクトラム拡散機能が有効になります。LT8210は、f_{sw}を公称のRT設定周波数からその値の112.5%まで緩やかに拡散します。図21と図22に、スペクトラム拡散機能を有効にした場合のノイズ・スペクトラムとスイッチング波形の違いを示します。

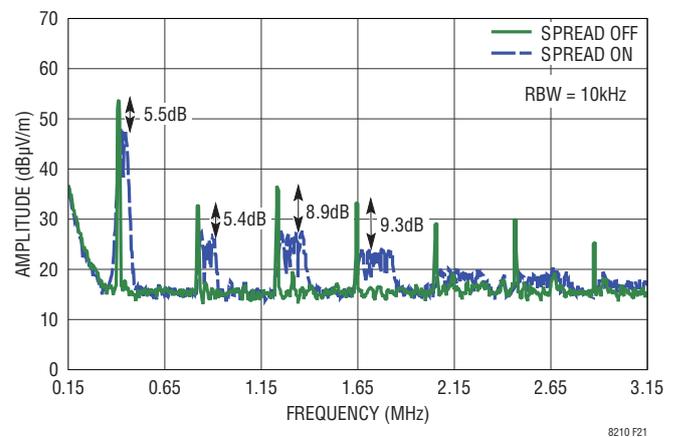


図21. 伝導性 EMI の平均値の比較 (AM 帯) の例

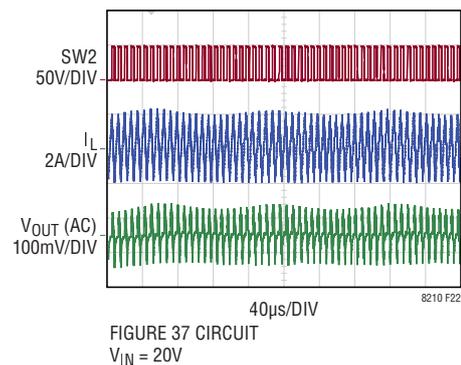


図22. スペクトラム拡散機能を有効にした場合のスイッチング波形

アプリケーション情報

パワー MOSFET の選択

LT8210には4つの外付けNチャンネルMOSFET(図16のスイッチA、B、C、D)が必要です。LT8210のゲート駆動電圧は、通常は10Vより高いので、ロジック・レベル閾値と標準レベル閾値の両方のデバイスを使用できます。MOSFETの $V_{BR(DSS)}$ 最大値とドレイン電流(I_D)定格は、安全のため、アプリケーションの電圧と電流の最も厳しい条件に余裕を持たせた値を超えるようにしてください。パワー MOSFET の最大連続ドレイン電流は、温度の関数としてデレーティングされます。この情報は、通常はデータシートから入手できます。パワー MOSFET の選択では、消費電力を考慮することが重要です。最も効率の高い回路には、消費電力が最小のMOSFETが採用されます。消費した電力とそれによる外付け部品の温度上昇により、LT8210が供給できる電力の上限が設定されます。MOSFETの消費電力は、主に次の2つの要素から生じます。(1)スイッチが完全に「オン」してドレイン電流が流れたときの I^2R による導通損失、および(2)スイッチが「オン」または「オフ」している間の消費電力。導通損失は周波数とは無関係です。一方で、スイッチング損失は周波数と電圧に応じて大きさが変化します。一般的に、導通損失が支配的になるのは大電流で低電圧のときであるのに対して、スイッチング損失が支配的になるのは低電流で高電圧のときです。MOSFETの消費電力を正確に予想することは複雑な問題であり、これには、LTpowerCAD[®] II に組み込まれているような効率計算プログラムが適しています。しかし、効率計算プログラムは現実世界の測定の代わりにはなりません。次のセクションでは、スイッチA、B、C、Dの消費電力の主な発生源を、入出力の電圧とスイッチング領域の関数として概算します。目的は、電力の大部分を消費する場所を調べることによって、MOSFETの選択指針を示すことです。以下の式で、 ρ_τ は正規化係数(25°Cで1)で、温度によるオン抵抗の大きな変化を考慮に入れており、図21に示すように代表値は約0.4%/°Cです。最大ジャンクション温度が125°Cの場合は、 $\rho_\tau = 1.5$ という値を使用するのが妥当です。 Q_{SW} はスイッチング電荷であり、MOSFETのデータシートに明記されていない場合 $Q_{SW} = Q_{GD} + Q_{GS}/2$ で概算できます。

定数kは1.3に等しいことが経験的に導かれており、ドライブ抵抗、MOSFETの閾値、およびゲート抵抗の関数です。

スイッチA: スイッチAの消費電力は導通損失とスイッチング損失の両方に起因しており、通常は昇圧領域での $V_{IN(MIN)}$ のとき、または降圧領域での $V_{IN(MAX)}$ のとき最大に到達します。

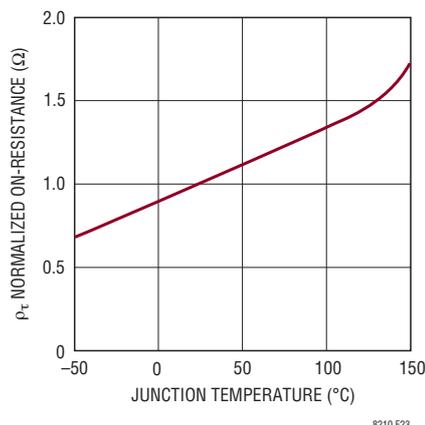


図23. 正規化された $R_{DS(ON)}$ と温度

表3. スイッチAの消費電力

領域	消費電力
Buck	$I_{OUT}^2 \cdot (V_{OUT}/V_{IN}) \cdot \rho_\tau \cdot R_{DS(ON)}$ + $k \cdot I_{OUT} \cdot V_{IN} \cdot f_{SW} \cdot Q_{SW}$
Buck-Boost	$I_{OUT}^2 \cdot (V_{OUT}/V_{IN}) \cdot \rho_\tau \cdot R_{DS(ON)}$ + $k \cdot I_{OUT} \cdot V_{IN} \cdot f_{SW} \cdot Q_{SW}$
Boost	$I_{OUT}^2 \cdot (V_{OUT}/V_{IN})^2 \cdot \rho_\tau \cdot R_{DS(ON)}$
Pass-Through (Non-Switching)	$I_{OUT}^2 \cdot \rho_\tau \cdot R_{DS(ON)}$

スイッチB: スイッチBの消費電力は導通損失が主な原因で、降圧領域での $V_{IN(MAX)}$ のとき最大に到達します。

表4. スイッチBの消費電力

領域	消費電力
Buck	$I_{OUT}^2 \cdot (1 - V_{OUT}/V_{IN}) \cdot \rho_\tau \cdot R_{DS(ON)}$
Buck-Boost	$I_{OUT}^2 \cdot (1 - V_{OUT}/V_{IN}) \cdot \rho_\tau \cdot R_{DS(ON)}$
Boost	0
Pass-Through (Non-Switching)	0

アプリケーション情報

スイッチC: スイッチCの消費電力は導通損失とスイッチング損失の両方に起因しており、 $V_{IN(MIN)}$ のとき最大に到達します。

表5. スイッチCの消費電力

領域	消費電力
Buck	0
Buck-Boost	$I_{OUT}^2 \cdot V_{OUT} \cdot (V_{OUT} - V_{IN}) \cdot \rho_{\tau} \cdot R_{DS(ON)} / V_{IN}^2$ + $k \cdot I_{OUT} \cdot V_{OUT}^2 \cdot f_{SW} \cdot Q_{SW} / V_{IN}$
Boost	$I_{OUT}^2 \cdot V_{OUT} \cdot (V_{OUT} - V_{IN}) \cdot \rho_{\tau} \cdot R_{DS(ON)} / V_{IN}^2$ + $k \cdot I_{OUT} \cdot V_{OUT}^2 \cdot f_{SW} \cdot Q_{SW} / V_{IN}$
Pass-Through (Non-Switching)	0

スイッチD: スイッチDの消費電力は導通損失が主な原因で、昇圧領域での $V_{IN(MIN)}$ のとき最大に到達します。

表6. スイッチDの消費電力

領域	消費電力
Buck	$I_{OUT}^2 \cdot \rho_{\tau} \cdot R_{DS(ON)}$
Buck-Boost	$I_{OUT}^2 \cdot (V_{OUT} / V_{IN}) \cdot \rho_{\tau} \cdot R_{DS(ON)}$
Boost	$I_{OUT}^2 \cdot (V_{OUT} / V_{IN}) \cdot \rho_{\tau} \cdot R_{DS(ON)}$
Pass-Through (Non-Switching)	$I_{OUT}^2 \cdot \rho_{\tau} \cdot R_{DS(ON)}$

大半のアプリケーションでは、LT8210が $V_{IN(MIN)}$ で $I_{OUT(MAX)}$ を供給しているときに、損失が最大に到達します。こうした状況では、通常はスイッチAとCが大部分の電力を消費します。より多くの出力電流を流すには、2つのMOSFETを並列に使用して、スイッチAおよびCの導通損失を最小限に抑えるのが有利と考えられます。通常動作時は、スイッチBおよびDでの消費電力が比較的少ないのに対して、出力がグラウンドに短絡すると極めて大きくなる場合があります。入力電圧の関数としてのスイッチの消費電力の代表例を図24に示します。

その他の電力損失源には、スイッチング領域に応じて、ゲート駆動電流($f_{SW} \cdot \Sigma$ スイッチングMOSFETの Q_G)にGATEV_{CC}レギュレータの電源電圧(V_{INP} と V_{EXTVCC} のいずれか)を掛けた値や、スイッチング・サイクルごとにMOSFETの Q_{OSS} 、 Q_{RR} を充電するのに必要なエネルギーなどがあります。特殊な製造技術のパワーMOSFETは、オン抵抗 $R_{DS(ON)}$ とゲート電荷 Q_G (Q_{SW} 、 Q_{OSS} 、 Q_{RR} と連動)がトレードオフの関係になっており、効率を最大限に高めるには、多くの場合、これらのバランスがとれたMOSFETを見つけることとなります。スイッチング周波数が高く、電圧が高い動作は、スイッチング損失を押し上げるので、 Q_G (と Q_{SW} 、

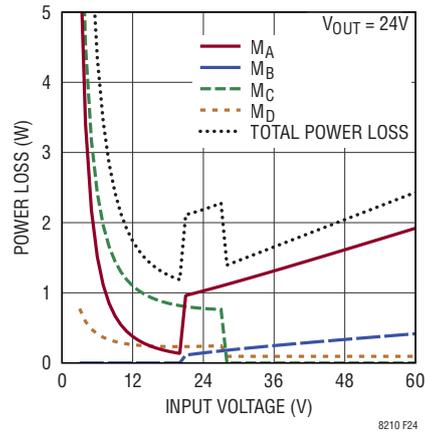


図24. スイッチの消費電力と V_{INP} の例

Q_{OSS} 、 Q_{RR} の値はますます大きくなります。スイッチングしないパススルー状態では、効率が左右される主な要因は、パワー・スイッチA、D、およびDG(使用している場合)での導通損失に加えて、インダクタのDCRです。こうした状況では、低 $R_{DS(ON)}$ を Q_G より優先させて、効率を最大限に高めてください。

C_{IN} と C_{OUT} の選択

入力と出力のコンデンサが必要なのは、レギュレータとの間を出入りする不連続な電流によって生じる電圧リップルを抑えるためです。降圧領域では入力電流が不連続であるのに対して、昇圧領域では出力電流が不連続です。入出力コンデンサを適切に選択する、ということを要約すると、次の3つの考慮事項に落ち着きます。

1. 電圧リップルは容量に反比例する。
2. ESRを小さくして、電圧リップルに対する影響を最小限に抑える。
3. コンデンサのRMS電流定格は、最も厳しいアプリケーション条件に余裕を持たせた値を超えるようにする。

降圧動作の場合、目的の入力リップル電圧(ΔV_{IN})を得るための C_{IN} の値は次のように計算できます。

$$C_{IN} \equiv \frac{I_{OUT(MAX)}}{\Delta V_{IN} \cdot f_{SW}} \cdot \left(\frac{V_{OUT}}{V_{IN}} \right) \cdot \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

ΔV_{IN} は、通常は許容できるレベルで選択します。100mV~200mVが妥当な初期値です。入力容量のESRは次の値より小さくしてください。

$$ESR_{(IN,MAX)} < \frac{\Delta V_{IN}}{I_{OUT(MAX)}}$$

アプリケーション情報

入力RMS電流は、次式により概算できます。

$$I_{IN(RMS)} \approx I_{OUT(MAX)} \cdot \frac{V_{OUT}}{V_{IN}} \cdot \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

この式は $V_{IN} = 2V_{OUT}$ のときに最大になります。ここで、 $I_{RMS} = I_{OUT(MAX)}/2$ です。設計ではこの単純で最も厳しい条件がよく使用されます。条件を大きく変化させても状況がそれほど改善されないからです。降圧と昇圧のスイッチング領域の場合、目的の出力リップル ΔV_{OUT} を実現するために必要な容量は、次のように計算できます。

$$C_{OUT(BOOST)} = \frac{I_{OUT(MAX)} \cdot (V_{OUT} - V_{IN(MIN)})}{\Delta V_{OUT} \cdot f_{sw} \cdot V_{OUT}}$$

$$C_{OUT(BUCK)} = \frac{V_{OUT} \cdot (V_{IN(MAX)} - V_{OUT})}{\Delta V_{OUT} \cdot f_{sw}^2 \cdot V_{IN(MAX)} \cdot 8 \cdot L}$$

出力コンデンサはESRが十分小さいものにして、リップル電圧があまり増えないようにします。

$$ESR_{(BOOST)} < \frac{\Delta V_{OUT} \cdot V_{IN(MIN)}}{I_{OUT(MAX)} \cdot V_{OUT}}$$

$$ESR_{(BUCK)} < \frac{\Delta V_{OUT} \cdot L \cdot f_{sw}}{V_{OUT} \cdot \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right)}$$

また、 C_{OUT} は、昇圧領域で動作する場合の最大RMS出力電流も許容できることが必要です。

$$I_{OUT(RMS)} \approx I_{OUT(MAX)} \cdot \sqrt{\frac{V_{OUT}}{V_{IN(MIN)}} - 1}$$

C_{IN} と C_{OUT} の両方のコンデンサについて、容量値を大きくする方法としては、大容量のアルミ電解コンデンサと低ESRのセラミック・コンデンサを並列接続して、RMS電流に対処するのが適しています。一緒に使用した場合、アルミ電解コンデンサに流れるRMS電流のパーセント値は次式で概算できます。

$$\%I_{RMS,ALUM} \approx \frac{100\%}{\sqrt{1 + (2\pi \cdot f_{sw} \cdot C_{(CER)} \cdot R_{ESR(ALUM)})^2}}$$

ここで、 $R_{ESR(ALUM)}$ はアルミ電解コンデンサのESRであり、 $C_{(CER)}$ はセラミック・コンデンサの全容量値です。セラミック・コンデンサをレギュレータの入力と出力の近くに配置して、高周波のスイッチング・スパイクを抑えてください。特に、入力のセラミック・コンデンサはスイッチAおよびBのすぐ近くに配置し、出力のセラミック・コンデンサはスイッチCおよびDの近くに配置してください。セラミック・コンデンサは優れた低ESR特性を備えているので、リップル電圧を大幅に低減することが可能であり、ESRの高いバルク・コンデンサでの電力損失を低減するのに役立ちます。X5RおよびX7Rを推奨します。これらの材料は、広い電圧範囲と温度範囲にわたって容量を保持するからです。入出力電圧が高い場合は、複数のセラミック・コンデンサを並列接続することが必要な場合があります。標準的なフットプリントに収まる高電圧、大容量のセラミック・コンデンサの供給は限られているからです。入力や出力の電圧リップルが大きい状況では、 V_{INP} および V_{OUT} 入りに時定数が $1\mu s$ 以上のRCローパス・フィルタを取り付けて、スイッチング・エッジのジッタを低く抑えることを推奨します。

ブートストラップ・コンデンサ(C_{BST1} 、 C_{BST2})

上側MOSFETのゲート駆動信号(TG1およびTG2)は、それぞれのBSTピンの電圧とSWピンの電圧の間で駆動されます。BST1およびBST2の電圧はフロート状態のブートストラップ・コンデンサ C_{BST1} および C_{BST2} によってバイアスされますが、これらは通常それぞれの上側MOSFETがオフすると、 $GATEV_{CC}$ により、ダイオード D_{BST1} および D_{BST2} を介して再充電されます。ブートストラップ・コンデンサ C_{BST1} および C_{BST2} は、上側スイッチAおよびDが必要とするゲート電荷(QG)のほぼ100倍の電荷を蓄積する必要があります。ほとんどのアプリケーションでは、 $0.1\mu F \sim 0.47\mu F$ の(X5RまたはX7R、25V)コンデンサで十分です。 $GATEV_{CC}$ とグラウンドの間のバイパス容量は C_{BST1} 、 C_{BST2} コンデンサの値の10倍以上にしてください。SW1ピンとSW2ピンの立上がり時間を長くするには、それぞれのブートストラップ・コンデンサとBST1ピンまたはBST2ピンの間に直列抵抗を追加します。スイッチ・エッジの減速により、オーバーシュートを改善できますが、遷移損失が大きくなるため、効率が低下する可能性もあります。

アプリケーション情報

ブートストラップ・ダイオード (D_{BST1} 、 D_{BST2})

ブートストラップ・ダイオード (D_{BST1} および D_{BST2}) には、定格が1Aで逆方向回復時間が非常に短い (<50ns) シリコン・ダイオードを推奨します。ショットキー・ダイオードには順方向電圧降下が小さいという利点がありますが、逆方向のもれ電流が大きくなることもあり、電圧と温度が高い条件では熱暴走の可能性があります。 D_{BST1} および D_{BST2} の逆方向ブレークダウン電圧定格が、それぞれ $V_{INP(MAX)}$ および $V_{OUT(MAX)}$ より高く、最大動作温度での逆方向もれ電流が50 μ A未満であることを確認してください。パススルー・モードでは逆方向もれ電流が少ないことが不可欠です。内部チャージ・ポンプの効率が限られているため、ブートストラップ・ダイオードのもれ電流には、自己消費電流に見合わない影響が現れます。パススルー・モードでは、最大動作温度での逆方向もれ電流が10 μ A以下のダイオードを使用します。場合によっては、 D_{BST1} および D_{BST2} と直列に小さな抵抗 (5 Ω 未満) を追加する方が有益な場合があります。この抵抗により、ダイオードを流れるサージ電流が減少し、ICのSWピンおよびBSTピンでのリングングを低減できます。SWピンのリングングはPCBレイアウト、SWピンのエッジ速度、ダイオードの種類に大きく依存するので、慎重な測定をICのSWピンで直接行うことを推奨します。必要な場合は、 D_{BST1} および D_{BST2} の両方のアノードと $GATEV_{CC}$ の間に1本の抵抗を配置するか、各ダイオードのカソードとそれぞれのBSTピンの間に個別の抵抗を配置できます。 D_{BST1} および D_{BST2} と直列に接続する抵抗が大きすぎると、スイッチBおよびCのオン時間が非常に短いときにブートストラップ・コンデンサの電圧が低下する場合がありますので、避けるようにしてください。

$EXTV_{CC}$ 、 $GATEV_{CC}$ 、および V_{DD}

$GATEV_{CC}$ はゲート・ドライバの電源であり、ピンの近くに配置した4.7 μ F (25V) 以上のセラミック・コンデンサでグラウンドにバイパスします。このMOSFETゲート・ドライバが必要とする大きな過渡電流を供給するには、適切な短距離のバイパスが必要です。 $GATEV_{CC}$ 電圧は、 V_{INP} ピンまたは $EXTV_{CC}$ ピンから電力が供給されるPMOS低ドロップアウト・レギュレータにより、10.6Vに調整されます。 V_{INP} がデフォルトの電源であるものの、 $EXTV_{CC}$ の電圧が8V (代表値) を超えていると同時に V_{INP} の電圧より低い場合、 $GATEV_{CC}$ は $EXTV_{CC}$ によって安定化されます。LT8210は、これら2つの

電源のうち電圧の低い方を自動的に選択して、消費電力を最小限に抑えます。 V_{INP} が8.5Vより低くなり、入力電圧低下時に $EXTV_{CC}$ が $GATEV_{CC}$ を維持できる場合、この比較基準は無効です。システム効率向上のため、 $EXTV_{CC}$ は V_{OUT} に接続することも、最大40Vの任意の電源に接続することもできます。使用しない場合、 $EXTV_{CC}$ は100k抵抗を介してグラウンドに接続してください。 $GATEV_{CC}$ レギュレータが供給できる最大電流は、 $V_{IN} = 12V$ では通常110mAであり、これより高い電圧では直線的に低下します。これにより、LT8210の内部消費電力はおおよそ3Wに制限されます。 $GATEV_{CC}$ の電流制限フォールドバックは、過剰な内部電力消費が原因でサーマル・シャットダウン (代表値175°C) が作動しないよう支援します。パワーMOSFETを選択してスイッチング周波数を設定するときには、電流制限を考慮してください。4つ全てのパワーMOSFETがスイッチングしている場合、 $I_{GATEVCC}$ の大半を占めるのは、昇降圧領域で最大値に到達するゲート充電電流です。ゲート駆動電流のピーク値は、 f_{sw} と MOSFET のゲート電荷の合計 ($Q_G(TOT) = Q_G(A) + Q_G(B) + Q_G(C) + Q_G(D)$) との積に等しくなります。 $GATEV_{CC}$ ピンはバックドライブ機能により保護されており、 V_{INP} と $EXTV_{CC}$ のいずれかの電圧が $GATEV_{CC}$ の電圧より低くなった場合に備えています。これは有益な機能で、この機能によって、LT8210は、 $EXTV_{CC}$ を使用しない場合でも、入力電圧低下状態のとき動作を維持できます。 $GATEV_{CC}$ が入力トランジエントを乗り切ることができる時間の長さ (ライドスルー状態) は、 $I_{GATEVCC}$ と、そのバイパス・コンデンサの容量により異なります。 $GATEV_{CC}$ レギュレータは、最大220 μ Fまでのコンデンサを接続しても安定するようになっており、数十ミリ秒など必要なライドスルー条件に合わせてコンデンサ容量を決めることができます。 V_{DD} ピンは、 $GATEV_{CC}$ を電源とする低ドロップアウトPMOSレギュレータにより、3.3Vに安定化されます。 V_{DD} ピンは、LT8210内部の低電圧回路に電力を供給し、流出電流の最大値は10mAです。このピンは、2.2 μ F以上のX5R/X7Rコンデンサをグラウンドとの間に接続してバイパスします。その際、コンデンサはこのピンに近づけて配置してください。 V_{DD} 電源は、MODE1、MODE2、SYNC、PWGDの各入力ピンをロジック・ハイにするとき、これらのピンに便利なプルアップ・レールです。規定されている以外の負荷に電力を供給する場合は、弊社にサポートをご依頼ください。

アプリケーション情報

出力電圧の設定

LT8210には電圧帰還ピンFB1があり、LT8210をCCM、DCM、またはBurst Mode動作に合わせて構成するときに、一定の出力電圧を設定するのに使用します。出力電圧は、次式に従って R_{1A} と R_{1B} の値を選択すれば設定できます(図25)。

$$V_{OUT} = 1.00V \cdot \frac{R_{1A} + R_{1B}}{R_{1B}}$$

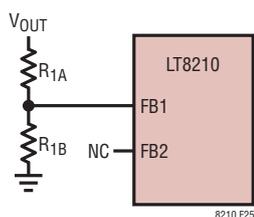


図25. CCM、DCM、Burst Mode動作スイッチング・モードに合わせた出力電圧の設定

パススルー・モードでは、降圧チャンネルと昇圧チャンネルの出力電圧が、次式に従って別々に設定されています(図26)。

$$V_{OUT(BOOST)} = 1.00V \cdot \frac{R_{1A} + R_{1B}}{R_{1B}}$$

$$V_{OUT(BUCK)} = 1.00V \cdot \frac{R_{2A} + R_{2B}}{R_{2B}}$$

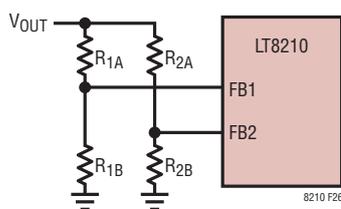


図26. パススルー・モードに合わせた出力電圧範囲の設定

また、FB1とFB2の分圧器は、図27に示すように、3つの抵抗を1列に並べて設定し、システムの自己消費電流を低減することもできます。

$$V_{OUT(BOOST)} = 1.00V \cdot \frac{R_{1A} + R_{1B} + R_{1C}}{R_{1B} + R_{1C}}$$

$$V_{OUT(BUCK)} = 1.00V \cdot \frac{R_{1A} + R_{1B} + R_{1C}}{R_{1C}}$$

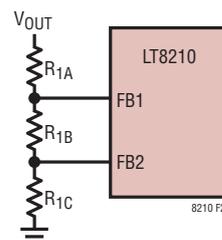


図27. パススルー・モードでの省電力帰還抵抗接続

動作中にパススルー・モードが終了すると、FB1ピンとFB2ピンは内部スイッチによって短絡され、 $V_{OUT(BOOST)}$ と $V_{OUT(BUCK)}$ の間に V_{OUT} の合成値が生じます。FB1とFB2の抵抗分圧器の相対的な大きさを使用して、 V_{OUT} を $V_{OUT(BOOST)}$ と $V_{OUT(BUCK)}$ の間の目標値に設定できます。

$$V_{OUT} = 1.00V \cdot \frac{R_{1A} \parallel R_{2A} + R_{1B} \parallel R_{2B}}{R_{1B} \parallel R_{2B}}$$

図27に示す抵抗の構成を使用してパススルー範囲の上限と下限を規定する場合、 V_{OUT} は、パススルー・モードから抜けるときの $V_{OUT(BUCK)}$ に等しくなります。

アプリケーション情報

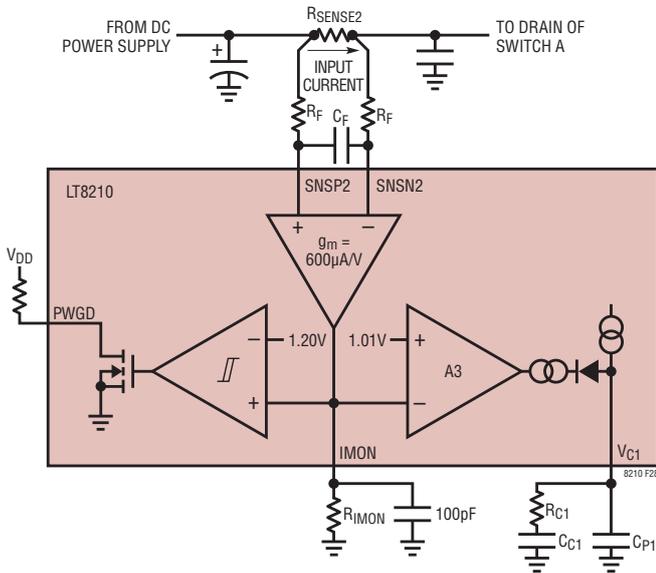


図28. 入力フィルタを使用した入力電流のモニタおよび制限

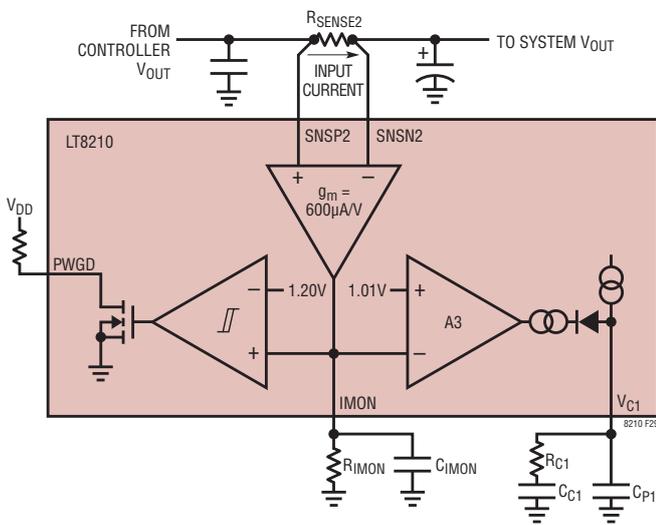


図29. C_{IMON} フィルタを使用した出力電流のモニタおよび制限

入力または出力電流制限の設定

図28と図29に示すように、入力電流レギュレーションまたは出力電流レギュレーションを実施するには、それぞれ入力コンデンサまたは出力コンデンサ付近の電流経路に電流検出抵抗 R_{SENSE2} を配置します。600µA/V に $SNSP2-SNSN2$ 間の電圧を掛けた値に等しい電流が $IMON$ ピンから R_{IMON} に流れ込みます。平均の電流制限値は、検出抵抗 R_{SENSE2} と抵抗 R_{IMON} の値で設定され、次式で計算できます。

$$I_{LIMIT} = \frac{1675}{R_{IMON} \cdot R_{SENSE2}}$$

大電流アプリケーションでは、 R_{SENSE2} の値を小さく抑えて導通損失を最小限に抑える方が有利です。高精度が要求される状況では、大きめの R_{SENSE2} 抵抗を選択して検出信号の振幅を広げ、精度向上を目指す場合があります。そのため、電流検出アンプは、最大150mVの差動入力信号を線形に維持します。図21に示すような R_F と C_F によって形成される入力ローパス・フィルタは、スイッチング・ノイズを低減して電流レギュレーション・ループを安定化する1つの方法です。 R_F 抵抗の代表的な範囲は、10Ω～100Ωです。コンデンサ C_F は、ローパス・コーナ周波数がスイッチング周波数 f_{SW} の1/50になるように選択します。これは、LT8210がCCMで動作している場合、電流レギュレーション・ループを補償する推奨の方法です。電流検出入力信号のフィルタリングは、軽負荷時にインダクタ電流が反転すると発生する誤差を低減します。入力フィルタによる補償を使用する場合は、22pF以上のコンデンサを R_{IMON} と並列に接続して、ノイズ感度を低減してください。DCM、Burst Mode動作、またはパススルー動作では、図29に示すようにコンデンサ C_{IMON} を R_{IMON} と並列に接続することにより、より簡単な方法で補償が可能です。電流ループの伝達関数が電圧ループの伝達関数を近似するように、 C_{IMON} の容量を選択します。クロスオーバー周波数はスイッチング周波数の1/10より小さくなるようにします。実際には、このことによって C_{IMON} の最小値はほぼ15nFになります。 C_{IMON} の値を大きくすると安定性は向上しますが、電流レギュレーション・ループのセトリング・タイムが長くなります。PWGDピンは、過剰な平均電流を示すのに使用し、 $IMON$ の電圧が1.20Vを超えるとローになります。電流検出アンプを使用しない場合は、 $SNSP2$ と $SNSN2$ をグラウンドに接続して $IMON$ ピンを V_{DD} に接続し、電流検出アンプをディスエーブルして自己消費電流を最小限に抑えます。

アプリケーション情報

V_{IN} UVLOの設定

V_{IN}ピンとEN/UVLOピンの間に抵抗分圧器を接続することにより、V_{IN}の低電圧ロックアウト(UVLO)を実装できます。EN/UVLOの立下がり閾値は1.35Vに設定されており、100mVのヒステリシスがあります。プログラム可能なUVLO閾値は、次のように計算できます。

$$V_{UVLO} = 1.35V \cdot \frac{R_1 + R_2}{R_2}$$

図30は、外部シャットダウン制御を実施しつつ、一方でUVLO機能を使用する回路を示しています。NMOSがオンするとEN/UVLOピンが接地され、LT8210は自己消費電流が約1μAのシャットダウン状態になります。EN/UVLOピンの機能が必要ない場合は、V_{IN}ピンに接続して、「常時オン」動作にします。

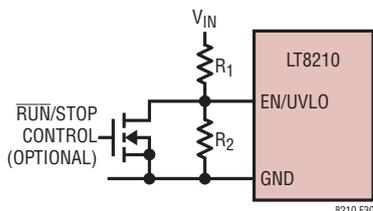


図30. EN/UVLOピンを使用したV_{IN}のUVLOの実装

ソフトスタート

ソフトスタートは、コントローラの電流制限値を徐々に大きくすることにより、入力電源のサージ電流を低減します。V_{C1}ピンとV_{C2}ピンの両方が、SSピンの電圧よりダイオード1個分だけ高い電圧に内部でクランプされます。SSピンのコンデンサが充電されるにつれて、V_{C1}とV_{C2}の電圧は、SSピンと共に上昇し、設定されたインダクタ電流が同様に増加します。ソフトスタートの時間はC_{SS}、C_{OUT}、V_{OUT}、およびR_{SENSE}の関数であり、次式により概算できます。

$$t_{SS} \approx 2000 \cdot \sqrt{C_{SS} \cdot C_{OUT} \cdot V_{OUT} \cdot R_{SENSE}}$$

ここでは降圧領域での動作を前提にしており、インダクタ電流が起動時にそのサイクル単位の最大値に達することはありません。起動中に昇圧スイッチング領域に入る場合、またはインダクタ電流がその制限値に達した場合、ソフトスタート時間は長くなります。C_{SS}を使用しない場合、インダクタ電流はその最大値に急速に上昇し、出力電圧の立上がり時間は次式により概算できます。

$$t_{SS} \approx 20 \cdot C_{OUT} \cdot V_{OUT} \cdot R_{SENSE}$$

容量のディケード・ボックスを使用してC_{SS}の値を経験的に決めるのが、多くの場合、最も単純明快な方法です。パルスルーモードでは、10nF以下のC_{SS}を使用します。

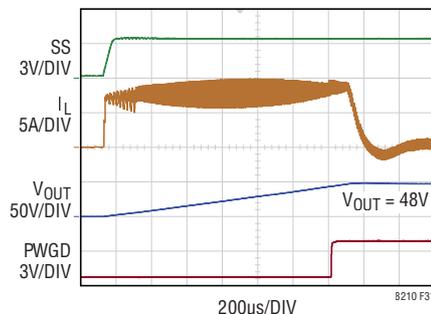


図31. C_{SS}なしの場合の代表的な起動

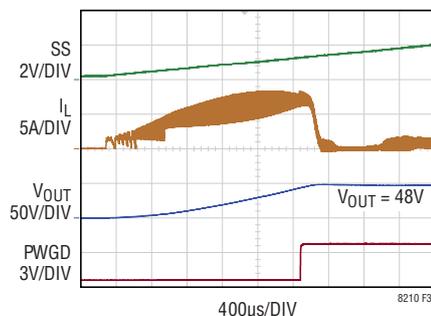


図32. C_{SS} = 10nFの場合の代表的な起動

ループ補償

ループの安定性には、インダクタの値、出力容量、負荷電流、スイッチング周波数、入力電圧と出力電圧の範囲など、多数の要因が影響します。LT8210は、内蔵のトランスコンダクタンス・アンプをV_{C1}とV_{C2}の出力と組み合わせて使用して、制御ループを補償します。LT8210を補償するのに使用するタイプIIの補償ネットワークを図33と図34に示します。大半のアプリケーションでは、C_{C1}の初期値を2.2nFにするのが妥当です。C_{C1}の値を小さくすると、負荷過渡応答後のセtring・タイムが改善できます。C_{P1}は、スイッチング・ノイズをフィルタで除去してジッタを低減するために使用し、通常はC_{C1}の値の1/10以下に設定します。C_{P1}の値を大きくすると、Burst Mode動作とパルス・スキップ動作でのスイッチング・バースト間のジッタ性能を改善できます。C_{P1}の設定値が高すぎると、ループ帯域幅と位相余裕が低下することがあります。R_{C1}の値の範囲は5k未満から100k超まで可能です。R_{C1}の値を大きくすると、ループ帯域幅は向上

アプリケーション情報

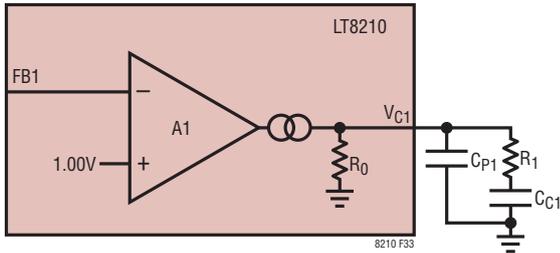


図 33. Vc1 でのループ補償

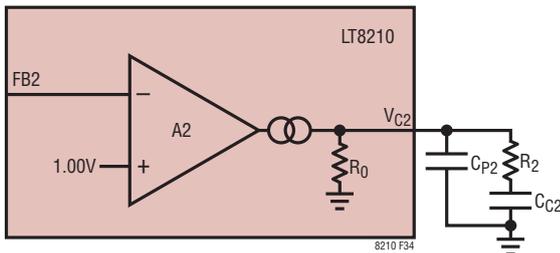


図 34. Vc2 でのループ補償

しますが、値によっては位相余裕が犠牲になります。制御部から出力への伝達関数に右半平面ゼロが存在するため、昇降圧レギュレータの補償は、昇圧領域動作の詳細に強く依存します。補償を控えめにするには、出力電流を大きくして最小の $DB_{ST}(V_{INP(MIN)}/V_{OUT})$ を小さくすること、言い換えれば R_{C1} の値を小さくすることが必要です。LT8210 をパススルー・モードで動作させる場合は、 V_{C2} ピンを使用して降圧レギュレーション・ループを補償します。降圧電流モード制御の伝達関数には右半平面ゼロが含まれていないので、より積極的に補償して過渡応答を改善できます。大半のアプリケーションでは、 C_{C2} の初期値を 1.5nF にするのが妥当です。スイッチング・ノイズをフィルタリングするには、100pF ~ 220pF の C_{P2} で通常は十分です。 R_{C2} の値を 20k ~ 150k の範囲内で選択して、設計を始めてください。電流モード制御でのタイプ II 補償の詳細については、アプリケーション・ノート 149 を参照してください。

オプションの DG MOSFET の選択

逆電圧保護機能を実装するには、Nチャンネル MOSFET のソースを V_{IN} ピンに、ドレインを V_{INP} ピンに、ゲートを DG ピンにそれぞれ接続する必要があります。DG の MOSFET を選択する上で重要な検討事項は、ブレイクダウン電圧 ($V_{BR(DSS)}$)、連続ドレイン電流 (I_D)、およびオン抵抗 ($R_{DS(ON)}$) です (オン抵抗は導通損失によってコンバータの効率を低下させます)。DG の MOSFET のブレイクダウン電圧は、 V_{INP} と V_{IN} の間の最も厳しい電圧差より大きいことが必要です。DG の MOSFET の連続ドレイン電流は、最大温度での最大入力電流 ($50mV/R_{SENSE}$) を超えるようにしてください。DG の MOSFET のゲート電荷 (Q_G) がシステムの効率を低下させることはありませんが、 Q_G が大きいと、起動時間と逆接保護の応答時間の両方が長くなります。ほとんどの場合、消費電力を最小限に抑えるには、 Q_G が大きくなるという代償を払っても $R_{DS(ON)}$ の小さい MOSFET を選択する方が有利です。 V_{IN} の電圧が -1.2V (代表値) より低くなると、DG ピンは、80mA の流入電流能力を備えた低抵抗のスイッチにより、内部で V_{IN} にクランプされます。ゲート電荷が 50nC のパワー MOSFET の場合、DG は、負の入力電圧が検出されてから 1 μ s 以内に V_{IN} に短絡されます。スイッチングはこの状態で停止します。スイッチングが再開するのは、入力がある程度逆極性にならなくなり、かつ DG- V_{IN} 間の電圧が充電によって 2.8V (代表値) の低電圧閾値より高くなった場合に限りです。 V_{IN} 、EN/UVLO、および DG ピンは、-40V までの負電圧に耐えられます。逆電圧保護が必要ない場合は、 V_{IN} と V_{INP} を接続して、1nF、25V のコンデンサを V_{IN} と DG の間に接続します。

パススルー動作に合わせた部品の最適化

パススルー領域で動作する場合には、部品選択に特別な配慮を施して、性能を最適化する必要があります。LT8210 がスイッチングしないパススルー状態に入ると、スイッチ A および D は絶えず導通して、 V_{INP} と V_{OUT} の間に RLC タンク回路を形成します。このスイッチングしないパススルー状態では、入出力間の全直列抵抗での導通損失によって効率が決まります。

$$\eta = 100\% \cdot \frac{P_{OUT}}{P_{IN}} = 100\% \cdot \frac{(V_{IN} - I_{OUT} \cdot R_{SERIES})}{V_{IN} \cdot (I_{OUT} + I_Q)}$$

$$\eta = 100\% \cdot \left(1 - \frac{I_{OUT} \cdot R_{SERIES}}{V_{IN}} \right)$$

$$R_{SERIES} = R_{DS(ON)(A)} + R_{SENSE} + R_{DCR} + R_{DS(ON)(D)} + R_{SENSE2}$$

アプリケーション情報

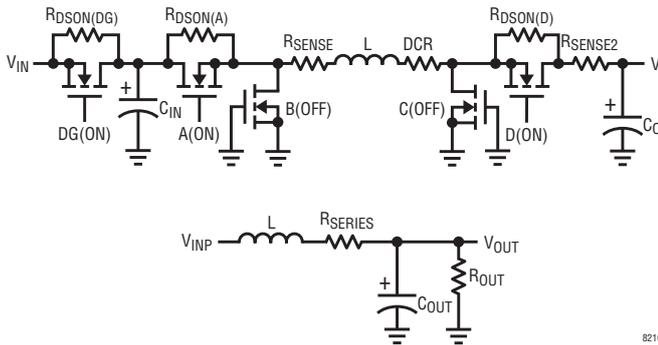


図 35. スイッチングしないパススルー・モードの等価回路

R_{SERIES} は最小限に抑えて、大出力電流時の効率を維持します。逆接保護を実装する場合は、効率を計算するときに DG の MOSFET の $R_{DS(ON)}$ も考慮に入れる必要があります。 V_{INP} と V_{OUT} の間の RLC ネットワークの Q 値は、インダクタ電流と、入力と負荷の過渡応答に起因する出力電圧応答に大きく影響するので、可能な限り最小限に抑えます。この Q 値は次のように概算できます。

$$Q \cong \sqrt{\frac{L}{C_{OUT}}} \cdot \frac{1}{R_{SERIES}}$$

効率にとっては有利である一方、直列抵抗が小さいと Q 値が高くなり、過渡応答が不足減衰になります。 R_{SERIES} を大きくしない場合、Q 値を小さくするには、インダクタの値を小さくするか、出力容量を増やせば済みます。インダクタの値が小さい場合は、スイッチング中のリップル性能および低調波安定性を維持するため、高いスイッチング周波数で動作することが必要です。入力電圧が大部分の時間パススルー範囲内に入ることが予想され、スイッチング損失の増大に起因する効率の低下が大きな問題ではない場合、アプリケーションの詳細によっては、この方法が優れていると考えられます。それ以外の場合、ループ補償に調整が必要になる可能性がある以外は、出力容量を増やすことが、Q 値を低くするためのおおむね安全な方法です。RLC ネットワークの共振周波数は、次のように概算できます。

$$f_0 = \frac{1}{2\pi} \cdot \sqrt{\frac{1}{L \cdot C_{OUT}}}$$

一般的に、共振周波数より低い周波数では、出力が入力にぴったり追従します。共振周波数より高い周波数では、入力の AC 電圧の大部分がインダクタの両端に電圧として現れます。LT8210 は、スイッチングしない状態でインダクタの電圧と電流をモニタし、インダクタ電流がパススルー DC 電流制限 (通常は、 $V_{SNSP1} - V_{SNSN1} > 63mV$) を超えるか、 V_{INP} と V_{OUT} の間の電圧差が入力電圧の 4% を超えると、スイッチングを再開します。これは、 V_{INP} と V_{OUT} の間の全直列抵抗値が次の条件を満たすことを意味します。

$$R_{DSON(A)} + R_{SENSE} + R_{DCR} + R_{DSON(D)} \ll \frac{0.04 \cdot V_{OUT(BOOST)}}{I_{OUT(MAX)}}$$

入力電源ノイズの振幅が、共振周波数より高い周波数で公称値の 4% を超える場合は、入力フィルタを追加して高周波成分を低減し、パススルー領域でのスイッチングを最小限に抑えるか、停止させます。パススルー領域での負荷過渡応答は、主に出力コンデンサの ESR によって決まるので、セラミック・コンデンサを並列に接続して、ESR を低く抑えます。また、バルク出力コンデンサの ESR は共振周波数付近の出力インピーダンスを決めるので、比較的低い値にします。ソフトスタート・コンデンサ C_{SS} は、入力または負荷の過渡応答あるいはモード変更が原因で LT8210 がスイッチングしないパススルー状態から抜けると、そのたびにインダクタ電流の増減を制御します。 C_{SS} の値が 10nF より大きいと、スイッチングしない状態からスイッチング状態に遷移するときの出力応答が低速になる可能性があるため、アプリケーションでの検証を最も厳しいトランジェント条件下で行ってください。軽負荷 ($I_{OUT} < 10mA$) 時の効率とシステムの自己消費電流が流れるときの効率は、FB1、FB2、および EN/UVLO (入力 UVLO を実装している場合) の分圧器に大きな値の抵抗を使用することで最適化されます。可能な場合は、3 抵抗型の分圧器 1 個を出力とグラウンドの間に使用して、 $V_{OUT(BOOST)}$ と $V_{OUT(BUCK)}$ を設定してください。

アプリケーション情報

効率に関する検討事項

スイッチング・レギュレータの効率は、出力電力を入力電力で割って100%を掛けた値に等しくなります。多くの場合、個々の損失を分析して、効率を制限する要素が何であり、また何が変化すれば最も効率が改善されるかを判断することが有益です。回路内の電力を消費する全ての素子で損失が生じますが、LT8210の回路での主な損失の発生源は以下のとおりです。

1. スwitching損失。この損失が発生するのは、SW1またはSW2ノードの遷移時に、それぞれスイッチAまたはスイッチCが飽和領域に短時間留まることが原因です。電力損失は、入力電圧、出力電圧、負荷電流、ドライバ強度、MOSFET容量などの要因に依存します。詳細については、パワーMOSFETの選択のセクションを参照してください。
2. DCの I^2R 損失。これは、MOSFET、検出抵抗、インダクタ、およびプリント回路基板のパターンの各抵抗成分によって発生し、大量の出力電流が流れるときに効率低下の原因になります。
3. GATEV_{CC}電流。MOSFETドライバの電流、V_{DD}ピンの電流、および制御電流の和です。GATEV_{CC}レギュレータの電源電圧に電流を掛けた値が損失電力を表します。この損失は、出力電源や代替電源(利用できる場合)など、効率の高い電源からEXTV_{CC}ピンを介してGATEV_{CC}の電流を供給すれば低減できます。Q_Gの小さいMOSFETではスイッチング周波数を下げられるので、GATEV_{CC}の電流と電力損失を低減できます。
4. C_{IN}とC_{OUT}の損失。入力コンデンサは、降圧モードでレギュレータに流れる大きなRMS入力電流をフィルタリングするという困難な役目を担っています。出力コンデンサは、昇圧モードで大きなRMS出力電流をフィルタリングするという困難な役目を担っています。C_{IN}とC_{OUT}は両方とも、ACの I^2R 損失を最小にするためにESRを小さくして、RMS電流が上流でヒューズやバッテリー内の追加損失を生じないように十分な容量にすることが必要です。
5. その他の損失。インダクタのコア損失は主に軽負荷で生じます。
6. 効率を改善するための調整を行う場合、効率の変化を示す最良の指標は入力電流です。変更を加えて入力電流が減少すれば、効率は向上しています。入力電流に変化がなければ効率にも変化がありません。

プリント回路基板レイアウトのチェックリスト

基本的な回路基板のレイアウトには専用のグラウンド・プレーン層が必要です。また、大電流では、多層基板がパワー部品を放熱する役割を果たします。

- グラウンド・プレーン層にはパターンがあつてはならず、グラウンド・プレーン層はパワーMOSFETの置かれている層にできるだけ近づけます。
- パワー・グラウンドは信号グラウンドと分離します。パワー・グラウンドは、C_{IN}、C_{OUT}、CGATEV_{CC}の(-)端子と、スイッチBおよびCのソースに接続します。全ての小信号用部品および補償部品は別の信号グラウンドに接続し、信号グラウンド自体は、大電流やスイッチング・ノイズから遠ざけてPCBグラウンドに一点接続します。GNDピンと裏面のタブは信号グラウンドに接続する必要があります。
- スイッチA、スイッチB、および入力コンデンサは、PCパターンの長さを短くして、1箇所に集約して配置します。
- スイッチC、スイッチD、および出力コンデンサは、PCパターンの長さを短くして、1箇所に集約して配置します。
- TG1ピンとBG2ピンからそれぞれパワー・スイッチAおよびCまでの配線抵抗を最小限に抑えます。
- 十分な電圧フィルタリング効果を維持して電力損失を低く抑えるため、V_{IN}、V_{INP}、およびV_{OUT}にはプレーンを使用します。
- SW1とSW2のプレーンは十分に広くしてパワー・スイッチ、インダクタ、および検出抵抗の間の抵抗接続を小さくします。ただし、それ以外のパターンはできるだけ小さくして、寄生容量を最小限に抑えてください。
- インダクタ電流の検出パターン(SNSP1/N1)は、最小間隔のプリント基板パターンと一緒に配線します。正と負の検出パターン間に接続するオプションのフィルタ・ネットワーク・コンデンサは、できるだけICに近づけてください。R_{SENSE}抵抗では、ケルビン接続を使用して高精度の電流検出を確実に行ってください。
- 平均電流の検出パターン(SNSP2/N2)は、最小間隔のプリント基板パターンと一緒に配線します。dV/dTの高い信号との交差配線や平行配線は避けてください。正と負の検出パターン間に接続するオプションのフィルタ・ネットワーク・コンデンサは、できるだけICに近づけてください。R_{SENSE2}抵抗では、ケルビン接続を使用して高精度の電流検出を確実に行ってください。

アプリケーション情報

- dv/dt の高いノード SW1、SW2、BST1、BST2、TG1、TG2、SNSP1、および SNSN1 は、敏感な小信号ノードから離します。
- 誘導結合された電圧ノイズを拾う可能性があるため、 di/dt の高い電流が流れるパターンと信号パターンを平行に配線しないようにします。これに該当するのは、SW1、SW2、TG1、TG2、BG1、および BG2 からコントローラまでのパターンです。
- 上側ドライバのブートストラップ・コンデンサ C_{BST1} は、BST1 ピンと SW1 ピンに近づけて接続します。上側ドライバのブートストラップ・コンデンサ C_{BST2} は、BST2 ピンと SW2 ピンに近づけて接続します。
- FB1 ピンと FB2 ピンの抵抗分圧器は、 C_{OUT} の (+) 端子と信号グラウンドの間に接続します。抵抗は大電流経路やノイズの多い経路沿いには接続しないでください。
- $EXTV_{CC}$ を V_{OUT} に接続する場合は、 C_{OUT} の (+) 端子へのケルビン接続を設けて、セラミック・バイパス・コンデンサを $EXTV_{CC}$ ピンの近くに配置してください。
- V_{C1}/V_{C2} ピンの補償ネットワークは、IC に近づけて V_{C1}/V_{C2} と信号グラウンド・ピンの間に接続します。コンデンサは PCB ノイズと出力電圧のリプル電圧の影響を補償ループから除去するのに役立ちます。
- $GATEV_{CC}$ と V_{DD} のバイパス・コンデンサは IC の近くに接続します。これらのコンデンサは MOSFET ドライバのピーク電流を供給します。
- 全ての層の全ての未使用領域を銅箔で覆います。銅箔で覆うことにより、電源部品の温度上昇を抑えることができます。これらの銅領域は DC ネット (例えば、低ノイズの GND) に接続します。

標準的応用例

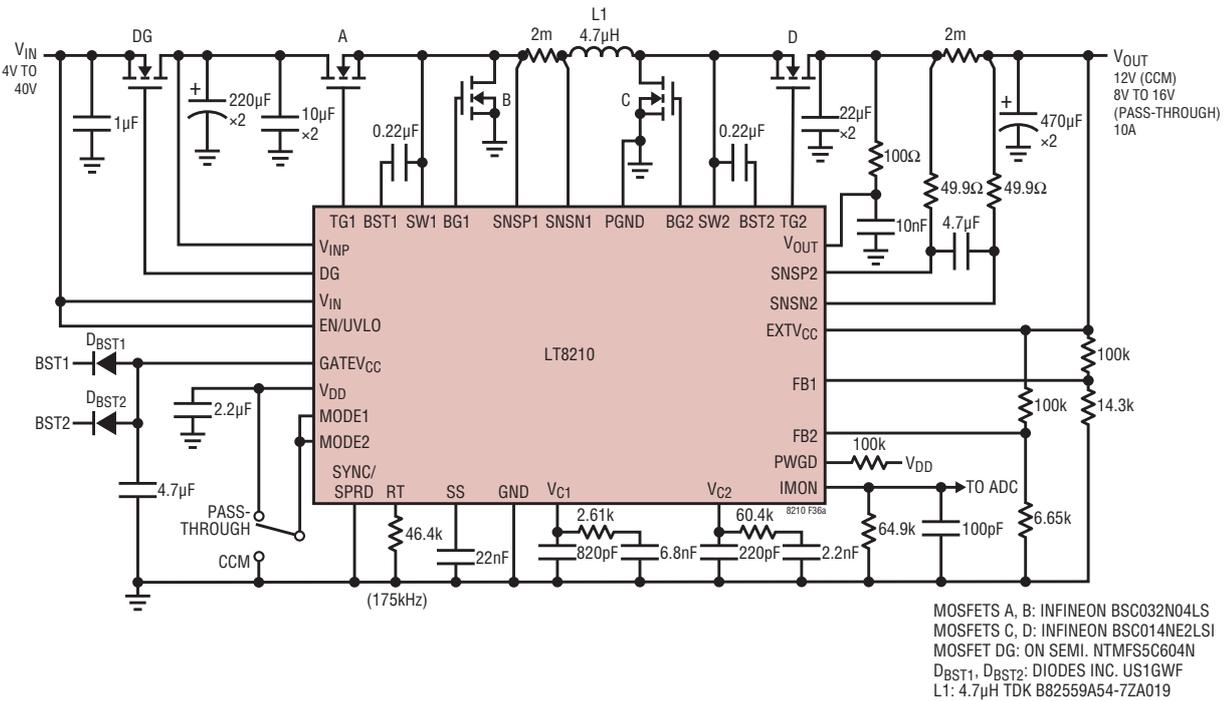
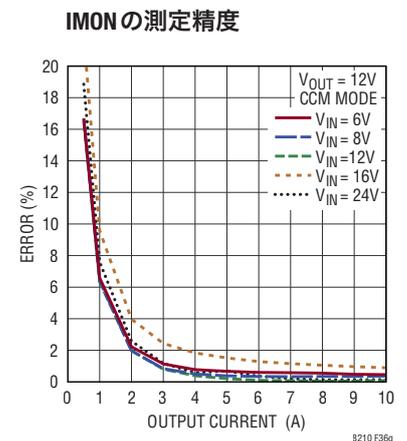
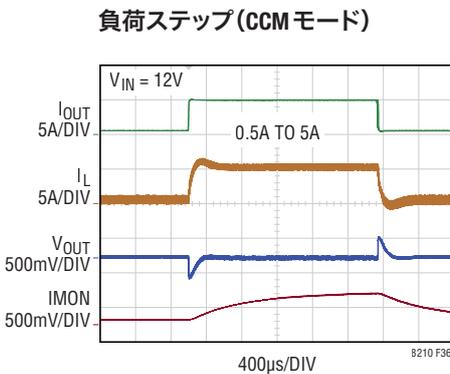
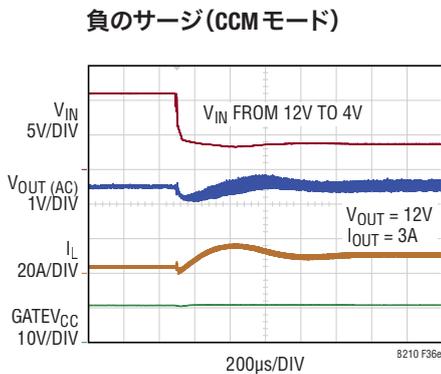
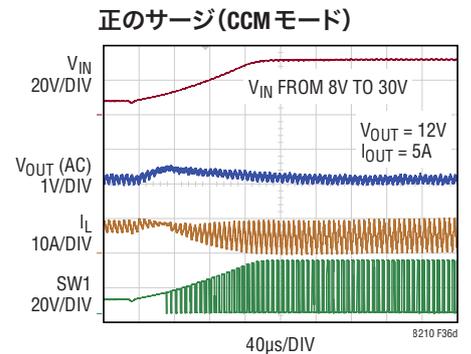
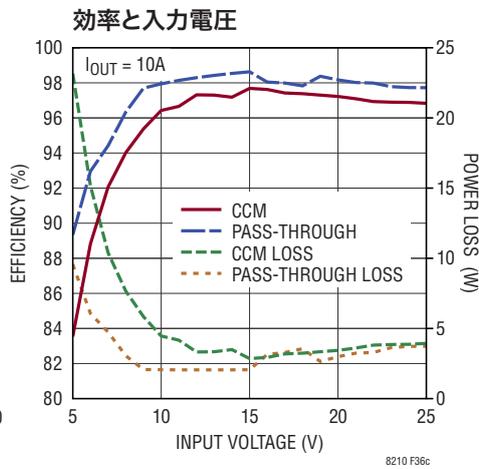
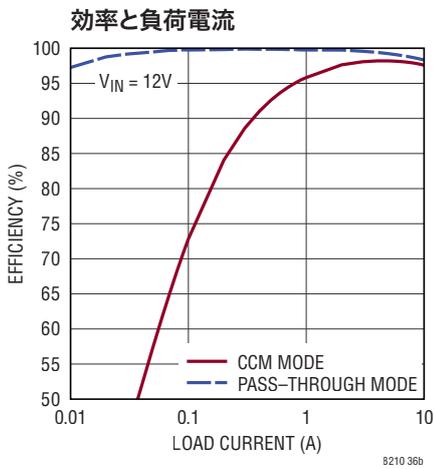


図36. 10A、12V昇降圧(CCM)レギュレータ/8V~16Vパススルー・レギュレータ



標準的応用例

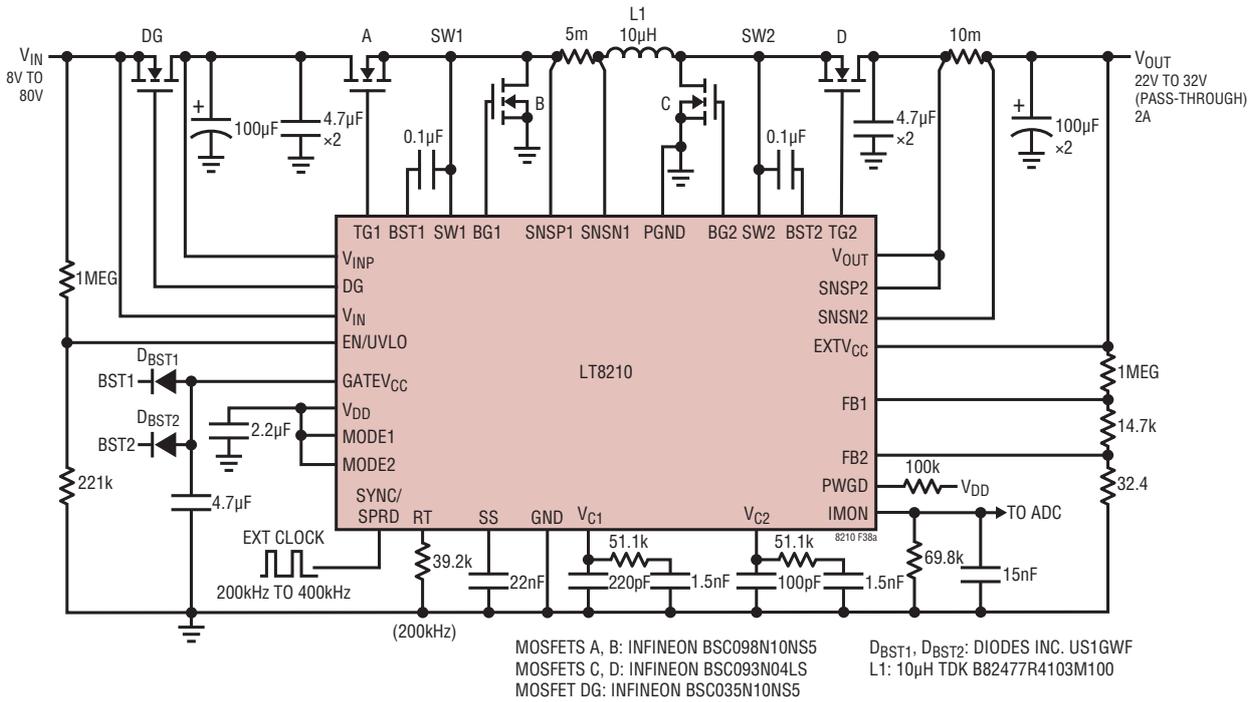
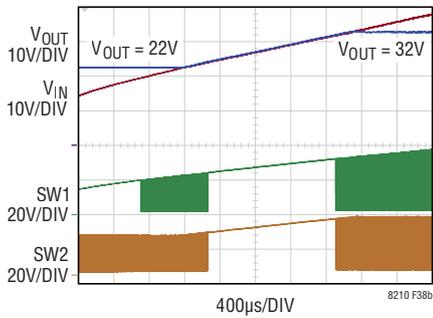
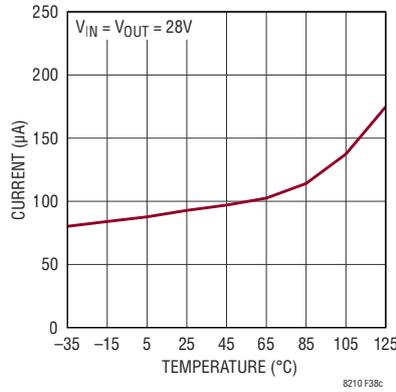


図38. ノイズ感度の高いアプリケーション向けの2A、22V~32Vパルスルー・レギュレータ

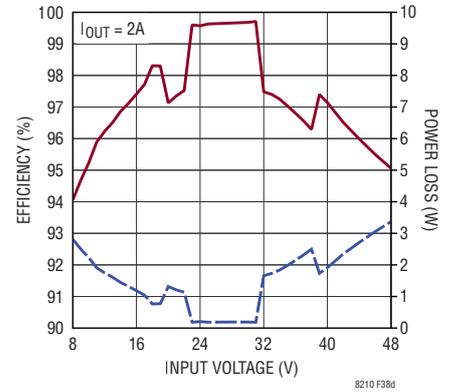
入力電圧の掃引



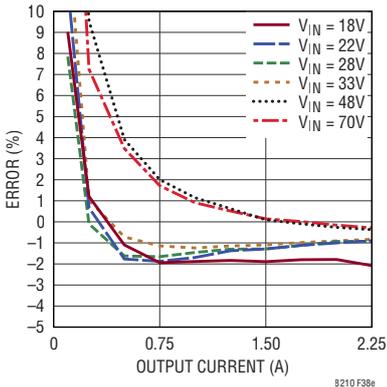
パルスルー・モードでの
無負荷時入力電流



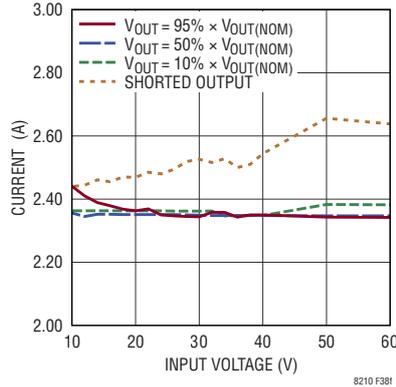
効率と入力電圧



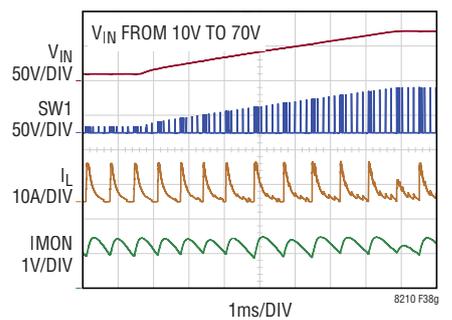
IMONの測定精度



IMON出力電流制限の設定



出力短絡



標準的応用例

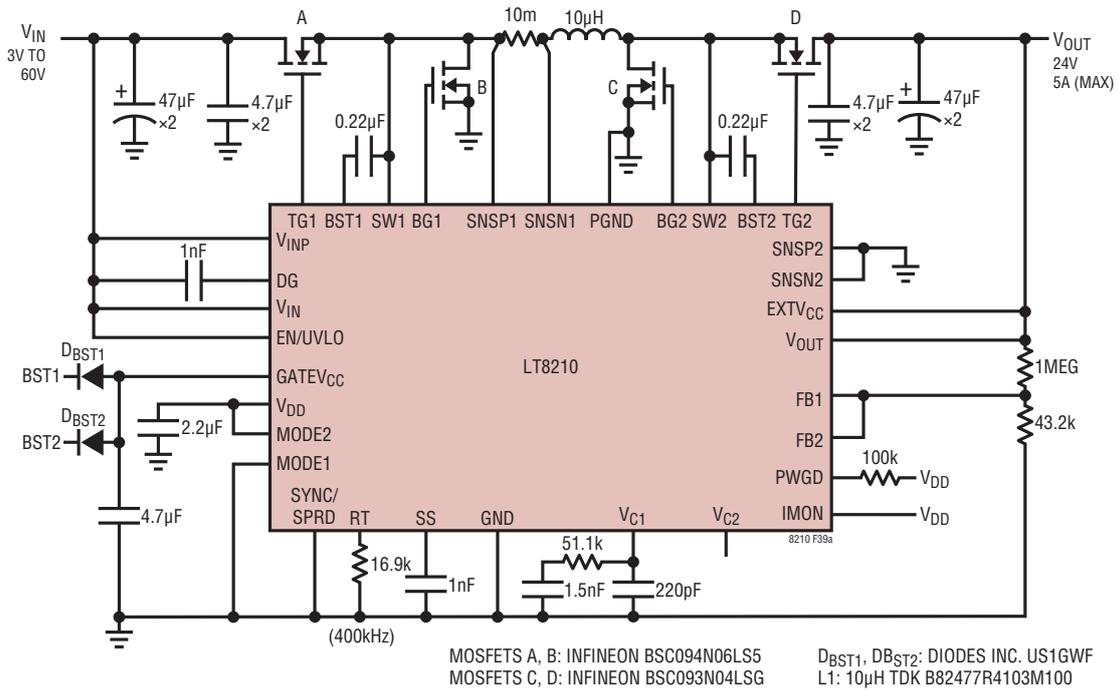
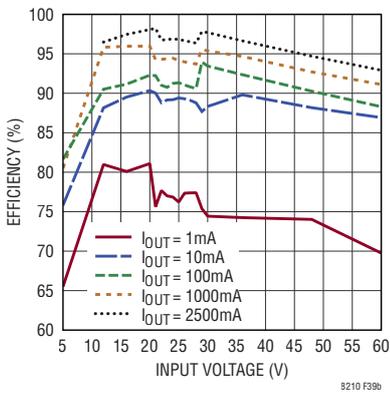
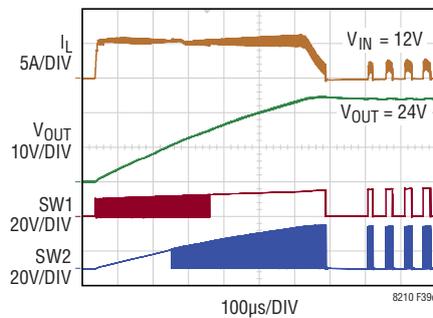


図39. バースト・モード動作の24V昇降圧レギュレータ

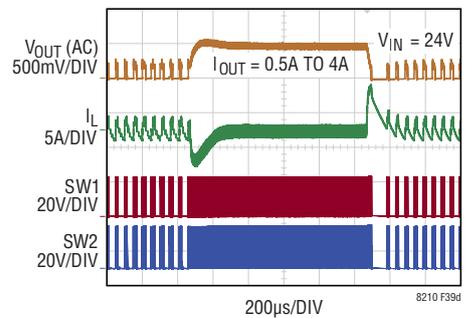
効率と入力電圧



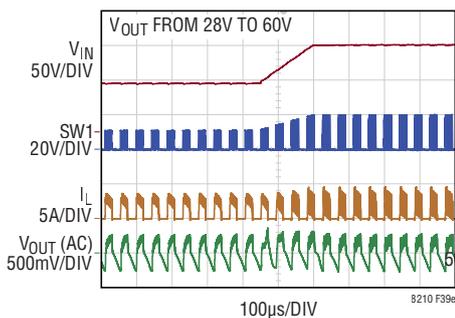
起動



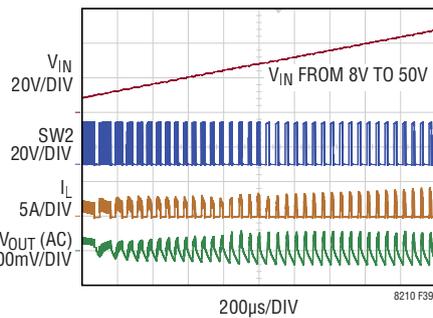
負荷ステップ



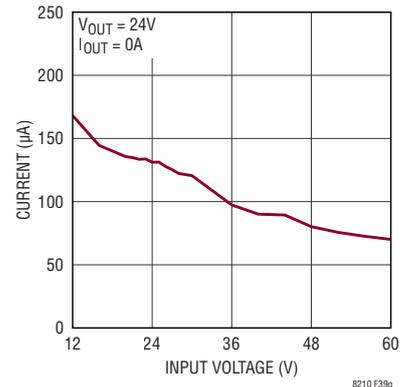
入力ステップ



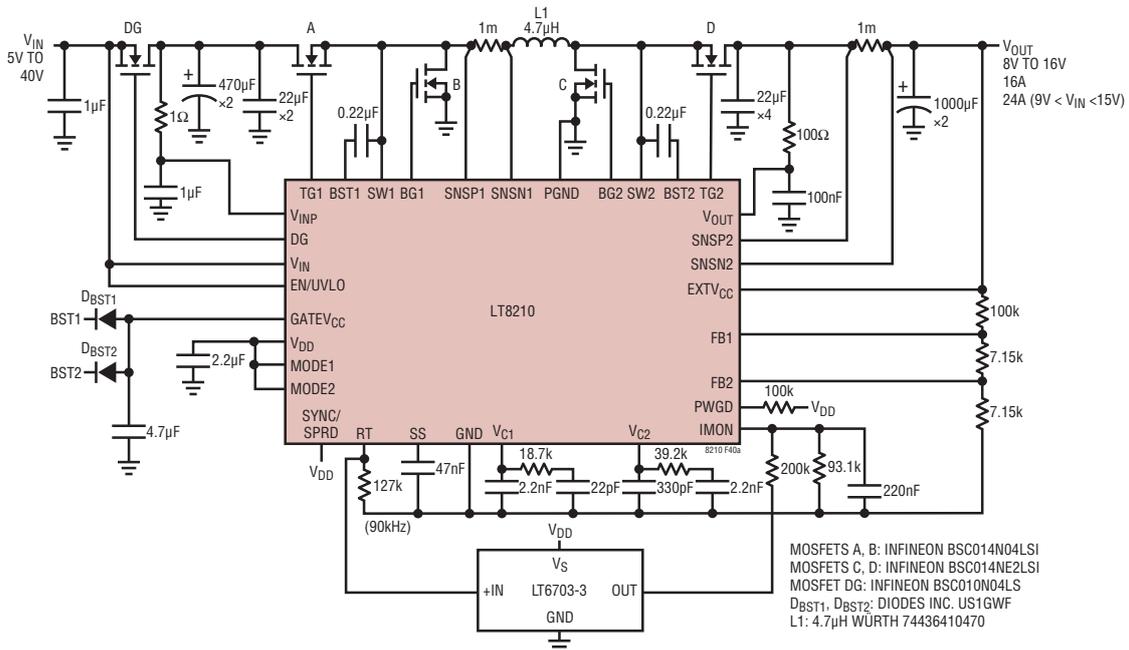
入力電圧の掃引



無負荷時入力電流

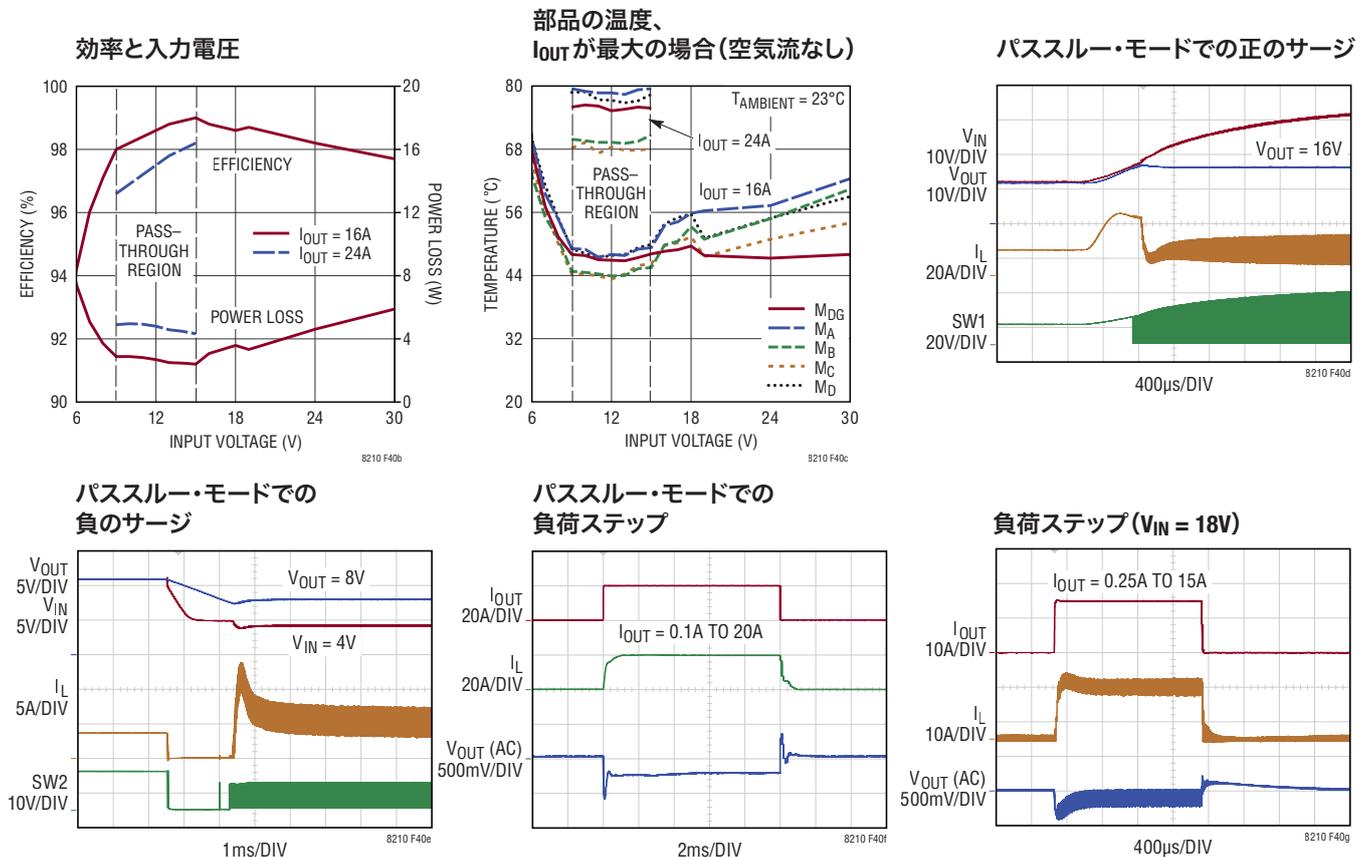


標準的応用例



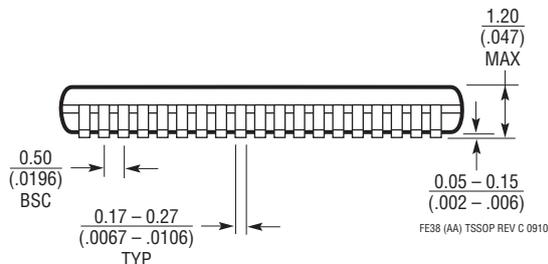
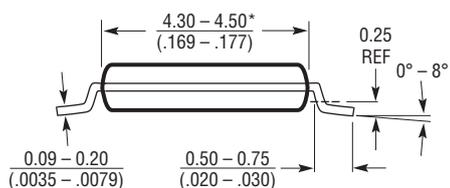
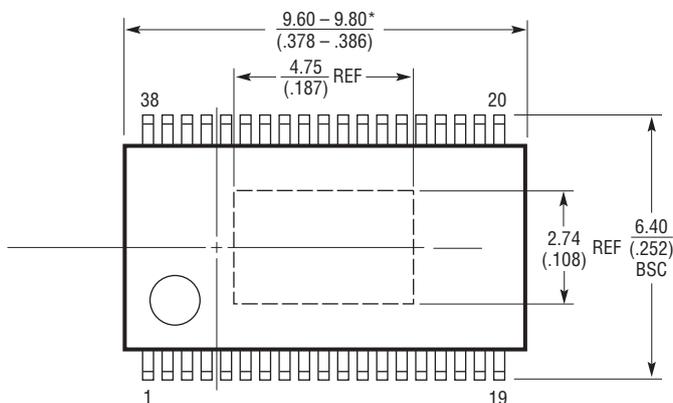
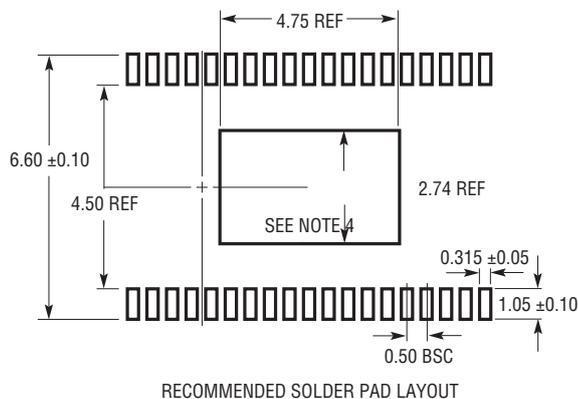
While switching the RT pin voltage is regulated to 800mV and the open-drain output of the LT6703-3 is high impedance. This causes the IMON resistance to be 93.1k, setting the average current limit to 18A. In the pass-through non-switching state the RT pin is pulled to GND causing the output of the LT6703-3 to pull low and making the effective IMON resistor 63.5k, thereby increasing the average current limit to 25A. In the non-switching state much higher output current can be tolerated because of the lack of switching losses. The 220nF capacitor on the IMON pin acts as a timer that delays the transition from the 18A to 25A output current limit by roughly 20ms when the LT8210 transitions from the nonswitching to switching.

図 40. 24A/16A、8V~16V パススルー・レギュレータ



パッケージ

FE Package
38-Lead Plastic TSSOP (4.4mm)
 (Reference LTC DWG # 05-08-1772 Rev C)
Exposed Pad Variation AA



注:

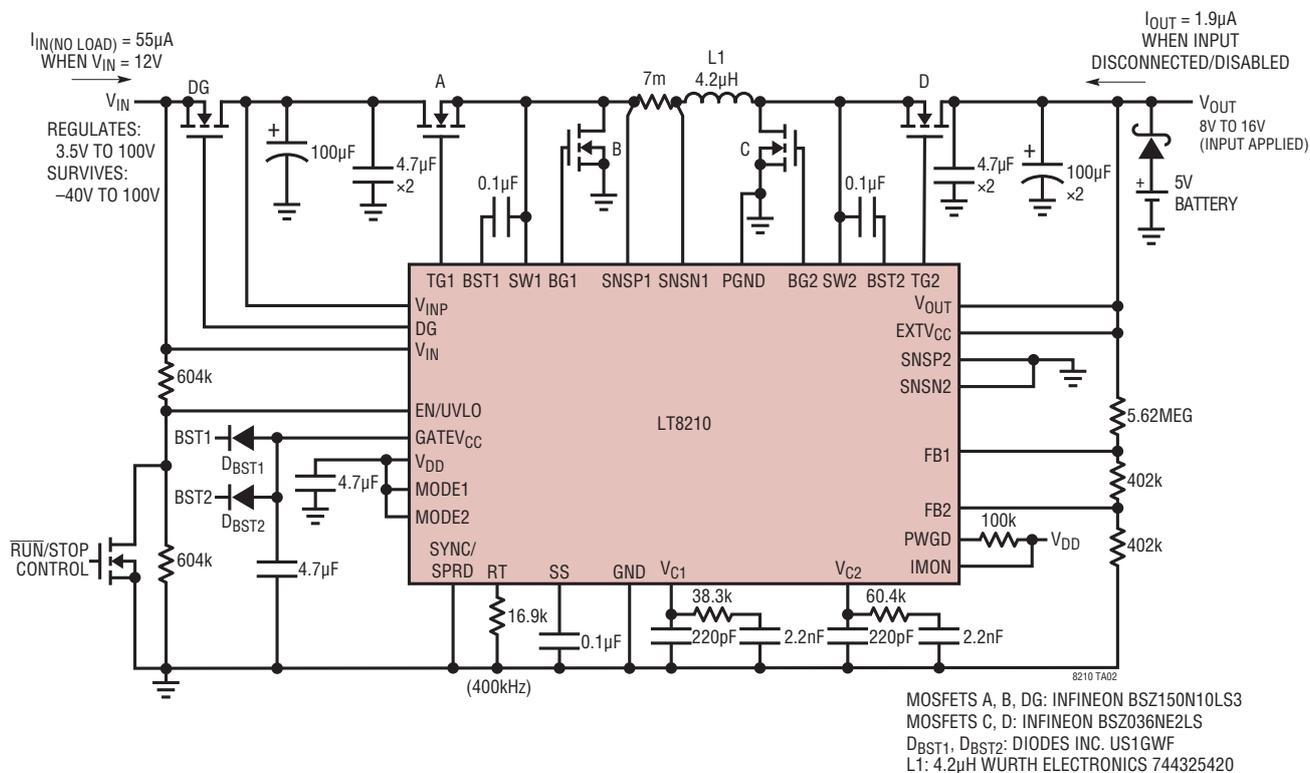
1. 標準寸法: ミリメートル
2. 寸法は ミリメートル (インチ)
3. 図は実寸とは異なる

4. 露出パッド接続のための推奨最小PCBメタルサイズ

*寸法にはモールドのバリを含まない。
 モールドのバリは、各サイドで0.150mm(0.006インチ)を超えないこと

標準的応用例

パスルー・モードを利用する低自己消費電流のバッテリー・バックアップ電源



関連製品

製品番号	説明	注釈
LTC3779	入力電圧と出力電圧が150Vの同期整流式4スイッチ昇降圧コントローラ	$4.5V \leq V_{IN} \leq 150V$, $1.2V \leq V_{OUT} \leq 150V$ 、効率:最大99%、閾値がロジック・レベルまたは標準レベルのMOSFETを駆動、TSSOP-38
LTC [®] 3777	入力電圧と出力電圧が150Vの同期整流式4スイッチ昇降圧コントローラおよびスイッチング・バイアス電源	$4.5V \leq V_{IN} \leq 150V$, $1.2V \leq V_{OUT} \leq 150V$ 、効率:最大99%、閾値がロジック・レベルまたは標準レベルのMOSFETを駆動、TSSOP-38
LT8705A	入力電圧と出力電圧が80Vの同期整流式4スイッチ昇降圧DC/DCコントローラ	$2.8V \leq V_{IN} \leq 80V$ 、入力電流と出力電流のモニタ、5mm × 7mm QFN-28/TSSOP-38
LTC7813	低EMI、低入出力リップル、低自己消費電流の60V同期整流式昇圧+降圧コントローラ	$4.5V$ (起動後は $2.2V$ まで動作) $\leq V_{IN} \leq 60V$ 、昇圧チャンネルの V_{OUT} は最大60V、 $0.8V \leq$ 降圧チャンネルの $V_{OUT} < 60V$ 、 $I_Q = 29\mu A$ 、5mm × 5mm QFN-32
LT8390A	高効率、同期整流式4スイッチ昇降圧コントローラ	$4V \leq V_{IN} \leq 60V$ 、 V_{OUT} の範囲: 1V~60V、出力電圧精度: $\pm 1.5\%$ 、4mm × 5mm QFN-2/TSSOP-28パッケージ
LTM [®] 8056	58V昇降圧DC/DCµModule [®] レギュレータ、調整可能な入力および出力電流制限	$5V \leq V_{IN} \leq 58V$, $1.2V \leq V_{OUT} \leq 48V$ 、15mm × 15mm × 4.92mm BGAパッケージ
LTC3895/ LTC7801	デューティ・サイクル100%の150V、低自己消費電流、同期整流式降圧DC/DCコントローラ	$4V \leq V_{IN} \leq 140V$ 、絶対最大定格: 150V、PLL固定周波数: 50kHz~900kHz、 $0.8V \leq V_{OUT} \leq 60V$ 、調整可能なゲート駆動電圧: 5V~10V、 $I_Q = 40\mu A$ 、4mm × 5mm QFN-24/TSSOP-24/TSSOP-38 (31)パッケージ
LTC7103	105V、2.3A、低EMI同期整流式降圧レギュレータ	$4.4V \leq V_{IN} \leq 105V$, $1V \leq V_{OUT} \leq V_{IN}$ 、 $I_Q = 2\mu A$ 、固定周波数: 200kHz~2MHz、5mm × 6mm QFN