

デジタル・パワー・システム・マネージメント機能を備えた 20A/16V、単相または2相 Silent Switcher 降圧レギュレータ

特長

- ▶ Silent Switcher® (サイレント・スイッチャ) アーキテクチャ: コンパクトで効率的な低 EMI のソリューションを実現
- ▶ PMBus/I²C シリアル・インターフェイス
 - ▶ V_{OUT}、I_{OUT}、V_{IN}、ダイ温度、フォルト検出を含むテレメトリ・リードバック
 - ▶ 電圧、電流制限値、シーケンシング、ソフト・スタートとソフト・ストップ、低電圧および過電圧、位相、周波数 (最大 4MHz)、ループ補償をプログラム可能
 - ▶ 3 回書き込み可能な NVM を内蔵
- ▶ 抵抗によって主要パラメータを設定
- ▶ V_{OUT} 設定範囲: 0.4V~5.5V
- ▶ V_{OUT} 精度: ±0.25%、0.6V ≤ V_{OUT} ≤ 1.375V
- ▶ V_{OUT} の差動リモート検出
- ▶ 高速過渡応答
- ▶ 広い V_{IN} 電源電圧範囲: 最小 2.9V、EXTV_{CC} 使用時には最小 1.5V
- ▶ 設定可能かつ同期可能: 400kHz~4MHz
- ▶ 24 ピン (3.5mm × 4mm) LQFN パッケージ

アプリケーション

- ▶ 通信、ストレージ、および産業システム
- ▶ データ・センターおよび半導体ドライブ

標準的応用例

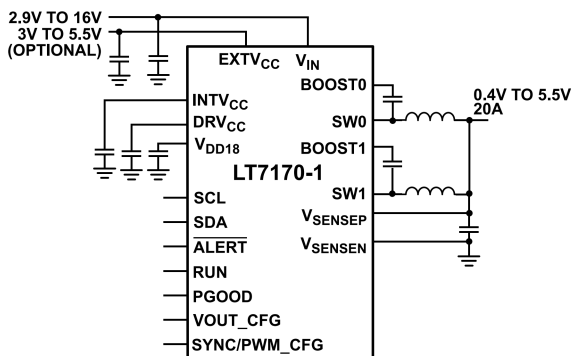


図 1. LT7170-1 の代表的なアプリケーション

概要

LT7170/LT7170-1 はモノリシック DC/DC 同期整流式降圧レギュレータで、最大 20A の電流を連続して出力できます。LT7170-1 オプションには2つのスイッチング位相があり、2つのインダクタに接続して1つの安定化出力電圧をドライブします。高速、クリーンかつオーバーシュートが小さいスイッチング・エッジにより、高効率で動作しつつ電磁干渉 (EMI) の放射を最小限に抑えられます。I²C をベースとする PMBus 1.3 準拠のシリアル・インターフェイスにより、デバイス機能を制御しながらシステム・モニタリング用のテレメトリ情報を提供できます。LT7170/LT7170-1 には、LTpowerPlay® グラフィカル・ユーザ・インターフェイス (GUI) ツールを使用できます。

最小オン時間が 25ns (代表値) のオン時間制御式谷電流モード制御により、低出力電圧 (V_{OUT}) 時の高スイッチング周波数 (f_{sw}) 動作が可能で、過渡応答特性に優れ、全体的なソリューション・サイズを小さく抑えられます。

V_{OUT}、f_{sw}、位相は、外付けの設定抵抗を使用して選択可能です。設定は、PMBus インターフェイスによってもできるほか、3 回書き込み可能な不揮発性メモリ (NVM) でチップに保存することも可能です。

給電するデバイスのクリーンな起動をサポートするため、LT7170/LT7170-1 は出力をディスエーブルしている間は V_{SENSE} を使用して出力をアクティブにプルダウンします。LT7170/LT7170-1 は、V_{OUT} が 0.2V より低くなるまで待った後に、出力をイネーブルしソフト・スタートを開始します。この V_{OUT} の放電閾値は 0.2V ~ 2.2V の範囲で設定可能です。LT7170/LT7170-1 は強制連続スイッチング動作を使用します。

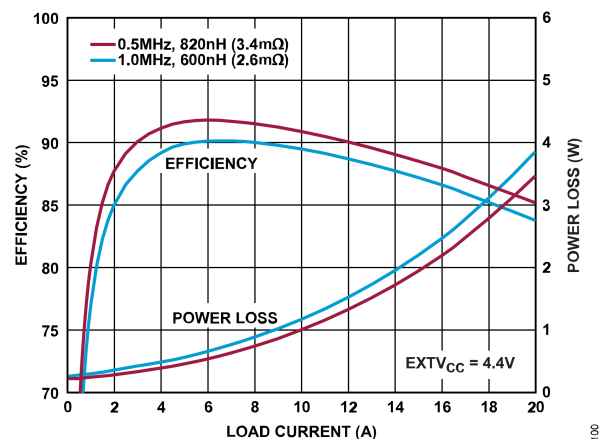


図 2. LT7170-1 の 12V_{IN}、1.0V_{OUT} での効率

目次

特長.....	1	出力電圧の設定.....	21
アプリケーション.....	1	スイッチング周波数と PWM モードの設定.....	22
標準的応用例.....	1	単相動作の LT7170.....	23
概要.....	1	2 相動作の LT7170-1.....	24
機能ブロック図.....	3	動作周波数のトレードオフ.....	24
電気的特性.....	5	最小オン時間と最小オフ時間に関する考慮事項.....	24
絶対最大定格.....	9	プログラマブルな電流制限.....	24
熱抵抗.....	9	インダクタの選択.....	25
ESD に関する注意.....	9	入力コンデンサと出力コンデンサ.....	25
ピン配置およびピン機能の説明.....	10	プログラマブルな PWM 制御ループ補償.....	25
代表的な性能特性.....	12	イベントベースのシーケンシング.....	27
動作原理.....	17	LTPOWERPLAY の GUI.....	27
概要.....	17	PMBus/I ² C シリアル・インターフェイスの概要.....	28
スイッチング・レギュレータの制御ループ.....	17	レイアウトの考慮事項.....	32
NVM.....	17	熱に対する考慮事項.....	34
パワーアップと初期化.....	18	標準的応用例.....	35
ソフト・スタート.....	18	関連製品.....	35
シャットダウン.....	18	外形寸法.....	36
警告とフォルトの処理.....	18	オーダー・ガイド.....	36
PGOOD ピン.....	20	評価用ボード.....	36
ALERT ピン.....	20		
アプリケーション情報.....	21		
抵抗設定ピンの使用法.....	21		

改訂履歴

1/2024—Revision 0: Initial Version

機能ブロック図

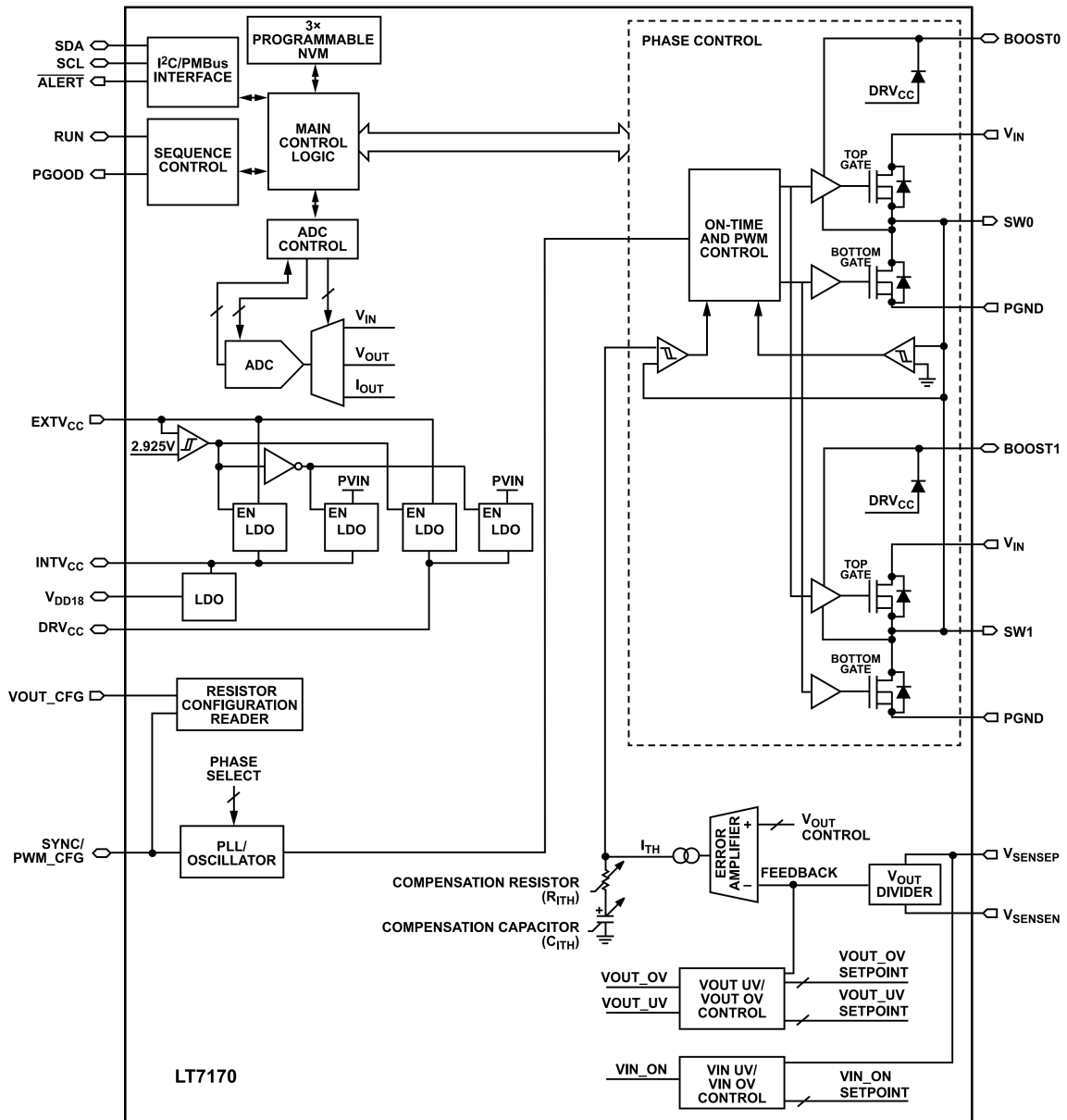


図 3. LT7170 の機能ブロック図

013

機能ブロック図

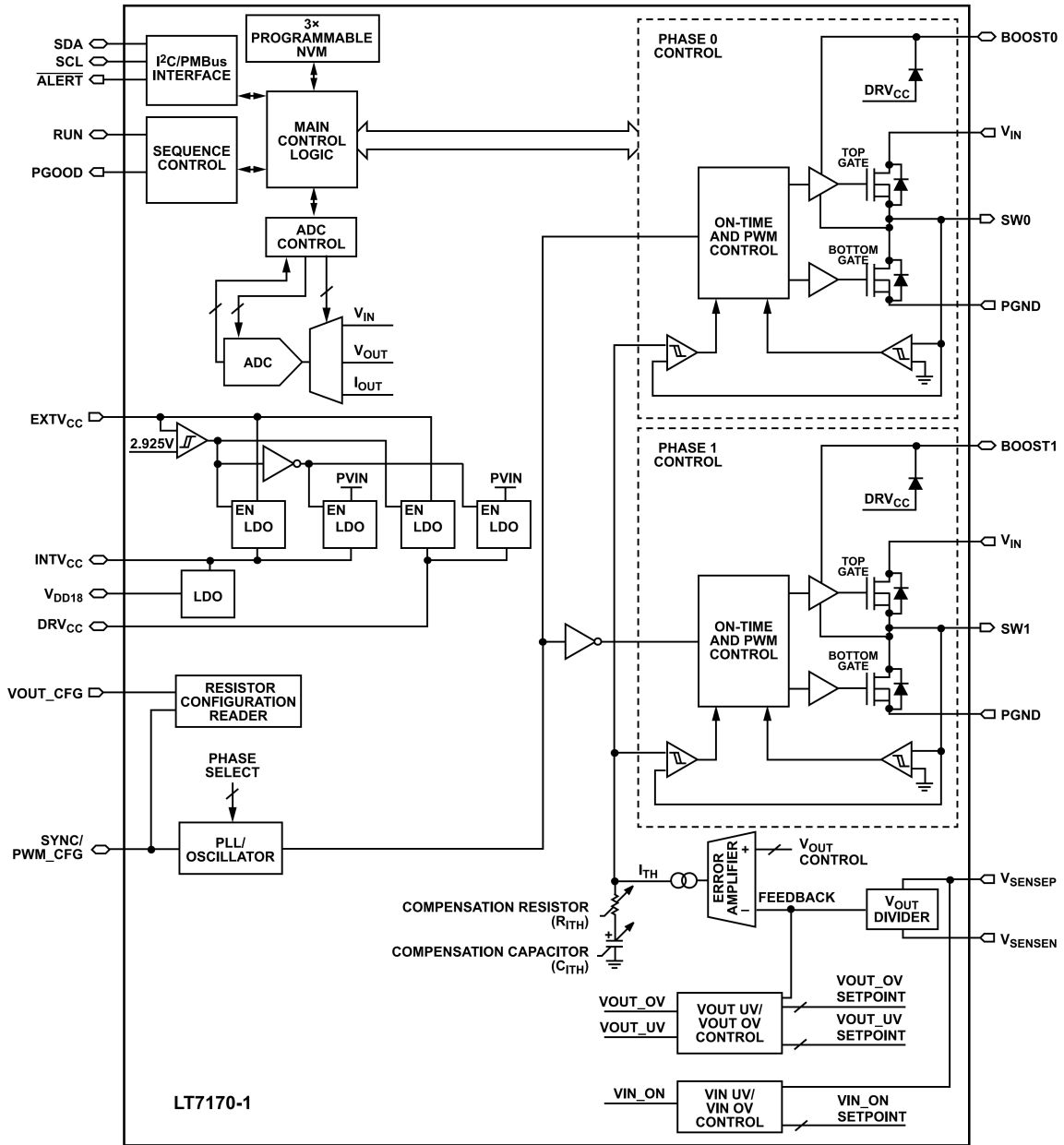


図 4. LT7170-1 の機能ブロック図

電気的特性

代表値は $T_A = 25^\circ\text{C}$ での値です。特に指定のない限り、最小値および最大値に関し、仕様は動作温度範囲全体に適用されます。

表 1. 電気的特性

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT SUPPLY					
Input Voltage (V_{IN}) Range	$EXTV_{CC} = 0\text{ V}$	2.9		16	V
V_{IN} Range with $EXTV_{CC}$	$3\text{ V} \leq EXTV_{CC} \leq 5.5\text{ V}$	1.5		16	V
Optional $EXTV_{CC}$ Range		3.0		5.5	V
$EXTV_{CC}$ Rising Threshold		2.85	2.925	3.0	V
$EXTV_{CC}$ Plus V_{IN} Quiescent Current	$V_{IN} = 12\text{ V}$, $f_{SW} = 1\text{ MHz}$, no load, reduced power telemetry mode				
Regulator Enabled			33		mA
Shutdown			4		mA
Initialization Time					
Delay from RESTORE_USER_ALL, MFR_RESET, or Application of V_{IN} or $EXTV_{CC}$ Until Power on the TON_DELAY Timer Can Begin	VO_{UT_CFG} and PWM_CFG pins enabled (default)		5		ms
	VO_{UT_CFG} and PWM_CFG pins ignored		3		ms
SWITCHING REGULATOR					
V_{OUT} Accuracy	$0.6\text{ V} \leq V_{OUT} \leq 1.375\text{ V}$	-0.25		+0.25	%
	$0.4\text{ V} \leq V_{OUT} \leq 5.5\text{ V}$	-0.5		+0.5	%
V_{OUT} Set-Point Range	V_{OUT} Range 0	0.4		1.375	V
	V_{OUT} Range 1	0.8		2.7	V
	V_{OUT} Range 2	1.6		5.5	V
V_{OUT} Set-Point Resolution			1		mV
V_{SENSEP} Input Current	$V_{SENSEP} = 3.0\text{ V}$, $V_{SENSEN} = 0\text{ V}$, $T_A = 25^\circ\text{C}$			300	μA
Error Amplifier Transconductance (g_{MEA})					
Programming Resolution			5		Bits
g_{MEA} (Maximum)	V_{OUT} Range 0		4.8		mS
	V_{OUT} Range 1		2.4		mS
	V_{OUT} Range 2		1.2		mS
g_{MEA} (Minimum)	V_{OUT} Range 0		150		μS
	V_{OUT} Range 1		75		μS
	V_{OUT} Range 2		37.5		μS
g_{MEA} Step Size	V_{OUT} Range 0		150		μS
	V_{OUT} Range 1		75		μS
	V_{OUT} Range 2		37.5		μS
Positive Inductor Valley Current Limit, I_{LIM_POS} (Sourcing Output Current) ¹					
LT7170	Current-Limit Selection 0	7.2	9.0	10.8	A
	Current-Limit Selection 1	11	13	15	A
	Current-Limit Selection 2	13.4	15.6	17.8	A
	Current-Limit Selection 3	18.0	21.4	25.0	A
LT7170-1 Limit per Phase	Current-Limit Selection 0	3.6	4.5	5.4	A
	Current-Limit Selection 1	5.5	6.5	7.5	A
	Current-Limit Selection 2	6.7	7.8	8.9	A
	Current-Limit Selection 3	9.0	10.7	12.5	A

電気的特性

表 1. 電気的特性 (続き)

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
Negative Inductor Valley Current Limit, I_{LIM_NEG} (Sinking Output Current) ¹					
LT7170	Current-Limit Selection 0	-7.8	-6.0	-4.2	A
	Current-Limit Selection 1	-9.4	-7.6	-5.8	A
	Current-Limit Selection 2	-11.4	-9.4	-7.4	A
	Current-Limit Selection 3	-14.6	-12.0	-9.4	A
LT7170-1 Limit per Phase	Current-Limit Selection 0	-3.9	-3.0	-2.1	A
	Current-Limit Selection 1	-4.7	-3.8	-2.9	A
	Current-Limit Selection 2	-5.7	-4.7	-3.7	A
	Current-Limit Selection 3	-7.3	-6.0	-4.7	A
LT7170 Switch On Resistance					
Top			9		mΩ
Bottom			3.2		mΩ
LT7170-1 Switch On Resistance, Each Phase					
Top			18		mΩ
Bottom			6.4		mΩ
SWx Leakage	$V_{IN} = 16\text{ V}$, SWx voltage = 0 V and 16 V, $T_A = 25^\circ\text{C}$	-20		+20	μA
Minimum On Time (t_{ON})	Load current (I_{LOAD}) = 2 A		25	40	ns
Minimum Off Time (t_{OFF})			110	150	ns
OUTPUT VOLTAGE FAULT AND WARNING SUPERVISORS					
V_{OUT} Undervoltage (UV) Threshold Programming Range (VOUT_UV_FAULT_LIMIT and VOUT_UV_WARN_LIMIT)	$T_A = 25^\circ\text{C}$	0.360		5.5	V
V_{OUT} Overvoltage (OV) Threshold Programming Range (VOUT_OV_FAULT_LIMIT and VOUT_OV_WARN_LIMIT)	$T_A = 25^\circ\text{C}$	0.4		6.0	V
V_{OUT} UV and OV Fault and Warning Threshold Accuracy	<0.6 V	-12		+12	mV
	≥0.6 V	-2		+2	%
V_{OUT} UV and OV Threshold Programming Step Size			4		mV
V_{OUT} UV and OV Response Time	$V_{OUT} = 10\text{ mV}$ beyond threshold			25	μs
INPUT VOLTAGE FAULT AND WARNING SUPERVISORS					
VIN_ON Programming Range	$T_A = 25^\circ\text{C}$	1.4		16	V
VIN_OFF Programming Range	$T_A = 25^\circ\text{C}$	1.35		16	V
VIN_ON, VIN_OFF Programming Step Size			25		mV
VIN_ON, VIN_OFF Set-Point Accuracy	$VIN_ON/VIN_OFF \leq 5\text{ V}$	-100		+100	mV
	$5\text{ V} \leq VIN_ON/VIN_OFF \leq 16\text{ V}$	-2		2	%
VIN Overvoltage Lockout Threshold	VIN rising	16.8	17.6		V
	VIN falling	16.5	17.25		V
OSCILLATOR AND PHASE-LOCKED LOOP (PLL)					
SYNC/PWM_CFG Pin Input Frequency Range		0.4		4	MHz
f_{SW} Programming Range	$T_A = 25^\circ\text{C}$	0.4		4	MHz
f_{SW} Set-Point Accuracy		-7.5		+7.5	%
Switching Phase					
Programming Range	$T_A = 25^\circ\text{C}$	0		345	Degrees
Programming Resolution			15		Degrees
TELEMETRY READBACK					
Telemetry Measurement Period					
All Measurements	Standard telemetry mode		5.5		ms
	Low frequency telemetry		110		ms
All Except Output Current	Output current (I_{OUT}) scope telemetry mode		9		ms
Output Current Only	I_{OUT} scope telemetry mode		2.5		ms

電気的特性

表 1. 電気的特性 (続き)

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
OUTPUT VOLTAGE READBACK READ_VOUT Accuracy	$0.6\text{ V} \leq V_{\text{OUT}} \leq 1.375\text{ V}$, V_{OUT} Range 0 $0.4\text{ V} < V_{\text{OUT}} < 5.5\text{ V}$	-0.20 -0.40		+0.20 +0.40	% %
V_{IN} INPUT VOLTAGE READBACK READ_VIN Accuracy	$1.5\text{ V} < V_{\text{IN}} < 2.5\text{ V}$ $2.5\text{ V} < V_{\text{IN}} < 16\text{ V}$	-25 -1		+25 +1	mV %
OUTPUT CURRENT READBACK DC ACCURACY READ_IOUT DC Accuracy	$V_{\text{OUT}}/V_{\text{IN}} \leq 0.25$, $f_{\text{SW}} \leq 2\text{ MHz}$, $0\text{ A} \leq I_{\text{OUT}} \leq 10\text{ A}$ $V_{\text{OUT}}/V_{\text{IN}} \leq 0.25$, $f_{\text{SW}} \leq 2\text{ MHz}$, $I_{\text{OUT}} > 10\text{ A}$ All other conditions, $0\text{ A} \leq I_{\text{OUT}} \leq 10\text{ A}$ All other conditions, $I_{\text{OUT}} > 10\text{ A}$	-300 -3 -1 -10		+300 +3 +1 +10	mA % A %
FREQUENCY READBACK READ_FREQUENCY Accuracy	$f_{\text{SW}} \leq 400\text{ kHz}$, $T_{\text{A}} = 25^\circ\text{C}$ $f_{\text{SW}} \geq 400\text{ kHz}$, $T_{\text{A}} = 25^\circ\text{C}$	-20 -5		+20 +5	kHz %
NVM CHARACTERISTICS Retention ^{2,3} Endurance ² STORE_USER_ALL Mass Write Time		10 3	0.25	2	Years Writes Sec
SYNC/PWM_CFG PIN Peak-to-Peak Input Voltage Swing Rise Time Duty Cycle Output High Voltage, V_{OH} Output Low Voltage, V_{OL}	SYNC input mode SYNC input mode SYNC input mode SYNC output mode, current = 1 mA SYNC output mode, current = 1 mA	1.4 0.8 30 1.6	1.1 0.9 200	5.5 1.35 400	V V mV V V
RUN, PGOOD, SCL, SDA, and $\overline{\text{ALERT}}$ INPUTS Input High Threshold Input Low Threshold Hysteresis Leakage Current Input Capacitance, C_{IN}^2	Applied voltage = 0 V and 5.5 V, $T_{\text{A}} = 25^\circ\text{C}$	50	200	400	mV μA pF
PGOOD AND $\overline{\text{ALERT}}$ OPEN-DRAIN OUTPUTS Output High Voltage, V_{OH}	Current = 6 mA	0		0.4	V
SCL AND SDA OUTPUTS Output Low Voltage, V_{OL}	Current = 20 mA	0		0.4	V

¹ LT7170/LT7170-1 スイッチング・レギュレータは谷電流モード制御を使用するので、仕様に規定された電流制限値は、インダクタ電流波形の谷部分に対応します。最大負荷電流はこれより大きく、谷電流制限値にインダクタ・リップル電流の 1/2 を加えた値に等しくなります。

² 設計、特性評価、および統計的プロセス制御との関連付けによって裏付けられています。

³ NVM の最小データ保持時間の仕様は、デバイスの T_{J} が -40°C ~ $+125^\circ\text{C}$ の範囲、 V_{IN} のバイアスが 9.6V ~ 16V のときに NVM の書き込みが行われたデバイスに適用されます。

表 2. I²C/PMBus のタイミング

Symbol	Parameter	Min	Typ	Max	Unit
f_{SCL}	Serial bus operating frequency	10		1000	kHz
t_{BUF}	Bus free time between stop and start	500			ns
$t_{\text{HD:STA}}$	Hold time after repeated start condition	260			ns
$t_{\text{SU:STA}}$	Repeated start condition setup time	260			ns
$t_{\text{SU:STO}}$	Stop condition setup time	260			ns

電气的特性

表 2. I²C/PMBus のタイミング (続き)

Symbol	Parameter	Min	Typ	Max	Unit
t _{SU:DAT}	Data input setup time	50			ns
t _{HD:DAT}	Data input hold time	0			ns
	Data output hold time	0		450	ns
t _{TIMEOUT}	Bus timeout	25		35	ms
t _{LOW}	Serial clock low period	0.5		10000	μs
t _{HIGH}	Serial clock high period	260			ns

絶対最大定格

表 3. 絶対最大定格

Parameter	Rating
V_{IN}	-0.3 V to +20 V
Average V_{IN} Input Supply Current ¹	6 A
EXTV _{CC}	-0.3 V to +6 V
V_{SENSEP}	-0.3 V to +6 V
V_{SENSEN}	-0.3 V to +0.3 V
RUN, PGOOD, \overline{ALERT} , SDA, SCL, and SYNC/ PWM_CFG	-0.3 V to +6 V
Operating T_J ²	-40°C to +150°C
Storage Temperature	-65°C to +150°C
Maximum Peak Reflow (Package Body) Temperature	260°C

¹ LT7170/LT7170-1 への平均 V_{IN} 入力電流は、 V_{IN} 、設定の V_{OUT} 、 I_{LOAD} 、効率 (Efficiency) の関数で、 $I_{VIN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \text{Efficiency}}$ となります。

LT7170/LT7170-1 の最大平均入力電流定格を超過すると、デバイスの信頼性と寿命に影響を与える場合があります。

² LT7170/LT7170-1 は、-40°C~150°C の動作 T_J 範囲で仕様規定されています。動作寿命は 150°C を上回る T_J に対してディレーティングされません。LT7170/LT7170-1 には一時的な過負荷からデバイスを保護するための過熱保護機能が備わっています。この保護機能が動作するときは、最大定格 T_J を超えています。なお、ここに示す仕様に見合った最大 T_A は、具体的な動作条件とボード・レイアウト、パッケージの熱抵抗定格値、およびその他の環境条件の組み合わせによって決まります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作セクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意が必要です。

放熱 (PCB、ヒート・シンク、空気の流れなど) 強化技術を使用し、熱抵抗を改善しています。

θ_{JA} は、1 立方フィートの密閉容器内で測定された、自然対流下でのジャンクションと周囲環境の間の熱抵抗です。 θ_{JC-TOP} はジャンクションとケース上部の間の熱抵抗、 $\theta_{JC-BOTTOM}$ はジャンクションとケース底部の間の熱抵抗です。

表 4. 静止状態の空気中でのデモ・ボードの熱抵抗

θ_{JA}	θ_{JC-TOP}	$\theta_{JC-BOTTOM}$	Unit
21.5	41.4	4.0	°C/W

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

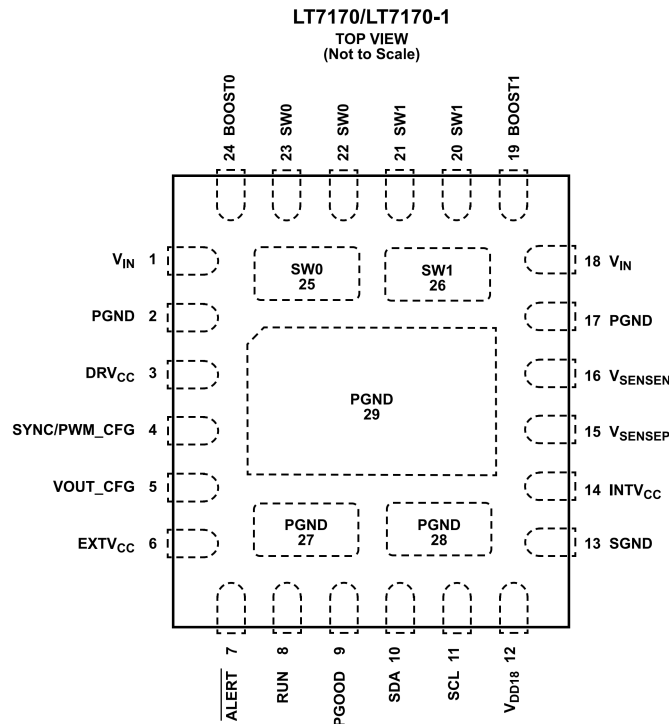


図 5. ピン配置

表 5. ピン機能の説明

ピン番号	記号	説明
1, 18	V _{IN}	降圧レギュレータおよび内部 LDO レギュレータの電源入力。V _{IN} (1 番ピン) と PGND (2 番ピン) の間に 0201 コンデンサを 1 つ置く必要があります。V _{IN} (18 番ピン) と PGND (17 番ピン) の間にもう 1 つの 0201 コンデンサを置く必要があります。これらのコンデンサの値は 0.1μF 以上とし、LT7170/LT7170-1 にできるだけ近づけて配置する必要があります。更に、10μF 以上の大きな 3 つ目のコンデンサを LT7170/LT7170-1 の近くに配置します。正端子を 1 番ピンまたは 18 番ピンに、負端子をグラウンドに接続してください。
2, 17, 27, 28, 29	PGND	電源グラウンド・ピン。V _{IN} 入力バイパス・コンデンサの負端子とレギュレータ出力コンデンサの負端子は、PGND ピンに低いインピーダンスで接続する必要があります。プリント回路基板 (PCB) は、電源グラウンドへの接続の電氣的インピーダンスと熱的インピーダンスが小さくなるように設計する必要があります。
3	DRV _{CC}	内蔵低ドロップアウト (LDO) レギュレータのバイパス・ピン。このレギュレータはパワー電界効果トランジスタ (FET) ドライバに電源電流を供給します。DRV _{CC} ピンは、10μF 以上で定格が 6V 以上の低 ESR (等価直列抵抗) セラミック・コンデンサを使用して、LT7170/LT7170-1 のできるだけ近くで、PCB (プリント回路基板) の最上層で PGND とデカップリングします。DRV _{CC} ピンには外部回路からの負荷をかけないでください。
4	SYNC/ PWM_CFG	外部クロック同期入力 (SYNC) / 出力ピンおよびパルス幅変調 (PWM) 設定抵抗ピン (PWM_CFG)。外部クロックを使って駆動した場合、内部 PLL は外部クロックの立上がりエッジでスイッチング・レギュレータ出力に同期します。このピンをクロック入力として使用する場合は、クロック源と直列に 1.5nF のカップリング・コンデンサを挿入します。ただし、MFR_CONFIG_ALL_LT7170 コマンドのビット 6 をセットして、NVM が設定抵抗を無視するようにプログラムされている場合は、クロック源を直接接続できます。MFR_SYNC_CONFIG_LT7170 のビット 0 をセットして出力に設定されている場合は、FREQUENCY_SWITCH コマンドで設定されたスイッチング・クロック周波数で、LT7170/LT7170-1 が SYNC/PWM_CFG ピン出力を駆動します。周波数、位相、およびモードの設定を選択するには、表 8 に従って、SYNC/PWM_CFG と PGND または SGND の間を 1% 抵抗で接続します。この設定抵抗は、LT7170/LT7170-1 の起動時およびリセット時に読み出されます。SYNC/PWM_CFG はフローティング状態にすることは可能ですが、接地しないでください。詳細については、アプリケーション情報を参照してください。
5	VOUT_CFG	出力電圧設定入力ピン。出力電圧の設定値を選択するには、表 7 に従って、VOUT_CFG と SGND または PGND の間を 1% 抵抗で接続します。フロート状態のままにするか V _{DD18} に接続すると、LT7170/LT7170-1 は、NVM 内にプログラムされた VOUT_COMMAND コマンドの値を使用します。VOUT_CFG ピンは、LT7170/LT7170-1 の起動時およびリセット時に読み出されます。
6	EXTV _{CC}	オプションの電源入力。3V~5.5V に接続すると、EXTV _{CC} ピンは INTV _{CC} および DRV _{CC} の電源供給に使用できます。LT7170/LT7170-1 の出力が 3V 以上の場合は、出力を EXTV _{CC} に接続すると電力損失を低減できます。EXTV _{CC} ピンを V _{OUT} 以外の電源に接続する場合は、このピンと PGND の間に 0.1μF 以上の局所的なバイパス・セラミック・コンデンサを接続してください。
7	ALERT	オープン・ドレイン・アラート・ピン。ALERT ピン機能を使用する場合は、1.6V~5.5V の電源との間にプルアップ抵抗が必要です。ALERT ピン機能が必要ない場合、ALERT ピンはグラウンドに接続できます。

ピン配置およびピン機能の説明

表 5. ピン機能の説明（続き）

ピン番号	記号	説明
8	RUN	レギュレータ・イネーブル入力ピン。ロジック・ハイでレギュレータをイネーブルします。RUN ピンを DRV_{CC} に直接接続すると、入力電源が存在する間レギュレータがイネーブルされます。
9	PGOOD	パワー・グッド・インジケータのオープン・ドレイン出力。出力が過電圧および低電圧のフォルト閾値範囲外にある場合、レギュレータがディスエーブルされた場合、オン/オフのシーケンス処理中の場合に、PGOOD がローにプルダウンされず。PGOOD 出力は内部設定タイマーによってデグリッチされます。PGOOD ピン機能を使用する場合は、1.6V~5.5V の電源との間にプルアップ抵抗が必要です。PGOOD ピン機能が必要ない場合、PGOOD はグラウンドに接続できます。
10	SDA	シリアル・バス・データ入出力ピン。 I^2C /PMBus 動作のためには、1.6V~5.5V の電源との間にプルアップ抵抗が必要です。シリアル・バス動作が必要ない場合は、SDA はグラウンドに接続できます。
11	SCL	シリアル・バス・クロック入力ピン。クロック・ストレッチングをイネーブルした場合は、LT7170/LT7170-1 の SCL をローに保持することができます（PMBus 速度が 400kHz~1MHz の場合のみ）。 I^2C /PMBus 動作のためには、1.6V~5.5V の電源との間にプルアップ抵抗が必要です。シリアル・バス動作が必要ない場合は、SCL はグラウンドに接続できます。
12	V_{DD18}	1.8V 内部レギュレータのバイパス・ピン。 V_{DD18} ピンは、1 μ F 以上の低 ESR セラミック・コンデンサで SGND とデカップリングします。 V_{DD18} ピンには外部回路から負荷をかけないでください。
13	SGND	信号グラウンド・ピン。INTV _{CC} および V_{DD18} のバイパス・コンデンサは SGND に接続する必要があります。SGND ピンは LT7170/LT7170-1 の内部で PGND と接続されています。SGND を PCB 上で PGND と接続しないでください。
14	INTV _{CC}	内部 3V LDO レギュレータのバイパス・ピン。このレギュレータは内部回路に電源電流を供給します。INTV _{CC} ピンは、10 μ F 以上の低 ESR セラミック・コンデンサを使用して、LT7170/LT7170-1 のできるだけ近くで SGND とデカップリングします。INTV _{CC} ピンには外部回路からの負荷をかけないでください。
15	V_{SENSEP}	出力電圧の正側センス入力。 V_{SENSEP} ピンは出力電圧のセンス・ポイントに接続します。
16	V_{SENSEN}	出力電圧の負側センス入力。 V_{SENSEN} ピンは出力電圧のグラウンド・センス・ポイントに接続します。
19	BOOST1	昇圧フローティング・ドライバの電源ピン。0.1 μ F の昇圧コンデンサを、BOOST1 と SW1 の間のできるだけ LT7170/LT7170-1 に近い位置に、PCB の最上層を使って接続します。BOOST1 ピンの通常動作中の電圧振幅は、 $DRV_{CC} \sim (V_{IN} + DRV_{CC})$ の範囲です。
20, 21, 26	SW1	位相 1 内部電源スイッチの出力。LT7170-1 では、両 SW1 ピンを相互に接続したうえ、位相 1 インダクタと BOOST1 コンデンサに接続します。LT7170 では、SW0 ピンと SW1 ピンをすべて接続したうえ、位相 0 インダクタと BOOST0 コンデンサに接続します。性能を最適化するため、SW1 ノードは PCB 上で小さくなるようにします。
22, 23, 25	SW0	位相 0 内部電源スイッチの出力。SW0 ピンを相互に接続したうえ、位相 0 インダクタと BOOST0 コンデンサに接続します。性能を最適化するため、SW0 ノードは PCB 上で小さくなるようにします。
24	BOOST0	昇圧フローティング・ドライバの電源ピン。0.1 μ F の昇圧コンデンサを、BOOST0 と SW0 の間のできるだけ LT7170/LT7170-1 に近い位置に、PCB の最上層を使って接続します。BOOST0 ピンの通常動作中の電圧振幅は、 $DRV_{CC} \sim (V_{IN} + DRV_{CC})$ の範囲です。

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

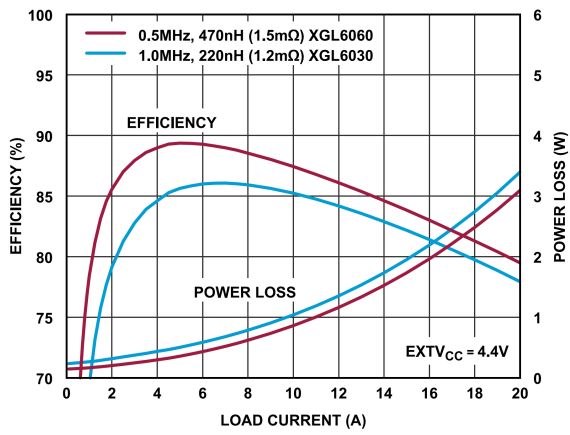


図 6. LT7170 の 12V_{IN} 、 0.6V_{OUT} での効率

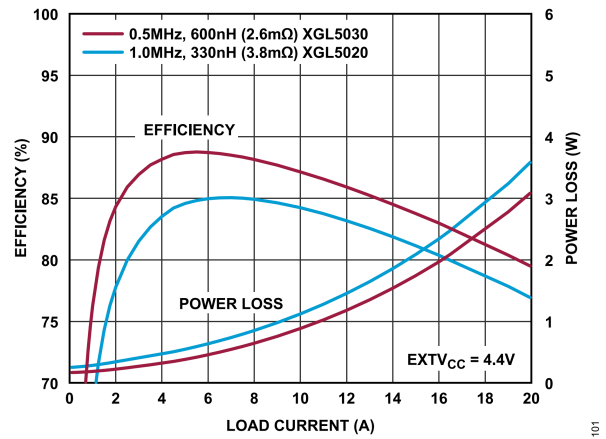


図 9. LT7170-1 の 12V_{IN} 、 0.6V_{OUT} での効率

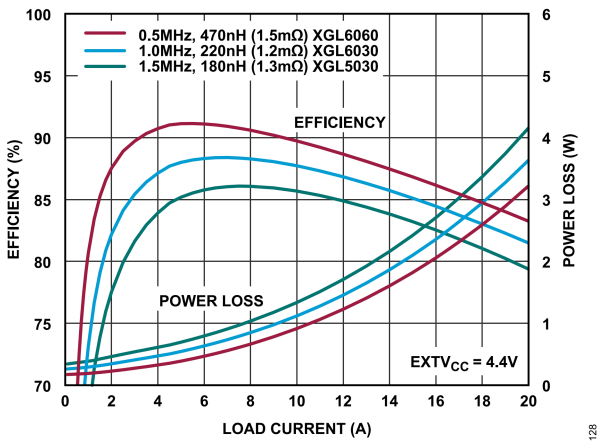


図 7. LT7170 の 12V_{IN} 、 0.8V_{OUT} での効率

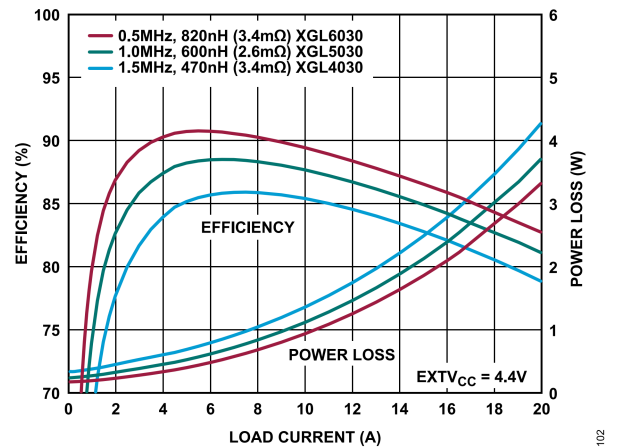


図 10. LT7170-1 の 12V_{IN} 、 0.8V_{OUT} での効率

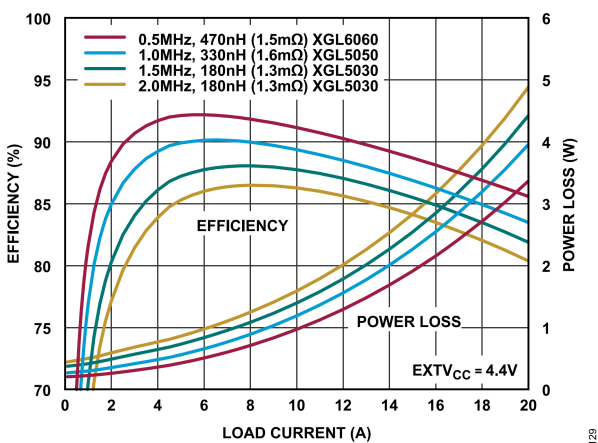


図 8. LT7170 の 12V_{IN} 、 1.0V_{OUT} での効率

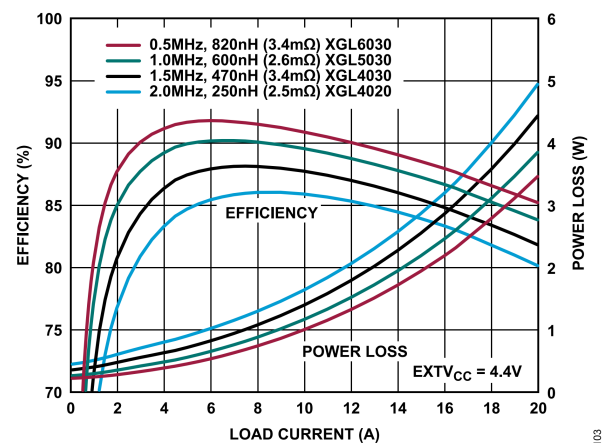


図 11. LT7170-1 の 12V_{IN} 、 1.0V_{OUT} での効率

代表的な性能特性

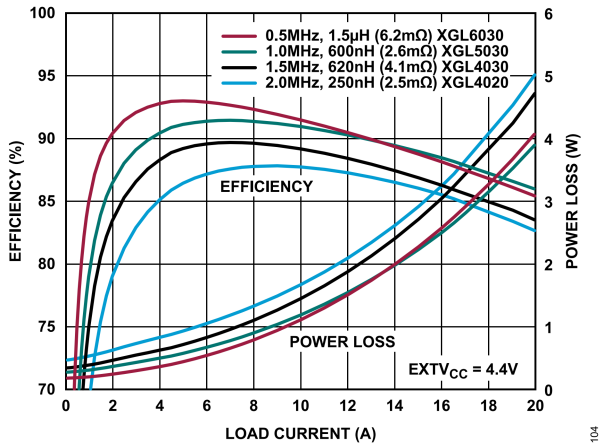


図 12. LT7170-1 の 12V_{IN}、1.2V_{OUT} での効率

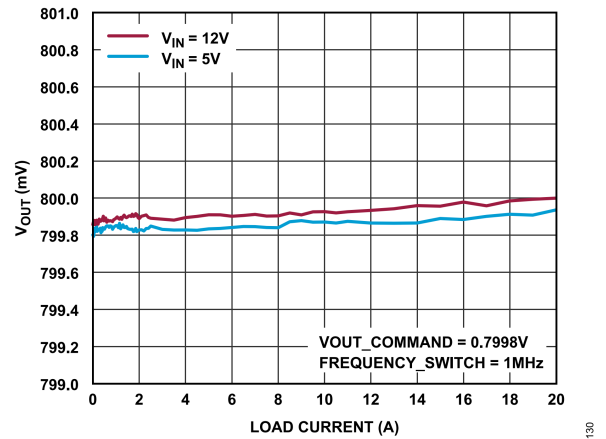


図 15. 負荷レギュレーション

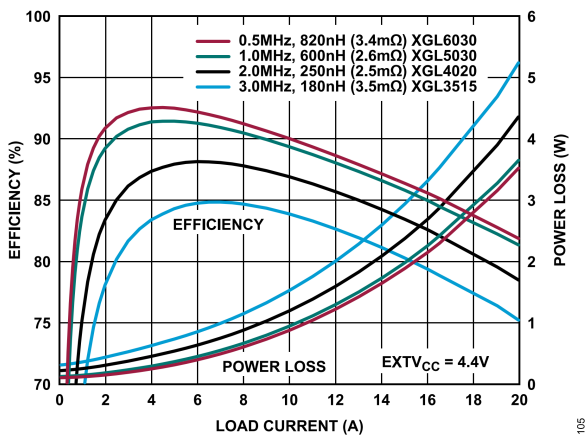


図 13. LT7170-1 の 5V_{IN}、0.8V_{OUT} での効率

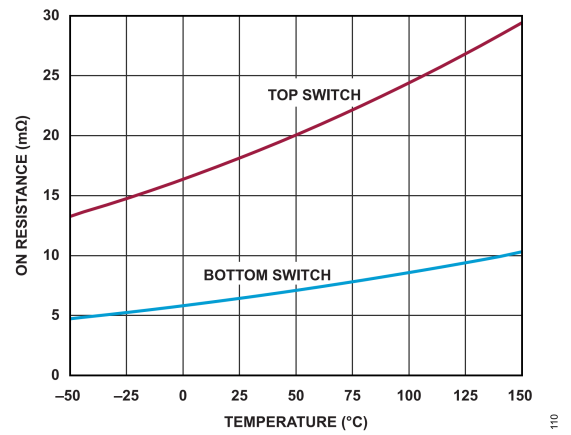


図 16. LT7170-1 の位相ごとのスイッチ・オン抵抗と温度の関係

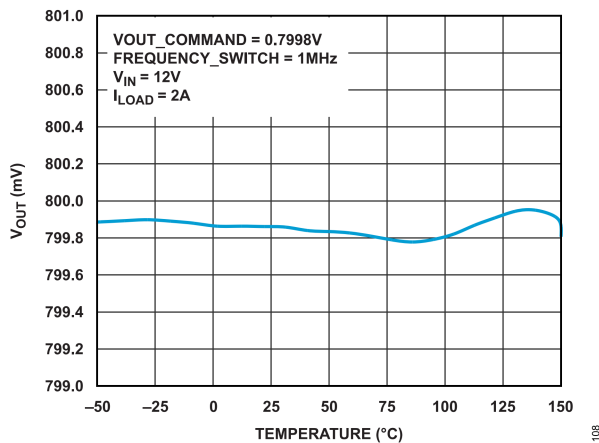


図 14. V_{OUT} と温度の関係

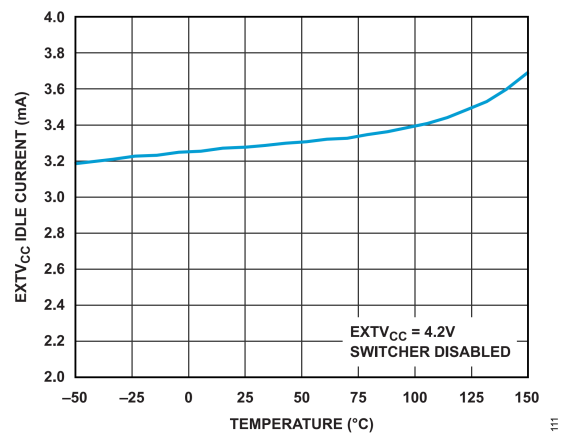


図 17. EXTV_{CC} アイドル電流と温度の関係

代表的な性能特性

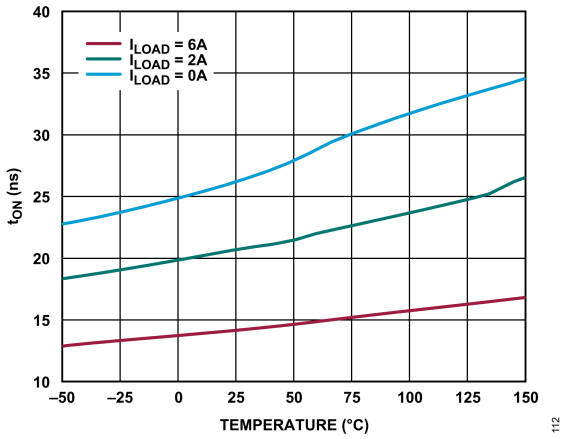


図 18. 最小 t_{ON}

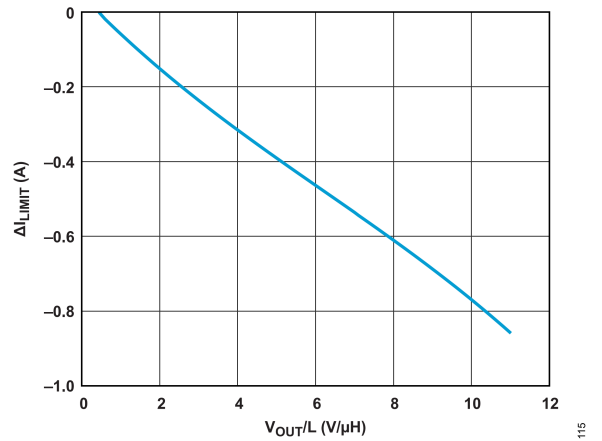


図 21. 谷電流制限値の変化 (ΔI_{LIMIT}) と V_{OUT}/L の関係

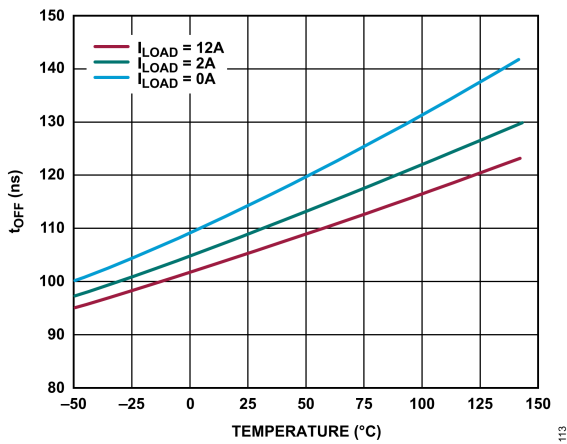


図 19. 最小 t_{OFF}

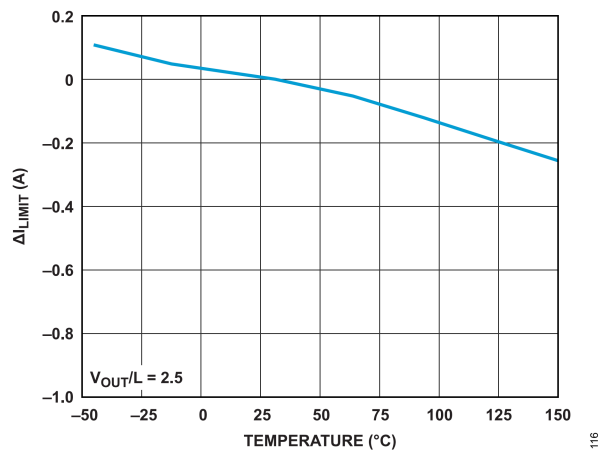


図 22. ΔI_{LIMIT} と温度の関係

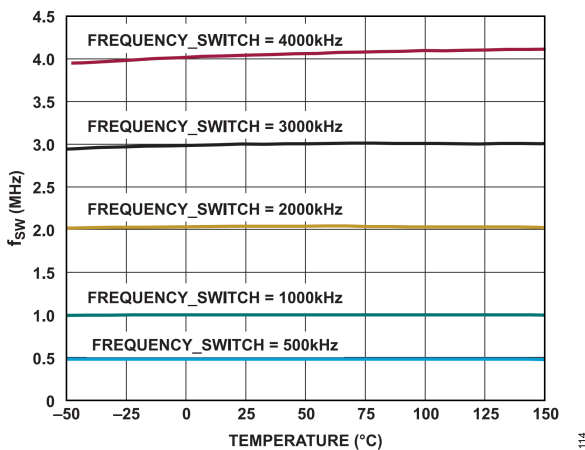


図 20. f_{sw} と温度の関係

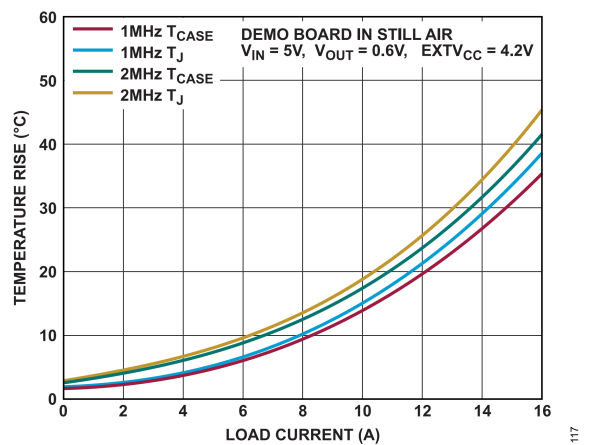


図 23. 温度上昇と負荷電流の関係

代表的な性能特性

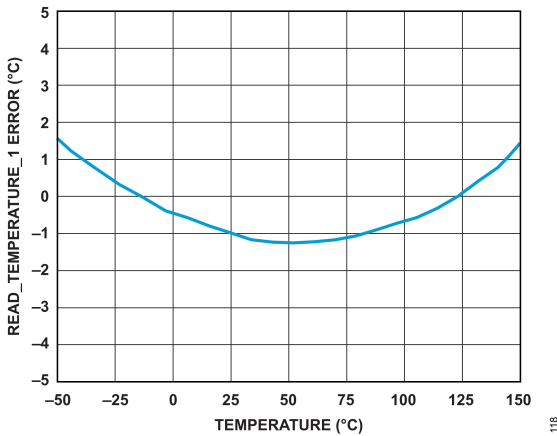


図 24. READ_TEMPERATURE_1 の誤差と温度の関係

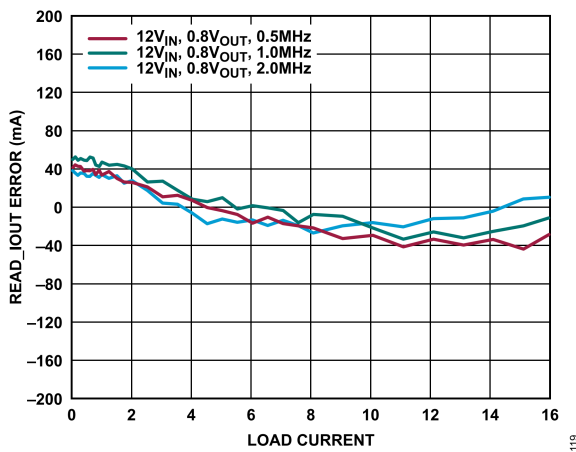


図 25. READ_IOUT の誤差と負荷電流の関係

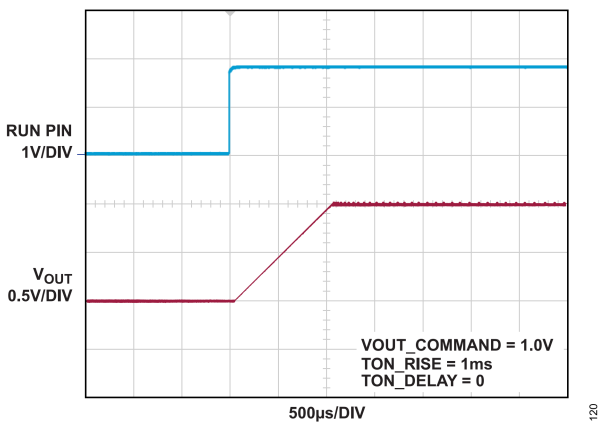


図 26. ソフト・スタート時のランプアップ

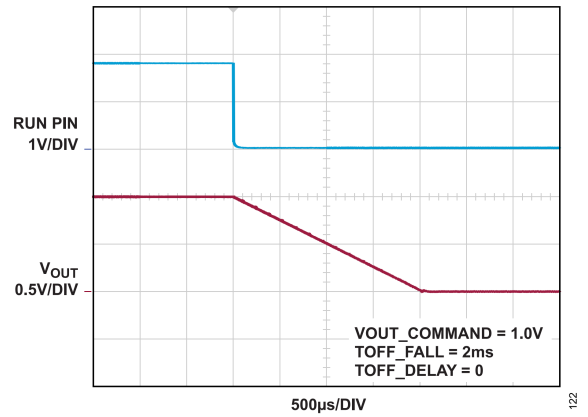


図 27. ソフト・オフ時のランプダウン

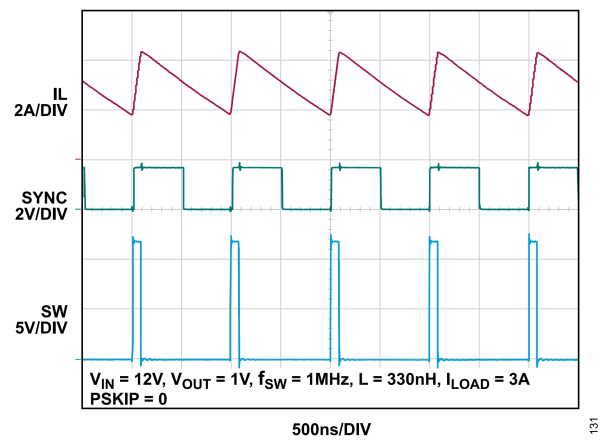


図 28. LT7170 のインダクタ電流、スイッチ・ピン、SYNC 出力の波形

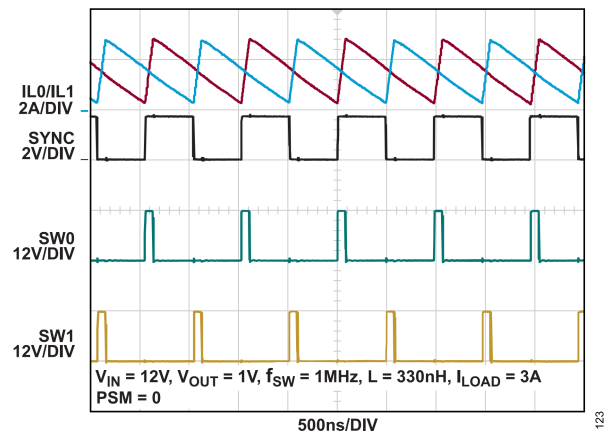


図 29. LT7170-1 のインダクタ電流、スイッチ・ピン、SYNC 出力の波形

代表的な性能特性

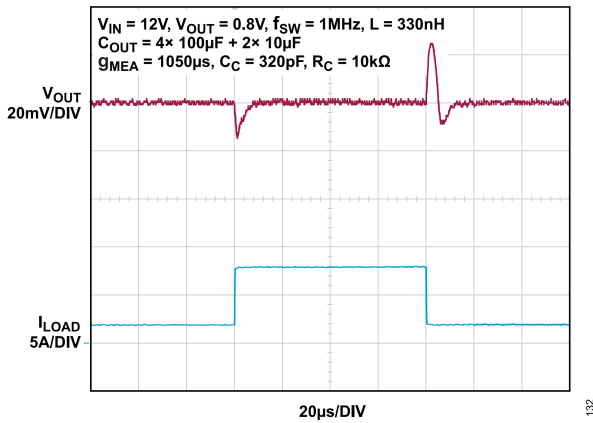


図 30. LT7170 の過渡応答：負荷電流ステップ、2A から 8A
(C_{OUT} は出力容量、 C_C は補償用コンデンサ、 R_C は補償用抵抗)

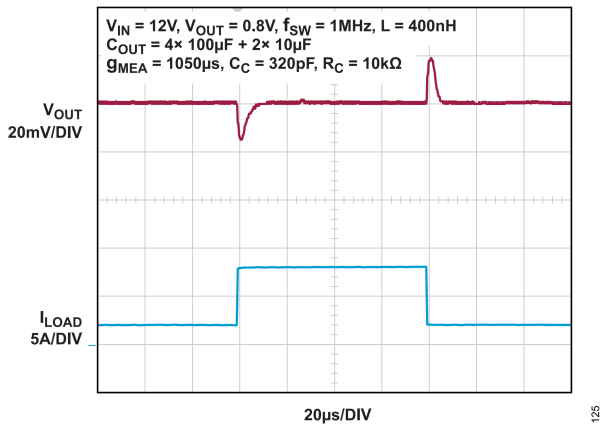


図 31. LT7170-1 の過渡応答：負荷電流ステップ、2A から 8A

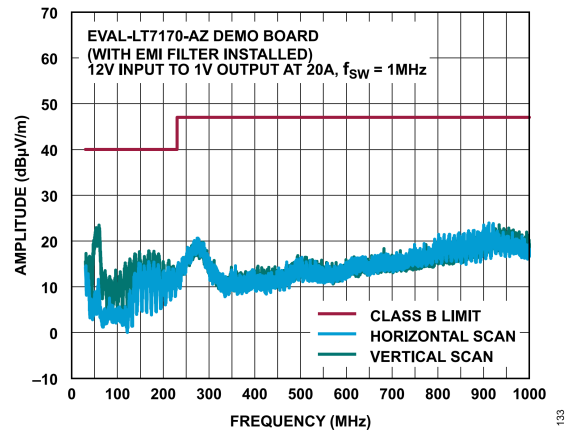


図 32. LT7170 の放射 EMI 性能
(Class B 限界値での CISPR32 放射妨害波テスト)

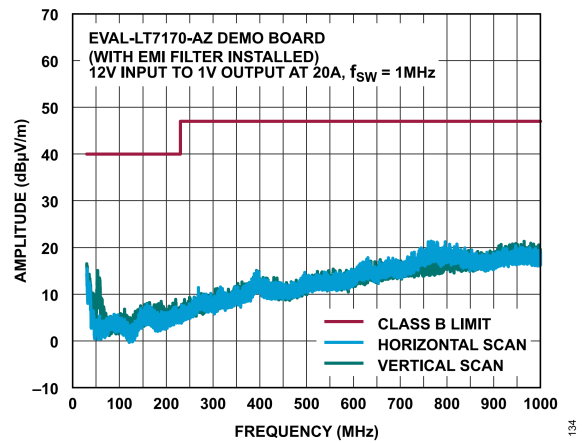


図 33. LT7170-1 の放射 EMI 性能
(Class B 限界値での CISPR32 放射妨害波テスト)

動作原理

概要

LT7170/LT7170-1 はモノリシックの 2 相 DC/DC 同期整流式降圧レギュレータで、最大 16V の入力電圧を受けて最大 20A の出力電流を連続的に供給できます。LT7170 では、SW0 と SW1 をまとめて 1 つのインダクタに接続して、1 つの安定化出力電圧をドライブします。LT7170-1 の 2 相オプションでは、スイッチ・ピン SW0 と SW1 のそれぞれにインダクタを接続して、1 つの安定化出力電圧をドライブします。スイッチング位相は 180° の位相差に設定されています。設定抵抗または MFR_PWM_PHASE_LT7170 コマンドで選択された位相で、SYNC/PWM_CFG の入力と SW0 の出力の位相差が設定されます。I²C ベースのシリアル・ペリフェラル・インターフェイス (SPI) は、最大 1MHz のバス速度をサポートする PMBus 1.3 に対応しています。

主要機能には次のものがあります。

- ▶ プログラマブルな V_{OUT}
- ▶ プログラマブルな電流制限
- ▶ プログラマブルな f_{sw}
- ▶ プログラマブルな過電圧コンパレータと低電圧コンパレータ
- ▶ プログラマブルなオン/オフ遅延時間
- ▶ プログラマブルな出力立上がり/立下がり時間
- ▶ プログラマブルな制御ループ補償
- ▶ プログラマブルな入力低電圧閾値
- ▶ EMI と効率を最適化できる選択可能なスイッチ・スルー・レート
- ▶ 専用のパワー・グッド・ピン
- ▶ 外部クロックとの同期動作の PLL
- ▶ 入力および出力の電圧、電流、ダイ温度のテレメトリ
- ▶ プログラマブルな出力電流リードバックのサンプリング・ウィンドウ
- ▶ アナログ・デジタル・コンバータ (ADC) のサンプリング周波数を抑えることにより入力静止電流を低減する省電力テレメトリ・モード
- ▶ 完全差動リモート V_{OUT} センス
- ▶ 3 回プログラム可能なエラー訂正コード (ECC) 付き不揮発性設定メモリ
- ▶ 主要動作パラメータ用の外付け設定抵抗 (オプション)
- ▶ 設定抵抗または不揮発性設定メモリを使用したスタンダアロン動作
- ▶ フォルトおよび警告の処理とレポートのための様々なメカニズム

フォルトまたは警告の発生を示すための専用の **ALERT** ピンを備えています。

また、個々のステータス・コマンドを使用してフォルトと警告をレポートし、特定のイベントを確認することができます。

フォルト・レポート動作とシャットダウン動作は自由に設定できます。フォルト条件は個別にマスク可能で、フォルト応答は、

リトライするよう、または、シャットダウンを維持するよう、プログラムできます。フォルトおよび警告の検出機能には以下のもがあります。

- ▶ 出力低電圧/過電圧のフォルトおよび警告
- ▶ 内部過熱のフォルトおよび警告
- ▶ 通信、メモリ、ロジック (CML) のフォルト
- ▶ 入力過電圧フォルトおよび低電圧警告
- ▶ 出力過電流のフォルトおよび警告

スイッチング・レギュレータの制御ループ

LT7170/LT7170-1 は、オン時間制御式の谷電流モード・アーキテクチャを採用しています。通常動作時には、オン時間制御回路によって決定される時間だけ、内蔵の上側パワー MOSFET (金属酸化膜半導体 FET) がオンになります。上側パワー MOSFET がオフになると、谷電流コンパレータがトリップしてオン時間制御回路が動作を再開することにより次のサイクルが開始されるまで、下側パワー MOSFET がオンになります。インダクタ電流は、下側パワー MOSFET がオンになっているときに MOSFET での電圧低下を検出することによって決定されます。エラー・アンプは、レギュレータ出力電圧と内部リファレンスデジタル・アナログ・コンバータ (DAC) 出力を比較して、平均インダクタ電流 (I_{TH}) ノードの電圧を調整します。I_{TH} ノードの電圧はコンパレータ閾値を設定し、これがインダクタの谷電流検出値と比較されます。負荷電流が増加すると、内部リファレンスに対して出力電圧が低下します。これにエラー・アンプが反応し、平均インダクタ電流が負荷電流と一致するまで I_{TH} 電圧を上昇させます。

SYNC/PWM_CFG ピンに外部クロック信号が供給されている場合、内部 PLL は、発振器周波数をその外部クロック信号に同期させます。外部クロックが供給されていない場合、f_{sw} は FREQUENCY_SWITCH コマンドによって設定されます。このコマンドは、設定抵抗を使って初期化できます (詳細については **スイッチング周波数と PWM モードの設定** のセクションを参照)。

NVM

LT7170/LT7170-1 には ECC 付きのプログラム可能な NVM が内蔵されており、ユーザの構成設定を保存できます。この NVM は 3 回までプログラム可能です。NVM 書込み操作中は、T_J は -40°C ~ +125°C とし、V_{IN} には 9.6V ~ 16V のバイアスをかける必要があります。

ECC に加えて、パワーオン・リセット後または RESTORE_USER_ALL コマンドの実行後には、CRC (巡回冗長検査) を計算して内蔵 NVM の完全性をチェックします。無効な CRC が検出されると、問題が解決するまでレギュレータの出力はディスエーブルされたままになります。

NVM プログラムの詳細については、LT7170/LT7170-1 PMBus/I²C Reference Manual を参照してください。

動作原理

パワーアップと初期化

LT7170/LT7170-1 は、スタンダアロンの電源シーケンシングと、制御されたターンオンおよびターンオフ動作が可能です。LT7170/LT7170-1 の消費電力を低減するには、EXTV_{CC} を外部の 3.0V~5.5V の電源でドライブします。EXTV_{CC} が 3.0V~5.5V の電源でドライブされている場合、サポートされる V_{IN} の入力動作範囲は 1.5V~16V です。EXTV_{CC} を使用しない場合、V_{IN} の動作範囲は 2.9V~16V になります。

LT7170/LT7170-1 は、V_{IN} または EXTV_{CC} に電源を供給した時点、もしくは MFR_RESET または RESTORE_USER_ALL のコマンドが送信された時点で初期化されます。初期化ステップの中で、LT7170/LT7170-1 は NVM の設定や抵抗設定ピンを読み出して、PMBus コマンドの初期状態を設定します。PGOOD ピンは初期化中にはローに保持され、出力電圧が目標値に達した後に開放されます。抵抗設定ピンがイネーブルされている場合、LT7170/LT7170-1 は設定抵抗の値に基づいて一部のコマンドを初期化します。これは NVM の設定より優先されます。抵抗設定ピンは、工場出荷時のデフォルトではイネーブルされています。NVM の MFR_CONFIG_ALL_LT7170 コマンドのビット 6 をセットすると、設定ピンがディセーブルされます。詳細については、[抵抗設定ピンの使用法](#)のセクションを参照してください。

設定抵抗に基づいて初期化されないコマンドについては、NVM の工場出荷時デフォルトによって初期値が決定します。LT7170/LT7170-1 の初期化には 5ms (代表値) を要します。抵抗設定ピンがディセーブルされている場合、初期化時間は 3ms (代表値) に短縮されます。

初期化が完了した後、V_{IN} がチェックされます。デバイスが動作するためには、V_{IN} が VIN_ON コマンドで設定されるプログラマブルな閾値を超過する必要があります。

ソフト・スタート

起動に必要なすべての条件が満たされて LT7170 または LT7170-1 の出力がイネーブルされると、デバイスは、コマンドで指定されたターンオン遅延時間が経過するまで待機してから、コマンドで指定された電圧設定点まで目標出力電圧をランプアップします。ターンオン遅延時間は TON_DELAY コマンドによって設定し、デフォルトは 0ms です。ソフトスタートのランプアップ時間は TON_RISE コマンドで設定し、デフォルトは 1ms です。ソフトスタート中、LT7170/LT7170-1 デバイスは不連続モードを使用し、この状態ではインダクタ電流は反転できません。インダクタ電流がゼロに達する直前に、逆電流コンパレータ I_{REV} が下側スイッチをオフにし、インダクタ電流が反転して負になるのを防ぎます。I_{TH} ノードの電圧がゼロ電流閾値を超えて次のサイクルが開始されるまで、両方のパワー-MOSFET はオフのままになり、出力コンデンサが負荷電流を供給します。コマンド指定の電圧設定ポイントに達した後、チャンネルは強制連続導通モードに遷移します。

シャットダウン

LT7170/LT7170-1 は、直ちにターンオフするか、シーケンス・オフするか、いずれかにプログラムできます。

シーケンス・オフする場合、LT7170/LT7170-1 は、ターンオフ遅延時間が経過するまで待機してからソフトストップ・ランプを実行し、この過程でレギュレーション目標電圧がゼロまでランプダウンします。ターンオフ遅延時間は TOFF_DELAY コマンドによって設定し、デフォルトはゼロです。目標電圧ランプダウン時間は TOFF_FALL コマンドによって設定し、デフォルトは 2ms です。デフォルトでは、チャンネルは強制連続導通モードでランプダウンします。ランプオフ動作は MFR_PWM_MODE_LT7170 コマンドを使って設定できます。

シーケンス・オフは、OPERATION を 0x40 に設定した場合、もしくは RUN ピンをデアサートして ON_OFF_CONFIG コマンドのビット 0 を 0 に、ビット 2 を 1 に設定した場合に実行されません。

直ちにシャットダウンする場合は、レギュレータがインダクタ電流をできるだけ速やかに 0 までランプダウンし、その後スイッチングを停止します。この場合の出力電圧は、負荷電流と V_{SENSE} ピンに接続されている内部 250Ω プルダウンのみに基づいて低下します。以下のいずれかの場合、デバイスは直ちにシャットダウンされます。

- ▶ V_{IN} が VIN_OFF 閾値よりも低下した場合。
- ▶ OPERATION コマンドを 0x00 にクリアするか、ON_OFF_CONFIG コマンドのビット 3 を 1 に設定した場合。
- ▶ 出力をオフにするようなフォルト状態が発生した場合。
- ▶ RUN ピンがデアサートされ、RUN ピンのデアサートで直ちにシャットダウンするように ON_OFF_CONFIG コマンドが設定されている場合 (ON_OFF_CONFIG コマンドのビット 0 とビット 1 で決定)。

警告とフォルトの処理

LT7170/LT7170-1 は、フォルト状態と警告状態の有無について継続的にシステムをモニタします。

フォルトへの対応は、それぞれ対応する FAULT_RESPONSE コマンド、例えば VOUT_UV_FAULT_RESPONSE や VOUT_OV_FAULT_RESPONSE を使用して設定します。フォルトへの対応には次に示すものがあります。

- ▶ フォルトや警告状態を無視して動作を継続する。
- ▶ 直ちにシャットダウンし、フォルト状態が解消されると再試行する。
- ▶ 直ちにシャットダウンしてラッチ・オフする。

本セクションのこれ以降では、工場出荷設定のデフォルトの警告およびフォルトの動作を説明します。フォルトおよび警告動作設定の詳細については、LT7170/LT7170-1 PMBus/I²C Reference Manual を参照してください。

すべてのフォルトと警告は、PMBus のステータス・コマンドで提示されます。CLEAR_FAULTS コマンドは、セットされたフォルト・ビットをクリアするために使用します。このコマンドは、すべてのステータス・コマンドのすべてのビットを同時にクリアします。また、ALERT ピンもデアサートします。ビットがクリアされたときにフォルトが引き続き存在している場合は、そのフォルト・ビットはセットされたままになり、ALERT ピンをローにアサートしてホストに通知します。

CLEAR_FAULTS コマンドが、フォルト状態によってラッチ・オフされたユニットを再起動することはありません。フォルト状態によってシャットダウンしたユニットが再起動されるのは、フォルト状態が解消し、以下のいずれかの条件が発生したときのみです。

動作原理

- ▶ RUN ピンまたは OPERATION コマンドにより、出力を一度オフにしてから再度オンにするよう指示される。
- ▶ MFR_RESET コマンドが発行される。
- ▶ LT7170/LT7170-1 の V_{IN} と $EXTV_{CC}$ のバイアス電力が一度なくなり、再度供給される。

LT7170/LT7170-1 がフォルト後にリトライしてもステータス・コマンドのビットはクリアされません。そのため、フォルト後に出力がオンになったときに、ステータス・ビットを読んでフォルトの原因を判断できます。

出力電圧、出力電流、温度のいずれかに関係する警告が発生した場合は、LT7170/LT7170-1 は ALERT ピンをローにプルダウンし、該当するステータス・コマンドの対応ビットをセットしますが、レギュレータは動作を継続します。

出力電圧が $V_{OUT_UV_FAULT_LIMIT}$ 未満に低下した場合、LT7170/LT7170-1 は以下のように反応します。

- ▶ PGOOD ピンをローにプルダウン。
- ▶ ALERT ピンをローにプルダウン。
- ▶ STATUS_VOUT、STATUS_BYTE、STATUS_WORD の各コマンドの V_{OUT_UV} フォルト・ビットをセット。
- ▶ レギュレータは最大谷電流を制限しながら動作を継続。

出力過電圧または入力過電圧によるフォルトが発生した場合、LT7170/LT7170-1 は以下のように反応します。

- ▶ 出力を直ちにシャットダウン。
- ▶ PGOOD ピンをローにプルダウン。
- ▶ ALERT ピンをローにプルダウン。
- ▶ 該当するステータス・コマンドの対応インジケータ・ビットをセット。
- ▶ MFR_RETRY_DELAY の 10ms 経過後、フォルト状態が解消されれば LT7170/LT7170-1 が再起動を試行。

表 6. 工場出荷時デフォルトの警告とフォルトの挙動

Warning or Fault Type	Detection Method	Default Threshold	Default Regulator Response	PGOOD	ALERT
V_{OUT} UV Warning	Comparator	$V_{OUT_COMMAND}$: -6.5%	Continues operation	High-Z	Pull low
V_{OUT} OV Warning	Comparator	$V_{OUT_COMMAND}$: 7.5%	Continues operation	High-Z	Pull low
V_{OUT} UV Fault	Comparator	$V_{OUT_COMMAND}$: -7%	Continues operation	Pull low	Pull low
V_{OUT} OV Fault	Comparator	$V_{OUT_COMMAND}$: 10%	Shuts down and retries	Pull low	Pull low
V_{IN} OV Fault	Comparator	17.6 V	Shuts down and retries	Pull low	Pull low
V_{IN} UV Warning	ADC	-1.0 V (disabled)	Continues operation	High-Z	Pull low
Overtemperature Warning	ADC	140°C	Continues operation	High-Z	Pull low
Overtemperature Fault	ADC	160°C	Shuts down and retries	Pull low	Pull low
I_{OUT} Overcurrent (I_{OUT_OC}) Warning	ADC	Average current (I_{AVG}) > 20 A	Continues operation	High-Z	Pull low
I_{OUT} Overcurrent Fault	Valley comparator	$I_{VALLEY} > 6.5 A^1$	Continues operation	High-Z	High-Z
Turn-On Time (TON_MAX) Fault	Comparator and timer	5 ms without exceeding $V_{OUT_UV_FAULT_LIMIT}$	Continues operation	Pull low	Pull low
Turn-Off Time ($TOFF_MAX$) Warning	ADC and timer	0 (disabled)	Not applicable	High-Z	High-Z
SYNC Input Clock Error ²	Input and output	Not applicable	Locks off until next reset	Pull low	Pull low
NVM Error	CRC, ECC	Not applicable	Locks off until next reset	Pull low	Pull low
PMBus/I ² C Communication Error (CML)	Logic	Not applicable	Not applicable	High-Z	Pull low

¹ $I_{OUT_OC_FAULT}$ 谷電流閾値は、MFR_PWM_MODE_LT7170 のビット[10:9]で制御します。

² 初期化中に SYNC 入力クロックのエラーが検出されると、デバイスの出力はディスエーブルされます。

動作原理

過熱によるフォルトが発生した場合、LT7170/LT7170-1 は以下のように反応します。

- ▶ 出力を直ちにシャットダウン。
- ▶ **PGOOD** ピンをローにプルダウン。
- ▶ **ALERT** ピンをローにプルダウン。
- ▶ 該当するステータス・コマンドの過熱 (OT) ビットをセット。
- ▶ 温度が過熱閾値を下回ったと ADC で計測されると、LT7170/LT7170-1 は再起動を試行します。

PGOOD ピン

ソフトスタートおよびソフトストップ中に何らかの理由で出力がオフになるか、出力電圧が **VOUT_UV_FAULT_LIMIT** より低くなると、オープン・ドレインの **PGOOD** ピンがローにプルダウンされます。その他のピンの条件は、表 6 の定義の通りです。

ALERT ピン

SMBALERT_MASK コマンドは、LT7170/LT7170-1 がどの警告インジケータとフォルト・インジケータによってオープン・ドレインの **ALERT** ピンをプルダウンするかを設定します。

LT7170 または LT7170-1 が **ALERT** ピンをプルダウンすると、以下のいずれかが発生するまで **ALERT** ピンはローに保持されたままになります。

- ▶ 出力が一度オフされた後にオンになる。
- ▶ **CLEAR_FAULTS**、**RESTORE_USER_ALL**、**MFR_RESET** のいずれかのコマンドを受信する。
- ▶ マスクされていないすべてのステータス・ビットが、各ビットに 1 を書き込むことによってクリアされる。
- ▶ **PMBus** のアラート応答アドレスに応答して、デバイスが正常に自身のアドレスを送信する。
- ▶ V_{IN} と $EXTV_{CC}$ の入力電力がなくなる。

アプリケーション情報

抵抗設定ピンの使用法

LT7170/LT7170-1には、VOUT_CFGとPWM_CFGの2つの抵抗設定ピンがあり、それぞれで±1%抵抗1個を使って主要な動作パラメータを選択します。これらの設定ピンの抵抗は、パワーアップ時と、RESTORE_USER_ALLまたはMFR_RESETのコマンド実行時に測定されます。

出力電圧の設定

VOUT_COMMAND コマンドで、レギュレータがイネーブルされている場合の出力電圧を指定します。

VOUT_COMMAND は、VOUT_CFG ピンと PGND ピンまたは SGND ピンとの間に接続した抵抗によって、表 7 に示す値に基づいて初期化できます。

VOUT_CFG ピンがオープン状態または V_{DD18} に接続されている場合は、VOUT_COMMAND コマンドは NVM からロードされて出力電圧を設定します。

出力電圧の初期化に抵抗設定ピンが使われている場合は、VOUT_COMMAND コマンドのパーセンテージに基づいて以下のコマンドが初期化されます。

- ▶ VOUT_OV_FAULT_LIMIT : 10%
- ▶ VOUT_OV_WARN_LIMIT : 7.5%
- ▶ VOUT_MAX : 7.5%
- ▶ VOUT_MARGIN_HIGH : 5%
- ▶ VOUT_MARGIN_LOW : -5%
- ▶ VOUT_UV_WARN_LIMIT : -6.5%
- ▶ VOUT_UV_FAULT_LIMIT : -7%

表 7. VOUT_CFG ピンの設定抵抗の選択

Resistor Value (±1%)	Output Voltage Set Point (V) ¹	V _{OUT} Range	Effective Error Amplifier Gain	Regulator Enable ²
Floating or V _{DD18}	Initialized from the NVM (default 0.5 V)	Initialized from NVM (default 0.4 V ≤ V _{OUT} ≤ 1.375 V)	Initialized from the NVM (default 300 μS)	Initialized from the NVM (default: regulator is enabled if the RUN pin is asserted high)
124 kΩ	5	1.6 V ≤ V _{OUT} ≤ 5.5 V	300 μS	Enabled if the RUN pin is asserted high
107 kΩ	3.3	1.6 V ≤ V _{OUT} ≤ 5.5 V	300 μS	Enabled if the RUN pin is asserted high
93.1 kΩ	2.5	0.8 V ≤ V _{OUT} ≤ 2.75 V	300 μS	Enabled if the RUN pin is asserted high
80.6 kΩ	1.8	0.8 V ≤ V _{OUT} ≤ 2.75 V	300 μS	Enabled if the RUN pin is asserted high
69.8 kΩ	1.5	0.8 V ≤ V _{OUT} ≤ 2.75 V	300 μS	Enabled if the RUN pin is asserted high
60.4 kΩ	1.35	0.8 V ≤ V _{OUT} ≤ 2.75 V	300 μS	Enabled if the RUN pin is asserted high
51.1 kΩ	1.2	0.4 V ≤ V _{OUT} ≤ 1.375 V	300 μS	Enabled if the RUN pin is asserted high
43.2 kΩ	1.1	0.4 V ≤ V _{OUT} ≤ 1.375 V	300 μS	Enabled if the RUN pin is asserted high
36.5 kΩ	1.0	0.4 V ≤ V _{OUT} ≤ 1.375 V	300 μS	Enabled if the RUN pin is asserted high
30.9 kΩ	0.9	0.4 V ≤ V _{OUT} ≤ 1.375 V	300 μS	Enabled if the RUN pin is asserted high
25.5 kΩ	0.85	0.4 V ≤ V _{OUT} ≤ 1.375 V	300 μS	Enabled if the RUN pin is asserted high
21 kΩ	0.8	0.4 V ≤ V _{OUT} ≤ 1.375 V	300 μS	Enabled if the RUN pin is asserted high
16.5 kΩ	0.75	0.4 V ≤ V _{OUT} ≤ 1.375 V	300 μS	Enabled if the RUN pin is asserted high
11.8 kΩ	0.7	0.4 V ≤ V _{OUT} ≤ 1.375 V	300 μS	Enabled if the RUN pin is asserted high
6.65 kΩ	0.6	0.4 V ≤ V _{OUT} ≤ 1.375 V	300 μS	Enabled if the RUN pin is asserted high
0 (SGND)	Initialized from the NVM (default 0.5 V)	Initialized from the NVM (default 0.4 V ≤ V _{OUT} ≤ 1.375 V)	Initialized from the NVM (default 300 μS)	Disabled and the RUN pin is ignored

¹ 出力電圧設定点は VOUT_COMMAND で制御されます。

² PMBus の ON_OFF_CONFIG コマンドは、RUN ピンや PMBus OPERATION コマンドでレギュレータをイネーブルするかどうかを選択します。

アプリケーション情報

スイッチング周波数と PWM モードの設定

SYNC/PWM_CFG ピンは柔軟な多目的入出力ピンで、設定抵抗 (R_{PWM_CFG}) 入力としても、クロックの入力または出力としても使用できます。

SYNC/PWM_CFG ピンと PGND ピンまたは SGND ピンの間に、R_{PWM_CFG} を表 8 に示すように接続すると、周波数、位相、ループ補償、動作モードなどの PWM 設定の初期化に使用できます。SYNC/PWM_CFG ピンがオープンになっている場合または V_{DD18} に接続されている場合は、NVM から読み出された VOUT_COMMAND コマンドで出力電圧が決定されます。

表 8. SYNC/PWM_CFG ピン設定抵抗の選択

Resistor Value (±1%)	Switching Frequency ¹	Internal Compensation ²		SYNC/PWM_CFG Clock	
		Internal C _{ITH}	Internal R _{ITH}	Output/Input	PWM Phase SW0
Floating or V _{DD18}	Initialized from the NVM (default 1 MHz)	Initialized from the NVM (default 80 pF)	Initialized from the NVM (default 10 kΩ)	Initialized from the NVM (default input)	Initialized from the NVM (default 0°)
93.1 kΩ	500 kHz	320 pF	14 kΩ	Input	0°
60.4 kΩ	750 kHz	320 pF	14 kΩ	Input	0°
30.9 kΩ	1.5 MHz	320 pF	20 kΩ	Input	0°
16.5 kΩ	2 MHz	320 pF	20 kΩ	Input	0°
11.8 kΩ	3 MHz	80 pF	60 kΩ	Input	0°
6.65 kΩ	4 MHz	80 pF	60 kΩ	Input	0°
124 kΩ	500 kHz	320 pF	14 kΩ	Output	0°
80.6 kΩ	750 kHz	320 pF	14 kΩ	Output	0°
51.5 kΩ	1 MHz	320 pF	14 kΩ	Output	0°
43.2 kΩ	1.5 MHz	320 pF	20 kΩ	Output	0°
25.5 kΩ	2 MHz	320 pF	20 kΩ	Output	0°
Clock Active Throughout Power-On Reset and Reset	Measured at power-on reset and reset	Determined by measured SYNC frequency ³	Determined by measured SYNC frequency ³	Input	0°

¹ 複合機能を持つ SYNC/PWM_CFG ピンで外部同期クロックと R_{PWM_CFG} の両方を使用する場合は、クロック源を 1.5nF の直列コンデンサで AC カップリングする必要があります。また、LT7170/LT7170-1 の初期化中はクロック源を非アクティブにする必要があります。R_{PWM_CFG} の値は、内部 PWM の f_{SW} が入力クロックと近い値になるように選択します。

² 内部補償を行うため、C_{ITH} は MFR_PWM_MODE_LT7170 のビット[8:6]で制御し、R_{ITH} は MFR_PWM_MODE_LT7170 のビット[5:3]で制御します。

³ LT7170/LT7170-1 のパワーオン・リセット中またはリセット中に外部クロックが検出された場合は、外部クロック周波数が計測され、内部補償パラメータの C_{ITH} と R_{ITH} が以下のように自動的に選択されます。

- ▶ 400kHz~625kHz の場合、R_{ITH} = 14kΩ、C_{ITH} = 320pF
- ▶ 625kHz~1.25MHz の場合、R_{ITH} = 14kΩ、C_{ITH} = 320pF
- ▶ 1.25MHz~2.5MHz の場合、R_{ITH} = 20kΩ、C_{ITH} = 320pF
- ▶ 2.5MHz~4MHz の場合、R_{ITH} = 60kΩ、C_{ITH} = 80pF

アプリケーション情報

LT7170/LT7170-1 は、出力ドライバとして設定されている場合や、入力クロックを無視するようにプログラムされている場合を除き、自動的に PWM スwitchングを SYNC/PWM_CFG ピンの外部クロック入力に同期します。SYNC/PWM_CFG ピンの外部同期クロックが使用される場合、LT7170/LT7170-1 は自動的に強制連続モードを使用します。外部クロック信号が失われた場合、LT7170/LT7170-1 は内部発振器を使用して PWM 動作を続行します。外部同期クロックを使用する場合は、FREQUENCY_SWITCH コマンドのプログラムまたは R_{PWM_CFG} の使用によって内部発振周波数を外部クロック周波数に近い値に設定し、外部クロックを失った場合でも PWM の f_{sw} が大きく変わらないようにすることを推奨します。LT7170/LT7170-1 は、MFR_SYNC_CONFIG_LT7170 のビット 1 に 1 を書き込むことによって、外部クロックを無視するようにプログラムできます。

入力クロック周波数が 400kHz~625kHz の場合は、500kHz の PWM 周波数を選択する R_{PWM_CFG} を使用することを推奨します。入力クロック周波数が 625kHz~1.25MHz の場合は、1MHz の PWM 周波数を選択する R_{PWM_CFG} を使用することを推奨します。入力クロック周波数が 1.25MHz~2.5MHz の場合は、2MHz の PWM 周波数を選択する R_{PWM_CFG} を使用することを推奨します。入力クロック周波数が 2.5MHz~4MHz の場合は、4MHz の PWM 周波数を選択する R_{PWM_CFG} を使用することを推奨します。

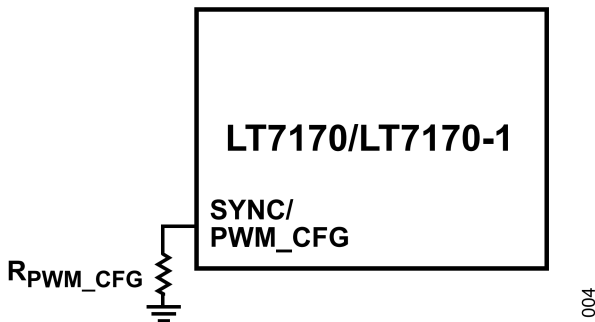


図 34. 外部クロックを使用しない場合の PWM 抵抗の設定

LT7170/LT7170-1 は、MFR_SYNC_CONFIG_LT7170 のビット 0 を 1 に設定することによって、SYNC/PWM_CFG ピンから他のデバイスに同期クロック出力を供給するように設定できます。

SYNC/PWM_CFG 出力クロックをイネーブルすると、LT7170/LT7170-1 は SYNC/PWM_CFG ピンを、FREQUENCY_SWITCH コマンドでプログラムされた周波数で 0V~1.88V (代表値) の振幅の矩形波として駆動します。SYNC の位相は、位相 0 の PWM 出力の位相より、MFR_PWM_PHASE_LT7170 コマンドで設定された値だけ進んだ位相となります。出力として設定できるのは、SYNC/PWM_CFG ピンに接続された 1 つのデバイスだけです。

SYNC/PWM_CFG ピンのクロックがアクティブになっているときは、MFR_PWM_PHASE_LT7170 コマンドで、SYNC/PWM_CFG ピンの立上がりエッジと、LT7170/LT7170-1 の SW0 ピンの立上がりエッジ間の位相関係が指定されます。

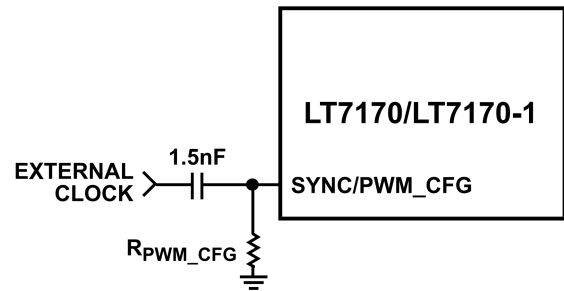


図 35. 外部クロックを使用する場合の PWM 抵抗の設定

SYNC/PWM_CFG の R_{PWM_CFG} と同期クロック入力機能の両方を使用する場合は、図 35 に示すようにクロック源と LT7170/LT7170-1 の間に 1.5nF のコンデンサを配置して、クロック信号を AC カップリングする必要があります。この場合、LT7170/LT7170-1 初期化中はクロック信号を非アクティブにして、抵抗設定機能と干渉しないようにする必要があります。AC カップリングしたクロック源出力のインピーダンスが 50Ω 未満の場合は、クロック源と直列に 50Ω の抵抗を追加する必要があります。PWM_CFG 抵抗の選択については表 8 を参照してください。

SYNC/PWM_CFG ピンをクロックの入力または出力のみに使用し、NVM の MFR_CONFIG_ALL_LT7170 のビット 6 に 1 が書き込まれて抵抗設定ピンがディスエーブルされている場合は、設定抵抗や AC カップリング・コンデンサは不要です。

初期化中に SYNC/PWM_CFG ピンに常時外部クロックが加えられていて、抵抗設定ピンがディスエーブルされていない場合、LT7170/LT7170-1 はクロック周波数を測定し、それを最も近い 100kHz 単位の値に丸めたうえで、FREQUENCY_SWITCH コマンドをその測定された周波数に初期化します。この場合、MFR_PWM_PHASE は 0° に設定され、強制連続モードが選択されます。抵抗設定ピンの機能がディスエーブルされている場合を除き、SYNC/PWM_CFG ピンに加えられる外部クロックは、LT7170/LT7170-1 の初期化プロセス全体を通じ、常時アクティブまたは非アクティブのいずれかに保つ必要があります。初期化中にクロックの動作が変化すると (例えば初期化が開始された後、それが完了しないうちにクロックが開始されると)、周波数測定が不正確になって、そのために LT7170/LT7170-1 による FREQUENCY_SWITCH コマンドの初期化が不正確になったり、ピン設定フォルトが発生したりすることがあります。ピン設定フォルトの詳細については、LT7170/LT7170-1 PMBus/I²C Reference Manual に記載されている MFR_PIN_CONFIG_STATUS コマンドの説明を参照してください。

単相動作の LT7170

LT7170 は単相のモノリシック DC/DC 同期整流式降圧レギュレータで、最大 20A の電流を連続して出力できます。単相で 1 つのインダクタに接続した SW0 ピンと SW1 ピンを駆動し、1 つの安定化出力電圧をドライブします。

単相動作の場合は、LT7170 の SW0 ピンと SW1 ピンはまとめて 1 つのインダクタに接続します。

アプリケーション情報

設定抵抗または MFR_PWM_PHASE_LT7170 で選択される位相により、SW0 と PWM_CFG/SYNC の間の位相差が設定されます。

2 相動作の LT7170-1

LT7170-1 は 2 相のモノリシック DC/DC 同期整流式降圧レギュレータで、最大 20A の電流を連続して出力できます。スイッチング位相は 180° の位相差に設定されています。スイッチ・ピン SW0 と SW1 のそれぞれにインダクタを接続して、1 つの安定化出力電圧をドライブします。

設定抵抗または MFR_PWM_PHASE_LT7170 で選択される位相により、SW0 と PWM_CFG/SYNC の間の位相差が設定されます。

動作周波数のトレードオフ

動作周波数の選択は、効率、部品サイズ、および入力電圧範囲のトレードオフになります。高周波数動作の利点は小さい値のインダクタとコンデンサを使用できることですが、主な欠点は効率が低いことです。

最小オン時間と最小オフ時間に関する考慮事項

最小オン時間 $t_{ON(MIN)}$ は、上側パワー-MOSFET をオン状態にできる時間の最小値です。この時間は出力負荷の関数であり、代表値は 2A の負荷で 25ns です。

連続導通モード時は、最も厳しい条件での最小オン時間の制限によって最大スイッチング周波数が次のようになります。

$$f_{SW(MAX)} = V_{OUT} / (V_{IN} \times 40 \text{ ns})$$

ここで 40ns は、2A の負荷に対する $t_{ON(MIN)}$ の最も厳しい条件での上限です。

$t_{ON(MIN)}$ に対して許容される周波数より高い周波数が設定された場合は、LT7170/LT7170-1 の谷電流制御アーキテクチャが出力電圧のレギュレーションを維持し、 f_{SW} はプログラムされた値より低くなります。設計には、出力過電圧を引き起こすことなく高いスイッチング周波数を使うことができます。 $t_{ON(MIN)}$ で許容される範囲を超える周波数が設定された場合、2 相の LT7170-1 は 180° の位相間隔を維持できません。

最小オフ時間 $t_{OFF(MIN)}$ は、LT7170/LT7170-1 が下側パワー-MOSFET をターンオンして電流コンパレータをトリップさせてから、下側パワー-MOSFET を再びオフに戻すことのできるまでの時間の最小値です。この時間は 2A の負荷に対し代表値で約 110ns です。最小オフ時間によって、最大デューティ・サイクルが $t_{ON} / (t_{ON} + t_{OFF(MIN)})$ となります。 V_{OUT} / V_{IN} の比が、例えば入力電圧の低下などによって最大デューティ・サイクルを超えた場合は、出力電圧がレギュレーション範囲より低下します。

$t_{OFF(MIN)}$ の制限によって出力電圧がレギュレーション範囲外に低下するのを防ぐためには、 f_{SW} を次式以下に設定します。

$$f_{SW(MAX)} \leq (1 - (V_{OUT(MAX)} / V_{IN(MIN)})) / 150 \text{ ns}$$

ここで 150ns は、LT7170/LT7170-1 の最大 $t_{OFF(MIN)}$ です。

プログラマブルな電流制限

LT7170/LT7170-1 の電流制限は、図 36 と図 37 に示すように、インダクタ電流リップル波形の谷を基準に出力電流を制限することによって機能します。

図 36 に示すように、正の谷電流の作動時（出力電流 I_{OUT} を負荷に供給）、正のインダクタ谷電流は I_{LIM_POS} 、平均 I_{OUT} は $I_{LIM_POS} + \Delta I_L / 2$ 、ピーク・インダクタ電流 ($I_{L(PEAK, MAX)}$) は $I_{LIM_POS} + \Delta I_L$ です (ΔI_L はインダクタのリップル電流)。 I_{LIM_POS} に達した場合は、 I_{OUT_OC} フォルトを示すステータス・ビットがセットされます。LT7170/LT7170-1 PMBus/I²C Reference Manual に記載されているステータス・コマンドの説明を参照してください。

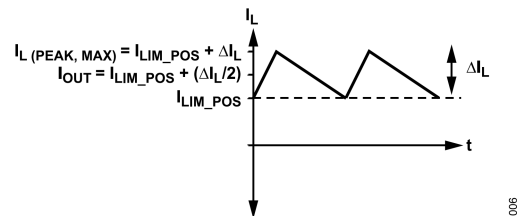


図 36. 正の谷電流制限

図 37 に示すように、負の谷電流制限の作動時（出力が外部的にプルアップされて I_{OUT} をシンク）、負のインダクタ谷電流は I_{LIM_NEG} 、平均 I_{OUT} は $I_{LIM_NEG} + \Delta I_L / 2$ 、ピーク・インダクタ電流は $I_{LIM_NEG} + \Delta I_L$ です。

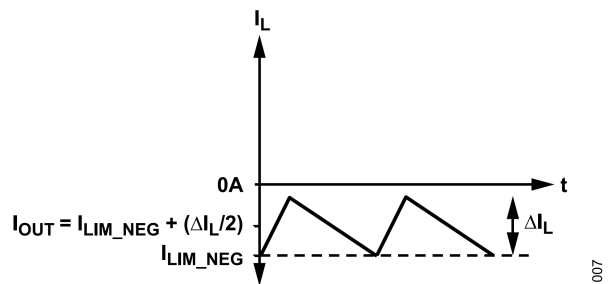


図 37. 負の谷電流制限

LT7170/LT7170-1 には、谷電流制限に関して 4 つの設定があります。電流制限の選択は、表 10 に示すように MFR_PWM_MODE_LT7170 のビット [10:9] で制御します。工場出荷時のデフォルト電流制限設定は、 I_{LIM_POS} が +10.7A（代表値）、 I_{LIM_NEG} が -6.0A（代表値）です。電流制限の選択を変更すると、変調器の電流検出ゲイン (dI_{OUT} / dV_{ITH}) も変化するので、制御ループの補償ではこの点も考慮する必要があります。

アプリケーション情報

表 9. LT7170/LT7170-1 の谷電流制限選択

MFR_PWM_MODE_LT7170 Bits[10:9]	I _{LIM_POS} Typical (A)	I _{LIM_NEG} Typical (A)	dI _{OUT} /dV _{ITH} Typical (A/V)
0	9.0	-6.0	33.4
1	13.0	-7.6	45.8
2	15.6	-9.4	55.2
3 (Default)	21.4	-12.0	74.2

表 10. LT7170-1 の位相あたりの谷電流制限選択

MFR_PWM_MODE_LT7170 Bits[10:9]	I _{LIM_POS} Typical (A)	I _{LIM_NEG} Typical (A)	dI _{OUT} /dV _{ITH} Typical (A/V)
0	4.5	-3.0	16.7
1	6.5	-3.8	22.9
2	7.8	-4.7	27.6
3 (Default)	10.7	-6.0	37.1

インダクタの選択

アプリケーションの入力電圧と出力電圧が与えられている場合、インダクタ値と動作周波数によってリップル電流が次式で決まります。

$$\Delta I_L = \frac{V_{OUT}}{f_{SW} \times L} \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

リップル電流が小さければインダクタのコア損失と出力コンデンサの ESR 損失が小さくなり、出力電圧リップルも小さくなります。位相あたりのリップル電流が 4A を超えないようにしてください。リップル電流が仕様規定された最大値を超えないようにするには、次式に従ってインダクタンスを選択します。

$$L = \frac{V_{OUT}}{f_{SW} \times \Delta I_L (MAX)} \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

インダクタは、インダクタ電流リップルが表 1 に示す負の最大谷電流リミット（最も小さい負の値）の 2 倍未満となるように選びます。2 倍を超えると出力過電圧となります。

$$\Delta I_L \leq 2 \times I_{LIM_NEG} (MAX)$$

また、飽和電流（通常 I_{SAT} と表示）が、電流制限状態で動作した場合の最大ピーク電流（次式）より大きいものを選びます。

$$I_L (PEAK, MAX) = I_{LIM_POS} + \Delta I_L$$

過熱や効率低下を防ぐために、インダクタは、その実効電流定格値がアプリケーションの予想最大出力負荷より大きいものを選ぶ必要があります。できれば、インダクタの RMS 定格が、次式に示す電流制限時の平均インダクタ電流に対応できることが望まれます。

$$I_L (AVG, MAX) = I_{LIM_POS} + \frac{\Delta I_L}{2}$$

入力コンデンサと出力コンデンサ

スイッチング・レギュレータの出力電源と入力電源には、共に低 ESR のセラミック・コンデンサを使用してください。V_{IN} ピンは 0201 の低 ESL セラミック・コンデンサでデカップリングし、

その値はアプリケーションの温度と電圧に必要な条件を満たすよう、使用できる最大のものにしてください。温度や入力電圧の変動に対して最良の性能を実現するには、X5R または X7R セラミック・コンデンサを推奨します。

V_{IN} ピンは低 ESL、低 ESR のセラミック・コンデンサで、できるだけ近くで 2 つの P_{VIN} ピンとの間でデカップリングし、リターン経路は適切なグラウンド・リターン・ピンに接続し、バルク・セラミック・コンデンサで入力リップル電流に対応します。

出力コンデンサの推奨値については、図 44 を参照してください。出力コンデンサの値は、動作周波数、補償（g_{MEA} および補償ネットワークの R_{TH} と C_{TH}）、電流制限の設定など、選択した動作条件の全域で安定性を維持できるように選択し、これによってモジュレータのトランスコンダクタンスが決まります。

プログラマブルな PWM 制御ループ補償

LT7170/LT7170-1 には、図 38 に示すプログラマブルな内部補償 PWM 制御ループがあります。

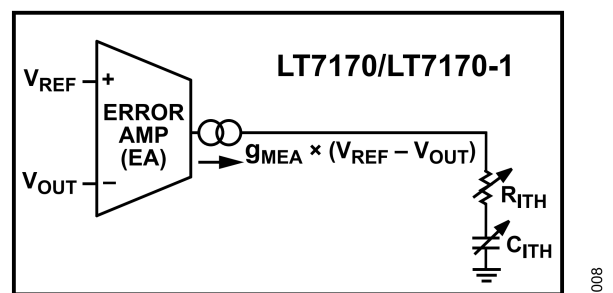


図 38. プログラム可能な内部補償

制御ループの補償パラメータは、MFR_PWM_MODE_LT7170 コマンドを使ってプログラムできます。LT7170/LT7170-1 の PWM エラー・アンプのトランスコンダクタンスは、MFR_PWM_MODE_LT7170 のビット[15:11]を使って調整できます。表 11 に示すように、LT7170/LT7170-1 は、MFR_CHAN_CONFIG_LT7170 のビット[2:1]の設定と V_{OUT} 範囲の選択の関数として g_{MEA} の値をスケールリングします。

アプリケーション情報

内部補償を選択した場合は、表 12 に示すように、MFR_PWM_MODE_LT7170 のビット [5:3] を使い、LT7170/LT7170-1 の内部 PWM ループ補償抵抗 R_{ITH} を $5k\Omega \sim 60k\Omega$ (代表値) までの非線形インクリメントで調整することができます。内部補償コンデンサ C_{ITH} は、表 13 に示すように、MFR_PWM_MODE_LT7170 のビット [8:6] を使い、40pF から 320pF (代表値) までの 40pF インクリメントで調整することができます。

表 11. プログラマブルなエラー・アンプの
トランスコンダクタンス

V _{OUT} Range (V)	g _{MEA}
1.6 to 5.5	(MFR_PWM_MODE_LT7170, Bits[15:11] + 1) × 37.5 μS
0.8 to 2.75	(MFR_PWM_MODE_LT7170, Bits[15:11] + 1) × 75.0 μS
0.4 to 1.375	(MFR_PWM_MODE_LT7170, Bits[15:11] + 1) × 150 μS

表 12. プログラマブルな補償抵抗 (R_{ITH})

MFR_PWM_MODE_LT7170, Bits[5:3]	Internal R_{ITH} Value (kΩ)
7	60
6	42
5	29
4	20
3	14
2	10
1	7
0	5

表 13. プログラマブルな補償コンデンサ (C_{ITH})

MFR_PWM_MODE_LT7170, Bits[8:6]	Internal C_{ITH} Value (pF)
7	320
6	280
5	240
4	200
3	160
2	120
1	80
0	40

アプリケーション情報

イベントベースのシーケンシング

イベントベースのシーケンシングを使用すると、マルチチャンネル・システムのパワーアップおよびパワーダウン・シーケンスをハードウェアで設定できます。

図 39 に示すように、1つのレギュレータの PGOOD ピンを、シーケンス内の次のレギュレータの RUN ピンに接続します。

LT7170/LT7170-1 は、チャンネルのソフトスタート・ランプが完了して、その出力電圧が VOUT_UV_FAULT_LIMIT コマンドで設定された値を超えるまで、PGOOD ピンをローに保持します。

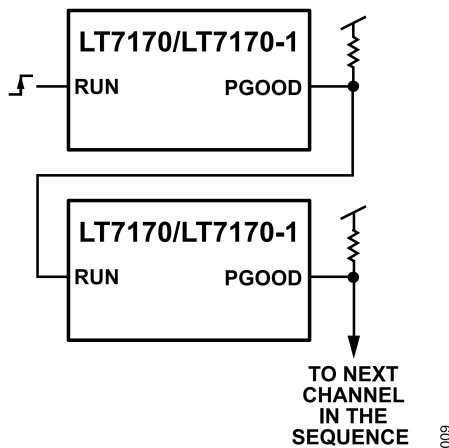


図 39. イベントベースのシーケンシング

LTPOWERPLAY の GUI

LTpowerPlay は、LT7170/LT7170-1 などのアナログ・デバイゼズのデジタル・パワー・システム・マネージメント製品をサポートする、Windows®ベースの強力な開発環境です。LTpowerPlay は、デモ・ボードまたはユーザ・アプリケーション・ボードに接続することによって、アナログ・デバイゼズ製品を評価するために使用できます。LTpowerPlay は、オフライン・モード（ハードウェアなしの状態）で使用して複数の構成ファイルを作成することもでき、そのファイルは保存して後で再ロードできます。LTpowerPlay は、システムの初期評価時に、電源のプログラムや調整を行ったり、電源に関する問題を診断したりするための貴重な診断情報を提供します。LTpowerPlay は、アナログ・デバイゼズの DC1613A USB-to-PC/SMBus/PMBus アダプタを利用して、EVAL-LT7170-1-AZ デモ・ボードを含む様々なターゲットと通信を行います。アプリケーションでは、VIN を供給しなくても、DC1613A の 3.3V VCCIO 電源を LT7170/LT7170-1 の EXT_VCC ピンに接続することでプログラミングが可能です。LTpowerPlay ソフトウェアは、最新のデバイス・ドライバとドキュメントのセットによってリビジョンを最新状態に保つための、自動更新機能も備えています。また、いくつかのチュートリアル・デモを含む、充実したコンテキスト・ヘルプも使用できます。LTpowerPlay に関するその他の情報は、<https://www.analog.com/ltpowerplay> でご確認ください。

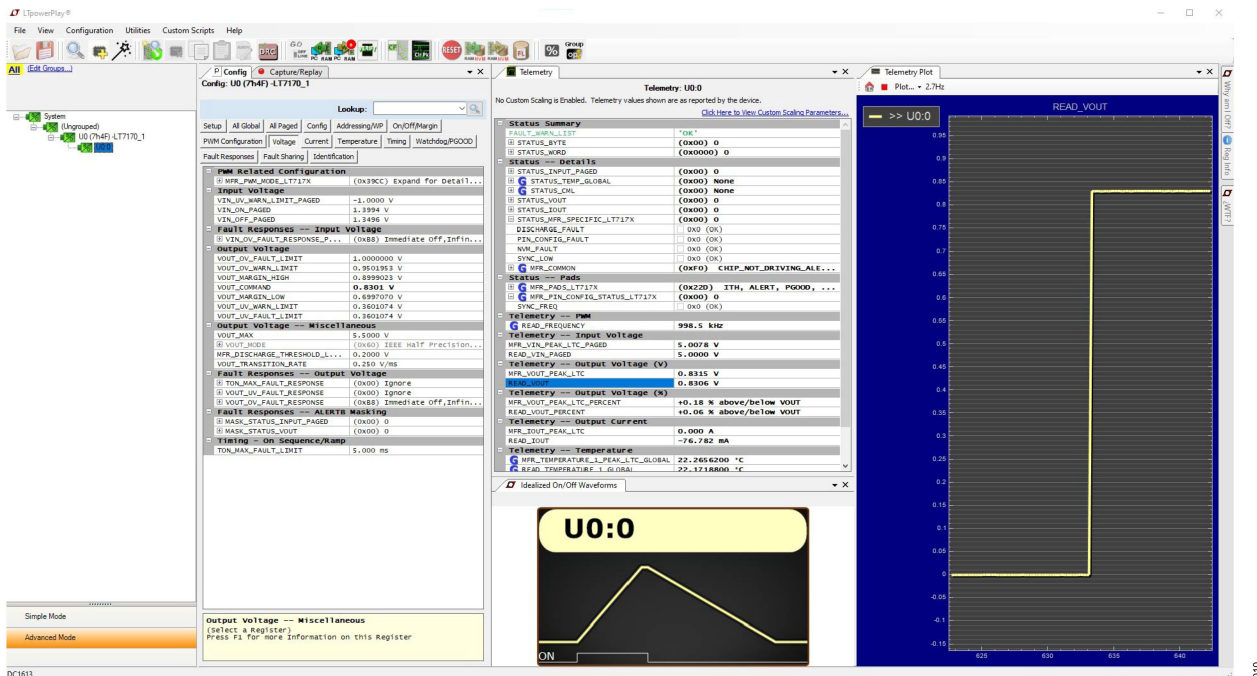


図 40. LTpowerPlay GUI のスクリーン・ショット

PMBUS/I²C シリアル・インターフェースの概要

このセクションでは、LT7170/LT7170-1 の SPI を介して利用できる主要機能の概要を示しますが、すべての機能を網羅しているわけではありません。

関連文書の LT7170/LT7170-1 PMBus/I²C Reference Manual には、使用可能なデジタル機能の詳細な説明が記載されています。表 14 にサポートされているコマンドの一覧を示します。

LT7170/LT7170-1 には、表 14 に記載されていないメーカー予約済みの追加コマンドもあります。これらのコマンドを読み出しても IC の動作に悪影響はありませんが、その内容と意味は予告なく変更されることがあります。

一部の未公開コマンドは読み出し専用で、書き込みを行うと電流モード・ロジック (CML) ビット 6 のフォルトが発生します。表 14 に記載のないコマンドに書き込まないでください。

「デフォルト値」欄に示す浮動小数点値は半精度 IEEE 浮動小数点数です。

別のデバイスとのコマンドの互換性をコマンド名に基づいて判断しないようにしてください。コマンドの機能の完全な定義については、必ず各デバイスのメーカーのデータシートを参照してください。

表 14. サポートされているコマンド (意図的に空白のセルあり)

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
PAGE	0x00	複数ページ PMBus デバイスとの統合化を行います。	R/W byte	Register			0x00
OPERATION	0x01	動作モードの制御：オン/オフ、マージン・ハイ/マージン・ロー。	R/W byte	Register		Y	0x80
ON_OFF_CONFIG	0x02	RUN ピンおよび PMBus バスのオン/オフ・コマンドを設定します。	R/W byte	Register		Y	0x1E
CLEAR_FAULTS	0x03	セットされたフォルト・ビットをクリア。	Send byte				
PAGE_PLUS_WRITE	0x05	指定ページにコマンドを直接書き込みます。	W block				
PAGE_PLUS_READ	0x06	指定ページからコマンドを直接読み出します。	Block R/W				
ZONE_CONFIG	0x07	現在のページを、ZONE_WRITE 動作用に指定されたゾーン番号に割り当てます。	W word	Register		Y	0xFEFE
ZONE_ACTIVE	0x08	ZONE_WRITE 動作用のアクティブ・ゾーンを選択します。	W word	Register			0xFEFE
WRITE_PROTECT	0x10	意図せぬ変更を防ぐためにデバイスが提供する保護レベル。	R/W Byte	Register		Y	0x00
STORE_USER_ALL	0x15	ユーザ動作メモリを NVM に保存し、3 回まで書き込みが可能。	Send byte				
RESTORE_USER_ALL	0x16	ユーザ動作メモリの内容を NVM から復元します。	Send byte				
CAPABILITY	0x19	このデバイスがサポートしている PMBus オプション通信プロトコルの概要。	R byte	Register			0xD8
QUERY	0x1A	コマンドがサポートされているかどうかと、サポートされているデータ・フォーマットを確認します。	Block R/W	Register			
SMBALERT_MASK	0x1B	ALERT 動作をマスク。	Block R/W	Register		Y	
VOUT_MODE	0x20	出力電圧のフォーマットと指数。	R byte	Register			0x60
VOUT_COMMAND	0x21	公称出力電圧設定値。	R/W word	IEEE	V	Y	0.5, 0x3800
VOUT_MAX	0x24	コマンドで指定された出力電圧の上限値。	R/W word	IEEE	V	Y	0.537, 0x384C
VOUT_MARGIN_HIGH	0x25	マージン・ハイ出力電圧設定値。	R/W word	IEEE	V	Y	0.525, 0x3833
VOUT_MARGIN_LOW	0x26	マージン・ロー出力電圧設定値。	R/W word	IEEE	V	Y	0.475, 0x3799
VOUT_TRANSITION_RATE	0x27	V _{out} に新しい値がコマンド指定された場合の出力電圧変化率。	R/W word	IEEE	V/ms	Y	0.25, 0x3400

PMBus/I²C シリアル・インターフェースの概要

表 14. サポートされているコマンド（意図的に空白のセルあり）（続き）

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
FREQUENCY_SWITCH	0x33	レギュレータの f_{sw} 。	R/W word	IEEE	kHz	Y	1000.0, 0x63D0
VIN_ON	0x35	ユニットが電力変換を開始する入力電圧。	R/W word	IEEE	V	Y	1.4, 0x3D9A
VIN_OFF	0x36	ユニットが電力変換を停止する入力電圧。	R/W word	IEEE	V	Y	1.35, 0x3D66
IOUT_CAL_OFFSET	0x39	READ_IOUT のオフセット。	R/W word	IEEE	A	Y	0.1, 0x2E66
VOUT_OV_FAULT_LIMIT	0x40	出力過電圧フォルト制限値。	R/W word	IEEE	V	Y	0.55, 0x3866
VOUT_OV_FAULT_RESPONSE	0x41	出力過電圧フォルトが検出されたときのデバイスの動作。	R/W byte	Register		Y	0xB8
VOUT_OV_WARN_LIMIT	0x42	出力過電圧警告制限値。	R/W word	IEEE	V	Y	0.537, 0x384C
VOUT_UV_WARN_LIMIT	0x43	出力低電圧警告制限値。	R/W word	IEEE	V	Y	0.467, 0x3779
VOUT_UV_FAULT_LIMIT	0x44	出力低電圧フォルト制限値。	R/W word	IEEE	V	Y	0.465, 0x3770
VOUT_UV_FAULT_RESPONSE	0x45	出力低電圧フォルトが検出されたときのデバイスの動作。	R/W byte	Register		Y	0x00
IOUT_OC_FAULT_RESPONSE	0x47	出力過電流フォルトが検出されたときのデバイスの動作。	R/W byte	Register		Y	0x00
IOUT_OC_WARN_LIMIT	0x4A	出力過電流警告制限値。	R/W word	IEEE	A	Y	20.0, 0x4D00
OT_FAULT_LIMIT	0x4F	内部過熱フォルト制限値。	R/W word	IEEE	C	Y	160.0, 0x5900
OT_FAULT_RESPONSE	0x50	内部過熱フォルトが検出されたときのデバイスの動作。	R/W byte	Register		Y	0xC0
OT_WARN_LIMIT	0x51	内部過熱警告制限値。	R/W word	IEEE	C	Y	140.0, 0x5860
VIN_OV_FAULT_RESPONSE	0x56	出力過電圧フォルトが検出されたときのデバイスの動作。	R/W byte	Register		Y	0xB8
VIN_UV_WARN_LIMIT	0x58	入力電源低電圧警告制限値。	R/W word	IEEE	V	Y	-1.0, 0xBC00
TON_DELAY	0x60	RUN または OPERATION（もしくはその両方）のオンから出力レールがオンになるまでの時間。	R/W word	IEEE	ms	Y	0.0, 0x0000
TON_RISE	0x61	出力電圧が上昇し始めてから V_{OUT} のコマンド指定値に達するまでの時間。	R/W word	IEEE	ms	Y	1.0, 0x3C00
TON_MAX_FAULT_LIMIT	0x62	V_{OUT} が、TON_RISE の開始から VOUT_UV_FAULT_LIMIT を超えるまでの最大時間。	R/W word	IEEE	ms	Y	5.0, 0x4500
TON_MAX_FAULT_RESPONSE	0x63	TON_MAX_FAULT イベントが検出されたときのデバイスの動作。	R/W byte	Register		Y	0x00
TOFF_DELAY	0x64	RUN または OPERATION（もしくはその両方）のオフから TOFF_FALL ランプ開始までの時間。	R/W word	IEEE	ms	Y	0.0, 0x0000
TOFF_FALL	0x65	出力が低下し始めてから 0V に達するまでの時間。	R/W word	IEEE	ms	Y	2.0, 0x4000
TOFF_MAX_WARN_LIMIT	0x66	TOFF_FALL 完了後、デバイス電圧が MFR_DISCHARGE_THRESHOLD 未満に低下するまでの最大許容時間。	R/W word	IEEE	ms	Y	0.0, 0x0000

PMBus/I²C シリアル・インターフェ이스の概要

表 14. サポートされているコマンド（意図的に空白のセルあり）（続き）

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
STATUS_BYTE	0x78	ユニットのフォルト条件の1バイト・サマリー。	R/W byte	Register			
STATUS_WORD	0x79	ユニットのフォルト条件の2バイト・サマリー。	R/W word	Register			
STATUS_VOUT	0x7A	出力電圧のフォルトと警告のステータス。	R/W byte	Register			
STATUS_IOUT	0x7B	出力電流のフォルトと警告のステータス。	R/W byte	Register			
STATUS_INPUT	0x7C	入力電源のフォルトと警告のステータス。	R/W byte	Register			
STATUS_TEMPERATURE	0x7D	READ_TEMPERATURE_1に関する内部温度のフォルトと警告のステータス。	R/W byte	Register			
STATUS_CML	0x7E	通信およびメモリのフォルトと警告のステータス。	R/W byte	Register			
STATUS_MFR_SPECIFIC	0x80	メーカー固有のフォルトと状態の情報。	R/W byte	Register			
READ_VIN	0x88	測定された入力電源電圧。	R word	IEEE	V		
READ_VOUT	0x8B	測定された出力電圧。	R word	IEEE	V		
READ_IOUT	0x8C	測定された出力電流。	R word	IEEE	A		
READ_TEMPERATURE_1	0x8D	測定内部温度値。	R word	IEEE	C		
READ_FREQUENCY	0x95	PWMのf _{sw} の測定値。	R word	IEEE			
PMBUS_REVISION	0x98	このデバイスがサポートしているPMBusのリビジョン。現在のリビジョンは1.3です。	R Byte	Register			0x33
MFR_ID	0x99	メーカーID (ASCII)。	R block				ADI
MFR_SERIAL	0x9E	固有の製品シリアル番号。	R block				
IC_DEVICE_ID	0xAD	ICの識別名 (ASCII)。	R block				LT7170 or LT7170-1
IC_DEVICE_REV	0xAE	ICのリビジョン。	R block				
MFR_NVM_UNLOCK	0xBD	アナログ・デバイセズの営業担当者 にお問い合わせください。MFR_NVM_DATAのバルク・プログラムにのみ使用します。					
MFR_NVM_USER_WRITES_REMAINING	0xBE	STORE_USER_ALLの残り書き込み回数。	R byte	Register			
MFR_NVM_DATA	0xBF	アナログ・デバイセズの営業担当者 にお問い合わせください。バルク・プログラムに使用します。STORE_USER_ALLには必要ありません。					
MFR_USER_DATA_00	0xC9	ユーザが使用できるNVMワード。	R/W word	Register		Y	0x0000
MFR_USER_DATA_01	0xCA	ユーザが使用できるNVMワード。	R/W word	Register		Y	0x0000
MFR_READ_EXTVCC	0xCD	測定EXTV _{CC} 電圧（イネーブルされている場合）。	R word	IEEE	V		
MFR_READ_ITH	0xCE	測定I _{TH} 電圧（イネーブルされている場合）。	R word	IEEE	V		
MFR_CHAN_CONFIG_LT7170	0xD0	チャンネル固有の設定ビット。	R/W word	Register		Y	0x0240
MFR_CONFIG_ALL_LT7170	0xD1	汎用設定ビット。	R/W word	Register		Y	0x0000
MFR_PWM_MODE_LT7170	0xD4	PWMエンジンの設定。	R/W word	Register		Y	0x0FDC
MFR_IOUT_PEAK	0xD7	最後のMFR_CLEAR_PEAKS以降でのREAD_IOUTの最大測定値をレポートします。	R word	IEEE	A		
MFR_ADC_CONTROL_LT7170	0xD8	ADCが取得する測定値の更新レートを設定します。	R/W byte	Register		Y	0x06

PMBus/I²C シリアル・インターフェイスの概要

表 14. サポートされているコマンド（意図的に空白のセルあり）（続き）

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
MFR_RETRY_DELAY	0xDB	フォルト再試行モード時の再試行間隔。	R/W word	IEEE	Ms	Y	10.0, 0x4900
MFR_VOUT_PEAK	0xDD	最後の MFR_CLEAR_PEAKS 以降での READ_VOUT の最大測定値。	R/W word	IEEE	V		
MFR_VIN_PEAK	0xDE	最後の MFR_CLEAR_PEAKS 以降での READ_VIN の最大測定値。	R/W word	IEEE	V		
MFR_TEMPERATURE_1_PEAK	0xDF	最後の MFR_CLEAR_PEAKS 以降での内部温度の測定値 (READ_TEMPERATURE_1) の最大値。	R/W word	IEEE	C		
MFR_READ_PWM_CFG	0xE0	PWM_CFG 抵抗の測定値。	R word	IEEE	kΩ		
MFR_READ_VOUT_CFG	0xE1	VOUT_CFG 抵抗の測定値。	R word	IEEE	kΩ		
MFR_CLEAR_PEAKS	0xE3	すべてのピーク値のクリア。	Send byte				
MFR_DISCHARGE_THRESHOLD	0xE4	チャンネルを再度イネーブルできる値まで出力が十分に減少したことを確認するために使われる出力電圧値。	R/W word	IEEE		Y	0.2, 0x3266
MFR_PADS_LT7170	0xE5	入力/出力パッドのデジタル・ステータス。	R word	Register			
MFR_I2C_ADDRESS	0xE6	7 ビットの I ² C アドレス・バイトを設定します。	R/W word	Register		Y	0x4F
MFR_SPECIAL_ID	0xE7	メーカーが使用する ID コード。	R word	Register			0x1C1D
MFR_COMMON	0xEF	複数のアナログ・デバイセス・チップに共通するメーカー・ステータス・ビット。	R byte	Register			
MFR_COMPARE_USER_ALL	0xF0	現在のコマンドの内容を NVM と比較します。	Send byte				
MFR_CHANNEL_STATE	0xF1	チャンネルの状態を返します。	R byte	Register			
MFR_PGOOD_DELAY	0xF2	PGOOD がハイに遷移するまでに出力電圧が低電圧と過電圧の間に留まるが必要な時間。	R/W word	IEEE	ms	Y	1.0, 0x3C00
MFR_NOT_PGOOD_DELAY	0xF3	PGOOD がローに遷移するまでに出力電圧が低電圧を下回るか過電圧を超えるが必要な時間。	R/W word	IEEE	ms	Y	0.1, 0x2E66
MFR_PWM_PHASE_LT7170	0xF5	PWM の位相を設定します。	R/W byte	Register		Y	0x00
MFR_SYNC_CONFIG_LT7170	0xF6	SYNC ピンの入出力設定。	R/W byte	Register		Y	0x00
MFR_PIN_CONFIG_STATUS	0xF7	ピン設定のフォルト・ステータス。	R byte	Register			
MFR_RAIL_ADDRESS	0xFA	共通パラメータを調整するための共通アドレス。	R/W byte	Register		Y	0x80
MFR_DISABLE_OUTPUT	0xFB	リセットされるまでレギュレータ出力をディスエーブルします。	R/W byte	Register			0x00
MFR_NVM_USER_WP	0xFC	ユーザ NVM への書き込みを行うコマンドをディスエーブルします。	R/W byte	Register		Y	0x00
MFR_RESET	0xFD	電源遮断が不要なコマンドによるリセット。	Send byte				

¹ NVM 列に「Y」と表示されているコマンドは、これらのコマンドが STORE_USER_ALL コマンドを使用して格納され、RESTORE_USER_ALL コマンドを使用して復元されることを示します。

レイアウトの考慮事項

LT7170/LT7170-1 の V_{IN} ピンと PGND ピン、および入力コンデンサには大きいスイッチ電流が流れるので注意が必要です。また、入力コンデンサによって形成されるループは、 V_{IN} ピンと PGND ピンに隣接させて入力コンデンサを置くことにより、できるだけ小さくします。

LT7170/LT7170-1 の入力コンデンサ、インダクタ、出力コンデンサは回路基板の表面層に配置し、同じ層内で接続します。局所的な切れ目のないグラウンド・プレーンを、アプリケーション回路の下に、表面層に最も近い層で配置します。

SW と BOOST のスイッチング・ノードの配線面積は、電磁干渉 (EMI) を最小化し浮遊容量を低減するために、最小化します。LT7170/LT7170-1 の出力電流容量をフルに使用するアプリケーションでは、最大 SW 電流をサポートできるように PCB の銅の厚さと幅を選択します。

詳細と PCB 設計ファイルについては、LT7170/LT7170-1 のユーザ・ガイドの [EVAL-LT7170](#) と [EVAL-LT7170-1](#) を参照してください。

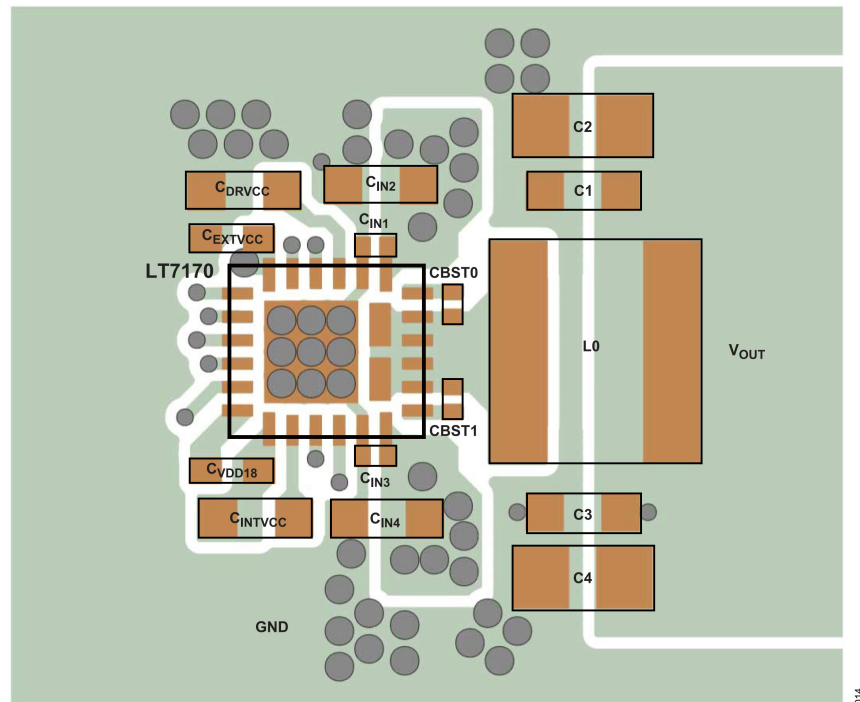


図 41. LT7170 の推奨 PCB レイアウト

レイアウトの考慮事項

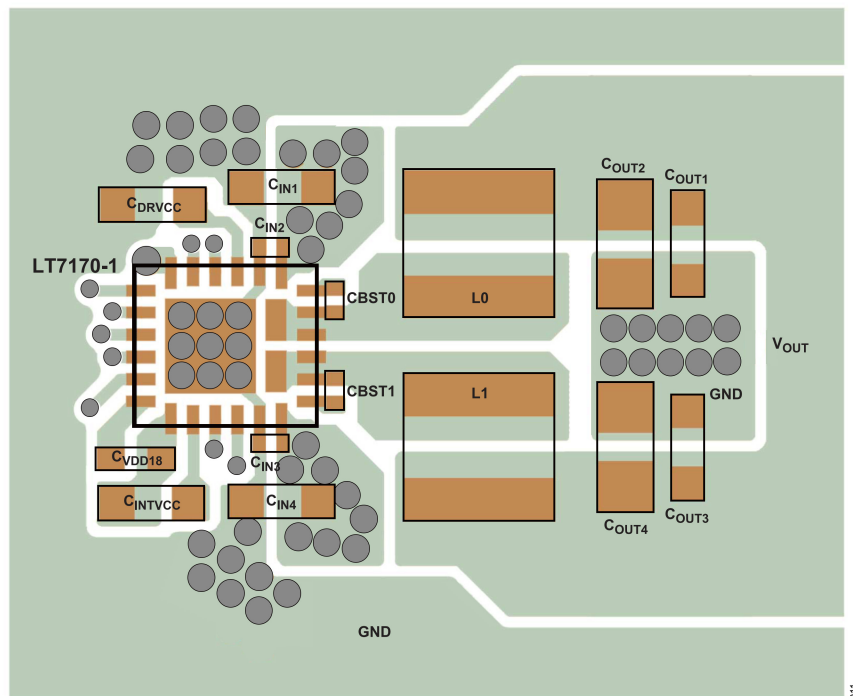


図 42. LT7170-1 の推奨 PCB レイアウト

熱に対する考慮事項

PCB のレイアウトにおいては、LT7170/LT7170-1 の良好な放熱にも注意を払う必要があります。パッケージ底面にあるグラウンド・ピンは、グラウンド・プレーンにハンダ付けします。このグラウンドを下層の大きな銅層にサーマル・ビアで接続します。これらの層で、LT7170/LT7170-1 が放出する熱を拡散します。ビアを追加すれば、熱抵抗を更に小さくすることができます。最大負荷電流は、周囲温度が最大ジャンクション温度定格値に近づくに従ってディレーティングする必要があります。

LT7170/LT7170-1 の温度上昇が最も大きくなるのは、高負荷、高 V_{IN} 、高 f_{SW} で動作させた場合です。アプリケーションで温度が高くなりすぎる場合は、 V_{IN} 、 f_{SW} 、 I_{LOAD} のいずれかを減少させて、温度を許容可能なレベルに抑えます。

標準的応用例

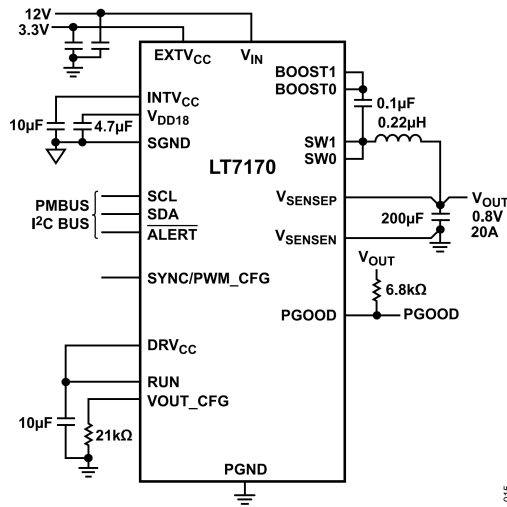


図 43. LT7170 による 12V 入力 0.8V 出力、1MHz、20A 単相レギュレータ

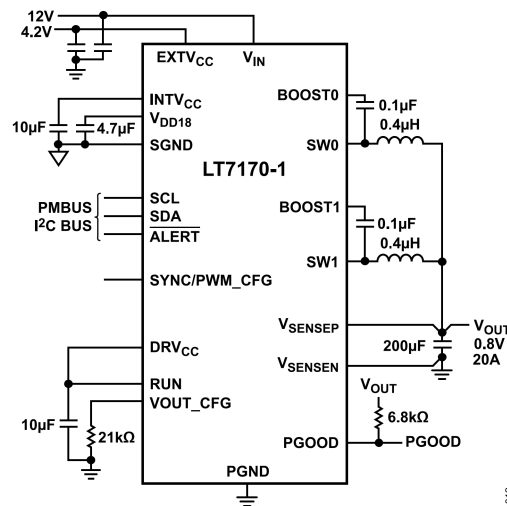


図 44. LT7170-1 による 12V 入力 0.8V 出力、1MHz、20A 2 相レギュレータ

関連製品

表 15. 関連製品

製品番号	説明	注釈
LT7182S	デジタル・パワー・システム・マネージメントを搭載したデュアル・チャンネルの 6A、20V 多相 Silent Switcher2 降圧レギュレータ	$V_{IN} : 1.5V \sim 20V$ 、 $V_{OUT(MIN)} = 0.4V$ 、40 ピン、7mm × 5mm × 0.9mm LQFN
LTC3887	デジタル・パワー・システム・マネージメント機能を搭載したデュアル出力多相降圧 DC/DC コントローラ	$V_{IN} : 4.5V \sim 24V$ 、 $V_{OUT(MIN)} = 0.5V$ 、40 ピン、6mm × 6mm × 0.75mm QFN
LT8642-1	18V、10A 同期整流式降圧 Silent Switcher	$V_{IN} : 2.5V \sim 18V$ 、 $V_{OUT(MIN)} = 0.6V$ 、20 ピン、3mm × 4mm × 0.95mm LQFN

外形寸法

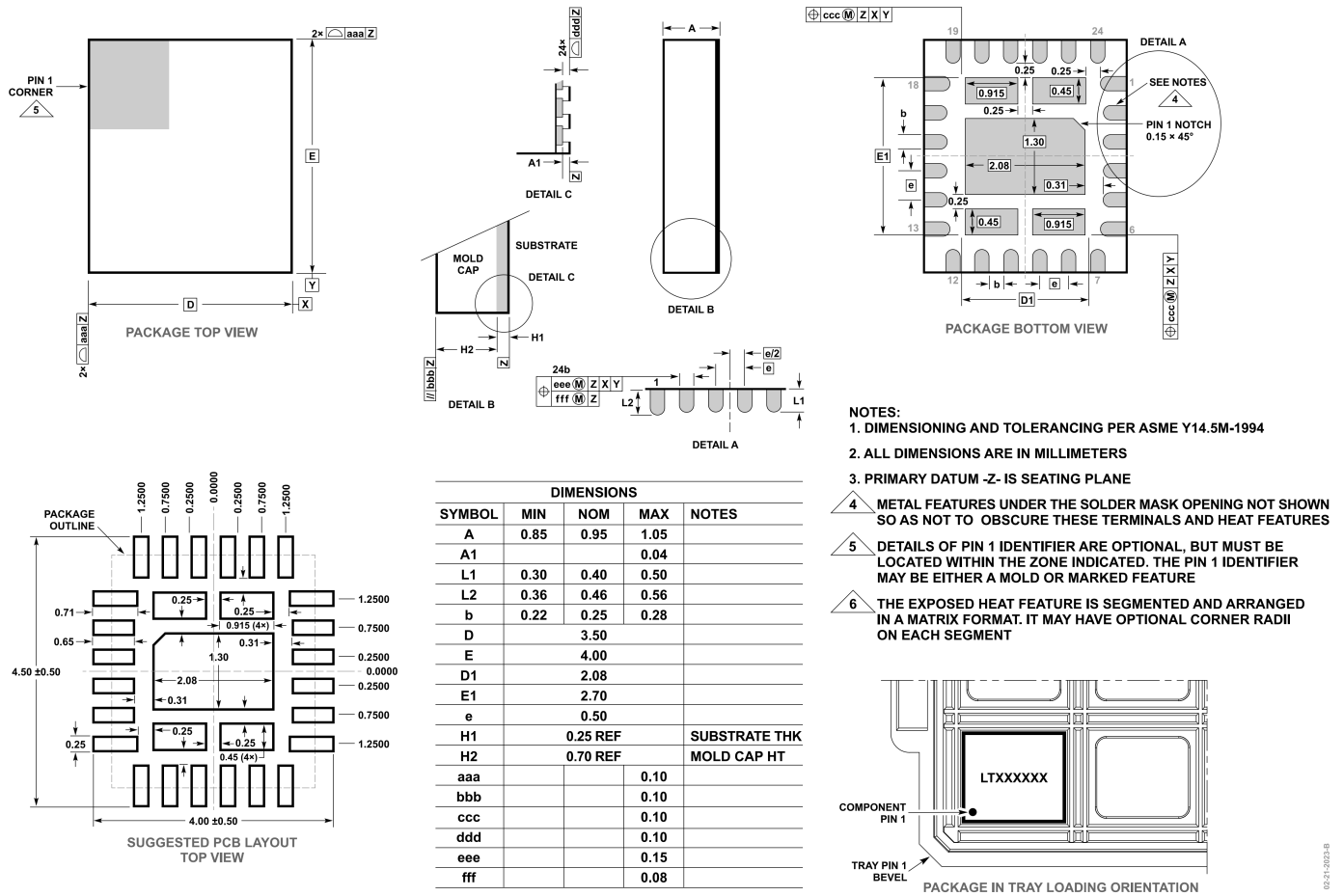


図 45. 24 ピン (3.5mm x 4mm) LQFN パッケージ (05-08-7065) 単位 : mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
LT7170RV#TRPBF	-40°C to +150°C	24-Lead (3.5 mm x 4 mm) LQFN	05-08-7065
LT7170RV-1#TRPBF	-40°C to +150°C	24-Lead (3.5 mm x 4 mm) LQFN	05-08-7065

¹ LT7170RV#TRPBF および LT7170RV-1#TRPBF は RoHS 準拠製品です。

² PC は、Philips Semiconductors (現在の NXP Semiconductors) が独自に開発した通信プロトコルです。

評価用ボード

表 16. 評価用ボード

Model ¹	Description
EVAL-LT7170-AZ	LT7170 Evaluation Board
EVAL-LT7170-1-AZ	LT7170-1 Evaluation Board

¹ Z = RoHS 準拠製品。