

**5.5V、3A、超低ノイズ、高 PSRR、45mV ドロップアウトの
PMBus 付きリニア・レギュレータ**

特長

- ▶ 超低 RMS ノイズ：1.2μV_{RMS} (10Hz~100kHz)
- ▶ 超低スポット・ノイズ：3.5nV/√Hz (10kHz)
- ▶ 超低 1/f ノイズ：7μV_{P-P} (0.1Hz~10Hz)
- ▶ 高周波数時に高 PSRR：52dB (1MHz)
- ▶ 超高速過渡応答
- ▶ ドロップアウト電圧：45mV (代表値)
- ▶ 100μA のリファレンス電流：初期精度 ±0.5%
- ▶ 高精度電流モニタ：3A で精度±3%
- ▶ 以下のような PMBus 機能を搭載：
 - ▶ V_{OUT}、I_{OUT}、V_{IN}、V_{BIAS}、および温度のレポート
 - ▶ V_{OUT} のマーゼニング
 - ▶ I_{OUT} の過電流および低電流警告制限値
 - ▶ V_{OUT}、V_{IN}、V_{BIAS} の低電圧および過電圧警告制限値
 - ▶ 過熱警告制限値
- ▶ セラミック出力コンデンサ (最小 10μF) による安定動作
- ▶ 複数デバイスの並列接続による大電流の供給
- ▶ 上流のスイッチング・コンバータを制御する VIOC ピン
- ▶ 22 ピン (3mm × 4mm) LQFN パッケージ

アプリケーション

- ▶ RF 電源：PLL、VCO、ミキサー、LNA、PA
- ▶ 高速/高精度データ・コンバータ
- ▶ 低ノイズ計測器
- ▶ スwitching電源用ポストレギュレータ
- ▶ FPGA および DSP 用電源
- ▶ 医療用アプリケーション

簡略アプリケーション回路図

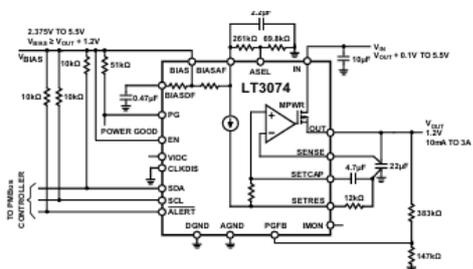


図 1. 簡略アプリケーション回路図

概要

LT3074 は、PMBus シリアル・インターフェースを備えた、低電圧、超低ノイズ、超高速過渡応答のリニア電圧レギュレータです。このデバイスは、45mV (代表値) のドロップアウト電圧で最大 3A を供給します。4.7μF のリファレンス・バイパス・コンデンサを使用することで、出力電圧ノイズを 1.2μV_{RMS} に低減します。広帯域幅と高い PSRR により小型のセラミック・コンデンサを使用できるため、バルク容量とコストを節減できます。LT3074 には、グラフィカル・ユーザ・インターフェース (GUI) を備えた LTpowerPlay®ソフトウェア開発ツールを使用できます。

LT3074 は、SETRES ピンに 100μA の高精度リファレンス電流をソースします。この SETRES ピンと GND の間に抵抗を接続することで出力電圧を設定します。LT3074 のユニティ・ゲイン動作は、出力電圧の設定値に依存せず、出力ノイズ、PSRR、帯域幅、負荷レギュレーションをほぼ一定に維持します。更に、LT3074 には独自のトラッキング機能 (VIOC) が組み込まれており、上流のスイッチング・レギュレータを制御して LT3074 の両端電圧を一定に保つので、消費電力が最小限に抑えられます。

PMBus を制御することにより、1A~6.4A の範囲で 0.05A 刻みに出力電流制限値を設定できます。PMBus のテレメトリ機能は、出力電圧と電流、入力電圧、バイアス電圧、およびダイ温度に関する情報を提供します。また、LT3074 は内部クロックを制御する CLKDIS ピンを備えています。このピンを BIAS レベルにすると、内部クロックがディスエーブルされて LT3074 はクワイエット・モードになります。LT3074 は、コンパクトな 22 ピン (3mm × 4mm) LQFN パッケージ (QFN フットプリントの積層パッケージ) で提供されます。

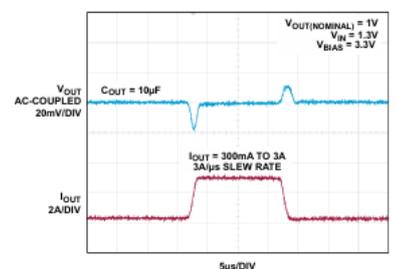


図 2. 過渡応答

改訂履歴

10/2024 - Rev 0: Initial Release

仕様

表 1. 電気的特性

(特に指定のない限り、代表値の仕様はすべて T_J (ジャンクション温度) = 25°C での値で、最小値および最大値の仕様はすべて動作温度範囲全体を対象とした値。また、特に指定のない限り、 $C_{OUT} = 22\mu\text{F}$ 、 $C_{SETCAP} = 4.7\mu\text{F}$ 、 $C_{BIASAF} = 2.2\mu\text{F}$ 、および $C_{BIASDF} = 0.47\mu\text{F}$)

パラメータ	記号	条件/コメント		最小値	代表値	最大値	単位
IN Pin Voltage	V_{IN}					5.5	V
BIAS Pin Voltage ¹	V_{BIAS}			2.375		5.5	V
SETRES Pin Current ³	I_{SETRES}	Max [2.375, $V_{OUT} + 1.2\text{V}$] $\leq V_{BIAS} \leq 5.5\text{V}$, $V_{OUT} + 0.2\text{V} \leq V_{IN} \leq 5.5\text{V}$, $0.5\text{V} \leq V_{OUT} \leq 4.2\text{V}$, 50mA $\leq I_{OUT} \leq 3\text{A}$, MFR_MARGIN = 8'h00	$T_J = 25^\circ\text{C}$	99.5	100	100.5	μA
SETRES Pin Current	I_{SETRES}	Max [2.375, $V_{OUT} + 1.2\text{V}$] $\leq V_{BIAS} \leq 5.5\text{V}$, $V_{OUT} + 0.2\text{V} \leq V_{IN} \leq 5.5\text{V}$, $0.5\text{V} \leq V_{OUT} \leq 4.2\text{V}$, 50mA $\leq I_{OUT} \leq 3\text{A}$, MFR_MARGIN = 8'h00		99	100	101	μA
Output Offset Voltage	V_{OS}	$V_{BIAS} = 2.375\text{V}$, $V_{IN} = 1.2\text{V}$, $V_{OUT} = 1\text{V}$, $I_{OUT} = 10\text{mA}$		-1		1	mV
		Max [2.375V, $V_{OUT} + 1.2\text{V}$] $\leq V_{BIAS} \leq 5.5\text{V}$, 50mA $\leq I_{OUT} \leq 3\text{A}$, $V_{OUT} + 0.2\text{V} \leq V_{IN} \leq 5.5\text{V}$, $0.5\text{V} \leq V_{OUT} \leq 4.2\text{V}$		-2		2	
I_{SETRES} Line Regulation to V_{IN}	$\Delta I_{SETRES} = f(\Delta V_{IN})$	$V_{OUT} = 0.5\text{V}$, $\Delta V_{IN} = 0.7\text{V} \sim 5.5\text{V}$, $V_{BIAS} = 2.375\text{V}$, $I_{OUT} = 50\text{mA}$				50	nA
		$V_{OUT} = 4.2\text{V}$, $\Delta V_{IN} = 4.4\text{V} \sim 5.5\text{V}$, $V_{BIAS} = 5.5\text{V}$, $I_{OUT} = 10\text{mA}$				50	
V_{OUT} Line Regulation to V_{IN}	$\Delta V_{OUT} = f(\Delta V_{IN})$	$V_{OUT} = 0.5\text{V}$, $\Delta V_{IN} = 0.7\text{V} \sim 5.5\text{V}$, $V_{BIAS} = 2.375\text{V}$, $I_{OUT} = 50\text{mA}$				0.5	mV
		$V_{OUT} = 4.2\text{V}$, $\Delta V_{IN} = 4.4\text{V} \sim 5.5\text{V}$, $V_{BIAS} = 5.5\text{V}$, $I_{OUT} = 10\text{mA}$				0.6	
I_{SETRES} Line Regulation to V_{BIAS}	$\Delta I_{SETRES} = f(\Delta V_{BIAS})$	$V_{OUT} = 0.5\text{V}$, $\Delta V_{BIAS} = 2.375\text{V} \sim 5.5\text{V}$, $V_{IN} = 0.7\text{V}$, $I_{OUT} = 50\text{mA}$				100	nA
		$V_{OUT} = 3.3\text{V}$, $\Delta V_{BIAS} = 4.5\text{V} \sim 5.5\text{V}$, $V_{IN} = 3.5\text{V}$, $I_{OUT} = 10\text{mA}$				100	
V_{OUT} Line Regulation to V_{BIAS}	$\Delta V_{OUT} = f(\Delta V_{BIAS})$	$V_{OUT} = 0.5\text{V}$, $\Delta V_{BIAS} = 2.375\text{V} \sim 5.5\text{V}$, $V_{IN} = 0.7\text{V}$, $I_{OUT} = 50\text{mA}$				0.25	mV
		$V_{OUT} = 3.3\text{V}$, $\Delta V_{BIAS} = 4.5\text{V} \sim 5.5\text{V}$, $V_{IN} = 3.5\text{V}$, $I_{OUT} = 10\text{mA}$				2	

(特に指定のない限り、代表値の仕様はすべて T_J (ジャンクション温度) = 25°C での値で、最小値および最大値の仕様はすべて動作温度範囲全体を対象とした値。また、特に指定のない限り、 $C_{OUT} = 22\mu\text{F}$ 、 $C_{SETCAP} = 4.7\mu\text{F}$ 、 $C_{BIASAF} = 2.2\mu\text{F}$ 、および $C_{BIASDF} = 0.47\mu\text{F}$)

パラメータ	記号	条件/コメント	最小値	代表値	最大値	単位	
I _{SETRES} Load Regulation ¹	$\Delta I_{SETRES} = f(\Delta I_{OUT})$	$V_{BIAS} = 2.375\text{V}$ 、 $V_{SETRES} = V_{OUT} = 1\text{V}$ 、 $V_{IN} = 1.2\text{V}$ 、 $\Delta I_{OUT} = 10\text{mA} \sim 3\text{A}$	50		100	nA	
V _{OUT} Load Regulation ¹	$\Delta V_{OUT} = f(\Delta I_{OUT})$	$\Delta I_{OUT} = 50\text{mA} \sim 3\text{A}$	$V_{BIAS} = 2.375\text{V}$ 、 $V_{IN} = 0.7\text{V}$ 、 $V_{OUT} = 0.5\text{V}$		0.6	mV	
V _{OUT} Load Regulation	$\Delta V_{OUT} = f(\Delta I_{OUT})$	$\Delta I_{OUT} = 10\text{mA} \sim 3\text{A}$	$V_{BIAS} = 2.4\text{V}$ 、 $V_{IN} = 1.4\text{V}$ 、 $V_{OUT} = 1.2\text{V}$		1.2	mV	
			$V_{BIAS} = 4.5\text{V}$ 、 $V_{IN} = 3.5\text{V}$ 、 $V_{OUT} = 3.3\text{V}$		3.3		
			$V_{BIAS} = 5.4\text{V}$ 、 $V_{IN} = 4.4\text{V}$ 、 $V_{OUT} = 4.2\text{V}$		4.2		
I _{SETRES} Common Mode Regulation	$\Delta I_{SETRES} = f(\Delta V_{SETRES})$	$V_{IN} = 5.5\text{V}$ 、 $V_{BIAS} = 5.5\text{V}$ 、 $0.5\text{V} \leq V_{OUT} = V_{SETRES} \leq 0.8\text{V}$ 、 $I_{OUT} = 50\text{mA}$			50	nA	
		$V_{IN} = 5.5\text{V}$ 、 $V_{BIAS} = 5.5\text{V}$ 、 $0.8\text{V} \leq V_{OUT} = V_{SETRES} \leq 4.2\text{V}$ 、 $I_{OUT} = 10\text{mA}$			200		
Output Offset Voltage Common Mode Regulation	$\Delta V_{OS} = f(\Delta V_{SETRES})$	$V_{IN} = 5.5\text{V}$ 、 $V_{BIAS} = 5.5\text{V}$ 、 $0.5\text{V} \leq V_{OUT} = V_{SETRES} \leq 0.8\text{V}$ 、 $I_{OUT} = 50\text{mA}$			0.5	mV	
		$V_{IN} = 5.5\text{V}$ 、 $V_{BIAS} = 5.5\text{V}$ 、 $0.8\text{V} \leq V_{OUT} = V_{SETRES} \leq 4.2\text{V}$ 、 $I_{OUT} = 10\text{mA}$			0.8		
V _{OUT} Margining Accuracy	MFR_MARGIN = 8'h33		±4	±5	±6.5	%	
	MFR_MARGIN = 8'h88		±25	±30	±37.5		
Dropout Voltage ²	V _{DO}	$V_{IN} = V_{OUT(NOMINAL)}$ 、 $V_{BIAS} \geq V_{OUT} + 1.2\text{V}$ 、 $I_{OUT} = 1\text{A}$	T _J = 25°C		15	22	mV
						33	
		$V_{IN} = V_{OUT(NOMINAL)}$ 、 $V_{BIAS} \geq V_{OUT} + 1.2\text{V}$ 、 $I_{OUT} = 2\text{A}$	T _J = 25°C		30	44	
						66	
$V_{IN} = V_{OUT(NOMINAL)}$ 、 $V_{BIAS} \geq V_{OUT} + 1.2\text{V}$ 、 $I_{OUT} = 3\text{A}$	T _J = 25°C		45	65	100		
Minimum Load Current	I _{OUT(MIN)}	$V_{OUT} \geq 0.8\text{V}$		10		mA	
		$V_{OUT} < 0.8\text{V}$		50			
Ground Pin Current	I _{IGND}	$V_{IN} = 1.4\text{V}$ 、 $V_{OUT} = 1.2\text{V}$ 、 $V_{BIAS} = 2.5\text{V}$	I _{OUT} = 10mA		4.6	7.9	mA
			I _{OUT} = 3A		4.9	9.8	

(特に指定のない限り、代表値の仕様はすべて T_J (ジャンクション温度) = 25°C での値で、最小値および最大値の仕様はすべて動作温度範囲全体を対象とした値。また、特に指定のない限り、 $C_{OUT} = 22\mu\text{F}$ 、 $C_{SETCAP} = 4.7\mu\text{F}$ 、 $C_{BIASAF} = 2.2\mu\text{F}$ 、および $C_{BIASDF} = 0.47\mu\text{F}$)

パラメータ	記号	条件/コメント	最小値	代表値	最大値	単位	
BIAS Pin Current	I_{BIAS}	$V_{IN} = 1.4\text{V}$ 、 $V_{OUT} = 1.2\text{V}$ 、 $V_{BIAS} = 2.5\text{V}$ $I_{OUT} = 10\text{mA}$		4.7	9	mA	
BIAS Pin Current	I_{BIAS}	$V_{IN} = 1.4\text{V}$ 、 $V_{OUT} = 1.2\text{V}$ 、 $V_{BIAS} = 2.5\text{V}$ $I_{OUT} = 3\text{A}$		5.7	10	mA	
BIAS Pin Current in Dropout ²	I_{BIAS_DO}	$V_{BIAS} = V_{OUT} + 1.2\text{V}$ 、 $V_{IN} = V_{OUT}$ 、 $I_{OUT} = 3\text{A}$		5.2	11	mA	
		$V_{BIAS} = 5.5\text{V}$ 、 $V_{IN} = V_{OUT}$ 、 $I_{OUT} = 3\text{A}$		40	60		
BIAS Pin Current in Shutdown (Nap Mode)	I_{BIAS_NAP}	$V_{BIAS} = 5.5\text{V}$ 、 $EN = 0\text{V}$			200	μA	
IMON Pin Voltage	V_{IMON}	$I_{OUT} = 3\text{A}$ 、 $V_{IN} - V_{OUT} = 0.2\text{V}$	0.97	1	1.03	V	
		$I_{OUT} = 1\text{A}$ 、 $V_{IN} - V_{OUT} = 0.2\text{V}$	311.7	333.3	353.3	mV	
Programmable Current Limit ³	$I_{LIM(P)}$	$I_{OUT_OC_FAULT_LIMIT} = 16'h0003$	2.92	3.04	3.14	A	
		$I_{OUT_OC_FAULT_LIMIT} = 16'h0001$	0.95	1.02	1.085		
Internal Current Limit ³	$I_{LIM(I)}$	$V_{IN} = 1.5\text{V}$ 、 $\Delta V_{OUT} = -5\%$ 、 $V_{BIAS} = 5.5\text{V}$		4.5	6	A	
PGFB Pin Threshold		PGFB の立上がり	295	300	305	mV	
		ヒステリシス		8			
PG Low Voltage	V_{PG_OL}	$I_{PG} = 200\mu\text{A}$ 、 $V_{PGFB} = 250\text{mV}$		60	100	mV	
CLKDIS Threshold		入力ハイ電圧	$V_{BIAS} - 0.3$			V	
		入力ロー電圧			0.3		
CLKDIS Leakage Current		$V_{CLKDIS} = 5.5\text{V}$			100	nA	
SETCAP Pin Current	I_{SETCAP}	$V_{SETRES} - V_{SETCAP} \geq 100\text{mV}$ (高速スタートが有効)		2		mA	
Fast Start-Up Threshold		オン ($V_{SETRES} - V_{SETCAP}$ として測定)	10		75	mV	
		オフ ($V_{SETRES} - V_{SETCAP}$ として測定)	-5		15		
Temperature Output Error ⁴		$T_J = 25^\circ\text{C}$	-5		5	$^\circ\text{C}$	
		$0^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$	-9		9		
Thermal Shutdown	TSDN	T_J 上昇		168		$^\circ\text{C}$	
		ヒステリシス		7			
BIAS Pin Undervoltage Lock Out	$V_{BIAS(UVLO)}$	$EN = V_{BIAS}$ 、 $V_{IN} = 0\text{V}$ 、 $V_{OUT} = 0\text{V}$	VBIAS の立上がり	2.11	2.16	2.2	V
			VBIAS の立下がり	1.96	2.02	2.06	

(特に指定のない限り、代表値の仕様はすべて T_J (ジャンクション温度) = 25°C での値で、最小値および最大値の仕様はすべて動作温度範囲全体を対象とした値。また、特に指定のない限り、 $C_{OUT} = 22\mu\text{F}$ 、 $C_{SETCAP} = 4.7\mu\text{F}$ 、 $C_{BIASAF} = 2.2\mu\text{F}$ 、および $C_{BIASDF} = 0.47\mu\text{F}$)

パラメータ	記号	条件/コメント	最小値	代表値	最大値	単位
Input-to-Output Differential Voltage Control ⁵	VIOC _{AV}	VIOC アンプのゲイン		1		V/V
	VIOC _{VOS}	VIOC アンプのオフセット	790	800	810	mV
	VIOC _{ISOURCE}	VIOC ピンのソース電流: $V_{BIAS} > VIOC + 1V$	200			μA
	VIOC _{SINK}	VIOC ピンのシンク電流: $V_{BIAS} > VIOC + 1V$		20		
EN Pin Threshold	ENV _{THR}	EN トリップ・ポイントの立上がり、 $V_{BIAS} = 2.375V$	1.20	1.26	1.32	V
	ENV _{THF}	EN トリップ・ポイントのヒステリシス、 $V_{BIAS} = 2.375V$		80		mV
EN Pin Current	I _{EN}	$0V \leq V_{EN} \leq 5.5V$ 、 $V_{BIAS} = 5.5V$			5	μA
		$V_{EN} = 5.5V$ 、 $V_{BIAS} = 0V$		10	20	
ASEL Pin Leakage Current	I _{ASEL}	$0V \leq V_{ASEL} \leq 5.5V$ 、 $V_{BIAS} = 0V$			1	μA
BIAS Ripple Rejection	PSRR _{BIAS}	$V_{BIAS} = 5V$ (平均)、 $V_{IN} = 1.3V$ 、 $V_{SETRES} = V_{OUT} = 1.0V$	$V_{RIPPLE} = 500\text{mVP-P}$ 、 $f_{RIPPLE} = 120\text{Hz}$ 、 $I_{OUT} = 3A$		114	dB
			$V_{RIPPLE} = 500\text{mVP-P}$ 、 $f_{RIPPLE} = 1\text{MHz}$ 、 $I_{OUT} = 3A$		67	
IN Ripple Rejection	PSRR _{IN}	$V_{BIAS} = 5V$ 、 $V_{IN} = 1.3V$ (平均)、 $V_{SETRES} = V_{OUT} = 1.0V$	$V_{RIPPLE} = 50\text{mVP-P}$ 、 $f_{RIPPLE} = 120\text{Hz}$ 、 $I_{OUT} = 3A$		90	dB
			$V_{RIPPLE} = 50\text{mVP-P}$ 、 $f_{RIPPLE} = 1\text{MHz}$ 、 $I_{OUT} = 3A$		52	
Output RMS Noise ⁶	V _{RMS(OUT)}	$V_{OUT} = 1V$ 、 $I_{OUT} = 3A$ 、 $V_{IN} = 1.3V$ 、 $V_{BIAS} = 3.3V$ 、 $C_{OUT} = 22\mu\text{F}$	BW = 10Hz~ 100kHz、 $C_{SETCAP} = 0.47\mu\text{F}$		1.6	μV_{RMS}
			BW = 10Hz~ 100kHz、 $C_{SETCAP} = 4.7\mu\text{F}$		1.2	
Output Noise Spectral Density ⁶	V _{n(OUT)}	$V_{OUT} = 1V$ 、 $I_{OUT} = 3A$ 、 $V_{IN} = 1.3V$ 、 $V_{BIAS} = 3.3V$ 、 $C_{SETCAP} = 0.47\mu\text{F}$	周波数 = 0.1Hz		2.4	$\mu\text{V}/\sqrt{\text{Hz}}$
			周波数 = 10Hz		650	
			周波数 = 10kHz		3.5	nV/ $\sqrt{\text{Hz}}$
			周波数 = 100kHz		3	

(特に指定のない限り、代表値の仕様はすべて T_J (ジャンクション温度) = 25°C での値で、最小値および最大値の仕様はすべて動作温度範囲全体を対象とした値。また、特に指定のない限り、 $C_{OUT} = 22\mu\text{F}$ 、 $C_{SETCAP} = 4.7\mu\text{F}$ 、 $C_{BIASAF} = 2.2\mu\text{F}$ 、および $C_{BIASDF} = 0.47\mu\text{F}$)

パラメータ	記号	条件/コメント	最小値	代表値	最大値	単位	
Output Noise Spectral Density ⁶	$V_{n(OUT)}$	$V_{OUT} = 1V$ 、 $I_{OUT} = 3A$ 、 $V_{IN} = 1.3V$ 、 $V_{BIAS} = 3.3V$ 、 $C_{SETCAP} = 4.7\mu\text{F}$	周波数 = 0.1Hz	1.4		$\mu\text{V}/\sqrt{\text{Hz}}$	
			周波数 = 10Hz	40			
			周波数 = 10kHz	3.5		$\text{nV}/\sqrt{\text{Hz}}$	
			周波数 = 100kHz	3			
Output Voltage Readback		分解能		12		Bits	
	V_{OUT_FS}	フルスケール電圧		6.25		V	
		精度	$V_{OUT} = 4.2V$	-1		1	%
		ゼロコード・オフセット			-8		mV
	t_{CONV_VOUT}	変換時間	$T_J = 25^\circ\text{C}$		4.096		msec
$t_{REFRESH_VOUT}$	リフレッシュ・レート	$T_J = 25^\circ\text{C}$		9.216			
Output Current Readback		分解能		12		Bits	
	I_{OUT_FS}	フルスケール電流		9.375		A	
		精度	$I_{OUT} = 3A$	-3		3	%
		ゼロコード・オフセット			-12		mA
	t_{CONV_IOUT}	変換時間	$T_J = 25^\circ\text{C}$		4.096		msec
$t_{REFRESH_IOUT}$	リフレッシュ・レート	$T_J = 25^\circ\text{C}$		9.216			
Input Voltage Readback		分解能		10		Bits	
	V_{IN_FS}	フルスケール電圧		6.25		V	
		精度	$V_{IN} = 5.5V$	-1		1	%
		ゼロコード・オフセット			-8		mV
	t_{CONV_VIN}	変換時間	$T_J = 25^\circ\text{C}$		1.024		msec
$t_{REFRESH_VIN}$	リフレッシュ・レート	$T_J = 25^\circ\text{C}$		27.648			
Bias Voltage Readback		分解能		10		Bits	
	V_{BIAS_FS}	フルスケール電圧		6.25		V	
		精度	$V_{BIAS} = 5.5V$	-1		1	%
		ゼロコード・オフセット			-8		mV
	t_{CONV_VBIAS}	変換時間	$T_J = 25^\circ\text{C}$		1.024		msec
$t_{REFRESH_VBIAS}$	リフレッシュ・レート	$T_J = 25^\circ\text{C}$		27.648			
Temperature Readback		分解能		10		Bits	
		フルスケール温度		312.5		°C	
		精度	$T_J = 25^\circ\text{C}$	-5			5
		ゼロコード・オフセット			-0.4		
	t_{CONV_TEMP}	変換時間	$T_J = 25^\circ\text{C}$		1.024		msec
	$t_{REFRESH_TEMP}$	リフレッシュ・レート	$T_J = 25^\circ\text{C}$		46.08		msec

(特に指定のない限り、代表値の仕様はすべて T_J (ジャンクション温度) = 25°C での値で、最小値および最大値の仕様はすべて動作温度範囲全体を対象とした値。また、特に指定のない限り、 $C_{OUT} = 22\mu\text{F}$ 、 $C_{SETCAP} = 4.7\mu\text{F}$ 、 $C_{BIASAF} = 2.2\mu\text{F}$ 、および $C_{BIASDF} = 0.47\mu\text{F}$)

パラメータ	記号	条件/コメント	最小値	代表値	最大値	単位
Digital Inputs (SCL, SDA)	V_{IH}	入力ハイ電圧	1.35			V
	V_{IL}	入力ロー電圧			0.8	
	V_{HYST}	入力ヒステリシス		0.235		
	C_{PIN}	入力容量			10	
Open Drain Outputs (SCL, SDA, ALERT)	V_{OL}	出力ロー電圧、 $I_{SINK} = 6\text{mA}$			0.4	V
	I_{LEAK}	出力リーク電流、 $0\text{V} \leq V_{PIN} \leq 5.5\text{V}$			5	μA
Serial Bus Operating Frequency	f_{SCL}		10		400	kHz
Bus Free Time Between Start and Stop	t_{BUF}		1.3			μsec
Hold Time After Start Condition (after this period, the first clock is generated).	$t_{HD(STA)}$		0.6			μsec
Repeated Start Condition Setup Time	$t_{SU(STA)}$		0.6		10000	μsec
Stop Condition Setup Time	$t_{SU(STO)}$		0.6			μsec
Data Hold Time	$t_{HD(DAT)}$	受信データ	0			μsec
		送信データ	0.3		0.9	
Data Setup Time	$t_{SU(DAT)}$		0.1			μsec
Stuck PMBus Timer	$t_{TIMEOUT_SMB}$			35		msec
Serial Clock Low Period	t_{LOW}		1.3		10000	μsec
Serial Clock High Period	t_{HIGH}		0.6			μsec

- 適切な性能とレギュレーションを維持するために、BIAS 電圧は以下の条件を満たす必要があります。2.375V \leq $V_{BIAS} \leq$ 5.5V、および $V_{BIAS} \geq (V_{OUT} + 1.2\text{V})$ 。
- ドロップアウト電圧 V_{DO} は、仕様規定されている出力電流における最小の入出力間電圧差です。ドロップアウトがあると、出力電圧は $V_{IN} - V_{DO}$ に等しくなります。
- 動作条件は、最大ジャンクション温度による制限を受けます。安定化出力電圧の仕様は、入力電圧と出力電流の可能な組み合わせのすべてに適用されるわけではありません。最大出力電流で動作させる場合は、入力電圧範囲を $V_{IN} \leq V_{OUT} + 600\text{mV}$ に制限してください。
- レポートされた温度は、LT3074 の電源デバイスの平均温度を表します。消費電力、温度勾配、ダイ全体の熱時定数が原因で、レポートされた温度測定値が電源デバイスの過渡的な電力変動を正確に追跡していないこともあります。内部のサーマル・シャットダウン・センサーは、LT3074 を安全な動作領域内に保つよう設計されています。

- 5 VIOC バッファは、 $V_{IN} - V_{OUT} + 800\text{mV}$ に等しい電圧を出力します。詳細については、[アプリケーション情報](#)のセクションを参照してください。VIOC ピンのソース電流は、 $10\mu\text{A} \sim 200\mu\text{A}$ の範囲内に設定する必要があります。BIAS から VIOC までに必要な最小電圧は 1V です。
- 6 SETCAP ピンにコンデンサを追加すると、出力電圧ノイズが減少します。このコンデンサの追加により、リファレンス抵抗の熱ノイズとリファレンス電流のノイズがバイパスされます。このとき、出力ノイズはエラー・アンプのノイズと等しくなります。SETCAP ピンにバイパス・コンデンサを使用することは、スタートアップ時間の増加にもつながります。

絶対最大定格

表 2. 絶対最大定格

PARAMETER	RATING
IN Pin Voltage ¹	-0.3V to 6V
OUT Pin Voltage ¹	-0.3V to 6V
SENSE Pin Voltage ¹	-0.3V to 6V
BIAS, BIASAF, BIASDF Pin Voltage ¹	-0.3V to 6V
SCL, SDA, $\overline{\text{ALERT}}$ Pin Voltage ¹	-0.3V to 5.5V
EN Pin Voltage ¹	-0.3V to 6V
VIOC Pin Voltage ¹	-0.3V to 6V
VIOC Pin Current	-1mA to 1mA
IMON Pin Voltage ¹	-0.3V to 6V
PGFB Pin Voltage ¹	-0.3V to 6V
PG Pin Voltage ¹	-0.3V to 6V
SETRES, SETCAP Pin Voltage ¹	-0.3V to 6V
ASEL Pin Voltage ¹	-0.3V to 5.5V
CLKDIS Pin Voltage ¹	-0.3V to 5.5V
AGND to DGND Differential Voltage	-0.3V to 0.3V
Output Short-Circuit Duration	Indefinite
Operating Junction Temperature ²	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Maximum Reflow (Package Body) Temperature	+260°C

1 IN、OUT、SENSE、BIAS、BIASAF、BIASDF、ASEL、SCL、SDA、 $\overline{\text{ALERT}}$ 、EN、VIOC、CLKDIS、IMON、PG、SETRES、SETCAP、および PGFB の各ピンと GND の間には、寄生ダイオードが内在します。フォルト状態の間は、これらのピンを GND ピンより 0.3V 以上低い電圧に駆動しないでください。これらのピンは、通常動作中は GND より高い正電圧に維持する必要があります。

2 LT3074A は、 $T_j \approx T_A$ (周囲温度) となるパルス負荷条件下でテストされ、仕様規定されています。LT3074A は $T_A = 25^\circ\text{C}$ でテストされています。-40°C~125°C の動作温度範囲全体にわたる LT3074A の性能は、設計、特性評価、統計的プロセス制御との相関によって裏付けられています。LT3074A の動作は、-40°C~125°C の動作ジャンクション温度範囲全体にわたって確保されています。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これらはストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、PCB の設計と動作環境に直接関連しています。PCB の熱設計には細心の注意が必要です。

表 3. 熱抵抗

PACKAGE TYPE ¹	θ_{JA}	θ_{JCTOP}	θ_{JCBOT}	UNIT
22-LEAD 3mm × 4mm LQFN	33	47	3.5	°C/W

¹ θ の値は JESD51 に従って決定されます。 θ_{JA} の値はデモ・ボードを使用して取得しています。

静電放電 (ESD)

以下の ESD 情報は ESD に敏感なデバイスを取り扱うために示したもので、その対象は ESD 保護区域内だけに限られます。人体モデル (HBM) は ANSI/ESDA/JEDEC JS-001、チャージ・デバイス・モデル (CDM) は ANSI/ESDA/JEDEC JS-002 に準拠しています。

ESD 定格

表 4. LT3074、22 ピン (3mm × 4mm) LQFN

ESD Model	Withstand Threshold (V)	Class
HBM	3500	2
CDM	1250	C5

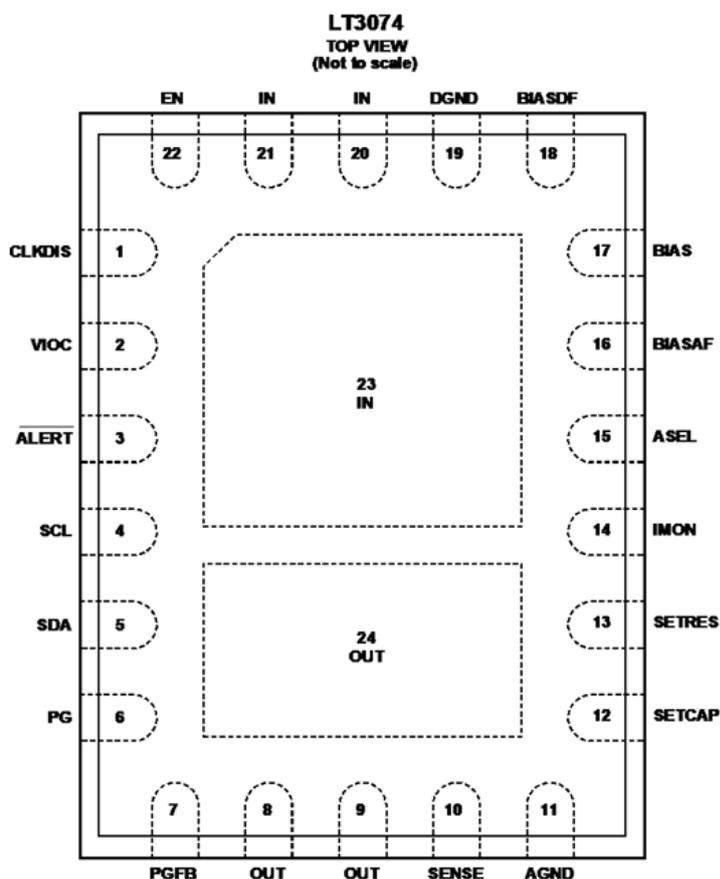
ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

帯電したデバイスや回路基板は、検出されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES
1. EXPOSED PADS. SOLDER PINS 23 AND 24 TO THE PCB FOR BETTER THERMAL PERFORMANCE.

LQFN PACKAGE
22-LEAD (3mm x 4mm)
 $T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 33^{\circ}\text{C/W}$, $\theta_{JCTOP} = 47^{\circ}\text{C/W}$, $\theta_{JCBOT} = 3.5^{\circ}\text{C/W}$

LQFN PACKAGE
22-LEAD (3mm X 4mm)
 $T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 33^{\circ}\text{C/W}$, $\theta_{JCTOP} = 47^{\circ}\text{C/W}$, $\theta_{JCBOT} = 3.5^{\circ}\text{C/W}$

図 3. ピン配置

表 5. ピンの説明

ピン	名称	説明
1	CLKDIS	クロックをディスエーブル。このピンをハイにすると内部高周波クロックがディスエーブルされて、デバイスはクワイエット・モードになります。使用しない場合、このピンは DGND に接続します。このピンはフロート状態にしないでください。
2	VIOC	入出力間制御用の電圧。LT3074 は独自のトラッキング機能 (VIOC) を搭載しており、上流のスイッチング・レギュレータを制御して LT3074 の両端電圧を一定に保つので、消費電力が最小限に抑えられます。上流のスイッチング・レギュレータの適切な制御の詳細については、 アプリケーション情報 のセクションを参照してください。

ピン	名称	説明
3	$\overline{\text{ALERT}}$	オープンドレイン・デジタル出力。このピンには $\overline{\text{SMBALERT}}$ 信号を接続します。アプリケーションには、最も高い電源レールへのプルアップ抵抗が必要です。
4	SCL	シリアル・バス・クロック入力。オープンドレイン出力。アプリケーションには、最も高い電源レールへのプルアップ抵抗が必要です。
5	SDA	シリアル・バス・データ入出力。オープンドレイン出力。アプリケーションには、最も高い電源レールへのプルアップ抵抗が必要です。
6	PG	パワー・グッド。PG は、出力電圧のレギュレーション状態を示すオープンドレインのフラグです。PGFB の立上がりエッジで PGFB が 300mV 未満の場合、PG はローになります。パワー・グッド機能が不要な場合は、PG ピンをフロート状態にします。詳細については、 アプリケーション情報の セクションを参照してください。
7	PGFB	パワー・グッド・フィードバック。PGFB ピンが立上がりエッジで 300mV を超えると、PG ピンがハイになります。立下がりエッジでは 8mV のヒステリシスがあります。OUT、PGFB、および AGND の間に外付けの抵抗分圧器を接続することにより、次の伝達関数でプログラマブル・パワー・グッド閾値が設定されます： $0.3V \times (1 + R_{PG2}/R_{PG1})$ 。ここで、 R_{PG1} は PGFB と AGND の間に接続された抵抗で、 R_{PG2} は OUT と PGFB の間に接続された抵抗です。パワー・グッド機能が不要な場合は、PGFB を BIASAF に接続してください。
8, 9, Exposed Pad 24	OUT	出力。LQFN パッケージの 8 番ピン、9 番ピン、露出パッド 24 は、OUT への電氣的接続部です。これらのピンは負荷に給電します。適切な性能を得るためにすべての OUT ピンをまとめて接続し、熱性能を向上させるために 24 番ピンを PCB にハンダ付けします。安定性を確保するには 10 μ F 以上の出力容量が必要です。最大限の性能を得るために、アナログ・デバイスでは低 ESR の X5R または X7R 誘電体セラミック・コンデンサを推奨しています。負荷トランジェントの大きいアプリケーションでは、ピーク電圧トランジェントを制限するために、より大きな出力コンデンサが必要です。
10	SENSE	OUT 用のケルビン検出。SENSE ピンは、エラー・アンプへの反転入力です。SENSE ピンをレギュレータの OUT ピンに接続すると、最適なレギュレーションが得られます。クリティカルなアプリケーションでは、レギュレータと負荷の間の PCB パターンの抵抗値によって小さい電圧降下が生じ、負荷点に負荷レギュレーション誤差を発生させます。SENSE ピンを OUT に直接接続せずに負荷に接続すると、この電圧誤差の発生をなくすことができます。
11	AGND	アナログ・グラウンド。適切な電氣的および熱的性能を確保するために、パッケージの GND ピンはすべて PCB グラウンドに接続します。
12	SETCAP	リファレンス・フィルタ。このピンには、外部から負荷をかけないようにする必要があります。4.7 μ F のコンデンサを用いて SETCAP ピンを AGND にバイパスすると、出力電圧ノイズが減少し、リファレンスにソフトスタート機能が付与されます。コンデンサは、高品質で低リーク電流のものをを使用することを推奨します。
13	SETRES	リファレンス。このピンは 100 μ A の高精度電流をソースします。LT3074 では、このピンと AGND の間に抵抗を接続して出力レギュレーション電圧を設定します。
14	IMON	出力電流モニタ。IMON ピンは電圧出力ピンであり、3A/V の比率で出力電流に比例する電圧をソースします。最大限の性能を得るには、このピンに加わる外部負荷を最小限に抑えてください。また、このピンは外部から駆動しないでください。
15	ASEL	シリアル・バス・アドレスの選択。このピンを使用すれば、7 ビットのアドレス空間のうちの 4LSB をプログラムできます。3MSB は 110b に固定されています。シリアル・バス・インターフェースのアドレスを選択するには、BIASAF、ASEL、AGND の間に $\pm 1\%$ の抵抗分圧器を接続します。もしくは、このピンを AGND に接続してアドレスを 110_0000b に設定するか、BIASAF に接続してアドレスを 110_1111b に設定します。このピンはフロート状態にしないでください。詳細については、 アプリケーション情報の セクションを参照してください。

ピン	名称	説明
16	BIASAF	アナログ回路用のバイアス・フィルタ・ピン。LT3074 では、このピンに 2.2 μ F 以上のバイパス・コンデンサを接続する必要があります。
17	BIAS	バイアス電源。このピンは内部制御回路と出力段に電流を供給し、パス・トランジスタを駆動します。このピンにバイパス・コンデンサは不要です。正しく動作させるには、BIAS 電圧が次の条件を満たす必要があります： $2.375V \leq V_{BIAS} \leq 5.5V$ 、および $V_{BIAS} \geq 1.2 + V_{OUT}$ 。
18	BIASDF	デジタル回路用のバイアス・フィルタ・ピン LT3074 では、このピンに 0.47 μ F 以上のバイパス・コンデンサを接続する必要があります。
19	DGND	デジタル・グラウンド。適切な電気的および熱的性能を確保するために、パッケージの GND ピンはすべて PCB グラウンドに接続します。
20, 21, Exposed Pad 23	IN	入力電源。LQFN パッケージの 20 番ピン、21 番ピン、露出パッド 23 は、IN への電気的接続部です。これらのピンは、大電流パス・トランジスタに給電します。適切な性能を得るためにすべての IN ピンをまとめて接続し、熱性能を向上させるために 23 番ピンを PCB にハンダ付けします。LT3074 で周波数に対する安定性と低入力インピーダンスを維持するには、IN にバイパス・コンデンサを接続する必要があります。大半のバッテリーおよび電源プレーンのインピーダンスには、10 μ F の入力バイパス・コンデンサで十分です。入力パターンのインダクタンスを最小限に抑えると、性能が最適化されます。 $V_{IN} - V_{OUT}$ の電圧差の小さいアプリケーションや、大きくて高速の負荷トランジェントが生じるアプリケーションでは、入力電源が低下してレギュレータがドロップアウト状態になるのを防ぐために、はるかに大きな入力コンデンサが必要になることがあります。
22	EN	デバイス・イネーブル。このピンは出力をイネーブル/ディスエーブルします。EN ピンをローにするとリファレンスがブルダウンされ、出力トランジスタがディスエーブルされて、補助機能がディスエーブルされます。EN ピンは、デジタル・ロジック・ポートを使用して駆動するか、あるいは、 V_{BIAS} へのプルアップ抵抗で終端されたオープンコレクタ NPN またはオープンドレイン NMOS を使用して駆動します。プルアップ抵抗は 200k Ω 未満にして、EN ピンの V_{IH} 条件を満たす必要があります。EN ピンを使用しない場合は BIAS に接続してください。

代表的な性能特性

特に指定のない限り、 $T_J = 25^\circ\text{C}$ 。

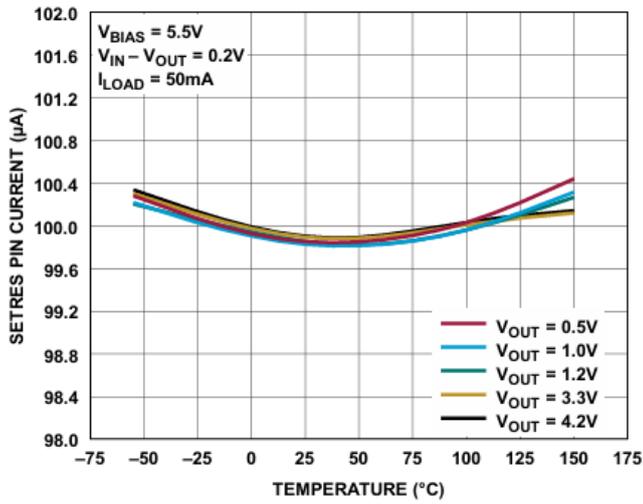


図 4. I_{SETRES} と温度の関係

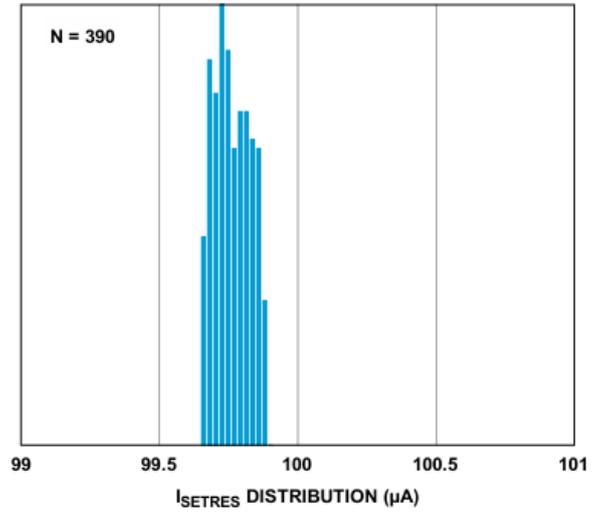


図 5. I_{SETRES} の分布

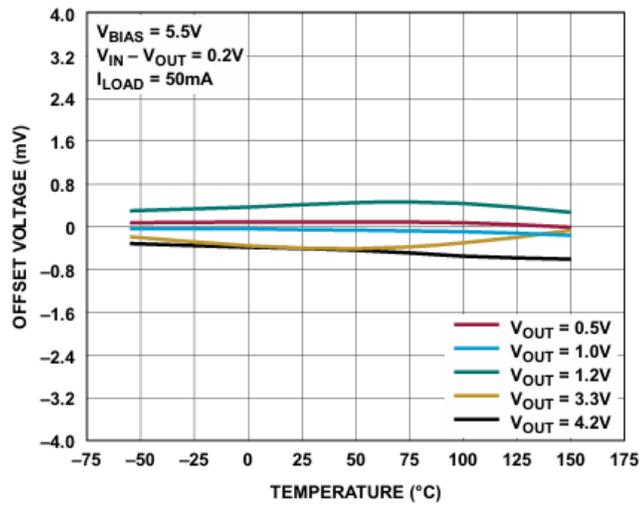


図 6. V_{OS} と温度の関係

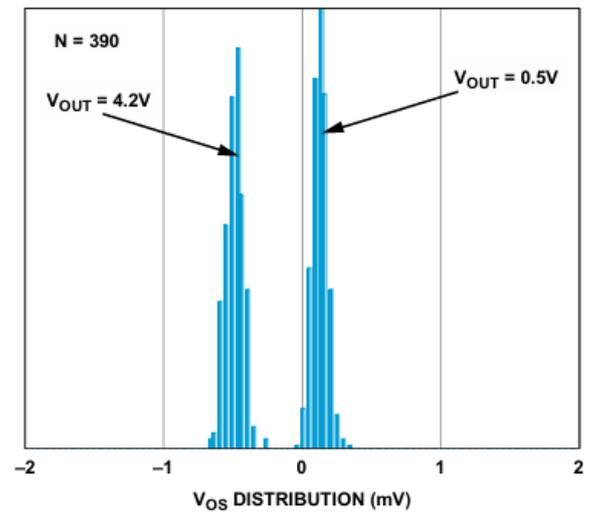


図 7. V_{OS} の分布

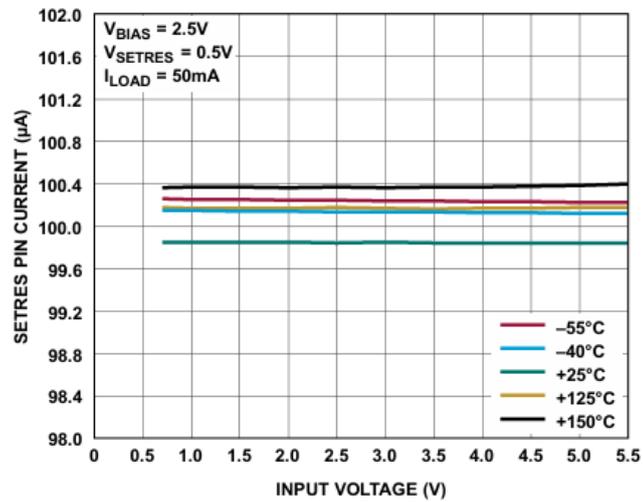


図 8. V_{IN} に対する I_{SETRES} のレギュレーション

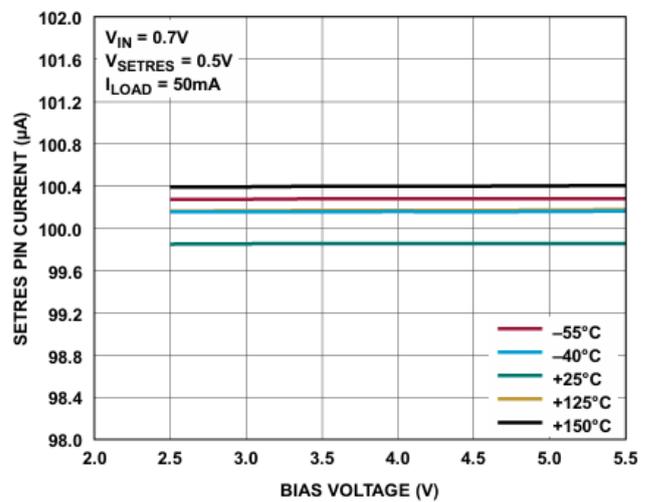


図 9. V_{BIAS} に対する I_{SETRES} のライン・レギュレーション

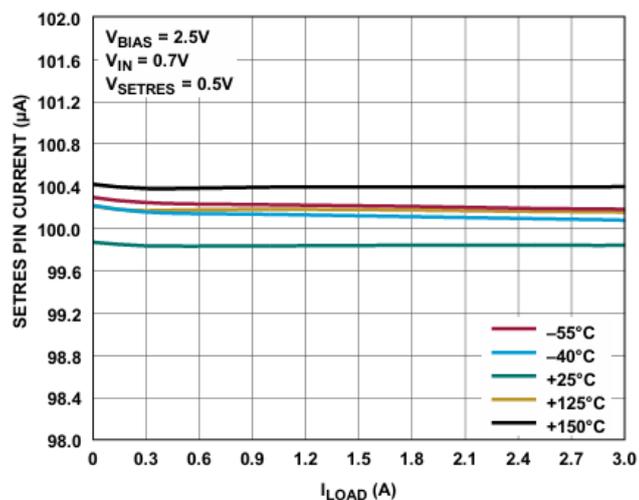


図 10. I_{SETRES} の負荷レギュレーション

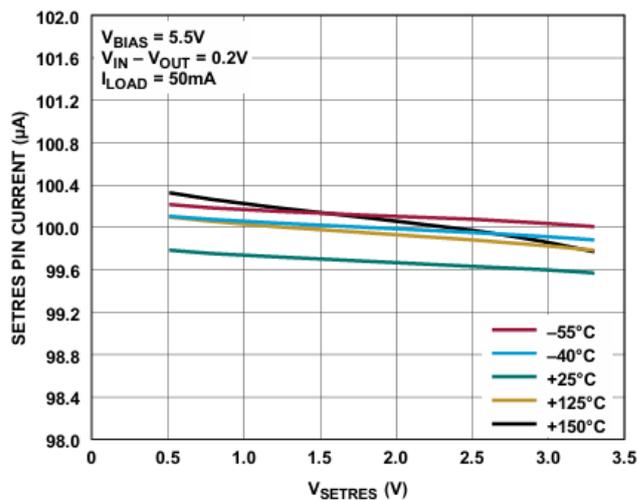


図 11. I_{SETRES} のコモンモード・レギュレーション

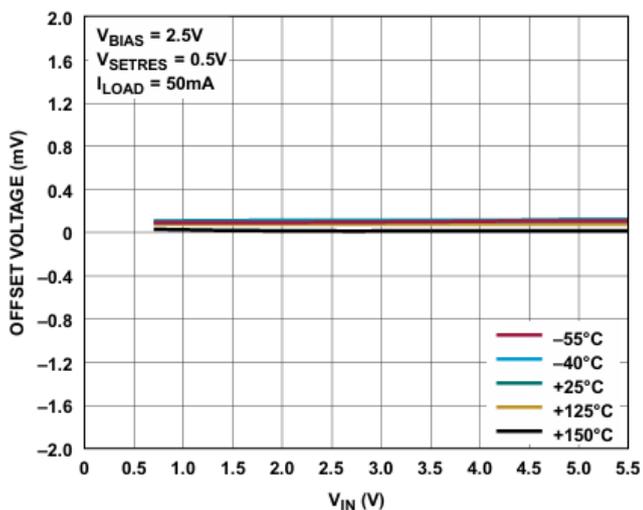


図 12. V_{OS} のライン・レギュレーション

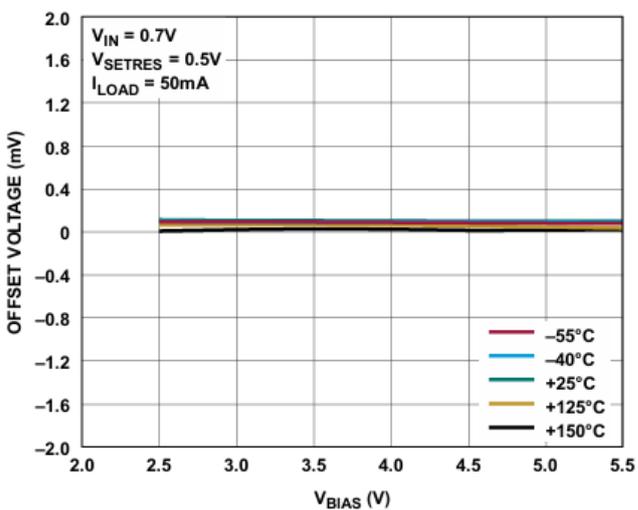


図 13. V_{OS} のライン・レギュレーション

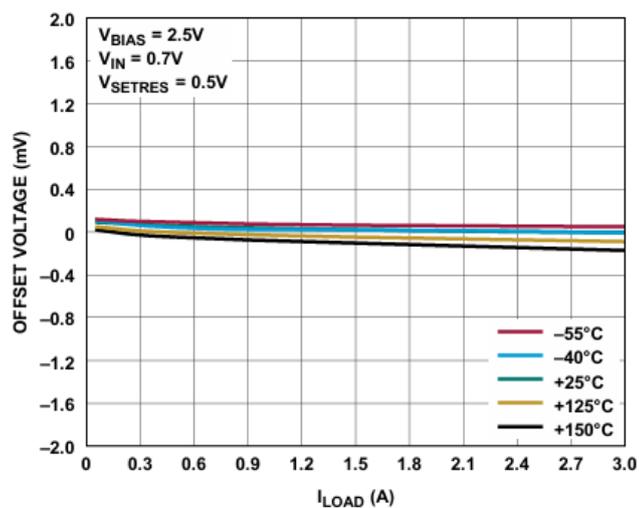


図 14. V_{OS} の負荷レギュレーション

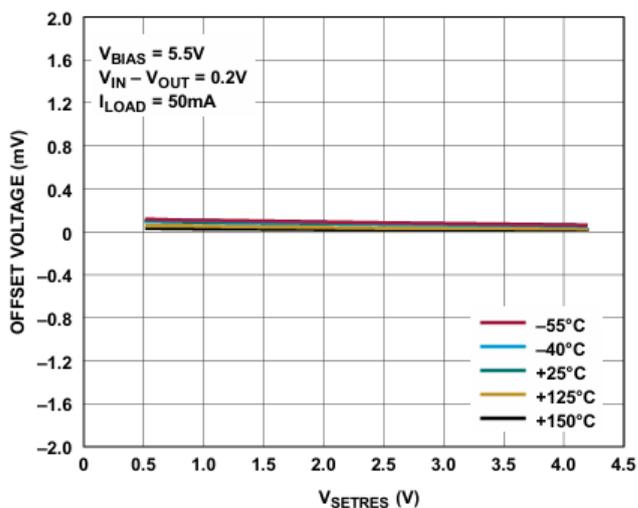


図 15. V_{OS} のコモンモード・レギュレーション

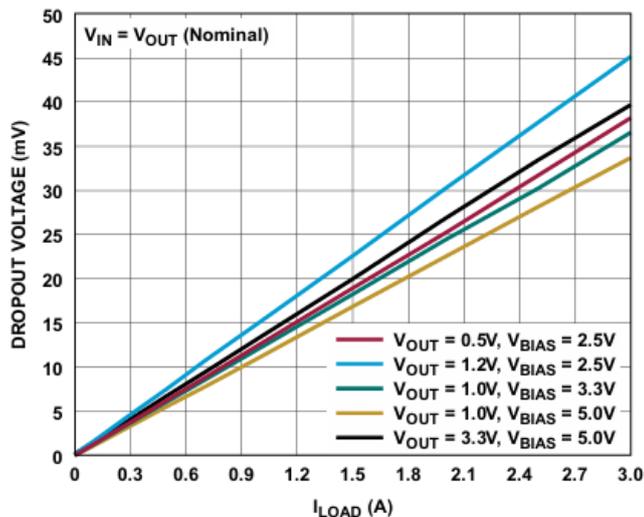


図 16. ドロップアウト電圧と負荷の関係

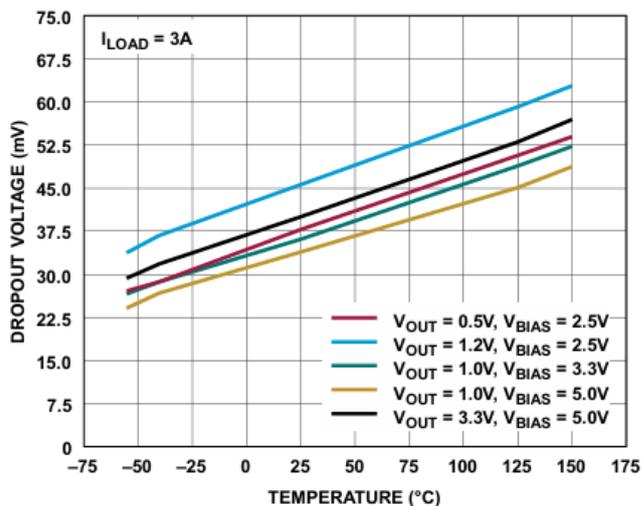


図 17. ドロップアウト電圧と温度の関係 (3A)

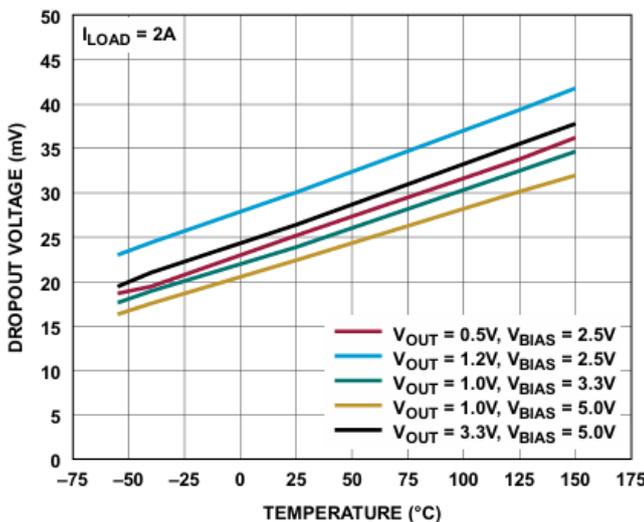


図 18. ドロップアウト電圧と温度の関係 (2A)

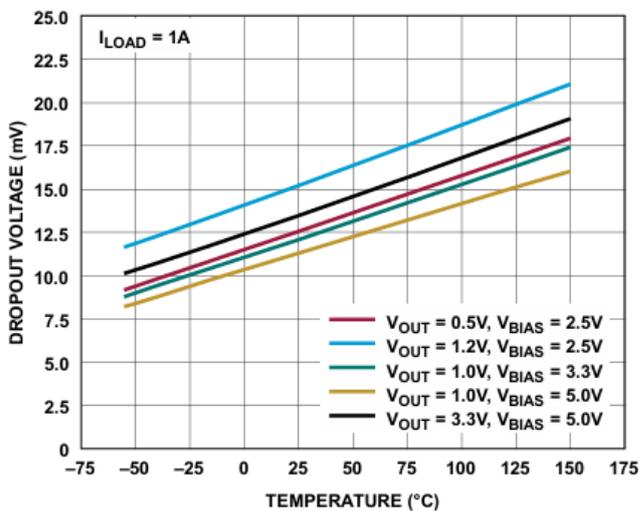


図 19. ドロップアウト電圧と温度の関係 (1A)

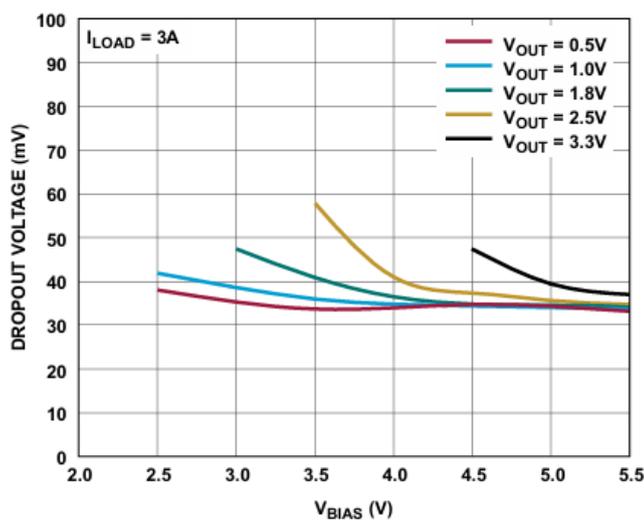


図 20. ドロップアウト電圧とバイアスの関係

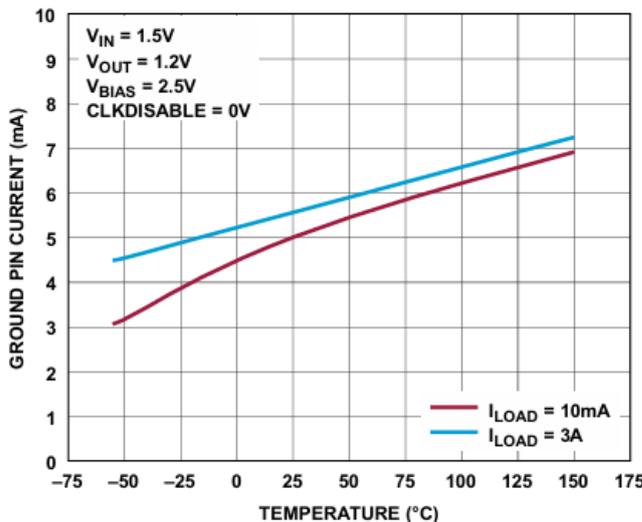


図 21. IGND と温度の関係

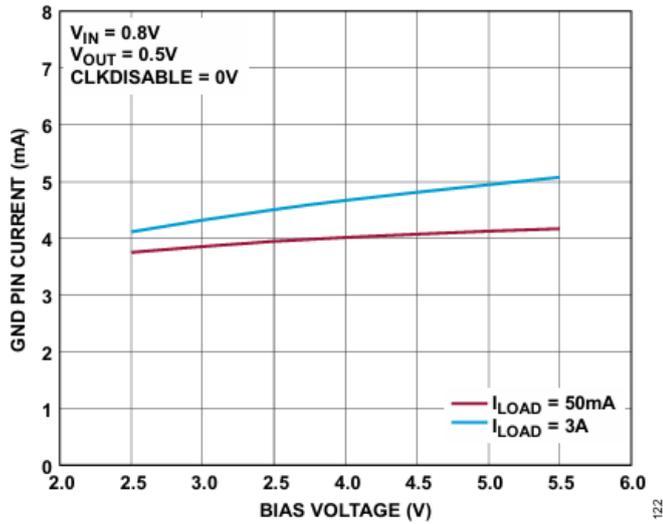


図 22. IGND と BIAS の関係

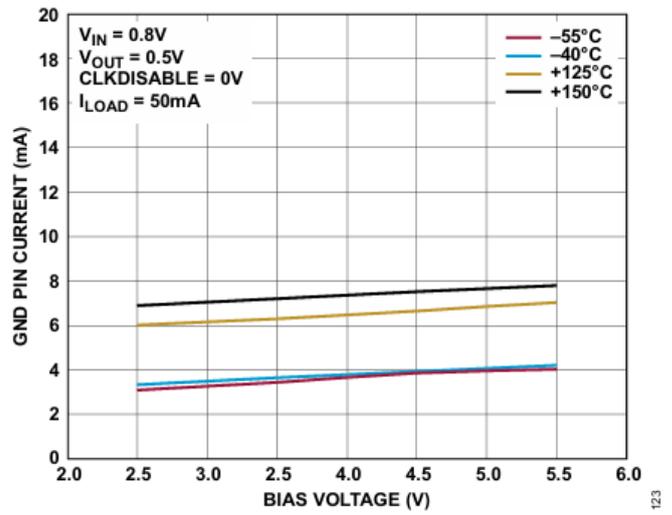


図 23. IGND と BIAS の関係

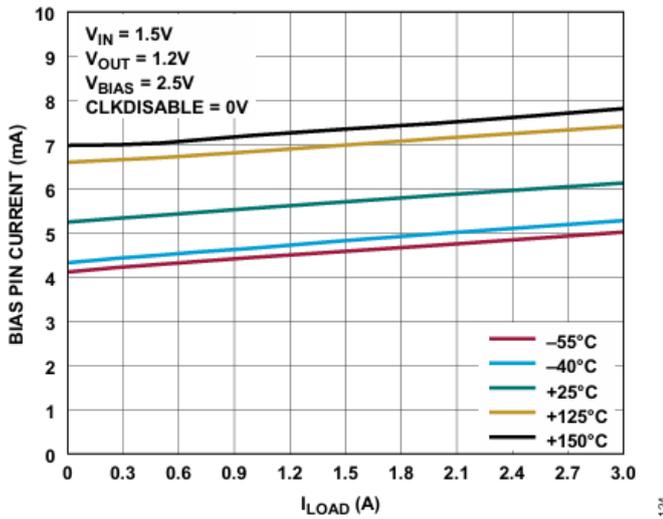


図 24. I_{BIAS} と負荷の関係

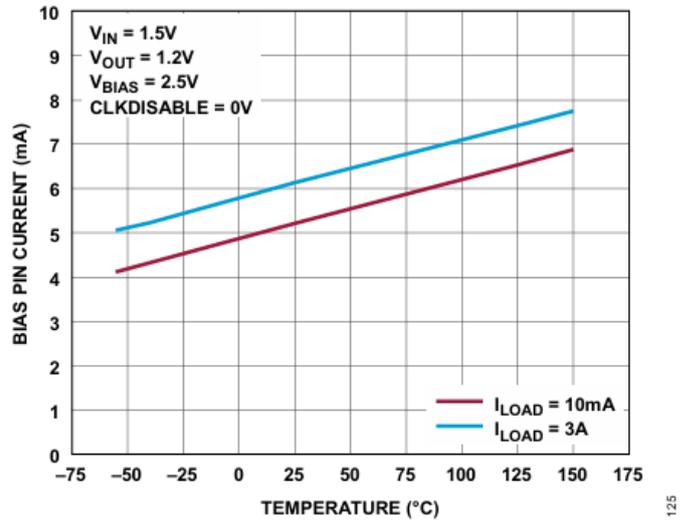


図 25. I_{BIAS} と温度の関係

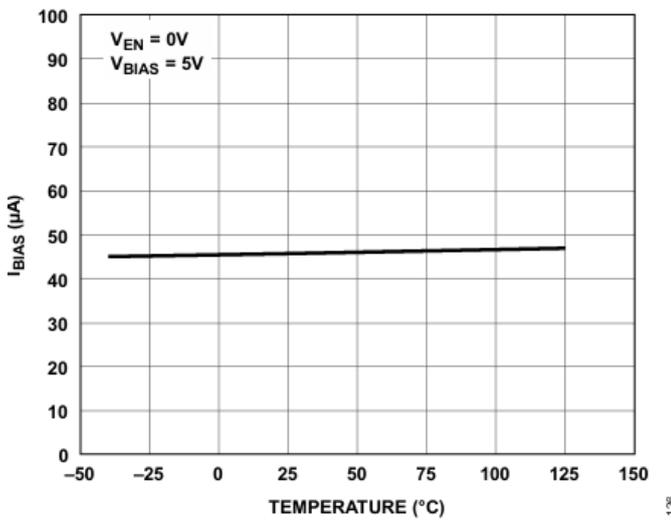


図 26. I_{BIAS} と温度の関係 (ナップ時)

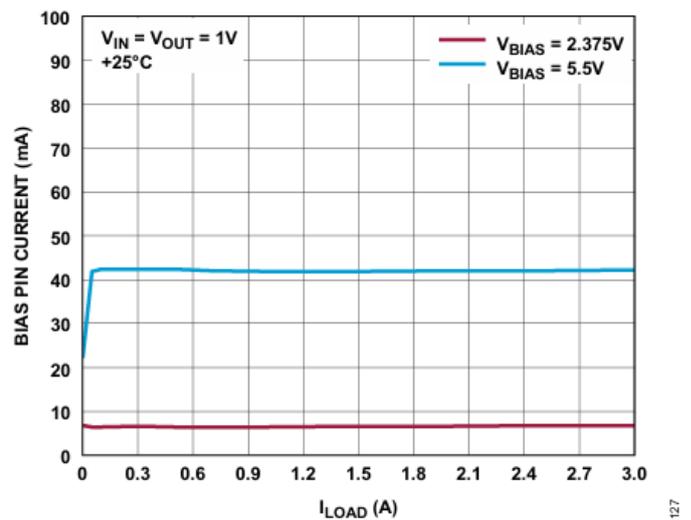


図 27. I_{BIAS} と負荷の関係 (ドロップアウト時)

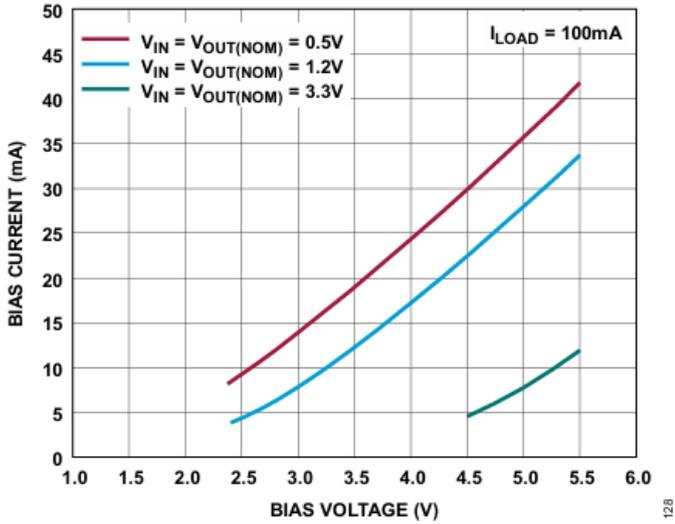


図 28. I_{BIAS} とバイアスの関係 (ドロップアウト時)

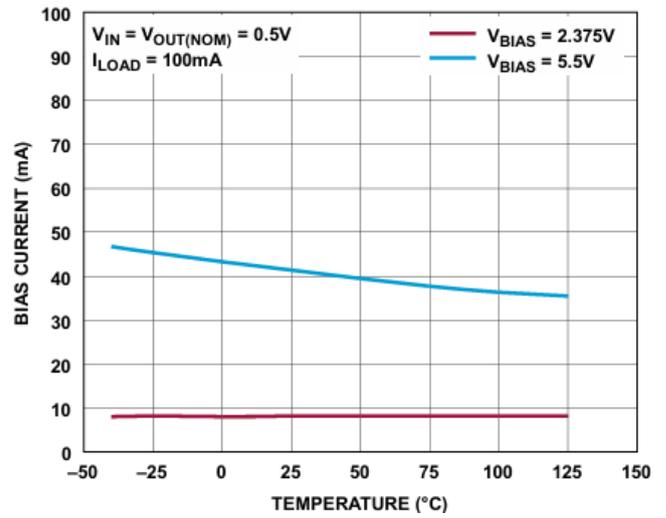


図 29. I_{BIAS} と温度の関係 (ドロップアウト時)

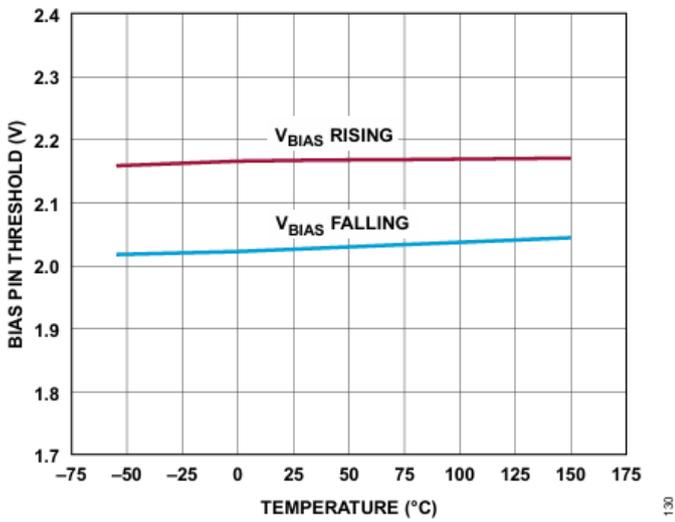


図 30. BIAS の UVLO

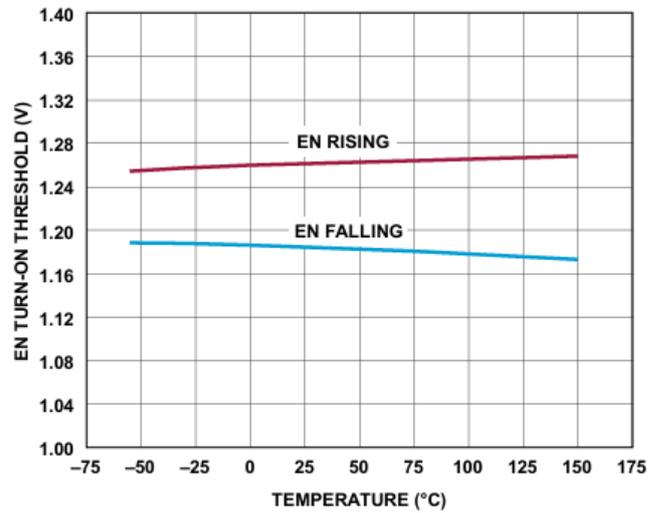


図 31. EN の閾値

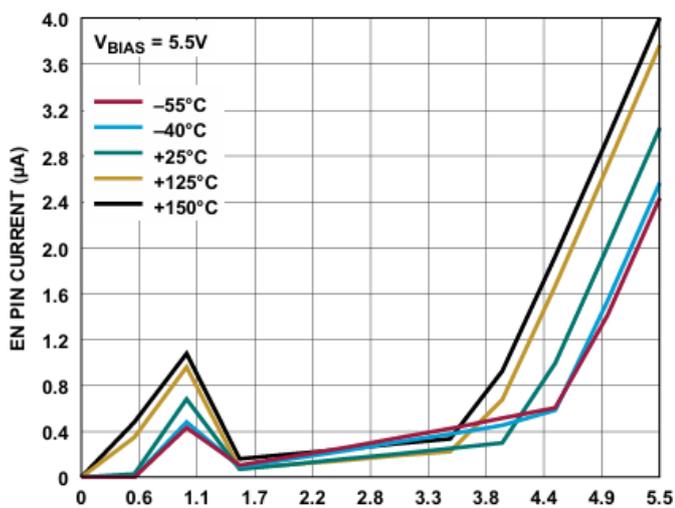


図 32. EN ピン電流

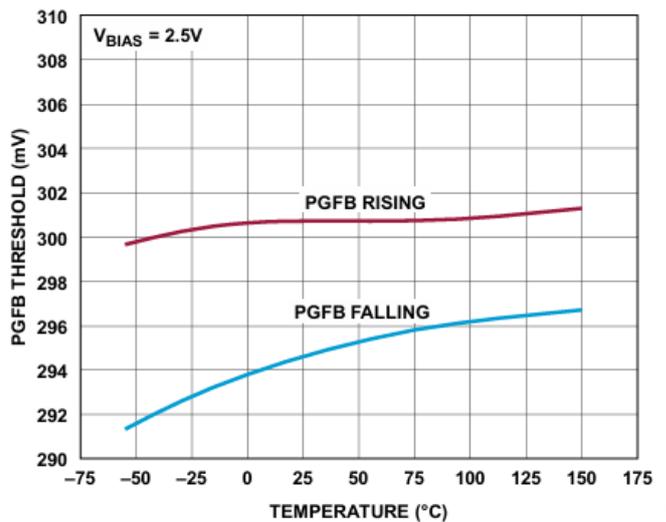


図 33. PGFB の閾値

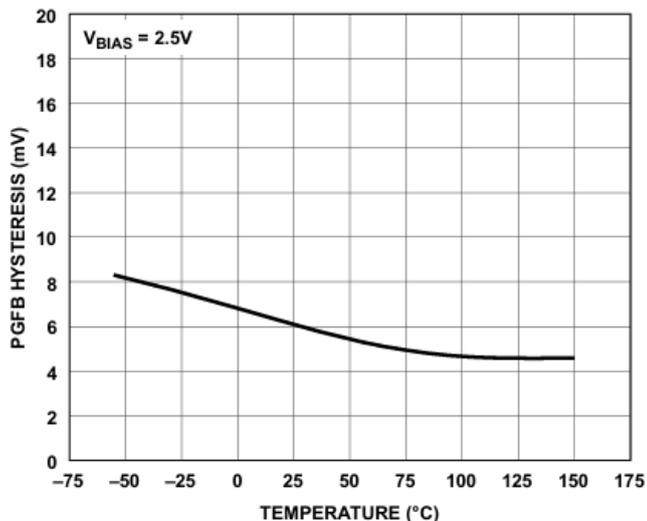


図 34. PGFB のヒステリシス

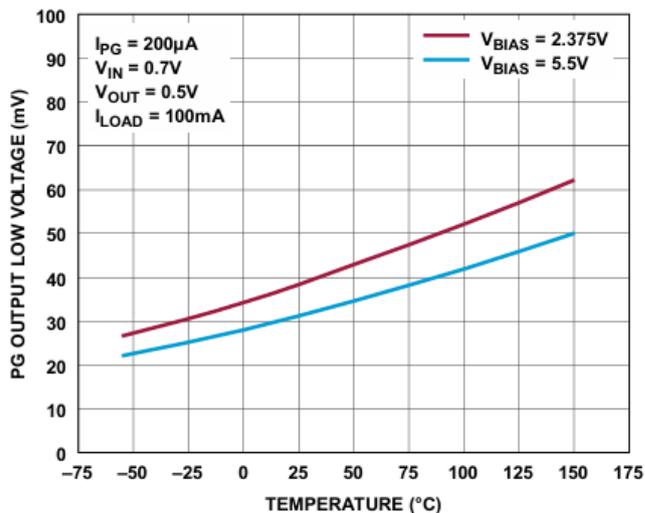


図 35. PG の VOL

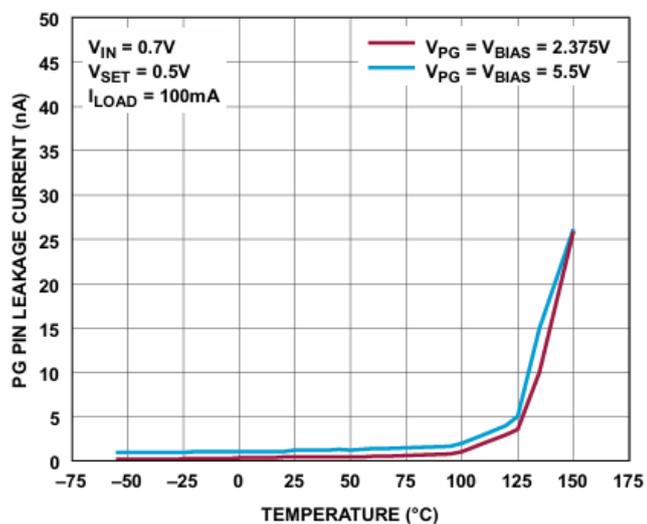


図 36. PG のリーク電流

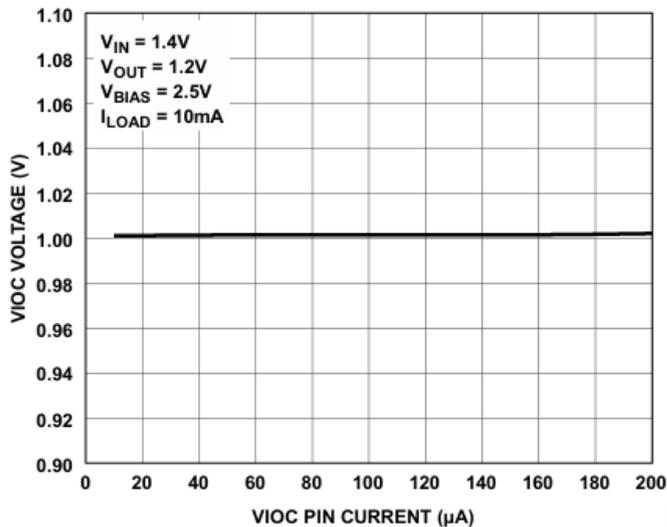


図 37. VIOC ピン電圧

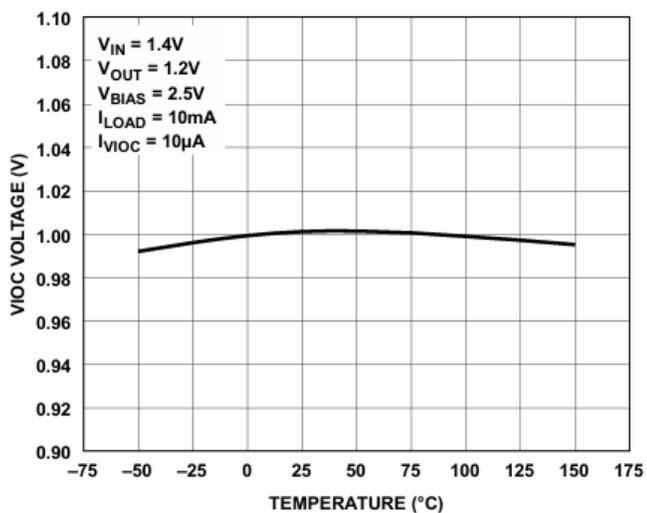


図 38. VIOC ピン電圧

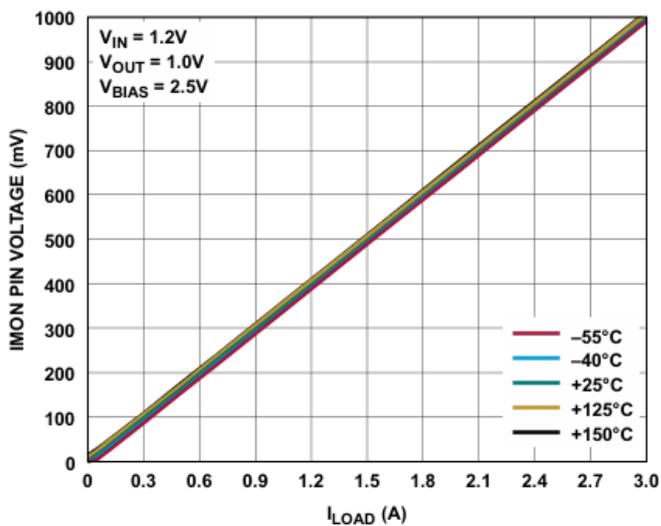


図 39. IMON ピン電圧

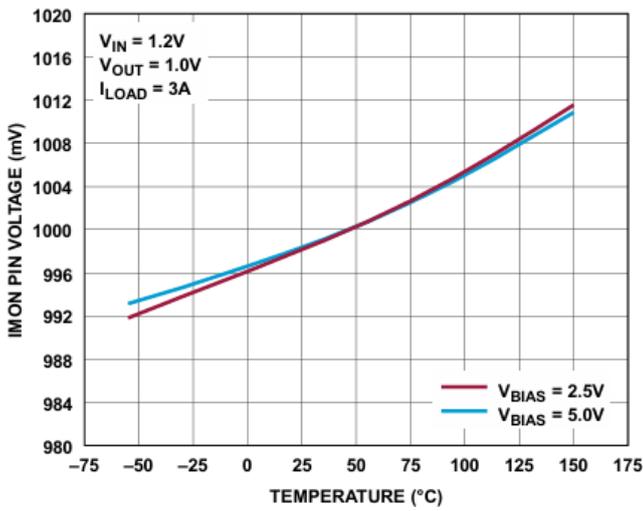


図 40. IMON ピン電圧

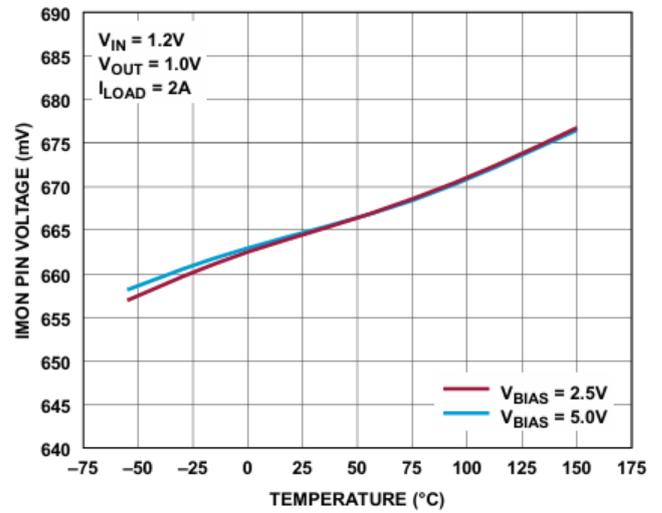


図 41. IMON ピン電圧

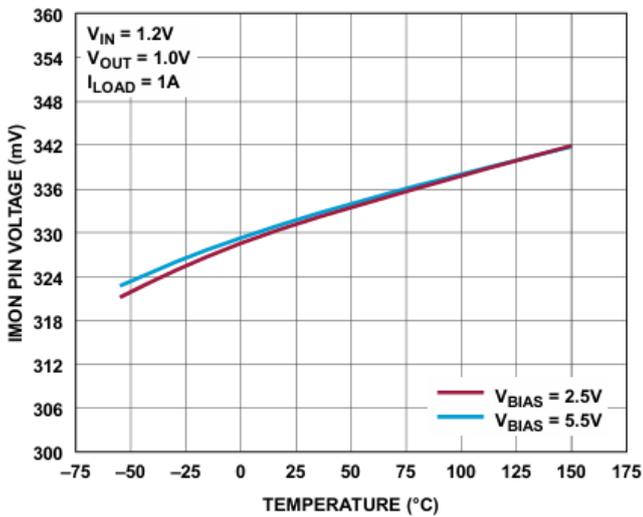


図 42. IMON ピン電圧

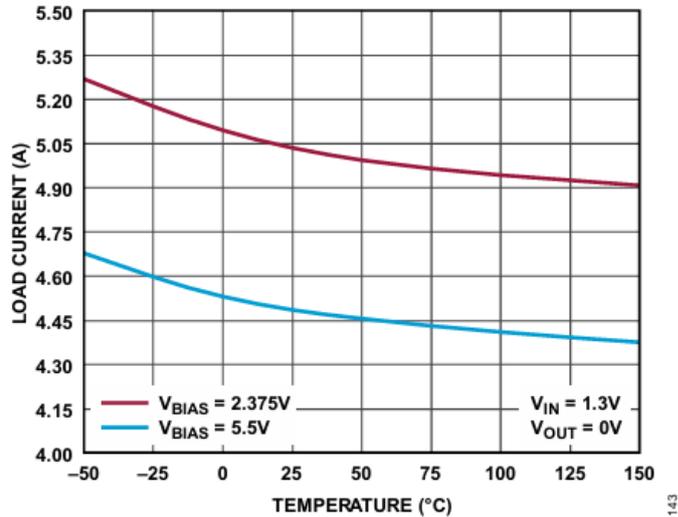


図 43. 内部電流制限値

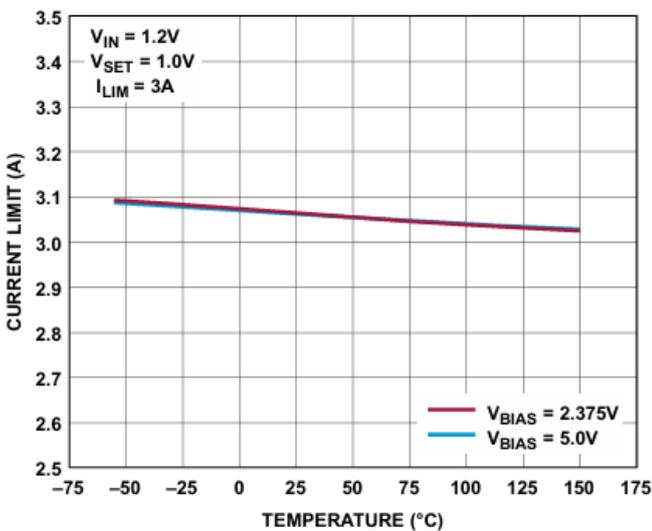


図 44. プログラマブル ILIM (3A)

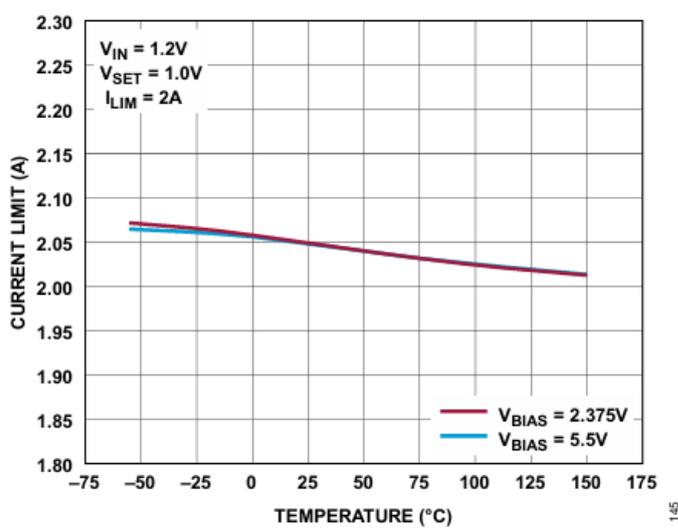


図 45. プログラマブル ILIM (2A)

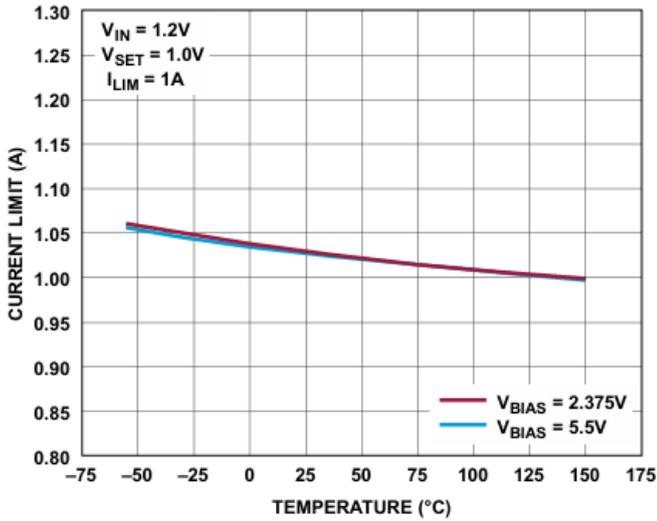


図 46. プログラマブル ILIM (1A)

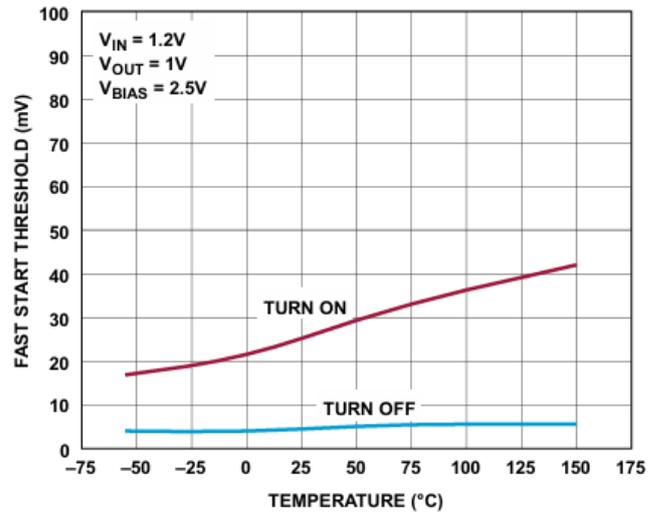


図 47. 高速スタート閾値

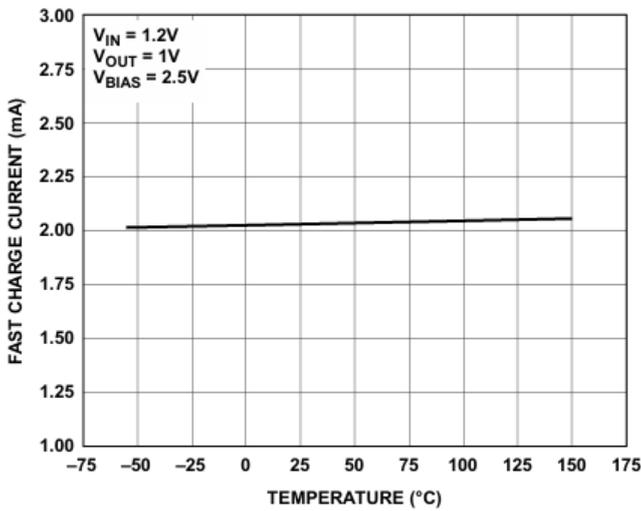


図 48. 高速スタート電流

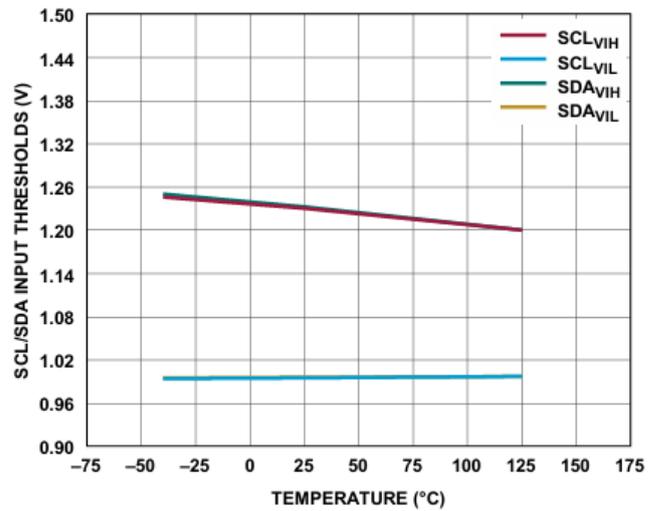


図 49. SCL/SDA 入力閾値

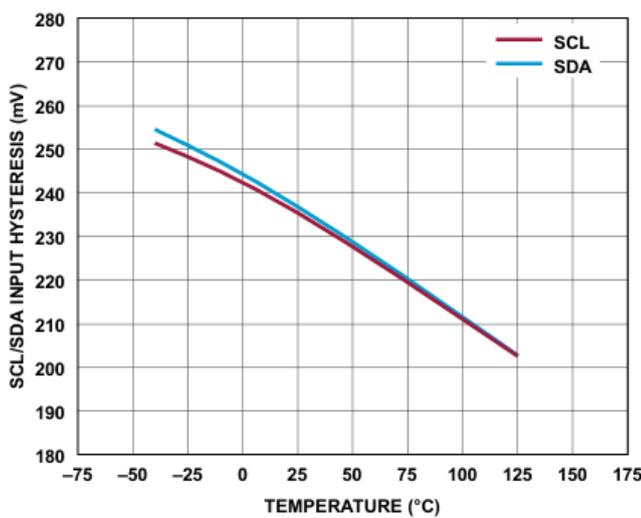


図 50. SCL/SDA 入力ヒステリシス

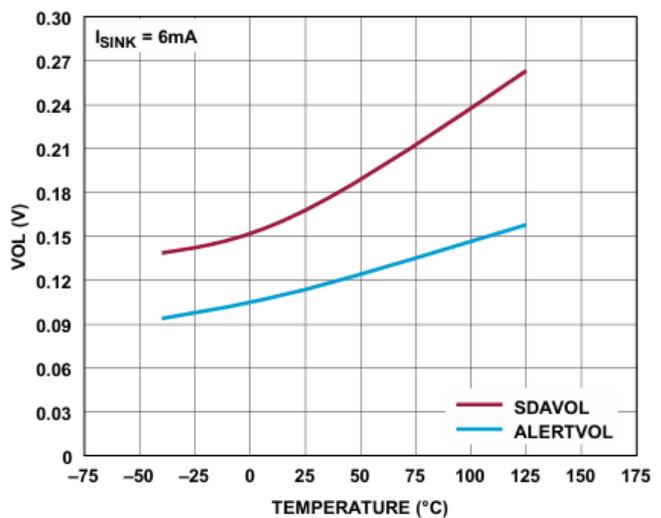


図 51. SDA/ALERT の VOL

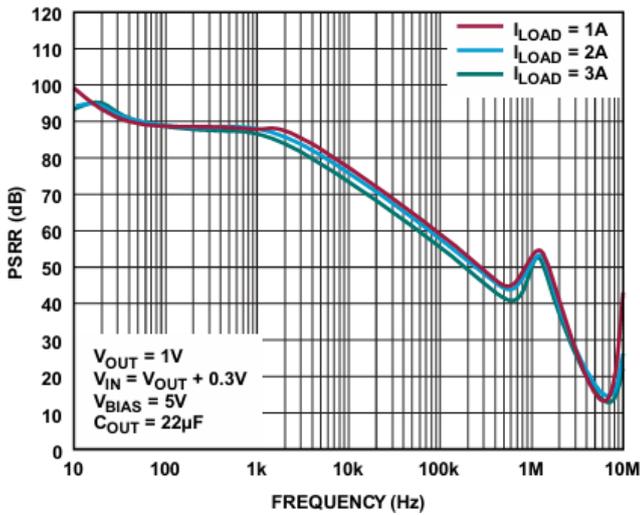


図 52. IN ピンの PSRR

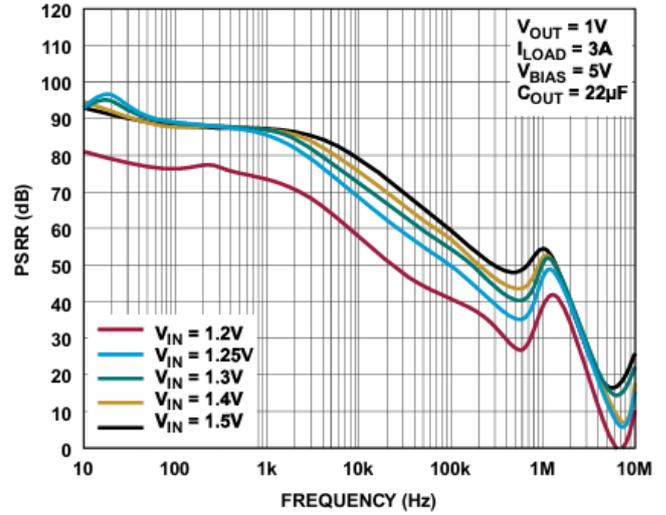


図 53. IN ピンの PSRR

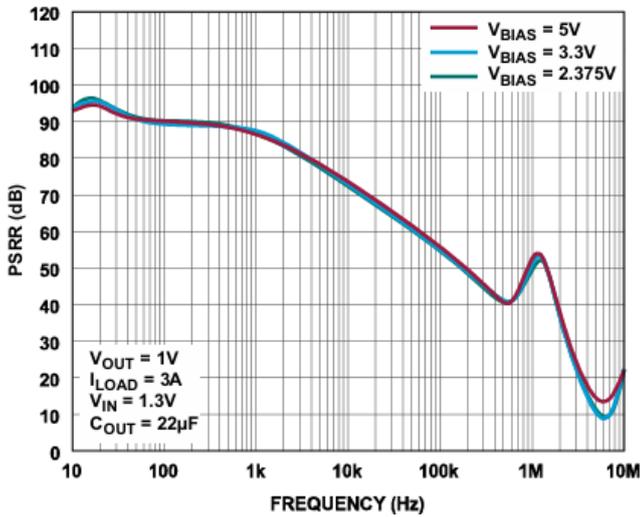


図 54. IN ピンの PSRR

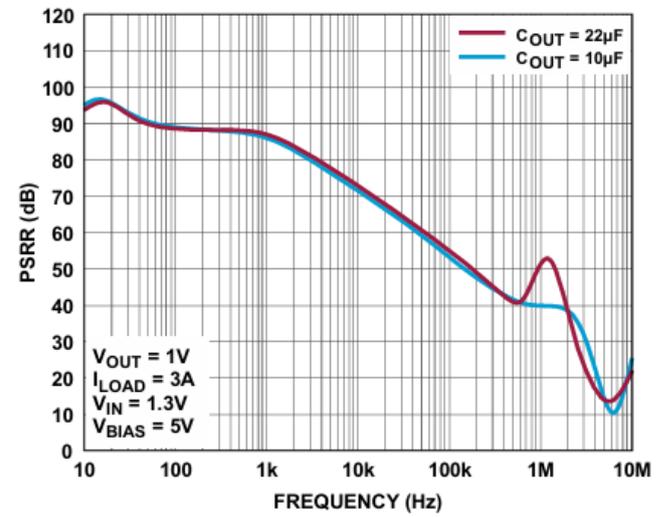


図 55. IN ピンの PSRR

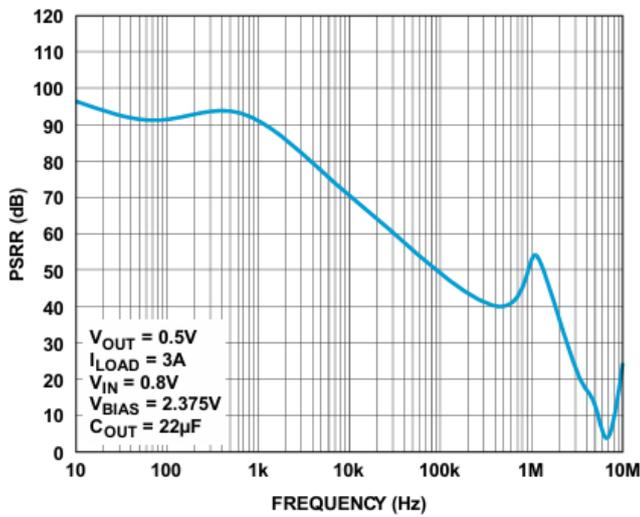


図 56. IN ピンの PSRR

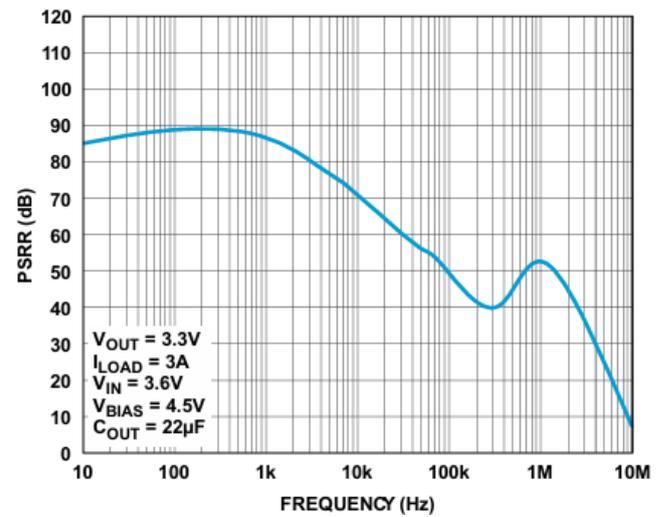


図 57. IN ピンの PSRR

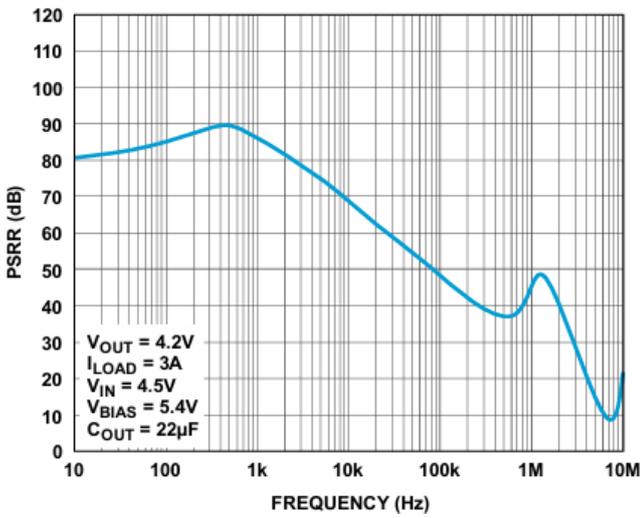


図 58. IN ピンの PSRR

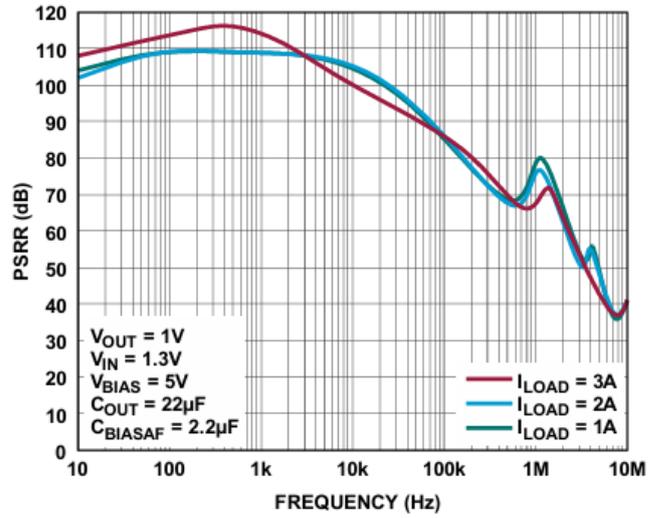


図 59. BIAS ピンの PSRR

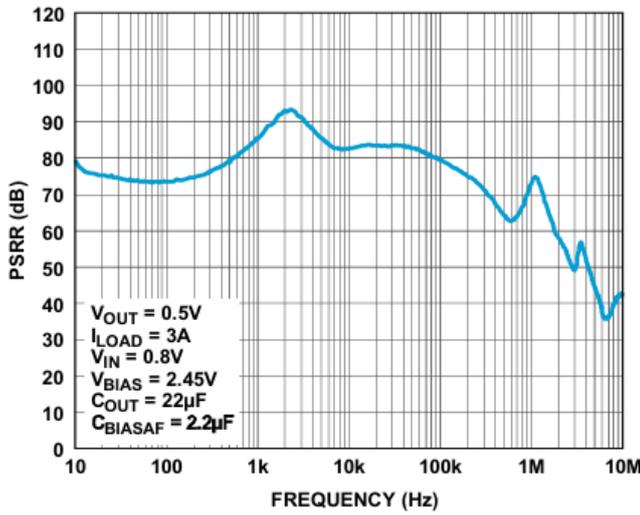


図 60. BIAS ピンの PSRR

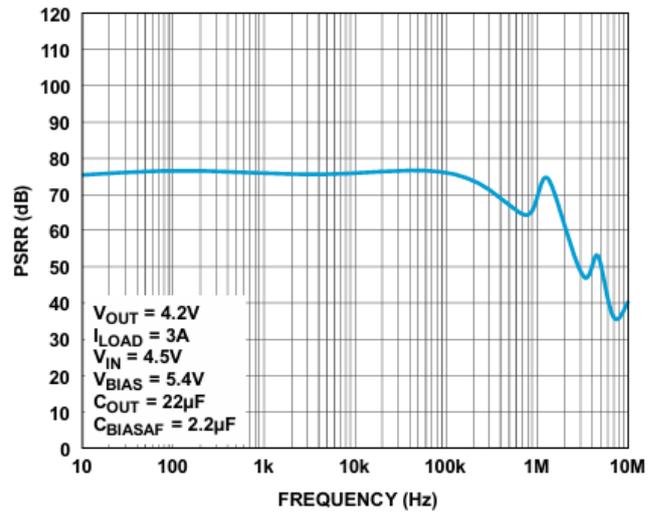


図 61. BIAS ピンの PSRR

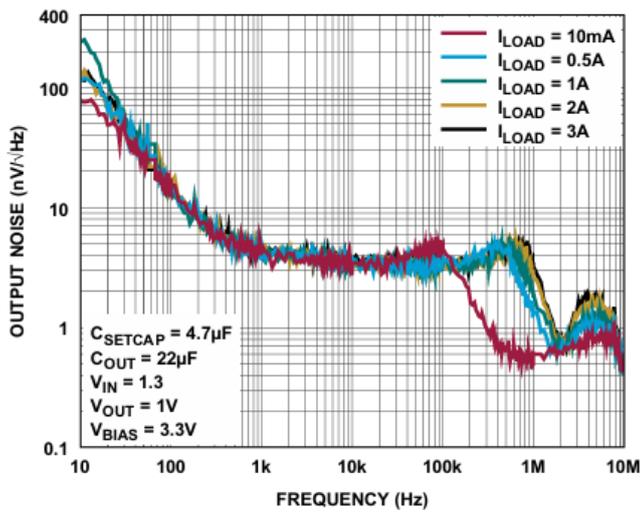


図 62. ノイズ・スペクトル密度

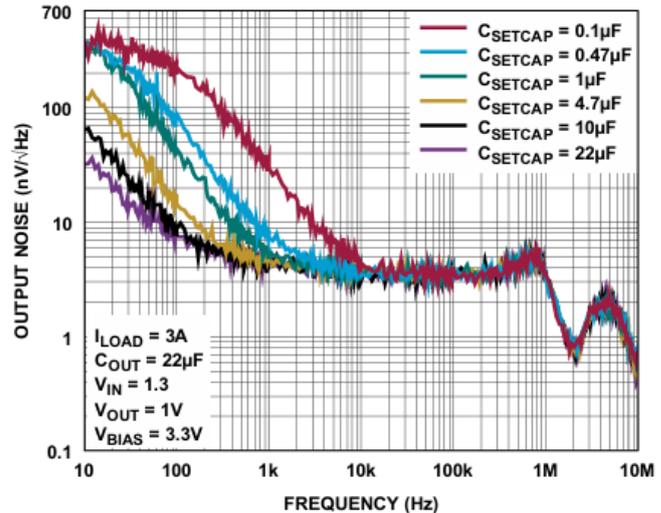


図 63. ノイズ・スペクトル密度

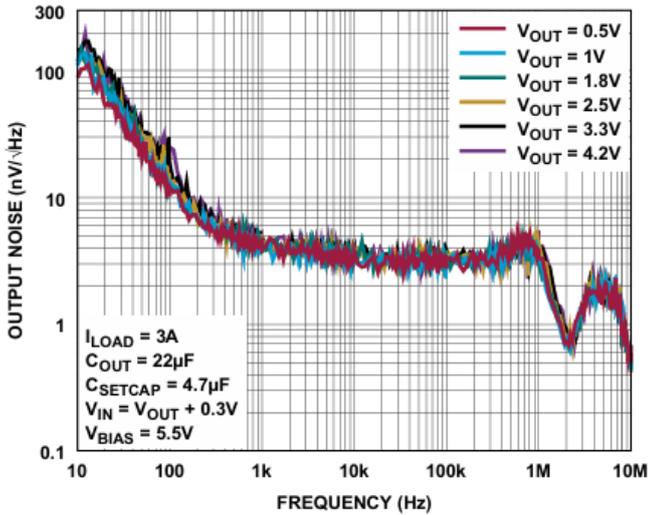


図 64. ノイズ・スペクトル密度

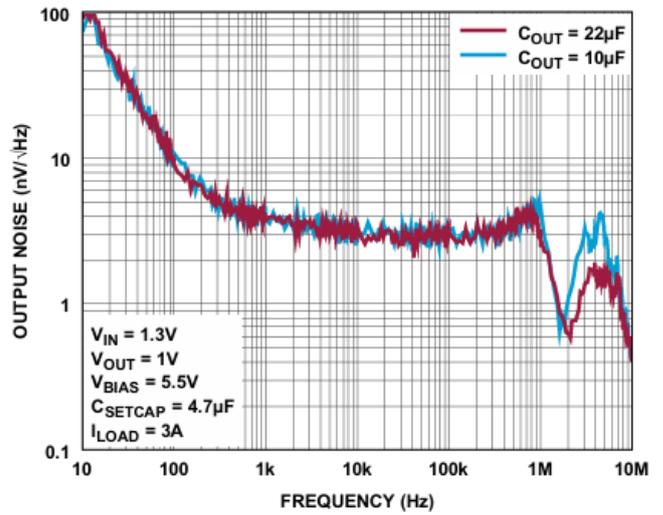


図 65. ノイズ・スペクトル密度

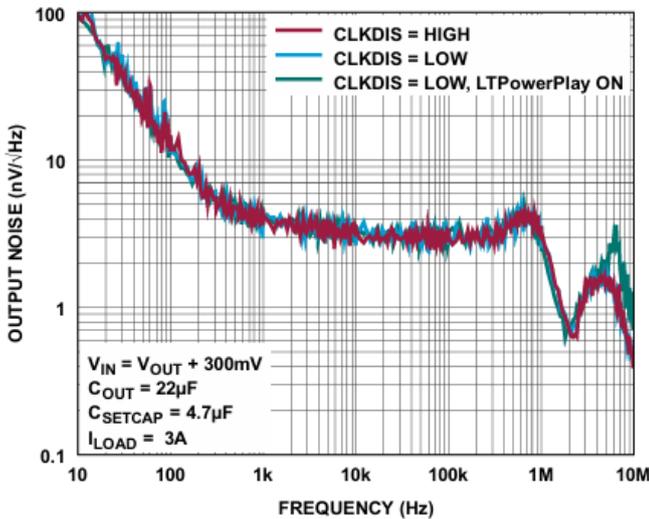


図 66. ノイズ・スペクトル密度

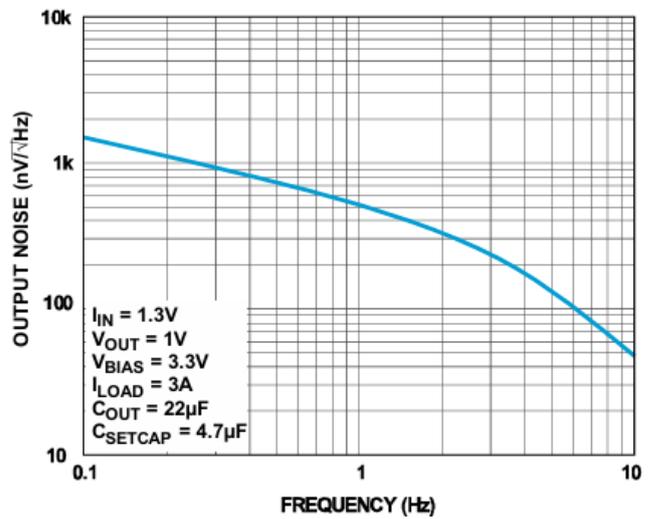


図 67. ノイズ・スペクトル密度

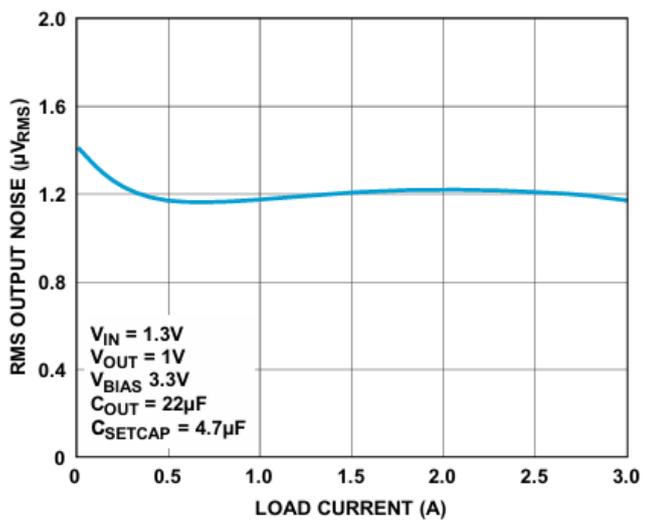


図 68. 積分 RMS ノイズ (10Hz~100kHz)

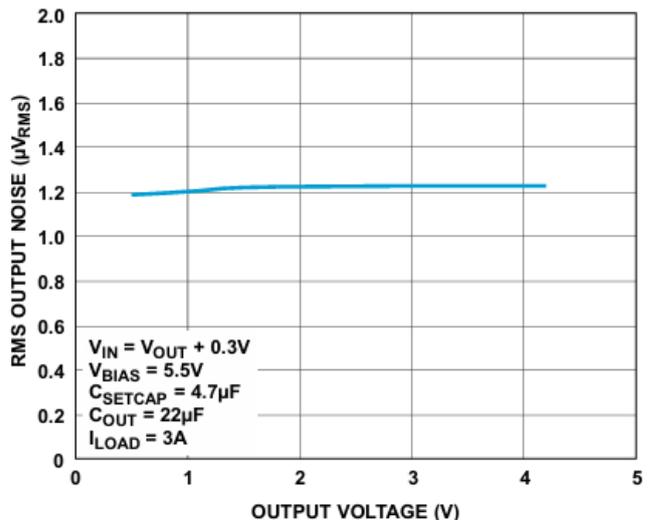


図 69. 積分 RMS ノイズ (10Hz~100kHz)

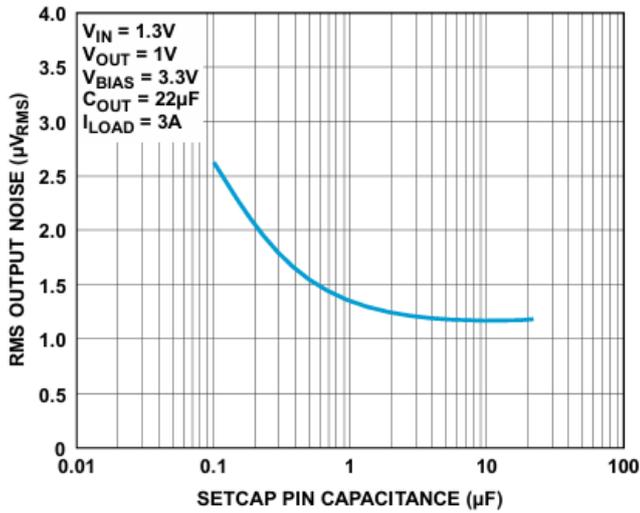


図 70. 積分 RMS ノイズ (10Hz~100kHz)

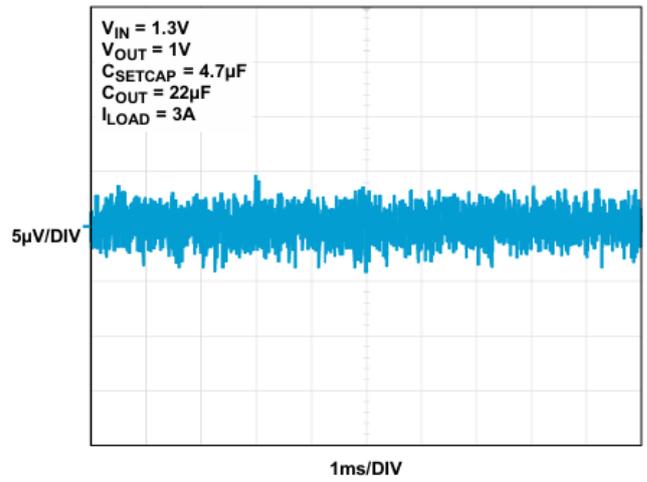


図 71. 出力ノイズ (10Hz~100kHz)

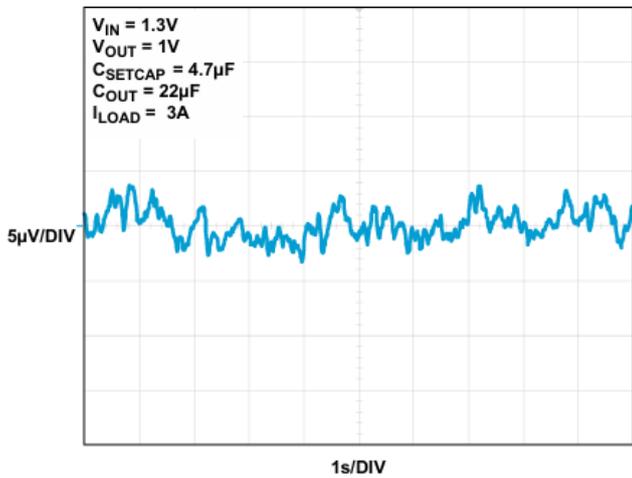


図 72. 出力ノイズ (0.1Hz~10Hz)

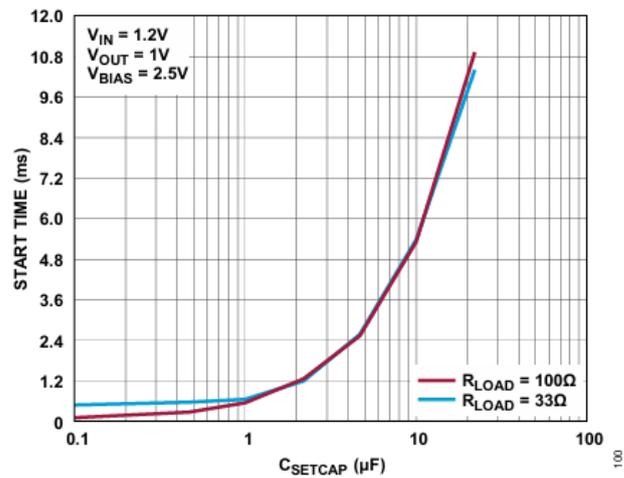


図 73. スタートアップ時間

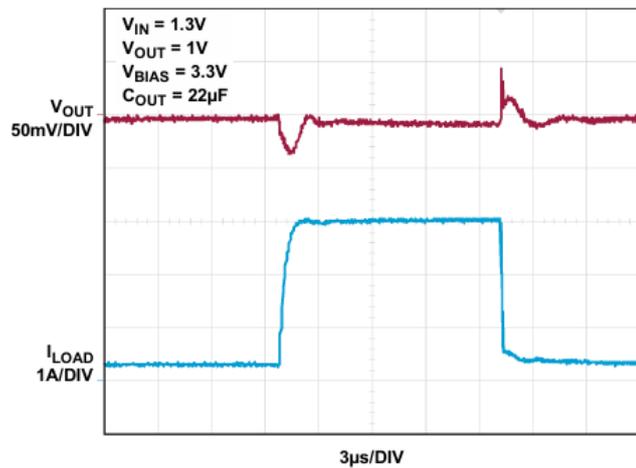


図 74. 負荷過渡応答

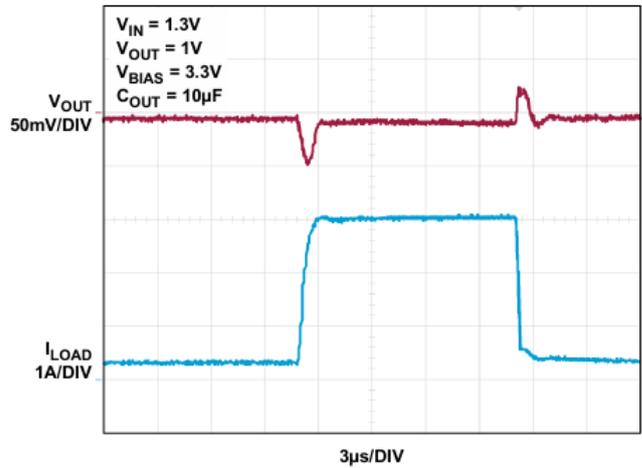


図 75. 負荷過渡応答

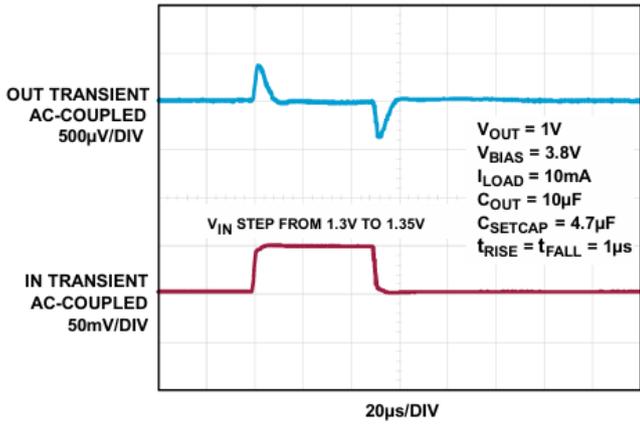


図 76. IN ピンのライン・トランジェント

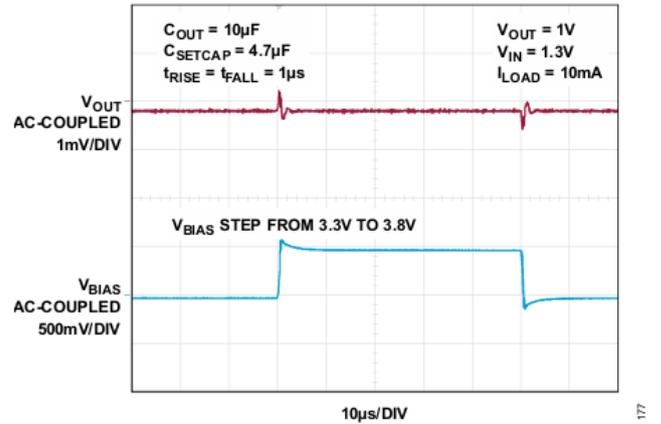


図 77. BIAS のライン過渡応答

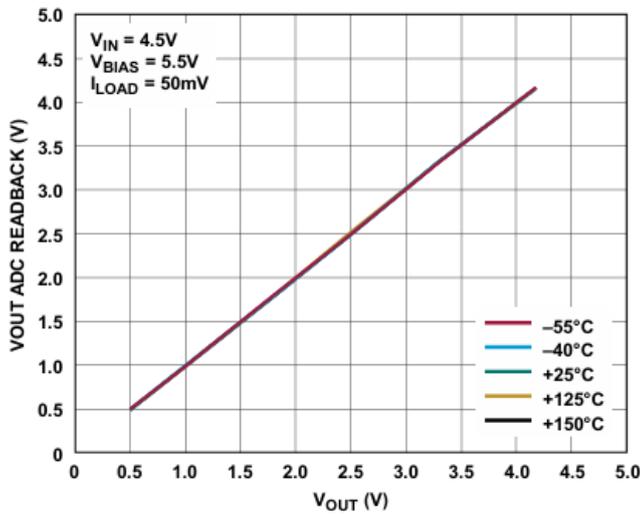


図 78. V_{OUT} の ADC リードバック

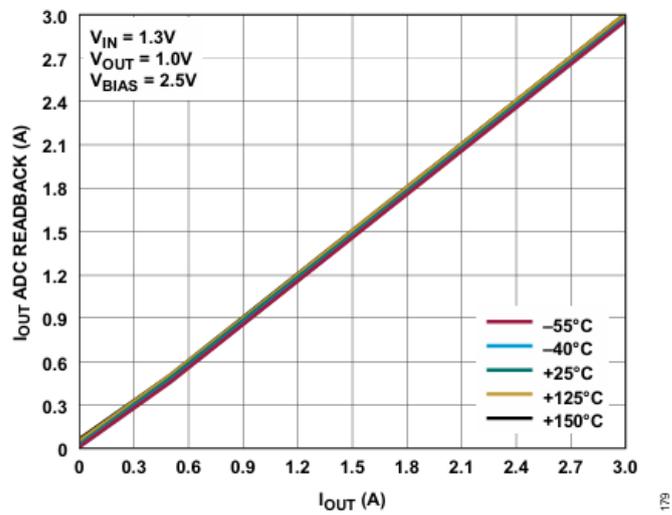


図 79. I_{OUT} の ADC リードバック

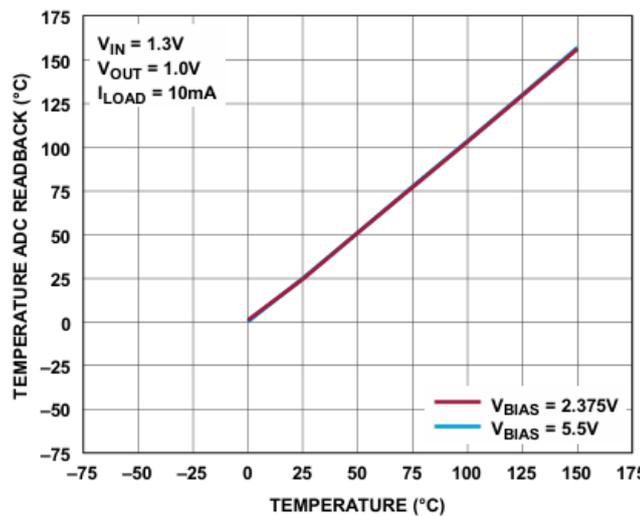


図 80. 温度の ADC リードバック

機能ブロック図

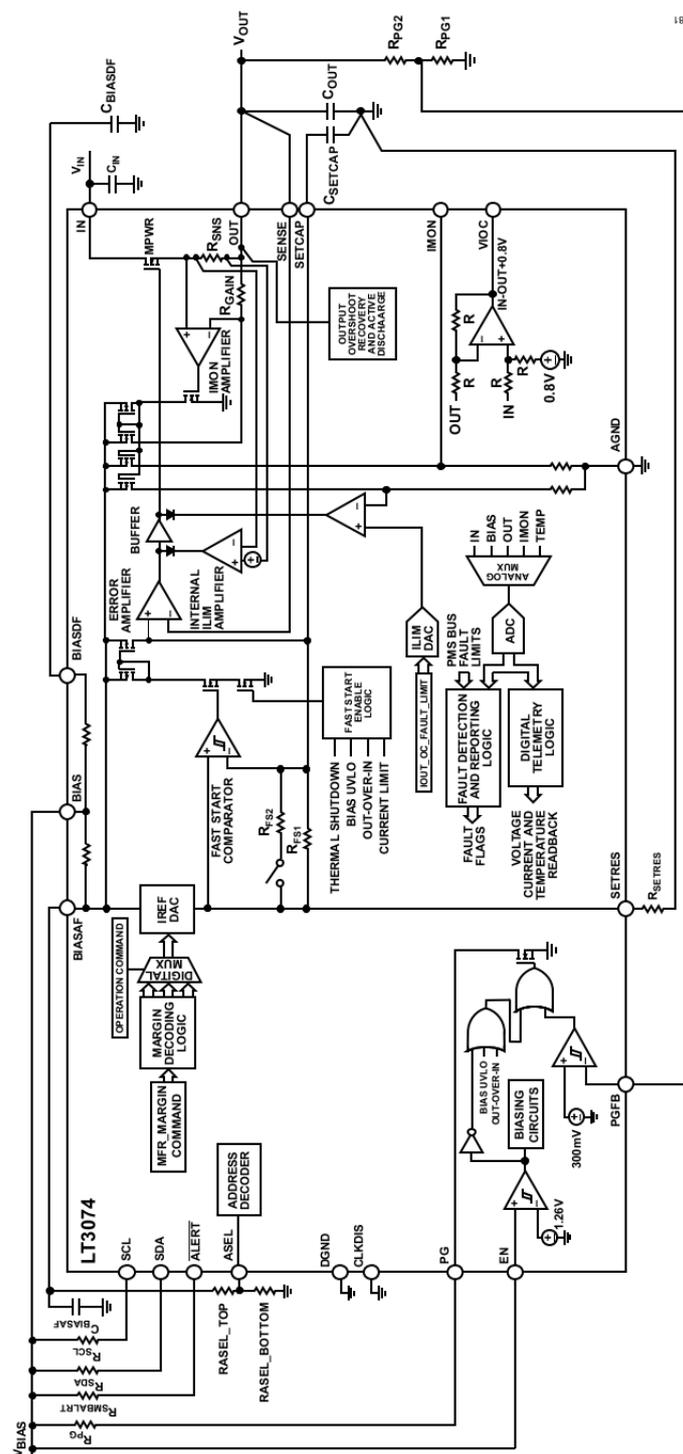


図 81. ブロック図

アプリケーション情報

LT3074 は、低電圧、超低ノイズ、超高速過渡応答のリニア電圧レギュレータです。このデバイスは、45mV（代表値）のドロップアウト電圧で最大 3A を供給します。4.7μF のリファレンス・バイパス・コンデンサ（SETCAP ピンに接続）により、出力電圧ノイズが 1.2μV_{RMS} に低減されます。LDO の広い帯域幅と高い電源電圧変動除去比（PSRR）により小型のセラミック・コンデンサを使用できるため、バルク容量とコストを節減できます。LT3074 は、高性能フィールド・プログラマブル・ゲート・アレイ（FPGA）、マイクロプロセッサ、無線周波数（RF）通信、ノイズに敏感な電源アプリケーションに最適なデバイスです。

LT3074 は、高性能のユニティ・ゲイン・アンプを後段に伴う高精度電流源として設計されており、並列化が容易なため、更なるノイズの低減、出力電流の増加、PCB への熱拡散が可能です。上流のスイッチング・コンバータを制御して LT3074 内パワーデバイスの両端電圧を一定値に維持する VIOC トラッキング機能も内蔵しているため、消費電力が最小限に抑えられます。更に、プログラマブル電流制限、高速スタートアップ、プログラマブル・パワー・グッド機能を備えています。

LT3074 は、制御、テレメトリ、およびフォルト・レポート用に、10kHz から 400kHz までの任意の周波数で使用できる PMBus 準拠のシリアル・インターフェースを備えています。このシリアル・インターフェースは、PMBus 仕様に定めるバイト送信、バイト読出し、バイト書込み、ワード読出し、ワード書込み、およびブロック読出しの通信プロトコルをサポートしています。LT3074 がサポートするすべての PMBus コマンド・コードの一覧を表 6 に示します。表 7 はデータ・フォーマットの説明です。

表 6. サポートされている PMBus コマンド

COMMAND (CMD) NAME	CMD CODE	DESCRIPTION	TYPE	DATA FORMAT	DEFAULT VALUE
PAGE	0x00	Provides integration with multipage PMBus devices	R/W Byte	Reg	0xFF
OPERATION	0x01	Operating mode control. On/off, margin high and margin low	R/W Byte	Reg	0x84
ON_OFF_CONFIG	0x02	PMBus on/off command configuration	R/W Byte	Reg	0x1F
CLEAR_FAULTS	0x03	Clears any fault bits that are set	Send Byte		0x00
WRITE_PROTECT	0x10	Level of protection provided by the device against accidental writes to registers	R/W Byte	Reg	0x00
CAPABILITY	0x19	Summary of PMBus optional communication protocols supported by the device	R Byte	Reg	0xB0
VOUT_MODE	0x20	Output voltage format and exponent (2^{-13})	R Byte	Reg	0x13
VOUT_OV_WARN_LIMIT	0x42	Output overvoltage warning limit	R/W Word	L16	0xA000 (5)
VOUT_UV_WARN_LIMIT	0x43	Output undervoltage warning limit	R/W Word	L16	0x0000
IOUT_OC_FAULT_LIMIT	0x46	Output current limit	R/W Word	L11	0xC34D (3.3)
IOUT_OC_FAULT_RESP_ONSE	0x47	Action taken by the device in the event of a current limit fault	R Byte	Reg	0x00
OT_WARN_LIMIT	0x51	Overtemperature warning limit	R/W Word	L11	0xF258 (150)

COMMAND (CMD) NAME	CMD CODE	DESCRIPTION	TYPE	DATA FORMAT	DEFAULT VALUE
<i>VIN_OV_WARN_LIMIT</i>	0x57	Input overvoltage warning limit	R/W Word	L11	0xCAC0 (5.5)
<i>VIN_UV_WARN_LIMIT</i>	0x58	Input undervoltage warning limit	R/W Word	L11	0xC840 (0.5)
<i>STATUS_BYTE</i>	0x78	One byte summary of unit's fault condition	R/W Byte	Reg	NA
<i>STATUS_WORD</i>	0x79	One word summary of unit's fault condition	R/W Word	Reg	NA
<i>STATUS_VOUT</i>	0x7A	Output voltage fault and warning status	R/W Byte	Reg	NA
<i>STATUS_IOUT</i>	0x7B	Output current fault and warning status	R/W Byte	Reg	NA
<i>STATUS_INPUT</i>	0x7C	Input voltage fault and warning status	R/W Byte	Reg	NA
<i>STATUS_TEMPERATURE</i>	0x7D	Temperature fault and warning status	R/W Byte	Reg	NA
<i>STATUS_CML</i>	0x7E	Communication fault status	R/W Byte	Reg	NA
<i>STATUS_MFR_SPECIFIC</i>	0x80	Manufacturer specific fault and warning status	R/W Byte	Reg	NA
<i>READ_VIN</i>	0x88	Measured IN pin voltage	R Word	L11	NA
<i>READ_VOUT</i>	0x8B	Measured OUT pin voltage	R Word	L16	NA
<i>READ_IOUT</i>	0x8C	Measured OUT pin current	R Word	L11	NA
<i>READ_TEMPERATURE_1</i>	0x8D	Measured average die temperature	R Word	L11	NA
<i>PMBUS_REVISION</i>	0x98	PMBus revision supported by this device. Current revision is 1.3	R Byte	Reg	0x33
<i>IC_DEVICE_ID</i>	0xAD	Device identification stored in ASCII format	R Block/R Word	ASC	LT3074
<i>IC_DEVICE_REV</i>	0xAE	Device revision identifier	R Block/R Word	ASC	00
<i>MFR_MARGIN</i>	0xC4	Configuration to set output margining value	R/W Byte	Reg	0x33
<i>MFR_READ_VBIAS</i>	0xC6	Measured BIAS pin voltage	R Word	L11	NA
<i>MFR_BIAS_OV_WARN_LIMIT</i>	0xC7	Bias overvoltage warning limit	R/W Word	L11	0xCAC0 (5.5)
<i>MFR_BIAS_UV_WARN_LIMIT</i>	0xC8	Bias undervoltage warning limit	R/W Word	L11	0xC91A (2.2031)
<i>MFR_IOUT_MIN_WARN_LIMIT</i>	0xC9	Minimum output current warning limit	R/W Word	L11	0xA19A (0.1001)
<i>MFR_SPECIAL_ID</i>	0xE7	Manufacturer special value used for device identification	R Word	Reg	0x1C1D
<i>MFR_DEFAULT_CONFIG</i>	0xF5	Indicates the status of the configuration registers	R Byte	Reg	0x01
<i>MFR_RAIL_ADDRESS</i>	0xFA	Common address for PolyPhase outputs to adjust common parameters	R/W Byte	Reg	0x80
<i>MFR_RESET</i>	0xFD	Commanded reset without requiring power down	Send Byte		NA

表 7. データ・フォーマットの説明

DATA FORMAT	DATA FORMAT NAME	DESCRIPTION
L11	Linear_5s_11s	PMBus Data field b[15:0] $Value = Y \times 2^N$ where, $N = b[15:11]$ is a 5-bit 2's complement integer and $Y = b[10:0]$ is a 11-bit 2's complement integer. Example: For $b[15:0] = 0xCAC0 = 'b1100_1010_1100_0000$ ($Y = 010_1100_0000$; $N = 11001$) $Value = 704 \times 2^{-7} = 5.5$
L16	Linear_16u	PMBus Data Field b[15:0] $Value = Y \times 2^N$ where, $Y = b[15:0]$ is an unsigned integer and $N = VOUT_MODE[4:0]$ is a 5-bit 2's complement signed integer, hardwired to -13 decimal. Example: For $b[15:0] = 0xA000 = 'b1010_0000_0000_0000$ $Value = 40960 \times 2^{-13} = 5$
Reg	Register	PMBus Data Field b[15:0] or b[7:0] Bit field meaning is defined in detail in the PMBus Command Details section.
ASC	Ascii Format	A variable length string of text characters conforming to ISO/IEC 9959-1 standard.

出力電圧

LT3074 は、SETRES ピンから出力する 100 μ A の高精度電流源を内蔵しており、これは RC フィルタ・ネットワークを通じてエラー・アンプの非反転入力にも接続されています（詳細については出力ノイズのセクションと高速スタートのセクションを参照）。SETRES ピンとグラウンドの間に抵抗を接続すると、エラー・アンプ用のリファレンス電圧が生成されます。このリファレンス電圧は SETRES ピン電流と SETRES ピン抵抗の積です。エラー・アンプのユニティ・ゲイン構成によって、この電圧の低インピーダンス版が、エラー・アンプの反転入力である SENSE ピンに生成されます。SENSE ピンは外部で OUT ピンに接続します。

一般的なレギュレータで用いられる標準的な電圧リファレンスと比較して、電流リファレンスを使用するメリットは、設定出力電圧に関わらずレギュレータが常にユニティ・ゲイン構成で動作することです。この構成により、LT3074 では、ループゲイン、周波数応答、帯域幅が出力電圧とは無関係になります。その結果、ノイズ、PSRR、過渡応答性能が出力電圧によって変化することはなくなります。更に、SETRES ピンの電圧を高い出力電圧まで増幅するようなエラー・アンプ・ゲインが必要ないため、出力の負荷レギュレーションを、出力電圧に対する固定パーセンテージではなく、数百マイクロボルトの範囲でより厳密に規定できます。

温度係数ゼロの電流源は非常に精度が高いため、SETRES ピンの抵抗が、高精度を実現する上での制限要因となり得ます。そのため、SETRES ピンの抵抗には精密抵抗を使用する必要があります。表 8 に、いくつかの一般的な出力電圧と、それに対応する SETRES ピンの 1%抵抗の値を示します。更に、SETRES（または SETCAP）ピンとの間にリーク電流の経路があると、出力電圧に誤差が生じます。

SETCAP ピンのリーク電流はフィルタ抵抗を通じて流れるので電圧降下が大きくなり、結果として、SETCAP ピンでは SETRES ピンに比べて大きな出力電圧誤差が生じます。必要に応じて高品質の絶縁材（例えばテフロンや Kel-F）を使用してください。また、絶縁部の表面を洗浄し、フラックスなどの残留物を除去することも必要です。湿度の高い環境では、SETRES および SETCAP ピンの表面にコーティングを施し、防湿バリアを形成しなければならない場合もあります。

基板のリーク電流は、SETRES ピンと SETCAP ピンを電位の近いガード・リングで囲うことによって最小限に抑えてください。ガードリングは OUT ピンに接続するのが理想的です。回路基板の両面をガードすることを推奨します。バルク・リーク電流の削減量は、ガード・リングの幅に依存します。SETRES ピンに入出入りするリーク電流が 100nA あると、リファレンス電圧に 0.1%以上の誤差が生じます。この程度のリーク電流でも、他の要因のリーク電流が加わると出力電圧に大きな誤差を発生させる可能性があり、動作温度範囲が広い場合は特に顕著になります。図 82 に標準的なガード・リングのレイアウトを示します。

表 8. 一般的な出力電圧に対する 1%抵抗値

V _{OUT} (V)	R _{SETRES} (kΩ)
0.5	4.99
0.8	8.06
1.0	10.0
1.2	12.1
2.5	24.9
3.3	33.2

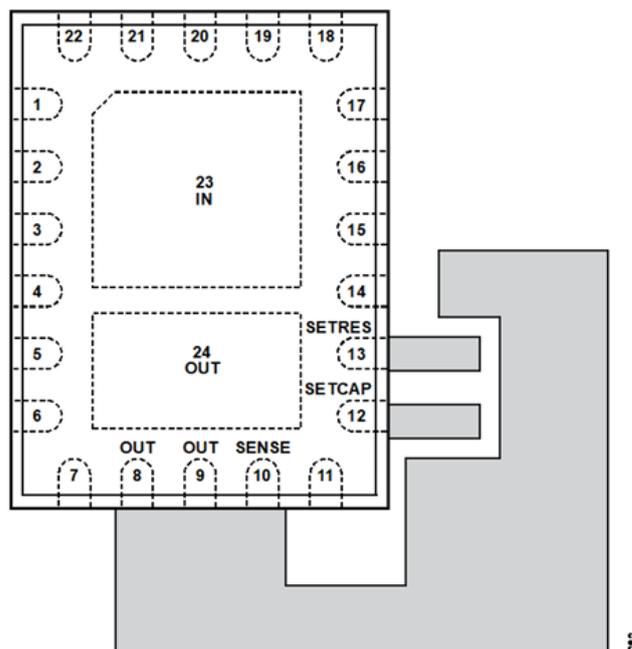


図 82. ガード・リングのレイアウト

出力検出

LT3074 の SENSE ピンは出力コンデンサにケルビン接続します。SETRES ピンの抵抗と SETCAP ピンのコンデンサの GND 側は、出力コンデンサの GND 側にケルビン接続します (図 83 を参照)。LT3074 の SENSE ピンを出力コンデンサにケルビン接続すると、パッケージと PCB 配線パターンの寄生抵抗による電圧降下を補正できます。LT3074 は中程度のレベルの出力ライン・インピーダンスを処理しますが、OUT ピンと出力コンデンサの間の過大なインピーダンスはフィードバック・ループに過大な位相シフトを発生させて、安定性に悪影響を及ぼします。このケルビン接続は出力コンデンサの出力電圧をレギュレーションする役割も果たし、それによってノイズ、PSRR、負荷過渡応答、レギュレーションの性能を最適化します。これらはすべて出力コンデンサで測定されます。

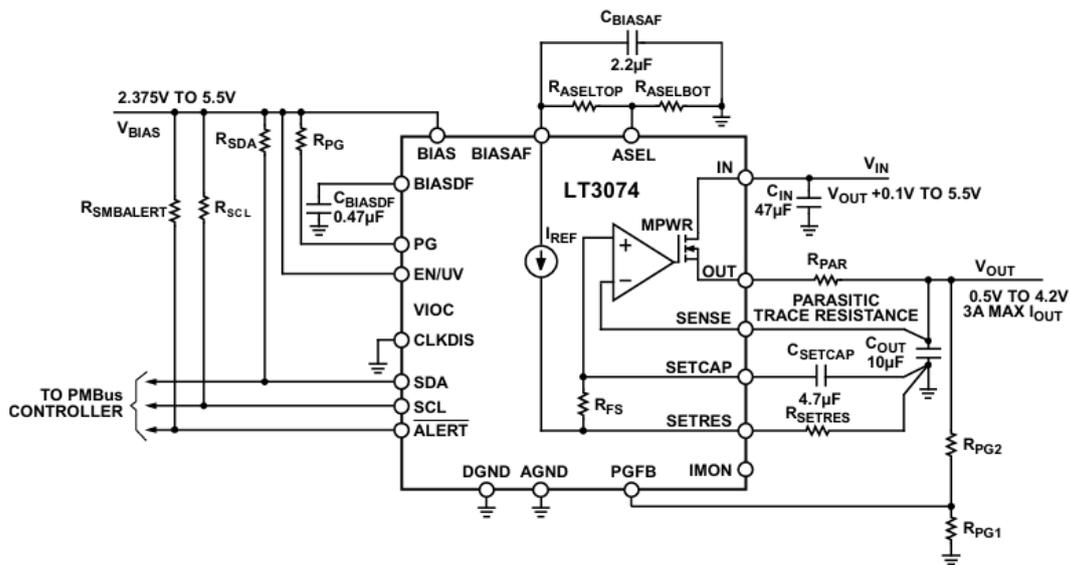


図 83. 最大限の性能を引き出す出力コンデンサ、SETCAP コンデンサ、および SETRES 抵抗の接続

安定性と出力容量

LT3074 には、安定性を確保するために $10\mu\text{F}$ 以上の出力容量が必要です。アナログ・デバイセスでは、LT3074 の OUT ピンと GND ピンの近くに、低 ESR の X5R または X7R セラミック・コンデンサを取り付けることを推奨しています。OUT と GND 用に広い配線プレーンを設け、インダクタンスを最小限に抑えてください。可能であれば、アプリケーション負荷のすぐ近くにレギュレータを取り付けて分布インダクタンスを最小化し、負荷過渡応答性能を最適化します。ポイントオブロード (POL) アプリケーションは、最適なレイアウト・シナリオを提供して LT3074 から最大限の性能を引き出します。

POL では、隣接するデカップリング・コンデンサ以外にセラミック・コンデンサを追加して分散配置することは許容し得る手法であり、むしろ推奨されます。これらのコンデンサは、PCB の分布インダクタンスによって一次補償コンデンサから分離されるからです。

FPGA や特定用途向け集積回路 (ASIC) プロセッサ、あるいはデジタル・シグナル・プロセッサ (DSP) の電源など、LT3074 が得意とするアプリケーションの多くには、通常、給電されるデバイス用の高周波デカップリング・コンデンサ・ネットワークが必要です。このネットワークは、一般に、並列接続された多数の低容量セラミック・コンデンサで構成されます。複数の低容量コンデンサは、並列に接続することで好ましい周波数特性を示し、コンデンサの寄生インダクタンスを減少させます。

$10\mu\text{F}$ のセラミック出力コンデンサを 1 個使用すれば高い PSRR と低ノイズの性能が得られるので、これより大きい値の出力コンデンサは必要ありません。ただし、大容量のコンデンサでも性能は改善できます。詳細については、[代表的な性能特性](#)のセクションを参照してください。更に、出力容量を大きくすると負荷過渡応答時のピーク出力変動が小さくなります。LT3074 から給電される個々の部品のデカップリングに使用するバイパス・コンデンサによって、実効出力容量が増加することに注意してください。

使用するセラミック・コンデンサの種類には特に注意を払ってください。コンデンサは様々な誘電体を使って作られており、温度や印加電圧に対する動作がそれぞれ異なります。最も一般的に使われる誘電体は、米国電子工業会 (EIA) の温度特性コード Z5U、Y5V、X5R、X7R で仕様規定されるものです。Z5U および Y5V 誘電体は小さいパッケージで大容量を実現できる利点がありますが、[図 84](#) と [図 85](#) に示すように、電圧係数と温度係数が高い傾向があります。Y5V 誘電体を使用した 16V 耐圧の $10\mu\text{F}$ コンデンサを 5V のレギュレータと共に用いると、印加した DC バイアス電圧に対し、動作温度範囲全体で実効値を $1\mu\text{F}$ ~ $3\mu\text{F}$ という低い値に抑えることができます。

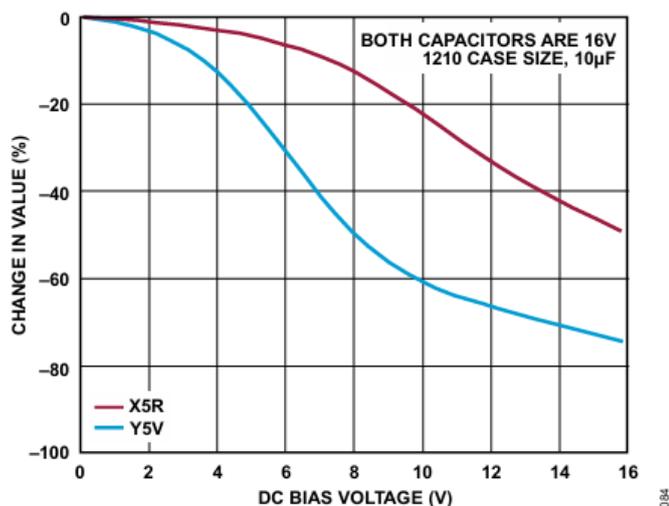


図 84. セラミック・コンデンサの DC バイアス特性

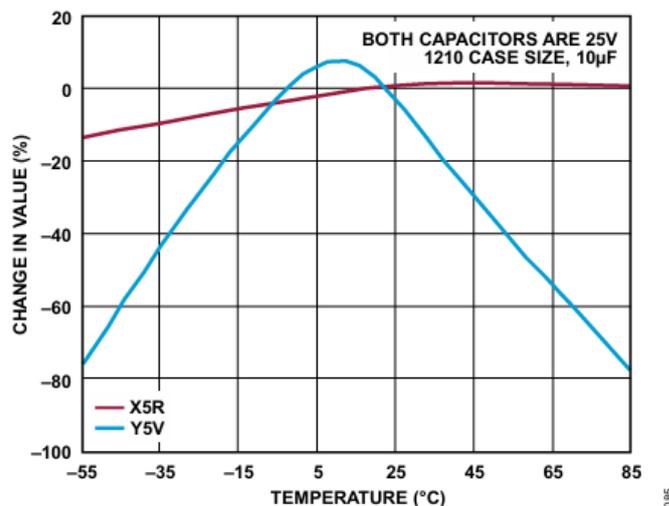


図 85. セラミック・コンデンサの温度特性

X5R および X7R の誘電体はより安定した特性が得られるので、LT3074 に適しています。X7R 誘電体は温度範囲全体にわたって安定性が高く、X5R は比較的安価で値の大きいものが入手可能です。それでも、X5R および X7R コンデンサを使用するときはやはり配慮が必要です。X5R および X7R のコードで仕様規定されているのは、動作温度範囲と温度による最大容量変化だけです。X5R および X7R の DC バイアスに対する容量変化特性は Y5V や Z5U 誘電体よりも優れていますが、必要なレベルを下回るほど容量が低下してしまう可能性があります。図 86 に示すように、コンデンサの DC バイアス特性は部品のケース・サイズが大きいほど良い傾向があります。しかし、動作電圧において期待する容量が得られることを検証することが強く推奨されます。電圧係数が良好でケース・サイズが小さいことから、アナログ・デバイセズではムラタの GCM シリーズ・セラミック・コンデンサの使用を推奨しています。

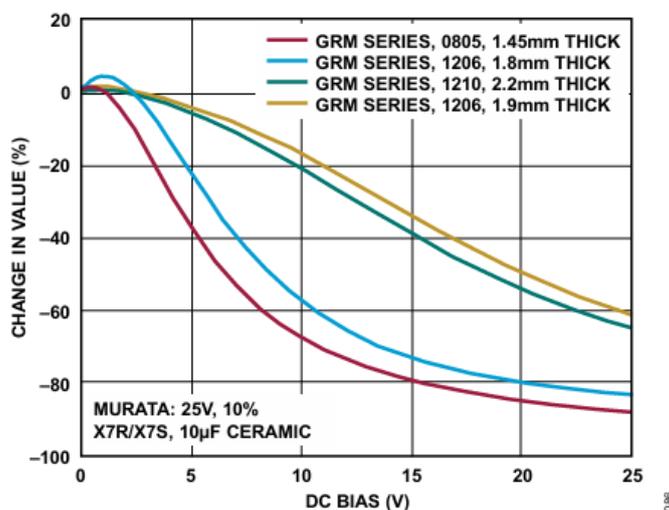


図 86. 様々なケース・サイズのコンデンサの電圧係数

上に述べた DC バイアスと温度による変動に加えて、印加される AC 電圧による実効容量の変動も検討する必要があります。通常、セラミック・コンデンサの仕様は 1V の AC リップルに対して規定されます。コンデンサの実効容量は AC リップル電圧の低下と共に減少します。LT3074 の出力 AC リップルが非常に小さい場合は、実効容量が 30% 以上減少します。LT3074 の最小容量要件を満たすコンデンサを選択する場合の温度、DC バイアス電圧、AC リップル電圧による影響の詳細については、コンデンサのメーカーにお問い合わせください。

振動の大きい環境

こうした問題の原因は電圧係数と温度係数だけではありません。セラミック・コンデンサの中には圧電応答を示すものがあります。圧電素子では、圧電マイクの動作と同様、機械的なストレスによって端子間に電圧が発生します。セラミック・コンデンサの場合は、このストレスはシステムにおける機械的振動や温度変動によって発生する可能性があります。

LT3074 のアプリケーションを振動の大きい環境で動作させた場合には、3つの異なる圧電ノイズ発生源があります。すなわち、セラミックの出力コンデンサ、入力コンデンサ、SETCAP ピン・コンデンサです。ただし、LT3074 では広い周波数範囲にわたって低い出力インピーダンスが得られるため、セラミック出力コンデンサの使用によって発生する出力ノイズは無視できる範囲です。同様に、LT3074 の PSRR は高いため、セラミック入力コンデンサの使用によって発生する出力ノイズも無視できます。

しかし、SETCAP ピンのインピーダンスは高いため、SETCAP ピンにコンデンサを使用すると圧電効果によって大きな出力ノイズが発生し、ピーク to ピークの一時変動は数百 mV にも達します。SETCAP ピン・コンデンサの ESR および ESL の許容誤差は大きいので、SETCAP ピンには圧電応答を示さないコンデンサ（タンタル、電解、フィルム）を使用できます。ただし電解コンデンサは $1/f$ ノイズが高い傾向にあります。いずれの場合も、表面実装型のコンデンサを強く推奨します。圧電効果が小さいことから、アナログ・デバイセズでは、CSETCAP にはムラタの GCI シリーズ・セラミック・コンデンサの使用を推奨しています。

安定性と入力容量

LT3074 の動作は、 $10\mu\text{F}$ 以上の IN ピン・コンデンサを使用することで安定します。アナログ・デバイセズでは、負荷トランジェントが大きい状態での瞬時電圧降下を最小限に抑えるために、低 ESR のセラミック・コンデンサの使用を推奨しています。大きい負荷トランジェントによって V_{IN} が大きく低下するとレギュレータがドロップアウト状態になり、それに対応して負荷過渡応答が悪化する可能性があります。このため、アプリケーションの条件によっては入出力容量の値を上げる必要があります。この回路は、電力を最小化するために意図的にドロップアウトに近い状態で動作させるので、十分な入力容量が不可欠です。理想的には、IN ピンに給電する電源の出力インピーダンスを $20\text{m}\Omega$ より低くして、トランジェントの大きい 3A 負荷に対応できるようにする必要があります。

電源から LT3074 の入力端子とグラウンド端子に接続される配線が長い場合には、値の小さい入力コンデンサと大きな負荷電流の組み合わせでは、不安定になる可能性があります。この不安定性の要因は、配線のインダクタンスと入力コンデンサで形成される共振性の LC タンク回路であり、LT3074 に起因するものではありません。配線の自己インダクタンス、すなわち単独のインダクタンスは、その長さに正比例します。配線の径は自己インダクタンスにそれほど影響しません。例えば、直径 0.26 インチ（6.544 ミリ）の 2-AWG 単線ワイヤの自己インダクタンスは、直径 0.01 インチ（0.254 ミリ）の 30-AWG ワイヤのインダクタンスの約半分です。1 フィートの 30-AWG ワイヤでは 465nH の自己インダクタンスとなります。

配線の自己インダクタンスを削減する方法はいくつか存在します。その 1 つは、LT3074 に向けて流れる電流を 2 本の並列導体で分担することです。この場合、配線の間隔を広くするとインダクタンスが減少し、数インチだけ離れた場合でも最大 50% の削減になります。ワイヤを分割すると、2 つの等しいインダクタンスが並列接続されます。しかし、互いに近接して配置すると、相互インダクタンスが配線の全自己インダクタンスに追加されるので、このような場合には 50% 削減は実現されません。合計インダクタンスを削減する方法として更に効果的なもう 1 つの手法は、順方向と戻り方向の導体（入力とグラウンドの配線）を互いに近接させて配置することです。2 本の 30-AWG のワイヤを 0.02 インチの間隔で配置した場合、合計インダクタンスは単線の場合と比較して約 1/5 まで減少します。

LT3074 が、同じ回路基板上のグラウンド・プレーンと電源プレーンの近くに取り付けられたバッテリーから給電される場合は、 $10\mu\text{F}$ のコンデンサで十分です。離れた電源から LT3074 に給電する場合は、低 ESR で $220\mu\text{F}$ 程度の大容量入力コンデンサを使用します。電源の出力インピーダンスが変動すると、アプリケーションの安定性に必要な最小入力容量も変動します。

PSRR と入力容量

LT3074 をポスト・レギュレーション・スイッチング・コンバータとして使用するアプリケーションでは、LT3074 の入力に直接コンデンサを配置すると、LT3074 の近傍で（スイッチング周波数の）AC 電流が発生します。この比較的高周波のスイッチング電流によって磁場が発生し、それが LT3074 の出力に結合するため、電源電圧変動除去比（PSRR）の実効値が低下します。この PSRR の低下には多くの要素が影響しますが、特に PCB、スイッチング・プリレギュレータ、および入力容量に大きく依存し、実質的に PCB 自体の PSRR を低下させるので、ハンダ付けを除去して LT3074 を基板から分離しても問題は解消されません。従来型の低 PSRR の低ドロップアウト（LDO）レギュレータでは無視できますが、LT3074 では PSRR が高いため、レギュレータの性能をフルに引き出すには高次の寄生容量に注意する必要があります。

他のレギュレータのように入力コンデンサがないと LT3074 の入力が寄生 LC 共振周波数で発振してしまうので、LT3074 の近くを流れる高周波スイッチング電流を減らすために LT3074 の入力コンデンサを完全に無くすことはできません。更に、レギュレータの入力は何らかの容量でバイパスするのが一般的で望ましいやり方です。

そのため、アナログ・デバイセズでは、できるだけ高い PSRR 性能を得るために、LT3074 評価用ボードのレイアウトを使用することを推奨しています。LT3074 評価用ボードのレイアウトは、この高周波電流に起因する PSRR の低下を防止するために磁場キャンセル手法を使用していますが、入力コンデンサも使用しています。

高周波スパイクのフィルタリング

LT3074 をスイッチング・コンバータのポスト・レギュレーションに使用するアプリケーションでは、通常は 100kHz~4MHz であるスイッチング・コンバータのスイッチング周波数に存在するノイズは、高い PSRR により効果的に抑制されます。しかし、スイッチング・コンバータのパワー・スイッチの遷移時間に関連する、LT3074 の帯域幅を超えるような高周波（数百 MHz）スパイクは、LT3074 をほぼそのまま通過します。このスパイクを吸収することも出力コンデンサの目的の 1 つですが、ESL によって高周波領域での効果が限定されます。フェライト・ビーズは、こうした高周波のスパイクを抑制する LC フィルタとして機能しますが、スイッチング・コンバータの出力と LT3074 の入力との間の PCB パターンが短い場合（例えば 0.5 インチ）は、そのインダクタンスにも同様の効果があります。

出力ノイズ

LT3074 には、ノイズ性能に関して多くの利点があります。従来型のリニア電圧レギュレータには、いくつかのノイズ源があります。従来型レギュレータのノイズ源として主要なものは、電圧リファレンス、エラー・アンプ、出力電圧を設定する抵抗分圧ネットワークのノイズ、この抵抗分圧器によるノイズ・ゲインです。多くの低ノイズ・レギュレータでは電圧リファレンスをピンに出力して、リファレンス電圧をバイパスすることによってノイズを抑制できるようにしています。一般的なリニア電圧レギュレータとは異なり、LT3074 は電圧リファレンスを使用しません。代わりに、LT3074 では SETRES ピンへの電流リファレンス（100 μ A）を使用します。最終的な電圧ノイズはこの電流ノイズに抵抗値を乗じた値に等しく、さらに二乗平均平方根（RMS）を使ってこの値にエラー・アンプのノイズと抵抗の熱ノイズを加算します。

従来型リニア電圧レギュレータに存在する問題の 1 つは、出力電圧を設定する抵抗分圧器によってリファレンスのノイズ・ゲインが増加することです。これに対し、LT3074 のユニティ・ゲイン・アーキテクチャでは、SETCAP ピンから出力までの間にゲインはありません。さらに、SETCAP は、値の小さいフィルタ抵抗（約 1k Ω ）により内部で SETRES からデカップリングされています。このフィルタ抵抗は SETCAP コンデンサと共にローパス・フィルタ（LPF）を形成して、SETRES ピンの抵抗ノイズをバイパスします。このため、出力ノイズは出力電圧の設定値とは無関係です。最終的な出力ノイズはエラー・アンプのノイズだけで決まり、4.7 μ F のコンデンサを使用した場合は 10kHz~1MHz の帯域幅で代表値 3.5nV/ $\sqrt{\text{Hz}}$ 、10Hz~100kHz の帯域幅で 1.2 μ VRMS です。複数の LT3074 を並列に接続すると更にノイズが減り、レギュレータを N 個並列にした場合は $1/\sqrt{N}$ に減少します。

SETCAP ピン容量：ノイズ、PSRR、過渡応答、ソフトスタート

SETCAP ピンにコンデンサを接続すると、出力ノイズを低減できるだけでなく、PSRR と過渡応答性能も向上します。バイパス・コンデンサにリーク電流があると、LT3074 の DC レギュレーション性能が低下します。SETCAP ピン・コンデンサのリーク電流は $100\mu\text{A}$ の高精度リファレンス電流から電流をシャントするほか、フィルタ抵抗にもオフセットを発生させます。コンデンサのリーク電流は、 100nA でも 0.1% を超える DC 誤差を発生させます。したがって、アナログ・デバイスでは、品質の高い低リークのセラミック・コンデンサの使用を推奨しています。

また、SETCAP ピンのコンデンサは、出力をソフトスタートして突入電流を制限します。

高速スタート

低 $1/f$ ノイズであることが求められる超低ノイズ・アプリケーションでは、極周波数が非常に低い SETCAP ピン・コンデンサが必要となることがあります。この場合、SETRES ピン抵抗、フィルタ抵抗、SETCAP ピン・コンデンサに関する RC 時定数に従って、スタートアップ時間が大幅に増えることになります。LT3074 は高速スタート回路を備えています。この回路は、フィルタ・コンデンサを迅速に充電するためにスタートアップ時に 2mA (代表値) の電流を SETCAP ピンにソースして、スタートアップ時間を短縮します。

この 2mA 電流源は SETRES と SETCAP の電圧差が約 25mV を超えるとオンになり、SETCAP ピン電圧が SETRES ピン電圧に達するまでソースを続けます。そして、両方の電圧が同じになった時点でオフになります。レギュレータが電流制限状態にある場合、サーマル・シャットダウンまたは BIAS の UVLO が検出され、高速スタート機能は無効になります。

スタートアップ時に高速スタートが有効になっている場合、SETCAP ピンのスルー・レートが SETRES ピンのスルー・レートに近付くと、SETRES ピン電圧がまだランピングしている状態で SETCAP ピン電圧が SETRES ピン電圧に追い付く可能性があります。この場合は、SETRES ピン電圧が SETCAP ピン電圧より 25mV 高くなるまで高速スタート回路がシャットオフされます。これは意図的な動作です。このオン/オフによって SETCAP ピン電圧は階段状になります (通常はその結果として OUT 電圧も階段状になる)。SETCAP ピン・コンデンサの容量を大きくすると、SETCAP ピンのスタートアップがスムーズになります。

出力電圧のマージニング

LT3074 では、PMBus を使い、 1% ~ 30% のステップで段階的に出力電圧をマージニングすることができます。マージニングは、SETRES ピンに供給される高精度 $100\mu\text{A}$ 電流リファレンスをスケールリングすることによって実現されます。公称出力電圧と使用するマージニングの大きさによっては、上側マージンによって高速スタート機能が有効化されることがあります (SETRES 電圧と SETCAP 電圧の差が約 25mV を超える場合)。その結果、出力電圧はマージンを含む値に速やかにセトリングします。SETRES と SETCAP の差が 25mV 以内の場合の上側マージンとすべての下側マージンでは、出力は、(SETRES ピン抵抗、SETRES と SETCAP 間の約 $1\text{k}\Omega$ のフィルタ抵抗、および SETCAP ピン・コンデンサによって設定される) RC 遅延の経過後に、マージンを含む値にセトリングします。

出力電圧マージニングの詳細については、PMBus コマンドの詳細のセクションに示す、OPERATION コマンドと MFR_MARGIN コマンドを参照してください。

BIAS/BIASAF/BIASDF ピンの要求事項

BIASAF ピンと BIASDF ピンは、別々のフィルタ抵抗を通じ内部で BIAS ピンに接続されています。BIASAF はすべてのアナログ機能ブロックに電流を供給し、BIASDF はデジタル回路に電流を供給します。これにより、高性能で低ノイズのアナログ回路に対する高周波デジタル・スイッチング・ノイズのカップリングを最小限に抑えます。LT3074 の安定性と正しい動作を確保するには、BIASAF ピンに $2.2\mu\text{F}$ 以上、BIASDF ピンに $0.47\mu\text{F}$ 以上のバイパス・コンデンサを接続する必要があります。BIAS ピンにバイパス・コンデンサは不要です。正しく動作させるには、BIAS 電圧が次の条件を満たす必要があります： $2.375\text{V} \leq V_{\text{BIAS}} \leq 5.5\text{V}$ 、および $V_{\text{BIAS}} \geq V_{\text{OUT}} + 1.2\text{V}$ 。BIASAF ピンと BIASDF ピンには外部負荷を接続しないでください。

BIAS の低電圧ロックアウト

内蔵の低電圧ロックアウト (UVLO) コンパレータが、BIAS レールをモニタします。V_{BIAS} が UVLO 閾値を下回るとすべての機能が停止し、パス・トランジスタがゲート・オフされて出力電流がゼロになります。代表的な BIAS ピンの UVLO 閾値は、BIAS の立上がりエッジで 2.2V です。UVLO 回路には、BIAS の立下がりエッジで約 130mV のヒステリシスが組み込まれています。

EN/UV 機能 (デバイスのオン/オフ)

EN/UV ピンは、レギュレータをマイクロパワー・シャットダウン状態 (ナップ・モード) にするために使用します。ナップ・モードでは、BIAS ピンの静止電流が 10μA 未満に減少します。

LT3074 では EN/UV ピンに精密な 1.26V のターンオン閾値が設定されており、この閾値には 80mV のヒステリシスがあります。BIAS 電源に接続した抵抗分圧器と組み合わせてこの閾値を使用すると、レギュレータの正確な UVLO 閾値を定義できます。抵抗分圧器ネットワークの計算時は、次式のように、表 1 に示す閾値での EN/UV ピン電流 (I_{EN/UV}) を考慮する必要があります。

$$V_{BIAS(UVLO)} = 1.26V \times \left(1 + \frac{R_{EN2}}{R_{EN1}}\right) + (I_{EN/UV} \times R_{EN2})$$

ここで、

R_{EN1} は EN/UV ピンと AGND 間の抵抗、R_{EN2} は EN/UV ピンと BIAS ピン間の抵抗です。R_{EN1} が 100kΩ 未満の場合は、I_{EN/UV} を無視できます。EN/UV ピンを使用しない場合は、BIAS に接続してください。

パワー・グッド・インジケータ

パワー・グッド (PG) ピンは、出力電圧のステータスを示すオープンドレイン NMOS 出力です。PG ピンは、出力がそのレギュレーション範囲内にあるときは高インピーダンスになり、以下に示す条件が 1 つ以上検出されるとローになります。

- EN/UV ピンがそのオン閾値未満に低下して、デバイスがナップ・モードになった。
- BIAS 電圧が UVLO 閾値より低い。
- プログラマブル・パワー・グッド・コンパレータが出力低電圧フォルトを検出した。
- OUT-over-IN 電圧検出器が作動した。

プログラマブル・パワー・グッド

PMBus を通じて **VOUT_UV_WARN_LIMIT** をプログラムする方法に加え、アナログ方式で出力低電圧フォルトを設定することもできます。図 81 に示すように、このパワー・グッド閾値は、2 つの外付け抵抗 R_{PG2} と R_{PG1} の比率によってユーザが設定できます。

$$V_{OUT(PG_THRESHOLD)} = 0.3V \times \left(1 + \frac{R_{PG2}}{R_{PG1}}\right) + (I_{PGFB} \times R_{PG2})$$

PGFB ピンが 300mV よりも高くなると、オープンドレインの PG ピンがデアサートされて高インピーダンスになります。パワー・グッド・コンパレータには 8mV のヒステリシスと 10μs のデグリッチがあります。パワー・グッド・コンパレータが出力低電圧フォルトを検出すると、PG ピンをローにアサートすることに加えて、**STATUS_VOUT** レジスタのビット 4 (およびその結果として **STATUS_WORD** レジスタのビット 15) がセットされ、**ALERT** ピンをローにアサートすることによってホストに通知されます。

プログラマブル・パワー・グッド機能が不要な場合は、PGFB ピンを BIAS に接続して PG ピンをフロート状態にします。PGFB ピンはフロート状態にしないでください。

電流モニタとプログラマブル電流制限値

LT3074 の IMON ピンは、負荷電流に比例した電圧を出力するために使われます。レポートされた電圧に対するスケール係数は I_{out}/3A で、負荷電流が最大値である 3A のときに IMON ピン電圧が 1V となるようにします。IMON ピン電圧は、オンチップの A/D コンパレータ (ADC) によっても測定されます。この変換値は再び出力負荷電流値に変換され、**READ_VOUT** コマンドを使い PMBus インターフェースを介してレポートされます。IMON ピンには外部から負荷をかけないでください。IMON ピンに出入りする寄生のリーク電流やインピーダンスは、測定出力負荷電流に誤差を発生させます。

IMON ピンを使用する他のほとんどのリニア・レギュレータと異なり、LT3074 では、外部電流制限プログラミングが電流モニタリング機能と IMON ピンからデカップリングされています。LT3074 の外部電流制限値は、PMBus インターフェースを介し、`IOUT_OC_FAULT_LIMIT` コマンドを使用することによってのみプログラムできます。LT3074 での外部電流制限プログラミングの詳細については、`IOUT_OC_FAULT_LIMIT` コマンドの説明を参照してください。

出力のオーバーシュート回復とアクティブ放電

全負荷から無負荷（もしくは軽負荷）への負荷ステップ変化では、レギュレータが応答してパワー・トランジスタをオフするまでの間、出力電圧がオーバーシュートします。出力が無負荷（もしくは軽負荷）である場合、出力コンデンサを放電するには長い時間がかかります。

LT3074 はオーバーシュート回復回路を内蔵しており、`SENSE` が `SETCAP` より高い場合は電流シンクをオンにして出力コンデンサを放電します。この電流は代表値で約 500mA です。さらに、`EN/UV` ピンをローにしてデバイスをナップ・モードにした場合は、この電流シンクがオンになって `OUT` 電圧のアクティブ放電が有効になります。

`SENSE` が外部で `SETCAP` ピンより高い電圧に保持されている場合は、`SENSE` を設定電圧まで回復させようとして、この電流シンクがオンになります。外部回路が `SENSE` ピンを解放するまで電流シンクはオンのままになります。

直接並列接続による出力電流の増加

複数の LT3074 デバイスを並列に接続すると、出力電流を大きくできます。`SETRES`、`SETCAP`、`IN`、および `BIAS` ピンは、すべてまとめて接続してください。LT3074 デバイス内の電流を均一にするために、各レギュレータのフィードバック `SENSE` タップ以降で PCB パターンの一部や実際の検出抵抗（バラスト抵抗として）を使用して、`OUT` ピンをまとめて接続します。抵抗値を制御した状態を保つため、このバラスト抵抗となるパターン領域にはハンダを付けないようにしてください。表 9 に PCB パターンの抵抗 ($m\Omega/in$) を示します。

並列接続されたそれぞれの LT3074 の最大オフセット電圧は 2mV と小さいので、必要なバラスト抵抗は最小限の値に抑えられます。図 92 では、2 つの LT3074 デバイスにそれぞれ $2m\Omega$ の PCB パターンによるバラスト抵抗が使用されており、最大負荷時に 20%以上の精度で出力電流が分担されます。2 つの $2m\Omega$ の外付け抵抗による出力レギュレーションの低下は、6A の最大電流時にわずか 6mV です。出力が 1V の場合、この電圧降下によるレギュレーション精度の低下はわずか 0.6% です。前述のように、`SENSE` ピンは出力コンデンサに直接接続します。

表 9. PCB のパターン抵抗

Weight (oz)	10 mil Width	20 mil Width
1	54.3	27.1
2	27.1	13.6

パターン抵抗の単位は $m\Omega/in$ です。

加えて、3 個以上の LT3074 デバイスを並列に接続すると、出力電流を更に増やし、出力ノイズを低減できます。複数の LT3074 デバイスの並列接続は、PCB に熱を分散させる上でも有効です。

PCB レイアウト時の考慮事項

LT3074 は帯域幅が広く PSRR が高いので、デバイスの性能を十分に発揮するには PCB のレイアウトに注意が必要です。図 87 は、レギュレータの性能をフルに発揮できるようにレイアウトした評価用ボードです。詳細については、評価用ボードの説明を参照してください。

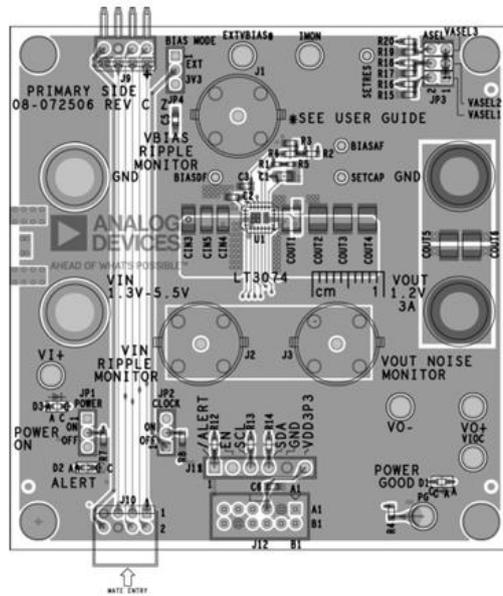


図 87. 評価用ボードのレイアウト

高効率リニア電圧レギュレータ - 入出力間の電圧制御

VIOC ピンは、上流のスイッチング・コンバータを制御して、LDO の出力電圧に関係なく、LT3074 の両端電圧を一定に保ちます。これにより、PSRR 性能を維持しながら最大限の効率が得られます。VIOC ピンは高速アンプの出力であり、電圧値は $(V_{IN} - V_{OUT}) + 800mV$ です。図 88 に示すように、VIOC 機能は簡単に使用できます。フィードバック電圧 $V_{FB} \geq 1V$ のスイッチング・コンバータの場合は、上流のスイッチング・コンバータのフィードバック (FB) ピンに VIOC ピンを接続します。これにより、LT3074 の入出力間電圧差が、スイッチング・コンバータのフィードバック電圧より 800mV 低い値にレギュレーションされます。複数の LT3074 を並列に接続する場合、1 つの LT3074 デバイスの VIOC ピンをスイッチング・コンバータの FB ピンに接続し、他の VIOC ピンはすべてフローティング状態にします。LT3074 がオフになると、 V_{INLDO} が $V_{FBSWITCHER} \times (R1 + R2)/R1$ で設定された電圧に固定されます。

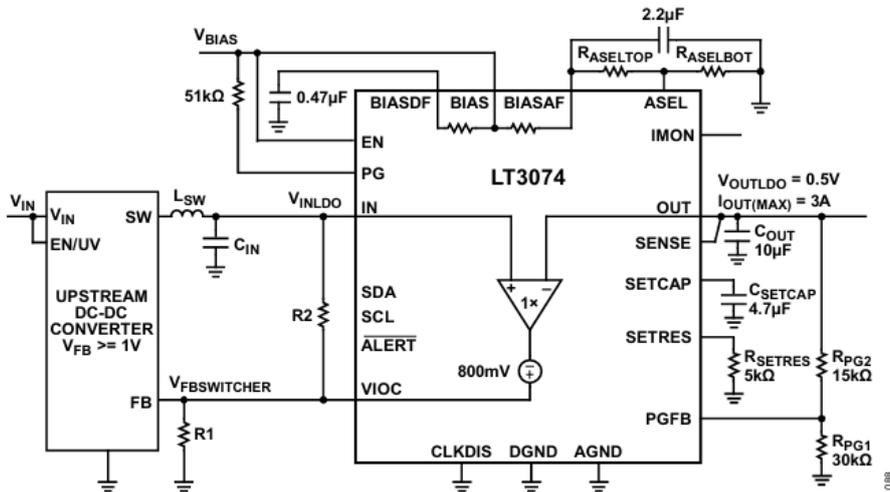


図 88. 基本的な VIOC 動作

VIOC バッファは、スイッチング・コンバータのフィードバック・ループの内側にありますが、VIOC バッファの高帯域幅を考慮に入れると、スイッチング・コンバータの周波数補償を調整する必要はありません。通常、VIOC バッファによる位相遅れは 100kHz という高い周波数では 2°未満です。このため、スイッチング・コンバータの帯域幅 (通常は 100kHz よりはるかに小さい) 内では VIOC バッファはトランスパレントであり、理想的なワイヤのように動作します。

ジャンクション温度の計算

例：出力電圧 1.2V、入力電圧 1.5V、BIAS 電圧 5V、出力範囲 10mA～3A、最高周囲温度 50°C とした場合の最高ジャンクション温度を求めます。

LT3074 の消費電力は次のとおりです。

$$I_{OUT(MAX)} \times (V_{IN} - V_{OUT}) + I_{GND} \times V_{BIAS}$$

ここで、 $I_{OUT(MAX)} = 3A$ 、 $V_{BIAS} = 5V$ 、 I_{GND} ($V_{BIAS} = 5V$ および $I_{OUT} = 3A$ 時) $= 5mA$ です。

$$\text{したがって、} P_{DISS} = 3A \times (1.5V - 1.2V) + 5mA \times 5V = 0.925W$$

3mm × 4mm の 4 層 LQFN パッケージを用いた場合、熱抵抗は 30°C/W～36°C/W です。 θ_{JA} の値は、ボードの構成とレイアウトによって、30°C/W～36°C/W の範囲内で変化します。 θ_{JA} の値を 33°C/W とすると、周囲温度からジャンクション温度までの上昇温度は次式にほぼ等しくなります。

$$0.925 W \times 33^\circ C/W = 30.525^\circ C$$

最高ジャンクション温度は、最高周囲温度に、周囲温度からジャンクション温度までの最大上昇温度を加算した値に等しくなります。

$$T_{JMAX} = 50^\circ C + 30.525^\circ C = 80.525^\circ C$$

保護機能

LT3074 は、内部電流制限機能とサーマル・シャットダウン機能を内蔵しています。通常、出力電流は内部電流によって 4.5A に固定されます。また、周囲温度が高い場合は、ダイのジャンクション温度が 125°C の最高動作温度を超えることがあります。この場合は、LT3074 の内部熱安全機能（サーマル・シャットダウン）が作動します。通常、LT3074 では 168°C でサーマル・シャットダウンが作動し、温度がその熱ヒステリシス限界を下回るまで出力がシャットダウンされます。

シリアル・バスのアドレス指定

LT3074 は、PMBus グローバル・アドレス 7' h00（ジェネラル・コール・アドレス）と 7' h0C（SMBus アラート応答アドレス）に応答します。さらに、ASEL ピンを使用すれば、LT3074 用に 16 個の固有アドレスをプログラムできます。7 ビット・アドレスの上位 3 ビット（MSB）は、3'b110 に固定されています。7 ビット・アドレスの下位 4 ビットは、BIASAF、ASEL、および AGND からの ±1% 抵抗分圧器によって設定されます。対応するアドレスのプログラミングに使用するレジスタの推奨値を表 10 に示します。

LT3074 は、レールに接続されたすべてのデバイスの共通アドレスをプログラムできる MFR_RAIL_ADDRESS レジスタもサポートしています。MFR_RAIL_ADDRESS レジスタの下位 7 ビットは通信に使用するアドレスを設定し、MSB はこのアドレスの設定イネーブル・ビットとして機能します。レール・アドレスは、MFR_RAIL_ADDRESS の MSB を 0 に設定するとイネーブルされ、1 に設定するとディスエーブルされます。デフォルトでは、MFR_RAIL_ADDRESS レジスタの MSB が 1 に設定され、下位 7 ビットが 7'h00 に設定されています。MFR_RAIL_ADDRESS の使用は、共通レールに接続されたデバイス・レジスタへのデータ書込みだけに限定する必要があります。レジスタからのデータ読出しに MFR_RAIL_ADDRESS を使用すると、すべてのデバイスが同じデータで応答しなかった場合はデータが破損する可能性があります。

表 10. ASEL ピンを使用したアドレス設定時に推奨される抵抗値

R _{ASEL_TOP} ¹	R _{ASEL_BOT} ¹	Address Lower Nibble	7-Bit Address
124kΩ	84.5kΩ	4'h0	7'h60 ²
124kΩ	95.3kΩ	4'h1	7'h61 ³
124kΩ	107kΩ	4'h2	7'h62
105kΩ	102kΩ	4'h3	7'h63
137kΩ	150kΩ	4'h4	7'h64
93.1kΩ	115kΩ	4'h5	7'h65
113kΩ	158kΩ	4'h6	7'h66
105kΩ	165kΩ	4'h7	7'h67
97.6kΩ	174kΩ	4'h8	7'h68
115kΩ	232kΩ	4'h9	7'h69
100kΩ	232kΩ	4'hA	7'h6A
90.9kΩ	243kΩ	4'hB	7'h6B
90.9kΩ	287kΩ	4'hC	7'h6C
69.8kΩ	261kΩ	4'hD	7'h6D
59kΩ	261kΩ	4'hE	7'h6E
47.5kΩ	261kΩ	4'hF	7'h6F ²

1 すべての抵抗の許容誤差は 1%。

2 オプションとして、ASEL ピンを AGND に接続すると 7 ビット・アドレスが 7'h60 に設定され、ASEL ピンを BIASAF に接続すると 7 ビット・アドレスが 7'h6F に設定されます。

3 これは SMBus デバイスのデフォルト・アドレスでもあります。このアドレスを使用する場合、ユーザは、バス上で競合が発生しないようにする必要があります。

テレメトリのリードバック

LT3074 は、出力電圧、出力電流、入力電圧、バイアス電圧、および温度のモニタと変換を行う、12 ビット 1 次シグマデルタ A/D コンバータ (ADC) を内蔵しています。この ADC は 1MHz のクロック周波数で動作し、ラウンドロビン方式で使われて測定物理量をモニタします。出力電圧と出力電流は約 9.216ms ごとに 12 ビット分解能で測定され、入力電圧とバイアス電圧は約 23.04ms ごとに 10 ビット分解能で、ダイ温度は約 46.08ms ごとに 10 ビット分解能で測定されます。図 90 に電圧、電流、温度を測定するラウンドロビン・パターンと、それぞれの測定に対応する変換時間を示します。

MEASUREMENT	V _{OUT} (12-BIT)	I _{OUT} (12-BIT)	V _{IN} (10-BIT)	V _{OUT} (12-BIT)	I _{OUT} (12-BIT)	V _{BIAS} (10-BIT)	V _{OUT} (12-BIT)	I _{OUT} (12-BIT)	V _{IN} (10-BIT)	V _{OUT} (12-BIT)	I _{OUT} (12-BIT)	V _{BIAS} (10-BIT)	V _{OUT} (12-BIT)	I _{OUT} (12-BIT)	TEMP (10-BIT)
t _{CONV}	4.096ms	4.096ms	1.024ms	4.096ms	4.096ms	1.024ms	4.096ms	4.096ms	1.024ms	4.096ms	4.096ms	1.024ms	4.096ms	4.096ms	1.024ms

図 90. ADC のラウンド・ロビン・パターン

フォルト・レポートと ALERT ピン

LT3074 は、過電圧、低電圧、過電流、最小電流、および過熱に関する様々なフォルトと警告をサポートしています。STATUS_BYTE レジスタや STATUS_WORD レジスタの 1 つまたは複数のビットをセットする何らかのフォルトや警告が生じると、ALERT ピンがローにアサートされます。図 91 に、LT3074 がレポートするフォルトの概要を示します。

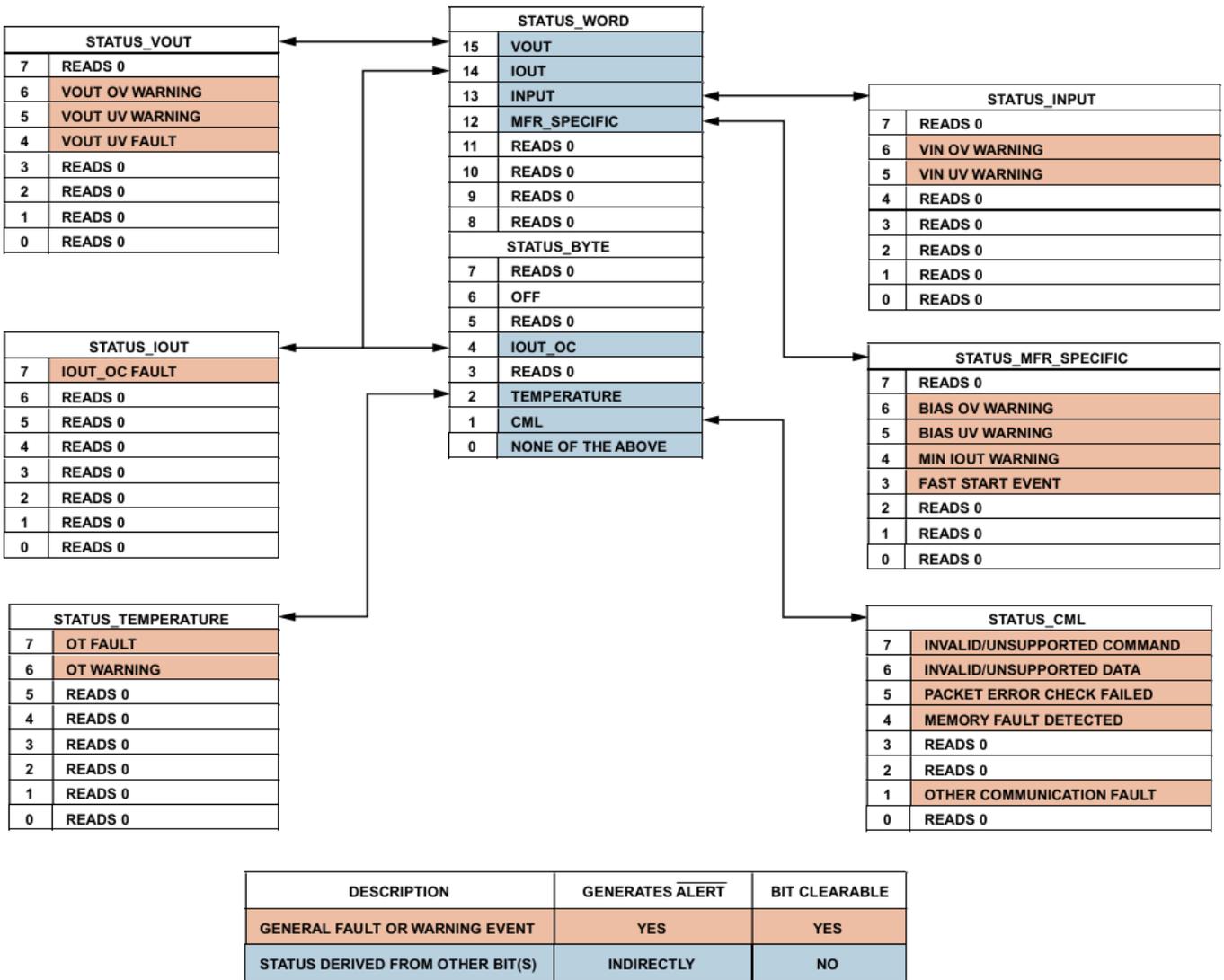


図 91. LT3074 でレポートされるフォルトの概要

LT3074 が $\overline{\text{ALERT}}$ ピンをプルダウンすると、以下のいずれかが発生するまでこのピンはローに保持されたままになります。

- ▶ EN/UV ピンを使って LT3074 がディスエーブルされ、再びイネーブルされた。
- ▶ `CLEAR_FAULTS` コマンドまたは `MFR_RESET` コマンドを受信した (なおかつ LT3074 が $\overline{\text{ALERT}}$ ピンをローにアサートする原因となったフォルトが解消された)。
- ▶ 各ビットに 1 を書き込むことによってすべてのステータス・ビットがクリアされた (なおかつ LT3074 が $\overline{\text{ALERT}}$ ピンをローにアサートする原因となったフォルトが解消された)。
- ▶ PMBus が ARA のときに LT3074 がそのアドレスを正常に送信した。
- ▶ デバイスの BIAS 電源が遮断された。

LT3074 はフォルトと警告のマスキングをサポートしていません。特定パラメータのフォルトをレポートする必要がない場合は、それぞれのパラメータの制限値を、アプリケーションの通常動作範囲より大きい値に設定してください。設定した制限値の大小に関わらず、アプリケーションのセットアップ時は LT3074 の最大動作定格を超えないように注意する必要があります。デバイスの動作にとって有害なフォルト (サーマル・シャットダウンなど) は常にレポートされて、対策が講じられます。LT3074 がサポートしているフォルトの詳細については、`STATUS_BYTE` コマンドと `STATUS_WORD` コマンド、および関係するレポート・コマンドの説明を参照してください。

バス・タイムアウト

シリアル・インターフェースのハングアップを防ぐために、LT3074にはタイムアウト機能が実装されています。SMBus仕様には、複数のタイムアウト状態に関係する3種類のクロック・ストレッチング仕様が含まれています。これらのタイムアウト状態について以下に示します。

T_{TIMEOUT}

いずれか1つのSCLクロック・パルスがローに維持されている時間が $T_{\text{TIMEOUT_MIN}} = 25\text{ms}$ を超えた場合は、タイムアウト状態となります。このタイムアウト状態が検出されると、LT3074は転送を中止してバス・ラインを解放し、新しいスタート条件の受入れを準備します。タイムアウトを開始するデバイスは、 $T_{\text{TIMEOUT_MAX}} = 35\text{ms}$ 以上にわたってSCLクロック・ラインをローに保持して、LT3074がその通信プロトコルをリセットするのに十分な時間を確保する必要があります。

$T_{\text{LOW:SEXT}}$

$T_{\text{LOW:SEXT}} = 25\text{ms}$ の仕様は、スタート条件からストップ条件までの間の任意の1メッセージにおいて、ターゲット・デバイスによってSCLラインがローに保持される累積時間として定義されます。LT3074はこの仕様を満たすように設計されています。

$T_{\text{LOW:MEXT}}$

$T_{\text{LOW:MEXT}} = 10\text{ms}$ の仕様は、スタートからアクノリッジまで、アクノリッジからアクノリッジまで、またはアクノリッジからストップまでの間のメッセージの任意の1バイトにおいて、ホスト・デバイスによってSCLラインがローに保持される累積時間として定義されます。このチェックはLT3074には実装されていません。

PMBus コマンドの詳細

PAGE

PAGE コマンドは、複数のマルチページ・デバイスとの統合化のために使用します。LT3074はPAGEレジスタのすべてのデータ値を受け入れてそのデータをアクノリッジし、最後に破棄します。PAGEレジスタを読み出すと、常に8'hFFが返されます。

OPERATION

OPERATION コマンドは、ENピンのステータスとの組み合わせで、ユニットをオン/オフするために使用します。また、出力電圧を高マージン状態または低マージン状態に設定する場合にも使用します。ユニットは、新たなOPERATIONコマンドかリセット動作（ENピンかMRF_RESETコマンドを使用）が実行されるまで、指定された動作モードを維持します。

表 11. OPERATION コマンドのビット・フィールドの説明

Bit	Access Mode	Description	
7	Read/Write	On/Off State	
		Value	Output Status
		'b0 ¹	Off
		'b1	On
6	Read Only	Turn Off Behavior (hardwired to turn off immediately)	
5:4	Read/Write	Voltage Command Source	
		Value	Output Status
		'b00	Nominal Output
		'b01	Output Margin Low (margin value set by MFR_MARGIN register)

5:4	Read/Write	'b10	Output Margin High (margin value set by MFR_MARGIN register)
		'b11	Not Supported
3:2	Read/Write	Margin Fault Response	
		Value	Output Status
		'b00	Not Supported unless bits [5:4] are 'b00 or bit 7 is 'b0
		'b01	Ignore Faults
		'b10	Report Faults
		'b11	Not Supported unless bits [5:4] are 'b00 or bit 7 is 'b0
1	Read Only	Not used	
0	Read Only	PMBus Reserved	

1 ON_OFF_CONFIG レジスタのビット3がセットされていない場合、デバイスはこのデータに応答しません。

サポートされていないデータ・バイトを OPERATION レジスタにプログラムすると、無効データ・フォルトが発生して STATUS_CML レジスタでレポートされ、そのコマンドは無視されます。ホストへの通知は、ALERTピンをアサートすることによって行われます。このコマンドにはデータ・バイトが1つあります。

ON_OFF_CONFIG

ON_OFF_CONFIG コマンドは、デバイスをオン/オフするために必要な EN ピン入力とシリアル・バス・コマンドの組み合わせを設定します。これには、電源投入時のユニットの応答も含まれます。

表 12. ON_OFF_CONFIG コマンドのビット・フィールドの説明

Bit	Access Mode	Description	
7:5	Read Only	PMBus Reserved	
4	Read Only	Turn On Behavior (hardwired to turn on only when commanded by the EN pin and/or OPERATION command)	
3	Read/Write	OPERATION Command Control	
		Value	Output Status
		'b0	Ignore On/Off State Bit (Bit 7) of OPERATION Command
		'b1	Turn on only when On/Off Bit (Bit 7) of OPERATION Command is 'b1
2	Read Only	EN pin control (EN pin must command the part to turn on)	
1	Read Only	EN pin polarity (hardwired to be active high)	
0	Read Only	Turn-off delay (hardwired to turn off immediately)	

CLEAR_FAULTS

CLEAR_FAULTS コマンドは、セットされたフォルト・ビットをクリアするために使用します。このコマンドは、すべてのステータス・レジスタのすべてのビットを同時にクリアします。同時に、デバイスがALERTピン信号をアサートしている場合、デバイスはそのALERTピンの信号出力を解放します。ビットがクリアされた後もフォルトが解消されない場合はフォルト・ビットが再度セットされて、ALERTピンをローにアサートすることによってホストへ通知されます。

これは書き込み専用コマンドで、データ・バイトはありません。

WRITE_PROTECT

WRITE_PROTECT コマンドは、LT3074 のレジスタへの書き込みを制御するために使用します。このコマンドは、内容が誤って変更されないように保護するためのものです。表 13 に、サポートされているデータ・バイトの一覧を示します。

表 13. WRITE_PROTECT コマンドがサポートしているデータ・バイト

Reg Byte	Description
0x80	Disable all writes except to the WRITE_PROTECT command.
0x40	Disable all writes except to the WRITE_PROTECT, PAGE and OPERATION commands.
0x20	Disable all writes except to the WRITE_PROTECT, PAGE, OPERATION and ON_OFF_CONFIG commands.
0x00	Enable all writes.

WRITE_PROTECT コマンドがサポートしていないデータ・バイトを送信すると、無効データ・フォルトが発生して STATUS_CML レジスタでレポートされ、そのコマンドは無視されます。

このコマンドにはデータ・バイトが 1 つあります。

CAPABILITY

このコマンドは、ホスト・システムがターゲット・デバイスのいくつかの重要な機能を決定するために使われます。

LT3074 は、パケット・エラー・チェック、400kHz のバス・スピード、および ALERT ピンをサポートしています。この読み出し専用コマンドにはデータ・バイトが 1 つあります。

VOUT_MODE

VOUT_MODE コマンドは出力電圧のフォーマットを指定します。これには、測定した出力電圧をレポートするためのフォーマット指定 (READ_VOUT レジスタによりレポート) と、警告制限値を設定するためのフォーマット指定 (VOUT_OV_WARN_LIMIT レジスタと VOUT_UV_WARN_LIMIT レジスタにより設定) が含まれます。データ・バイトは常に 0x13 で、これは指数が-13 に固定された L16 (符号なしリニア 16) フォーマットであることを表します。

この読み出し専用コマンドにはデータ・バイトが 1 つあります。

VOUT_OV_WARN_LIMIT

VOUT_OV_WARN_LIMIT コマンドは、出力過電圧警告を発生させる出力電圧値をボルト単位で設定します。出力電圧値は SENSE ピンで測定されます。実際の出力電圧と制限値の比較には、ADC が測定して変換 (および READ_VOUT コマンドを使ってレポート) した出力電圧が使われます。結果として、出力電圧が制限値に達した時点からフォルトがレポートされる時点までに、最大 10ms の遅延が生じる可能性があります。持続時間が ADC 変換時間より短い過渡的なフォルトはフィルタで除去され、レポートされません。

測定値が VOUT_OV_WARN_LIMIT を超えると、デバイスは以下のように動作します。

- ▶ STATUS_BYTE レジスタの NONE_OF_THE_ABOVE ビットをセット。
- ▶ STATUS_WORD レジスタの VOUT ビットをセット。
- ▶ STATUS_VOUT レジスタの VOUT_OV_WARNING ビットをセット。
- ▶ ALERT ピンをアサートすることによってホストに通知。

このコマンドには 2 つのデータ・バイトがあり、Linear_16u フォーマットに設定されています。

VOUT_UV_WARN_LIMIT

VOUT_UV_WARN_LIMIT コマンドは、出力低電圧警告を発生させる出力電圧値をボルト単位で設定します。出力電圧値は SENSE ピンで測定されます。実際の出力電圧と制限値の比較には、ADC が測定して変換 (および READ_VOUT コマンドを使ってレポート) した出力電圧が使われます。結果として、出力電圧が制限値に達した時点からフォルトがレポートされる時点までに、最大 10ms の遅延が生じる可能性があります。持続時間が ADC 変換時間より短い過渡的なフォルトはフィルタで除去され、レポートされません。

測定値が VOUT_UV_WARN_LIMIT を下回ると、デバイスは以下のように動作します。

- ▶ STATUS_BYTE レジスタの NONE_OF_THE_ABOVE ビットをセット。
- ▶ STATUS_WORD レジスタの VOUT ビットをセット。
- ▶ STATUS_VOUT レジスタの VOUT_UV_WARNING ビットをセット。
- ▶ ALERTピンをアサートすることによってホストに通知。

このコマンドには2つのデータ・バイトがあり、Linear_16u フォーマットに設定されています。

IOUT_OC_FAULT_LIMIT

IOUT_OC_FAULT_LIMIT コマンドは、出力電流制限をアンペア単位で設定します。電流制限値の設定範囲は 1A~6.4A で、ステップ・サイズは 50mA です。設定された電流制限値は最も近い 50mA ステップに丸められます。例えば 1.01A は 1A に、1.04A は 1.05A に丸められます。1A 未満の電流制限値が設定された場合、そのデータは受け入れられて、その値の通り IOUT_OC_FAULT_LIMIT レジスタに保存されますが、電流制限値は内部的に 1A に設定されます。出力電流制限値が 4.5A より大きい値に設定された場合は、LT3074 デバイスのバックアップ電流制限が適用されます。

出力電流が IOUT_OC_FAULT_LIMIT によって設定された閾値に達した場合、デバイスは次のように動作します。

- ▶ IOUT_OC_FAULT_LIMIT によって設定される値に出力電流をレギュレーション。
- ▶ STATUS_BYTE レジスタの IOUT_OC_FAULT ビットをセット。
- ▶ STATUS_WORD レジスタの IOUT ビットをセット。
- ▶ STATUS_IOUT レジスタの IOUT_OC_FAULT ビットをセット
- ▶ ALERTピンをアサートすることによってホストに通知。

このコマンドには2つのデータ・バイトがあり、Linear_5s_11s フォーマットに設定されています。

IOUT_OC_FAULT_RESPONSE

IOUT_OC_FAULT_RESPONSE は、出力過電流フォルトが検出されると、LT3074 の動作をホストに知らせます。

表 14. IOUT_OC_FAULT_RESPONSE コマンドのビット・フィールドの説明

Bit	Access Mode	Description		
7:6	Read Only	Response		
		<table border="1"> <thead> <tr> <th>Value</th> <th>Output Status</th> </tr> </thead> <tbody> <tr> <td>'b00</td> <td>The LT3074 continues to operate indefinitely while maintaining the output current at a value set by the IOUT_OC_FAULT_LIMIT without regard for the output voltage (known as constant current or brickwall limiting).</td> </tr> </tbody> </table>	Value	Output Status
Value	Output Status			
'b00	The LT3074 continues to operate indefinitely while maintaining the output current at a value set by the IOUT_OC_FAULT_LIMIT without regard for the output voltage (known as constant current or brickwall limiting).			
5:3	Read Only	Not supported since LT3074 never shuts down (bits are hardwired to 'b000).		
2:0	Read Only	Not supported since LT3074 never shuts down (bits are hard-wired to 'b000).		

上記の対応に加えて、デバイスは以下のように動作します。

- ▶ STATUS_BYTE レジスタの IOUT_OC_FAULT ビットをセット。
- ▶ STATUS_WORD レジスタの IOUT ビットをセット。
- ▶ STATUS_IOUT レジスタの IOUT_OC_FAULT ビットをセット
- ▶ ALERTピンをアサートすることによってホストに通知。

この読出し専用コマンドにはデータ・バイトが1つあります。

OT_WARN_LIMIT

OT_WARN_LIMIT コマンドは、過熱警告を発生させる平均ダイ温度を°C 単位で設定します。平均ダイ温度はオンチップ温度センサーによって測定されます。平均ダイ温度と制限値の比較には、ADC が測定して変換（および READ_TEMPERATURE_1 コマンドを使ってレポート）したダイ温度が使われます。結果として、平均ダイ温度が制限値に達した時点からフォルトがレポートされる時点までに、最大 50ms の遅延が生じる可能性があります。持続時間が ADC 変換時間より短い過渡的なフォルトはフィルタで除去され、レポートされません。

測定値が OT_WARN_LIMIT を超えると、デバイスは以下のように動作します。

- ▶ STATUS_BYTE レジスタの TEMPERATURE ビットをセット。
- ▶ STATUS_WORD レジスタの TEMPERATURE ビットをセット。
- ▶ STATUS_TEMPERATURE レジスタの OVTWARNING ビットをセット。
- ▶ ALERT ピンをアサートすることによってホストに通知

このコマンドには 2 つのデータ・バイトがあり、Linear_5s_1s フォーマットに設定されています。

VIN_OV_WARN_LIMIT

VIN_OV_WARN_LIMIT コマンドは、入力過電圧警告を発生させる入力電圧値をボルト単位で設定します。入力電圧値は IN ピンで測定されます。実際の入力電圧と制限値の比較には、ADC が測定して変換（および READ_VIN コマンドを使ってレポート）した入力電圧が使われます。結果として、入力電圧が制限値に達した時点からフォルトがレポートされる時点までに、最大 20ms の遅延が生じる可能性があります。持続時間が ADC 変換時間より短い過渡的なフォルトはフィルタで除去され、レポートされません。

測定値が VIN_OV_WARN_LIMIT を超えると、デバイスは以下のように動作します。

- ▶ STATUS_BYTE レジスタの NONE_OF_THE_ABOVE ビットをセット。
- ▶ STATUS_WORD レジスタの INPUT ビットをセット。
- ▶ STATUS_INPUT レジスタの VIN_OV_WARNING ビットをセット
- ▶ ALERT ピンをアサートすることによってホストに通知。

このコマンドには 2 つのデータ・バイトがあり、Linear_5s_11s フォーマットに設定されています。

VIN_UV_WARN_LIMIT

VIN_UV_WARN_LIMIT コマンドは、入力低電圧警告を発生させる入力電圧値をボルト単位で設定します。入力電圧値は IN ピンで測定されます。実際の入力電圧と制限値の比較には、ADC が測定して変換（および READ_VIN コマンドを使ってレポート）した入力電圧が使われます。結果として、入力電圧が制限値に達した時点からフォルトがレポートされる時点までに、最大 20ms の遅延が生じる可能性があります。持続時間が ADC 変換時間より短い過渡的なフォルトはフィルタで除去され、レポートされません。

測定値が VIN_UV_WARN_LIMIT を超えると、デバイスは以下のように動作します。

- ▶ STATUS_BYTE レジスタの NONE_OF_THE_ABOVE ビットをセット。
- ▶ STATUS_WORD レジスタの INPUT ビットをセット。
- ▶ STATUS_INPUT レジスタの VIN_UV_WARNING ビットをセット。
- ▶ ALERT ピンをアサートすることによってホストに通知。

このコマンドには2つのデータ・バイトがあり、Linear_5s_11s フォーマットに設定されています。

STATUS_BYTE

STATUS_BYTE コマンドは、最も重要なフォルトの概要を1バイトで返します。

表 15. STATUS_BYTE のビット・フィールドの説明

Bit	Access Mode	Bit Name	Description
7	Read Only	BUSY	Not supported (returns 0)
6	Read Only	OFF	This bit is set if the LT3074 is not providing power to the output, regardless of the reason, including simply not being turned on.
5	Read Only	VOUT_OV	Not supported (returns 0)
4	Read Only ¹	IOUT_OC	An output over current fault occurred.
3	Read Only	VIN_UV	Not supported (returns 0)
2	Read Only ²	TEMPERATURE	A temperature fault occurred.
1	Read Only ³	CML	A communication fault occurred.
0	Read Only	NONE OF THE ABOVE	A fault not listed by bits [7:1] occurred.

1 ビットは、STATUS_IOUT レジスタの IOUT_OC フォルト・ビットをクリアすることによってクリアされます。

2 ビットは、STATUS_TEMPERATURE レジスタのすべてのビットをクリアすることによってクリアされます。

3 ビットは、STATUS_CML レジスタのすべてのビットをクリアすることによってクリアされます。

このコマンドにはデータ・バイトが1つあります。

STATUS_WORD

STATUS_WORD コマンドは、デバイスのフォルト状態の概要を2バイトで返します。STATUS_WORD コマンドの下位バイトは STATUS_BYTE コマンドと同じです。このコマンドには2つのデータ・バイトがあります。

表 16. STATUS_WORD 上位バイトのビット・フィールドの説明

Bit	Access Mode	Bit Name	Description
15	Read Only ¹	VOUT	An output voltage fault or warning occurred.
14	Read Only ²	IOUT	An output current fault or warning occurred.
13	Read Only ³	INPUT	An input voltage warning occurred.
12	Read Only ⁴	MFR_SPECIFIC	A warning specific to the LT3074 occurred.
11	Read Only	POWER_GOOD#	Not supported (returns 0)
10	Read Only	FANS	Not supported (returns 0)
9	Read Only	OTHER	Not supported (returns 0)
8	Read Only	UNKNOWN	Not supported (returns 0)

1 ビットは、STATUS_VOUT レジスタのすべてのビットをクリアすることによってクリアされます。

2 ビットは、STATUS_IOUT レジスタのすべてのビットをクリアすることによってクリアされます。

3 ビットは、STATUS_INPUT レジスタのすべてのビットをクリアすることによってクリアされます。

4 ビットは、STATUS_MFR_SPECIFIC レジスタのすべてのビットをクリアすることによってクリアされます。

STATUS_VOUT

STATUS_VOUT コマンドは、出力電圧に関するフォルトと警告の概要を 1 バイトで返します。

表 17. STATUS_VOUT のビット・フィールドの説明

Bit	Access Mode	Bit Name	Description
7	Read Only	VOUT_OV_FAULT	Not supported (returns 0)
6	Read/Write 1 to Clear	VOUT_OV_WARN	An output overvoltage warning (as set by the VOUT_OV_WARN_LIMIT) occurred.
5	Read/Write 1 to Clear	VOUT_UV_WARN	An output undervoltage warning (as set by the VOUT_UV_WARN_LIMIT) occurred.
4	Read/Write 1 to Clear	VOUT_UV_FAULT	An output undervoltage fault (as set by the PGFB pin) occurred.
3	Read Only	VOUT_MAX_MIN	Not supported (returns 0)
2	Read Only	TON_MAX	Not supported (returns 0)
1	Read Only	TOFF_MAX	Not supported (returns 0)
0	Read Only	VOUT_TRACKING	Not supported (returns 0)

このコマンドにはデータ・バイトが 1 つあります。

STATUS_IOUT

STATUS_IOUT コマンドは、出力電流に関するフォルトと警告の概要を 1 バイトで返します。

表 18. STATUS_IOUT のビット・フィールドの説明

Bit	Access Mode	Bit Name	Description
7	Read/Write 1 to Clear	IOUT_OC_FAULT	An output overcurrent fault (as set by the IOUT_OC_FAULT_LIMIT) occurred.
6	Read Only	IOUT_OC_LV_FAULT	Not supported (returns 0)
5	Read Only	IOUT_OC_WARNING	Not supported (returns 0)
4	Read Only	IOUT_UC_FAULT	Not supported (returns 0)
3	Read Only	Current Share Fault	Not supported (returns 0)
2	Read Only	TON_MAX	Not supported (returns 0)
1	Read Only	TOFF_MAX	Not supported (returns 0)
0	Read Only	VOUT_TRACKING	Not supported (returns 0)

このコマンドにはデータ・バイトが 1 つあります。

STATUS_INPUT

STATUS_INPUT コマンドは、入力電圧に関する警告の概要を 1 バイトで返します。

表 19. STATUS_INPUT のビット・フィールドの説明

Bit	Access Mode	Bit Name	Description
7	Read Only	VIN_OV_FAULT	Not supported (returns 0)
6	Read/Write 1 to Clear	VIN_OV_WARNING	An input overvoltage warning (as set by the VIN_OV_WARN_LIMIT) occurred.
5	Read/Write 1 to Clear	VIN_UV_WARNING	An input undervoltage warning (as set by the VIN_UV_WARN_LIMIT) occurred.
4	Read Only	VIN_UV_FAULT	Not supported (returns 0)
3	Read Only	VIN_UVLO	Not supported (returns 0)

Bit	Access Mode	Bit Name	Description
2	Read Only	IIN_OC_FAULT	Not supported (returns 0)
1	Read Only	IIN_OC_WARNING	Not supported (returns 0)
0	Read Only	PIN_OP_WARNING	Not supported (returns 0)

このコマンドにはデータ・バイトが1つあります。

STATUS_TEMPERATURE

STATUS_TEMPERATURE コマンドは、平均ダイ温度に関するフォルトと警告の概要を1バイトで返します。

表 20. STATUS_TEMPERATURE のビット・フィールドの説明

Bit	Access Mode	Bit Name	Description
7	Read/Write 1 to Clear	OT_FAULT	A thermal shutdown event occurred.
6	Read/Write 1 to Clear	OT_WARNING	An overtemperature warning (as set by the OT_WARN_LIMIT) occurred.
5	Read Only	UT_WARNING	Not supported (returns 0)
4	Read Only	UT_FAULT	Not supported (returns 0)
3:0	Read Only	PMBus Reserved	Returns 4'b0000

このコマンドにはデータ・バイトが1つあります。

STATUS_CML

STATUS_CML コマンドは、PMBus 通信、メモリ、およびロジックに関するフォルトの概要を1バイトで返します。

表 21. STATUS_CML のビット・フィールドの説明

Bit	Access Mode	Bit Name	Description
7	Read/Write 1 to Clear	Invalid/Unsupported Command	A command not supported by the LT3074 is received.
6	Read/Write 1 to Clear	Invalid/Unsupported Data	A data value not supported by the LT3074 is received.
5	Read/Write 1 to Clear	Packet Error Check Failed	PEC data byte received is incorrect.
4	Read Only ¹	Memory Fault Detected	Uncorrectable error with the trim fuses occurred.
3	Read Only	Processor Fault Detected	Not supported (returns 0)
2	Read Only	PMBus Reserved	Returns 0
1	Read/Write 1 to Clear	Other Communication Fault	Communication fault not listed above occurred.
0	Read Only	Other Memory or Logic Fault	Not supported (returns 0)

¹ このビットに1を書き込むとクリアされますが、フォルトが継続して解決できないため、再びセットされます。

このコマンドにはデータ・バイトが1つあります。

STATUS_MFR_SPECIFIC

STATUS_MFR_SPECIFIC コマンドは、LT3074 に固有の警告の概要を 1 バイトで返します。

表 22. STATUS_MFR_SPECIFIC のビット・フィールドの説明

Bit	Access Mode	Bit Name	Description
7	Read Only	Unused	Returns 0
6	Read/Write 1 to Clear	VBIAS_OV_WARNING	A bias overvoltage warning (as set by the MFR_BIAS_OV_WARN_LIMIT) occurred.
5	Read/Write 1 to Clear	VBIAS_UV_WARNING	A bias undervoltage warning (as set by the MFR_BIAS_UV_WARN_LIMIT) occurred.
4	Read/Write 1 to Clear	IOUT_MIN_WARNING	A minimum output current warning (as set by the MFR_IOUT_MIN_WARN_LIMIT) occurred.
3	Read/Write 1 to Clear	FAST_START	A fast start-up event (post initial power on) occurred.
2:0	Read Only	Unused	Returns 3'b000

このコマンドにはデータ・バイトが 1 つあります。

READ_VIN

READ_VIN コマンドは、IN ピンの測定電圧をボルト単位で返します。この読み出し専用コマンドには、Linear_5s_11s フォーマットに設定された 2 つのデータ・バイトがあります。

READ_VOUT

READ_VOUT コマンドは、SENSE ピンの測定電圧をボルト単位で返します。この読み出し専用コマンドには、Linear_16u フォーマットに設定された 2 つのデータ・バイトがあります。

READ_IOUT

READ_IOUT コマンドは測定出力電流をアンペア単位で返します。この読み出し専用コマンドには、Linear_5s_11s フォーマットに設定された 2 つのデータ・バイトがあります。

READ_TEMPERATURE_1

READ_TEMPERATURE_1 コマンドは、測定平均ダイ温度を°C 単位で返します。この読み出し専用コマンドには、Linear_5s_11s フォーマットに設定された 2 つのデータ・バイトがあります。

PMBUS_REVISION

PMBUS_REVISION コマンドは、デバイスが準拠する PMBus 仕様のリビジョンを返します。LT3074 は、PMBus Version 1.3 の Part I と Part II の両方に準拠しています。

この読み出し専用コマンドにはデータ・バイトが 1 つあります。

IC_DEVICE_ID

IC_DEVICE_ID コマンドは、ASCII 文字を使って LT3074 のメーカーID を示します。この読み出し専用コマンドはブロック・フォーマットです。

IC_DEVICE_REV

IC_DEVICE_REV コマンドは、ASCII 文字を使って LT3074 のリビジョンを示します。この読み出し専用コマンドはブロック・フォーマットです。

MFR_MARGIN

MFR_MARGIN コマンドは、出力電圧の上下のマージンを公称出力電圧のパーセンテージで計算するために使用します。このコマンドを使って計算したマージン値は、OPERATION コマンドのステータスに基づいて LT3074 の出力に適用されます。

表 23. MFR_MARGIN のビット・フィールドの説明

Bit	Access Mode	Description
7:4	Read/Write	4-bit code used to calculate the high side margin percentage. See Table 24 for the margin percentage corresponding to each code.
3:0	Read/Write	4-bit code used to calculate the low side margin percentage. See Table 24 for the margin percentage corresponding to each code.

表 24. MFR_MARGIN のコードとマージニング・パーセンテージの対応

4-Bit Code	Margin Percentage
4'b0000	0
4'b0001	1
4'b0010	3
4'b0011	5
4'b0100	10
4'b0101	15
4'b0110	20
4'b0111	25
4'b1000	30

このコマンドにはデータ・バイトが 1 つあります。

MFR_READ_VBIAS

MFR_READ_VBIAS コマンドは、BIAS ピンの測定電圧をボルト単位で返します。この読み出し専用コマンドには、Linear_5s_11s フォーマットに設定された 2 つのデータ・バイトがあります。

MFR_BIAS_OV_WARN_LIMIT

MFR_BIAS_OV_WARN_LIMIT コマンドは、バイアス過電圧警告を発生させるバイアス電圧値をボルト単位で設定します。バイアス電圧は BIAS ピンで測定されます。実際のバイアス電圧と制限値の比較には、ADC が測定して変換（および MFR_READ_VBIAS コマンドを使ってレポート）したバイアス電圧が使われます。結果として、バイアス電圧が制限値に達した時点からフォルトがレポートされる時点までに、最大 20ms の遅延が生じる可能性があります。持続時間が ADC 変換時間より短い過渡的なフォルトはフィルタで除去され、レポートされません。

測定値が MFR_BIAS_OV_WARN_LIMIT を超えると、デバイスは以下のように動作します。

- ▶ STATUS_BYTE レジスタの NONE_OF_THE_ABOVE ビットをセット。
- ▶ STATUS_WORD レジスタの MFRSPECIFIC ビットをセット。
- ▶ STATUS_MFR_SPECIFIC レジスタの VBIAS_OV_WARNING ビットをセット。
- ▶ ALERT ピンをアサートすることによってホストに通知。

このコマンドには 2 つのデータ・バイトがあり、Linear_5s_11s フォーマットに設定されています。

MFR_BIAS_UV_WARN_LIMIT

MFR_BIAS_UV_WARN_LIMIT コマンドは、バイアス低電圧警告を発生させるバイアス電圧値をボルト単位で設定します。バイアス電圧は BIAS ピンで測定されます。実際のバイアス電圧と制限値の比較には、ADC が測定して変換（および MFR_READ_VBIAS コマンドを使ってレポート）したバイアス電圧が使われます。結果として、バイアス電圧が制限値に達した時点からフォルトがレポートされる時点までに、最大 20ms の遅延が生じる可能性があります。持続時間が ADC 変換時間より短い過渡的なフォルトはフィルタで除去され、レポートされません。

測定値が MFR_BIAS_UV_WARN_LIMIT を超えると、デバイスは以下のように動作します。

- ▶ STATUS_BYTE レジスタの NONE_OF_THE_ABOVE ビットをセット。
- ▶ STATUS_WORD レジスタの MFRSPECIFIC ビットをセット。
- ▶ STATUS_MFR_SPECIFIC レジスタの VBIAS_UV_WARNING ビットをセット。
- ▶ ALERT ピンをアサートすることによってホストに通知。

このコマンドには 2 つのデータ・バイトがあり、Linear_5s_11s フォーマットに設定されています。

MFR_IOUT_MIN_WARN_LIMIT

MFR_IOUT_MIN_WARN_LIMIT コマンドは、出力低電流警告を発生させる最小出力電流電流の値をアンペア単位で設定します。このコマンドは、LT3074 の出力と負荷デバイス間の断線検出に使用できます。実際の出力電流と制限値の比較には、ADC が測定して変換（および READ_IOUT コマンドを使ってレポート）した出力電流が使われます。結果として、出力電流が制限値に達した時点からフォルトがレポートされる時点までに、最大 14ms の遅延が生じる可能性があります。持続時間が ADC 変換時間より短い過渡的なフォルトはフィルタで除去され、レポートされません。

測定値が MFR_IOUT_MIN_WARN_LIMIT を超えると、デバイスは以下のように動作します。

- ▶ STATUS_BYTE レジスタの NONE_OF_THE_ABOVE ビットをセット。
- ▶ STATUS_WORD レジスタの MFRSPECIFIC ビットをセット。
- ▶ STATUS_MFR_SPECIFIC レジスタの IOUT_MIN_WARNING ビットをセット。
- ▶ ALERT ピンをアサートすることによってホストに通知。

このコマンドには 2 つのデータ・バイトがあり、Linear_5s_11s フォーマットに設定されています。

MFR_MIN_IOUT_WARN_LIMIT レジスタによって設定されるデフォルト値より大きいプリロードを加えずに LT3074 の電源をオンにすると、LT3074 はスタートアップ手順終了後にフォルトをアサートします。

MFR_SPECIAL_ID

MFR_SPECIAL_ID コマンドは、LTPowerPlay GUI がデバイスを識別するために使用します。この読み出し専用コマンドには 2 つのデータ・バイトがあります。

MFR_DEFAULT_CONFIG

MFR_DEFAULT_CONFIG コマンドは、LT3074 のいずれかの書込み可能レジスタが変更された場合に、その変更をホストに通知するために使われます。値 0x01 は、すべての書込み可能レジスタが（パワーオンまたはリセット・イベント時に設定された）デフォルト設定であることを示します。値 0x00 は、少なくとも 1 つの書込み可能レジスタがデフォルト・ステータスから変更されたことを示します。このコマンドは、BIAS UVLO イベントの検出に使用できます。

このコマンドにはデータ・バイトが 1 つあります。

MFR_RAIL_ADDRESS

MFR_RAIL_ADDRESS コマンドは、LT3074 の直接 PMBus アドレスを設定します。このアドレスは、1 つの電源レールに接続されたすべてのデバイスで共通にする必要があります。このアドレスにはコマンド書き込みだけを行ってください。このアドレスから読出しを行った場合は、すべてのレール接続デバイスが完全に同じ値で応答しない限り、バス競合とデータ破損を招く結果となります。

このコマンドの値を 0x80 に設定すると、レール接続デバイスのアドレス指定が無効になります。

このコマンドにはデータ・バイトが 1 つあります。

MFR_RESET

MFR_RESET コマンドを使用すると、シリアル・バスから LT3074 をリセットできます。この場合、LT3074 は出力電力をオフにして出力とリファレンスを放電し、デジタル・ロジックをリセットしてすべてのフォルトをクリアし、その後出力をソフト・スタートします。

この書き込み専用コマンドにデータ・バイトはありません。

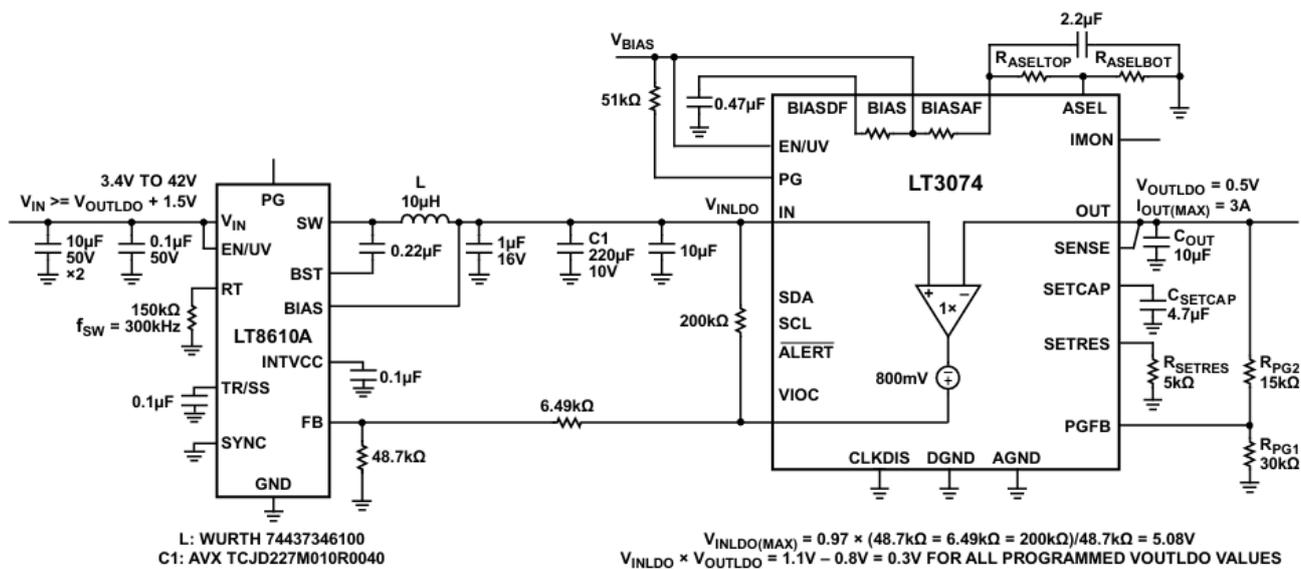
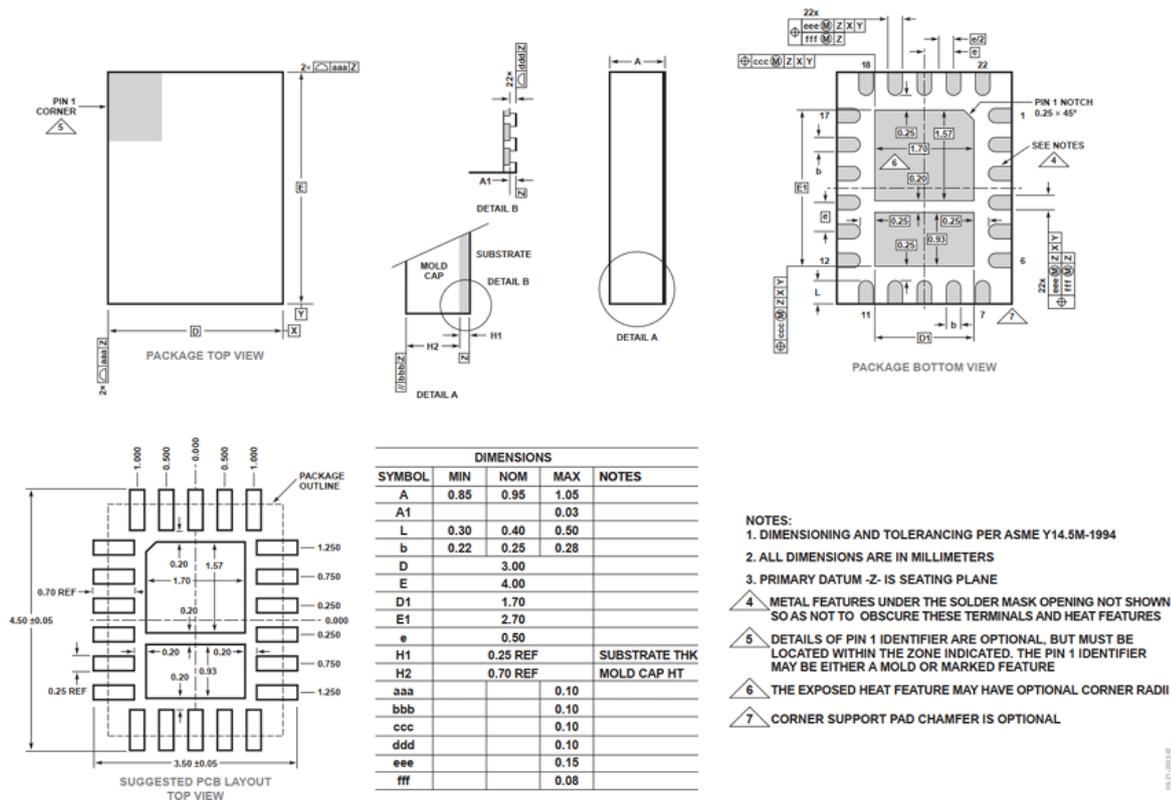


図 93. VIOC 降圧制御機能付きレギュレータ

外形寸法



22-Terminal Land Grid Array [LGA]
(3mm × 4mm × 0.95mm)
(Reference DWG # CC-22-4)



オーダー・ガイド

表 25. オーダー・ガイド

モデル 1	温度範囲	パッケージ	MSL レーティング	梱包数量	パッケージ・オプション
LT3074AV#PBF	-40°C~125°C	22 ピン (3mm × 4mm LQFN)	3	トレイ、490	CC-22-4
LT3074AV#TRPBF	-40°C~125°C	22-LEAD (3mm × 4mm LQFN)	3	リール、2500	CC-22-4

1 すべてのモデルは RoHS 準拠です。

評価用ボード

表 26. 評価用ボード

Model ¹	Description
EVAL-LT3074-AZ	Evaluation Board

1 TBD は RoHS 準拠です。

関連製品

表 27. 関連製品

製品番号	説明	注釈
LT3073	3A、超低ノイズ、高 PSRR、45mV ドロップアウトの超高速リニア電圧レギュレータ	45mV のドロップアウト電圧、デジタルでプログラム可能な V_{OUT} : 0.5V~4.2V のデジタル出力マーキング : $\pm 2.5\%$ 、超低出力ノイズ : $1.2\mu V_{RMS}$ (10Hz~100kHz)、直接並列接続が可能、ソフトスタート、低 ESR セラミック・コンデンサ (10 μ F 以上) で安定動作、22 ピン 3mm \times 4mm LQFN パッケージ。
LT3070-1	デジタル・マーキング機能を備えた 5A、低ノイズ、プログラマブル V_{OUT} 、85mV ドロップアウトのリニア電圧レギュレータ	85mV のドロップアウト電圧、デジタルでプログラム可能な V_{OUT} : 0.8V~1.8V のデジタル出力マーキング : $\pm 1\%$ 、 $\pm 3\%$ 、または $\pm 5\%$ 、低出力ノイズ : $25\mu V_{RMS}$ 、直接並列接続が可能、ソフトスタート、低 ESR セラミック出力コンデンサ (15 μ F 以上) で安定動作、28 ピン 4mm \times 5mm QFN パッケージ。
LT3072	デュアル、低ノイズ、2.5A プログラマブル出力、80mV 低ドロップアウトのリニア電圧レギュレータ	2つの独立した 2.5A 出力、ドロップアウト電圧 : 80mV、低出力ノイズ : $12\mu V_{RMS}$ (10Hz~100kHz)、デジタルでプログラム可能な V_{OUT} : 0.6V~2.5V、出力許容誤差 : 負荷、電源ライン、温度に対して $\pm 1.25\%/\pm 1.5\%$ 、アナログ出力マーキング : $\pm 10\%$ 範囲、36 ピン 4mm \times 7mm QFN パッケージ。
ADP1763	3A、低入力電圧、低ノイズの CMOS リニア電圧レギュレータ	95mV のドロップアウト電圧、固定 (0.9V~1.5V) と可変 (0.5V~1.5V) の V_{OUT} 、 $V_{IN} = 1.1V\sim 1.98V$ 、 $2\mu V_{RMS}$ のノイズ (100Hz~100kHz)、プログラマブル・ソフトスタート、直接並列接続が可能、セラミック・コンデンサ (10 μ F 以上) で安定動作、AEC-Q100 に適合、16 ピン 3mm \times 3mm LFCSP パッケージ。
ADP1765	5A、低入力電圧、低ノイズの CMOS リニア電圧レギュレータ	59mV のドロップアウト電圧、固定 (0.55V~1.5V) と可変 (0.5V~1.5V) の V_{OUT} 、 $V_{IN} = 1.1V\sim 1.98V$ 、 $2\mu V_{RMS}$ のノイズ (100Hz~100kHz)、プログラマブル・ソフトスタート、直接並列接続が可能、セラミック・コンデンサ (22 μ F 以上) で安定動作、16 ピン 3mm \times 3mm LFCSP パッケージ。
MAX38907	4A の高性能 LDO リニア電圧レギュレータ	79mV のドロップアウト電圧、デジタルでプログラム可能な V_{OUT} : 0.6V~5V、 $V_{IN} = 0.9V\sim 5.5V$ 、デジタル・マーキング : $\pm 5\%$ 、プログラマブル・ソフトスタート、逆電流保護、アクティブ放電、20 ピン 5mm \times 5mm TQFN パッケージ。

表 27. 関連製品

製品番号	説明	注釈
LT3041	20V、1A、超低ノイズ、超高 PSRR の VIOC 制御機能付きリニア電圧レギュレータ	1 μ V _{RMS} のノイズ (10Hz~100kHz)、8 μ V _{P-P} のノイズ (0.1Hz~10Hz)、80dB の PSRR (1MHz)、 $V_{IN} = 2.2V \sim 20V$ 、 $V_{OUT} = 0.2V \sim 15V$ 、310mV のドロップアウト電圧、直接並列接続が可能、プログラマブル電流制限、パワー・グッド、低 ESR のセラミック・コンデンサ (2 × 10 μ F 以上) で安定動作、14 ピン 4mm x 3mm DFN パッケージ。
LT3045	500mA、超低ノイズ、超高 PSRR の LDO	0.8 μ V _{RMS} のノイズと 75dB の PSRR (1MHz)、 $V_{IN} = 1.8V \sim 20V$ 、260mV のドロップアウト電圧、3mm × 3mm DFN および MSOP パッケージ。
LT3042	200mA、超低ノイズ、超高 PSRR の LDO	0.8 μ V _{RMS} のノイズと 79dB の PSRR (1MHz)、 $V_{IN} = 1.8V \sim 20V$ 、350mV のドロップアウト電圧、プログラマブルな電流制限とパワー・グッド、3mm × 3mm DFN および MSOP パッケージ。

ここに含まれるすべての情報は現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズ社は、その情報の利用に関して、あるいはその利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。仕様は予告なく変更される場合があります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスクワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。ここに記載されているすべてのアナログ・デバイセズ製品は、出荷および在庫状況に依存します。



©2024 Analog Devices, Inc. All rights reserved.

本 社 / 〒105-6891 東京都港区東新橋 1-9-1 東京汐留ビルディング 23F
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
名古屋営業所 / 〒451-6038 愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 38F

Rev. 0 | 62 / 62