

## 60V、400mA、超小型、高効率の 同期整流式降圧 DC/DC コンバータ

### 特長

- ▶ 外付け部品が不要で、総コストを削減
  - ▶ ショットキー不要の同期動作により高効率を達成し、コストを低減
  - ▶ 内部補償
  - ▶ 3.3V、5V の固定出力電圧用内部帰還分圧器
  - ▶ 内部ソフトスタート
  - ▶ セラミック・コンデンサのみを使用した超小型レイアウト
- ▶ システム内の複数の電源レールをサポートする柔軟性
  - ▶ 4.5V~60V の幅広い入力電圧範囲
  - ▶ 3.3V と 5V の固定出力電圧
  - ▶ 0.9V~0.89 ×  $V_{IN}$  の範囲で調整可能な出力電圧オプション
  - ▶ 最大 400mA の負荷電流を供給可能
  - ▶ PFM モードと強制 PWM モードの間で設定可能
- ▶ 消費電力を低減
  - ▶ 92% のピーク効率
  - ▶ PFM 機能により軽負荷時に高効率を実現
  - ▶ 2.2 $\mu$ A (代表値) のシャットダウン電流
- ▶ 工業環境の悪条件下でも信頼性の高い動作
  - ▶ ヒックアップ・モードによる電流制限と起動の自動再試行
  - ▶ オープン・ドレイン  $\overline{\text{RESET}}$  ピンによる出力電圧モニタリング機能を内蔵
  - ▶ プログラマブルな EN/UVLO 閾値
  - ▶ プリバイアスされた出力電圧への単調性起動
  - ▶ 過熱保護
  - ▶ 広い動作周囲温度範囲 (-40°C~+125°C) とジャンクション温度範囲 (-40°C~+150°C)
  - ▶ CISPR32 (EN55032) クラス B の伝導エミッションおよび放射エミッションに準拠

### 概要

ADPL16000 製品ファミリーは、MOSFET を内蔵した高効率、高電圧の同期整流式 DC/DC コンバータで、4.5V~60V の広い入力電圧範囲で動作します。

これらのコンバータは最大 400mA を供給し、0.9V~0.89 ×  $V_{IN}$  の出力電圧を生成できます。なお、ADPL16000A は 3.3V 固定、ADPL16000B は 5.0V 固定、ADPL16000C は調整可能です。このコンバータ・ファミリーは、小型の 8 ピン、2mm × 2mm TDFN-CU パッケージを採用しています。

このデバイスはピーク電流モード制御アーキテクチャを採用しており、MODE ピンを使用して、パルス幅変調 (PWM) 方式で動作させるか、パルス周波数変調 (PFM) 方式で動作させるかを制御できます。PWM 動作は、どのような負荷でも一定周波数で動作するため、スイッチング周波数に影響されやすいアプリケーションに役立ちます。PFM 動作では負のインダクタ電流を無効化し、更に軽負荷時にはパルスをスキップして高効率を実現します。低抵抗の MOSFET を内蔵しているため、全負荷で高効率が確保され、PCB レイアウトが簡素化されます。

### アプリケーション

- ▶ 工業用センサー
- ▶ 4~20mA の電流ループ
- ▶ HVAC およびビル制御
- ▶ 高電圧 LDO の代替
- ▶ 汎用ポイントオブロード

代表的なアプリケーション回路

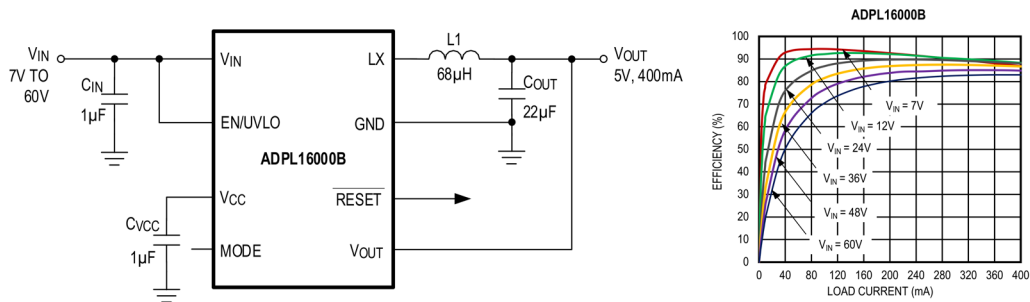


図 1. 簡略化したアプリケーション回路図および効率と負荷電流の関係

## 目次

特長.....	1
概要.....	1
アプリケーション.....	1
代表的なアプリケーション回路.....	2
改訂履歴.....	4
仕様.....	5
絶対最大定格.....	8
ピン配置およびピン機能の説明.....	9
ブロック図.....	10
代表的な性能特性.....	11
詳細.....	20
DC/DC スイッチング・レギュレータ.....	20
モード選択 (MODE).....	20
PWM モードの動作.....	20
PFM モードの動作.....	20
内部 5V リニア・レギュレータ.....	21
イネーブル入力 (EN/UVLO)、ソフトスタート.....	21
リセット出力 ( $\overline{\text{RESET}}$ ).....	21
プリバイアス出力への起動.....	21
動作入力電圧範囲.....	21
過電流保護/ヒカップ・モード.....	22
熱過負荷保護.....	22
アプリケーション情報.....	23
インダクタの選択.....	23
入力コンデンサ.....	23
出力コンデンサ.....	24
入力低電圧ロックアウト・レベルの設定.....	24
出力電圧の調整.....	25
消費電力.....	25
PCB レイアウトのガイドライン.....	26
標準的応用例.....	28
3.3V、400mA 降圧レギュレータ.....	28
5V、400mA 降圧レギュレータ.....	28
2.5V、400mA 降圧レギュレータ.....	28

12V、400mA 降圧レギュレータ.....	29
1.8V、400mA 降圧レギュレータ.....	29
15V、400mA 降圧レギュレータ.....	29
外形寸法.....	30
ランド・パターン.....	31
オーダー・ガイド.....	32

## 改訂履歴

版数	改訂日	説明	改訂ページ
0	03/24	初版発行	—

## 仕様

表 1. 電気的特性

(特に指定のない限り、 $V_{IN} = 24V$ 、 $V_{GND} = 0V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $V_{EN/UVLO} = 1.5V$ 、 $LX = MODE = \overline{RESET} = \text{無接続}$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。代表値は  $T_A = +25^\circ C$  の値。特に指定のない限り、電圧はすべて GND を基準。) <sup>(1)</sup>

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
<b>INPUT SUPPLY (<math>V_{IN}</math>)</b>							
Input Voltage Range	$V_{IN}$			4.5		60	V
Input Shutdown Current	$I_{IN-SH}$	$V_{EN/UVLO} = 0V$ , shutdown mode			2.2	4.0	$\mu A$
Input Supply Current	$I_{Q-PFM}$	MODE = unconnected, $FB/V_{OUT} = 1.03 \times FB/V_{OUT-REG}$			95	160	$\mu A$
	$I_{Q-PWM}$	Normal switching mode, $V_{IN} = 24V$			2.5	4.0	mA
<b>ENABLE/UVLO (<math>EN/UVLO</math>)</b>							
EN/UVLO Threshold	$V_{ENR}$	$V_{EN/UVLO}$ rising		1.190	1.215	1.240	V
	$V_{ENF}$	$V_{EN/UVLO}$ falling		1.06	1.09	1.15	V
	$V_{EN-TRUESD}$	$V_{EN/UVLO}$ falling, true shutdown			0.75		V
EN/UVLO Input Leakage Current	$I_{EN/UVLO}$	$V_{EN/UVLO} = 60V$ , $T_A = +25^\circ C$		-100		+100	nA
<b>LDO (<math>V_{CC}</math>)</b>							
$V_{CC}$ Output Voltage Range	$V_{CC}$	$6V < V_{IN} < 60V$ , $0mA < I_{VCC} < 10mA$		4.75	5.00	5.25	V
$V_{CC}$ Current Limit	$I_{VCC-MAX}$	$V_{CC} = 4.3V$ , $V_{IN} = 12V$		13	30	50	mA
$V_{CC}$ Dropout	$V_{CC-DO}$	$V_{IN} = 4.5V$ , $I_{VCC} = 5mA$			0.15	0.30	V
$V_{CC}$ UVLO	$V_{CC-UVR}$	$V_{CC}$ rising		4.05	4.18	4.30	V
	$V_{CC-UVF}$	$V_{CC}$ falling		3.70	3.80	3.95	V
<b>POWER MOSFETS</b>							
High-Side pMOS On-Resistance	$R_{DS-ONH}$	$I_{LX} = 0.3A$ (sourcing)	$T_A = +25^\circ C$		1.3	1.8	$\Omega$
			$T_A = T_J = +125^\circ C$			2.7	$\Omega$
Low-Side nMOS On-Resistance	$R_{DS-ONL}$	$I_{LX} = 0.3A$ (sinking)	$T_A = +25^\circ C$		0.47	0.62	$\Omega$
			$T_A = T_J = +125^\circ C$			0.9	$\Omega$

(特に指定のない限り、 $V_{IN} = 24V$ 、 $V_{GND} = 0V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $V_{EN/UVLO} = 1.5V$ 、 $LX = MODE = \overline{RESET} = \text{無接続}$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。代表値は  $T_A = +25^\circ C$  での値。特に指定のない限り、電圧はすべて GND を基準。) <sup>(1)</sup>

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
LX Leakage Current	$I_{LX-LKG}$	$V_{EN/UVLO} = 0V$ , $V_{IN} = 60V$ , $T_A = +25^\circ C$ , $V_{LX} = (V_{GND} + 1V)$ to $(V_{IN} - 1V)$		-1		+1	$\mu A$
<b>SOFT-START (SS)</b>							
Soft-Start Time	$t_{SS}$			3.8	4.1	4.4	ms
<b>FEEDBACK (FB)</b>							
FB Regulation Voltage	$V_{FB-REG}$	MODE = GND, ADPL16000C		0.887	0.900	0.913	V
		MODE = unconnected, ADPL16000C		0.887	0.915	0.936	V
FB Leakage Current	$I_{FB}$	ADPL16000C, $T_A = +25^\circ C$		-100	-25		nA
<b>OUTPUT VOLTAGE (<math>V_{OUT}</math>)</b>							
$V_{OUT}$ Regulation Voltage	$V_{OUT-REG}$	MODE = GND, ADPL16000A		3.25	3.30	3.35	V
		MODE = unconnected, ADPL16000A		3.25	3.35	3.42	V
		MODE = GND, ADPL16000B		4.93	5.00	5.07	V
		MODE = unconnected, ADPL16000B		4.93	5.08	5.18	V
<b>CURRENT LIMIT</b>							
Peak Current-Limit Threshold	$I_{PEAK-LIMIT}$			0.54	0.62	0.73	A
Runaway Current-Limit Threshold	$I_{RUNAWAY-LIMIT}$			0.63	0.75	0.85	A
Negative Current-Limit Threshold	$I_{SINK-LIMIT}$	MODE = GND		0.25	0.30	0.35	A
		MODE = unconnected			0.01		mA
PFM Current Level	$I_{PFM}$				0.15		A
<b>TIMING</b>							
Switching Frequency	$f_{SW}$			465	500	535	kHz
Events to Hiccup After Crossing Runaway Current Limit					1		cycles

(特に指定のない限り、 $V_{IN} = 24V$ 、 $V_{GND} = 0V$ 、 $C_{IN} = C_{VCC} = 1\mu F$ 、 $V_{ENUVLO} = 1.5V$ 、 $LX = MODE = \overline{RESET} = \text{無接続}$ 、 $T_A = -40^\circ C \sim +125^\circ C$ 。代表値は  $T_A = +25^\circ C$  での値。特に指定のない限り、電圧はすべて GND を基準。) <sup>(1)</sup>

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
FB/V <sub>OUT</sub> Undervoltage-Trip Level to Cause Hiccup				62.5	64.5	66.5	%
Hiccup Timeout					131		ms
Minimum On-Time	t <sub>ON-MIN</sub>				90	130	ns
Maximum Duty Cycle	D <sub>MAX</sub>	FB/V <sub>OUT</sub> = 0.98 x FB/V <sub>OUT-REG</sub>		89.0	91.5	94.0	%
LX Dead Time					5		ns
<b>RESET</b>							
FB/V <sub>OUT</sub> Threshold for $\overline{RESET}$ Rising		FB/V <sub>OUT</sub> rising		93.5	95.5	97.5	%
FB/V <sub>OUT</sub> Threshold for $\overline{RESET}$ Falling		FB/V <sub>OUT</sub> falling		90	92	94	%
$\overline{RESET}$ Delay After FB/V <sub>OUT</sub> Reaches 95% Regulation					2		ms
$\overline{RESET}$ Output Level Low		I <sub>RESET</sub> = 5mA				0.2	V
$\overline{RESET}$ Output Leakage Current		V <sub>RESET</sub> = 5.5V, T <sub>A</sub> = +25°C				0.1	μA
<b>MODE</b>							
MODE Internal Pullup Resistor					500		kΩ
<b>THERMAL SHUTDOWN</b>							
Thermal-Shutdown Threshold		Temperature rising			166		°C
Thermal-Shutdown Hysteresis					10		°C

<sup>1</sup> すべての制限値は T<sub>A</sub> = +25°C で 100% テスト済みです。温度に対する制限値は設計により確保されています。

## 絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 2. 絶対最大定格

PARAMETER	RATING
$V_{IN}$ to GND	-0.3V to 70V
EN/UVLO to GND	-0.3V to 70V
LX to GND	-0.3V to $V_{IN} + 0.3V$
$V_{CC}$ , FB/ $V_{OUT}$ , $\overline{\text{RESET}}$ to GND	-0.3V to 6V
MODE to GND	-0.3V to $V_{CC} + 0.3V$
LX total RMS Current	$\pm 800\text{mA}$
Output Short-Circuit Duration	Continuous
Continuous Power Dissipation ( $T_A = +70^\circ\text{C}$ ) 8-Pin TDFN-CU (derate 6.2mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$ )	496mW
Junction Temperature <sup>(1)</sup>	$+150^\circ\text{C}$
Storage Temperature Range	$-65^\circ\text{C}$ to $+150^\circ\text{C}$
Soldering Temperature (reflow)	$+260^\circ\text{C}$
Lead Temperature (soldering, 10s)	$+300^\circ\text{C}$

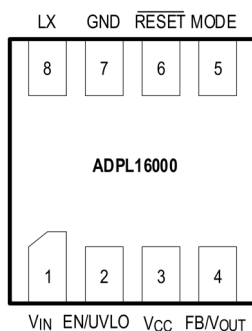
<sup>1</sup> ジャンクション温度が $+125^\circ\text{C}$ を超えると、動作寿命が短くなります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらはストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。



## ピン配置およびピン機能の説明

TOP VIEW



8-PIN TDFN-CU  
(2mm x 2mm)

図 2. ピン配置

表 3. 端子説明

ピン	名称	説明
CFG 1		
1	$V_{IN}$	スイッチング・レギュレータの電源入力。バイパス用として、 $V_{IN}$ と GND の間に X7R 1 $\mu$ F のセラミック・コンデンサを接続します。
2	EN/UVLO	アクティブ・ハイのイネーブル/低電圧検出入力。EN/UVLO を GND に接続すると、レギュレータ出力を無効化できます。EN/UVLO を $V_{IN}$ に接続すると、常時 ON 動作になります。抵抗分圧器を $V_{IN}$ 、EN/UVLO、GND の間に接続すると、デバイス動作が有効化されてオンになる入力電圧を設定できます。
3	$V_{CC}$	内部 LDO の電力出力。 $V_{CC}$ は 1 $\mu$ F 以上のコンデンサで GND にバイパスします。
4	FB/ $V_{OUT}$	帰還入力。固定出力電圧バージョンの場合は、FB/ $V_{OUT}$ を出力に直接接続します。出力電圧を調整できるバージョンでは、FB/ $V_{OUT}$ を $V_{OUT}$ と GND の間の抵抗分圧器に接続して、出力電圧を 0.9V から $0.89 \times V_{IN}$ までの範囲に設定します。
5	MODE	PFM モードと PWM モードの選択入力。MODE を GND に接続すると、固定周波数 PWM の動作が有効化されます。無接続のままにすると軽負荷 PFM 動作になります。
6	$\overline{\text{RESET}}$	オープン・ドレインのリセット出力。外付け抵抗を使用して $\overline{\text{RESET}}$ を外部電源にプル・アップします。 $\overline{\text{RESET}}$ は、出力電圧が設定された公称レギュレーション電圧の 92%未満に低下すると、ローになります。 $\overline{\text{RESET}}$ は、出力電圧がレギュレーション値の 95%を超えてから 2ms が経過すると、高インピーダンスになります。閾値については電氣的特性の表を参照してください。
7	GND	グラウンド。GND は電源グランド・プレーンに接続します。回路のすべてのグラウンド接続は 1 点で行ってください。PCB レイアウトのガイドラインのセクションを参照してください。
8	LX	インダクタの接続。LX はインダクタのスイッチ側に接続します。デバイスがシャットダウンされた状態では、LX は高インピーダンスです。

ブロック図

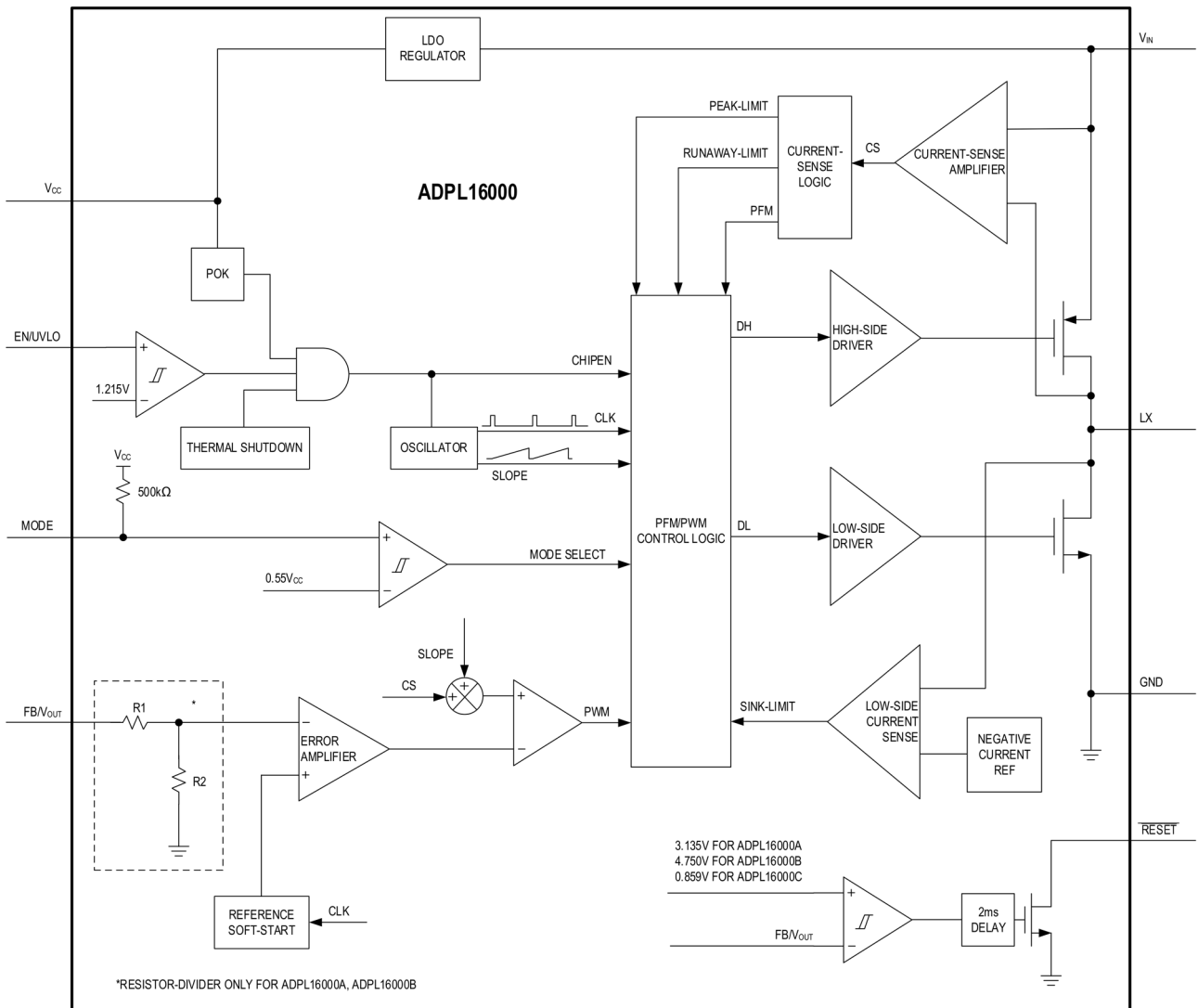


図 3. ブロック図

代表的な性能特性

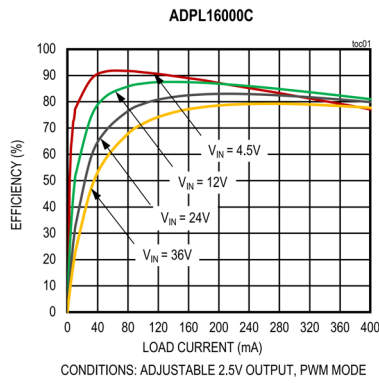


図 4. 効率と負荷電流の関係、図 64 の回路

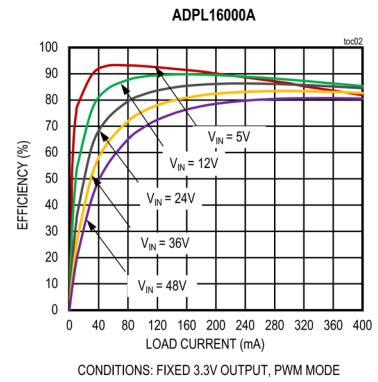


図 5. 効率と負荷電流の関係、図 62 の回路

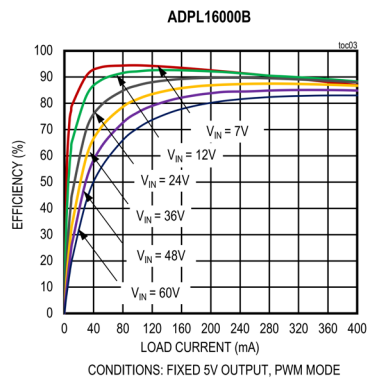


図 6. 効率と負荷電流の関係、図 63 の回路

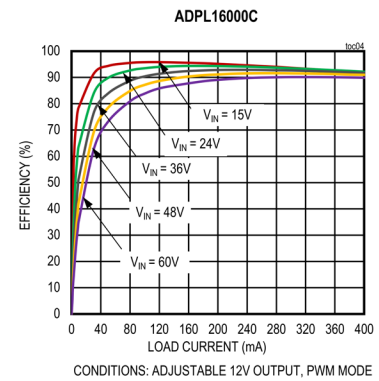


図 7. 効率と負荷電流の関係、図 65 の回路

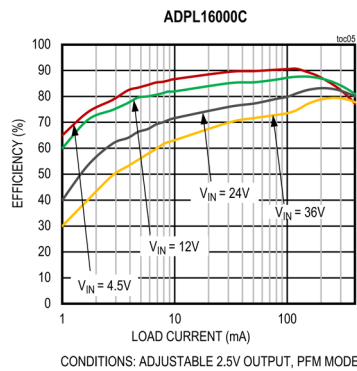


図 8. 効率と負荷電流の関係、図 64 の回路

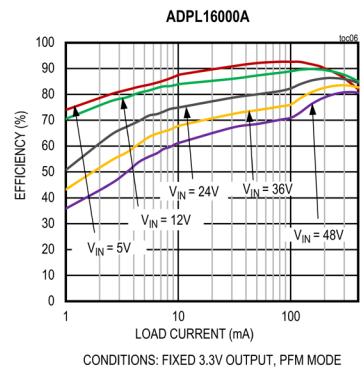


図 9. 効率と負荷電流の関係、図 62 の回路

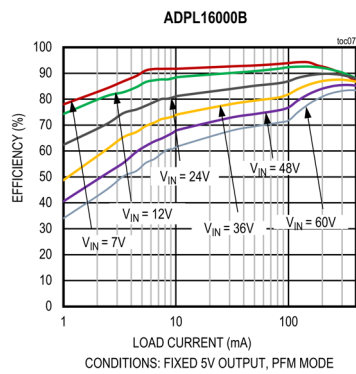


図 10. 効率と負荷電流の関係、図 63 の回路

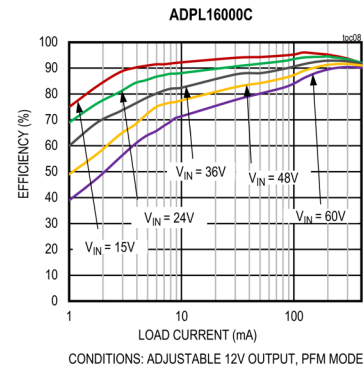


図 11. 効率と負荷電流の関係、図 65 の回路

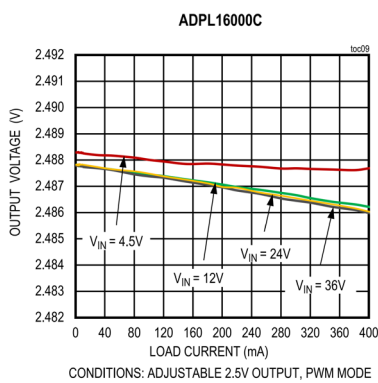


図 12. 出力電圧と負荷電流の関係、図 64 の回路

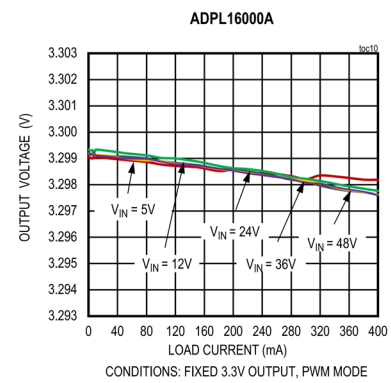


図 13. 出力電圧と負荷電流の関係、図 62 の回路

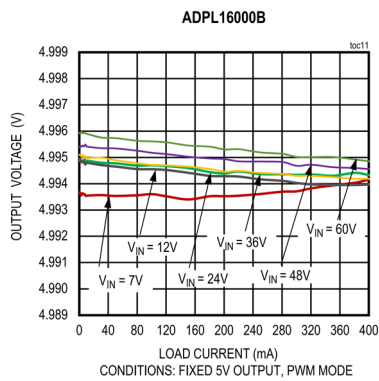


図 14. 出力電圧と負荷電流の関係、図 63 の回路

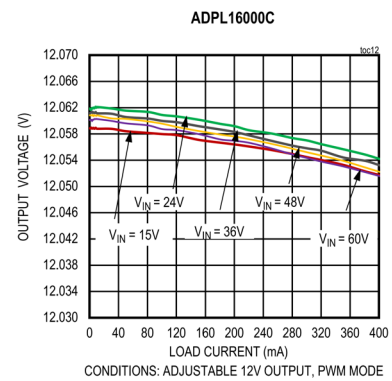


図 15. 出力電圧と負荷電流の関係、図 65 の回路

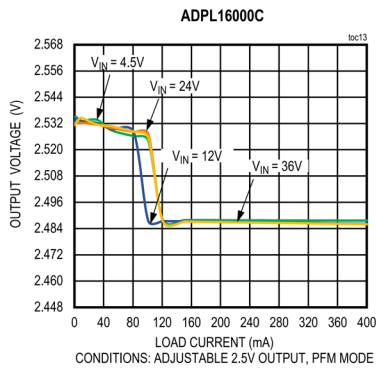


図 16. 出力電圧と負荷電流の関係、図 64 の回路

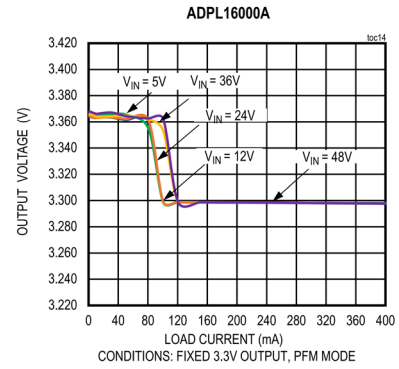


図 17. 出力電圧と負荷電流の関係、図 62 の回路

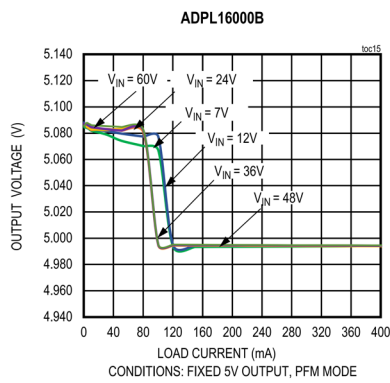


図 18. 出力電圧と負荷電流の関係、図 63 の回路

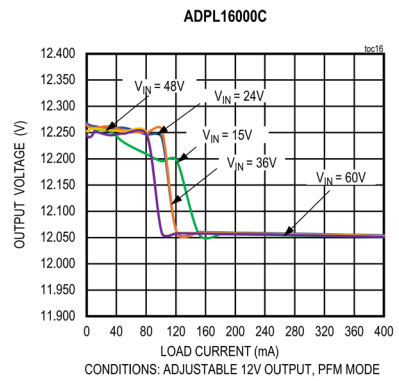


図 19. 出力電圧と負荷電流の関係、図 65 の回路

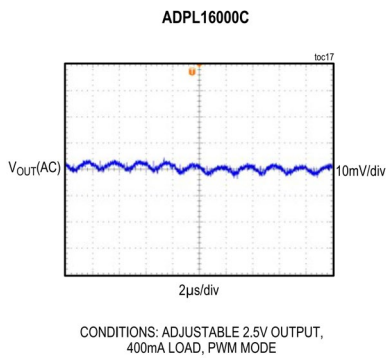


図 20. 出力電圧リップル、図 64 の回路

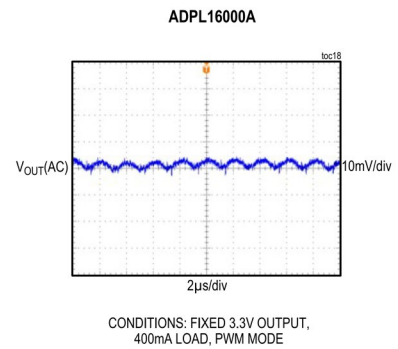
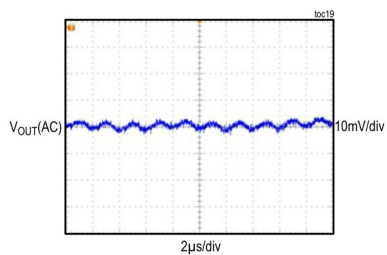


図 21. 出力電圧リップル、図 62 の回路

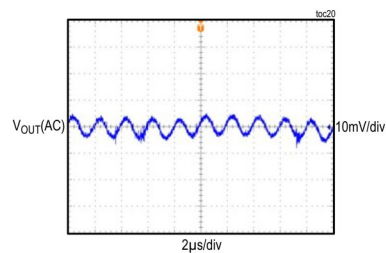
ADPL16000B



CONDITIONS: FIXED 5V OUTPUT,  
400mA LOAD, PWM MODE

図 22. 出力電圧リップル、図 63 の回路

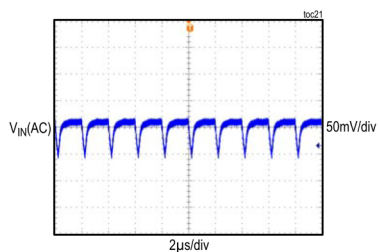
ADPL16000C



CONDITIONS: ADJUSTABLE 12V OUTPUT  
400mA LOAD, PWM MODE

図 23. 出力電圧リップル、図 65 の回路

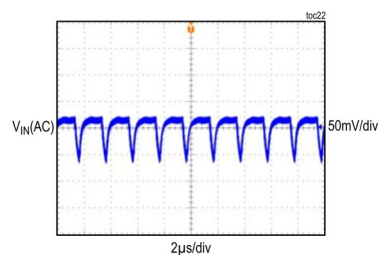
ADPL16000C



CONDITIONS: ADJUSTABLE 2.5V OUTPUT,  
400mA LOAD, PWM MODE

図 24. 入力電圧リップル、図 64 の回路

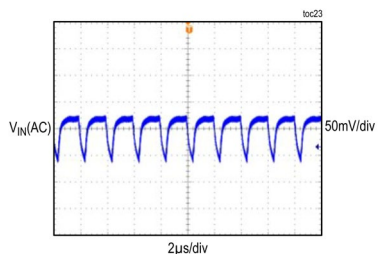
ADPL16000A



CONDITIONS: FIXED 3.3V OUTPUT,  
400mA LOAD, PWM MODE

図 25. 入力電圧リップル、図 62 の回路

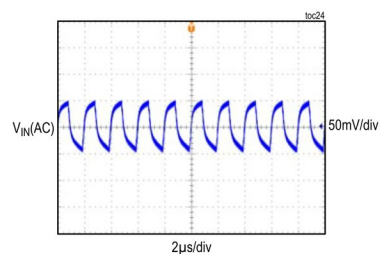
ADPL16000B



CONDITIONS: FIXED 5V OUTPUT,  
400mA LOAD, PWM MODE

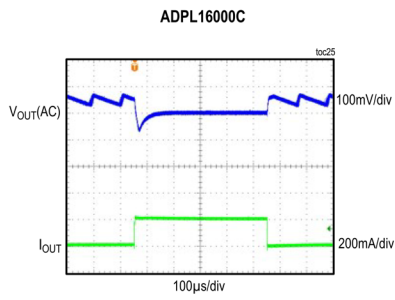
図 26. 入力電圧リップル、図 63 の回路

ADPL16000C



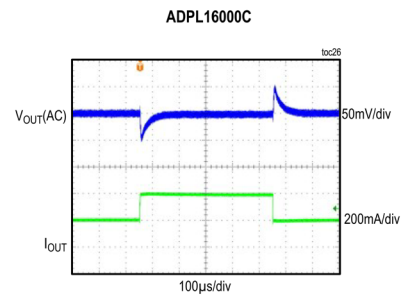
CONDITIONS: ADJUSTABLE 12V OUTPUT,  
400mA LOAD, PWM MODE

図 27. 入力電圧リップル、図 65 の回路



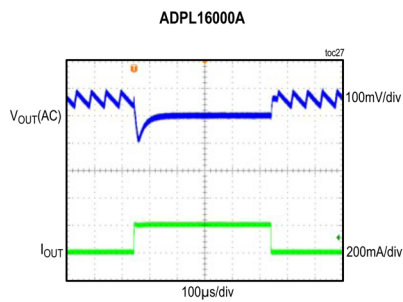
CONDITIONS: PFM MODE, ADJUSTABLE 2.5V OUTPUT  
LOAD STEP BETWEEN 5mA to 200mA

図 28. 負荷過渡応答、図 64 の回路



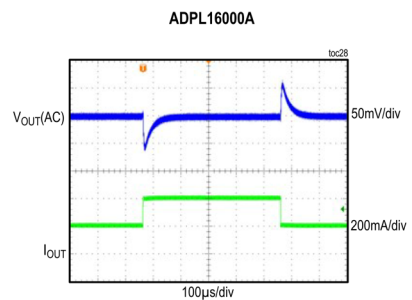
CONDITIONS: PWM MODE, ADJUSTABLE 2.5V OUTPUT  
LOAD STEP BETWEEN 200mA to 400mA

図 29. 負荷過渡応答、図 64 の回路



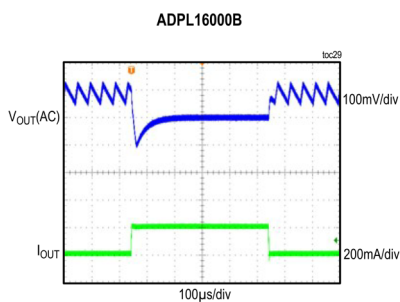
CONDITIONS: PFM MODE, FIXED 3.3V OUTPUT  
LOAD STEP BETWEEN 5mA to 300mA

図 30. 負荷過渡応答、図 62 の回路



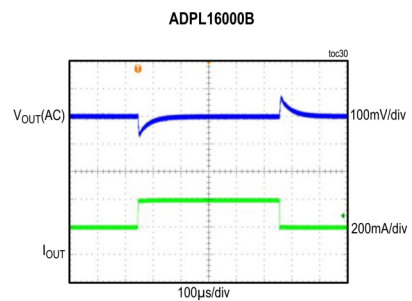
CONDITIONS: PWM MODE, FIXED 3.3V OUTPUT  
LOAD STEP BETWEEN 200mA to 400mA

図 31. 負荷過渡応答、図 62 の回路



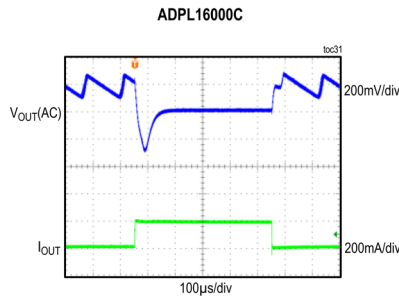
CONDITIONS: PFM MODE, FIXED 5V OUTPUT  
LOAD STEP BETWEEN 5mA to 200mA

図 32. 負荷過渡応答、図 63 の回路



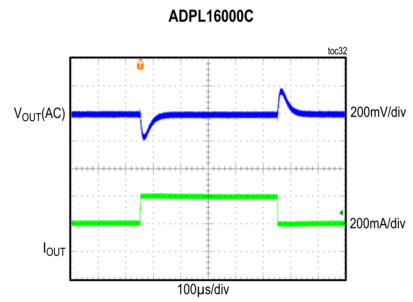
CONDITIONS: PWM MODE, FIXED 5V OUTPUT  
LOAD STEP BETWEEN 200mA to 400mA

図 33. 負荷過渡応答、図 63 の回路



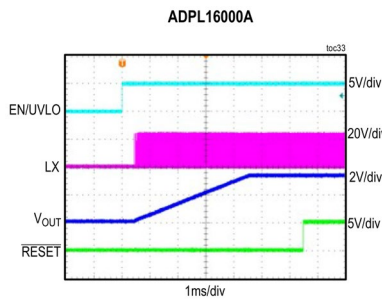
CONDITIONS: PFM MODE, ADJUSTABLE 12V OUTPUT  
LOAD STEP BETWEEN 5mA to 200mA

図 34. 負荷過渡応答、図 65 の回路



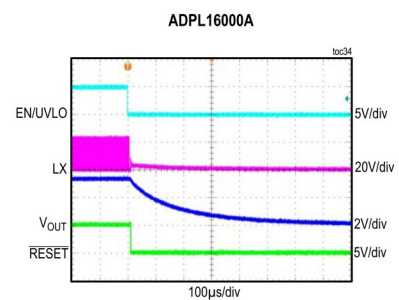
CONDITIONS: PWM MODE, ADJUSTABLE 12V OUTPUT  
LOAD STEP BETWEEN 200mA to 400mA

図 35. 負荷過渡応答、図 65 の回路



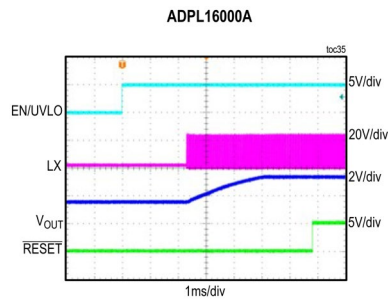
CONDITIONS: FIXED 3.3V OUTPUT,  
400mA LOAD, PWM MODE

図 36. イネーブル・ピンを通じた起動、図 62 の回路



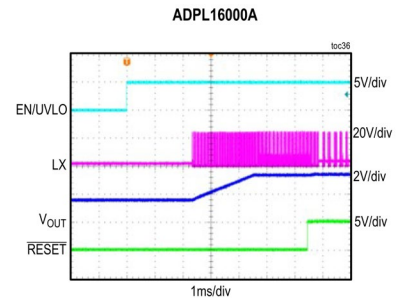
CONDITIONS: FIXED 3.3V OUTPUT,  
400mA LOAD, PWM MODE

図 37. イネーブル・ピンを通じたシャットダウン、図 62 の回路



CONDITIONS: FIXED 3.3V OUTPUT,  
400mA LOAD, PWM MODE

図 38. イネーブル・ピンを通じた起動 (1.5V プリバイアス)、  
図 62 の回路



CONDITIONS: FIXED 3.3V OUTPUT,  
NO LOAD, PFM MODE

図 39. イネーブル・ピンを通じた起動 (1.5V プリバイアス)、  
図 62 の回路



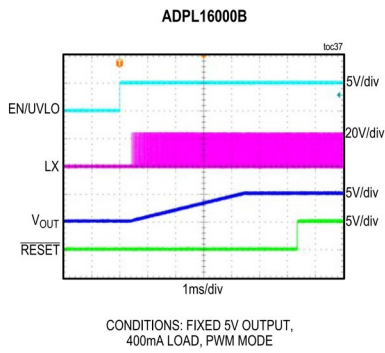


図 40. イネーブル・ピンを通じた起動、図 63 の回路

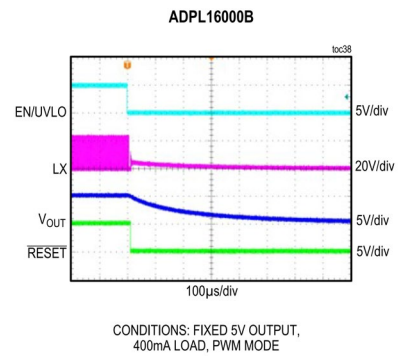


図 41. イネーブル・ピンを通じたシャットダウン、図 63 の回路

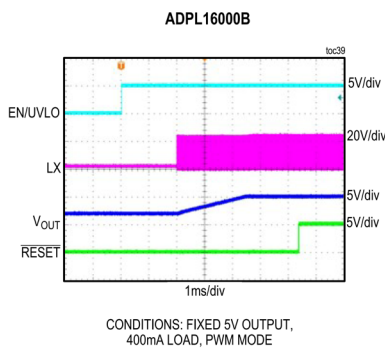


図 42. イネーブル・ピンを通じた起動 (2V プリバイアス)、図 63 の回路

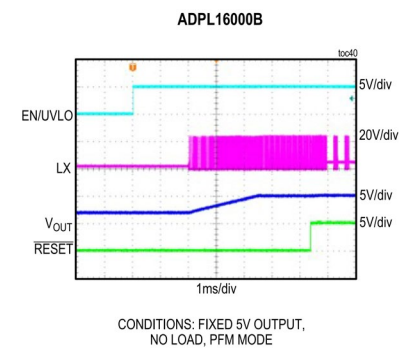


図 43. イネーブル・ピンを通じた起動 (2V プリバイアス)、図 63 の回路

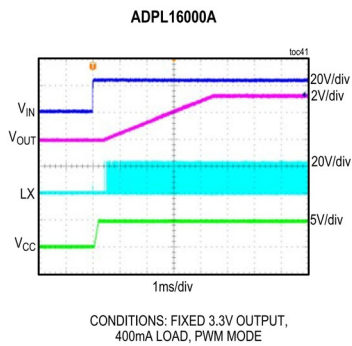


図 44.  $V_{IN}$  を通じた起動、図 62 の回路

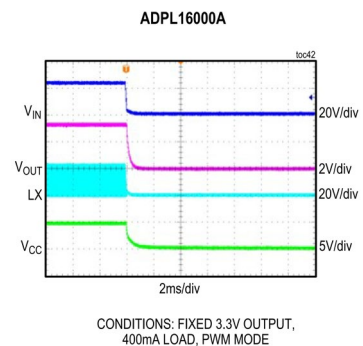


図 45.  $V_{IN}$  を通じたシャットダウン、図 62 の回路

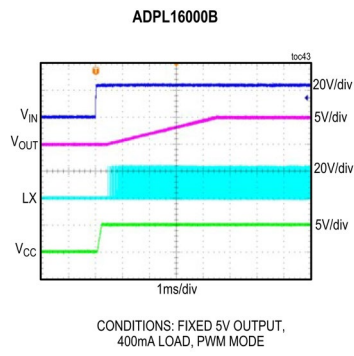


図 46.  $V_{IN}$  を通じた起動、図 63 の回路

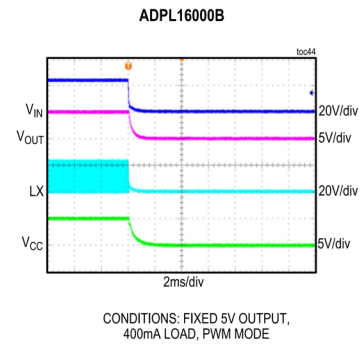


図 47.  $V_{IN}$  を通じたシャットダウン、図 63 の回路

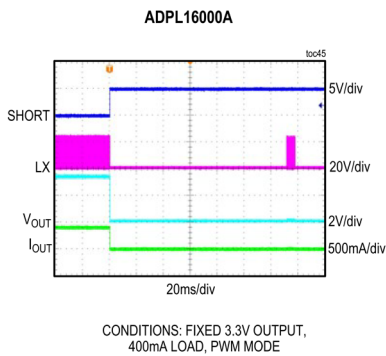


図 48. 定常状態での出力短絡、図 62 の回路

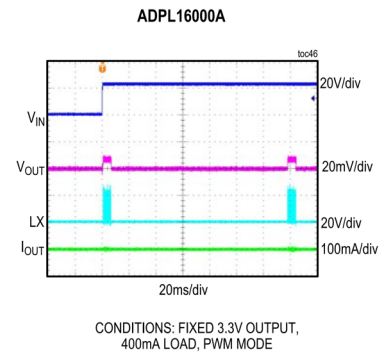


図 49. 起動中の出力短絡、図 62 の回路

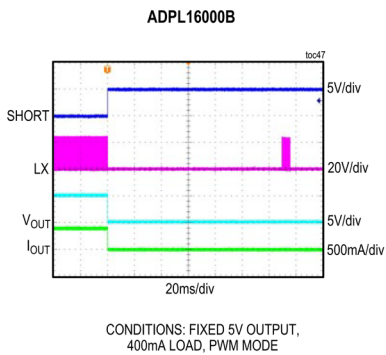


図 50. 定常状態での出力短絡、図 63 の回路

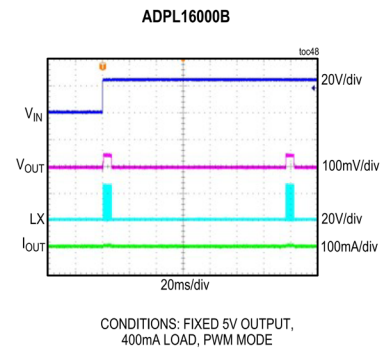


図 51. 起動中の出力短絡、図 63 の回路

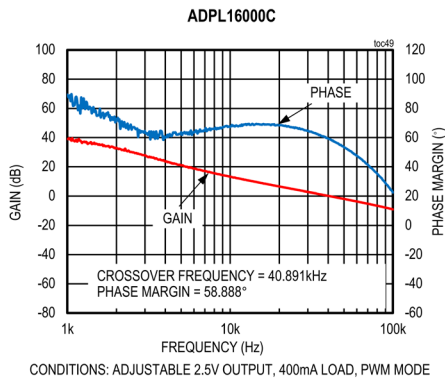


図 52. ボーデ線図、図 64 の回路

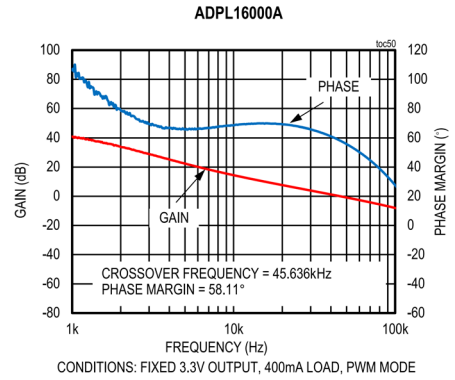


図 53. ボーデ線図、図 62 の回路

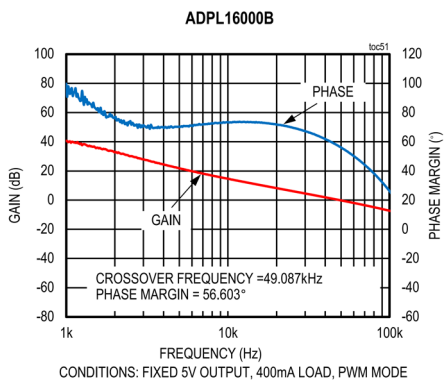


図 54. ボーデ線図、図 63 の回路

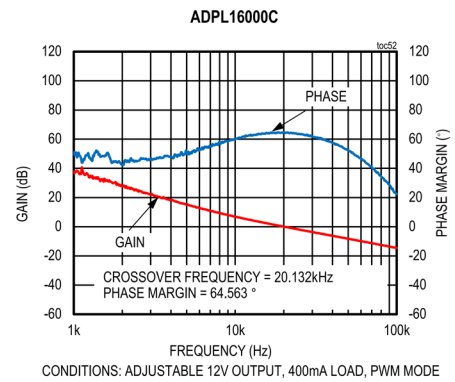


図 55. ボーデ線図、図 65 の回路

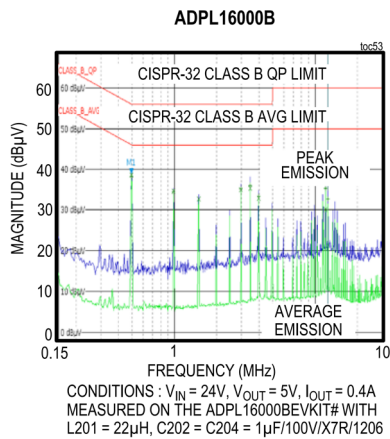


図 56. 伝導エミッションのプロット

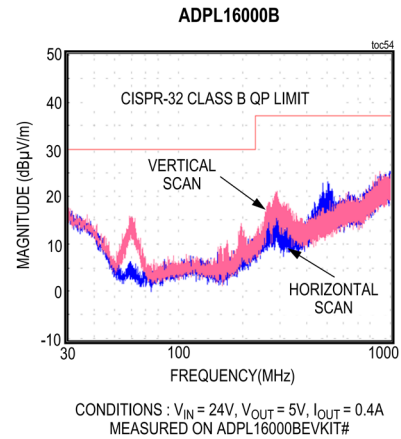


図 57. 放射エミッションのプロット

## 詳細

ADPL16000 は、MOSFET を内蔵した高効率、高電圧の同期整流式降圧 DC/DC コンバータで、4.5V~60V の広い入力電圧範囲で動作します。このコンバータは、3.3V (ADPL16000A)、5V (ADPL16000B) および調整可能な出力電圧 (ADPL16000C) で、最大 400mA の電流を出力します。EN/UVLO および  $V_{CC}$  UVLO の条件が満たされると、内部パワーアップ・シーケンスがエラーアンプ・リファレンスをソフトスタートさせて、負荷電流に関係なく、クリーンな単調性の出力電圧ソフトスタートが可能になります。FB/ $V_{OUT}$  ピンは、抵抗分圧器を通じて出力電圧をモニタします。 $\overline{RESET}$  は、出力電圧がレギュレーション値の 95% に達してから 2ms が経過した後に、高インピーダンス状態に遷移します。このデバイスは起動時の MODE ピンの状態に応じて、PFM モードと強制 PWM モードのいずれかを選択します。デバイスは EN/UVLO ピンをローにプルダウンすることによってシャットダウン・モードに入り、スタンバイ時の消費電流がわずか 2.2 $\mu$ A (代表値) になります。

## DC/DC スイッチング・レギュレータ

このデバイスは、内部補償された固定周波数の電流モード制御方式を使用します (ブロック図を参照)。ハイサイド pMOSFET は、内部クロックの立上がりエッジでオンになります。内部エラーアンプは、帰還電圧を固定内部リファレンス電圧と比較して誤差電圧を生成します。この誤差電圧は、PWM コンパレータにより電流検出電圧と勾配補償電圧の和と比較され、オン時間が設定されます。pMOSFET のオン時間中、インダクタの電流がランプアップします。スイッチング期間の残りの時間 (オフ時間) では pMOSFET がオフに保たれ、ローサイド nMOSFET がオンになります。オフ時間中は、インダクタに蓄積されたエネルギーを放電して出力に電流が供給されますが、この間、インダクタ電流はランプダウンしていきます。過負荷の条件では、サイクルごとの電流制限機能により、ハイサイドの pMOSFET をオフにしローサイドの nMOSFET をオンにして、インダクタのピーク電流を制限します。

## モード選択 (MODE)

$V_{CC}$  および EN/UVLO の電圧がそれぞれの UVLO 立上がりスレッシュホールドを超えて上昇し、すべての内部電圧が LX をスイッチングできるようにになると、MODE ピンの論理状態がラッチされます。起動時に MODE ピンが無接続の状態であると、デバイスは軽負荷時には PFM モードで動作します。起動時に MODE ピンがグラウンド・レベルになっていれば、デバイスはあらゆる負荷条件で一定周波数の PWM モードで動作します。通常動作中の MODE ピンの状態変化は無視されます。

## PWM モードの動作

PWM モードでは、インダクタ電流が負になることも許容されます。PWM モードは周波数の影響を受けやすいアプリケーションに有効で、あらゆる負荷条件において一定のスイッチング周波数で動作します。しかし、PWM モードの動作は、PFM モード動作と比較すると、軽負荷時に効率が低くなります。

## PFM モードの動作

PFM モード動作では負のインダクタ電流を無効化し、更に軽負荷時にはパルスをスキップして高効率を実現します。PFM モードでは、出力が公称電圧の 102.3% になるまで、すべてのクロック・サイクルでインダクタ電流がピーク値 150mA に固定されます。出力が公称電圧の 102.3% に達すると、ハイサイド FET とローサイド FET が両方ともオフになり、負荷の放電によって出力が公称電圧の 101.1% に低下するまでデバイスは休止動作に移行します。休止動作では、自己消費電流を抑えるためにほとんどの内部ブロックがオフになります。出力が公称電圧の 101.1% 未満に低下すると、デバイスは休止動作を終了してすべての内部ブロックをオンにし、公称出力電圧の 102.3% になるまでエネルギー・パルスを出力に供給する処理を再開します。このデバイスは、本質的に、負荷電流が 90mA (代表値) を超えると PFM モードを終了します。PFM モードの利点は、電源からの自己消費電流が小さくなるので軽負荷時の効率が向上することです。

## 内部 5V リニア・レギュレータ

内部レギュレータは 5V の公称電源を提供し、各種内部機能に電力を供給してパワーMOSFET を駆動します。リニア・レギュレータの出力 ( $V_{CC}$ ) は、 $1\mu\text{F}$  のコンデンサを使って GND にバイパスする必要があります。 $V_{CC}$  レギュレータのドロップアウト電圧は代表値で 150mV です。低電圧ロックアウト回路は、 $V_{CC}$  が 3.8V (代表値) を下回るとレギュレータの動作を無効化します。約 400mV の  $V_{CC}$  UVLO ヒステリシスは、パワーアップ/パワーダウン時のチャタリングを防止します。

## イネーブル入力 (EN/UVLO)、ソフトスタート

EN/UVLO 電圧が 1.21V (代表値) を超えると、デバイス内部にある誤差アンプのリファレンス電圧が上昇し始めます。ソフトスタートの上昇時間は 4.1ms で、これにより出力電圧が滑らかに上昇します。EN/UVLO をローにすると、パワーMOSFET とその他の内部回路の両方が無効化されて、 $V_{IN}$  の自己消費電流が  $2.2\mu\text{A}$  (代表値) まで減少します。EN/UVLO は、入力電圧 UVLO の調整入力として使用できます。 $V_{IN}$ 、EN/UVLO、GND の間にある外部分圧器は、デバイスがオンまたはオフになる入力電圧を調整します。入力 UVLO プログラミングが不要な場合は、EN/UVLO を  $V_{IN}$  に接続します (EN/UVLO の立上がりおよび立下がり閾値電圧については、[電気的特性](#)の表を参照)。

## リセット出力 ( $\overline{\text{RESET}}$ )

デバイスにはオープン・ドレインの  $\overline{\text{RESET}}$  出力があり、出力電圧をモニタできます。 $\overline{\text{RESET}}$  は、出力が公称設定値の 95% を超えてから 2ms が経過すると高インピーダンスになり、出力電圧が設定された公称レギュレーション電圧の 92% 未満に低下するとローにプルダウンされます。ヒカップ・タイムアウト時間内は、 $\overline{\text{RESET}}$  がローにアサートされます。

## プリバイアス出力への起動

このデバイスは、PFM モードでも強制 PWM モードでも、出力コンデンサの放電をすることなく、プリバイアス出力へのソフトスタートが可能です。このような機能は、複数のレールを有するデジタル集積回路に電力供給するアプリケーションで有用です。

## 動作入力電圧範囲

最大動作入力電圧は制御可能な最小オン時間によって決まり、最小動作入力電圧は最大デューティ・サイクルと回路の電圧降下によって決まります。所定の出力電圧に対する動作入力電圧の最小値と最大値は、次式で計算します。

$$V_{INMIN} = \frac{V_{OUT} + (I_{OUT} \times (R_{DCR} + 0.6))}{D_{MAX}} + (I_{OUT} \times 1.15)$$

$$V_{INMAX} = \frac{V_{OUT}}{t_{ONMIN} \times f_{SW}}$$

ここで、 $V_{OUT}$  は定常状態の出力電圧、 $I_{OUT}$  は最大負荷電流、 $R_{DCR}$  はインダクタの DC 抵抗、 $f_{SW}$  はスイッチング周波数 (最大値)、 $D_{MAX}$  は最大デューティ・サイクル、 $t_{ONMIN}$  は最も厳しい条件での制御可能な最小スイッチ・オン時間 (130ns) です。

## 過電流保護／ヒカップ・モード

このデバイスは、過負荷および出力短絡状態でデバイスを保護する、堅牢な過電流保護方式を備えています。サイクルごとのピーク電流制限により、ハイサイド・スイッチ電流が内部制限値  $0.62\text{A}$ （代表値）を超えたときは常にハイサイド MOSFET がオフになります。ハイサイド・スイッチ電流の  $0.75\text{A}$ （代表値）の暴走電流制限は、降圧コンバータのオン時間中に高まったインダクタ電流を元に戻すだけの十分な出力電圧が得られないような高入力電圧および短絡状態にあるデバイスを保護します。暴走電流制限が 1 回作動すると、ヒカップ・モードがトリガされます。更に、何らかのフォルトが原因でソフトスタート完了後の任意の時点で出力電圧が公称値の  $65\%$ （代表値）まで低下した場合も、ヒカップ・モードがトリガされます。ヒカップ・モードでは、スイッチングを  $131\text{ms}$  のヒカップ・タイムアウト期間の間一時停止することによってコンバータを保護します。ヒカップ・タイムアウト期間が終了すると、再度ソフトスタートが試みられます。ヒカップ・モードの動作により、出力短絡条件下で低消費電力が確保されます。

短絡状態で  $\text{FB}/\text{V}_{\text{OUT}}$  ピンの絶対最大定格を超えることがないよう、ボード・レイアウトとシステム配線には注意する必要があります。このような状態下では、出力コンデンサまたは短絡した負荷との間のボードまたは配線のインダクタンスによってセラミック出力コンデンサが発振する可能性があり、発振した場合は  $\text{FB}/\text{V}_{\text{OUT}}$  の絶対最大定格 ( $-0.3\text{V}$ ) を超えてしまうおそれがあります。 $\text{FB}/\text{V}_{\text{OUT}}$  の絶対最大定格を超えないようにするには、ボードまたは配線の寄生インダクタンスを最小限に抑えると共に、短絡動作時の出力電圧波形を確認する必要があります。

## 熱過負荷保護

熱過負荷保護機能により、デバイスの総消費電力が制限されます。ジャンクション温度が  $+166^{\circ}\text{C}$  を超えると、オンチップのサーマル・センサーがデバイスをシャットダウンし、内蔵の電源 MOSFET をオフにして、デバイスの温度が下がるようにします。ジャンクション温度が  $10^{\circ}\text{C}$  下がると、サーマル・センサーによってデバイスがオンになります。

## アプリケーション情報

## インダクタの選択

インダクタは、できるだけ DC 抵抗が小さく、割り当てられた寸法に合っていて、なおかつ低損失のものを選ぶ必要があります。飽和電流 ( $I_{SAT}$ ) は、最大電流制限値未満で飽和が発生することがないように、十分に大きな値でなければなりません。与えられたアプリケーションに必要なインダクタンスは、次式で求めることができます。

$$L = 13 \times V_{OUT}$$

ここで、L は  $\mu\text{H}$  を単位とするインダクタンス、 $V_{OUT}$  は出力電圧です。L の値が決まったら、次に適切なコア素材を選択します。コアによく使われるのはフェライトと鉄粉です。フェライト・コアは損失が小さいので、高効率の設計に適しています。鉄粉コアはフェライトより損失が大きくなりますが、低価格です。代表的なアプリケーションに適したインダクタを選択するには表 4 を参照してください。

表 4. インダクタの選択

INPUT VOLTAGE RANGE $V_{IN}$ (V)	$V_{OUT}$ (V)	$I_{OUT}$ (mA)	L ( $\mu\text{H}$ )	RECOMMENDED PART NUMBER
5 to 48	3.3 (Fixed)	400	47	Würth 74404054470
7 to 60	5 (Fixed)	400	68	Würth 74404054680
4.5 to 24	1.8	400	22	Coilcraft LPS4018-223MR
4.5 to 36	2.5	400	33	Coilcraft LPS4018-333MR
15 to 60	12	400	150	Würth 74404054151
18.5 to 60	15	400	150	Würth 74404054151

## 入力コンデンサ

入力フィルタ・コンデンサは、電源から流れるピーク電流を低減すると共に、回路のスイッチングによって生じる入力ノイズと電圧リップルを低減します。入力コンデンサの実効電流の要件 ( $I_{RMS}$ ) は、次の式で定義されます。

$$I_{RMS} = I_{OUT(MAX)} \times \frac{\sqrt{V_{OUT} \times (V_{IN} - V_{OUT})}}{V_{IN}}$$

ここで、 $I_{OUT(MAX)}$  は最大負荷電流です。 $I_{RMS}$  は、入力電圧が出力電圧の 2 倍 ( $V_{IN} = 2 \times V_{OUT}$ ) になったときに最大値を示します。したがって、 $I_{RMS(MAX)} = \frac{I_{OUT(MAX)}}{2}$  となります。

最大限の長期信頼性を得るには、実効値入力電流での温度上昇が  $+10^\circ\text{C}$  未満となる入力コンデンサを選択します。入力には、高リップル電流に対応した低 ESR のセラミック・コンデンサを使用します。工業用アプリケーションには、温度安定性を確保するため X7R コンデンサを推奨します。入力容量の計算には、次の式を使用します。

$$C_{IN} = I_{OUT(MAX)} \times D \times \frac{(1 - D)}{\eta \times f_{SW} \times \Delta V_{IN}}$$

ここで、 $D = V_{OUT}/V_{IN}$  はコンバータのデューティ・サイクル、 $f_{SW}$  はスイッチング周波数、 $\Delta V_{IN}$  は許容可能な入力電圧リップル、 $\eta$  は効率です。

電源がデバイスの入力から離れているアプリケーションでは、セラミック・コンデンサと並列に電解コンデンサを接続する必要があります。これにより、長い入力電源パスのインダクタンスと入力セラミック・コンデンサによって発振が生じた場合でも減衰させることができます。

## 出力コンデンサ

このデバイスには、小さいセラミック製 X7R グレード・コンデンサで十分なので、このコンデンサの使用を推奨します。出力コンデンサには、次の2つの役割があります。1つは、デバイスと出力インダクタによって生成される方形波を除去する働きです。もう1つは、負荷過渡応答条件下で出力電圧を出力できるようにすると共に、デバイスの内部制御ループを安定させることができるよう、十分なエネルギーを貯蔵することです。通常、出力コンデンサはアプリケーションの最大出力電流の 50%の負荷ステップに対応できる大きさにします。これにより、出力電圧の変動は出力電圧の約 3%未満に抑えられます。必要な出力コンデンサの値は次式で計算できます。

$$C_{OUT} = \frac{60}{V_{OUT}}$$

ここで、 $C_{OUT}$  は  $\mu\text{F}$  を単位とする出力コンデンサ、 $V_{OUT}$  は V を単位とする出力電圧です。出力コンデンサの選択に当たっては、セラミック・コンデンサの DC 電圧に対するディレーティングを考慮する必要があります。ディレーティング曲線は、セラミック・コンデンサの主要メーカーであれば、どこからも入手可能です。代表的なアプリケーションに適した出力コンデンサを選択するには表 5 を参照してください。

表 5. 出力コンデンサの選択

INPUT VOLTAGE RANGE $V_{IN}$ (V)	$V_{OUT}$ (V)	$I_{OUT}$ (mA)	$C_{OUT}$ ( $\mu\text{F}$ )	RECOMMENDED PART NUMBER
5 to 48	3.3 (Fixed)	400	22 $\mu\text{F}$ /1206/X7R/6.3V	Murata GRM31CR70J226KE19
7 to 60	5 (Fixed)	400	22 $\mu\text{F}$ /1206/X7R/6.3V	Murata GRM31CR70J226KE19
4.5 to 24	1.8	400	47 $\mu\text{F}$ /1210/X7R/6.3V	Murata GRM32ER70J476KE20
4.5 to 36	2.5	400	22 $\mu\text{F}$ /1210/X7R/16V	Murata GRM32ER71C226KEA8
15 to 60	12	400	22 $\mu\text{F}$ /1210/X7R/16V	Murata GRM32ER71C226KEA8
18.5 to 60	15	400	10 $\mu\text{F}$ /1206/X7R/25V	Murata GRM31CR71E106KA12

## 入力低電圧ロックアウト・レベルの設定

このデバイスは、入力低電圧ロックアウトのレベルを調整できます。 $V_{IN}$  と GND の間に接続された抵抗分圧器を用いて、このデバイスがオンになる電圧を設定します (図 58 を参照)。分圧器の中間ノードは EN/UVLO に接続します。

3.32M $\Omega$  (最大値) となる R1 を選択してから、R2 を次のように計算します。

$$R2 = \frac{R1 \times 1.215}{(V_{INU} - 1.215)}$$

ここで、 $V_{INU}$  はデバイスがオンになるのに必要な電圧です。

EN/UVLO ピンが外部の信号源で駆動されている場合は、信号源の出力と EN/UVLO ピンの間に最小 1k $\Omega$  の直列抵抗を接続することを推奨します。これにより、ラインの電圧リングを低減できます。

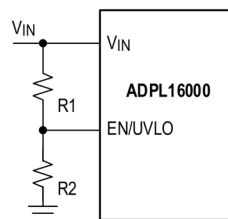


図 58. 調整可能な EN/UVLO 回路



## 出力電圧の調整

ADPL16000C の出力電圧は、 $0.9V \sim 0.89 \times V_{IN}$  の範囲でプログラムできます。出力、FB、GND の間に抵抗分圧器を接続することにより、出力電圧を設定します（図 59 を参照）。

出力電圧を 6V 未満とするには、 $50k\Omega \sim 150k\Omega$  の範囲で R4 を選択します。出力電圧を 6V より大きくするには、 $25k\Omega \sim 75k\Omega$  の範囲で R4 を選択し、次式で R3 を計算します。

$$R3 = R4 \times \left[ \frac{V_{OUT}}{0.9} - 1 \right]$$

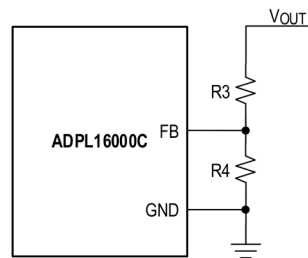


図 59. 出力電圧の設定

## 消費電力

ある特定の動作条件において、デバイスの温度上昇をもたらす電力損失は、次のように見積もります。

$$P_{LOSS} = (P_{OUT} \times \left( \frac{1}{\eta} - 1 \right)) - (I_{OUT}^2 \times R_{DCR})$$

$$P_{OUT} = V_{OUT} \times I_{OUT}$$

ここで、 $P_{OUT}$  は出力電力、 $\eta$  は電力変換効率、 $R_{DCR}$  は出力インダクタの DC 抵抗です。総消費電力を求めるには、電力変換効率について [代表的な性能特性](#) を参照するか、あるいは、効率を測定します。

デバイスのジャンクション温度 ( $T_J$ ) は、次式により任意の周囲温度 ( $T_A$ ) で計算できます。

$$T_J = T_A + (\theta_{JA} \times P_{LOSS})$$

ここで、 $\theta_{JA}$  はジャンクションと周囲環境間でのパッケージの熱抵抗です。

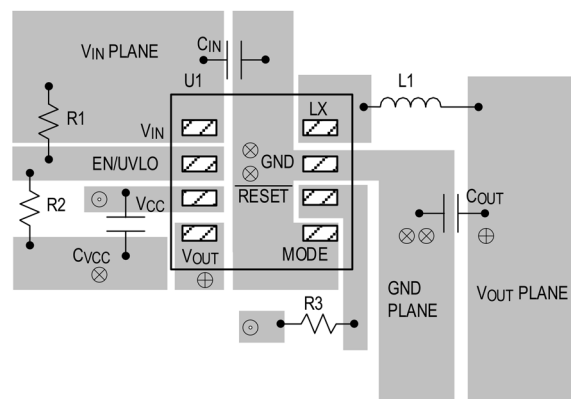
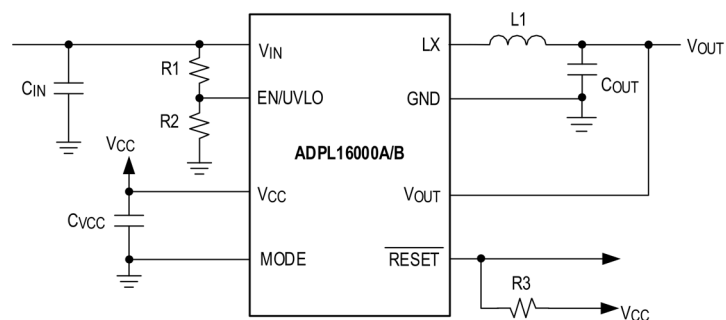
ジャンクション温度が  $+125^\circ\text{C}$  を超えると、動作寿命が短くなります。

### PCB レイアウトのガイドライン

完全で安定した動作を実現するには、綿密な PCB レイアウトが不可欠です。スイッチング電力段には特に注意が必要です。優れた PCB レイアウトを作成するには次のガイドラインに従ってください。

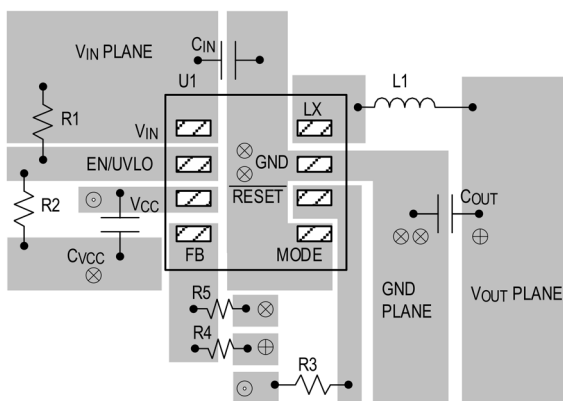
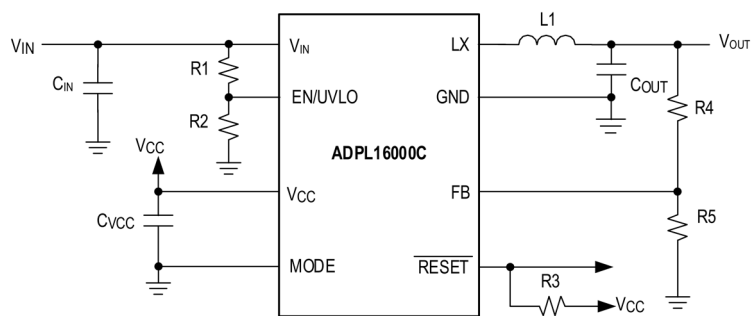
- ▶  $V_{IN}$  ピンと GND ピンのできるだけ近くに、入力セラミック・コンデンサを配置します。
- ▶  $V_{CC}$  バイパス・コンデンサの負の端子は、できるだけ短いパターンで GND ピンまたはグラウンド・プレーンに接続します。
- ▶ 放射 EMI を減らすために、LX ピンとインダクタの接続によって形成される面積を最小限に抑えます。
- ▶  $V_{CC}$  デカップリング・コンデンサは、 $V_{CC}$  ピンのできるだけ近くに配置します。
- ▶ すべての帰還接続はできるだけ短くして、直接接続します。
- ▶ 高速スイッチング・ノード (LX) は、FB/ $V_{OUT}$  ピン、 $\overline{RESET}$  ピン、MODE ピンから離して配線します。

初回で成功する PCB レイアウト例については、ADPL16000 評価用キットのレイアウトを参照してください。これは [www.analog.com](http://www.analog.com) から入手可能です。



⊗ VIAS TO BOTTOM-SIDE GROUND PLANE    ⊕ VIAS TO  $V_{OUT}$     ● VIAS TO  $V_{CC}$

図 60. ADPL16000A および ADPL16000B のレイアウト・ガイドライン



⊗ VIAS TO BOTTOM-SIDE GROUND PLANE    ⊕ VIAS TO V<sub>OUT</sub>    ⊙ VIAS TO V<sub>CC</sub>

図 61. ADPL16000C のレイアウト・ガイドライン

標準的応用例

3.3V、400mA 降圧レギュレータ

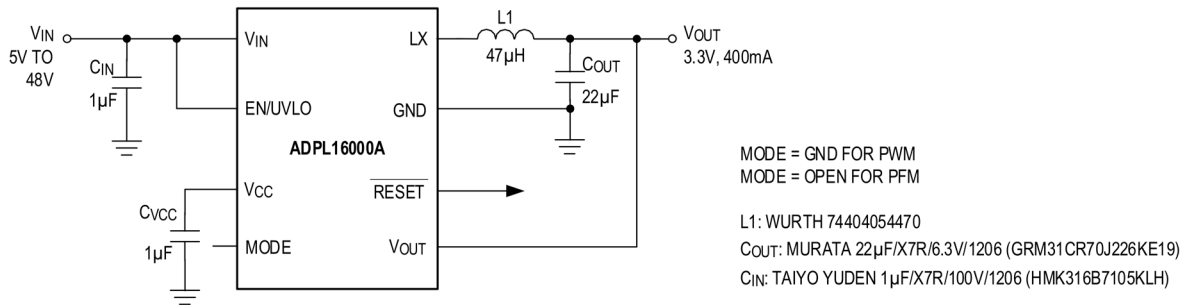


図 62. 3.3V、400mA 降圧レギュレータ

5V、400mA 降圧レギュレータ

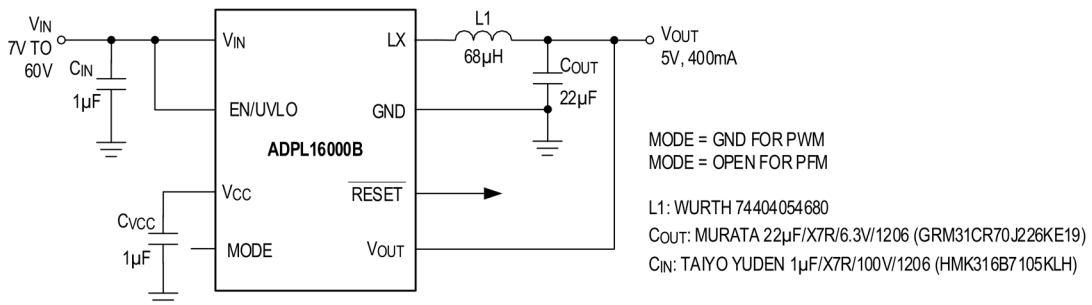


図 63. 5V、400mA 降圧レギュレータ

2.5V、400mA 降圧レギュレータ

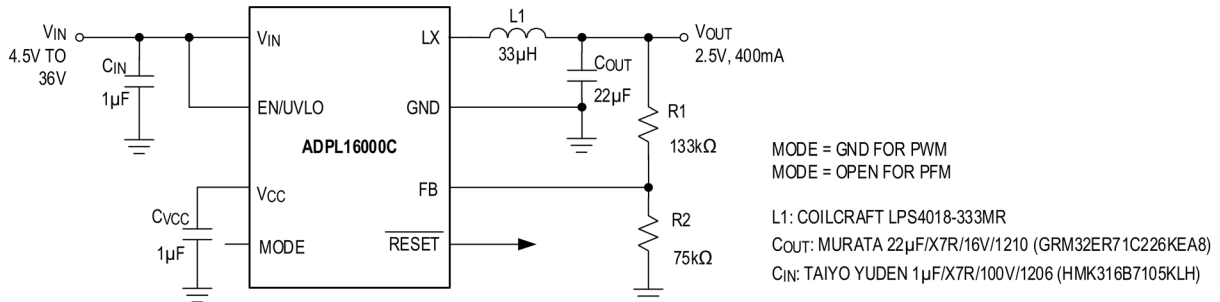


図 64. 2.5V、400mA 降圧レギュレータ

12V、400mA 降圧レギュレータ

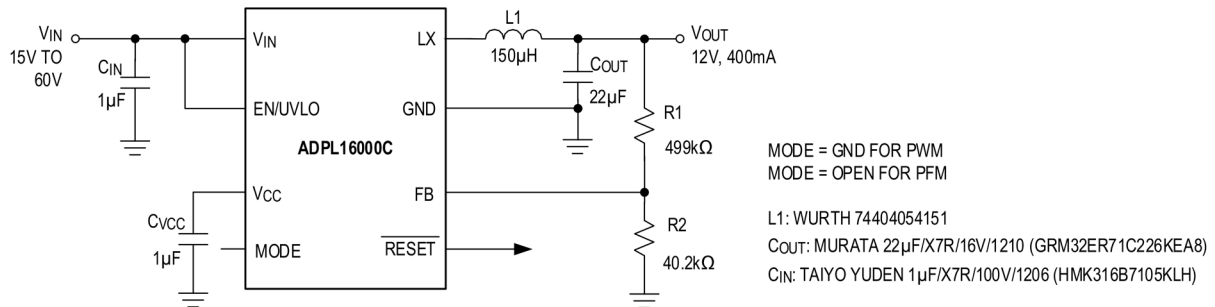


図 65. 12V、400mA 降圧レギュレータ

1.8V、400mA 降圧レギュレータ

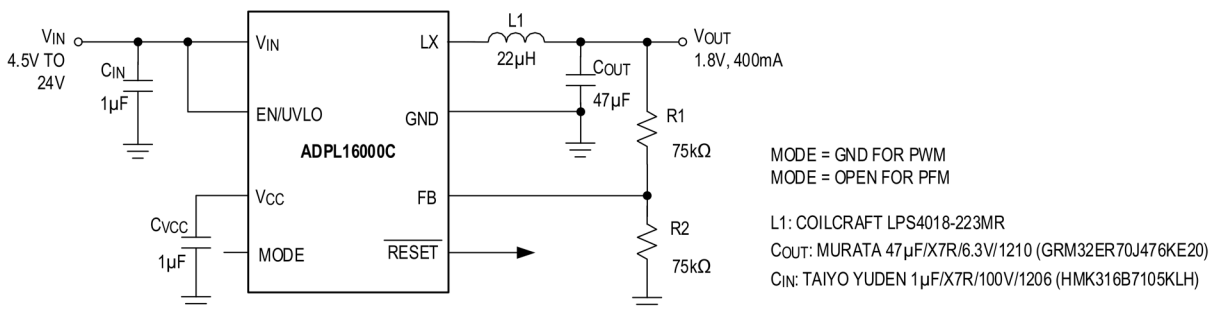


図 66. 1.8V、400mA 降圧レギュレータ

15V、400mA 降圧レギュレータ

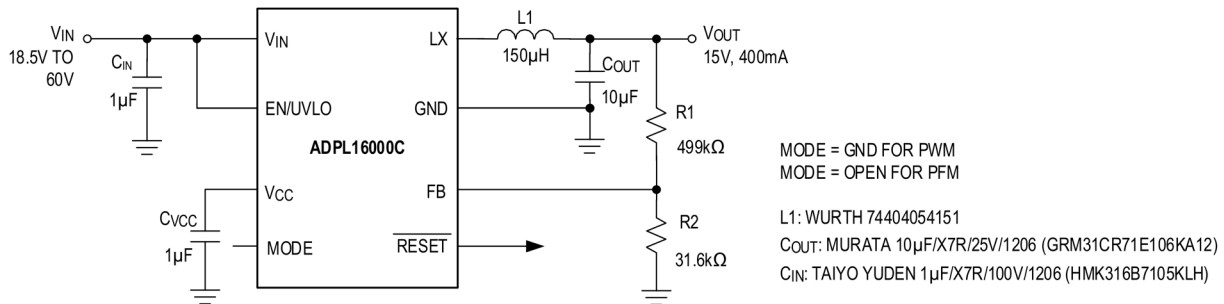
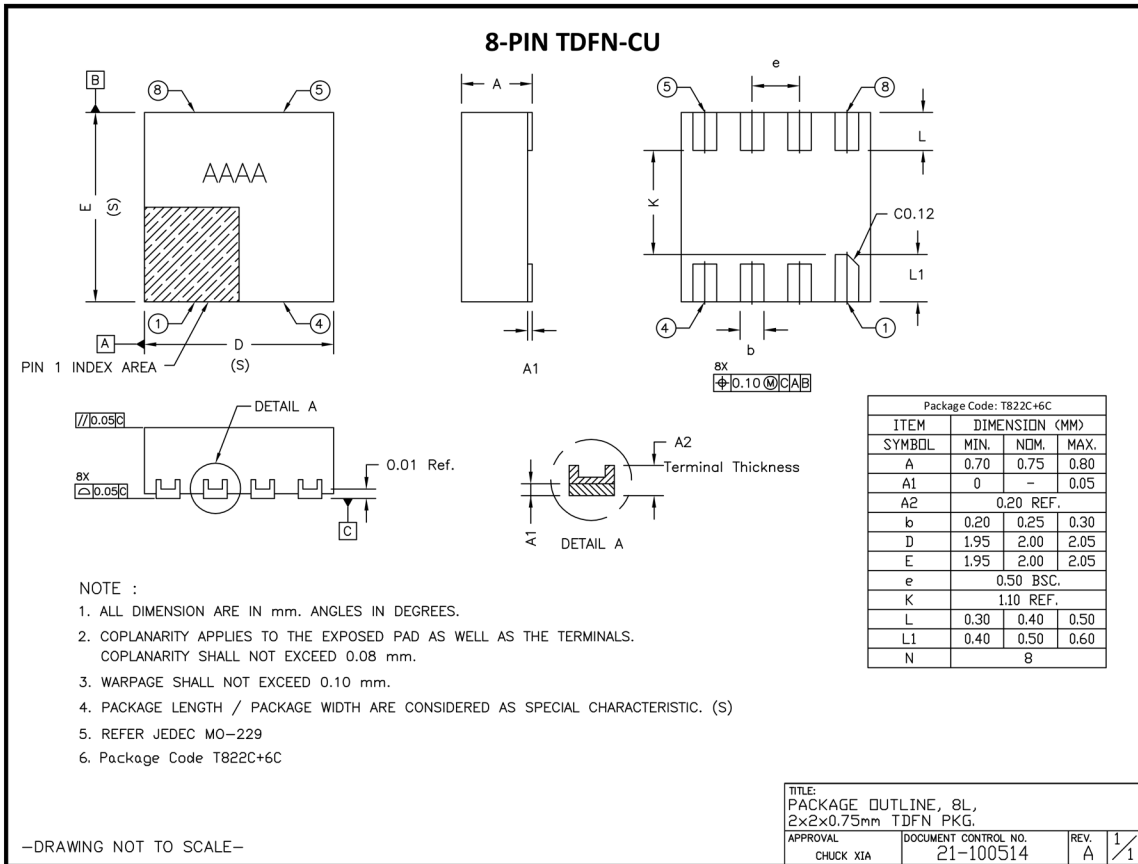
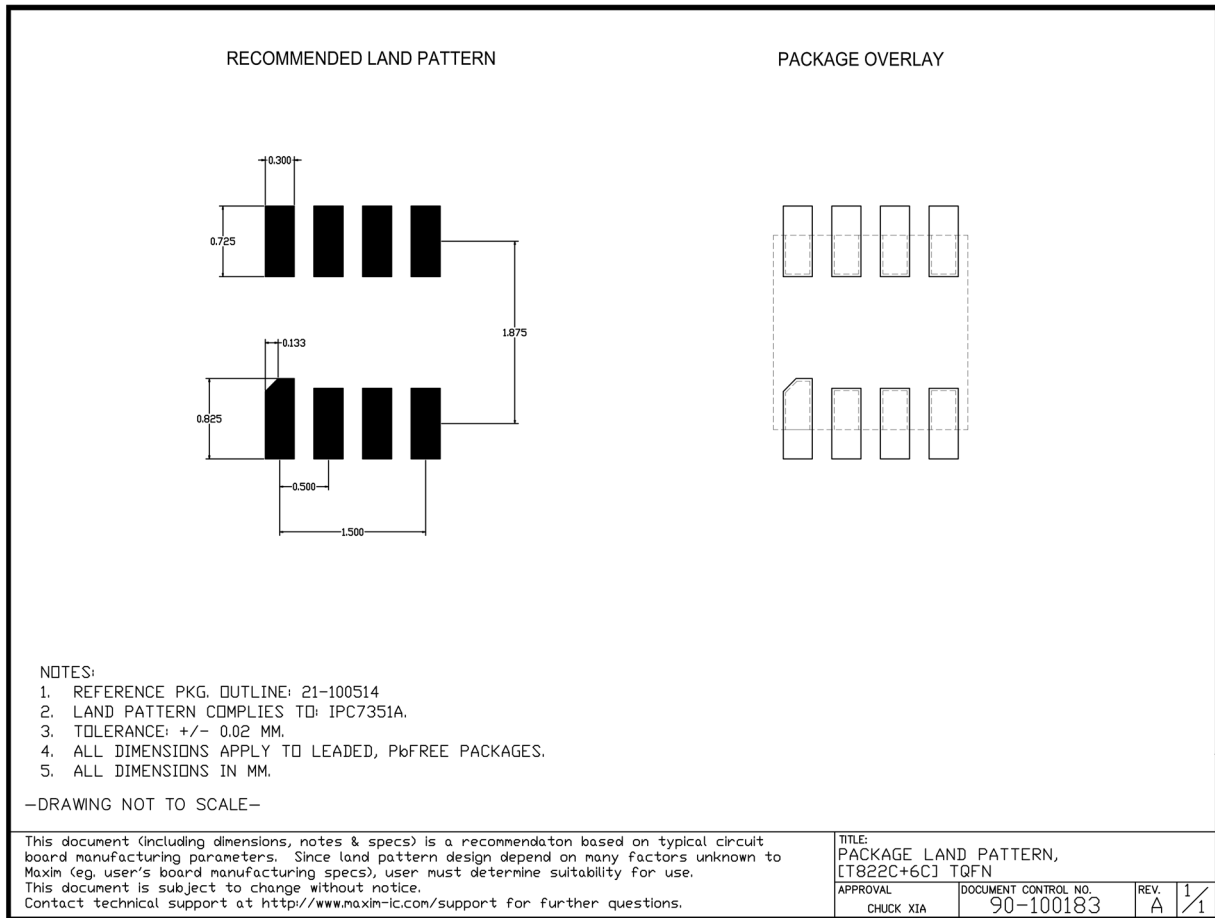


図 67. 15V、400mA 降圧レギュレータ

外形寸法



ランド・パターン



最新のパッケージ図については、<https://www.analog.com/jp/design-center/packaging-quality-symbols-footprints.html> を参照してください。  
 パッケージ・コードの「+」、「#」、「-」はRoHS対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面はRoHS状況に関わらず該当のパッケージについて図示しています。

**Thermal Resistance, Four-Layer Board (Note 2)**

Junction-to-Ambient ( $\theta_{JA}$ )	162°C/W
Junction-to-Case Thermal Resistance ( $\theta_{JC}$ )	20°C/W

Note 2 : パッケージの熱抵抗は、ADPL16000 評価キットを使用し、空気流のない状態で求めています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、<https://www.analog.com/jp/technical-articles/thermal-characterization-of-ic-packages.html> を参照してください。

## オーダー・ガイド

PART NUMBER	TEMP RANGE	PIN-PACKAGE	V <sub>OUT</sub>
ADPL16000AATA+	-40°C to +125°C	8 TDFN-CU	3.3V
ADPL16000AATA+T	-40°C to +125°C	8 TDFN-CU	3.3V
ADPL16000BATA+	-40°C to +125°C	8 TDFN-CU	5V
ADPL16000BATA+T	-40°C to +125°C	8 TDFN-CU	5V
ADPL16000CATA+	-40°C to +125°C	8 TDFN-CU	Adj
ADPL16000CATA+T	-40°C to +125°C	8 TDFN-CU	Adj

+は鉛 (Pb) フリー/RoHS 準拠のパッケージであることを示します。

T=テープ&リール。



ここに含まれるすべての情報は、現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズは、その情報の利用に関して、また利用によって生じる第三者の特許またはその他の権利の侵害に関して、一切の責任を負いません。仕様は予告なく変更されることがあります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスクワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。