

GaAs、pHEMT、低ノイズ・アンプ、 18GHz～54GHz

特長

- ▶ 電源コンデンサとバイアス・インダクタを内蔵
- ▶ ACカップリング・コンデンサを内蔵
- ▶ ゲイン：30GHz～44GHzで21.5dB（代表値）
- ▶ 入力リターン・ロス：30GHz～44GHzで12.5dB（代表値）
- ▶ 出力リターン・ロス：30GHz～44GHzで19dB（代表値）
- ▶ OP1dB：30GHz～44GHzで14.5dB（代表値）
- ▶ P_{SAT} ：30GHz～44GHzで19dBm（代表値）
- ▶ OIP3：30GHz～44GHzで21.5dBm（代表値）
- ▶ ノイズ指数：30GHz～44GHzで3.5dB（代表値）
- ▶ 電源電圧：3V/120mA（代表値）
- ▶ 50Ωに整合した入出力
- ▶ 24端子、5.00mm×5.00mm、チップ・アレイ・スモール・アウトライン・リードなしキャビティ [LGA_CAV]

アプリケーション

- ▶ 試験用計測器
- ▶ 防衛および宇宙

概要

ADL8106は、ガリウム・ヒ素（GaAs）、擬似格子整合型高電子移動度トランジスタ（pHEMT）、モノリシック・マイクロ波集積回路（MMIC）の広帯域低ノイズ・アンプで、動作範囲は18GHz～54GHzです。動作のために通常必要な外付け受動部品（ACカップリング・コンデンサおよび電源デカップリング・コンデンサ）がすべて内蔵されているため、プリント基板（PCB）のフットプリントを容易に小型化・コンパクト化できます。

ADL8106は、30GHz～44GHzの帯域で、21.5dBのゲイン、14.5dBの1dB圧縮ポイント出力電力（OP1dB）、21.5dBm（代表値）の出力3次インターセプト（OIP3）を提供します。ADL8106には、3Vの電源電圧（ V_{DDr} ）からの120mAの電流が必要です。ADL8106は、5.00mm×5.00mm、24端子チップ・アレイ・スモール・アウトライン・リードなしキャビティ（LGA_CAV）パッケージを採用しています。

機能ブロック図

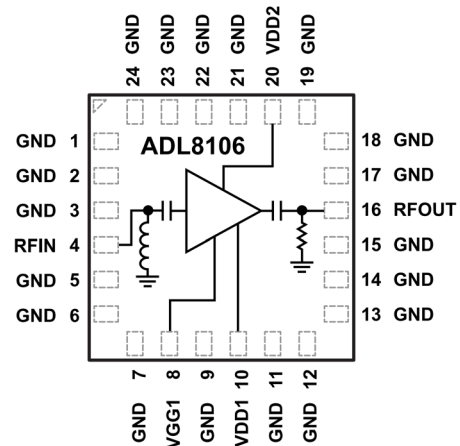


図 1. 機能ブロック図

目次

特長	1	静電放電 (ESD) 定格	6
アプリケーション	1	ESD に関する注意	6
概要	1	ピン配置およびピン機能の説明	7
機能ブロック図	1	インターフェース回路図	7
電気仕様	3	代表的な性能特性	8
周波数範囲：18GHz～20GHz	3	低電圧大電流動作	15
周波数範囲：20GHz～30GHz	3	動作原理	22
周波数範囲：30GHz～44GHz	4	アプリケーション情報	23
周波数範囲：44GHz～50GHz	4	HMC920 を使用した ADL8106 のバイアシング	23
周波数範囲：50GHz～54GHz	5	外形寸法	26
絶対最大定格	6	オーダー・ガイド	26
熱抵抗	6	評価用ボード	26

改訂履歴

11/2022—Rev. 0 to Rev. A

Change to Theory of Operation Section.....22

8/2022—Revision 0: Initial Version

電気仕様

周波数範囲：18GHz～20GHz

特に指定のない限り、 $T_{CASE} = 25^{\circ}C$ 、 V_{DD1} ドレイン・バイアス電圧 (V_{DD1}) = V_{DD2} ドレイン・バイアス電圧 (V_{DD2}) = 3V、静止ドレイン電流 (I_{DQ}) = 120mA。ゲート逆バイアス電圧 (V_{GG1}) を -2V～0V の範囲で調整して $I_{DQ} = 120mA$ (代表値) に設定。

表 1.

パラメータ	最小値	代表値	最大値	単位	テスト条件/コメント
FREQUENCY RANGE	18		20	GHz	
GAIN		18.5		dB	
Gain Variation over Temperature		0.028		dB/ $^{\circ}C$	
RETURN LOSS					
Input		16		dB	
Output		16.5		dB	
OUTPUT					
OP1dB		11.5		dBm	
Saturated Power (P_{SAT})		14.5		dBm	
OIP3		17.5		dBm	トーンあたりの出力電力 (P_{OUT}) = 0dBm (1MHz のトーン間隔)
Second-Order Intercept (OIP2)		15		dBm	トーンあたりの $P_{OUT} = 0dBm$ (1MHz のトーン間隔)
NOISE FIGURE		4		dB	
SUPPLY					
I_{DQ}		120		mA	V_{GG1} を調整し、 $I_{DQ} = 120mA$ (代表値) に設定
V_{DD}	2	3	3.5	V	

周波数範囲：20GHz～30GHz

特に指定のない限り、 $T_{CASE} = 25^{\circ}C$ 、 $V_{DD1} = V_{DD2} = 3V$ 、 $I_{DQ} = 120mA$ 。 V_{GG1} を -2V～0V の範囲で調整して $I_{DQ} = 120mA$ (代表値) に設定。

表 2.

パラメータ	最小値	代表値	最大値	単位	テスト条件/コメント
FREQUENCY RANGE	20		30	GHz	
GAIN		20		dB	
Gain Variation over Temperature		0.028		dB/ $^{\circ}C$	
RETURN LOSS					
Input		13		dB	
Output		15.5		dB	
OUTPUT					
OP1dB	12	14		dBm	
P_{SAT}		17		dBm	
OIP3		21		dBm	トーンあたりの $P_{OUT} = 0dBm$ (1MHz のトーン間隔)
OIP2		24		dBm	トーンあたりの $P_{OUT} = 0dBm$ (1MHz のトーン間隔)
NOISE FIGURE		3.0		dB	
SUPPLY					
I_{DQ}		120		mA	V_{GG1} を調整し、 $I_{DQ} = 120mA$ (代表値) に設定
V_{DD}	2	3	3.5	V	

電気仕様

周波数範囲 : 30GHz~44GHz

特に指定のない限り、 $T_{CASE} = 25^{\circ}C$ 、 $V_{DD1} = V_{DD2} = 3V$ 、 $I_{DQ} = 120mA$ 。 V_{GG1} を $-2V \sim 0V$ の範囲で調整して $I_{DQ} = 120mA$ (代表値) に設定。

表 3.

パラメータ	最小値	代表値	最大値	単位	テスト条件/コメント
FREQUENCY RANGE	30		44	GHz	
GAIN	19	21.5		dB	
Gain Variation over Temperature		0.028		dB/ $^{\circ}C$	
RETURN LOSS					
Input		12.5		dB	
Output		19		dB	
OUTPUT					
OP1dB	12	14.5		dBm	
P_{SAT}		19		dBm	
OIP3		21.5		dBm	トーンあたりの $P_{OUT} = 0dBm$ (1MHz のトーン間隔)
NOISE FIGURE		3.5		dB	
SUPPLY					
I_{DQ}		120		mA	V_{GG1} を調整し、 $I_{DQ} = 120mA$ (代表値) に設定
V_{DD}	2	3	3.5	V	

周波数範囲 : 44GHz~50GHz

特に指定のない限り、 $T_{CASE} = 25^{\circ}C$ 、 $V_{DD1} = V_{DD2} = 3V$ 、 $I_{DQ} = 120mA$ 。 V_{GG1} を $-2V \sim 0V$ の範囲で調整して $I_{DQ} = 120mA$ (代表値) に設定。

表 4.

パラメータ	最小値	代表値	最大値	単位	テスト条件/コメント
FREQUENCY RANGE	44		50	GHz	
GAIN		22		dB	
Gain Variation over Temperature		0.031		dB/ $^{\circ}C$	
RETURN LOSS					
Input		15		dB	
Output		18		dB	
OUTPUT					
OP1dB		16.5		dBm	
P_{SAT}		20.5		dBm	
OIP3		22		dBm	トーンあたりの $P_{OUT} = 0dBm$ (1MHz のトーン間隔)
NOISE FIGURE		4		dB	
SUPPLY					
I_{DQ}		120		mA	V_{GG1} を調整し、 $I_{DQ} = 120mA$ (代表値) に設定
V_{DD}	2	3	3.5	V	

電気仕様

周波数範囲 : 50GHz~54GHz

特に指定のない限り、 $T_{CASE} = 25^{\circ}C$ 、 $V_{DD1} = V_{DD2} = 3V$ 、 $I_{DQ} = 120mA$ 。 V_{GG1} を $-2V \sim 0V$ の範囲で調整して $I_{DQ} = 120mA$ (代表値) に設定。

表 5.

パラメータ	最小値	代表値	最大値	単位	テスト条件/コメント
FREQUENCY RANGE	50		54	GHz	
GAIN		20.5		dB	
Gain Variation over Temperature		0.031		dB/ $^{\circ}C$	
RETURN LOSS					
Input		15		dB	
Output		14.5		dB	
OUTPUT					
OP1dB		19		dBm	
P_{SAT}		20		dBm	
OIP3		23		dBm	トーンあたりの $P_{OUT} = 0dBm$ (1MHzのトーン間隔)
NOISE FIGURE		4		dB	
SUPPLY					
I_{DQ}		120		mA	V_{GG1} を調整し、 $I_{DQ} = 120mA$ (代表値) に設定
V_{DD}	2	3	3.5	V	

絶対最大定格

表 6.

Parameter	Rating
Drain Bias Voltage (V_{DD1} and V_{DD2})	4V
Negative Gate Bias Voltage (V_{GG1})	-2.1V to 0V
RF Input Power (RFIN)	17dBm
Continuous Power Dissipation (P_{DISS}), $T_{CASE} = 85^{\circ}\text{C}$ (Derate 16.6 mW/ $^{\circ}\text{C}$ Above 85°C)	1.49W
Temperature	
Storage Range	-65 $^{\circ}\text{C}$ to +150 $^{\circ}\text{C}$
Operating Range	-40 $^{\circ}\text{C}$ to +85 $^{\circ}\text{C}$
Quiescent Channel ($T_{CASE} = 85^{\circ}\text{C}$, $V_{DDx} = 3\text{ V}$, $I_{DQ} = 120\text{ mA}$, Input Power (P_{IN}) = Off)	106.7 $^{\circ}\text{C}$
Maximum Channel	175 $^{\circ}\text{C}$

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、システムの設計と動作環境に直接関連します。PCBの熱設計には、細心の注意を払う必要があります。

θ_{JC} はチャンネルからケース（チャンネルからデバイス下側の露出金属接地パッド）までの熱抵抗です。

表 7. 熱抵抗

Package Type	θ_{JC}^1	Unit
CE-24-2	60.3	$^{\circ}\text{C}/\text{W}$

¹ 熱抵抗 (θ_{JC}) は、熱がチャンネルから PCB へグラウンド・パッドを通じた熱伝導のみで伝達されると共に、グラウンド・パッドの動作温度が 85°C で一定に保たれているという条件のもと、シミュレーションによって決定されています。

静電放電 (ESD) 定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものです。対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

ADL8106 の ESD 定格

表 8. ADL8106、24 端子 LGA_CAV

ESD Model	Withstand Threshold (V)	Class
HBM	± 300	1A

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

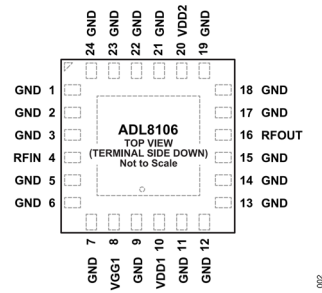


図 2. ピン配置

表 9. ピン機能の説明

ピン番号	記号	説明
1, 2, 3, 5, 6, 7, 9, 11, 12, 13, 14, 15, 17, 18, 19, 21, 22, 23, 24	GND	グラウンド。電気インピーダンスと熱抵抗の低いグラウンド・プレーンに接続します。インターフェース回路図については、 図 3 を参照してください。
4	RFIN	RF 入力。RFIN ピンはグラウンドに DC パスで接続され、その先で RF 信号パスに AC カップリング・コンデンサで接続されています。入力信号の DC バイアスレベルが 0V に等しくなければ、RFIN ピンを外部で AC カップリングします。インターフェース回路図については、 図 4 を参照してください。
8	VGG1	ゲート逆バイアス制御。ゲート電圧は VGG1 に印加できます。VGG1 ピンの負電圧を調整して、 I_{DQ} を目的のレベルに設定します。インターフェース回路図については、 図 5 を参照してください。
10, 20	VDD1, VDD2	RF チョークを内蔵したドレイン・バイアス・パッド。VDDx パッドに共通の DC バイアスを接続して、ドレイン電流が流れるようにします。インターフェース回路図については、 図 6 を参照してください。
16	RFOUT	RF 出力。RFOUT ピンはグラウンドに抵抗パスで接続され、RF 信号パスには AC カップリング・コンデンサで接続されています。次段の DC バイアスレベルが 0V に等しくなければ、RFOUT ピンを外部で AC カップリングします。インターフェース回路図については、 図 6 を参照してください。

インターフェース回路図



図 3. GND のインターフェース回路図

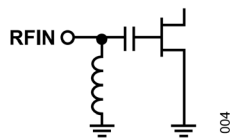


図 4. RFIN のインターフェース回路図

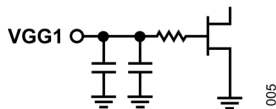


図 5. VGG1 のインターフェース回路図

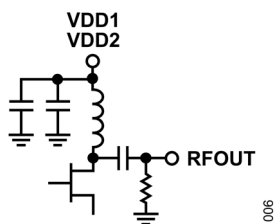


図 6. VDD1、VDD2、RFOUT のインターフェース回路図

代表的な性能特性

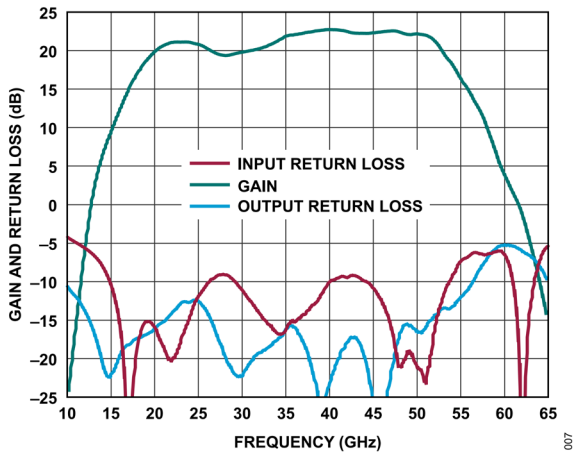


図 7. ゲインとリターン・ロスの周波数特性、
 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

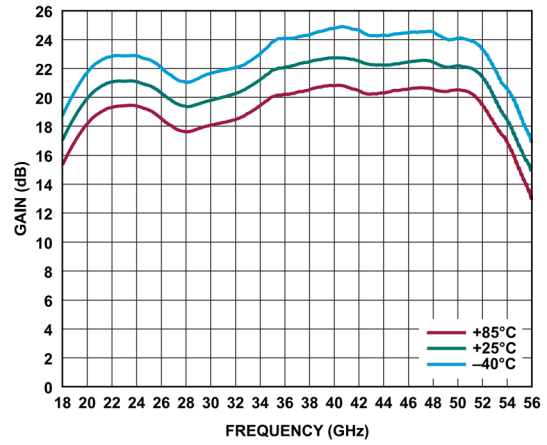


図 10. 様々な温度におけるゲインの周波数特性、
 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

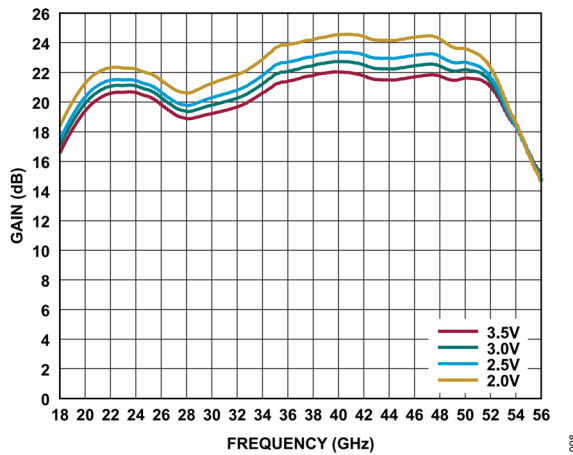


図 8. 様々な V_{DD} 値におけるゲインの周波数特性、 $I_{DQ} = 120mA$

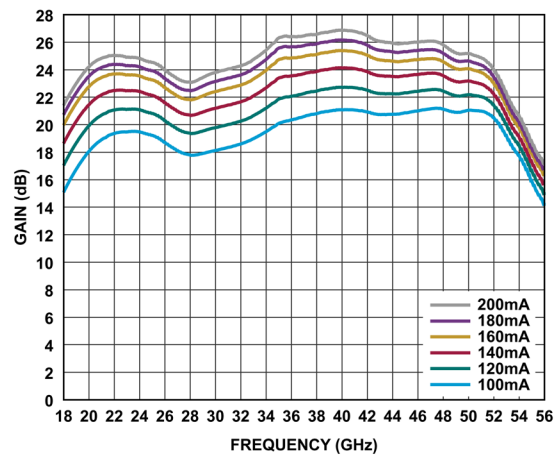


図 11. 様々な I_{DQ} 値におけるゲインの周波数特性、 $V_{DD} = 3V$

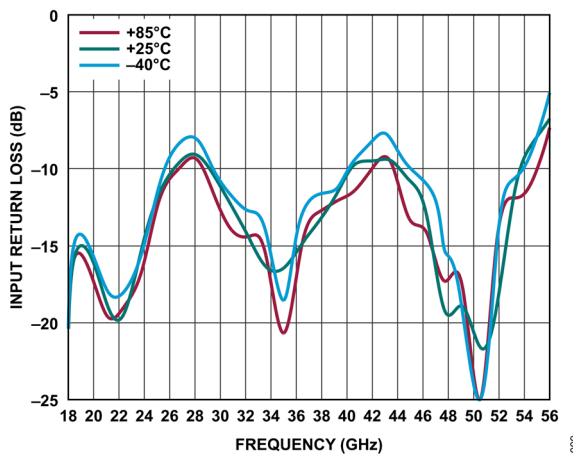


図 9. 様々な温度における入力リターン・ロスの周波数特性、
 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

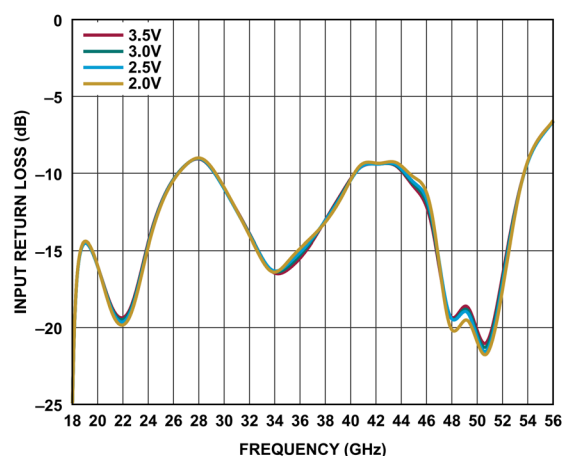


図 12. 様々な V_{DD} 値における入力リターン・ロスの周波数特性、
 $I_{DQ} = 120mA$

代表的な性能特性

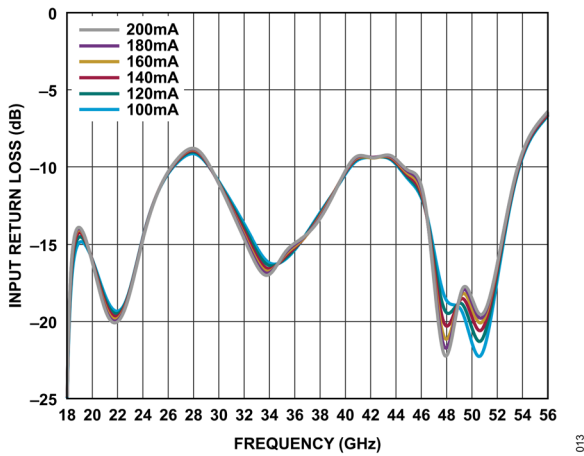


図 13. 様々な I_{DQ} 値における入力リターン・ロスの周波数特性、 $V_{DD} = 3V$

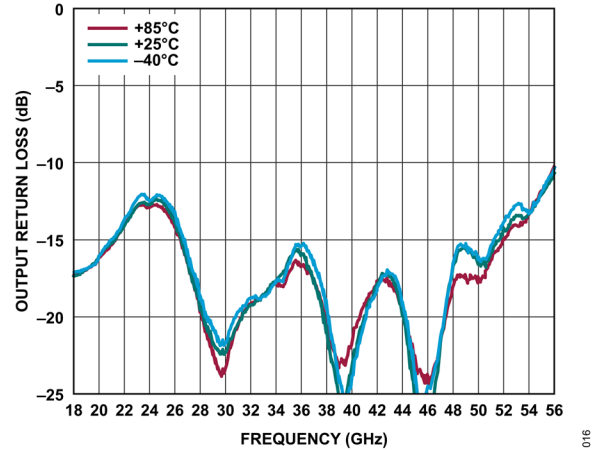


図 16. 様々な温度における出力リターン・ロスの周波数特性、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

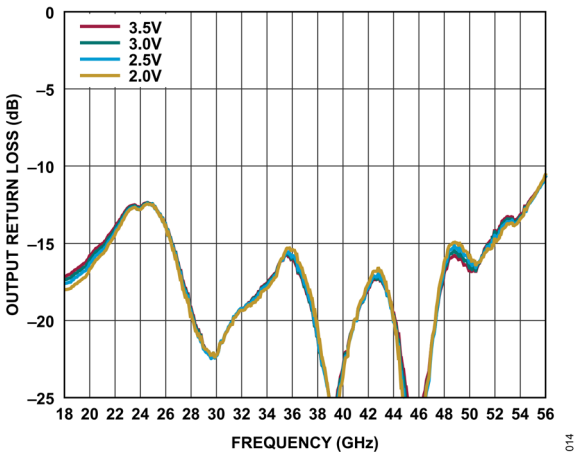


図 14. 様々な V_{DD} 値における出力リターン・ロスの周波数特性、 $I_{DQ} = 120mA$

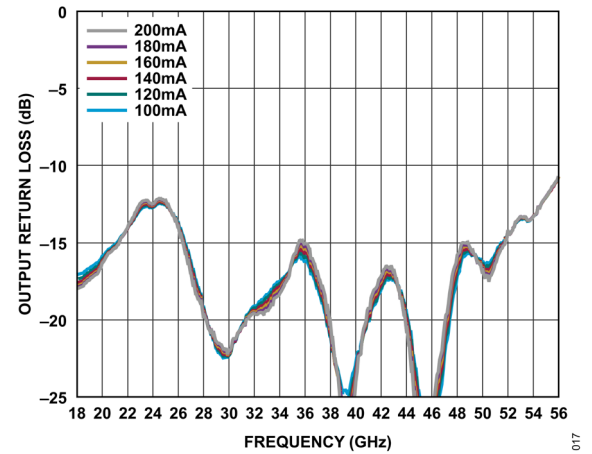


図 17. 様々な I_{DQ} 値における出力リターン・ロスの周波数特性、 $V_{DD} = 3V$

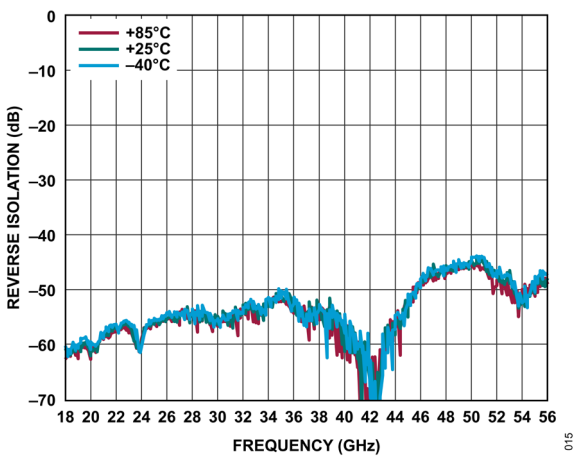


図 15. 様々な温度におけるリバース・アイソレーションの周波数特性、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

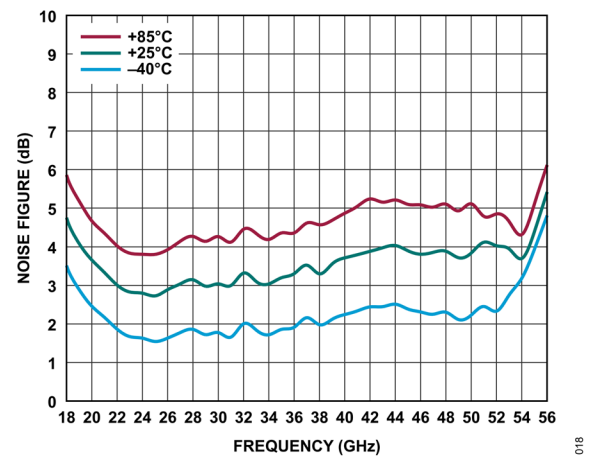


図 18. 様々な温度におけるノイズ指数の周波数特性、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

代表的な性能特性

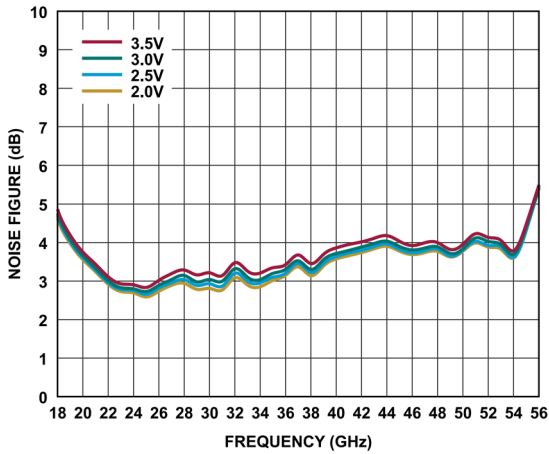


図 19. 様々な V_{DD} 値におけるノイズ指数の周波数特性、 $I_{DQ} = 120\text{mA}$

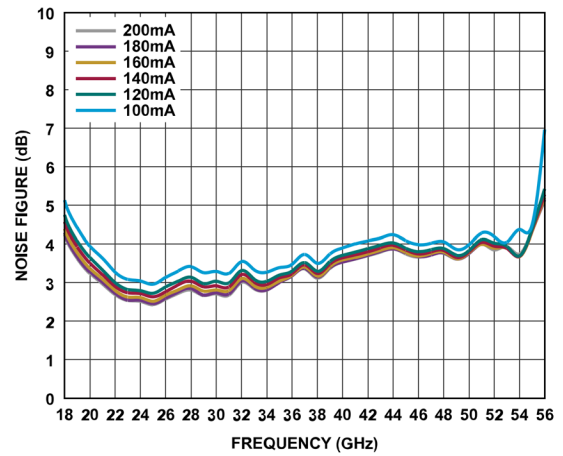


図 22. 様々な I_{DQ} 値におけるノイズ指数の周波数特性、 $V_{DD} = 3\text{V}$

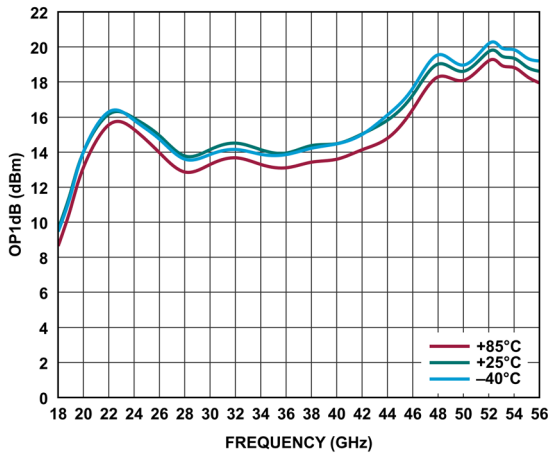


図 20. 様々な温度における OP1dB の周波数特性、 $V_{DD} = 3\text{V}$ 、 $I_{DQ} = 120\text{mA}$

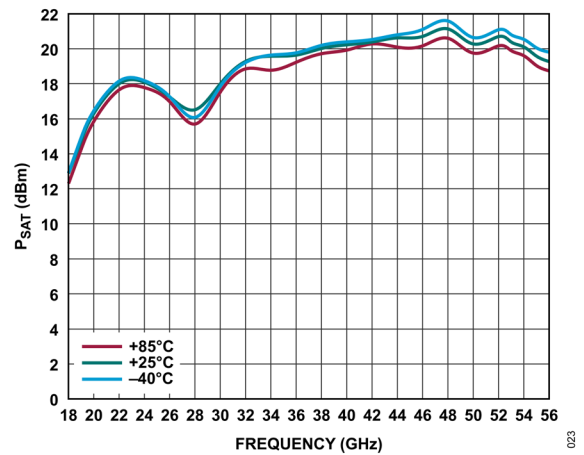


図 23. 様々な温度における P_{SAT} の周波数特性、 $V_{DD} = 3\text{V}$ 、 $I_{DQ} = 120\text{mA}$

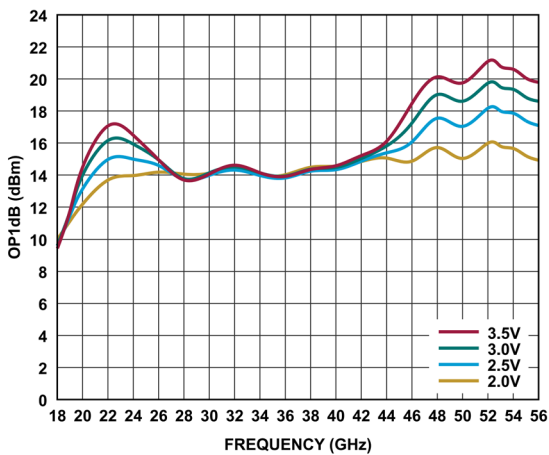


図 21. 様々な V_{DD} 値における OP1dB の周波数特性、 $I_{DQ} = 120\text{mA}$

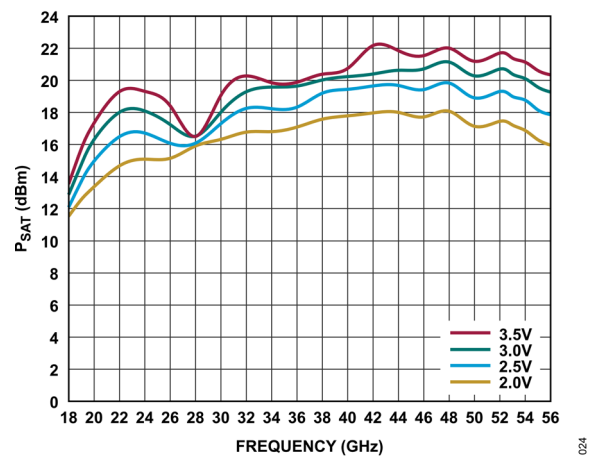


図 24. 様々な V_{DD} 値における P_{SAT} の周波数特性、 $I_{DQ} = 120\text{mA}$

代表的な性能特性

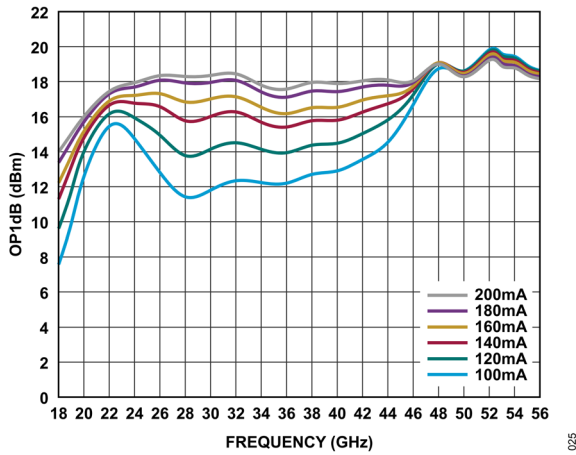


図 25. 様々な I_{DQ} 値における OP1dB の周波数特性、 $V_{DD} = 3V$

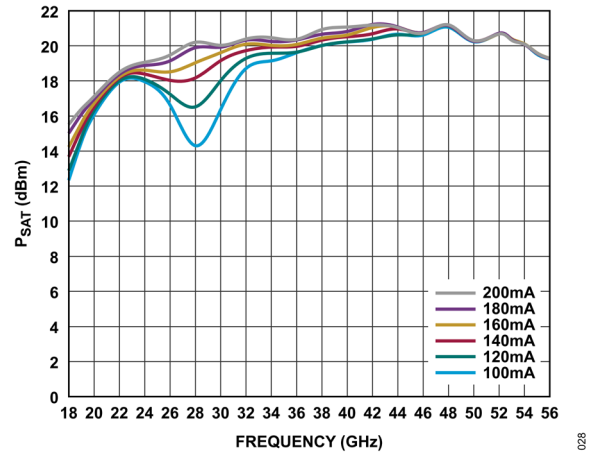


図 28. 様々な I_{DQ} 値における P_{SAT} の周波数特性、 $V_{DD} = 3V$

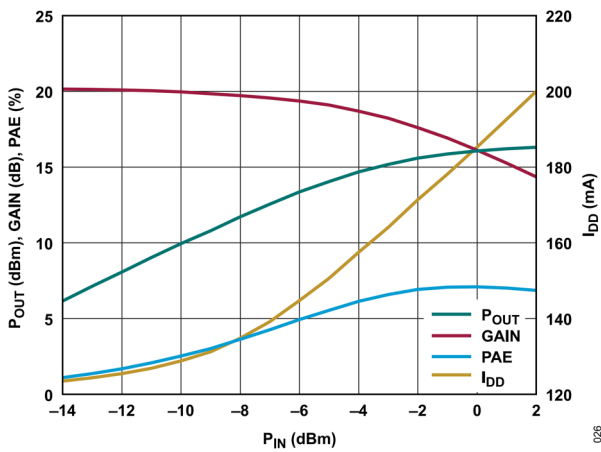


図 26. P_{OUT} 、ゲイン、電力付加効率 (PAE)、およびドレイン電流 (I_{DD}) と P_{IN} の関係、20GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

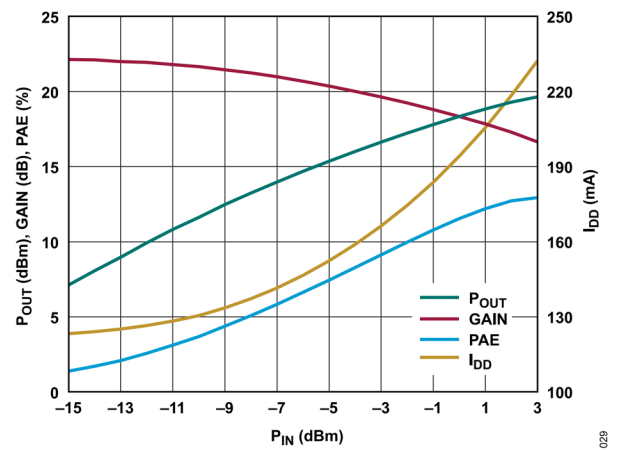


図 29. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、36GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

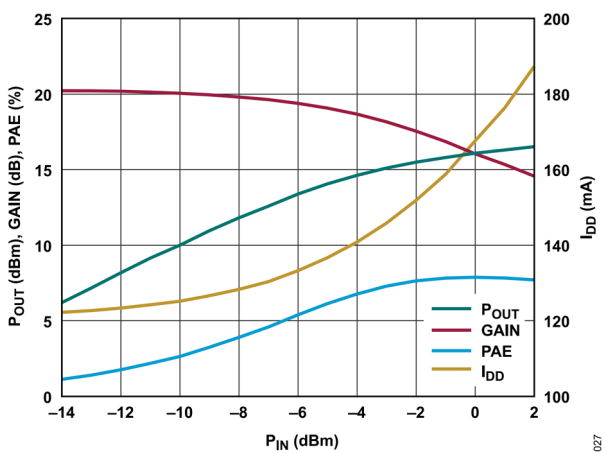


図 27. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、28GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

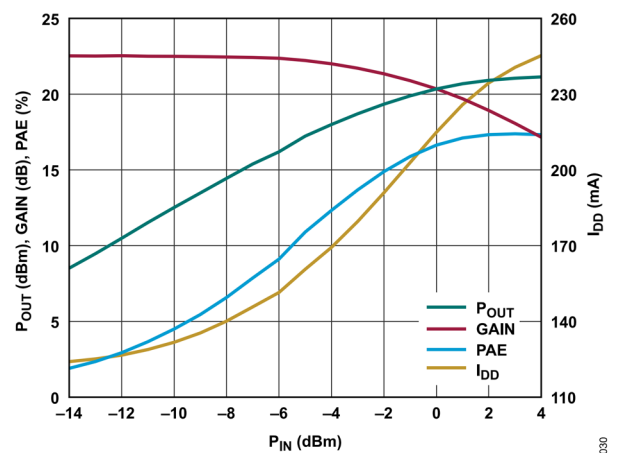


図 30. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、48GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

代表的な性能特性

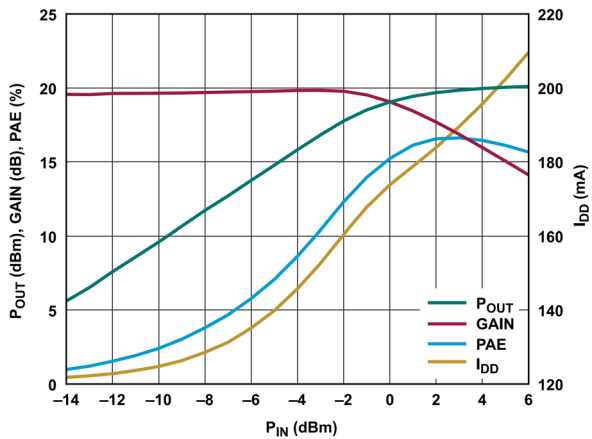


図 31. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、54GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

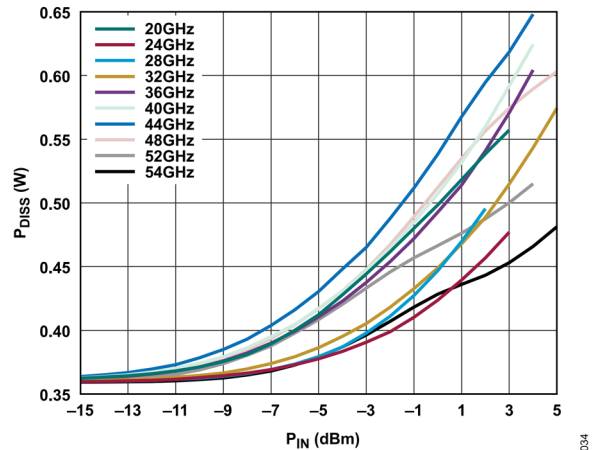


図 34. 様々な温度における P_{DISS} と P_{IN} の関係、 $T_{CASE} = 85^{\circ}C$ 、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

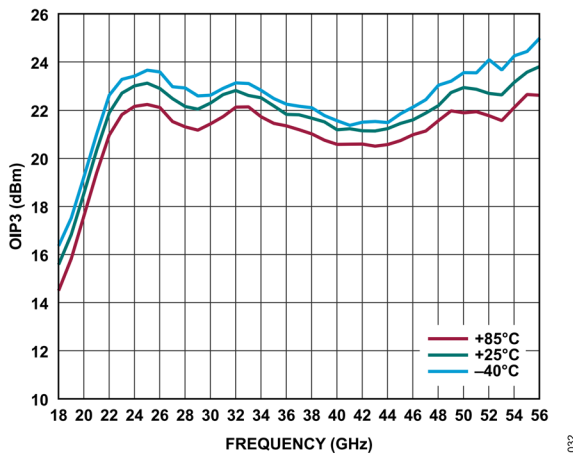


図 32. 様々な温度における OIP3 の周波数特性、トーンあたりの $P_{OUT} = 0dBm$ 、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

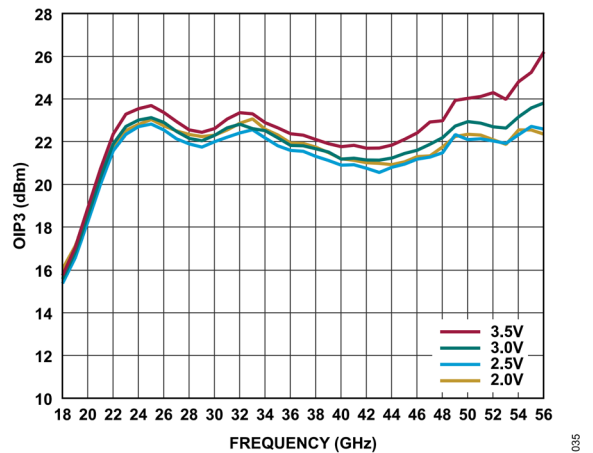


図 35. 様々な V_{DD} 値における OIP3 の周波数特性、トーンあたりの $P_{OUT} = 0dBm$ 、 $I_{DQ} = 120mA$

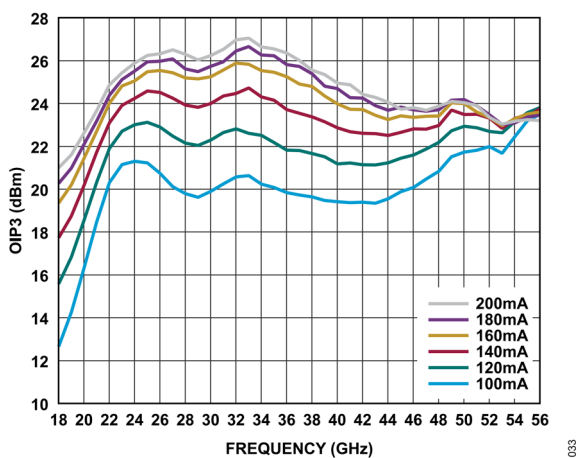


図 33. 様々な I_{DQ} 値における OIP3 の周波数特性、トーンあたりの $P_{OUT} = 0dBm$ 、 $V_{DD} = 3V$

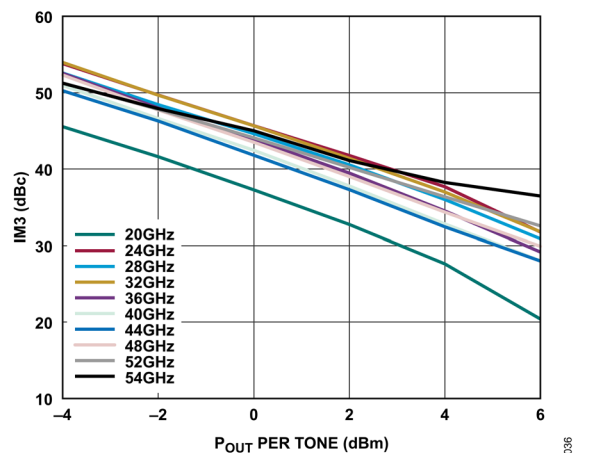


図 36. 様々な周波数における 3 次相互変調歪み (IM3) と トーンあたり P_{OUT} の関係、 $V_{DD} = 2V$ 、 $I_{DQ} = 120mA$

代表的な性能特性

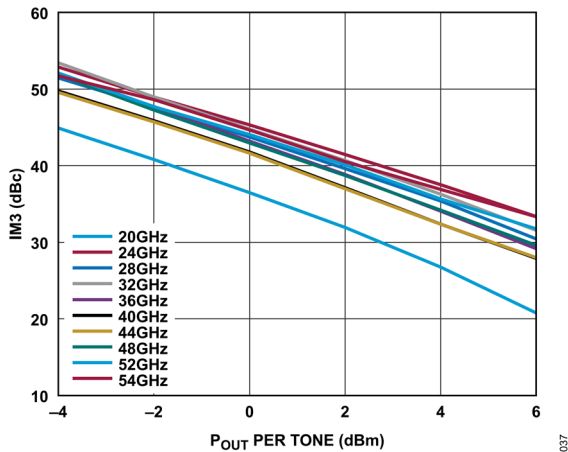


図 37. 様々な周波数における IM3 とトーンあたり P_{OUT} の関係、
V_{DD} = 2.5V、I_{DQ} = 120mA

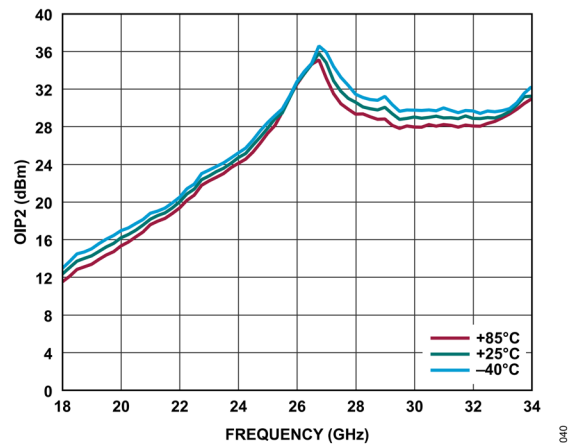


図 40. 様々な温度における OIP2 の周波数特性、
トーンあたりの P_{OUT} = 0dBm、V_{DD} = 3V、I_{DQ} = 120mA

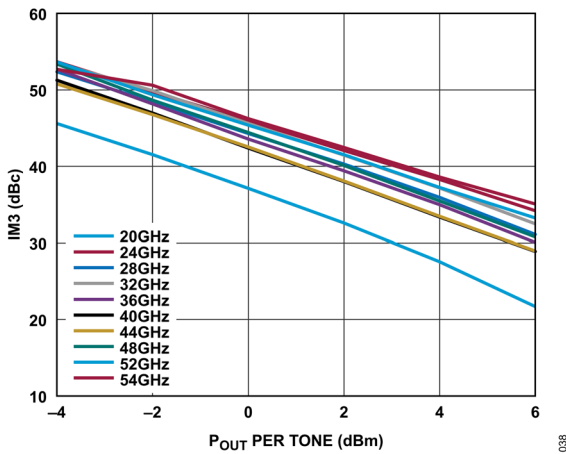


図 38. 様々な周波数における IM3 とトーンあたり P_{OUT} の関係、
V_{DD} = 3V、I_{DQ} = 120mA

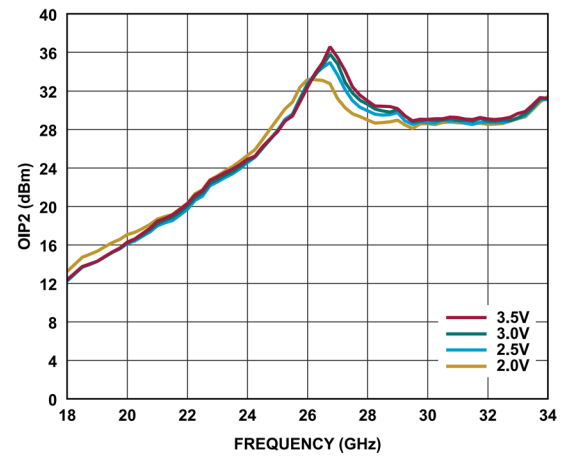


図 41. 様々な V_{DD} 値における OIP2 の周波数特性、
トーンあたりの P_{OUT} = 0dBm、I_{DQ} = 120mA

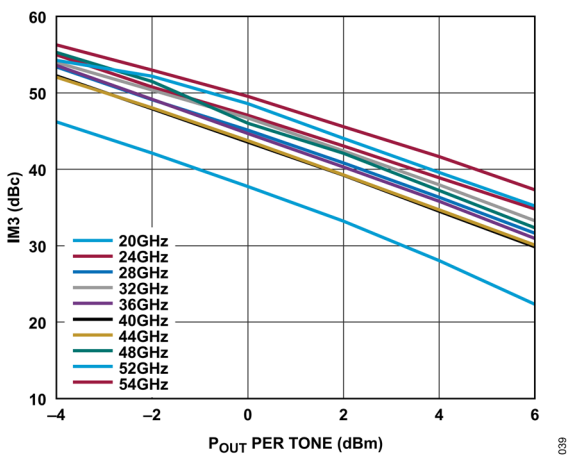


図 39. 様々な周波数における IM3 とトーンあたり P_{OUT} の関係、
V_{DD} = 3.5V、I_{DQ} = 120mA

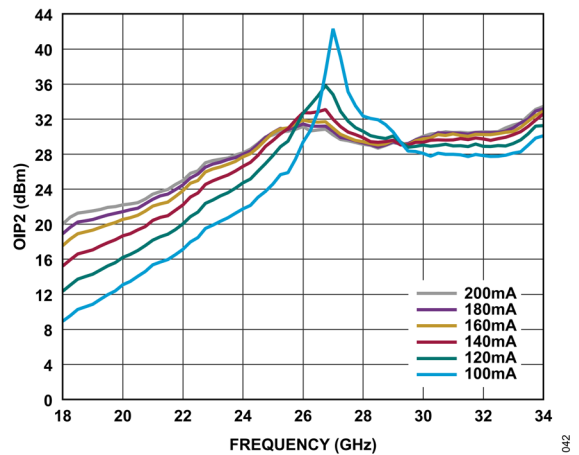


図 42. 様々な I_{DQ} 値における OIP2 の周波数特性、
トーンあたりの P_{OUT} = 0dBm、V_{DD} = 3V

代表的な性能特性

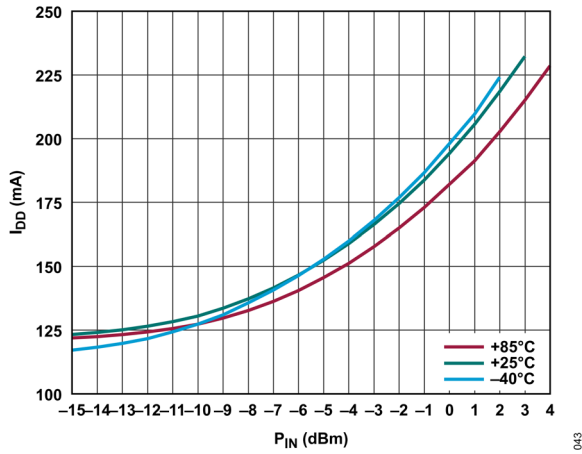


図 43. 様々な温度における I_{DD} と P_{IN} の関係、
36GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

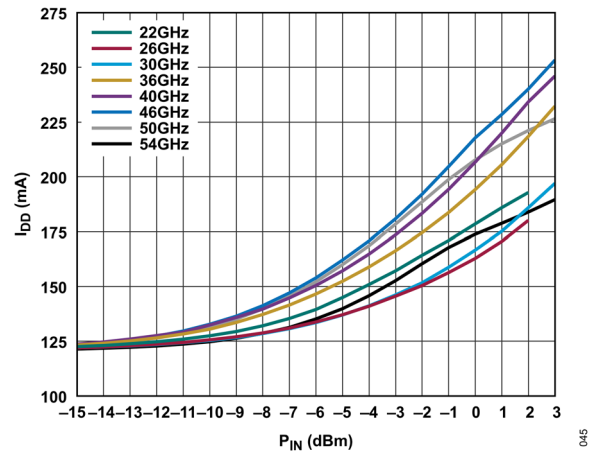


図 46. 様々な周波数における I_{DD} と P_{IN} の関係、
 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

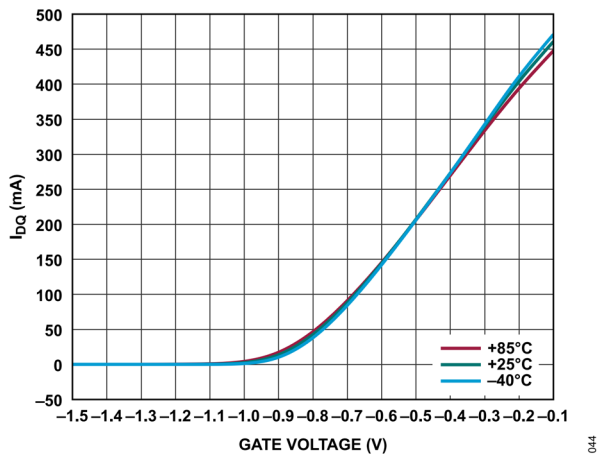


図 44. 様々な温度における I_{DQ} とゲート電圧の関係、 $V_{DD} = 3V$

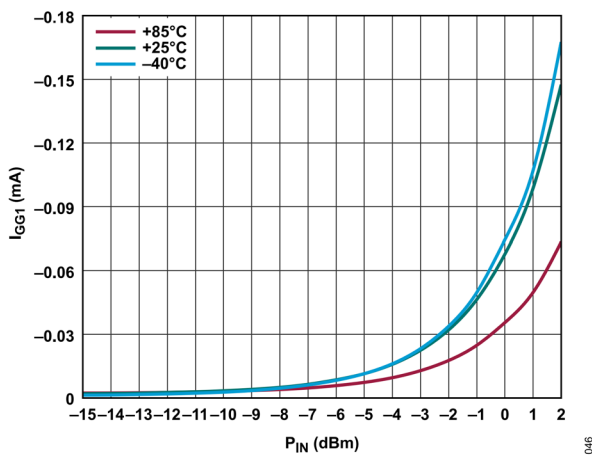


図 45. 様々な温度における VGG1 電流 (I_{GG1}) と P_{IN} の関係、
36GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 120mA$

代表的な性能特性

低電圧大電流動作

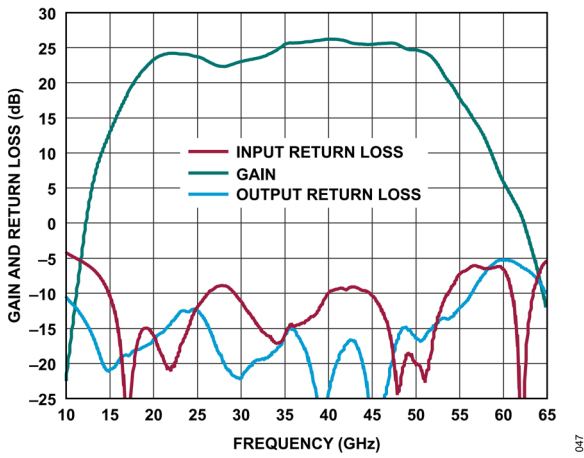


図 47. ゲインとリターン・ロスの周波数特性、
 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

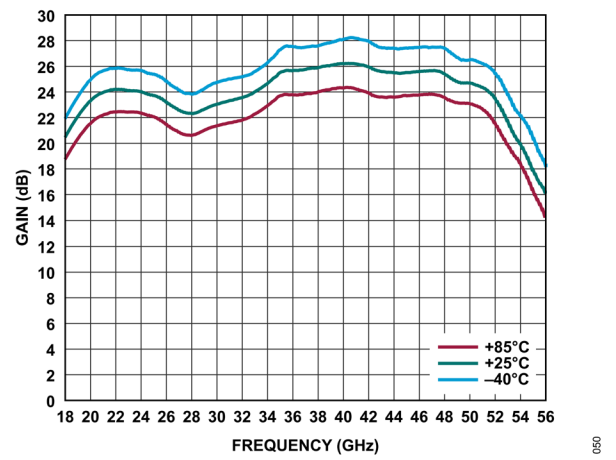


図 50. 様々な温度におけるゲインの周波数特性、
 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

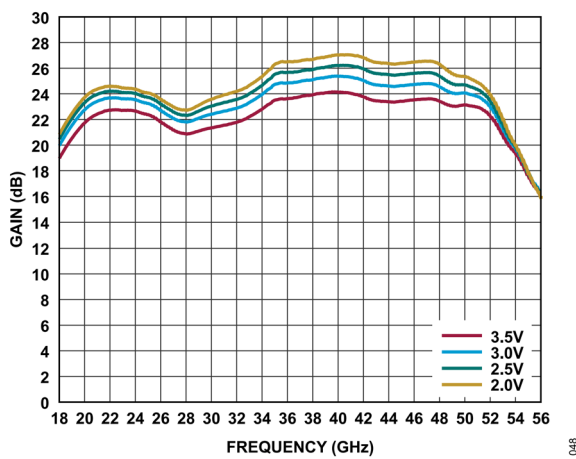


図 48. 様々な V_{DD} 値におけるゲインの周波数特性、 $I_{DQ} = 160mA$

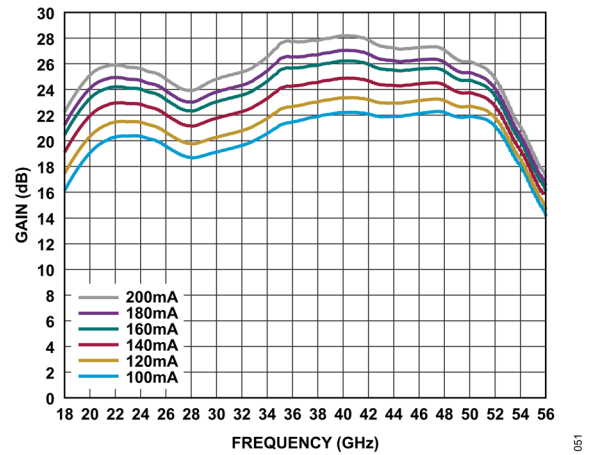


図 51. 様々な I_{DQ} 値におけるゲインの周波数特性、 $V_{DD} = 2.5V$

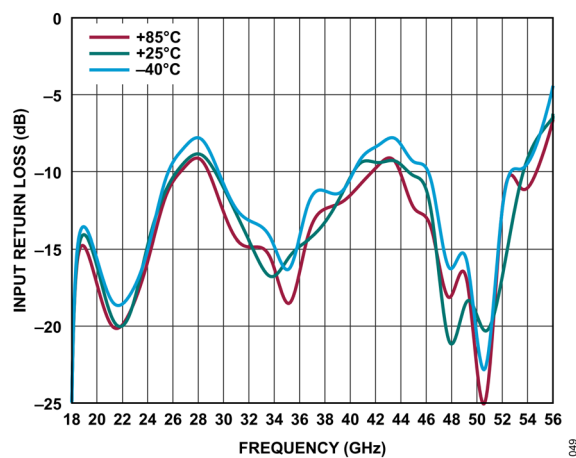


図 49. 様々な温度における入力リターン・ロスの周波数特性、
 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

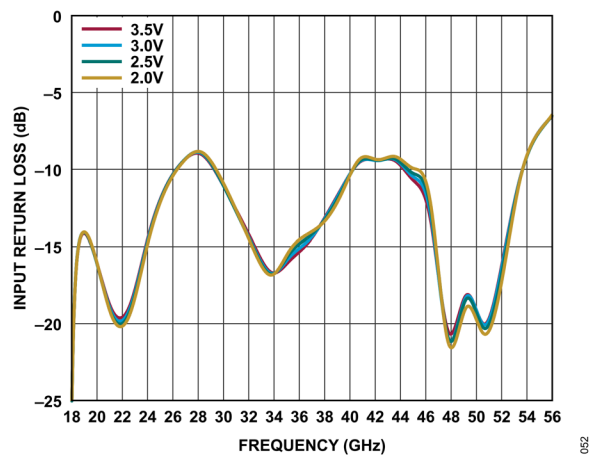


図 52. 様々な V_{DD} 値における入力リターン・ロスの周波数特性、
 $I_{DQ} = 160mA$

代表的な性能特性

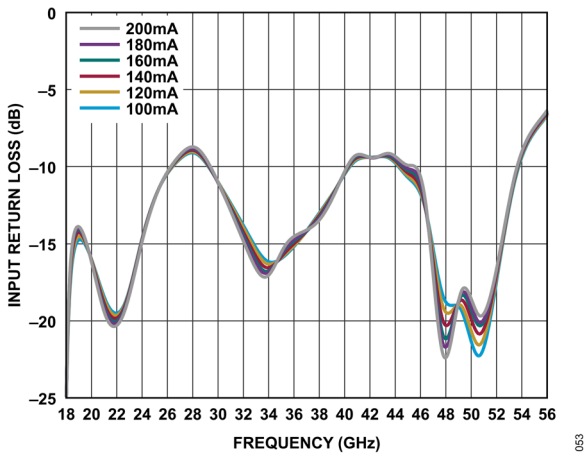


図 53. 様々な I_{DQ} 値における入力リターン・ロスの周波数特性、 $V_{DD} = 2.5V$

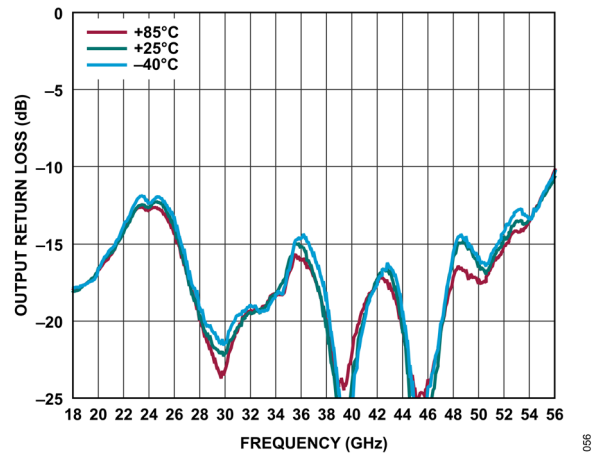


図 56. 様々な温度における出力リターン・ロスの周波数特性、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

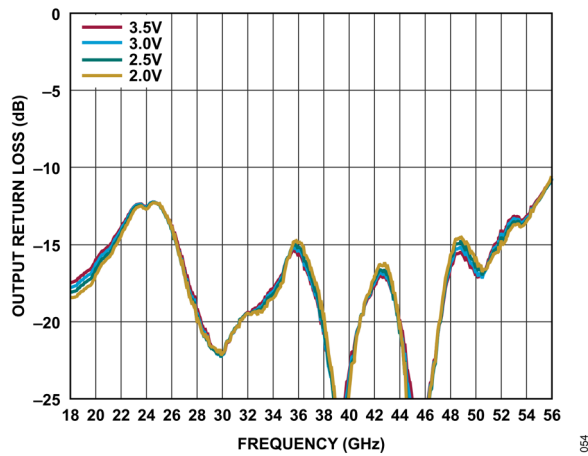


図 54. 様々な V_{DD} 値における出力リターン・ロスの周波数特性、 $I_{DQ} = 160mA$

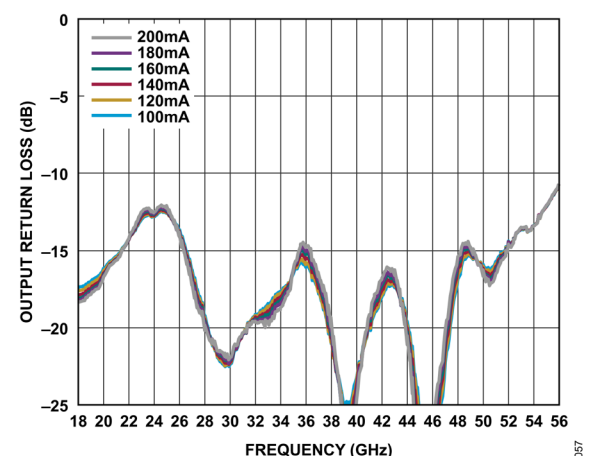


図 57. 様々な I_{DQ} 値における出力リターン・ロスの周波数特性、 $V_{DD} = 2.5V$

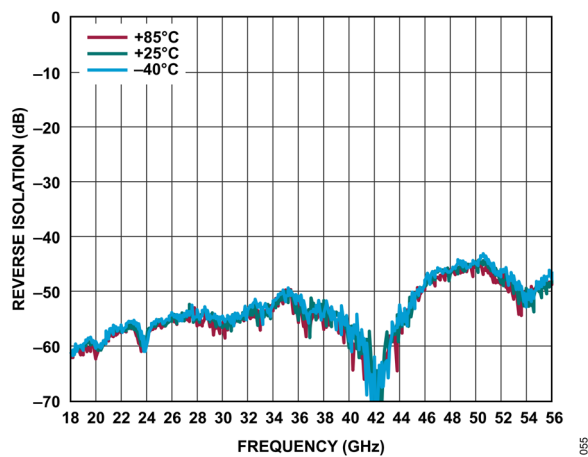


図 55. 様々な温度におけるリバース・アイソレーションの周波数特性、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

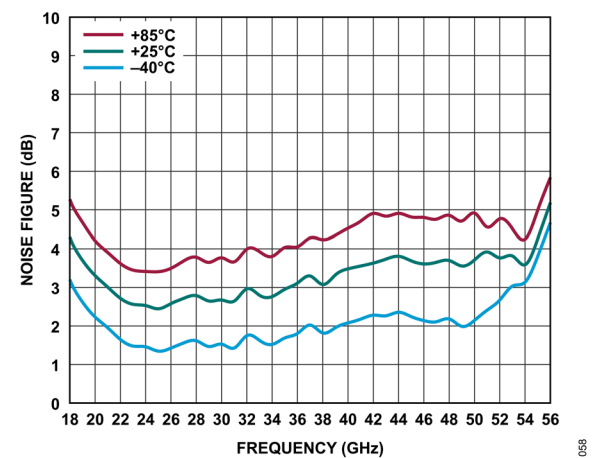


図 58. 様々な温度におけるノイズ指数の周波数特性、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

代表的な性能特性

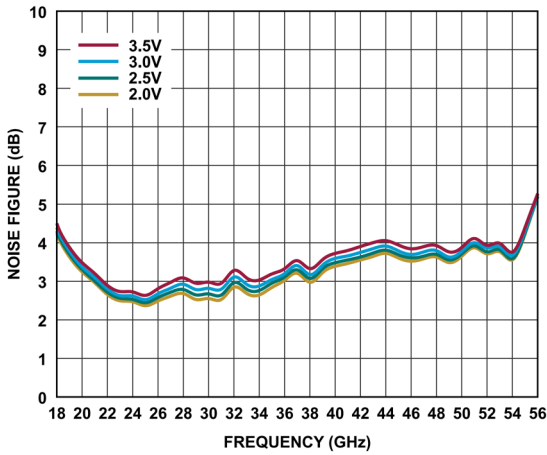


図 59. 様々な V_{DD} 値におけるノイズ指数の周波数特性、 $I_{DQ} = 160\text{mA}$

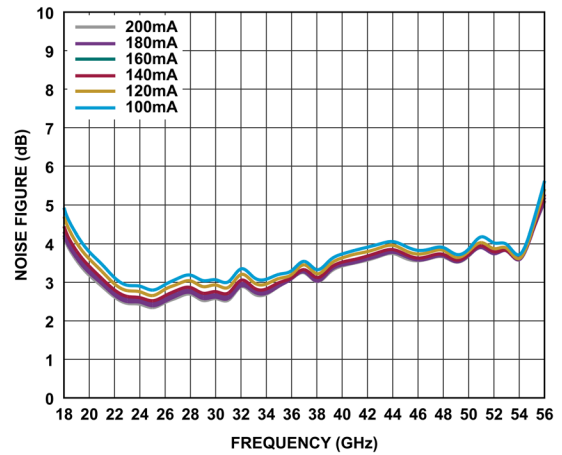


図 62. 様々な I_{DQ} 値におけるノイズ指数の周波数特性、 $V_{DD} = 2.5\text{V}$

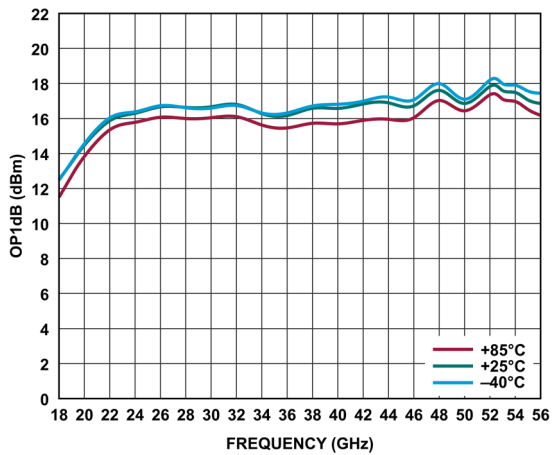


図 60. 様々な温度における OP1dB の周波数特性、 $V_{DD} = 2.5\text{V}$ 、 $I_{DQ} = 160\text{mA}$

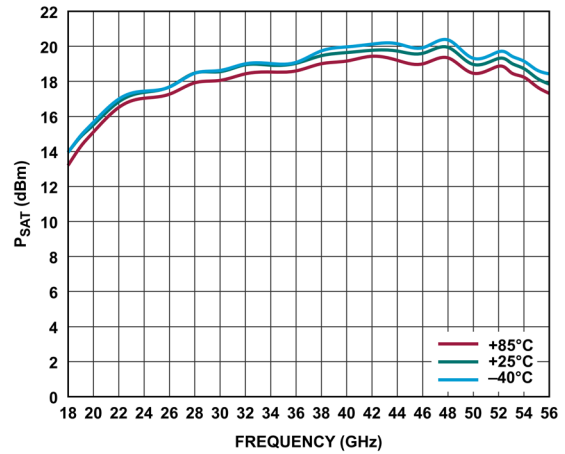


図 63. 様々な温度における P_{SAT} の周波数特性、 $V_{DD} = 2.5\text{V}$ 、 $I_{DQ} = 160\text{mA}$

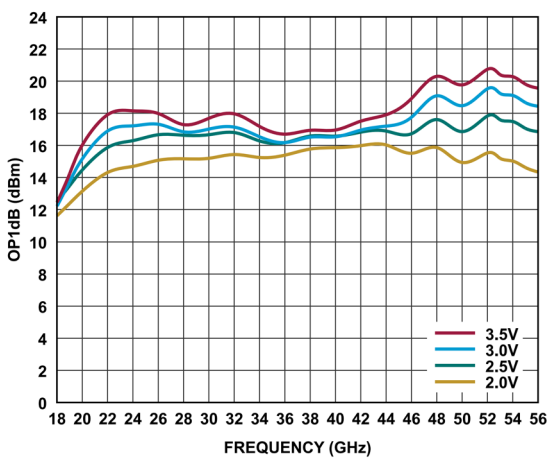


図 61. 様々な V_{DD} 値における OP1dB の周波数特性、 $I_{DQ} = 160\text{mA}$

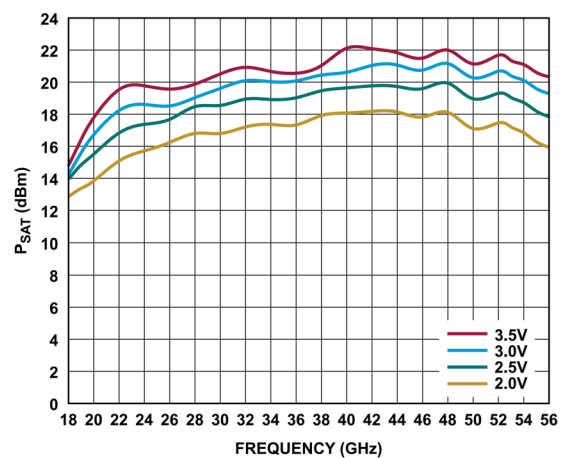


図 64. 様々な V_{DD} 値における P_{SAT} の周波数特性、 $I_{DQ} = 160\text{mA}$

代表的な性能特性

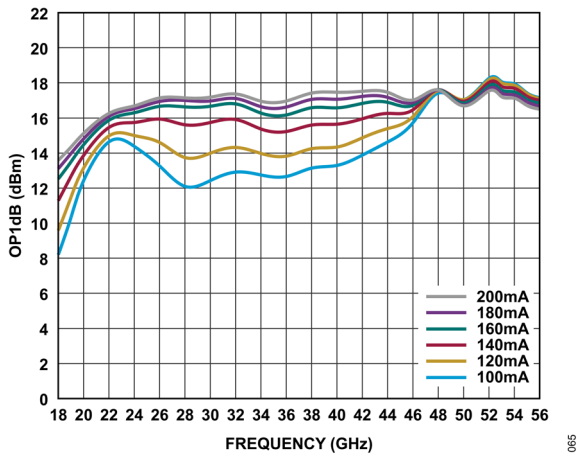


図 65. 様々な I_{DQ} 値における OP1dB の周波数特性、 $V_{DD} = 2.5V$

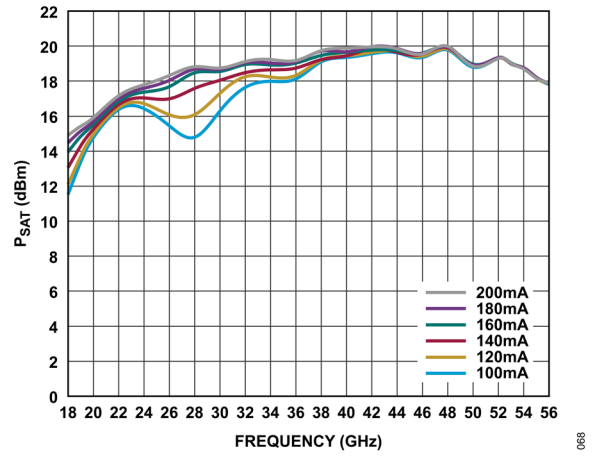


図 68. 様々な I_{DQ} 値における P_{SAT} の周波数特性、 $V_{DD} = 2.5V$

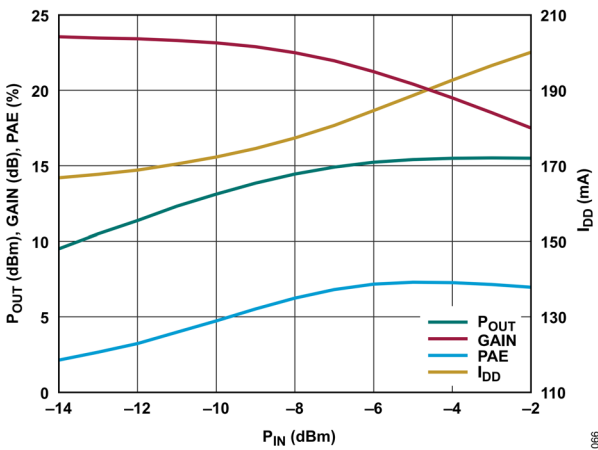


図 66. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、
20GHz、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

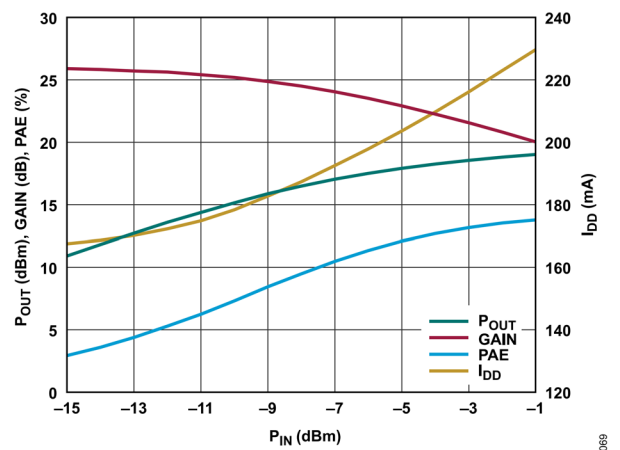


図 69. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、
36GHz、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

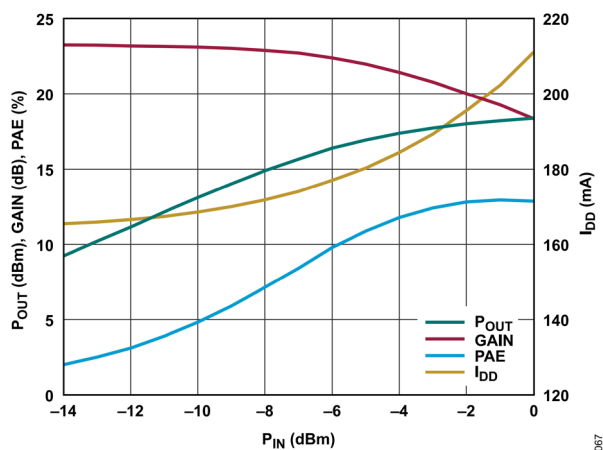


図 67. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、
28GHz、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

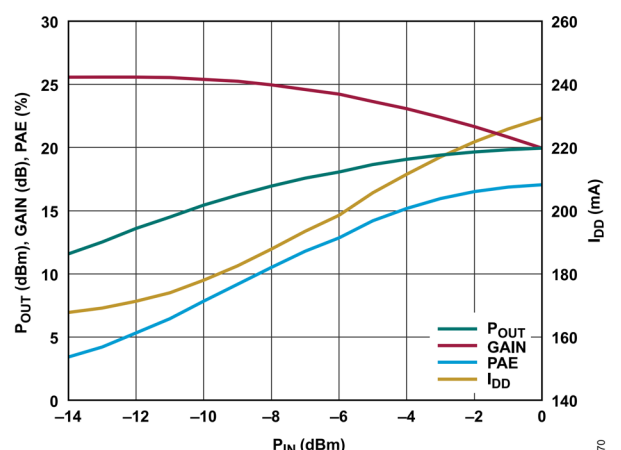


図 70. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、
48GHz、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

代表的な性能特性

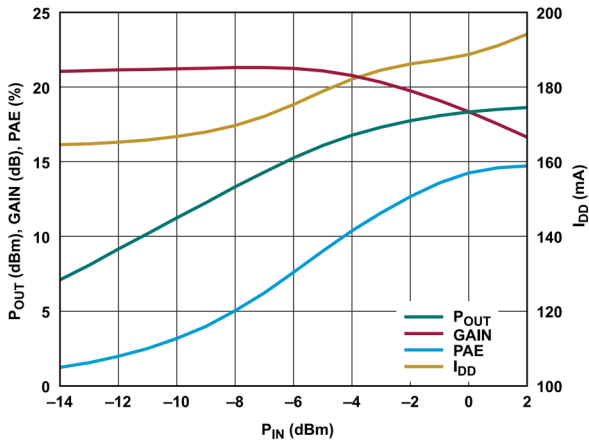


図 71. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、54GHz、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

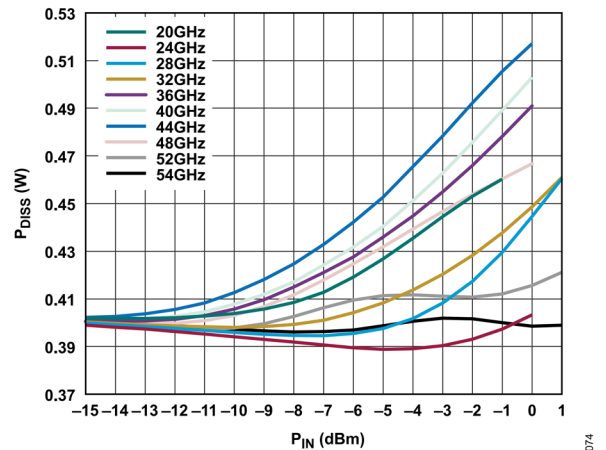


図 74. 様々な温度における P_{DISS} と P_{IN} の関係、 $T_{CASE} = 85^{\circ}C$ 、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

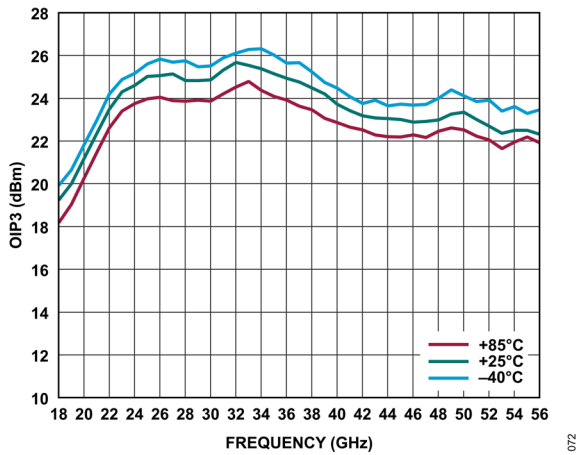


図 72. 様々な温度における OIP3 の周波数特性、トーンあたりの $P_{OUT} = 0dBm$ 、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

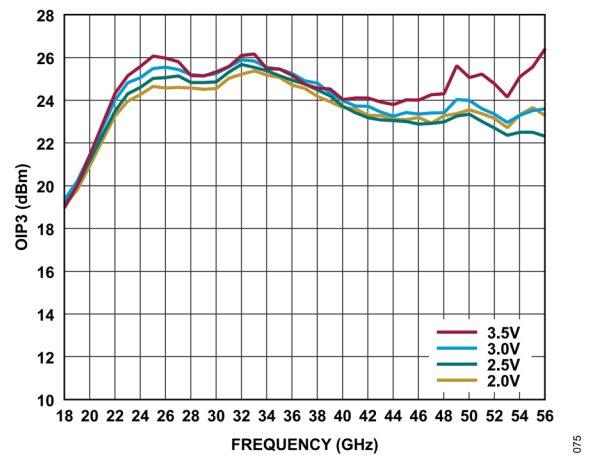


図 75. 様々な V_{DD} 値における OIP3 の周波数特性、トーンあたりの $P_{OUT} = 0dBm$ 、 $I_{DQ} = 160mA$

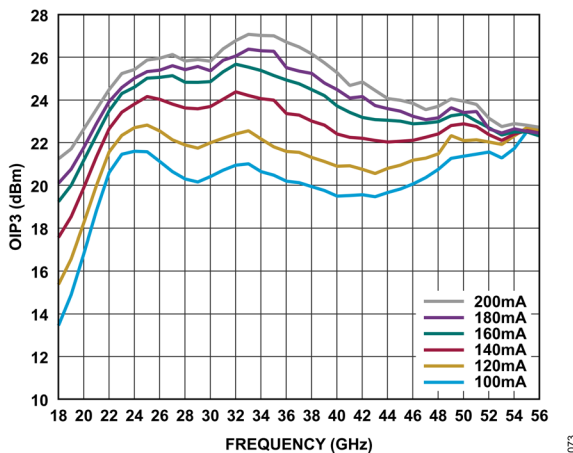


図 73. 様々な I_{DQ} 値における OIP3 の周波数特性、トーンあたりの $P_{OUT} = 0dBm$ 、 $V_{DD} = 2.5V$

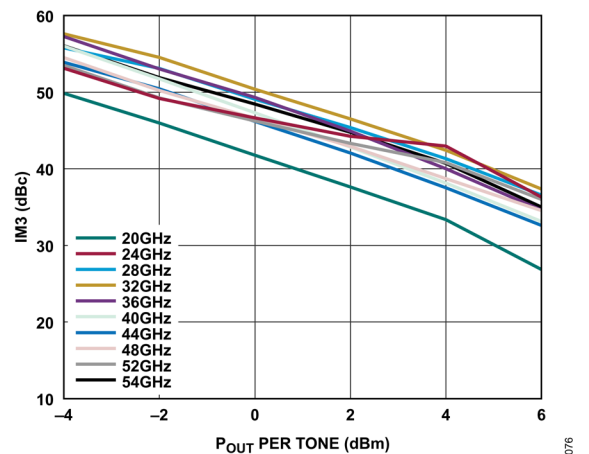


図 76. 様々な周波数における IM3 と トーンあたり P_{OUT} の関係、 $V_{DD} = 2V$ 、 $I_{DQ} = 160mA$

代表的な性能特性

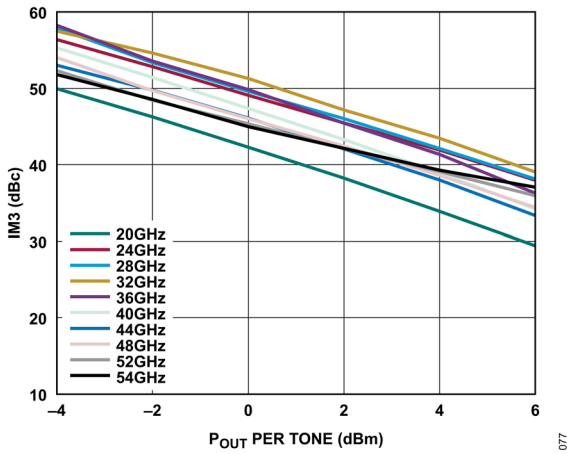


図 77. 様々な周波数における IM3 とトーンあたり P_{OUT} の関係、
V_{DD} = 2.5V、I_{DQ} = 160mA

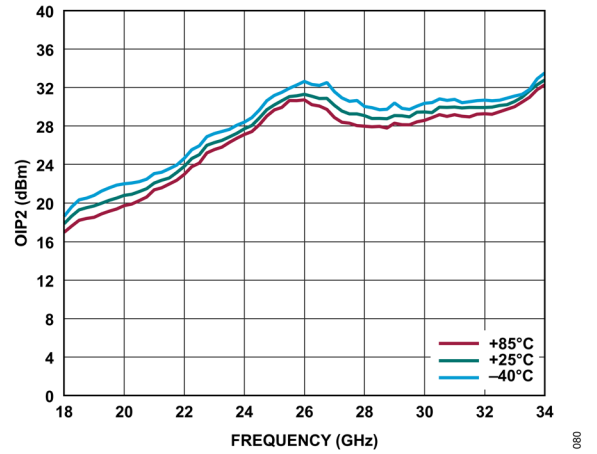


図 80. 様々な温度における OIP2 の周波数特性、
トーンあたりの P_{OUT} = 0dBm、V_{DD} = 2.5V、I_{DQ} = 160mA

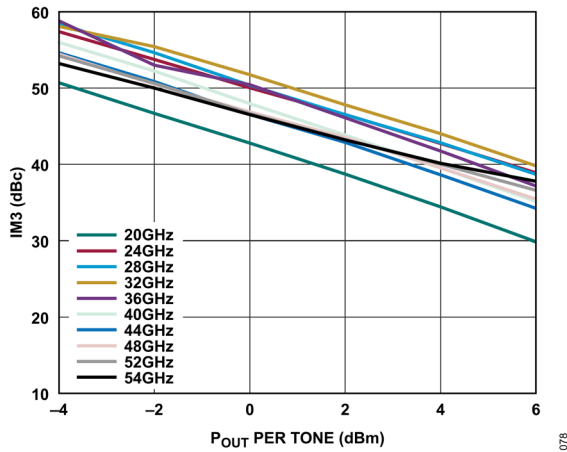


図 78. 様々な周波数における IM3 とトーンあたり P_{OUT} の関係、
V_{DD} = 3V、I_{DQ} = 160mA

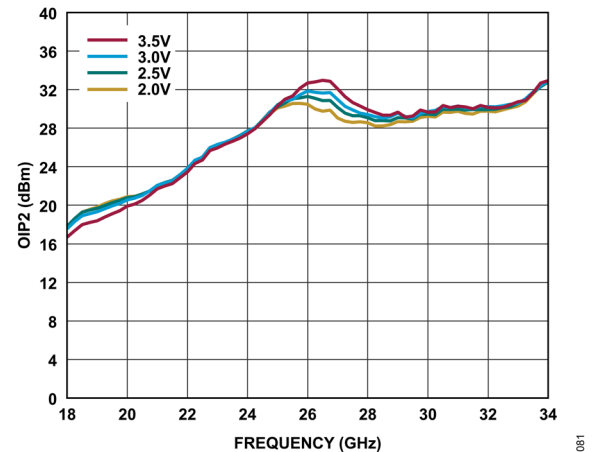


図 81. 様々な V_{DD} 値における OIP2 の周波数特性、
トーンあたりの P_{OUT} = 0dBm、I_{DQ} = 160mA

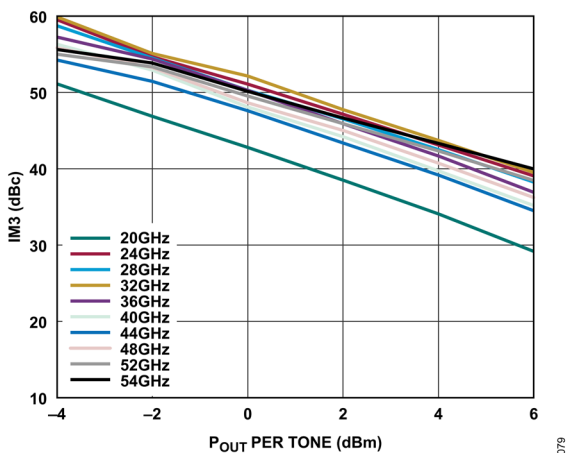


図 79. 様々な周波数における IM3 とトーンあたり P_{OUT} の関係、
V_{DD} = 3.5V、I_{DQ} = 160mA

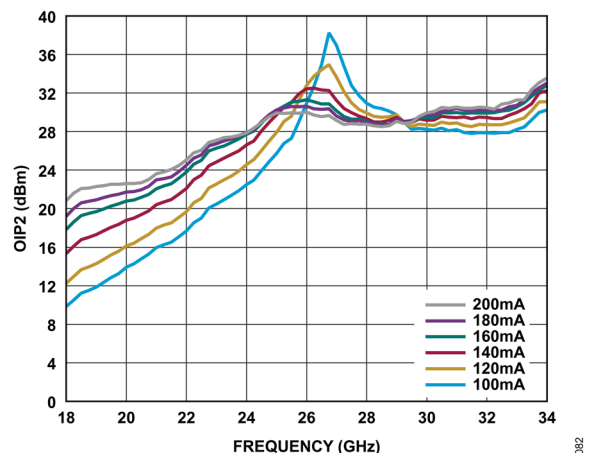


図 82. 様々な I_{DQ} 値における OIP2 の周波数特性、
トーンあたりの P_{OUT} = 0dBm、V_{DD} = 2.5V

代表的な性能特性

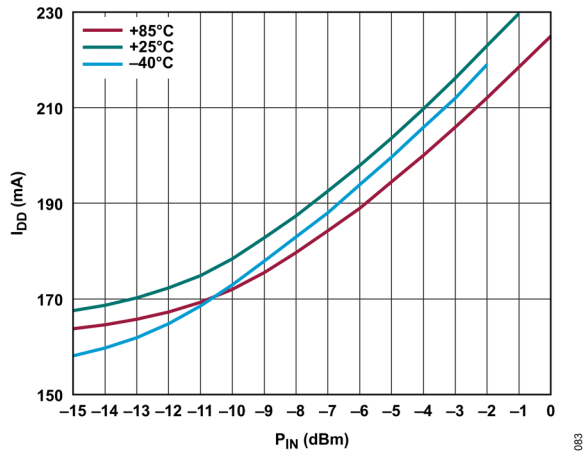


図 83. 様々な温度における I_{DD} と P_{IN} の関係、
36GHz、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

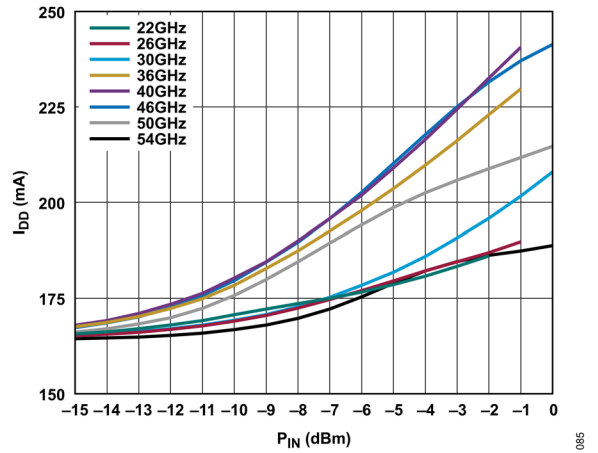


図 86. 様々な周波数における I_{DD} と P_{IN} の関係、
 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

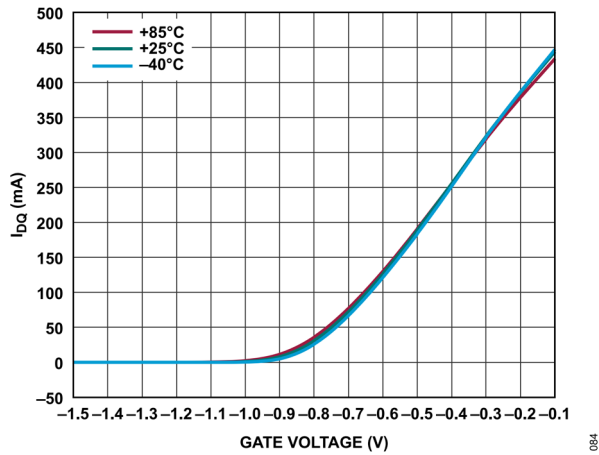


図 84. 様々な温度における I_{DQ} とゲート電圧の関係、 $V_{DD} = 2.5V$

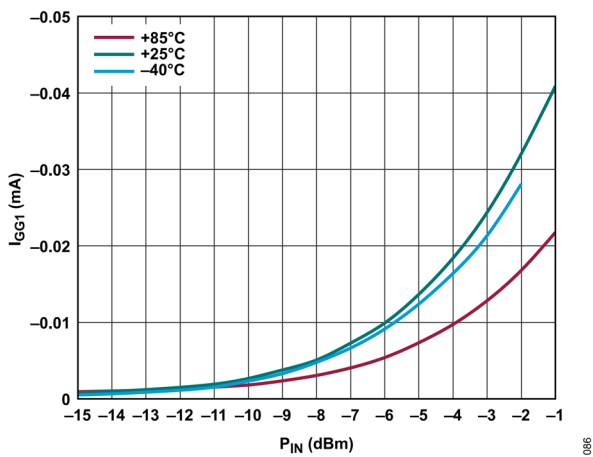


図 85. 様々な温度における I_{GG1} と P_{IN} の関係、
36GHz、 $V_{DD} = 2.5V$ 、 $I_{DQ} = 160mA$

動作原理

ADL8106 は広帯域の GaAs、pHEMT、低ノイズ・アンプで、デカップリング部品を内蔵しています。図 87 に、簡略化したブロック図を示します。ドレイン電流は VGG1 ピンに印加される負電圧により設定されます。ドレイン・バイアス電圧は VDD1 ピンおよび VDD2 ピンに印加され、電流の配分が両ピンに均等になります。バイアス・インダクタと $0.1\mu\text{F}$ および 100pF のデカップリング・コンデンサが内蔵されています。

RFIN ピンと RFOUT ピンは AC カップリングされ、 50Ω に整合されています。しかし、バイアスレベルが 0V に等しくないデバイスにこれらのピンを接続する場合には、RFIN ピンと RFOUT ピンを外部で AC カップリングします。

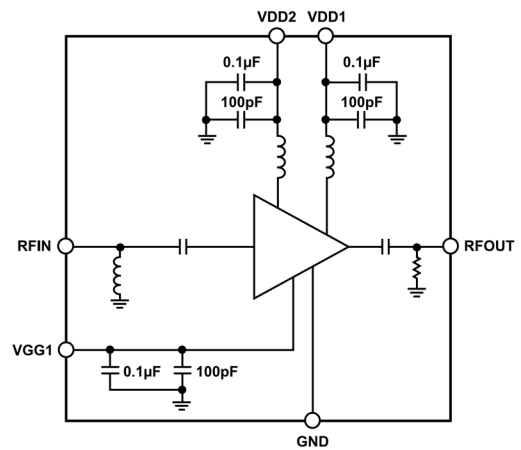


図 87. 簡略化したブロック図

285

アプリケーション情報

図 88 は ADL8106 を動作させるための基本的な接続方法と、デバイス特性の評価や検証に使用した構成を示しています。RFIN ピンと RFOUT ピンは内部で AC カップリングされています。しかし、入力信号の DC バイアスレベルが 0V に等しくなければ、RFIN ピンを外部で AC カップリングします。同様に、バイアスレベルが 0V ではない入力を RFOUT ピンがドライブする場合には、このピンを外部で AC カップリングします。

VDD1、VDD2、VGG1 は内部でデカップリングされているため、これらのピンには外付けデカップリング部品は不要です。

VGG1 はアンプのドレイン電流を設定します (120mA の I_{DQ} に対し VGG1 は約 -0.65V)。VDD1 と VDD2 はドレイン電流を供給し (公称 3V)、電流値は双方のピンで均等です。

デバイスの損傷を防ぐため、VGG1 を設定してから VDD1 と VDD2 に印加します。VGG1 を -2V に設定してから VDD1 と VDD2 をオンにしてください。その後、VGG1 を目的の I_{DQ} に到達するまで増加方向に調整します。その後、RF 入力信号を印加します。必要なゲート電圧が予めわかっているならば、VGG1 はピンチ・オフ電圧 (-2V) に一旦設定することなくその目的の電圧値に直接設定することができます。

デバイスをオフにするときは、RF 入力信号をオフにし、VDD1 と VDD2 をオフにし、その後 VGG1 をオフにします。

評価用ボードの使用に関する詳細は、[ADL8106-EVALZ](#) ユーザ・ガイドを参照してください。

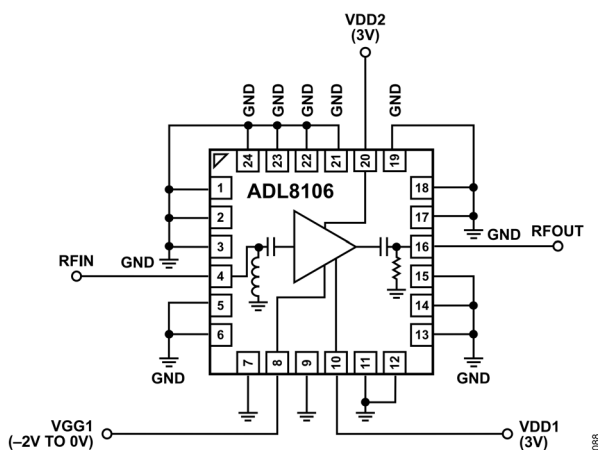


図 88. 基本的な接続方法

HMC920 を使用した ADL8106 のバイアシング

HMC920 は、ADL8106 のようなデプレッション型アンプのアクティブ・バイアス制御ができるよう設計されています。

HMC920 は、ドレイン電流の測定とレギュレーションを行うことにより、温度変化や部品ごとのばらつきによるゲート電圧に対するドレイン電流の変化を補償します。また、HMC920 はゲート電圧とドレイン電圧を適切にシーケンシングすることで安全なオン/オフ動作を行うことができ、短絡時の自己回路保護機能も提供します。アクティブ・バイアス・コントローラにはチャージ・ポンプが内蔵されており、ADL8106 の VGG1 ピンを駆動するために必要な負の電圧を生成します。代わりに外部の負電圧を使用することも可能です。

HMC920 の詳しい使用方法については、HMC920 のデータシートおよび AN-1363 アプリケーション・ノートを参照してください。

アプリケーション回路のセットアップ

図 89 に、HMC920 を使用して ADL8106 のバイアス制御を行うアプリケーション回路を示します。HMC920 のドレイン電流を測定し、ドレイン電流が設定値に達するまで VGATE 出力電圧を調整します。HMC920 の外付け部品の種々の設定値は以下に説明するように計算します。

最初に、目標とするドレイン電流を決め、設定します。この電流は、想定最大電力を出力する状態を含めて、動作中に必要になるとと思われる最大ドレイン電流に基づいて設定する必要があります。この電流は、HMC920 の ISENSE ピン (ピン 25) とグラウンドの間の抵抗により、次の式に従って決定します。

$$I_{DRAIN} (A) = 166/R_{SENSE} + 0.0135$$

十分なヘッドルームを確保するため、HMC920 の電源電圧は ADL8106 の目標ドレイン電圧 (3V) より高く設定する必要があります。このため、HMC920 の電源電圧は 5V とします。

HMC920 の LDOCC ピン (ピン 29) の電圧が VDRAIN ピンを駆動し、VDRAIN ピンが ADL8106 の VDDx ピンを駆動します。LDOCC の出力は、0.5Ω のオン抵抗を持つ内蔵 MOSFET (金属酸化膜半導体電界効果トランジスタ) を通じて VDRAIN 出力と接続されているため、LDOCC の電圧は ADL8106 の目標ドレイン電圧より若干高く設定します。必要な LDOCC 電圧を決めるには、次式を使用します。

$$VLDOCC = VDRAIN + IDRAIN \times 0.5$$

したがって、 $VLDOCC = 3V + (0.14 \times 0.5) = 3.07V$ となります。

VLDOCC を 3.07V にセットするには、次式を使用し、R5 は 10kΩ に設定します。

$$R8 = (R5/2) \times (VLDOCC - 2)$$

したがって、 $R8 = (10000/2) \times (3.07 - 2) = 5.350k\Omega$ (標準値として 5.36kΩ を選択) となります。

アプリケーション情報

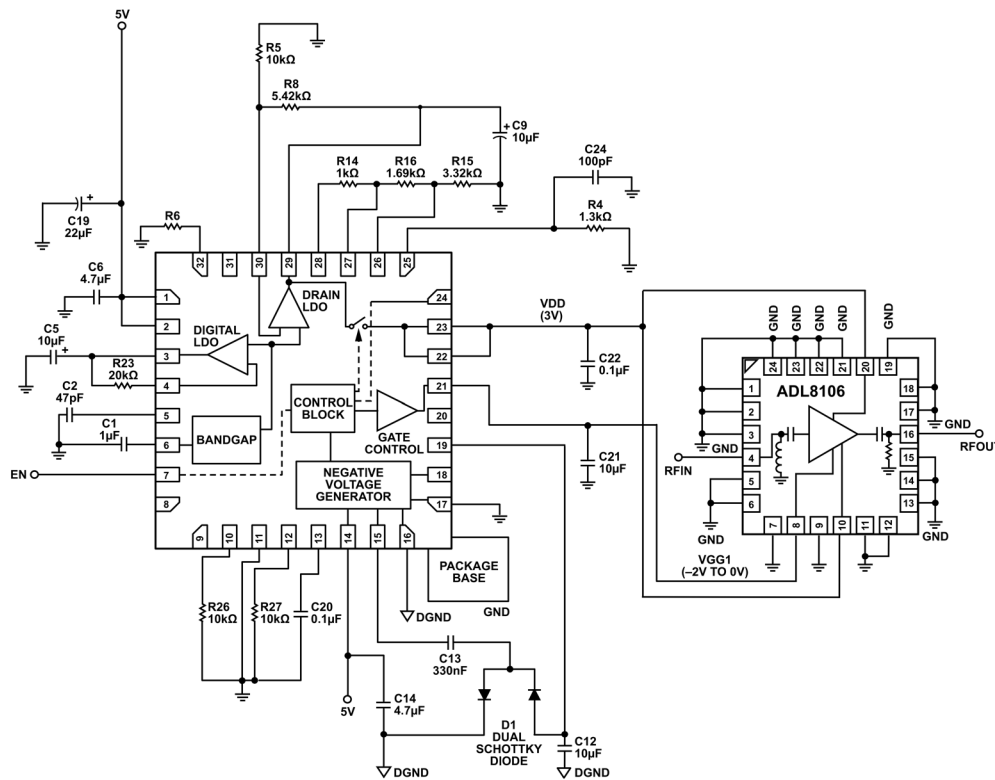


図 89. HMC920 を用いた ADL8106 のアクティブ・バイアス制御

HMC920 のバイアス・シーケンス

ADL8106 のバイアス制御回路 (HMC920) がセットアップされている場合、EN ピンに 3.5V (ハイ) を印加するとバイアスがオンになり、0V (ロー) を印加するとバイアスがオフになります。EN ピンがフロート状態の場合はハイになります。EN の電圧が 3.5V のとき、ゲート電圧 (V_{GATE}) はまず -2V に下がりドレイン電圧 (V_{DRAIN}) が +3V に上昇します。その後、 V_{GATE} と V_{GG1} 電圧 (V_{GG1}) は、ドレイン電流 (I_{DRAIN}) が目標の値に到達するまで上昇します。その後、クローズド制御ループが I_{DRAIN} を目標値にレギュレーションします。EN ピンがローになると、 V_{GATE} と V_{GG1} は -2V まで低下し、 V_{DRAIN} が 0V まで低下します。

定ドレイン電流バイアシングと定ゲート電圧バイアシング

定ゲート電圧バイアスでは RF 電力が加えられると電流が動的に増加しますが、これと比較すると、定ドレイン電流バイアスでは、消費電力が一定になります。

定ドレイン電流回路の性能を図 90~図 95 に示します。これらの図には、定ゲート電圧バイアスとの比較も含まれています。

定ドレイン電流バイアスの OP1dB と P_{SAT} の性能は、ドレイン電流の設定値を変えることで変化します。バイアス電流を増加させると、OP1dB と P_{SAT} は図 92 および図 95 に示すように上昇します。定ドレイン電流を使用する場合のトレードオフは、すべての RF 入出力パワー・レベルにおいてこのドレイン電流が存在することです。

図 90 は消費電流が 175mA であることを示しており、これには回路で消費されるすべての電流が含まれています。すなわち、ADL8106 のドレイン電流 140mA と、HMC920 の I_{DQ} による追加の 35mA です。更に、図 93 に示す定ドレイン電流バイアスの PAE は 5V の電源電圧 (HMC920 の電源電圧) と 175mA の定電流を前提としています。

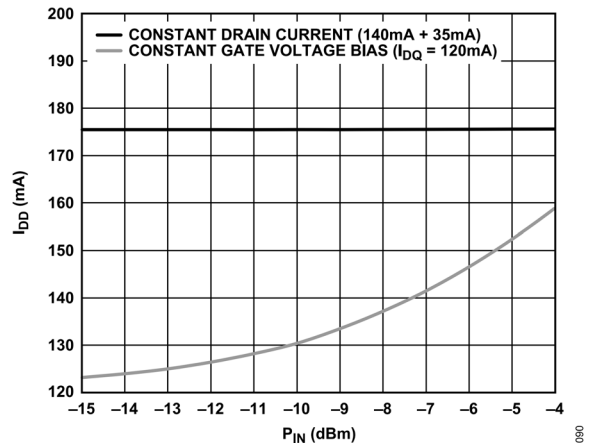


図 90. I_{DQ} と P_{IN} の関係、 $V_{DD} = 3V$ 、周波数：36GHz、定ドレイン電流バイアス (140mA + 35mA) および定ゲート電圧バイアス ($I_{DQ} = 120mA$)

アプリケーション情報

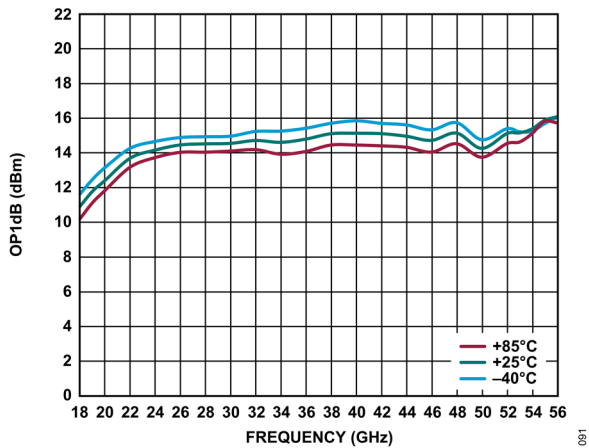


図 91. 様々な温度での OP1dB の周波数特性、140mA の定ドレイン電流でデータを測定

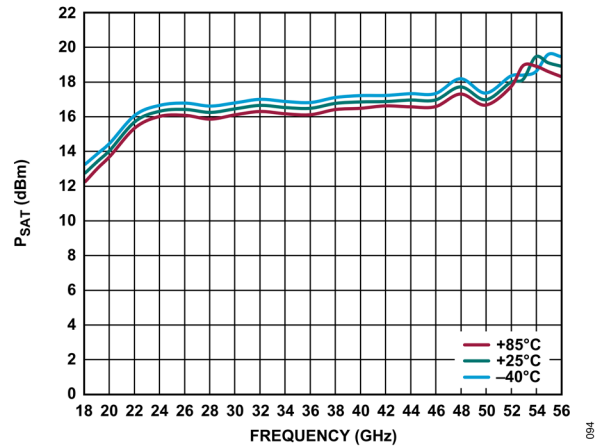


図 94. 様々な温度における PSAT の周波数特性、 $I_{DD} = 140\text{mA}$ でデータを測定

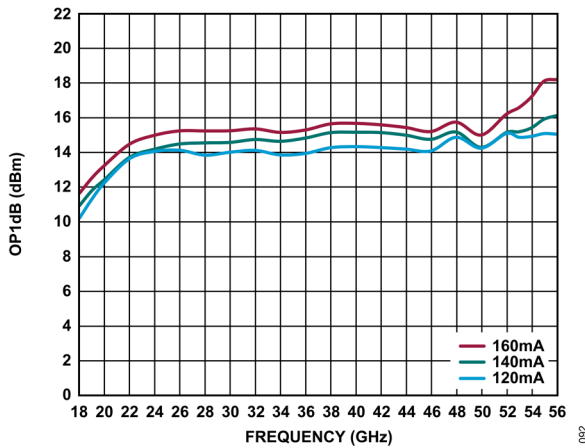


図 92. 様々な定ドレイン電流における OP1dB の周波数特性

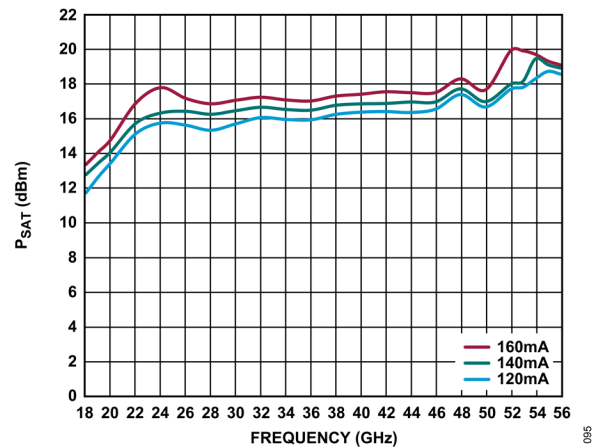


図 95. 様々な定ドレイン電流における PSAT の周波数特性

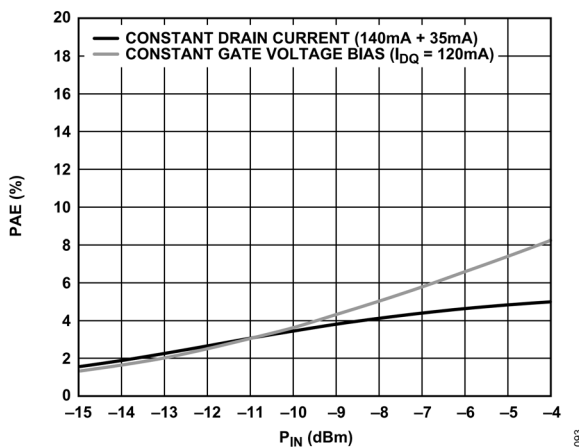
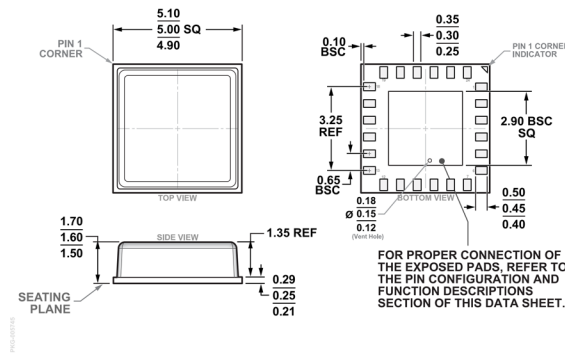


図 93. PAE と P_{IN} の関係、 $V_{DD} = 3\text{V}$ 、周波数：36GHz、定ドレイン電流バイアス (140mA + 35mA) および定ゲート電圧バイアス ($I_{DQ} = 120\text{mA}$)

外形寸法



SOLDERING FOOTPRINT DIMENSIONS
(Dimensions shown in millimeters)

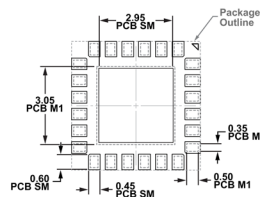


図 96. 24 端子チップ・アレイ・スモール・アウトライン・リードなしキャビティ [LGA_CAV]
5.00mm × 5.00mm ボディ、1.60mm パッケージ高
(CE-24-2)
寸法：mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Packing Quantity	Package Option
ADL8106ACEZ	-40°C to +85°C	24-Terminal Chip Array Small Outline No Lead Cavity [LGA_CAV]	Reel, 1	CE-24-2
ADL8106ACEZ-R7	-40°C to +85°C	24-Terminal Chip Array Small Outline No Lead Cavity [LGA_CAV]	Reel, 100	CE-24-2

¹ Z = RoHS 準拠製品

評価用ボード

Model ¹	Description
ADL8106-EVALZ	Evaluation Board

¹ Z = RoHS 準拠製品

