

高入力耐性、低ノイズ・アンプ、6GHz~12GHz

特長

- ▶ 入力電力に対する高い耐性：6GHz~12GHz で 34dBm
- ▶ 単一の正電源：5V/100mA（公称値）
- ▶ RBIAS ドレイン電流調整ピン
- ▶ 短いオーバードライブ回復時間：32dBm で 25ns
- ▶ ゲイン：8GHz~10GHz で 25dB（代表値）
- ▶ OIP3：8GHz~10GHz で 32.1dBm（代表値）
- ▶ ノイズ指数：8GHz~10GHz で 1.7dB（代表値）
- ▶ 広い動作温度範囲：-55°C~+125°C
- ▶ RoHS 準拠、2mm × 2mm、8 ピン LFCSP

アプリケーション

- ▶ 試験用計測器
- ▶ 防衛用通信
- ▶ レーダー

概要

ADL8103 は、34dBm の RF 入力電力耐性を備えた 6GHz~12GHz の低ノイズ・アンプ (LNA) です。ADL8103 は、25dB のゲイン (8GHz~10GHz での代表値)、1.7dB のノイズ指数 (8GHz~10GHz での代表値)、1dB 圧縮ポイントで 21dBm の出力電力 (OP1dB、8GHz~10GHz での代表値)、32.1dBm の出力 3 次インターセプト・ポイント (OIP3、8GHz~10GHz での代表値) を実現します。この LNA は 36.5dBm の高出力 2 次インターセプト (OIP2、8GHz~10GHz での代表値) を備え、防衛用アプリケーションおよび試験計測器用アプリケーションに適しています。調整可能な公称静止電流 (I_{DQ}) は、5V 電源電圧 (V_{DD}) から 100mA です。また、ADL8103 の入出力は内部で 50Ω に整合されています。

このデバイスは、RoHS 適合の 2mm × 2mm、8 ピン LFCSP に収容されており、-55°C~+125°C で動作するように仕様規定されています。

機能ブロック図

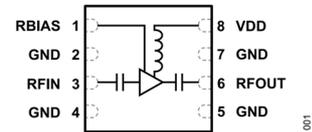


図 1. 機能ブロック図

Rev. 0

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	ピン配置およびピン機能の説明.....	6
アプリケーション.....	1	インターフェース回路図.....	6
概要.....	1	代表的な性能特性.....	7
機能ブロック図.....	1	動作原理.....	21
仕様.....	3	アプリケーション情報.....	22
周波数範囲：6GHz～8GHz.....	3	推奨バイアス・シーケンス.....	22
周波数範囲：8GHz～10GHz.....	3	推奨パワー・マネジメント回路.....	23
周波数範囲：10GHz～12GHz.....	4	RBIAS ピンを用いた ADL8103 の有効化と無効化.....	24
DC 仕様.....	4	外形寸法.....	25
絶対最大定格.....	5	オーダー・ガイド.....	25
熱抵抗.....	5	評価用ボード.....	25
静電放電（ESD）定格.....	5		
ESD に関する注意.....	5		

改訂履歴

9/2024—Revision 0: Initial Version

仕様

周波数範囲：6GHz～8GHz

特に指定のない限り、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、バイアス抵抗 (R_{BIAS}) = 698 Ω 、 $T_{CASE} = 25^{\circ}C$ 。

表 1. 周波数範囲：6GHz～8GHz

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	6		8	GHz	
GAIN	25	27		dB	
Gain Variation over Temperature		0.018		dB/ $^{\circ}C$	
NOISE FIGURE		1.8		dB	
RETURN LOSS					
Input		10.2		dB	
Output		8		dB	
OUTPUT					
OP1dB		19		dBm	
Saturated Output Power (P_{SAT})		21.7		dBm	
OIP3		29.3		dBm	Measurement taken at output power (P_{OUT}) per tone = 6 dBm
OIP2		34		dBm	Measurement taken at P_{OUT} per tone = 6 dBm
POWER ADDED EFFICIENCY (PAE)		21.6		%	Measured at P_{SAT}

周波数範囲：8GHz～10GHz

特に指定のない限り、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$ 、 $T_{CASE} = 25^{\circ}C$ 。

表 2. 周波数範囲：8GHz～10GHz

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	8		10	GHz	
GAIN	23	25		dB	
Gain Variation over Temperature		0.014		dB/ $^{\circ}C$	
NOISE FIGURE		1.7		dB	
RETURN LOSS					
Input		10.1		dB	
Output		17		dB	
OUTPUT					
OP1dB	19	21		dBm	
P_{SAT}		22.6		dBm	
OIP3		32.1		dBm	Measurement taken at P_{OUT} per tone = 6 dBm
OIP2		36.5		dBm	Measurement taken at P_{OUT} per tone = 6 dBm
PAE		24.4		%	Measured at P_{SAT}

仕様

周波数範囲：10GHz～12GHz

特に指定のない限り、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$ 、 $T_{CASE} = 25^{\circ}C$ 。

表 3. 周波数範囲：10GHz～12GHz

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	10		12	GHz	
GAIN	22	24		dB	
Gain Variation over Temperature		0.013		dB/ $^{\circ}C$	
NOISE FIGURE		1.8		dB	
RETURN LOSS					
Input		12		dB	
Output		24.4		dB	
OUTPUT					
OP1dB	19	21		dBm	
P_{SAT}		22.6		dBm	
OIP3		32.9		dBm	Measurement taken at P_{OUT} per tone = 6 dBm
OIP2		41.9		dBm	Measurement taken at P_{OUT} per tone = 6 dBm
PAE		26.2		%	Measured at P_{SAT}

DC仕様

表 4. DC仕様

Parameter	Min	Typ	Max	Unit
SUPPLY CURRENT				
I_{DQ}		100		mA
Amplifier Current (I_{DQ_AMP})		95.5		mA
RBIAS Current (I_{RBIAS})		4.5		mA
SUPPLY VOLTAGE				
V_{DD}	3	5	6	V

絶対最大定格

表 5. 絶対最大定格

Parameter	Rating
V _{DD}	7 V
RF Input Power Survivability (RFIN)	See Figure 2
Continuous Power Dissipation (P _{DISS}), T _{CASE} = 85°C (derate 15.87 mW/°C above 85°C)	1.43 W
Temperature	
Storage Range	-65°C to +150°C
Operating Range	-55°C to +125°C
Nominal Junction (T _{CASE} = 85°C, V _{DD} = 5 V, I _{DQ} = 100 mA, input power (P _{IN}) = off)	116.5°C
Maximum Junction	175°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

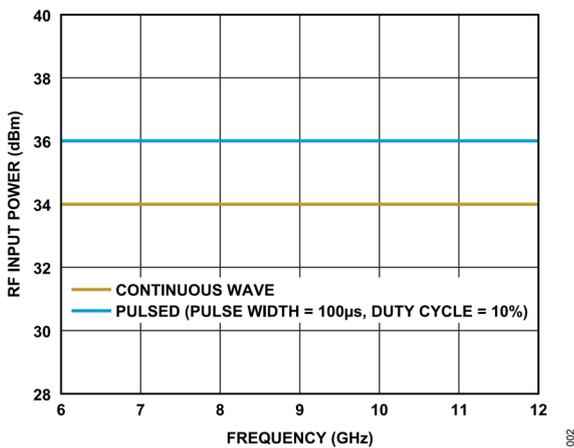


図 2. パルスおよび連続波に対する RF 入力電力の絶対最大定格と周波数の関係、T_{CASE} = 85°C

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JC} は、チャンネルとケース間の熱抵抗です。

表 6. 熱抵抗¹

Package Type	θ _{JC}	Unit
CP-8-30		
Quiescent, T _{CASE} = 25°C	60	°C/W
Worst Case ² , T _{CASE} = 85°C	63	°C/W

¹ 熱抵抗は動作条件によって変動します。

² 仕様規定されたすべての動作条件を通じた最も厳しい条件。

静電放電 (ESD) 定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものです。対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

ADL8103 の ESD 定格

表 7. ADL8103、8 ピン LFCSP

ESD Model	Withstand Threshold (V)	Class
HBM	±300	1A

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

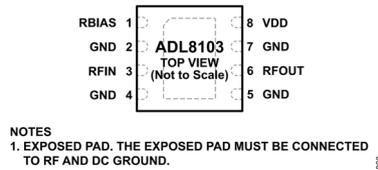


図 3. ピン配置

表 8. ピン機能の説明

ピン番号	記号	説明
1	RBIAS	バイアス設定抵抗。RBIAS と VDD の間に抵抗を接続して I_{DQ} を設定します。詳細については、図 91 と表 9 を参照してください。インターフェース回路図については図 4 を参照してください。
2, 4, 5, 7	GND	グラウンド。GND ピンは電気インピーダンスと熱抵抗の低いグラウンド・プレーンに接続します。インターフェース回路図については図 7 を参照してください。
3	RFIN	RF 入力。RFIN ピンは AC カップリングされ、50Ω に整合されています。インターフェース回路図については図 5 を参照してください。
6	RFOUT	RF 出力。RFOUT ピンは AC カップリングされ、50Ω に整合されています。インターフェース回路図については図 6 を参照してください。
8	VDD	ドレイン・バイアス。VDD ピンを電源電圧に接続します。インターフェース回路図については図 6 を参照してください。
	EXPOSED PADDLE	露出グラウンド・パドル。露出パッドは電気インピーダンスと熱抵抗の低いグラウンド・プレーンに接続します。

インターフェース回路図

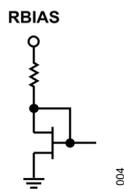


図 4. RBIAS ピンのインターフェース回路図

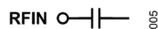


図 5. RFIN ピンのインターフェース回路図

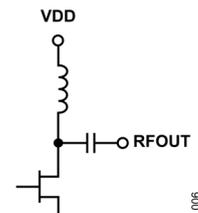


図 6. VDD ピンおよび RFOUT ピンのインターフェース回路図



図 7. GND ピンのインターフェース回路図

代表的な性能特性

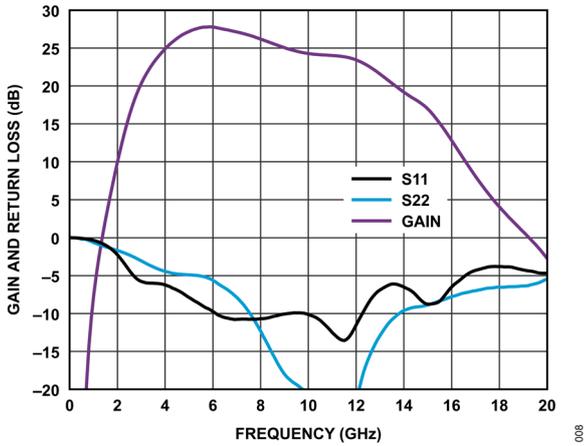


図 8. 広帯域ゲインおよびリターン・ロスと周波数の関係、10MHz~20GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$

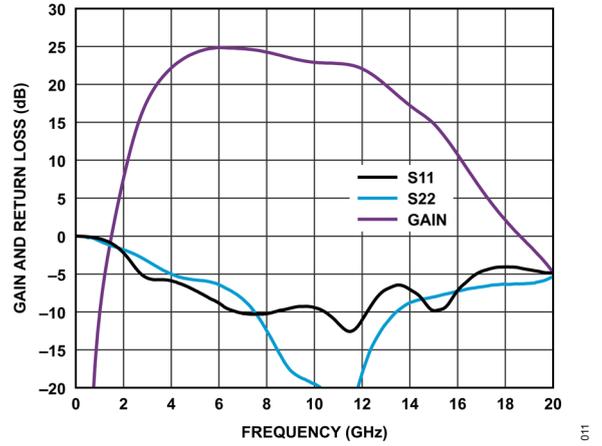


図 11. 広帯域ゲインおよびリターン・ロスと周波数の関係、10MHz~20GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 60mA$ 、 $R_{BIAS} = 470\Omega$

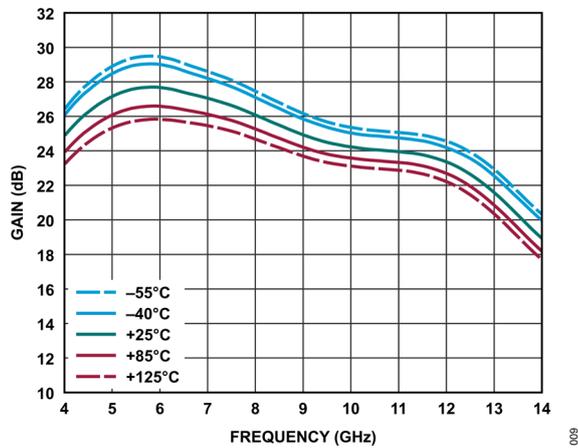


図 9. 様々な温度におけるゲインと周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$

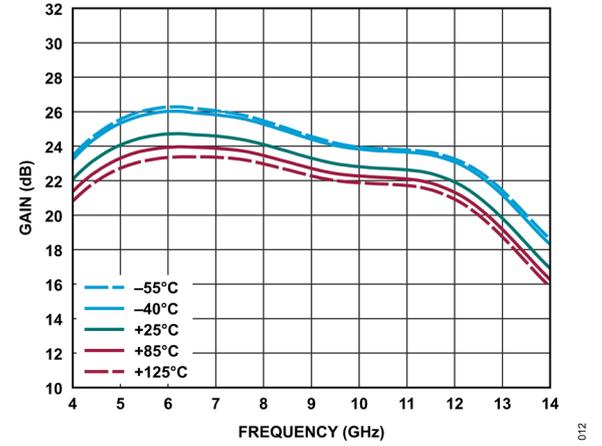


図 12. 様々な温度におけるゲインと周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 60mA$ 、 $R_{BIAS} = 470\Omega$

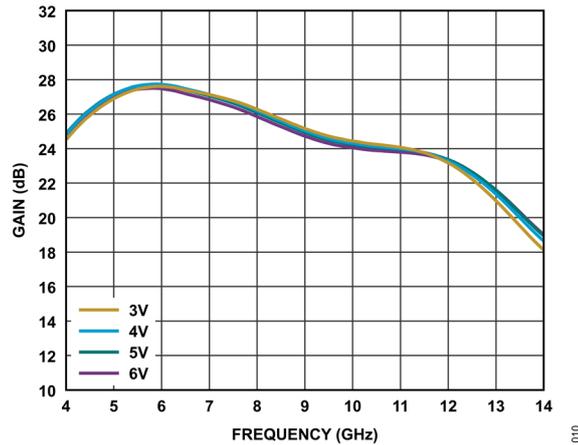


図 10. 様々な電源電圧におけるゲインと周波数の関係、4GHz~14GHz、 $I_{DQ} = 100mA$

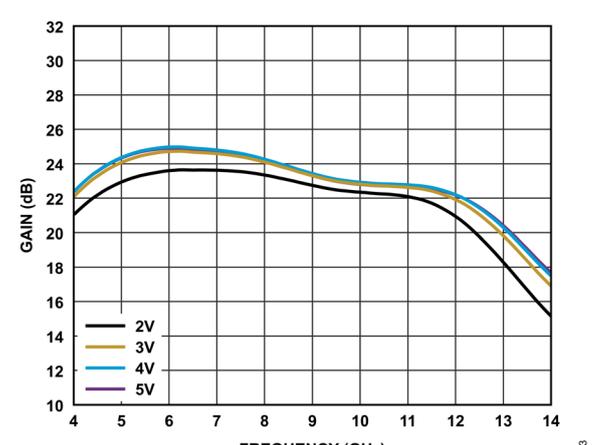


図 13. 様々な電源電圧におけるゲインと周波数の関係、4GHz~14GHz、 $I_{DQ} = 60mA$

代表的な性能特性

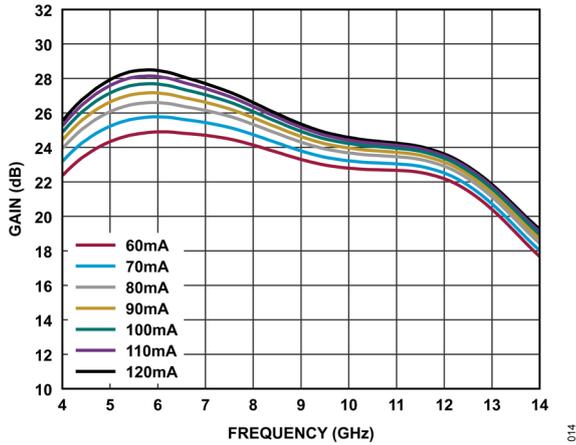


図 14. 様々な I_{DQ} 値におけるゲインと周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$

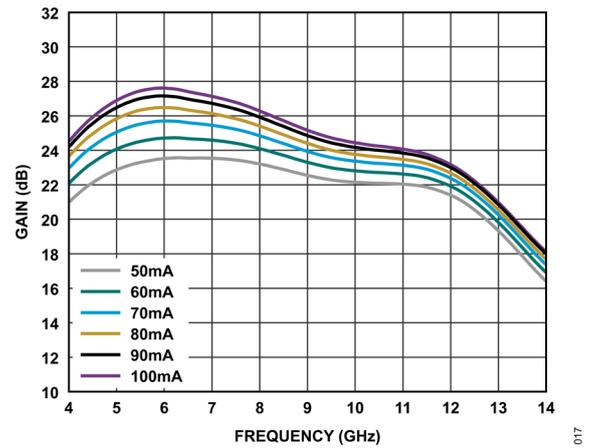


図 17. 様々な I_{DQ} 値におけるゲインと周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$

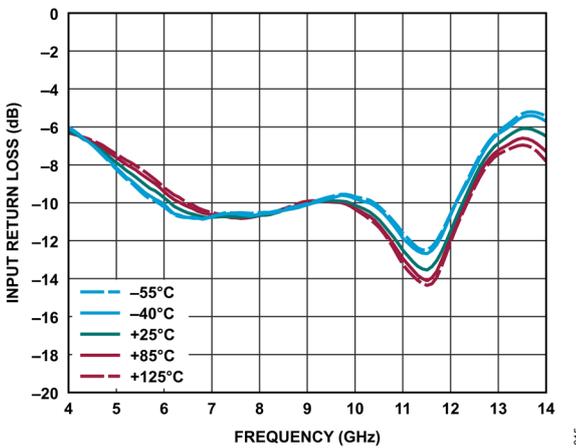


図 15. 様々な温度における入力リターン・ロスと周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$

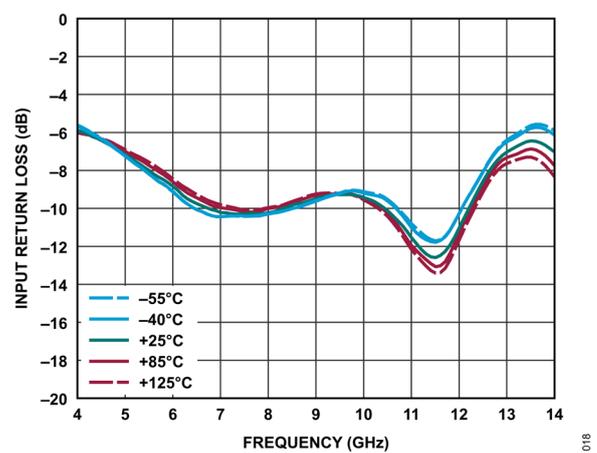


図 18. 様々な温度における入力リターン・ロスと周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 60mA$ 、 $R_{BIAS} = 470\Omega$

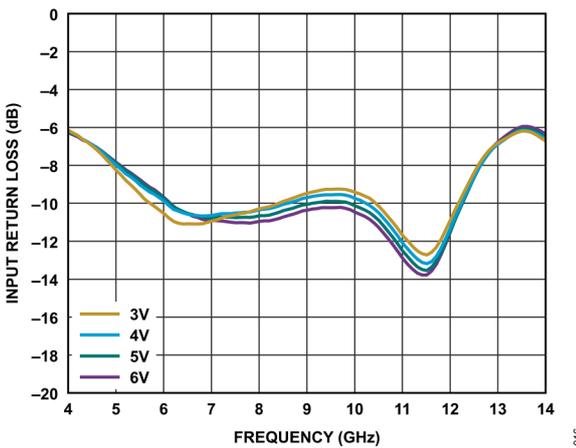


図 16. 様々な電源電圧における入力リターン・ロスと周波数の関係、4GHz~14GHz、 $I_{DQ} = 100mA$

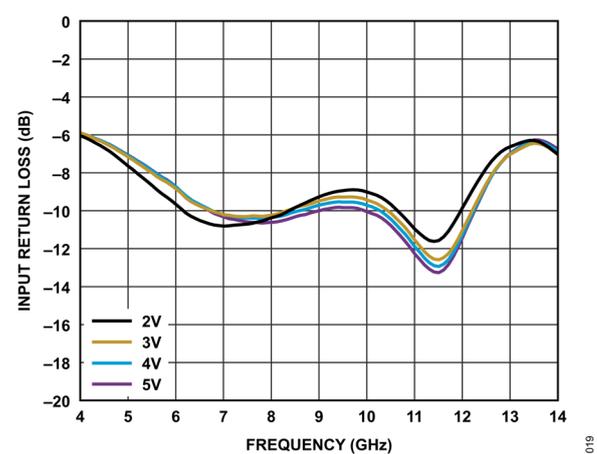


図 19. 様々な電源電圧における入力リターン・ロスと周波数の関係、4GHz~14GHz、 $I_{DQ} = 60mA$

代表的な性能特性

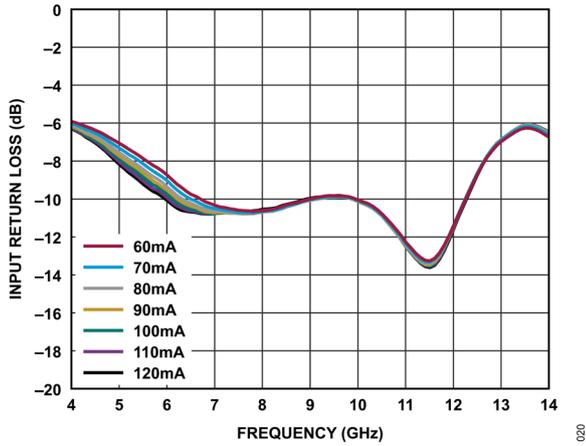


図 20. 様々な I_{DQ} 値における入力リターン・ロスと周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$

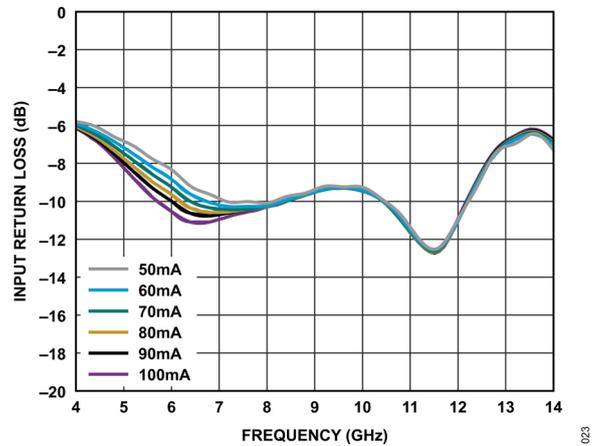


図 23. 様々な I_{DQ} 値における入力リターン・ロスと周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$

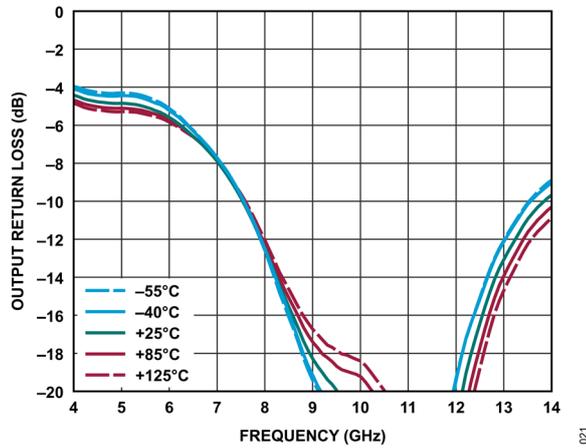


図 21. 様々な温度における出力リターン・ロスと周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$

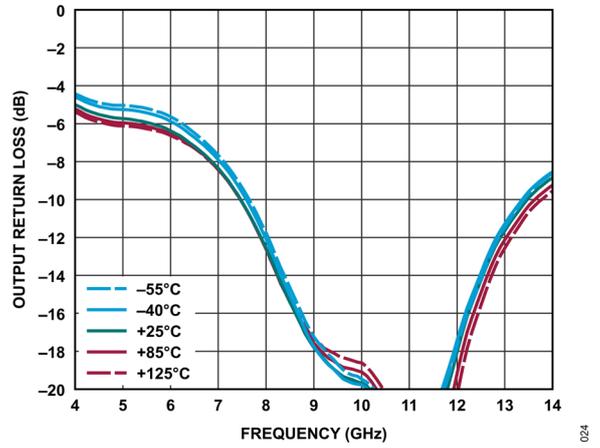


図 24. 様々な温度における出力リターン・ロスと周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 60mA$ 、 $R_{BIAS} = 470\Omega$

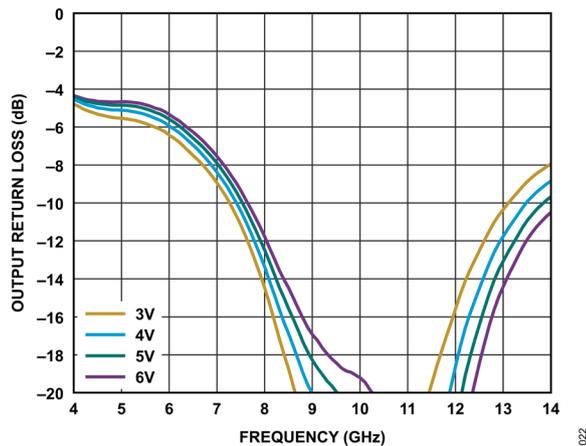


図 22. 様々な電源電圧における出力リターン・ロスと周波数の関係、4GHz~14GHz、 $I_{DQ} = 100mA$

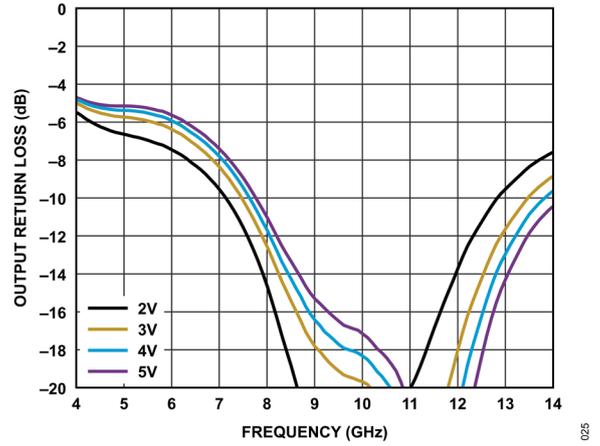


図 25. 様々な電源電圧における出力リターン・ロスと周波数の関係、4GHz~14GHz、 $I_{DQ} = 60mA$

代表的な性能特性

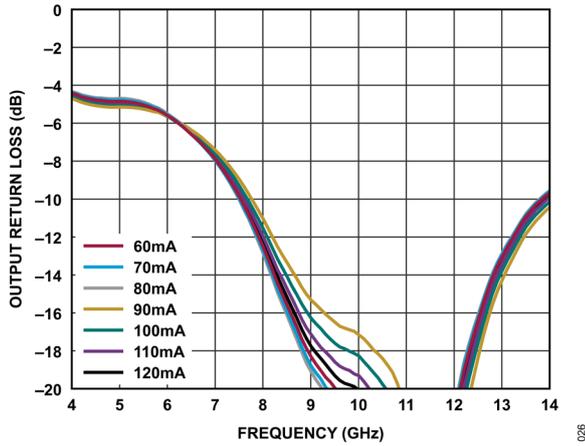


図 26. 様々な I_{DQ} 値における出力リターン・ロスと周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$

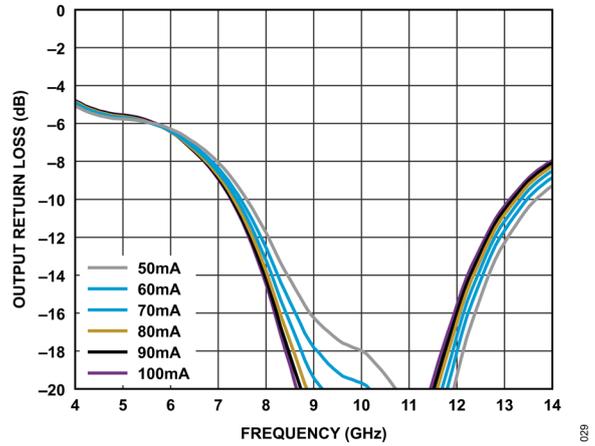


図 29. 様々な I_{DQ} 値における出力リターン・ロスと周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$

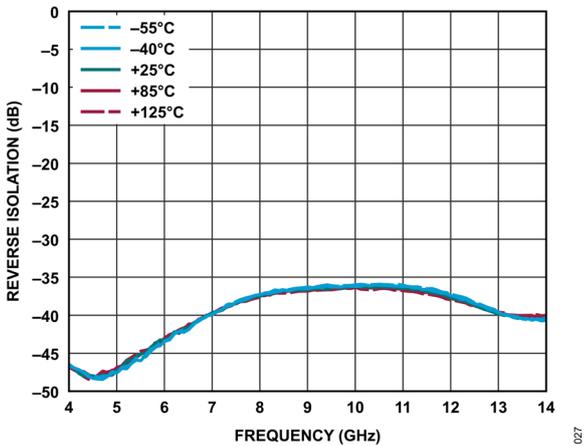


図 27. 様々な温度におけるリバース・アイソレーションと周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$

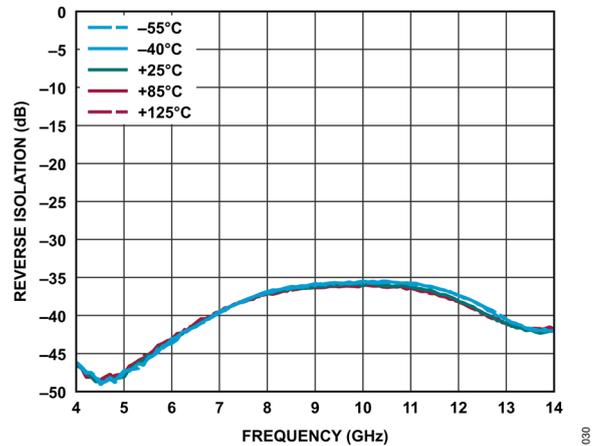


図 30. 様々な温度におけるリバース・アイソレーションと周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 60mA$ 、 $R_{BIAS} = 470\Omega$

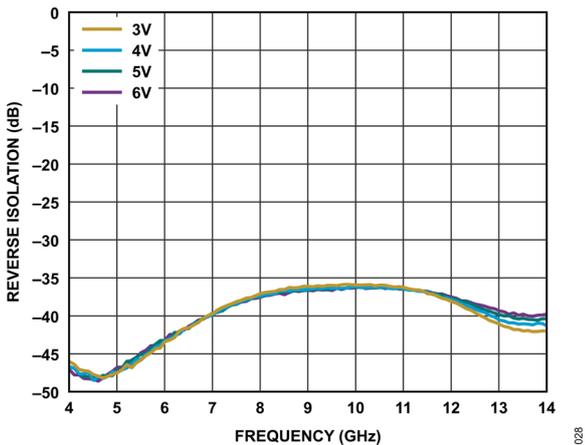


図 28. 様々な電源電圧におけるリバース・アイソレーションと周波数の関係、4GHz~14GHz、 $I_{DQ} = 100mA$

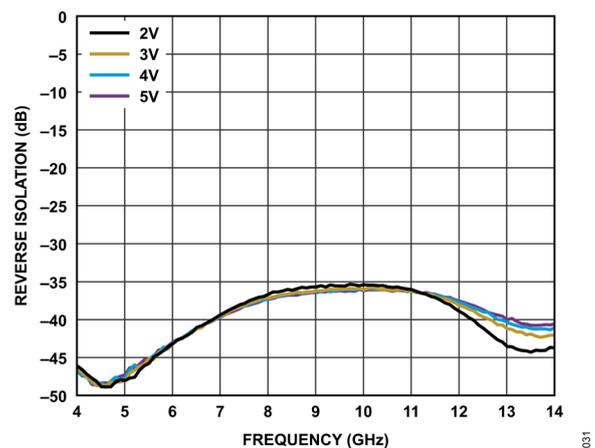


図 31. 様々な電源電圧におけるリバース・アイソレーションと周波数の関係、4GHz~14GHz、 $I_{DQ} = 60mA$

代表的な性能特性

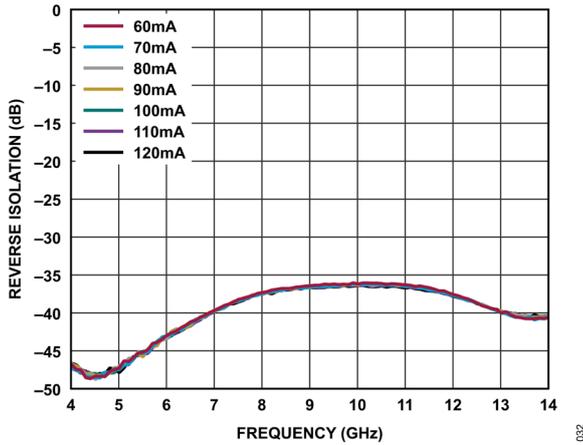


図 32. 様々な I_{DQ} 値におけるリバース・アイソレーションと周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$

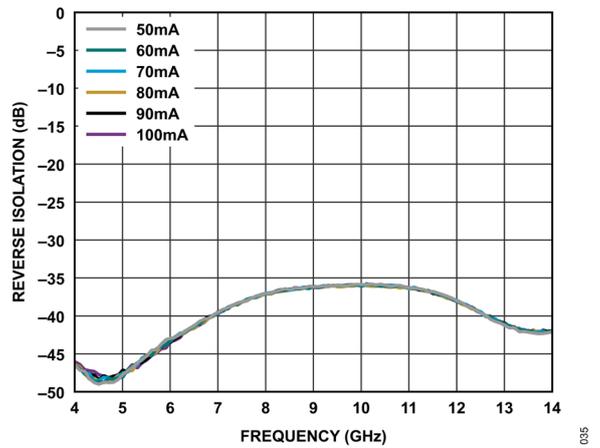


図 35. 様々な I_{DQ} 値におけるリバース・アイソレーションと周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$

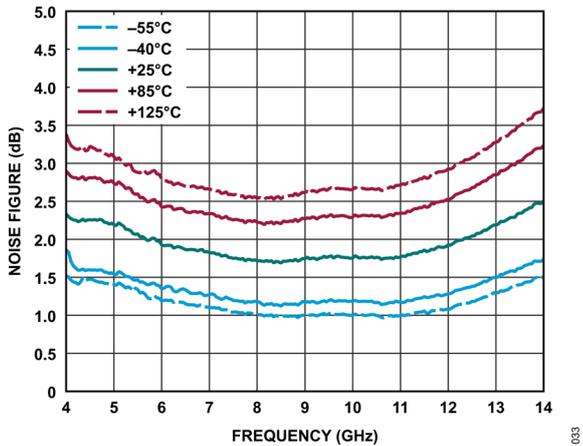


図 33. 様々な温度におけるノイズ指数と周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$

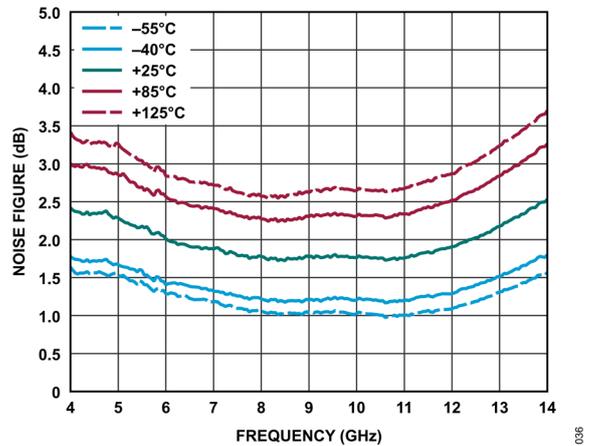


図 36. 様々な温度におけるノイズ指数と周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 60mA$ 、 $R_{BIAS} = 470\Omega$

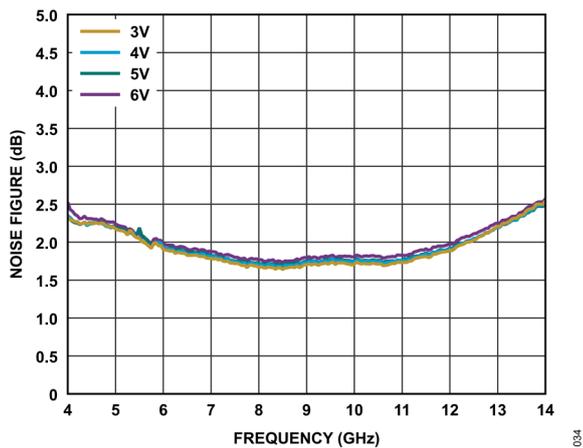


図 34. 様々な電源電圧におけるノイズ指数と周波数の関係、4GHz~14GHz、 $I_{DQ} = 100mA$

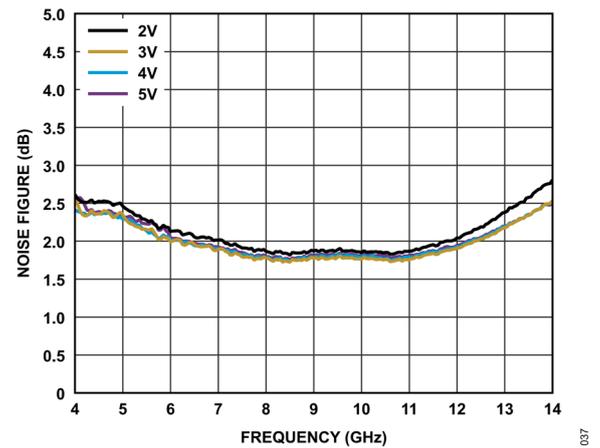


図 37. 様々な電源電圧におけるノイズ指数と周波数の関係、4GHz~14GHz、 $I_{DQ} = 60mA$

代表的な性能特性

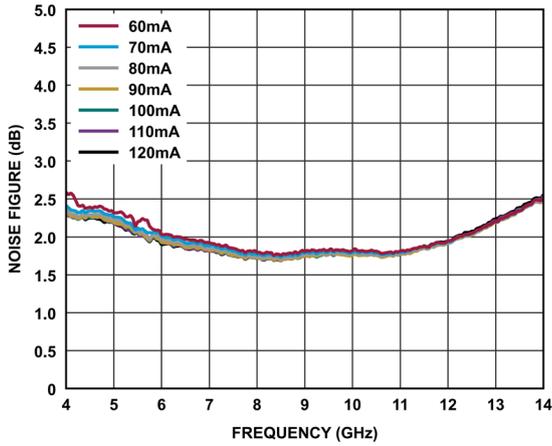


図 38. 様々な I_{DQ} 値におけるノイズ指数と周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$

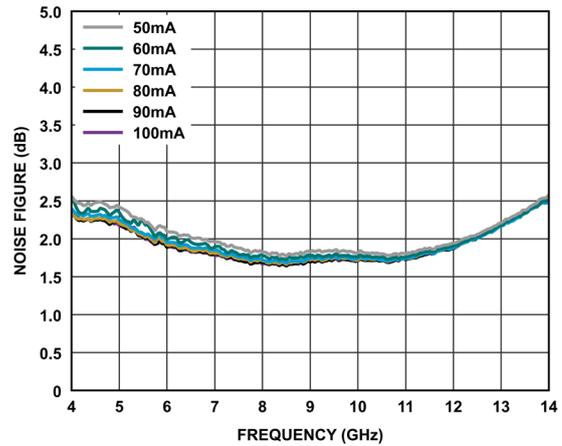


図 41. 様々な I_{DQ} 値におけるノイズ指数と周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$

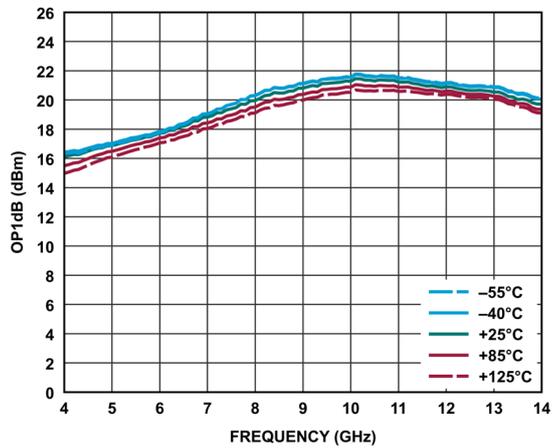


図 39. 様々な温度における OP1dB と周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$

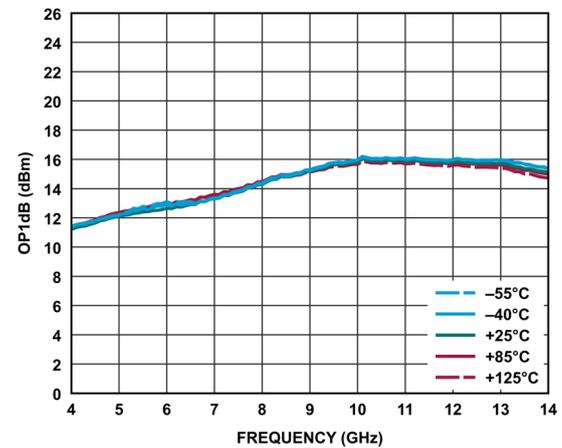


図 42. 様々な温度における OP1dB と周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 60mA$ 、 $R_{BIAS} = 470\Omega$

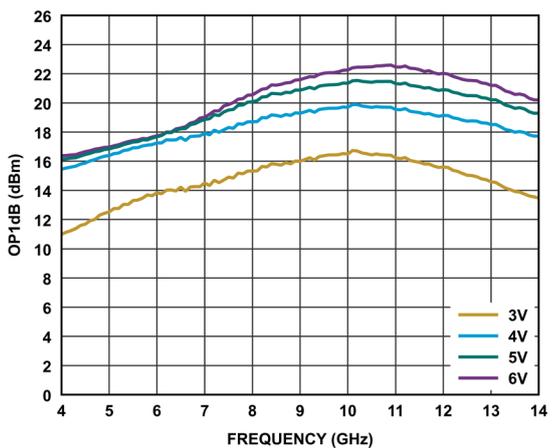


図 40. 様々な電源電圧における OP1dB と周波数の関係、4GHz~14GHz、 $I_{DQ} = 100mA$

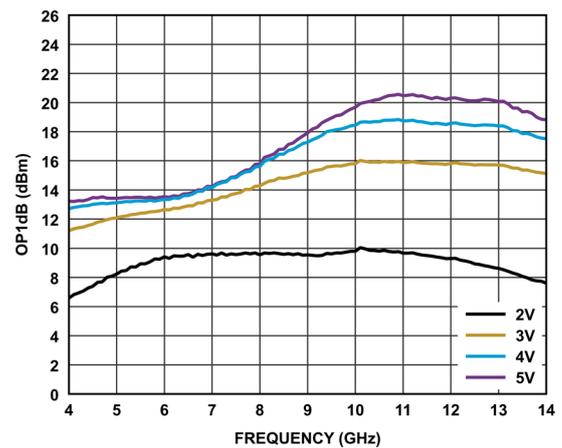


図 43. 様々な電源電圧における OP1dB と周波数の関係、4GHz~14GHz、 $I_{DQ} = 60mA$

代表的な性能特性

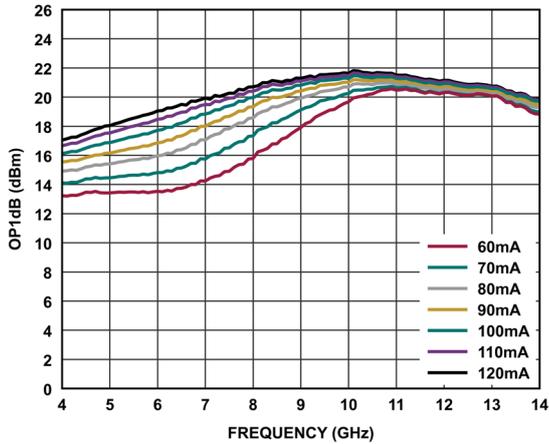


図 44. 様々な I_{DQ} 値における OP1dB と周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$

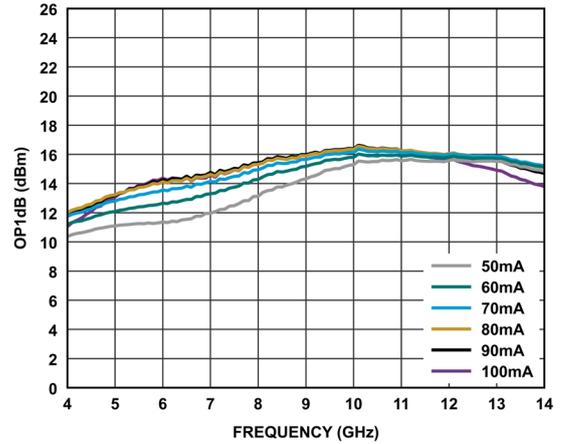


図 47. 様々な I_{DQ} 値における OP1dB と周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$

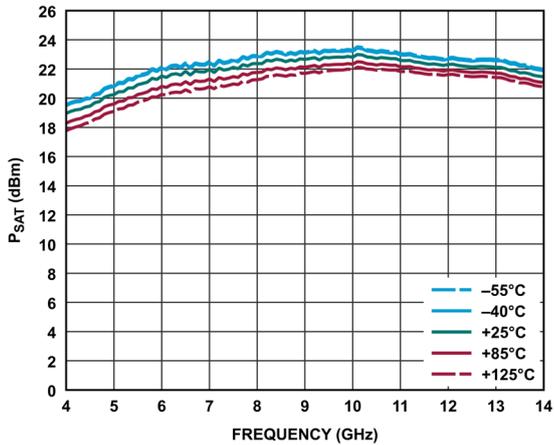


図 45. 様々な温度における P_{SAT} と周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$

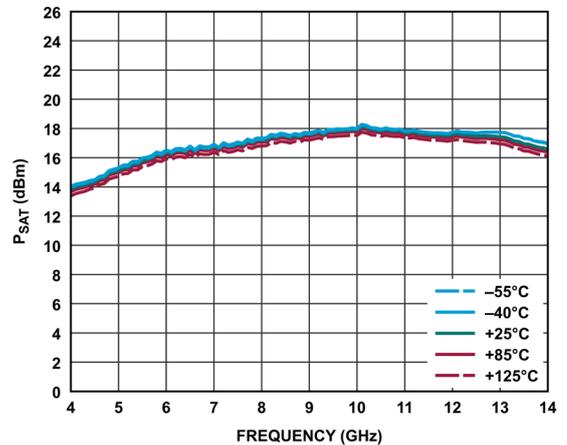


図 48. 様々な温度における P_{SAT} と周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 60mA$ 、 $R_{BIAS} = 470\Omega$

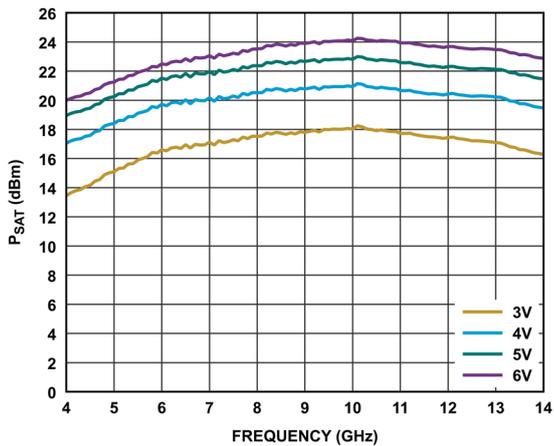


図 46. 様々な電源電圧における P_{SAT} と周波数の関係、4GHz~14GHz、 $I_{DQ} = 100mA$

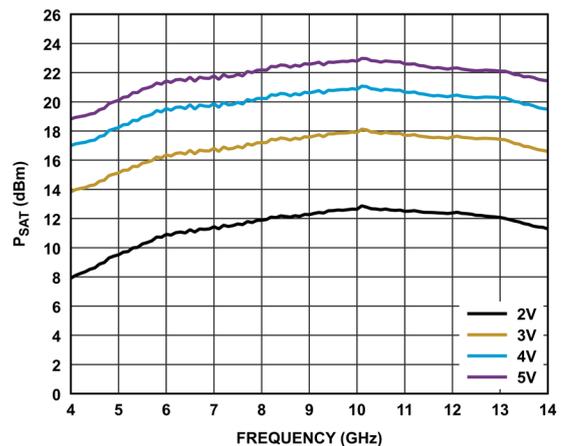


図 49. 様々な電源電圧における P_{SAT} と周波数の関係、4GHz~14GHz、 $I_{DQ} = 60mA$

代表的な性能特性

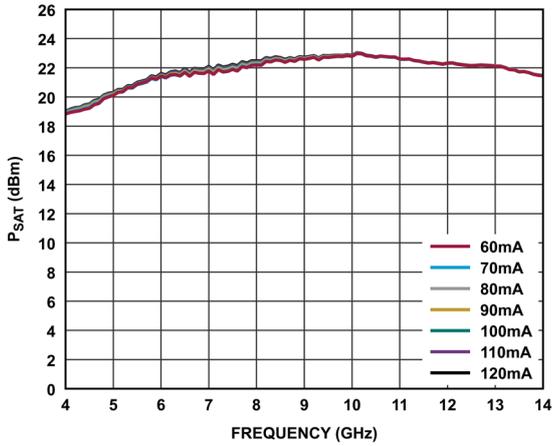


図 50. 様々な I_{DQ} 値における P_{SAT} と周波数の関係、 $4GHz \sim 14GHz$ 、 $V_{DD} = 5V$

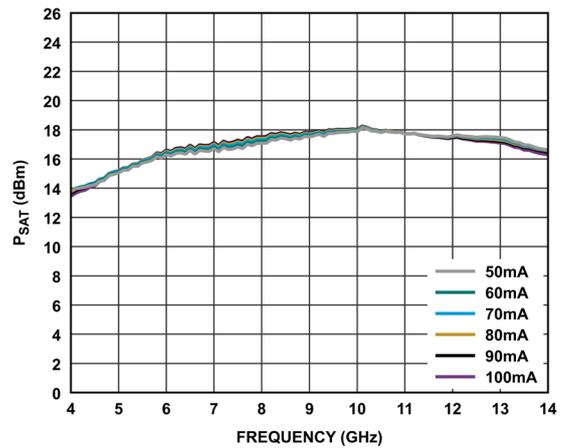


図 53. 様々な I_{DQ} 値における P_{SAT} と周波数の関係、 $4GHz \sim 14GHz$ 、 $V_{DD} = 3V$

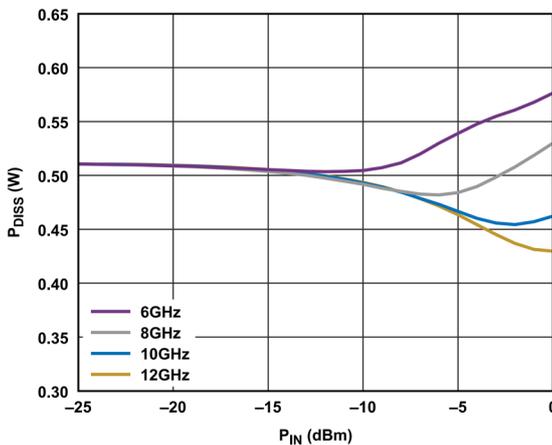


図 51. P_{DISS} と P_{IN} の関係、 $T_{CASE} = 85^{\circ}C$ 、 $V_{DD} = 5V$ 、 $R_{BIAS} = 698\Omega$

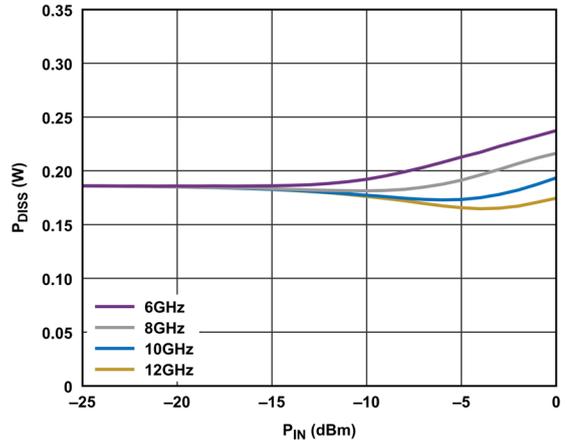


図 54. P_{DISS} と P_{IN} の関係、 $T_{CASE} = 85^{\circ}C$ 、 $V_{DD} = 3V$ 、 $R_{BIAS} = 470\Omega$

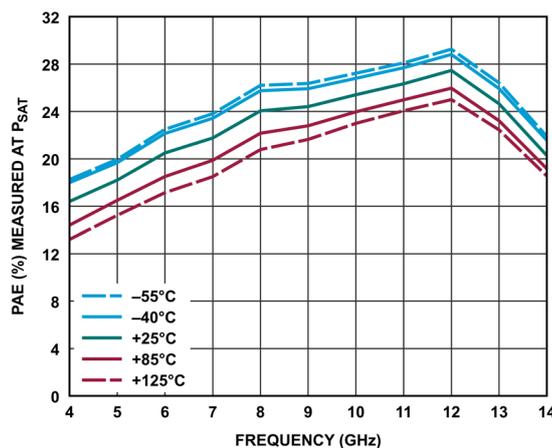


図 52. 様々な温度における PAE と周波数の関係、 $4GHz \sim 14GHz$ 、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$

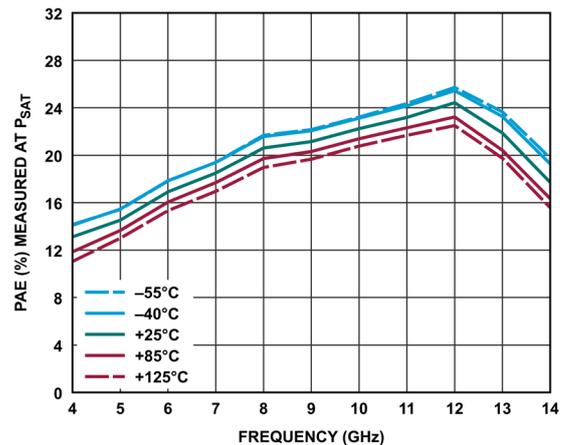


図 55. 様々な温度における PAE と周波数の関係、 $4GHz \sim 14GHz$ 、 $V_{DD} = 3V$ 、 $I_{DQ} = 60mA$ 、 $R_{BIAS} = 470\Omega$

代表的な性能特性

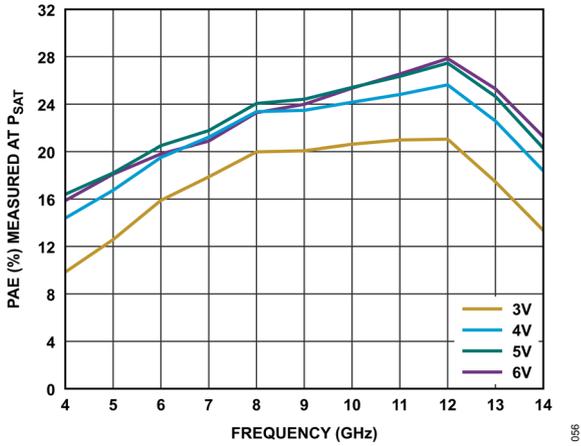


図 56. 様々な電源電圧における PAE と周波数の関係、4GHz~14GHz、 $I_{DQ} = 100\text{mA}$

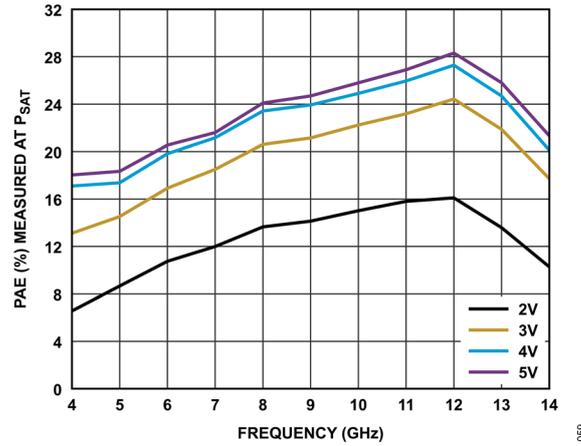


図 59. 様々な電源電圧における PAE と周波数の関係、4GHz~14GHz、 $I_{DQ} = 60\text{mA}$

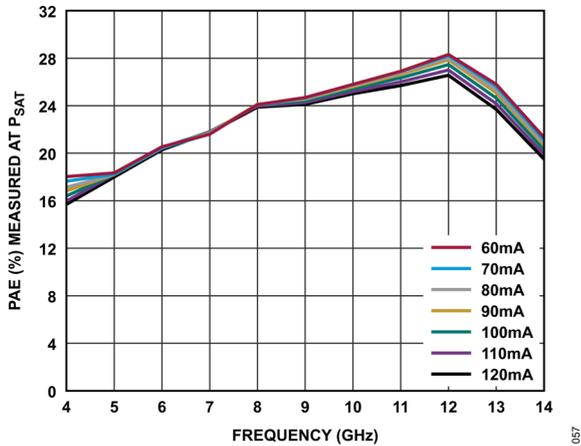


図 57. 様々な I_{DQ} 値における PAE と周波数の関係、4GHz~14GHz、 $V_{DD} = 5\text{V}$

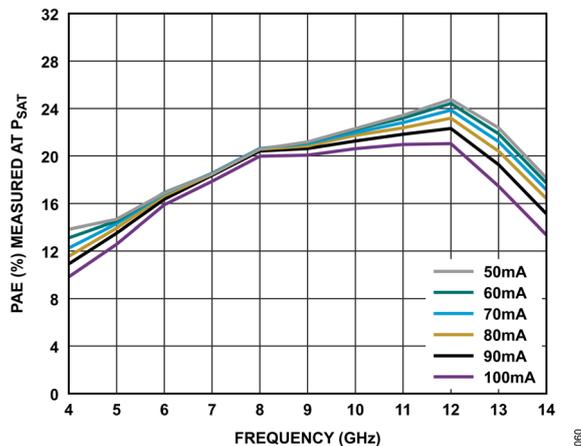


図 60. 様々な I_{DQ} 値における PAE と周波数の関係、4GHz~14GHz、 $V_{DD} = 3\text{V}$

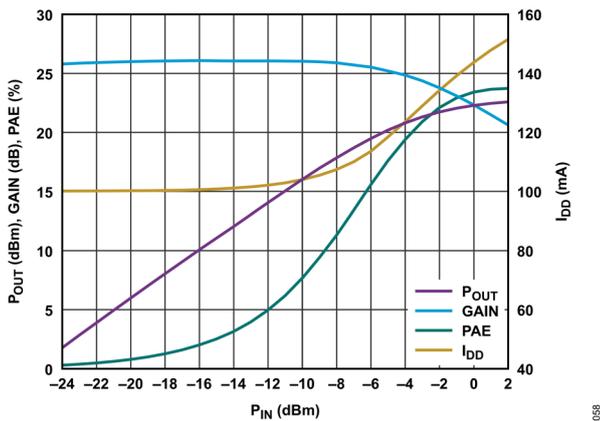


図 58. P_{OUT} 、ゲイン、PAE、ドレイン電流 (I_{DD}) と P_{IN} の関係、8GHz でパワー圧縮、 $V_{DD} = 5\text{V}$ 、 $R_{BIAS} = 698\Omega$

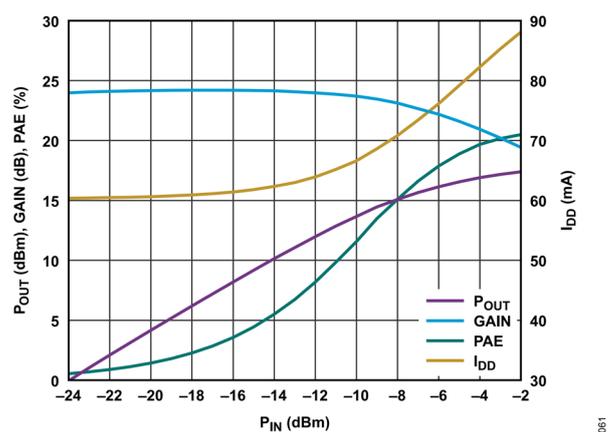


図 61. P_{OUT} 、ゲイン、PAE、 I_{DD} と P_{IN} の関係、8GHz でパワー圧縮、 $V_{DD} = 3\text{V}$ 、 $R_{BIAS} = 470\Omega$

代表的な性能特性

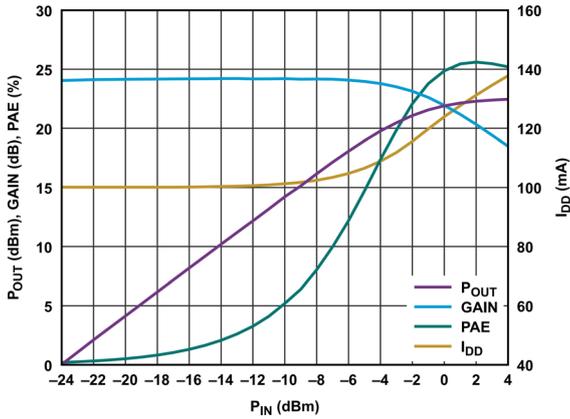


図 62. P_{OUT}、ゲイン、PAE、I_{DD}と P_{IN}の関係、10GHz でパワー圧縮、V_{DD} = 5V、R_{BIAS} = 698Ω

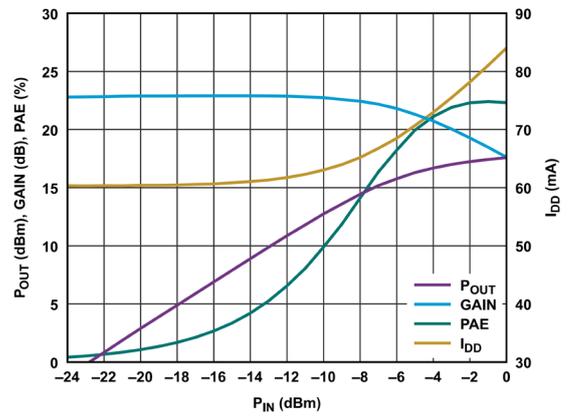


図 65. P_{OUT}、ゲイン、PAE、I_{DD}と P_{IN}の関係、10GHz でパワー圧縮、V_{DD} = 3V、R_{BIAS} = 470Ω

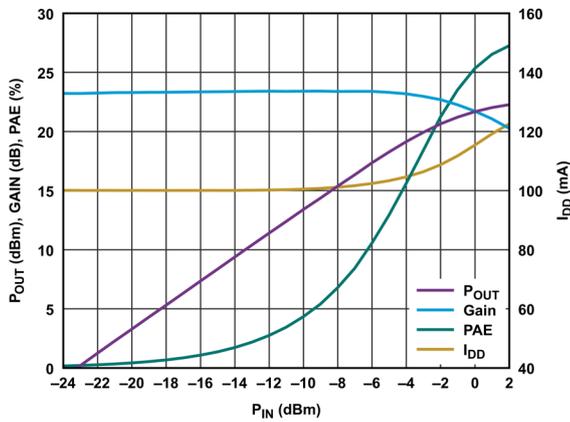


図 63. P_{OUT}、ゲイン、PAE、I_{DD}と P_{IN}の関係、12GHz でパワー圧縮、V_{DD} = 5V、R_{BIAS} = 698Ω

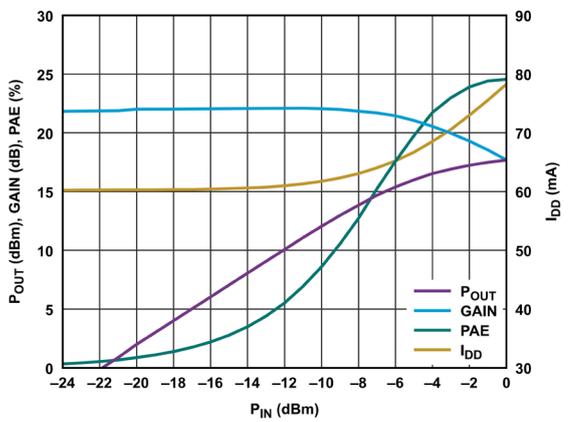


図 66. P_{OUT}、ゲイン、PAE、I_{DD}と P_{IN}の関係、12GHz でパワー圧縮、V_{DD} = 3V、R_{BIAS} = 470Ω

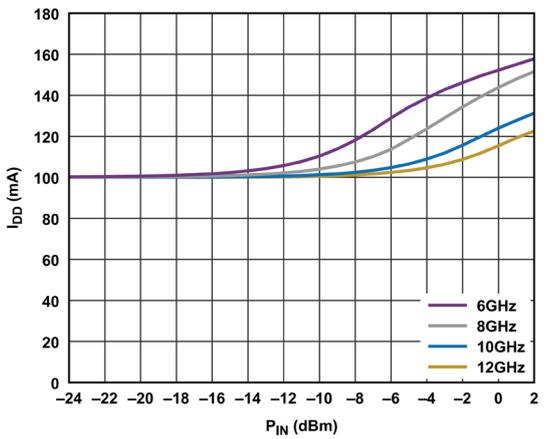


図 64. 様々な周波数における I_{DD}と P_{IN}の関係、V_{DD} = 5V、R_{BIAS} = 698Ω

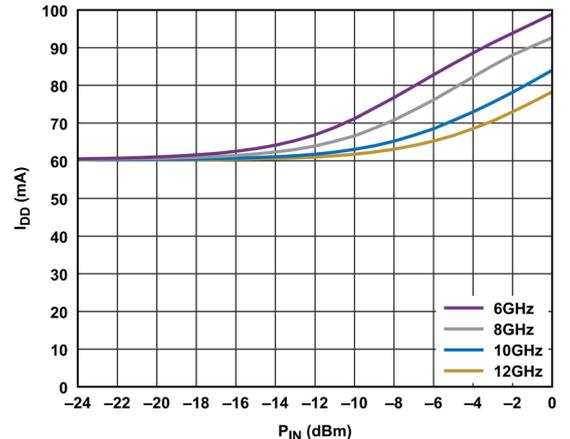


図 67. 様々な周波数における I_{DD}と P_{IN}の関係、V_{DD} = 3V、R_{BIAS} = 470Ω

代表的な性能特性

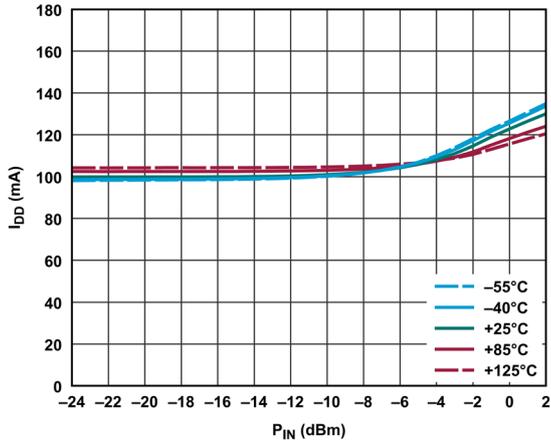


図 68. 様々な温度における 10GHz での I_{DD} と P_{IN} の関係、 $V_{DD} = 5V$ 、 $R_{BIAS} = 698\Omega$

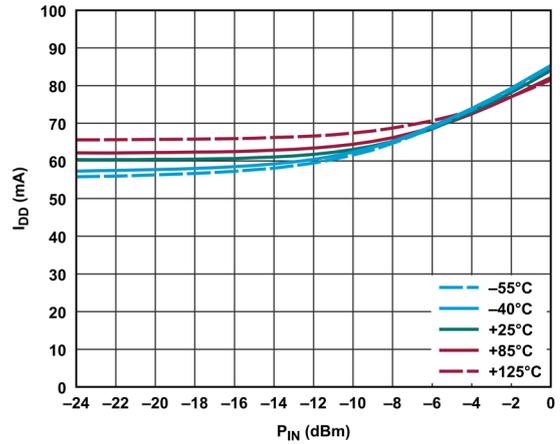


図 71. 様々な温度における 10GHz での I_{DD} と P_{IN} の関係、 $V_{DD} = 3V$ 、 $R_{BIAS} = 470\Omega$

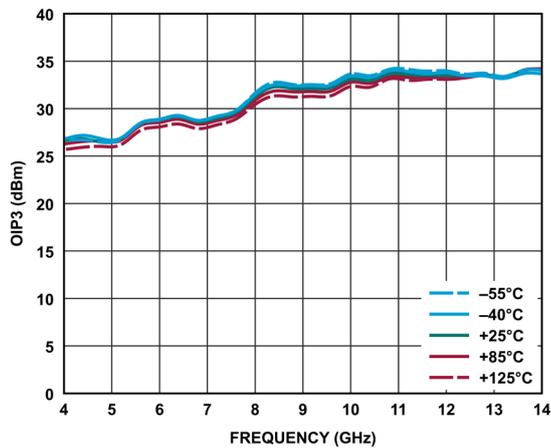


図 69. 様々な温度における OIP3 と周波数の関係、4GHz~14GHz、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$ 、トーンあたりの $P_{OUT} = 6dBm$

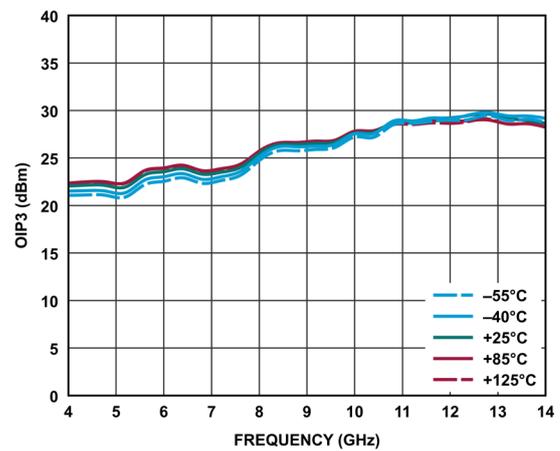


図 72. 様々な温度における OIP3 と周波数の関係、4GHz~14GHz、 $V_{DD} = 3V$ 、 $I_{DQ} = 60mA$ 、 $R_{BIAS} = 470\Omega$ 、トーンあたりの $P_{OUT} = 2dBm$

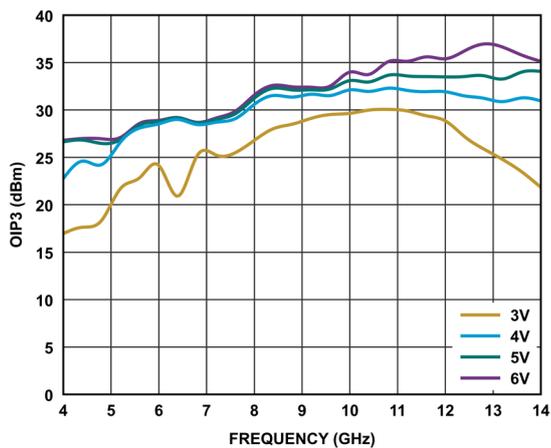


図 70. 様々な電源電圧における OIP3 と周波数の関係、 $I_{DQ} = 100mA$ 、トーンあたりの $P_{OUT} = 6dBm$

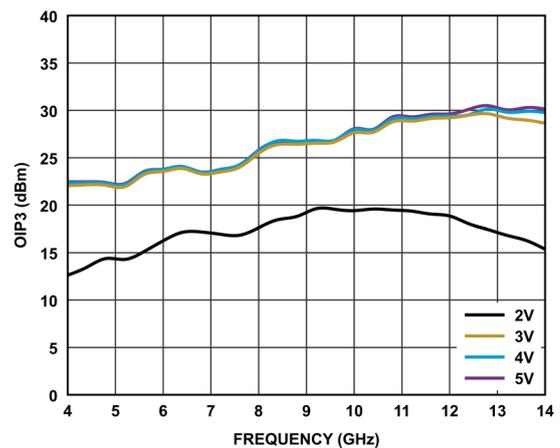


図 73. 様々な電源電圧における OIP3 と周波数の関係、 $I_{DQ} = 60mA$ 、トーンあたりの $P_{OUT} = 2dBm$

代表的な性能特性

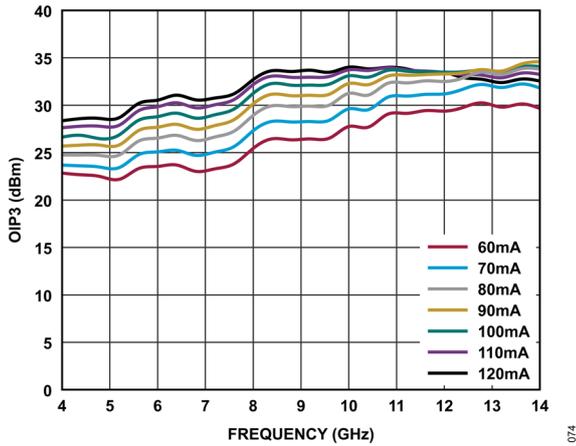


図 74. 様々な I_{DQ} 値における OIP3 と周波数の関係、 $V_{DD} = 5V$ 、トーンあたりの $P_{OUT} = 6dBm$

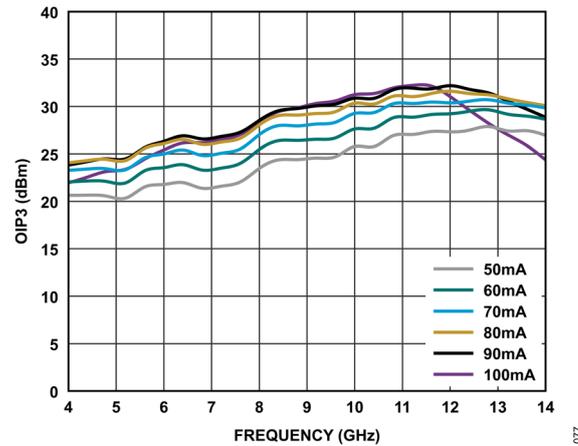


図 77. 様々な I_{DQ} 値における OIP3 と周波数の関係、 $V_{DD} = 3V$ 、トーンあたりの $P_{OUT} = 2dBm$

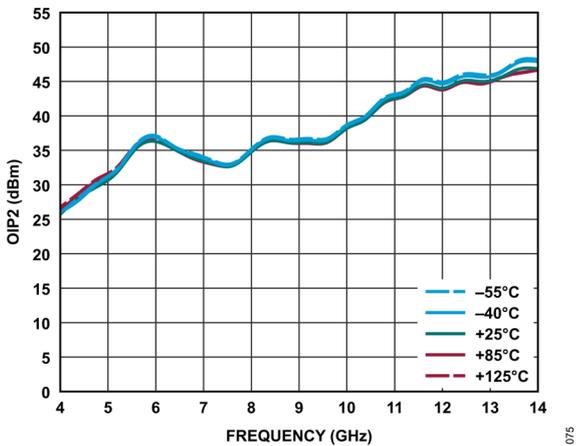


図 75. 様々な温度における OIP2 と周波数の関係、 $4GHz \sim 14GHz$ 、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$ 、トーンあたりの $P_{OUT} = 6dBm$

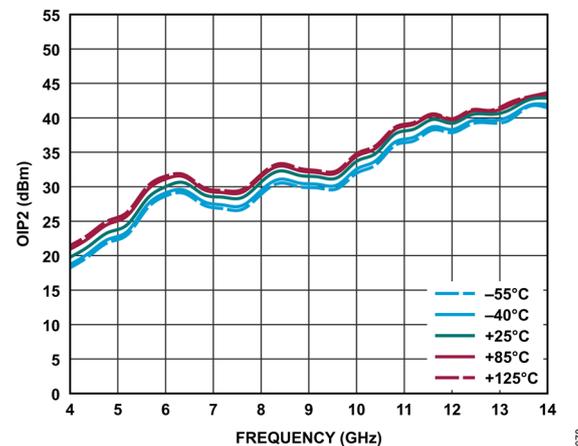


図 78. 様々な温度における OIP2 と周波数の関係、 $4GHz \sim 14GHz$ 、 $V_{DD} = 3V$ 、 $I_{DQ} = 60mA$ 、 $R_{BIAS} = 470\Omega$ 、トーンあたりの $P_{OUT} = 2dBm$

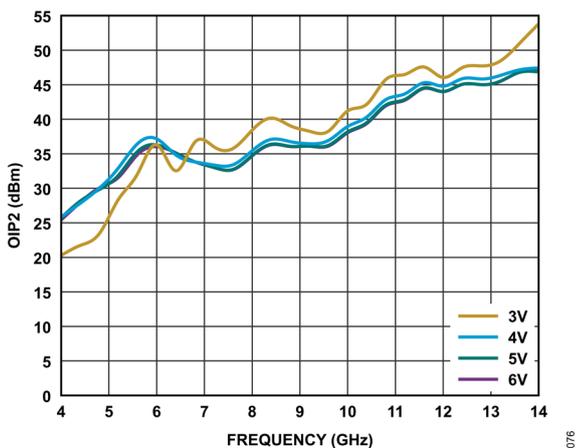


図 76. 様々な電源電圧における OIP2 と周波数の関係、 $I_{DQ} = 100mA$ 、トーンあたりの $P_{OUT} = 6dBm$

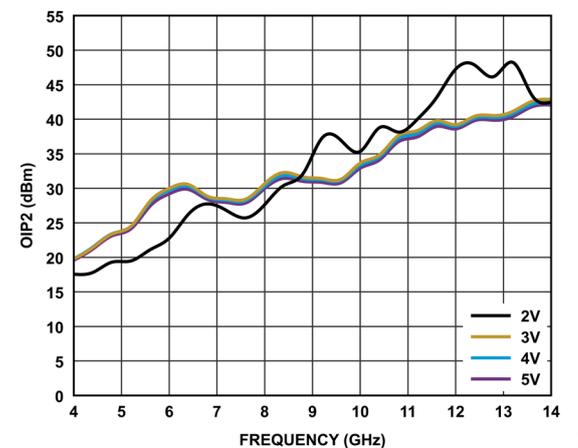


図 79. 様々な電源電圧における OIP2 と周波数の関係、 $I_{DQ} = 60mA$ 、トーンあたりの $P_{OUT} = 2dBm$

代表的な性能特性

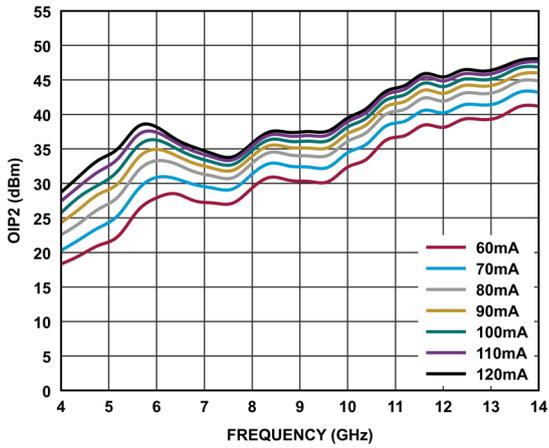


図 80. 様々な I_{DQ} 値における OIP2 と周波数の関係、 $V_{DD} = 5V$ 、トーンあたりの $P_{OUT} = 6dBm$

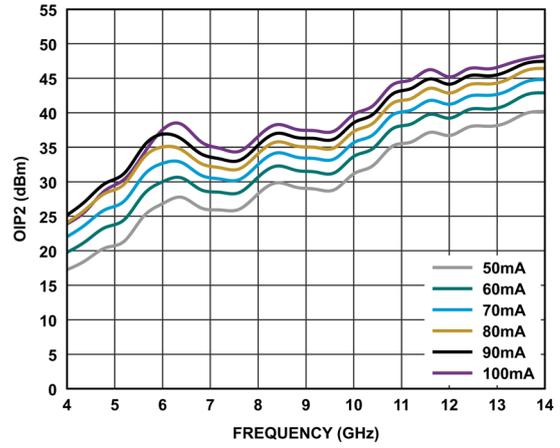


図 83. 様々な I_{DQ} 値における OIP2 と周波数の関係、 $V_{DD} = 3V$ 、トーンあたりの $P_{OUT} = 2dBm$

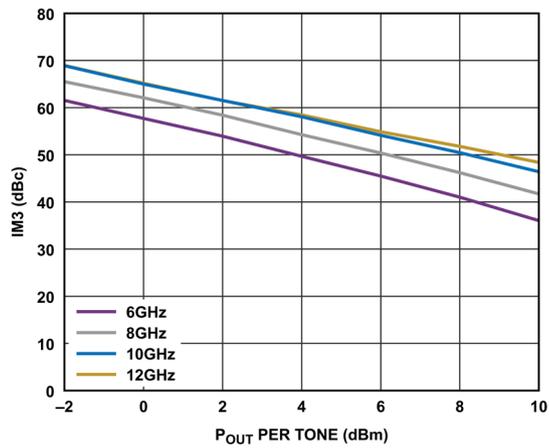


図 81. 様々な周波数における出力 IM3 とトーンあたりの P_{OUT} の関係、 $V_{DD} = 5V$ 、 $R_{BIAS} = 698\Omega$

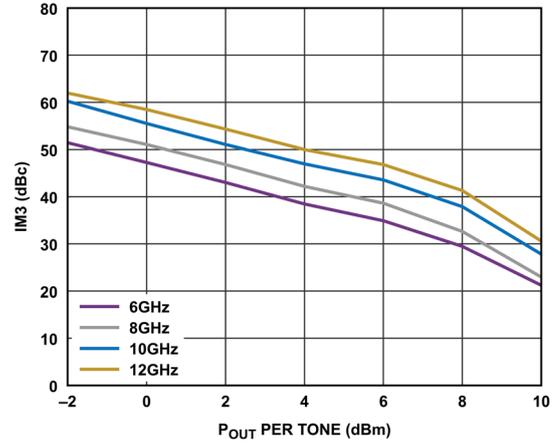


図 84. 様々な周波数における出力 IM3 とトーンあたりの P_{OUT} の関係、 $V_{DD} = 3V$ 、 $R_{BIAS} = 470\Omega$

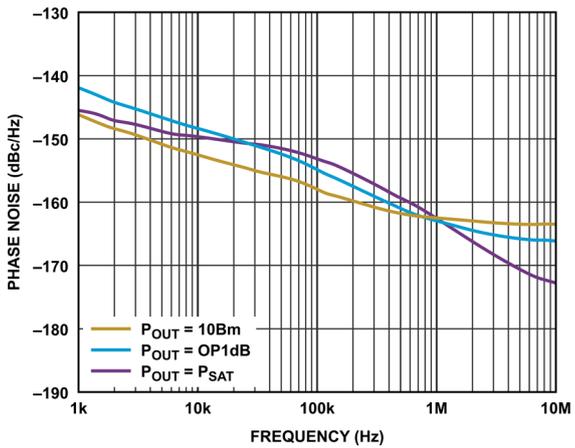


図 82. 様々な P_{OUT} 値における 10GHz での位相ノイズと周波数の関係、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$

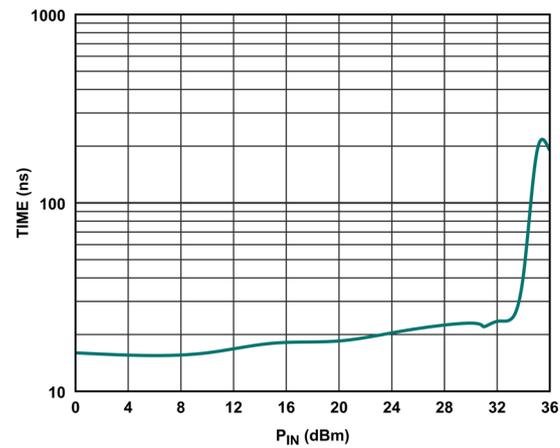


図 85. 10.2GHz でのオーバードライブ回復時間と P_{IN} の関係、小信号ゲイン値の 90% までの回復、 $V_{DD} = 5V$ 、 $I_{DQ} = 100mA$ 、 $R_{BIAS} = 698\Omega$

代表的な性能特性

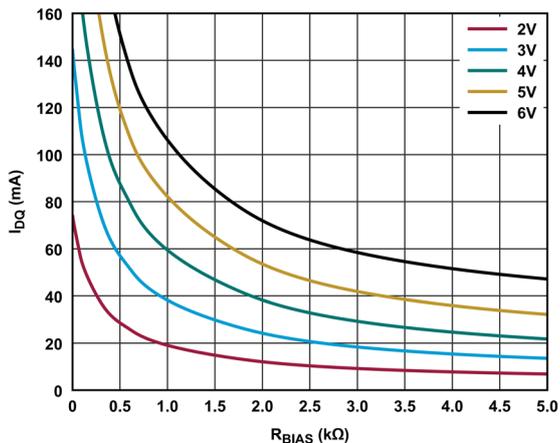


図 86. 様々な電源電圧における I_{DQ} とバイアス抵抗 (R_{BIAS}) 値の関係、 $0\Omega \sim 5k\Omega$

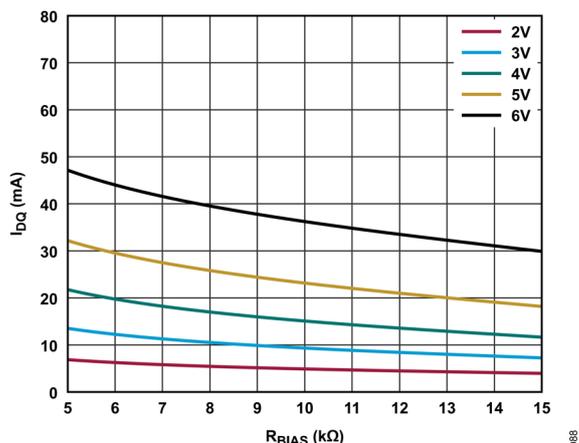


図 88. 様々な電源電圧における I_{DQ} とバイアス抵抗 (R_{BIAS}) 値の関係、 $5k\Omega \sim 15k\Omega$

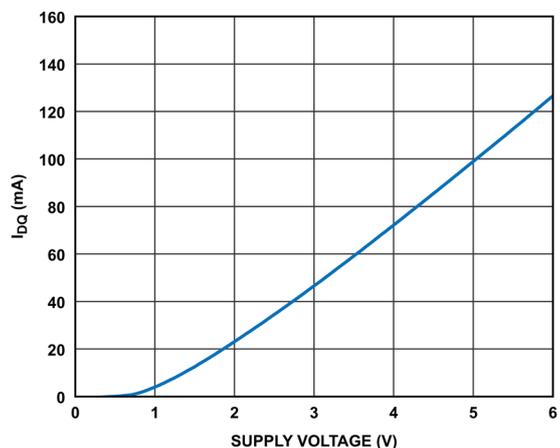


図 87. I_{DQ} と電源電圧の関係、 $R_{BIAS} = 698\Omega$

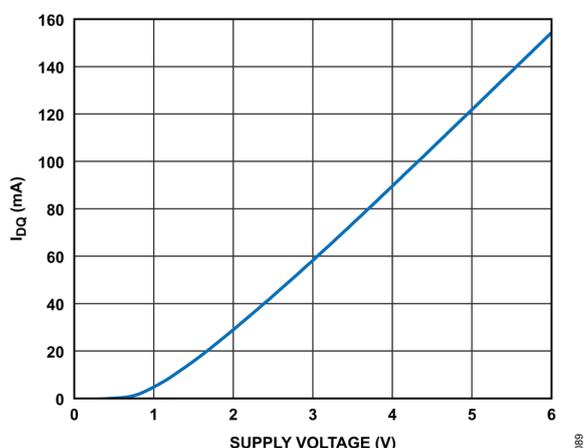


図 89. I_{DQ} と電源電圧の関係、 $R_{BIAS} = 470\Omega$

動作原理

ADL8103は、高RF入力電力耐性を備えた6GHz~12GHzで動作する広帯域のLNAです。簡略化したブロック図を図90に示します。RFINピンとRFOUTピンは内部でACカップリングされ、 50Ω に整合されています。外付けのマッチング部品は必要ありません。 I_{DQ} を調整するには、RBIASピンに電源基準外部抵抗を接続します。

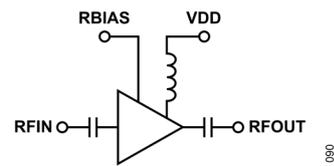


図 90. 簡略化した回路図

アプリケーション情報

仕様規定された周波数範囲で ADL8103 を動作させるための基本的な接続方法を、図 91 に示します。外付けのバイアス・インダクタは不要で、5V 電源は VDD ピンに接続できます。0.1 μ F と 100pF の電源デカップリング・コンデンサを使用することを推奨します。図 91 に示す電源デカップリング・コンデンサの構成は、ADL8103 のデバイス特性の評価や検証に使用したものです。

I_{DQ} を設定するには、図 91 に示すように、RBIAS ピンと VDD ピンの間に抵抗 (R2) を接続します。抵抗値はデフォルトの 698 Ω とすることを推奨します。これにより、100mA の公称 I_{DQ} が得られます。表 9 に、 I_{DQ} および I_{DQ_AMP} の R_{BIAS} に対する変化を示します。また、RBIAS ピンには、 R_{BIAS} の値に応じた電流が流れます (表 9 参照)。RBIAS ピンはオープンのままにしないでください。

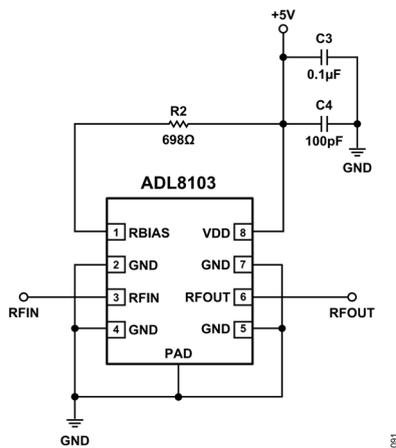


図 91. 標準アプリケーション回路

推奨バイアス・シーケンス

ADL8103 を安全に動作させるには、DC 電源と RF 電源のシーケンスを正しく行う必要があります。パワーアップ時には、VDD を印加してから RFIN に RF 電源を印加し、パワーオフ時には、RFIN の RF 電源をオフにしてから VDD をオフにします。

表 9. $V_{DD} = 5V$ の場合の推奨バイアス抵抗値

R_{BIAS} (Ω)	Total Current, I_{DQ} (mA)	Amplifier Current, I_{DQ_AMP} (mA)	R_{BIAS} Current, I_{RBIAS} (mA)
1690	60	57.80	2.20
1300	70	67.24	2.76
1020	80	76.65	3.35
845	90	86.09	3.91
698	100	95.46	4.54
576	110	104.8	5.20
487	120	114.15	5.85

表 10. $V_{DD} = 3V$ の場合の推奨バイアス抵抗値

R_{BIAS} (Ω)	Total Current, I_{DQ} (mA)	Amplifier Current, I_{DQ_AMP} (mA)	R_{BIAS} Current, I_{RBIAS} (mA)
649	50	47.52	2.48
470	60	56.87	3.13
348	70	66.22	3.72
255	80	75.54	4.46
191	90	84.83	5.17
140	100	94.18	5.82

表 11. 様々な電源電圧に対する推奨バイアス抵抗値、 $I_{DQ} = 100mA$

R_{BIAS} (Ω)	V_{DD} (V)	Amplifier Current, I_{DQ_AMP} (mA)	R_{BIAS} Current, I_{RBIAS} (mA)
140	3	94.10	5.90
470	4	94.80	5.20
698	5	95.46	4.54
1100	6	96.6	3.90

推奨パワー・マネージメント回路

ADL8103 の推奨パワー・マネージメント回路の構成を図 92 に示します。LT8607 降圧レギュレータによって 12V レールから 6.5V に降圧し、更に LT3042 低ドロップアウト (LDO) リニア電圧レギュレータに供給してロー・ノイズの 5V 出力を生成します。図 92 に示す回路の入力電圧が 12V であるとき、LT8607 の入力範囲は最高で 42V になります。

LT8607 の 6.54V レギュレータ出力は、抵抗 R2 と R3 を用いて次の式に従って設定します。

$$R2 = R3((V_{OUT}/0.778 \text{ V}) - 1) \tag{1}$$

ここで、V_{OUT} は出力電圧です。

スイッチング周波数は、RT ピンに 18.2kΩ の抵抗を接続して 2MHz に設定します。LT8607 のデータシートには、その他のスイッチング周波数 (0.2MHz~2.2MHz) の選択に使用できる抵抗値の表が記載されています。

LT3042 の出力電圧は、次式に従い R4 抵抗を SET ピンに接続して設定します。

$$V_{OUT} = 100 \mu\text{A} \times R4 \tag{2}$$

出力が目標電圧 5V の 95% に達する直前に、パワーグッド (PG) 信号をトリガするために PGFB 抵抗が選択されます。LT3042 の出力には、1% の初期許容誤差と 1% の温度変動誤差があります。PGFB の許容誤差は全温度範囲に対し約 3% です。抵抗を追加することで許容誤差が若干増加 (5%) するため、出力と PGFB の間を 5% 開けることは妥当です。更に、PG のオープン・コレクタが 5V 出力にプルアップされ、0V~5V の電圧範囲が得られません。表 12 に、3V~5.5V での動作に推奨される抵抗値を示します。

表 12. 3V~5.5V での動作に推奨される抵抗値

LDO Output Voltage (V)	R4 (kΩ)	R7 (kΩ)	R8 (kΩ)
3	30.1	255	30.1
3.5	34.8	316	30.1
4	40.2	374	30.1
4.5	45.3	422	30.1
5	49.9	442	30.1
5.5	54.9	487	30.1

LT8607 には最大 750mA の電流が流れ、LT3042 には最大 200mA の電流が流れます。5V 電源電圧が別の部品にも供給するバス電源として拡張されている場合、より高電流の部品を使用することができます。LT8608 および LT8609 降圧レギュレータはそれぞれ最大 1.5A および 3A の電流を流すことができ、LT8607 とピン互換です。LT3045 リニア電圧レギュレータは LT3042 とピン互換で、最大 500mA の電流を流すことができます。

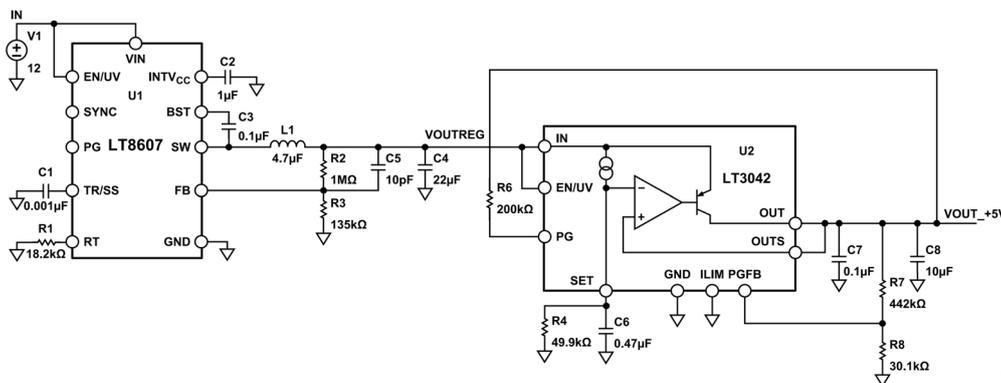


図 92. 推奨パワー・マネージメント回路

RBIAS ピンを用いた ADL8103 の有効化と無効化

RBIAS ピンに単極双投 (SPDT) スイッチを接続することにより、
 図 93 に示すように有効化/無効化回路を実装することができます。
 電源またはグラウンドに RBIAS 抵抗を接続するには、
 ADG719 CMOS スイッチを使います。RBIAS 抵抗をグラウンド
 に接続すると、RF 信号がない状態では合計消費電流が 3.8mA に
 減少し、RF 入力レベルが -10dBm のときは 3.8mA になります。

図 94 には、ADG719 の IN ピンがパルス変動したときの RF 出力
 エンベロープのターンオンとターンオフの応答時間のプロット
 を示しています。

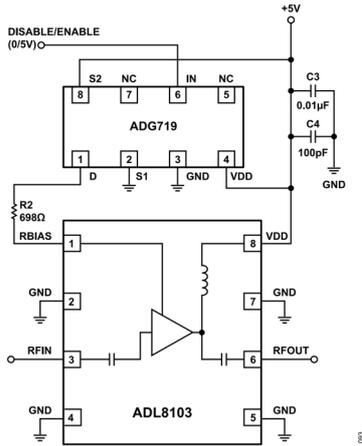


図 93. SPDT を使用した高速有効化/無効化回路

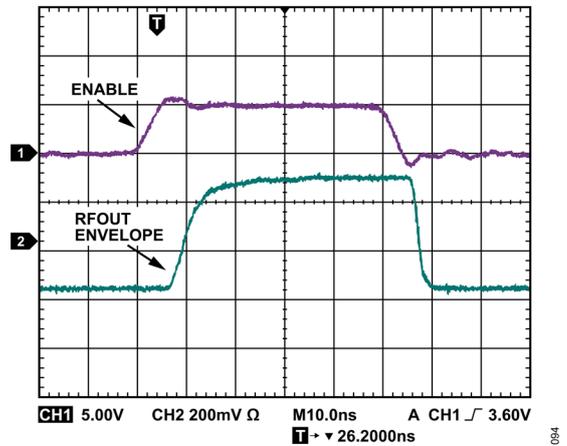


図 94. ADG719 の IN ピンがパルス変動したときの RF 出力エンベロープのオン/オフ応答

外形寸法

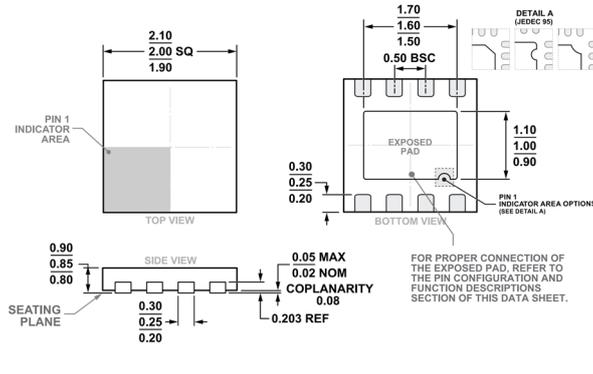


図 95. 8ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP]
 2mm × 2mm ボディ、0.85mm パッケージ高
 (CP-8-30)
 寸法：mm

オーダー・ガイド

Model ^{1, 2}	Temperature Range	Package Description	Packing Quantity	Package Option
ADL8103ACPZN	-55°C to +125°C	8-lead LFCSP (2 mm x 2 mm x 0.85 mm)	Tape, 1	CP-8-30
ADL8103ACPZN-R7	-55°C to +125°C	8-lead LFCSP (2 mm x 2 mm x 0.85 mm)	Reel, 3000	CP-8-30

¹ Z = RoHS 準拠製品。

² ADL8103ACPZN および ADL8103ACPZN-R7 のピン仕上げは、ニッケル・パラジウム金です。

評価用ボード

Model ¹	Description
ADL8103-EVALZ	Evaluation Board

¹ Z = RoHS 準拠製品。