

10GHz~40GHz、2ウェイ RF スプリッタ／コンバイナ

特長

- ▶ 2ウェイ RF スプリッタ／コンバイナ
- ▶ 周波数範囲：10GHz~40GHz
- ▶ 挿入損失（3dB からの超過分）：
 - ▶ 10GHz~18GHz で-1dB
 - ▶ 18GHz~27GHz で-1.1dB
- ▶ リターン・ロス（ポート S1）：
 - ▶ 10GHz~18GHz で-15dB
 - ▶ 18GHz~27GHz で-12dB
- ▶ アイソレーション：
 - ▶ -20dB（10GHz~18GHz）
 - ▶ 18GHz~27GHz で-23dB
- ▶ 1.460mm × 1.460mm × 0.500mm、ウェハ・レベル・チップ・スケール・パッケージ（WLCSP）

アプリケーション

- ▶ 汎用マイクロ波信号分配
- ▶ フェーズド・アレイ衛星通信（SATCOM）システム
- ▶ フェーズド・アレイ・レーダー・システム

概要

ADAR5001 は、スペースに制約のあるマイクロ波信号分配アプリケーション向けに設計された 1:2 のウィルキンソン型パワー・スプリッタです。10GHz~18GHz における過剰挿入損失は-1.0dB、18GHz~27GHz における過剰挿入損失は-1.1dB です。ADAR5001 の 2 つの出力は位相と振幅のどちらも一致しているため、チャンネル間の時間スキューを小さく抑える必要のある信号分配アプリケーションに最適です。ADAR5001 は、P1 および P2 の各ポートの入力信号を結合して S1 ポートで出力するコンバイナとしても使用できます。ADAR5001 は、1.460mm × 1.460mm × 0.500mm の小型 WLCSP に収められており、素子間のピッチを小さくする必要のあるプレーナ型のフェーズドアレイ・アンテナ・システムでの用途に最適です。

ADAR5001 はパッシブ・シリコン・プロセスで製造され、-40°C~+85°C で動作するように仕様規定されています。

機能ブロック図

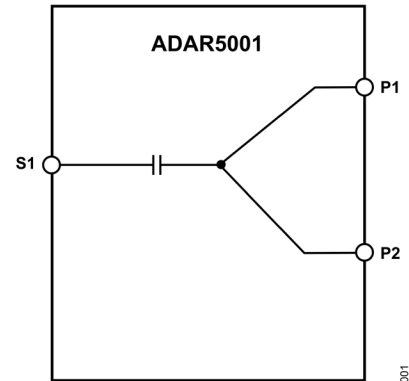


図 1. 機能ブロック図

Rev. 0

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	ピン配置およびピン機能の説明.....	5
アプリケーション.....	1	インターフェース回路図.....	5
概要.....	1	代表的な性能特性.....	6
機能ブロック図.....	1	動作原理.....	8
仕様.....	3	外形寸法.....	9
絶対最大定格.....	4	オーダー・ガイド.....	9
静電放電（ESD）定格.....	4	評価用ボード.....	9
ESDに関する注意.....	4		

改訂履歴

3/2024—Revision 0: Initial Version

仕様

特に指定のない限り、ソースおよび負荷インピーダンス = 50Ω、T_A = 25°C。

表 1. 仕様

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
OPERATING CONDITIONS					
Frequency Range		10		40	GHz
INSERTION LOSS (Excess of 3.0 dB)	S1 to P1, P2				
	10 GHz to 18 GHz		-1.0		dB
	18 GHz to 27 GHz		-1.1		dB
	27 GHz to 38 GHz		-1.4		dB
	38 GHz to 40 GHz		-2.0		dB
INSERT LOSS FLATNESS	S1 to P1, P2				
	10 GHz to 18 GHz		0.4		dB
	18 GHz to 27 GHz		0.5		dB
	27 GHz to 38 GHz		0.3		dB
	38 GHz to 40 GHz		1.0		dB
INSERTION LOSS MISMATCH	P1 to P2				
	10 GHz to 18 GHz		0.04		dB
	18 GHz to 27 GHz		0.03		dB
	27 GHz to 38 GHz		0.08		dB
	38 GHz to 40 GHz		0.25		dB
INSERTION PHASE MISMATCH	P1 to P2				
	10 GHz to 18 GHz		0.2		dB
	18 GHz to 27 GHz		0.2		dB
	27 GHz to 38 GHz		0.5		dB
	38 GHz to 40 GHz		2.5		dB
RETURN LOSS	All other ports terminated				
	S1				
		10 GHz to 18 GHz		-15	dB
		18 GHz to 27 GHz		-12	dB
		27 GHz to 38 GHz		-14	dB
		38 GHz to 40 GHz		-20	dB
	P1, P2				
		10 GHz to 18 GHz		-11	dB
	18 GHz to 27 GHz		-15	dB	
	27 GHz to 38 GHz		-20	dB	
	38 GHz to 40 GHz		-8	dB	
ISOLATION	P1 to P2, P2 to P1				
	10 GHz to 18 GHz		-20		dB
	18 GHz to 27 GHz		-23		dB
	27 GHz to 38 GHz		-15		dB
	38 GHz to 40 GHz		-10		dB

絶対最大定格

表 2. 絶対最大定格

Parameter	Rating
Maximum Input Power (Any Port)	34 dBm
Maximum Total Power (S1 Port)	37 dBm
Temperature	
Operating Range	-40°C to +85°C
Storage Range	-40°C to +150°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

静電放電 (ESD) 定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したのですが、対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

ADAR5001 の ESD 定格

表 3. ADAR5001、8 ボール WLCSP

ESD Model	Withstand Threshold (V)	Class
HBM	2000	2

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

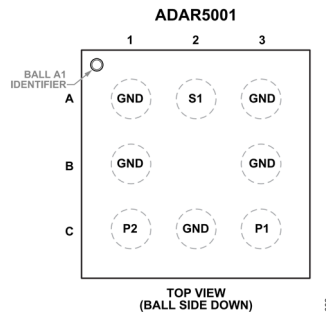


図 2. ピン配置（上面図）

表 4. ピン機能の説明

ピン番号	記号	説明
A1, A3, B1, B3, C2	GND	グラウンド。プリント回路基板（PCB）上で低インピーダンスのグラウンド・プレーンに接続します。
A2	S1	合波または分波。デバイスをスプリッタとして用いる場合は入力ポート、デバイスをコンバイナとして用いる場合は出力ポート。S1は信号経路内ではAC結合されていますが、グラウンドへのDC経路があります。
C1	P2	ポート 2。デバイスをスプリッタとして用いる場合は RF 出力、デバイスをコンバイナとして用いる場合は RF 入力。P2にはグラウンドへのDC経路があります。
C3	P1	ポート 1。デバイスをスプリッタとして用いる場合は RF 出力、デバイスをコンバイナとして用いる場合は RF 入力。P1にはグラウンドへのDC経路があります。

インターフェース回路図

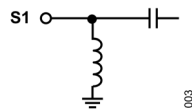


図 3. S1 ピンのインターフェース回路図

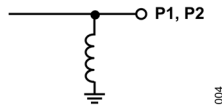


図 4. P1、P2 のインターフェース回路図

代表的な性能特性

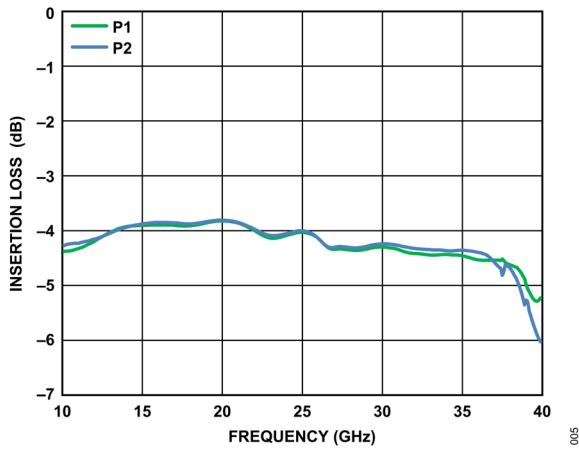


図 5. 挿入損失と周波数の関係

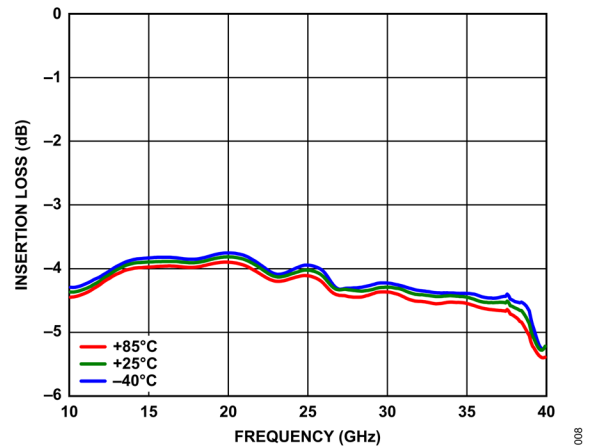


図 8. P1 の挿入損失と周波数および温度の関係

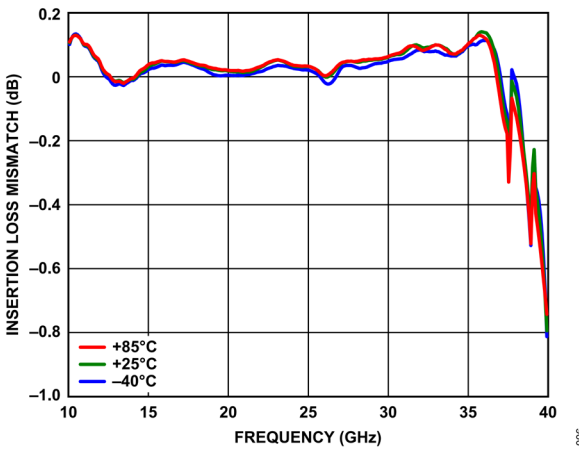


図 6. 挿入損失ミスマッチと周波数および温度の関係、
同じ温度での P1 に正規化

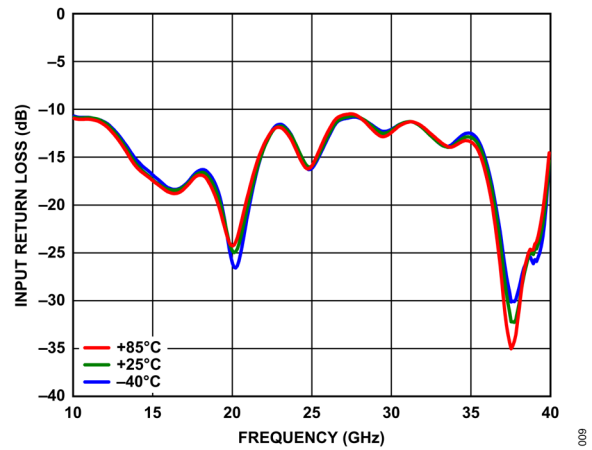


図 9. S1 の入力リターン・ロスと周波数および温度の関係

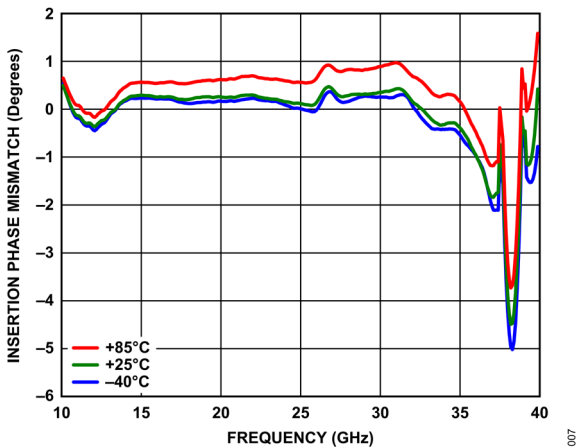


図 7. 挿入位相ミスマッチと周波数および温度の関係、
同じ温度での P1 に正規化

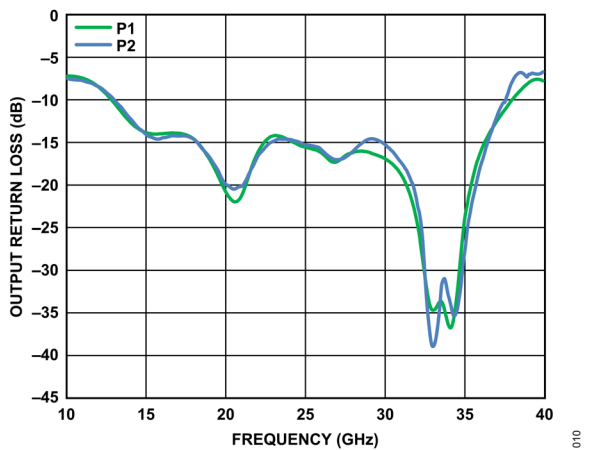


図 10. 出力リターン・ロスと周波数の関係 (P1、P2)

代表的な性能特性

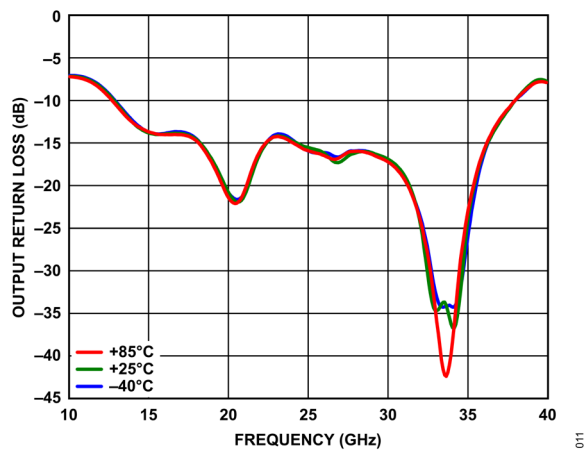


図 11. P1 の出力リターン・ロスと周波数および温度の関係

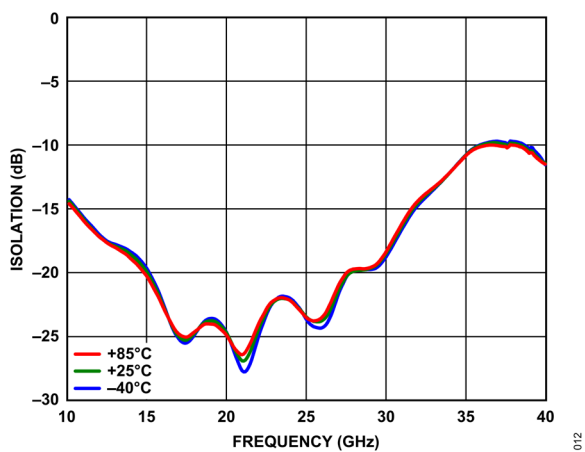


図 12. P2 に対する P1 のアイソレーションと周波数および温度の関係

動作原理

ADAR5001 は、1:2 のウィルキンソン型パワー・スプリッタ/コンバイナです。S1 ポートは信号経路内では AC 結合されていますが、グラウンドへの DC 経路があります。

P1 および P2 の各ポートにもグラウンドへの DC 経路があります。そのため、いずれかのポートの DC バイアス・レベルがゼロでない場合、これらのポートは外部で AC 結合する必要があります。

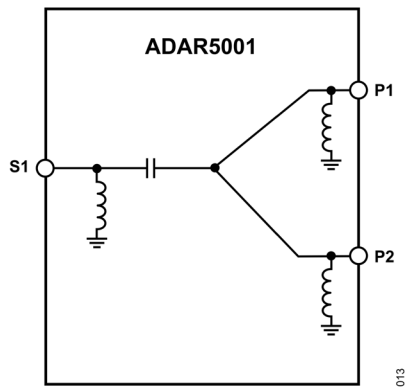


図 13. ADAR5001 の簡略ブロック図

外形寸法

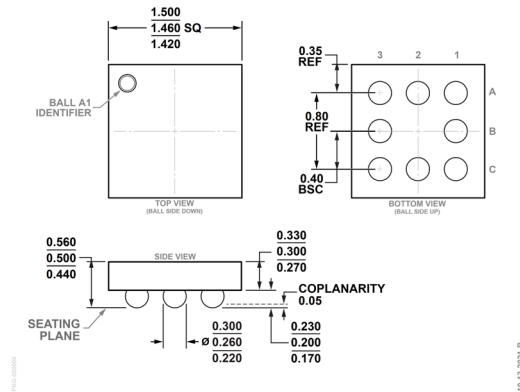


図 14. 8 ボール・ウェハ・レベル・チップ・スケール・パッケージ [WLCSP] (CB-8-8)
単位：mm

更新：2024年2月17日

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Packing Quantity	Package Option
ADAR5001ACBZ	-40°C to +85°C	CHIPS W/SOLDER BUMPS/WLCSP	Reel, 1	CB-8-8
ADAR5001ACBZ-R7	-40°C to +85°C	CHIPS W/SOLDER BUMPS/WLCSP	Reel, 3000	CB-8-8

¹ Z = RoHS 準拠製品。

評価用ボード

表 5. 評価用ボード

Model ¹	Description
ADAR5001-EVALZ	Evaluation Board

¹ Z = RoHS 準拠製品。