

特長

- Σ-Δ 変調を採用したフィルタなしのクラス D アンプ
- 自動レベル制御(ALC)によりダイナミック・レンジを広げ、クリッピングを防止
- 5.0 V 電源 3 Ω 負荷で 3 W、8 Ω 負荷で 1.4 W、総合高調波歪み (ALC オフ)10%以下
- 4.2 V 電源 8 Ω 負荷で 700 mW (ALC 80%)
- 5.0 V で効率 93%、8 Ω スピーカで 1.4 W
- 信号対ノイズ比(SNR): 93 dB 以上
- 単電源動作: 2.5~5.5 V
- 極めて小さいシャットダウン電流: 20 nA
- 短絡保護とサーマル保護
- 9 ボールの 1.5 mm × 1.5 mm WLCSP を採用
- ポップ・アンド・クリック・ノイズの抑圧
- 抵抗の内蔵によりボードの部品数を削減
- ゲイン設定: デフォルトで 18 dB 固定またはユーザ調整可能

アプリケーション

- 携帯電話
- MP3 プレーヤ
- ポータブル・ゲーム機
- ポータブル機器
- 教育用玩具

概要

SSM2317 は、集積度の高い高効率クラス D オーディオ・アンプです。携帯電話アプリケーションの性能を最大化するためにデザインされています。アプリケーション回路では、最小の外付け部品数と 2.5 V~5.5 V の単電源動作が必要です。この

デバイスは、5.0 V 電源、3 Ω 負荷、THD + N < 1% で、3 W の連続出力電力を供給することができます。

SSM2317 は、外付け LC 出力フィルタが不要な高効率低ノイズの変調方式を採用しています。この変調方式は、低い出力電力でも高い効率を維持します。5.0 V 電源、8 Ω、1.4 W で効率 93%、また 3 Ω、3 W では効率 85% で動作し、SNR > 93 dB です。スペクトル拡散パルス密度変調を採用して、他のクラス D アーキテクチャに比べて EMI 放射を低く抑えています。

自動レベル制御(ALC)の採用により、ダイナミック・レンジを広げ、クリッピングを防止することができます。この機能では、GND と VTH ピンの間に外付け抵抗を接続し、ALC_EN ピンにアクチベーション電圧を加えるだけで済みます。

SSM2317 には、シャットダウン電流が 20 nA (typ)になるマイクロパワー・シャットダウン・モードがあります。SDピンにロー・レベルを入力すると、このシャットダウンがイネーブルされます。

このデバイスはポップ・アンド・クリック抑圧回路も内蔵しています。この機能は、出力でのターンオン/ターンオフ時の電圧グリッチを抑えて、オン/オフ時の可聴ノイズを小さくします。

SSM2317 のデフォルト・ゲインは 18 dB ですが、外付け抵抗対を使ってゲインを小さくすることができます(ゲインのセクション参照)。

SSM2317 の仕様は、-40°C~+85°C の工業用温度範囲で規定されています。サーマル・シャットダウン保護と出力短絡保護を内蔵しています。このデバイスは、9 ボールの 1.5 mm × 1.5 mm ウエハー・レベル・チップ・スケール・パッケージ (WLCSP)を採用しています。

機能ブロック図

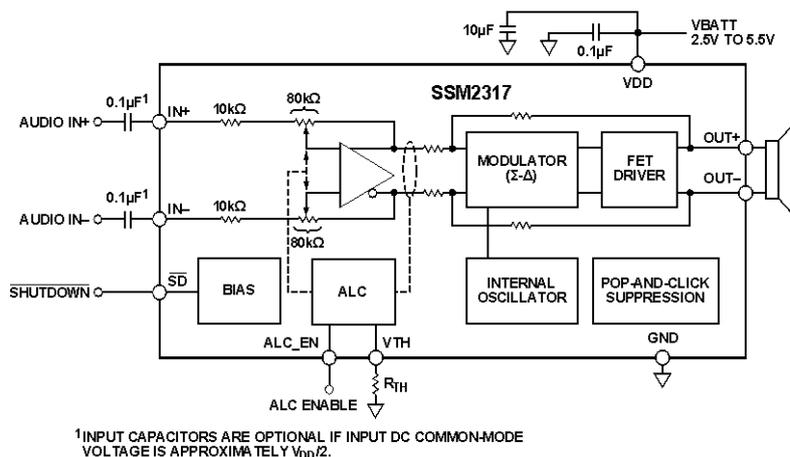


図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2008 Analog Devices, Inc. All rights reserved.

目次

特長	1	ゲイン	13
アプリケーション	1	ポップ・アンド・クリック・ノイズの抑圧	13
概要	1	出力変調の説明	13
機能ブロック図	1	レイアウト	13
改訂履歴	2	入力コンデンサの選択	14
仕様	3	電源デカップリング	14
絶対最大定格	4	自動レベル制御(ALC)	14
熱抵抗	4	動作モード	14
ESD の注意	4	アタック・タイム、ホールド・タイム、リリース・タイム	14
ピン配置およびピン機能説明	5	出力スレッシュホールド	15
代表的な性能特性	6	ALC のイネーブル/ディスエーブル	15
代表的なアプリケーション回路	12	外形寸法	16
動作原理	13	オーダー・ガイド	16
概要	13		

改訂履歴

6/08—Rev. 0 to Rev. A

Changes to Figure 1	1
Changes to Table 2	5
Changes to Figure 17 and Figure 18	9
Changes to Figure 39 and Figure 40	13
Changes to Ordering Guide	17

3/08—Revision 0: Initial Version

仕様

特に指定のない限り、 $V_{DD} = 5.0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $R_L = 8\ \Omega + 33\ \mu\text{H}$ 、ALC = オフ。

表 1.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
DEVICE CHARACTERISTICS						
Output Power	P_O	$R_L = 8\ \Omega$, THD = 1%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 5.0\ \text{V}$		1.42		W
		$R_L = 8\ \Omega$, THD = 1%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 3.6\ \text{V}$		0.72		W
		$R_L = 8\ \Omega$, THD = 10%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 5.0\ \text{V}$		1.77		W
		$R_L = 8\ \Omega$, THD = 10%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 3.6\ \text{V}$		0.91		W
		$R_L = 4\ \Omega$, THD = 1%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 5.0\ \text{V}$		2.53		W
		$R_L = 4\ \Omega$, THD = 1%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 3.6\ \text{V}$		1.27		W
		$R_L = 4\ \Omega$, THD = 10%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 5.0\ \text{V}$		3.16 ¹		W
		$R_L = 4\ \Omega$, THD = 10%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 3.6\ \text{V}$		1.59		W
		$R_L = 3\ \Omega$, THD = 1%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 5.0\ \text{V}$		3.11		W
		$R_L = 3\ \Omega$, THD = 1%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 3.6\ \text{V}$		1.55		W
		$R_L = 3\ \Omega$, THD = 10%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 5.0\ \text{V}$		3.89		W
		$R_L = 3\ \Omega$, THD = 10%, $f = 1\ \text{kHz}$, 20 kHz BW, $V_{DD} = 3.6\ \text{V}$		1.94		W
Efficiency	η	$P_O = 1.4\ \text{W}$, $8\ \Omega$, $V_{DD} = 5.0\ \text{V}$		93		%
Total Harmonic Distortion + Noise	THD + N	$P_O = 1\ \text{W}$ into $8\ \Omega$, $f = 1\ \text{kHz}$, $V_{DD} = 5.0\ \text{V}$		0.02		%
		$P_O = 0.5\ \text{W}$ into $8\ \Omega$, $f = 1\ \text{kHz}$, $V_{DD} = 3.6\ \text{V}$		0.02		%
Input Common-Mode Voltage Range	V_{CM}		1.0		$V_{DD} - 1.0$	V
Common-Mode Rejection Ratio	$CMRR_{GS}$	$V_{CM} = 2.5\ \text{V} \pm 100\ \text{mV}$ at 217 Hz, output referred		57		dB
Average Switching Frequency	f_{SW}			280		kHz
Differential Output Offset Voltage	V_{OOS}	Gain = 18 dB		2.0		mV
POWER SUPPLY						
Supply Voltage Range	V_{DD}	Guaranteed from PSRR test	2.5		5.5	V
Power Supply Rejection Ratio	PSRR	$V_{DD} = 2.5\ \text{V}$ to $5.0\ \text{V}$, dc input floating	70	85		dB
	$PSRR_{GSM}$	$V_{RIPPLE} = 100\ \text{mV}$ at 217 Hz, inputs ac grounded, $C_{IN} = 0.1\ \mu\text{F}$		60		dB
Supply Current (Typically, 170 μA Increase with ALC On)	I_{SY}	$V_{IN} = 0\ \text{V}$, no load, $V_{DD} = 5.0\ \text{V}$		3.6		mA
		$V_{IN} = 0\ \text{V}$, no load, $V_{DD} = 3.6\ \text{V}$		3.2		mA
		$V_{IN} = 0\ \text{V}$, no load, $V_{DD} = 2.5\ \text{V}$		2.7		mA
		$V_{IN} = 0\ \text{V}$, load = $8\ \Omega + 33\ \mu\text{H}$, $V_{DD} = 5.0\ \text{V}$		3.7		mA
		$V_{IN} = 0\ \text{V}$, load = $8\ \Omega + 33\ \mu\text{H}$, $V_{DD} = 3.6\ \text{V}$		3.3		mA
		$V_{IN} = 0\ \text{V}$, load = $8\ \Omega + 33\ \mu\text{H}$, $V_{DD} = 2.5\ \text{V}$		2.8		mA
Shutdown Current	I_{SD}	$\overline{SD} = \text{GND}$		20		nA
GAIN CONTROL						
Closed-Loop Gain	Gain			18		dB
Differential Input Impedance	Z_{IN}	$\overline{SD} = V_{DD}$		10		k Ω
		$\overline{SD} = \text{GND}$		10		k Ω
SHUTDOWN CONTROL						
Input Voltage High	V_{IH}	$I_{SY} \geq 1\ \text{mA}$		1.2		V
Input Voltage Low	V_{IL}	$I_{SY} \leq 300\ \text{nA}$		0.5		V
Wake-Up Time	t_{WU}	\overline{SD} rising edge from GND to V_{DD}		28		ms
Shutdown Time	t_{SD}	\overline{SD} falling edge from V_{DD} to GND		5		μs
Output Impedance	Z_{OUT}	$\overline{SD} = \text{GND}$		>100		k Ω
NOISE PERFORMANCE						
Output Voltage Noise	e_n	$V_{DD} = 3.6\ \text{V}$, $f = 20\ \text{Hz}$ to $20\ \text{kHz}$, inputs are ac grounded, gain = 18 dB, A-weighted		72		μV
Signal-to-Noise Ratio	SNR	$P_O = 1.4\ \text{W}$, $R_L = 8\ \Omega$		93		dB

¹ SSM2317は3Wを超える優れたオーディオ品質を持っていますが、デバイス・パッケージに制限があるため、3Wを超える連続出力電力は回避する必要があります。

絶対最大定格

特に指定のない限り、25°Cでの絶対最大定格。

表 2.

Parameter	Rating
Supply Voltage	6 V
Input Voltage	V_{DD}
Common-Mode Input Voltage	V_{DD}
Continuous Output Power	3 W
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range	-40°C to +85°C
Junction Temperature Range	-65°C to +165°C
Lead Temperature (Soldering, 60 sec)	300°C
ESD Susceptibility	4 kV

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作の節に記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。

表 3. 熱抵抗

Package Type	PCB	θ_{JA}	θ_{JB}	Unit
9-Ball, 1.5 mm × 1.5 mm WLCSP	1S0P	162	39	°C/W
	2S0P	76	21	°C/W

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

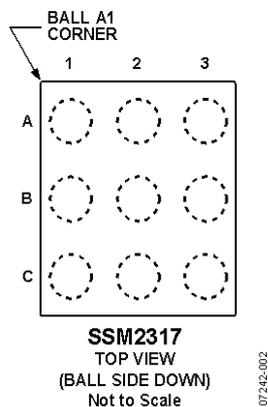


図 2. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1A	IN-	反転入力。
1B	IN+	非反転入力。
1C	GND	グラウンド。
2A	\overline{SD}	シャットダウン入力。アクティブ・ローのデジタル入力。
2B	ALC_EN	自動レベル制御のイネーブル入力。アクティブ・ハイのデジタル入力。
2C	VDD	電源。
3A	VTH	可変スレッショールド。
3B	OUT-	反転出力。
3C	OUT+	非反転出力。

代表的な性能特性

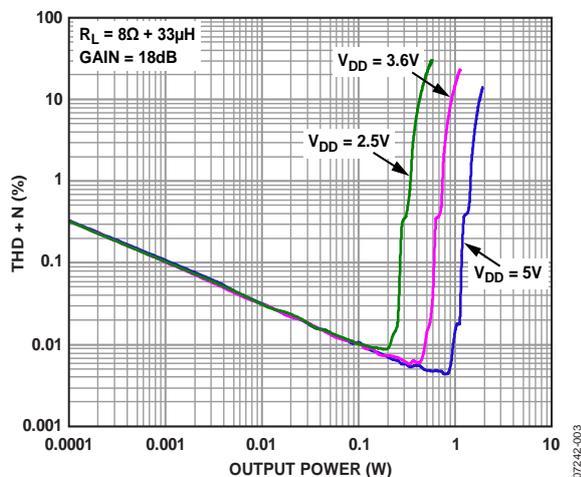


図 3. THD + N 対出力電力
 $R_L = 8\Omega + 33\mu\text{H}$ 、ゲイン = 18 dB

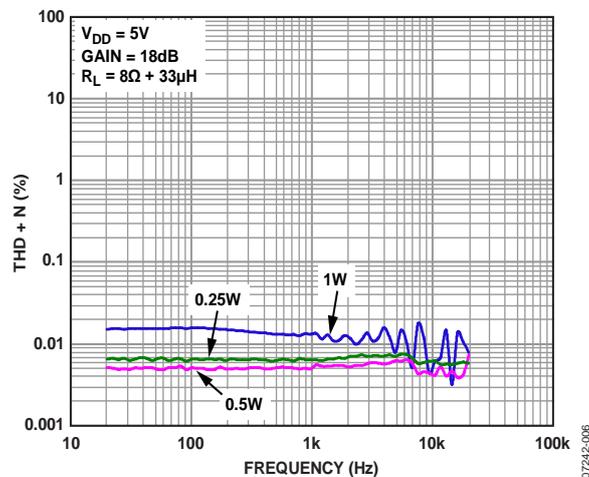


図 6. THD + N の周波数特性
 $V_{DD} = 5\text{V}$ 、 $R_L = 8\Omega + 33\mu\text{H}$ 、ゲイン = 18 dB

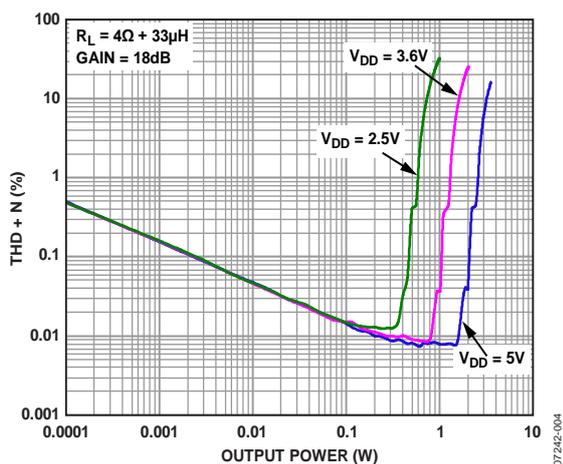


図 4. THD + N 対出力電力
 $R_L = 4\Omega + 33\mu\text{H}$ 、ゲイン = 18 dB

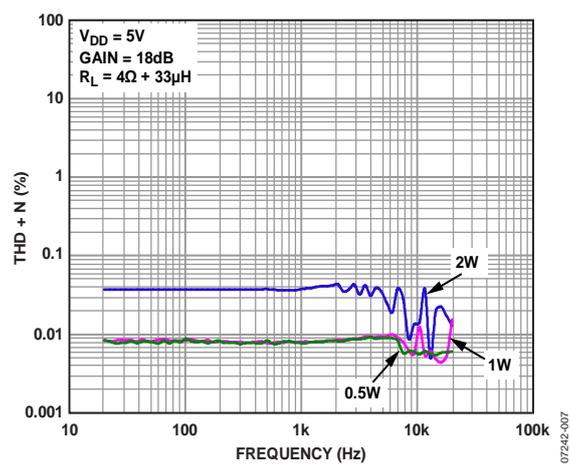


図 7. THD + N の周波数特性
 $V_{DD} = 5\text{V}$ 、 $R_L = 4\Omega + 33\mu\text{H}$ 、ゲイン = 18 dB

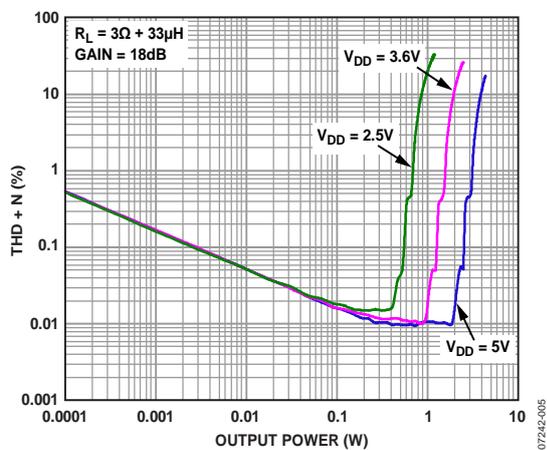


図 5. THD + N 対出力電力
 $R_L = 3\Omega + 33\mu\text{H}$ 、ゲイン = 18 dB

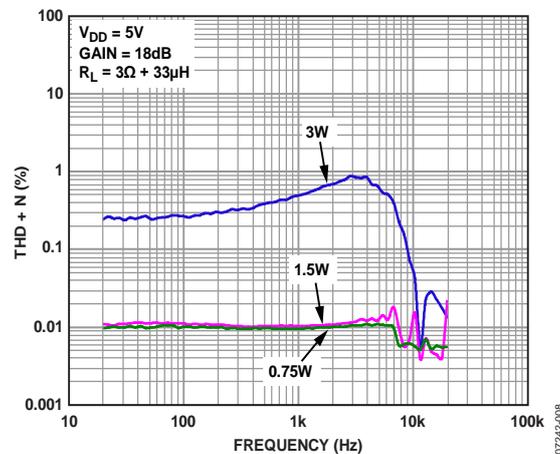


図 8. THD + N の周波数特性
 $V_{DD} = 5\text{V}$ 、 $R_L = 3\Omega + 33\mu\text{H}$ 、ゲイン = 18 dB

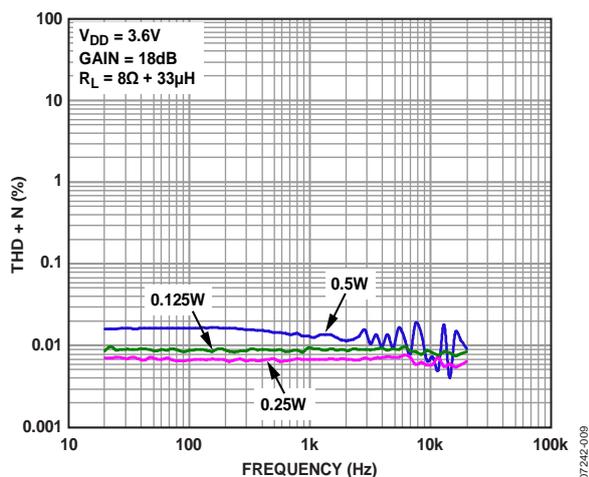


図 9. THD + N の周波数特性
 $V_{DD} = 3.6V$, $R_L = 8\Omega + 33\mu H$, ゲイン = 18 dB

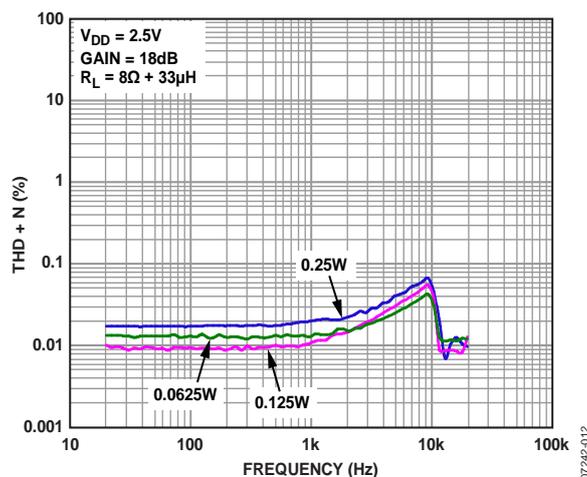


図 12. THD + N の周波数特性
 $V_{DD} = 2.5V$, $R_L = 8\Omega + 33\mu H$, ゲイン = 18 dB

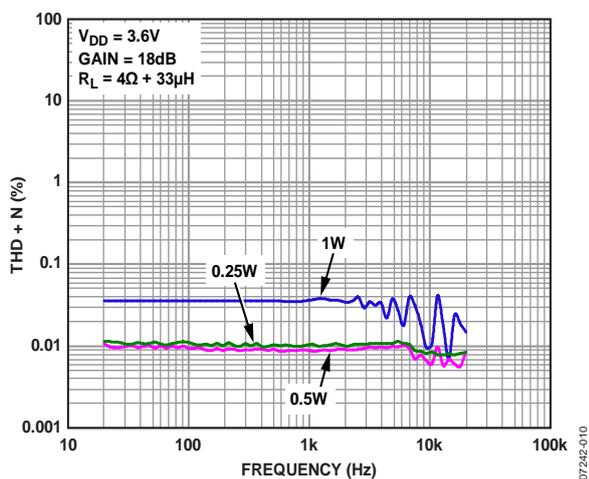


図 10. THD + N の周波数特性
 $V_{DD} = 3.6V$, $R_L = 4\Omega + 33\mu H$, ゲイン = 18 dB

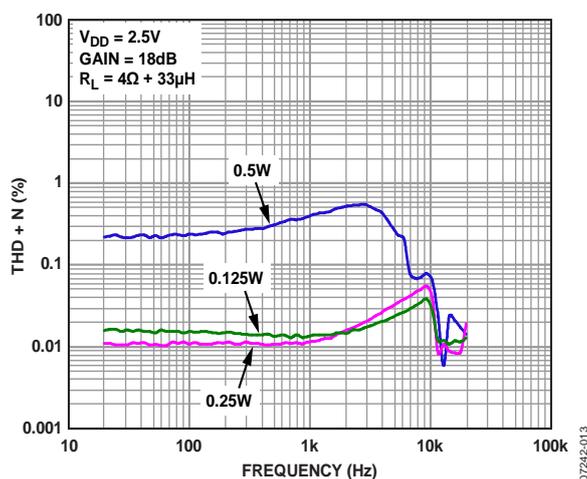


図 13. THD + N の周波数特性
 $V_{DD} = 2.5V$, $R_L = 4\Omega + 33\mu H$, ゲイン = 18 dB

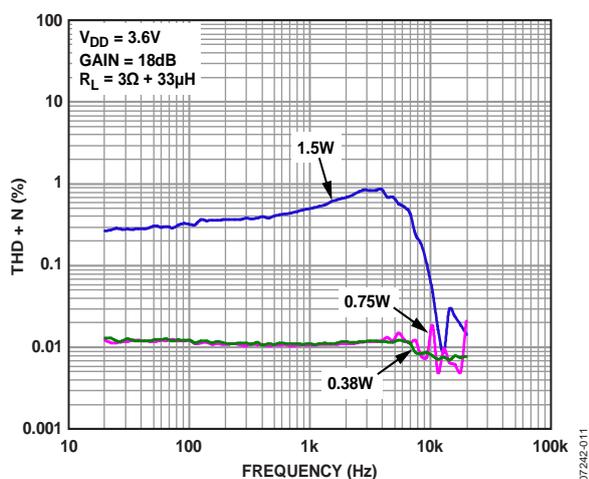


図 11. THD + N の周波数特性
 $V_{DD} = 3.6V$, $R_L = 3\Omega + 33\mu H$, ゲイン = 18 dB

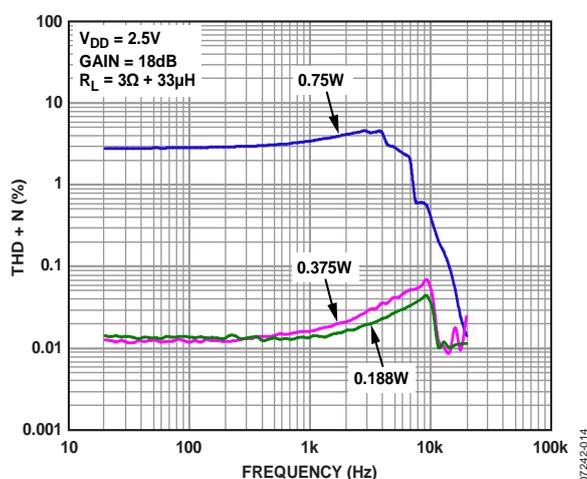


図 14. THD + N の周波数特性
 $V_{DD} = 2.5V$, $R_L = 3\Omega + 33\mu H$, ゲイン = 18 dB

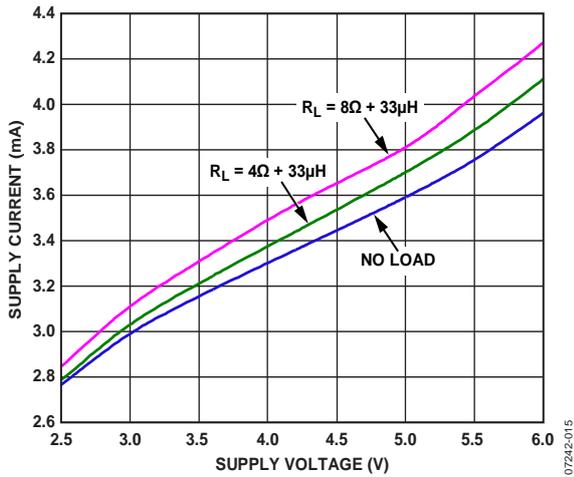


図 15.電源電流対電源電圧

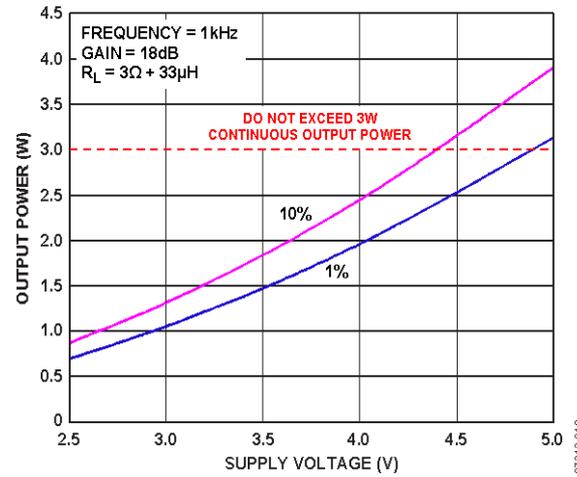


図 18.最大出力電力対電源電圧
 $R_L = 3\Omega + 33\mu\text{H}$ 、ゲイン = 18 dB

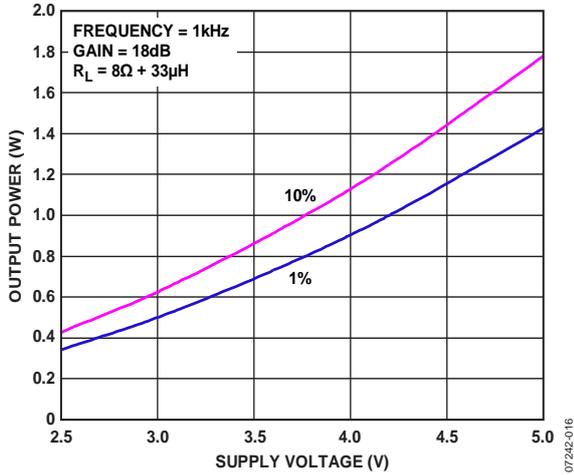


図 16.最大出力電力対電源電圧
 $R_L = 8\Omega + 33\mu\text{H}$ 、ゲイン = 18 dB

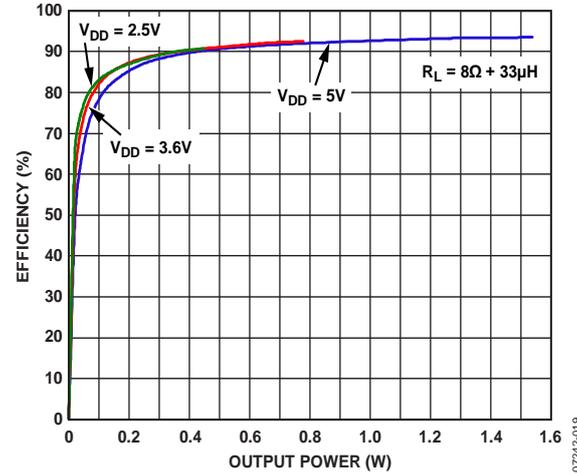


図 19.効率対出力電力
 $R_L = 8\Omega + 33\mu\text{H}$

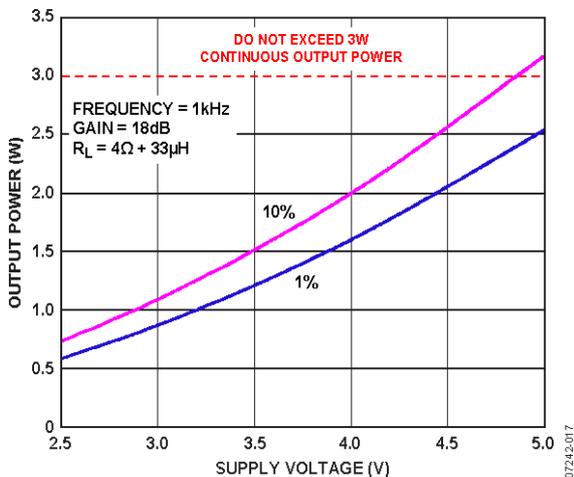


図 17.最大出力電力対電源電圧
 $R_L = 4\Omega + 33\mu\text{H}$ 、ゲイン = 18 dB

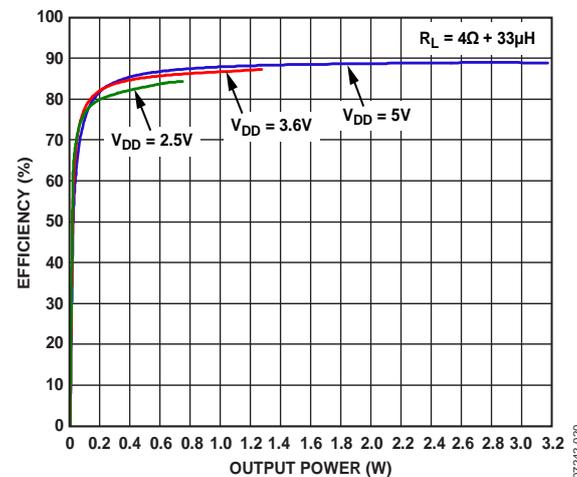


図 20.効率対出力電力
 $R_L = 4\Omega + 33\mu\text{H}$

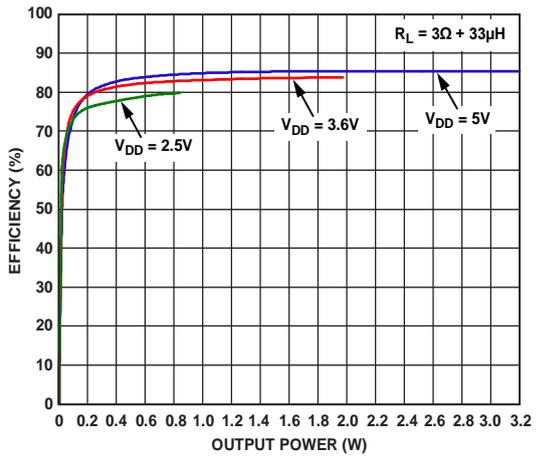


图 21. 效率对出力電力
 $R_L = 3\Omega + 33\mu\text{H}$

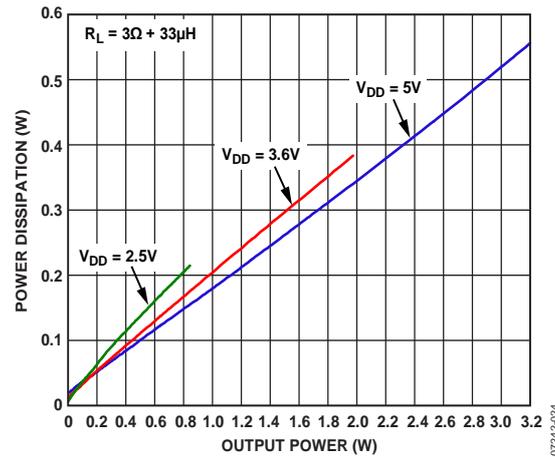


图 24. 消費電力对出力電力
 $R_L = 3\Omega + 33\mu\text{H}$

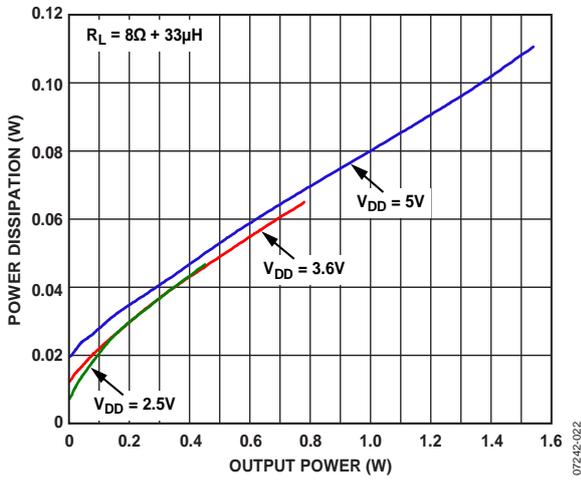


图 22. 消費電力对出力電力
 $R_L = 8\Omega + 33\mu\text{H}$

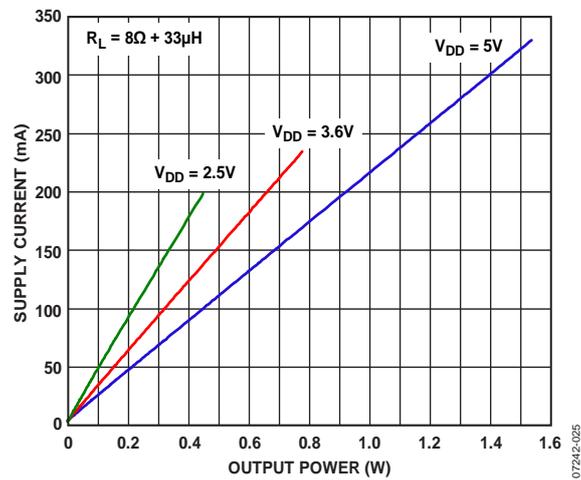


图 25. 電源電流对出力電力
 $R_L = 8\Omega + 33\mu\text{H}$

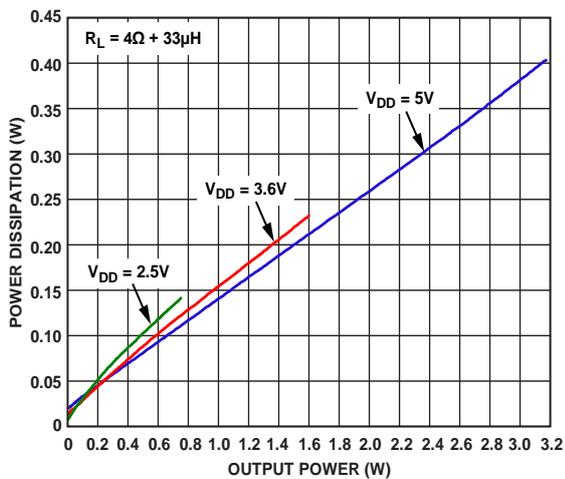


图 23. 消費電力对出力電力
 $R_L = 4\Omega + 33\mu\text{H}$

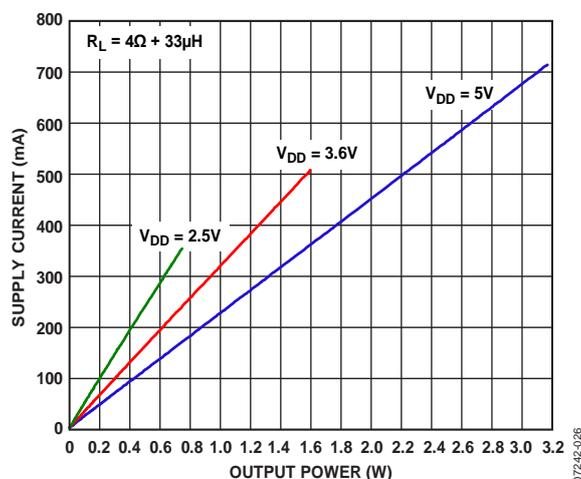


图 26. 電源電流对出力電力
 $R_L = 4\Omega + 33\mu\text{H}$

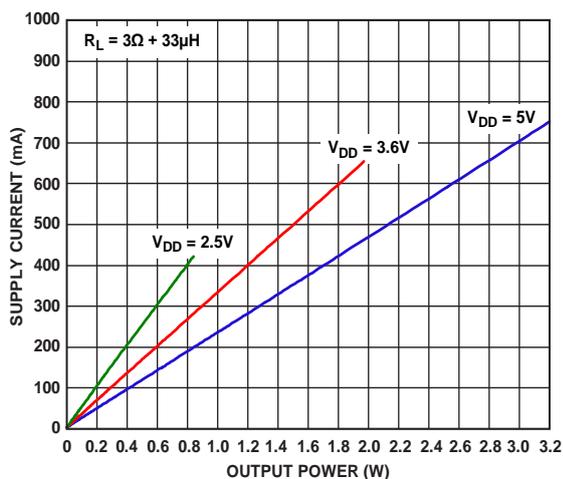
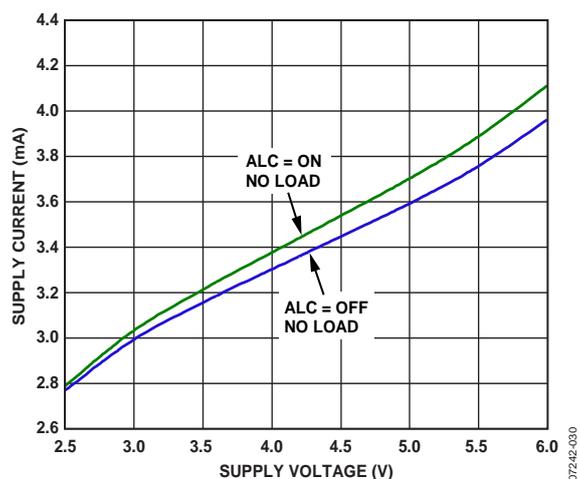
図 27.電源電流対出力電力、 $R_L = 3\Omega + 33\mu\text{H}$ 

図 30.電源電流対電源電圧、ALC の効果

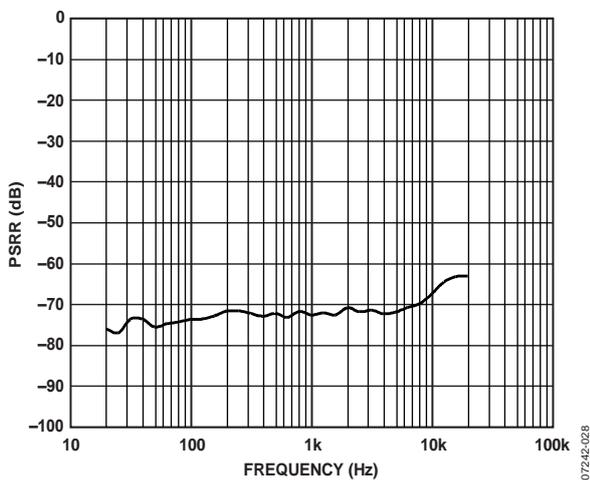


図 28.電源除去比の周波数特性

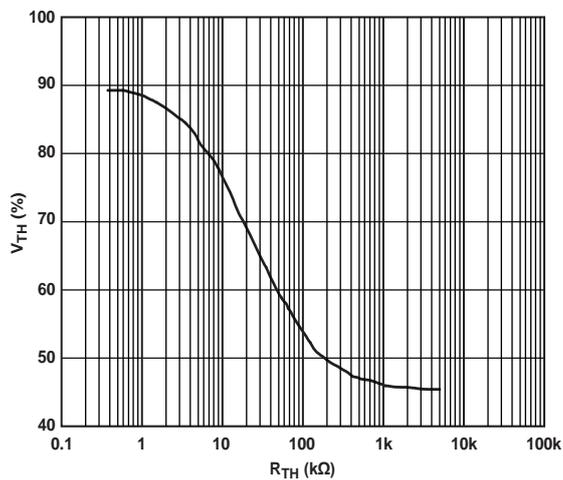
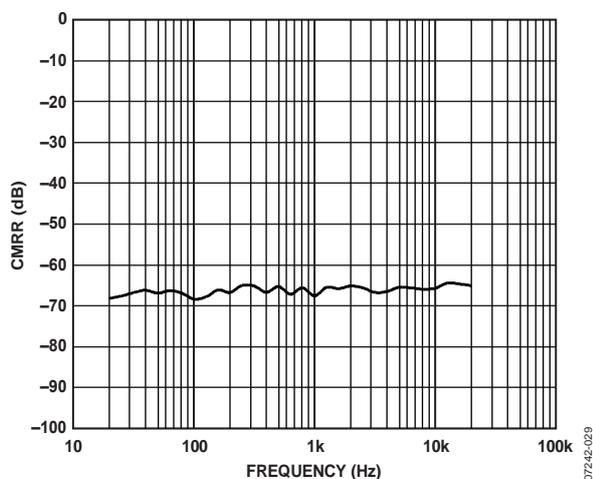
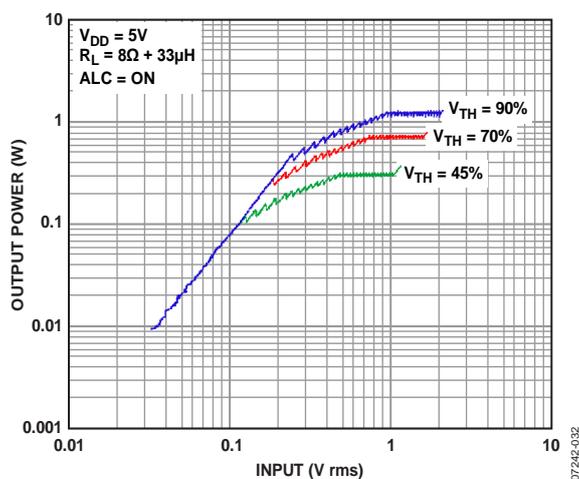
図 31. V_{TH} 対 R_{TH} 

図 29.同相モード除去比の周波数特性

図 32.入力/出力特性、 $V_{DD} = 5\text{V}$ 、ALC = オン

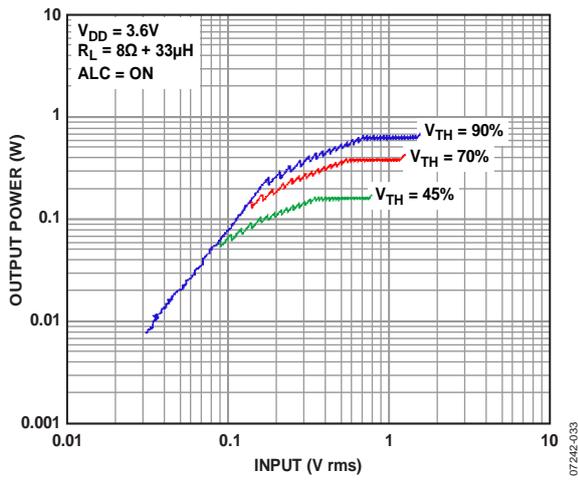


図 33.入力/出力特性、 $V_{DD} = 3.6V$ 、ALC = オン

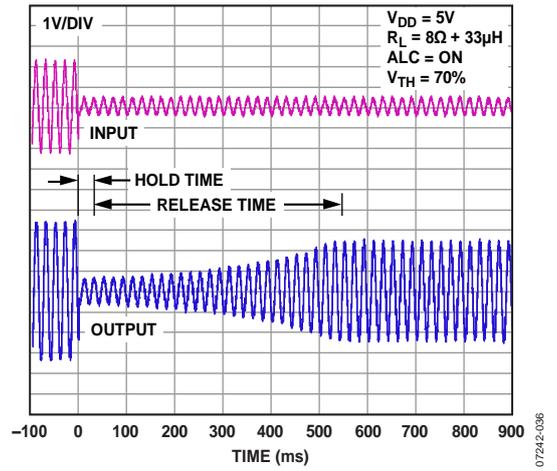


図 36.リリース波形

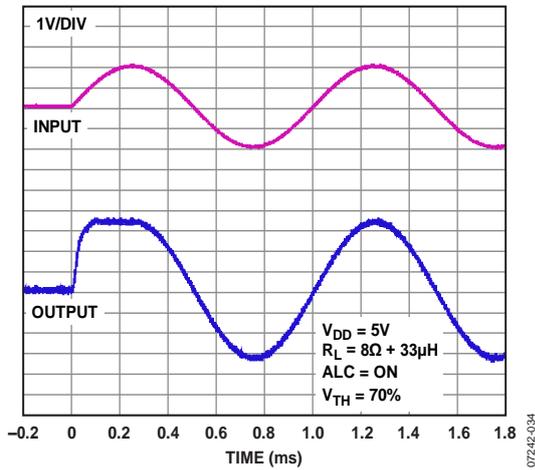


図 34.アタック波形、1 kHz 正弦波

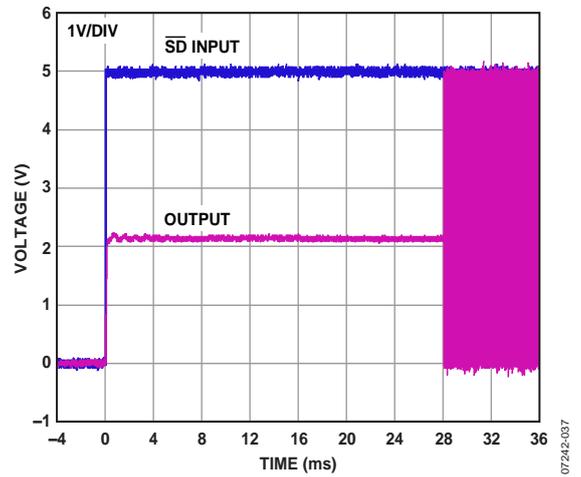


図 37.ターンオン応答

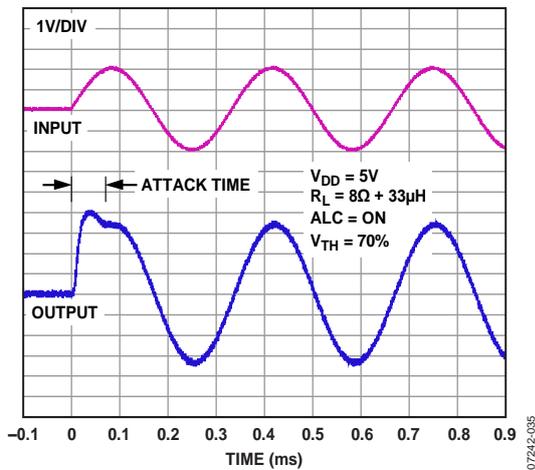


図 35.アタック波形、3 kHz 正弦波

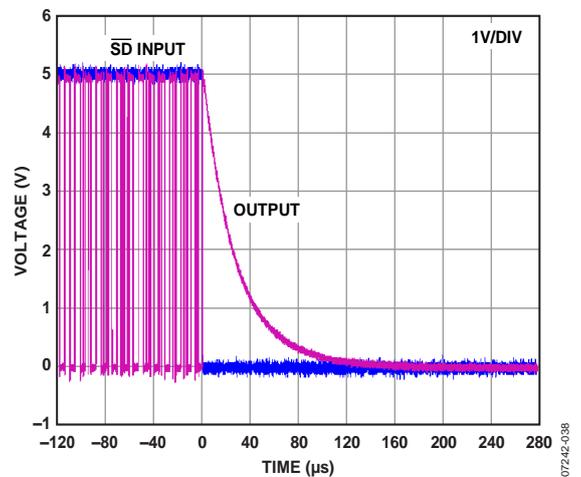
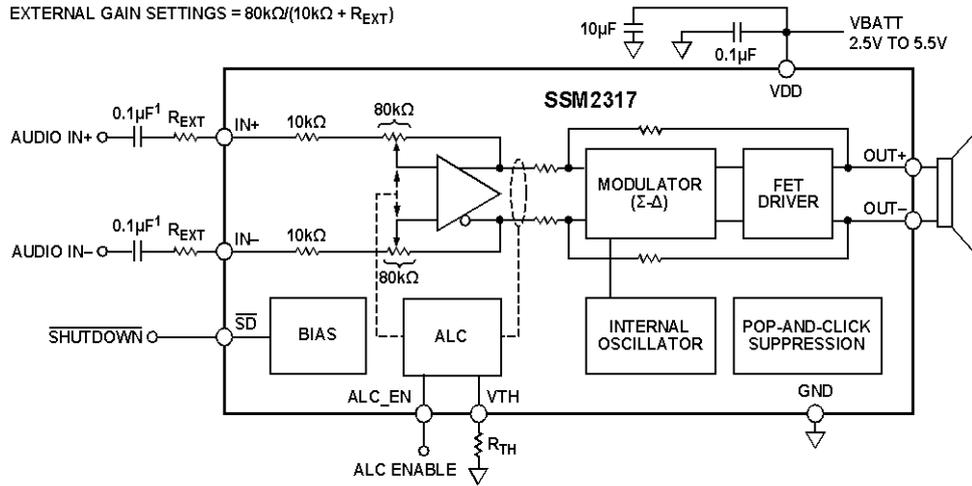


図 38.ターンオフ応答

代表的なアプリケーション回路



¹INPUT CAPACITORS ARE OPTIONAL IF INPUT DC COMMON-MODE VOLTAGE IS APPROXIMATELY $V_{DD}/2$.

07243-038

図 39. 差動入力構成、ユーザ調整可能ゲイン

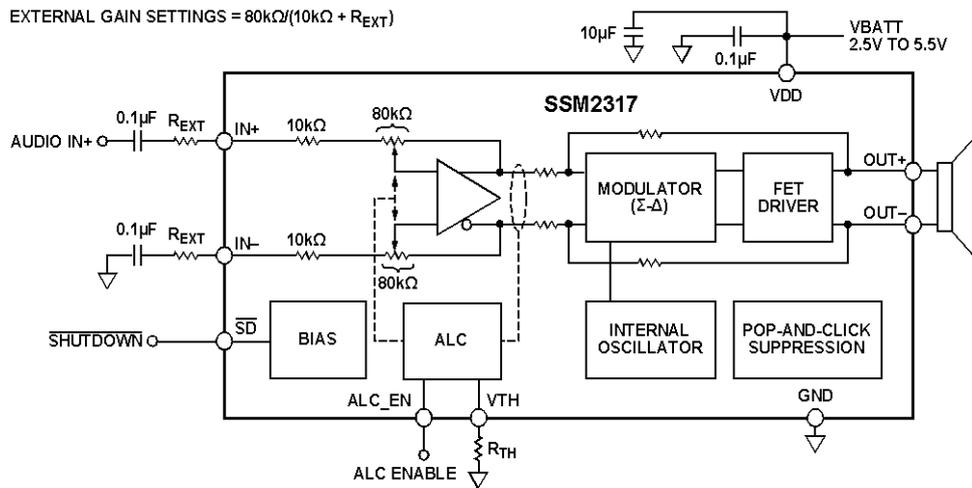


図 40. シングルエンド入力構成、ユーザ調整可能ゲイン

07243-040

動作原理

概要

SSM2317 モノ・クラス D オーディオ・アンプはフィルタなしの変調方式を採用しています。この変調方式は、外付け部品数を大幅に削減するため、ボード・スペースを削減してシステム・コストを削減します。SSM2317 には出力フィルタは不要ですが、スピーカ・コイルに固有なインダクタンスを使って、スピーカと聴覚の自然なフィルタ機能により、方形波出力のオーディオ成分を再生します。大部分のクラス D アンプでは、パルス幅変調 (PWM) の何らかの派生を使っていますが、SSM2317 では Σ - Δ 変調を使って出力デバイスのスイッチング・パターンを求めているため、多くの重要な利点が得られています。 Σ - Δ 変調器では、パルス幅変調器で経験するように、AM 周波数帯域内で多くの高調波によるシャープなピークが発生しません。 Σ - Δ 変調では、高周波でスペクトル成分の振幅が小さくなるため、EMI 放出が抑えられます。EMI 放出を抑えないと、スピーカと長いケーブル・パターンから放射されてしまいます。 Σ - Δ 変調には元々スペクトル拡散機能があるため、複数の SSM2317 アンプを使用するデザインでは発振器の同期が不要です。

また、SSM2317 は過電流と温度上昇に対する保護回路も内蔵しています。

ゲイン

SSM2317 のデフォルト・ゲインは 18 dB ですが、次式で計算される外付け抵抗対を使ってゲインを小さくすることができます。

$$\text{外付けゲイン設定} = 80 \text{ k}\Omega / (10 \text{ k}\Omega + R_{EXT})$$

ポップ・アンド・クリック・ノイズの抑圧

オーディオ・アンプ出力の過渡電圧は、シャットダウン機能をオン/オフする際に発生します。10 mV と過渡電圧が低い場合でも、スピーカからオーディオ・ポップとして聞こえます。クリック・アンド・ポップ・ノイズも、アンプ・システムから発生する不要な可聴過渡電圧として分類されます(すなわち、システム入力信号から到来するノイズではないものとして分類)。このような過渡電圧は、アンプ・システムの動作モードが切り替わる時に発生します。たとえば、可聴過渡電圧源としては、システム・パワーアップ/パワーダウン、ミュート/アンミュート、入力ソース切り替え、サンプル・レート切り替えなどがあります。SSM2317 は、これらの出力過渡電圧を小さくするポップ・アンド・クリック抑圧アーキテクチャを採用しているため、ノイズの発生しないオン/オフが可能になります。

出力変調の説明

SSM2317 では 3 レベルの Σ - Δ 出力変調を採用しています。各出力では、GND~VDD の振幅が可能です。理論的には、入力信号がないときはパルスを発生しないので、出力の差動電圧は 0 V になります。実際には、常にノイズ源が存在します。常にノイズが存在するため、この刺激に反応して差動パルスが発生します。差動パルスが発生すると、小さい電流が誘導性負荷に流れます。

ただし、特許取得済みのアナログ・デバイセズの 3 レベル Σ - Δ 出力変調機能を使うと、大部分の間、出力差動電圧が 0 V になります。この機能は、誘導性負荷を流れる電流を確実に小さくします。

入力信号を与えると、入力電圧に従って出力パルスが発生されます。入力信号レベルを大きくすると、差動パルス密度が大きくなります。図 41 に、入力がある場合とない場合の 3 レベル Σ - Δ 出力変調を示します。

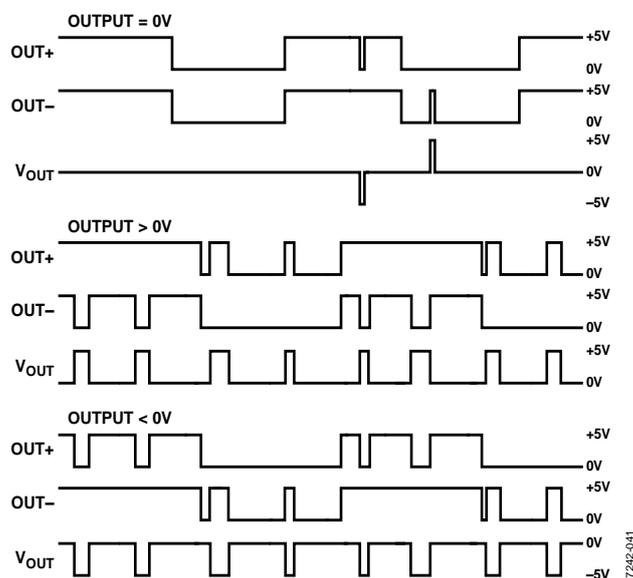


図 41. 入力ありの場合となしの場合の 3 レベル Σ - Δ 出力変調

レイアウト

出力電力が大きくなる場合には、PCB パターンと配線がアンプ、負荷、電源の間に正しく配置されるようにレイアウトには注意が必要です。短く太い PCB パターンを使って、電圧降下とインダクタンスを小さくする必要があります。最小の DCR を得るためには、パターン幅はパターン長 1 インチあたり少なくとも 200 ミルにし、さらに 1 オンスまたは 2 オンスの銅 PCB パターンを使うと、IR 電圧降下とインダクタンスを小さくすることができます。レイアウトが正しくないと電圧降下が大きくなるため、効率に影響を与えます。電源入力とアンプ出力に太いパターンを使って、寄生パターン抵抗による損失を小さくしてください。

適切なグラウンド・ガイドラインは、オーディオ性能の向上、チャンネル間クロストークの削減、オーディオ信号に混入するスイッチング・ノイズの防止に役立ちます。大きな出力振幅と大きなピーク出力電力を維持するためには、出力ピンと負荷および電源ピンを接続する PCB パターンは、パターン抵抗を小さくするため、できるだけ太くする必要があります。インピーダンスを小さくするため、大きなグラウンド・プレーンを使用することが推奨されます。

さらに、正しい PCB レイアウトにより、クリティカル・アナログ・パスを大きな干渉源から分離してください。高周波回路(アナログとデジタル)は、低周波回路から分離する必要があります。

多層 PCB を正しくデザインすると、EMI 放出を削減し、両面ボードに比べて 10 倍以上も RF 電界に対する耐性を強化することができます。多層ボードを使うと、1 つの層全体をグラウンド・プレーンとして使うことができますが、両面ボードを使うと、グラウンド・プレーン側が信号の交差によりしばしば妨げられます。

システム内でアナログ・グラウンド・プレーン、デジタル・グラウンド・プレーン、電源プレーンが分かれている場合、アナログ・グラウンド・プレーンはアナログ電源プレーンの下に配置する必要があります。同様に、デジタル・グラウンド・プレーンはデジタル電源プレーンの下に配置する必要があります。アナログとデジタルのグラウンド・プレーン間、またはアナログとデジタルの電源プレーン間に、重なる部分が生じないようにする必要があります。

入力コンデンサの選択

入力信号が $1.0\text{ V} \sim V_{DD} - 1.0\text{ V}$ にバイアスされる場合、SSM2317 には入力結合コンデンサが不要です。ハイパス・フィルタが必要な場合に、またはシングルエンド・ソースを使用する場合に、入力信号がこの推奨入力 DC 同相モード電圧範囲内にバイアスされないときは、入力コンデンサが必要です。入力にハイパス・フィルタが必要な場合、入力コンデンサと SSM2317 の入力抵抗がハイパス・フィルタを構成して、コーナー周波数は次式で計算されます。

$$f_c = 1 / \{2\pi \times (10\text{ k}\Omega + R_{EXT}) \times C_{IN}\}$$

入力コンデンサは、回路の性能に大きな影響を与えます。入力コンデンサを使用しないと、アンプの出力オフセット性能と PSRR 性能が低下します。

電源デカップリング

高効率、低 THD、高 PSRR を実現するためには、正しい電源デカップリングが必要です。電源ライン上のノイズ過渡電圧は、継続時間の短い電圧スパイクです。実際のスイッチング周波数は $10\text{ kHz} \sim 100\text{ kHz}$ の範囲ですが、これらのスパイクは数百 MHz まで広がる周波数成分を含んでいます。電源入力には、優れた品質の低 ESL 低 ESR コンデンサでデカップリングする必要があります。通常は約 $4.7\text{ }\mu\text{F}$ を使います。このコンデンサが、低周波ノイズをグラウンド・プレーンへバイパスします。高周波の過渡電圧ノイズに対しては、デバイスの VDD ピンのできるだけ近くに $0.1\text{ }\mu\text{F}$ のコンデンサを接続してください。SSM2317 のできるだけ近くにデカップリング・コンデンサを配置すると、効率性能の維持に役立ちます。

自動レベル制御(ALC)

自動レベル制御(ALC)は、特定の試験入力を基準として所望の出力振幅を発生するように自動的にアンプ・ゲインを調節する機能です。ALC を使用する第一の目的は、クリッピングまたは電流過負荷による損傷からオーディオ・パワー・アンプまたはスピーカ負荷を保護することです。この機能は、設定されているスレッシュホールド電圧に到達したとき、アンプの出力振幅を制限することにより実現されます。ALC では、低いレベルの信号を増幅しても非常にレベルの高い信号を制限することにより、広いダイナミック・レンジを持つサウンド・ソースの了解度が改善されます。これは気付き難い ALC の利点になっています。

図 42 に、SSM2317 ALC の入力対出力特性およびゲイン特性を示します。

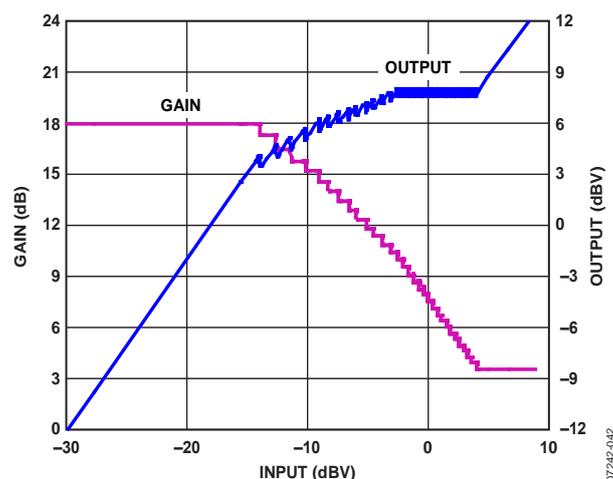


図 42.入力/出力特性およびゲイン特性

入力レベルが小さいため ALC スレッシュホールド値より低いとき、アンプのゲインは 18 dB を維持します。入力が ALC スレッシュホールド値を超えると、ALC は穏やかにゲインを 18 dB から 3.5 dB へ減少させます。

動作モード

SSM2317 の ALC には、圧縮と制限の 2 つの動作モードがあります。中程度のレベル入力力で ALC が起動されると、ALC は圧縮モードになります。このモードでは、出力信号の上昇が入力信号の上昇の $1/3$ になります。たとえば、入力信号が 3 dB 上昇すると、ALC はアンプ・ゲインを 2 dB 低下させるため、出力信号の増加は 1 dB だけになります。

入力信号が非常に大きくなると、ALC は動作モードになります。このモードでは、入力信号がさらに大きくなっても、出力は与えられたスレッシュホールド・レベル V_{TH} を維持します。たとえば、入力信号が 3 dB 上昇すると、ALC はアンプ・ゲインを 3 dB 低下させるため、出力信号の増加は 0 dB になります。アンプ・ゲインが 3.5 dB に低下すると、ALC はさらにゲインを低下させることができないため、出力が再び大きくなります。スピーカの損傷を回避するため、最大入力信号が大き過ぎて、制限動作モードでの最大減衰量(3.5 dB)を超えてしまうことがないようにする必要があります。

アタック・タイム、ホールド・タイム、リリース・タイム

アンプ入力が、設定されているスレッシュホールドを超えると、ALC はアンプ・ゲインを急速に低下させて、出力がターゲット・レベルになるようにします。このゲイン・レベルは所定の期間維持されます。入力が再びスレッシュホールドを超えない場合、ALC は穏やかにゲインを増やします。アタック・タイムとは、ゲインを最大から最小に低下させるために要する時間です。ホールド・タイムとは、低下させたゲインを維持する時間です。リリース・タイムとは、ゲインを最小から最大へ増加させるために要する時間です。表 5 に、これらの時間を示します。

表 5.アタック、ホールド、リリースの各時間

Time	Duration (ms)
Attack Time	0.1
Hold Time	35
Release Time	550

出力スレッシュホールド

制限モードでの最大出力振幅スレッシュホールド(V_{TH})は、 V_{TH} ピンと GND との間に外付け抵抗 R_{TH} を接続することにより、 V_{DD} の 90% から 45% の間で変えることができます。 V_{TH} ピンと GND を短絡すると、 V_{TH} は V_{DD} の 90% に設定されます。 V_{TH} ピンを解放のままにすると、 V_{TH} は V_{DD} の 45% に設定されます。 R_{TH} と V_{TH} の関係は次式で表されます。

$$V_{TH} = 0.9 \times \frac{50 \text{ k}\Omega + R_{TH}}{50 \text{ k}\Omega + 2 \times R_{TH}} \times V_{DD}$$

最大出力電力は、次式を使って V_{TH} から求められます。

$$P_{OUT} = \frac{\left(\frac{V_{TH}}{\sqrt{2}}\right)^2}{R_{SP}}$$

ここで、 R_{SP} はスピーカのインピーダンスです。

図 43 に、 R_{TH} 値と V_{TH} 値との関係を示します。図 44 に、最大出力電力と R_{TH} 値との関係を示します。

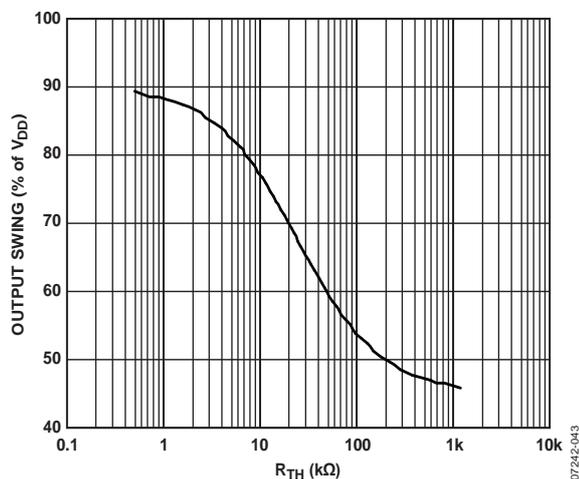


図 43. 出力スレッシュホールド(V_{TH})対 R_{TH}

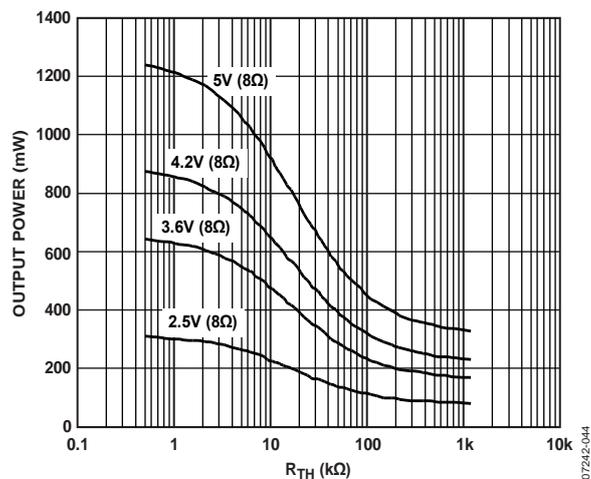
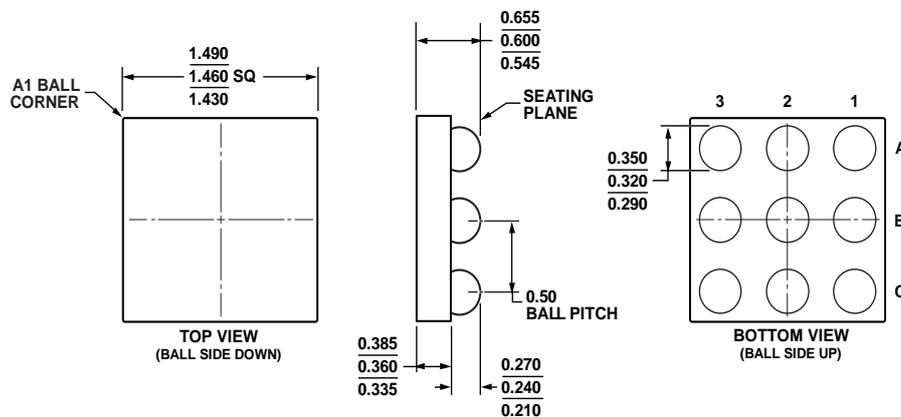


図 44. 最大出力電力対 R_{TH}

ALC のイネーブル/ディスエーブル

ALC_EN ピンを V_{DD} に設定すると、ALC 機能がイネーブルされます。ACL 機能は、アンプ動作中にイネーブル/ディスエーブルすることができます。ALC をイネーブルすると、 I_{SY} は $100 \mu A$ 増加するため、 R_{TH} を経由して V_{TH} ピンから GND へ流れる電流は $50 \mu A$ 以下になります。ALC をディスエーブルすると、ソース電流は $0 \mu A$ で、 V_{TH} ピンは GND に接続されます。

外形寸法



101507-C

D07242-0-6/08(A)-J

図 45.9 ボール・ウェハー・レベル・チップ・スケール・パッケージ [WLCSP]
(CB-9-2)
寸法: mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
SSM2317CBZ-REEL ¹	-40°C to +85°C	9-Ball Wafer Level Chip Scale Package [WLCSP]	CB-9-2	Y0Z
SSM2317CBZ-REEL7 ¹	-40°C to +85°C	9-Ball Wafer Level Chip Scale Package [WLCSP]	CB-9-2	Y0Z
SSM2317-EVALZ ¹		Evaluation Board		
SSM2317-MINI-EVALZ ¹		Evaluation Board		

¹ Z = RoHS 準拠製品