

# デュアルフラッシュのピンエレクトロニクス/ スーパーボルテージスイッチマトリックス

## 概要

デュアルフラッシュのピンエレクトロニクス/スーパーボルテージスイッチマトリックスのMAX9960は、フラッシュメモリやSOC ATEシステム(図1)において2つの各ピンにシステムリソースを接続するのに一般に必要なほとんどのリレーとスイッチに置き換わります。この製品は、ピンエレクトロニクス(PE)、2つのパラメータ測定ユニット(PMU)やその他のケルビンアナログリソース、およびフラッシュメモリプログラミングスーパーボルテージ(FV<sub>HH</sub>)の最大4つの独立したソースを選択するチャンネル当たり7個のスイッチを備えています。印加および検出PMUスイッチは個別に制御されるため、これらのスイッチを使ってPMUやケルビンリソースの代わりに2つの非ケルビンリソースを接続することができます。各MAX9960は、完全独立制御の7つのスイッチのチャンネル一式を2つ内蔵しています。

MAX9960は、標準ピンエレクトロニクスICに互換性のある電圧範囲にわたって、600MHzの広帯域幅、3Ωの低直列抵抗、および8pFの低シャント容量を備えた信号経路スイッチを内蔵しています。1倍または2倍を選択可能な利得付きの内蔵電圧増倍バッファがフラッシュスーパーボルテージを生成するため、6.5VのDACリファレンス入力はフラッシュメモリプログラミングレベル用に最大13Vを生成することができます。

FV<sub>HH</sub> からPE<sub>-</sub>、またはPE<sub>-</sub>からFV<sub>HH</sub> に切り替わる際、被測定素子(DUT<sub>-</sub>)の電圧は単調に変化します。PE<sub>-</sub>入力とFV<sub>HH</sub> 入力の間のスイッチング遷移は、通常350ns未満(typ)です。

MAX9960は、0°C ~ +70°Cの民生用温度範囲で動作し、48ピン薄型QFN/パッケージ(7mm x 7mm x 0.80mm)で提供され、放熱用エクスポーズドパッドが下部に装着されています。

## アプリケーション

フラッシュメモリ自動試験装置

SOC自動試験装置

## 特長

- ◆ デュアルスーパーボルテージスイッチアレイ
- ◆ 3Ω、8pF、600MHz帯域幅のピンエレクトロニクス経路
- ◆ 13Vフラッシュプログラミング経路
- ◆ 1倍および2倍を選択可能な利得を内蔵
- ◆ 2つのケルビンPMU経路
- ◆ 高速スイッチング：350ns(typ)
- ◆ PE<sub>-</sub>とFV<sub>HH</sub><sub>-</sub>の間の切替え時における単調なスループレート

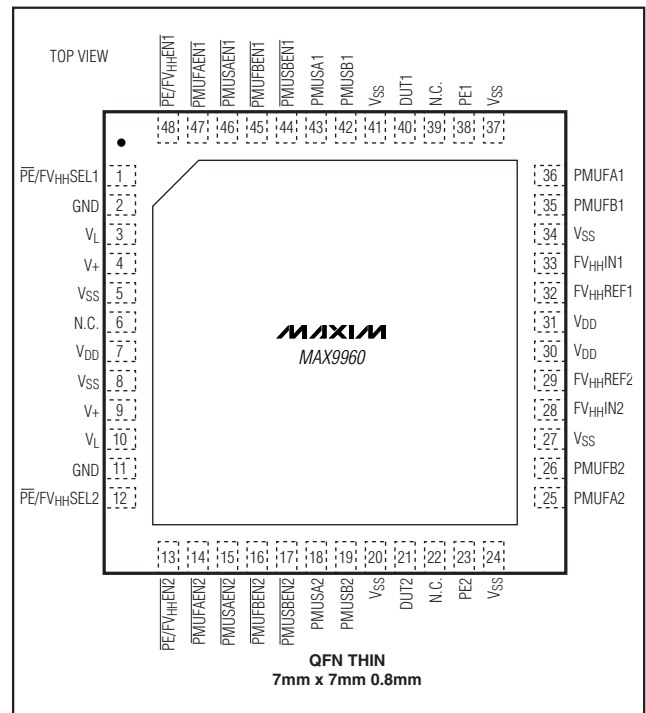
## 型番

PART	TEMP RANGE	PIN-PACKAGE*	PKG CODE
MAX9960BCTM	0°C to +70°C	48 Thin QFN-EP** (7mm x 7mm x 0.8mm)	T4877-6

\* このデータシート最後のパッケージの項をご覧ください。

\*\* EP = エクスポーズドパッド

## ピン配置



# デュアルフラッシュのピンエレクトロニクス/ スーパーボルテージスイッチマトリックス

MAX9960

## ABSOLUTE MAXIMUM RATINGS

V <sub>+</sub> to GND .....	-0.3V to +26V	Peak Current (100ns), PE_ .....	±300mA
V <sub>DD</sub> to GND .....	-0.3V to +16.5V	Peak Current (100ns), PMUS_ .....	±20mA
V <sub>SS</sub> to GND .....	-6.5V to +0.3V	Peak Current (100ns), PMUFA_ + PMUFB_ + (FVHH_ Path) .....	±70mA
V <sub>L</sub> to GND .....	-0.3V to +6V	Package Continuous Power Dissipation (T <sub>A</sub> = +70°C) 48-Pin QFN-EP, on Single-Layer Board (derate 27.8mW/°C above +70°C) .....	2222mW
V <sub>+</sub> to V <sub>SS</sub> .....	+32V	48-Pin QFN-EP, on Multilayer Board (derate 40.0mW/°C above +70°C) .....	3200mW
Digital Inputs .....	(GND - 0.3V) to (V <sub>L</sub> + 0.3V)	Operating Temperature Range .....	0°C to +70°C
FVHHIN_ .....	(the higher of -4V and (V <sub>SS</sub> - 0.3V)) to (the lower of +10V and (V <sub>DD</sub> + 0.3V))	Junction Temperature .....	+150°C
All Other Pins .....	(V <sub>SS</sub> - 0.3V) to (V <sub>DD</sub> + 0.3V)	Storage Temperature Range .....	-65°C to +150°C
Continuous Current, PE_ .....	±120mA	Lead Temperature (soldering 10s) .....	+300°C
Continuous Current, PMUS_ .....	±10mA		
Continuous Current, PMUFA_ + PMUFB_ + (FVHH_ Path) .....	±45mA		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>+</sub> = +24V, V<sub>DD</sub> = +15V, V<sub>SS</sub> = -5V, V<sub>L</sub> = +3.3V, T<sub>A</sub> = +25°C, unless otherwise noted. Specifications at T<sub>A</sub> = 0°C and T<sub>A</sub> = +70°C are guaranteed by design and characterization. Typical values are at T<sub>A</sub> = +25°C, unless otherwise noted.) (Figure 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>DC CHARACTERISTICS</b>						
<b>PE_PATH</b>						
On-Resistance	R <sub>ON</sub>	V <sub>DUT_</sub> = +2.5V, I <sub>sw</sub> = -40mA to +40mA, T <sub>A</sub> = 0°C to +30°C (Note 1)	2.5	3.0	3.5	Ω
		V <sub>DUT_</sub> = +2.5V, I <sub>sw</sub> = -40mA to +40mA, T <sub>A</sub> = +30°C to +70°C (Note 1)	2.5		4.2	
On-Resistance Flatness	R <sub>FLAT(ON)</sub>	V <sub>DUT_</sub> = 0 to +5V (Note 1)	-0.6		+0.6	Ω
Ch1 to Ch2 Resistance Match	R <sub>MATCH</sub>	V <sub>DUT_</sub> = +2.5V, I <sub>sw</sub> = -40mA to +40mA	-0.5		+0.5	Ω
Signal Voltage Range	V <sub>PE</sub>		-3.5		+8.0	V
Operating DC Current Range	I <sub>sw</sub>		-40		+40	mA
<b>FVHH_PATH</b>						
On-Resistance	R <sub>ON</sub>	FVHH_ = -1.5V to (V <sub>DD</sub> - 1.5V), I <sub>HH_</sub> = -10mA to +10mA (Notes 1, 2)	32		100	Ω
Operating Voltage Range	FVHH_		-1.5		V <sub>DD</sub> - 1.5	V
Operating DC Current Range	I <sub>sw</sub>		-10		+10	mA
<b>FORCE PATHS</b>						
On-Resistance	R <sub>ON</sub>	V <sub>PMUF_</sub> = -4.25V to +14.5V, I <sub>PMUF_</sub> = -25mA to +25mA (Note 1)			70	Ω
Operating Voltage Range	V <sub>PMUF</sub>		-4.25		+14.5	V
Operating DC Current Range	I <sub>sw</sub>		-25		+25	mA
<b>SENSE PATHS</b>						
On-Resistance	R <sub>ON</sub>	V <sub>PMUS_</sub> = -4.25V to +14.5V, I <sub>PMUS_</sub> = -1mA to +1mA (Note 1)			1250	Ω

# デュアルフラッシュのピンエレクトロニクス/ スーパボルテージスイッチマトリックス

MAX9960

## ELECTRICAL CHARACTERISTICS (continued)

(V+ = +24V, VDD = +15V, VSS = -5V, VL = +3.3V, TA = +25°C, unless otherwise noted. Specifications at TA = 0°C and TA = +70°C are guaranteed by design and characterization. Typical values are at TA = +25°C, unless otherwise noted.) (Figure 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Voltage Range	VPMUS		-4.25		+14.5	V
Operating DC Current Range	ISW		-1		+1	mA
<b>FVHH_BUFFERS</b>						
DC Output Current	I <sub>ODC</sub>	FVHH = -1.5V to (VDD - 1.5V)	10			mA
Current Limit	I <sub>LIM</sub>	DUT_ sourcing current	+15		+25	mA
		DUT_ sinking current	-25		-15	
Operating Voltage Range	FVHH	FVHHREF_ = 0 (Note 2)	-1.5		VDD - 1.5V	V
Linearity Error	L <sub>ER_FVHH</sub>	FVHHREF_ = 0; no load; relative to 2-point line between V <sub>DUT_</sub> = 0 and +13V; measured at V <sub>DUT_</sub> = +3.25V, +6.5V, and +9.75V	-2		+2	mV
Gain	G <sub>FVHH</sub>	FVHHREF_ = 0, no load, V <sub>DUT_</sub> = 0 to +13V (Note 3)	1.98	2.00	2.02	V/V
Output Offset	V <sub>OS_FVHH</sub>	FVHHREF_ = 0, V <sub>DUT_</sub> = +12V, no load	-50		+50	mV
Output Offset Temperature Coefficient	T <sub>C_VOS</sub>	V <sub>DUT_</sub> = 0 to +13V, FVHHREF_ = 0, T <sub>CASE</sub> = +30°C to +50°C		±0.2		mV/°C
Input Bias Current	I <sub>FVHH</sub>	FVHHIN_ = -1.5V to +7.5V, FVHHREF_ = open	-25		+25	μA
Gain Resistor Ground	FVHHREF	(Note 4)	-1.5		+0.5	V
Gain Resistor Current	I <sub>VHHREF</sub>	Measured with FVHHIN_ = +5V, FVHHREF_ = 0		0.4		mA
<b>LEAKAGE</b> (Notes 5, 6)						
DUT_ Leakage, Disabled	I <sub>LEAK_OFF</sub>	Switches S1, S2, S6, S7 open; V <sub>DUT_</sub> = -4.25V to +14.5V	-1		+1	nA
PE_ Leakage	I <sub>LEAK_PE</sub>	S1 closed; S2, S6, S7 open; V <sub>DUT_</sub> = -3.5V to +8V	-1		+1	nA
PMUA_ Path Leakage, Enabled	I <sub>LEAK_PMU_A_ON</sub>	S2, S4, S6 closed; S1, S3, S5, S7 open; V <sub>DUT_</sub> = -4.25V to +14.5V	-1		+1	nA
PMUB_ Path Leakage, Enabled	I <sub>LEAK_PMU_B_ON</sub>	S2, S5, S7 closed; S1, S3, S4, S6 open; V <sub>DUT_</sub> = -4.25V to +14.5V	-1		+1	nA
PMUA_ Path Leakage, Disabled	I <sub>LEAK_PMU_A_OFF</sub>	S4, S6 open; V <sub>PMUFA_</sub> = -4.25V to +14.5V; measured at PMUFA_ with PMUSA_ externally connected to PMUFA_	-1		+1	nA
PMUB_ Path Leakage, Disabled	I <sub>LEAK_PMU_B_OFF</sub>	S5, S7 open; V <sub>PMUFB_</sub> = -4.25V to +14.5V; measured at PMUFB_ with PMUSB_ externally connected to PMUFB_	-1		+1	nA
<b>DIGITAL INPUTS (PMUF_EN_, PMUS_EN_, PE/FVHHREN_, PE/FVHHSEL_)</b>						
Input High Voltage	V <sub>IH</sub>		+2.3			V
Input Low Voltage	V <sub>IL</sub>				+0.4	V

# デュアルフラッシュのピンエレクトロニクス/ スーパーボルテージスイッチマトリックス

MAX9960

## ELECTRICAL CHARACTERISTICS (continued)

(V+ = +24V, VDD = +15V, VSS = -5V, VL = +3.3V, TA = +25°C, unless otherwise noted. Specifications at TA = 0°C and TA = +70°C are guaranteed by design and characterization. Typical values are at TA = +25°C, unless otherwise noted.) (Figure 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Voltage Range	V <sub>IN</sub>		-0.2		V <sub>L</sub>	V
Input Current	I <sub>IH</sub> , I <sub>IL</sub>	V <sub>IN</sub> = -0.2V to V <sub>L</sub>	-10		+10	μA
<b>POWER SUPPLIES</b>						
Positive Supply	V <sub>DD</sub>		14.5	15	16.0	V
Negative Supply	V <sub>SS</sub>		-6.00	-5	-4.25	V
High Voltage Supply	V+	(Note 1)	23	24	25	V
Logic Supply	V <sub>L</sub>		3.0	3.3	3.6	V
Quiescent Positive Supply Current	Σ (I <sub>DD</sub> , I <sub>+</sub> )	V+ = +24V, V <sub>DD</sub> = +15V, V <sub>SS</sub> = -5V, V <sub>L</sub> = +3.3V, FV <sub>HH</sub> IN <sub>-</sub> = +6.5V, FV <sub>HH</sub> REF <sub>-</sub> = 0, all digital inputs = +2.3V, no loads			10	mA
Quiescent Negative Supply Current	I <sub>SS</sub>	V+ = +24V, V <sub>DD</sub> = +15V, V <sub>SS</sub> = -5V, V <sub>L</sub> = +3.3V, FV <sub>HH</sub> IN <sub>-</sub> = +6.5V, FV <sub>HH</sub> REF <sub>-</sub> = 0, all digital inputs = +2.3V, no loads			8.5	mA
Quiescent Logic Supply Current	I <sub>VL</sub>	V+ = +24V, V <sub>DD</sub> = +15V, V <sub>SS</sub> = -5V, V <sub>L</sub> = +3.3V, FV <sub>HH</sub> IN <sub>-</sub> = +6.5V, FV <sub>HH</sub> REF <sub>-</sub> = 0, all digital inputs = +2.3V, no loads			2	mA
Quiescent Power Dissipation	P <sub>DQ</sub>	V+ = +24V, V <sub>DD</sub> = +15V, V <sub>SS</sub> = -5V, V <sub>L</sub> = +3.3V, FV <sub>HH</sub> IN <sub>-</sub> = +6.5V, FV <sub>HH</sub> REF <sub>-</sub> = 0, all digital inputs = +2.3V, no loads			200	mW
<b>AC CHARACTERISTICS</b>						
<b>SWITCHING TIMES BETWEEN PE<sub>-</sub> AND FV<sub>HH</sub><sub>-</sub> PATHS (Note 7) (Figure 3)</b>						
Switch PE <sub>-</sub> to FV <sub>HH</sub> <sub>-</sub>	t <sub>ON_FVHH</sub>	+5V to +7V transition		275	425	ns
		0 to +13V transition		350	500	
FV <sub>HH</sub> <sub>-</sub> Settling Time	t <sub>S_FVHH</sub>	Settling to within larger of 1% step voltage or 50mV of final value		500		ns
Switch FV <sub>HH</sub> <sub>-</sub> to PE <sub>-</sub>	t <sub>ON_PE</sub>			300	425	ns
PE <sub>-</sub> Settling Time	t <sub>S_PE</sub>	Settling to within larger of 1% step voltage or 50mV of final value		500		ns
PE <sub>-</sub> to FV <sub>HH</sub> <sub>-</sub> Overshoot/Undershoot				±100		mV
PE <sub>-</sub> to FV <sub>HH</sub> <sub>-</sub> Preshoot				±150		mV
Minimum Switching Slew Rate	SR <sub>MIN</sub>	Over 20% to 80% region		±10		V/μs
<b>SWITCHING TIMES, SAME PATH (Note 8) (Figure 2)</b>						
PE <sub>-</sub> Switch On-Time	t <sub>ON_1</sub>	V <sub>PE<sub>-</sub></sub> = +5V from 47Ω source		150		ns
FV <sub>HH</sub> <sub>-</sub> Switch On-Time	t <sub>ON_2,3</sub>	FV <sub>HH</sub> IN <sub>-</sub> = +2.5V, FV <sub>HH</sub> REF <sub>-</sub> = 0		350		ns

# デュアルフラッシュのピンエレクトロニクス/ スーパーボルテージスイッチマトリックス

MAX9960

## ELECTRICAL CHARACTERISTICS (continued)

(V+ = +24V, VDD = +15V, VSS = -5V, VL = +3.3V, TA = +25°C, unless otherwise noted. Specifications at TA = 0°C and TA = +70°C are guaranteed by design and characterization. Typical values are at TA = +25°C, unless otherwise noted.) (Figure 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
PMUF_ Switch On-Time	tON_2,4 tON_2,5	VPMUF_ = +5V		150		ns
PMUS_ Switch On-Time	tON_6 tON_7	VPMUS_ = +5V		300		ns
PE_, FVHH_, PMUF_-, PMUS_- Switch Off-Times	tOFF			700		ns
<b>CAPACITANCE AND BANDWIDTH (Note 5)</b>						
Capacitance, All Paths Disconnected	CDUT_OFF	All switches disconnected, for frequencies greater than 2MHz (Note 9)		20		pF
Capacitance, PE_ Path Connected (Note 9)	CDUT_PE	Switch S1 closed, all others open, for frequencies greater than 2MHz		8		pF
		Switch S1 closed, all others open, for frequencies less than 1kHz		50		
Unit-to-Unit Variation, PE_ Path Connected	ΔCDUT_PE	Switch S1 closed, all others open, for frequencies greater than 2MHz (Note 9)		±2		pF
Capacitance, PMUFA_ and PMUSA_ Path Connected	CDUT_PMUA	S2, S4, and S6 closed; all others open (Note 9)		35		pF
Capacitance, PMUFB_ and PMUSB_ Path Connected	CDUT_PMUB	S2, S5, and S7 closed; all others open (Note 9)		35		pF
Capacitance, PMUFA_ Path Disconnected	CPMUFA_OFF	S4 open, measured at PMUFA_ (Note 9)		10		pF
Capacitance, PMUFB_ Path Disconnected	CPMUFB_OFF	S5 open, measured at PMUFB_ (Note 9)		10		pF
Capacitance, PMUSA_ Path Connected	CPMUSA_ON	S6 closed, all others open, measured at PMUSA_ (Note 9)		10		pF
Capacitance, PMUSB_ Path Connected	CPMUSB_ON	S7 closed, all others open, measured at PMUSB_ (Note 9)		10		pF
Capacitance, PMUSA_ Path Disconnected	CPMUSA_OFF	S6 open, measured at PMUSA_ (Note 9)		5		pF
Capacitance, PMUSB_ Path Disconnected	CPMUSB_OFF	S7 open, measured at PMUSB_ (Note 9)		5		pF
PE_ Signal Bandwidth	f3DB	Only PE_ path enabled (Note 10)		600		MHz
<b>FVHH_ BUFFER</b>						
Slew Rate	SRFVHH	FVHHREF_ = 0, (gain = 2), FVHHIN_ stepped from 0 to +5V and +5V to 0		±5		V/μs
Settling	ts	CDUT_ = 200pF to within 0.1% of step voltage, after FVHHIN_ changes		25		μs
		CDUT_ = 4000pF to within 0.1% of step voltage, after FVHHIN_ changes (Note 11)		50		

# デュアルフラッシュのピンエレクトロニクス/ スーパーボルテージスイッチマトリックス

MAX9960

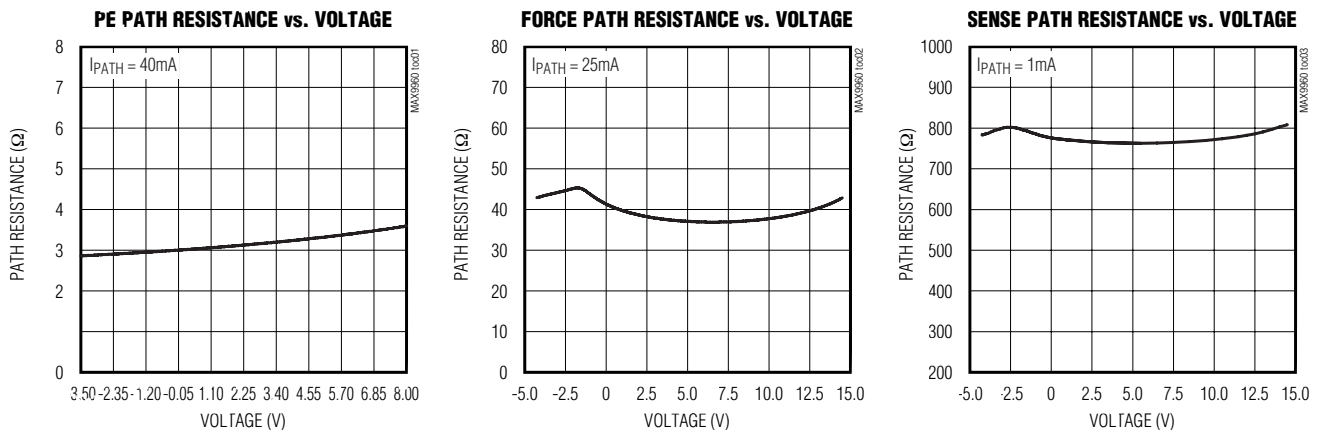
## ELECTRICAL CHARACTERISTICS (continued)

( $V_+ = +24V$ ,  $V_{DD} = +15V$ ,  $V_{SS} = -5V$ ,  $V_L = +3.3V$ ,  $T_A = +25^\circ C$ , unless otherwise noted. Specifications at  $T_A = 0^\circ C$  and  $T_A = +70^\circ C$  are guaranteed by design and characterization. Typical values are at  $T_A = +25^\circ C$ , unless otherwise noted.) (Figure 1)

- Note 1:**  $V_+$  should be at least 8V above  $V_{DD}$  to guarantee specified path resistance values.
- Note 2:** When the  $FV_{HH}$  buffer is configured for a gain of +1 ( $FV_{HHREF\_}$  open), the output voltage range is limited to -1.5V to +7.5V.
- Note 3:**  $FV_{HH}$  buffer gain is typically +1, when  $FV_{HHREF\_}$  is open.
- Note 4:**  $FV_{HHREF\_}$  is tested by repeating the  $FV_{HH}$  path resistance tests over the variation of  $FV_{HHREF\_}$ . For each value of  $FV_{HHREF\_}$ ,  $FV_{HHIN\_}$  is adjusted to  $FV_{HHIN\_} = (FV_{HH} + FV_{HHREF\_}) / 2$ .
- Note 5:** All measurements taken at  $DUT\_$ , except where noted.
- Note 6:** These specifications are guaranteed by design and characterization. In addition, these specifications will be production tested with min/max test limits of  $\pm 10nA$ .
- Note 7:** Voltage source driving  $PE\_$  has  $47\Omega$  source resistance.  $PE\_ = 0$  to +5.0V,  $FV_{HH} = +7$  to +13V. Measured from 50% point of input logic to 90% of analog swing.
- Note 8:** All unused switches open, unless otherwise noted. Measured from 50% point of input logic to 90% of analog swing.
- Note 9:** Unless otherwise noted, measured at  $DUT\_$ . No external connections to any of the switched analog pins— $PE\_$ ,  $DUT\_$ ,  $PMUFA\_$ ,  $PMUFB\_$ ,  $PMUSA\_$ , or  $PMUSB\_$ —except as needed to make measurement.
- Note 10:**  $Z_{DUT} = 50\Omega$ ; equivalent bandwidth calculated from measured  $DUT\_$  rise and fall time with  $PE\_$  stimulated by a 3V step with 1ns 10% to 90% rise/fall time.
- Note 11:** The maximum load for  $FV_{HH}$  buffer is 4000pF.

## 標準動作特性

( $V_+ = +24V$ ,  $V_{DD} = +15V$ ,  $V_{SS} = -5V$ ,  $V_L = +3.3V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

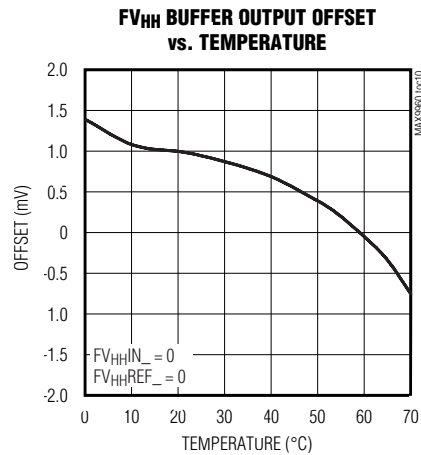
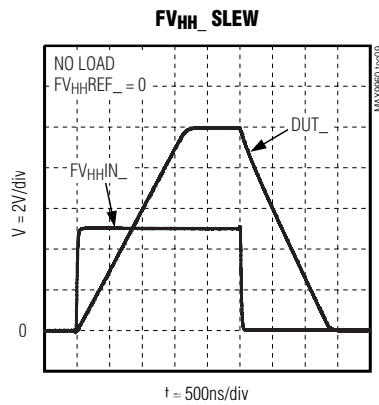
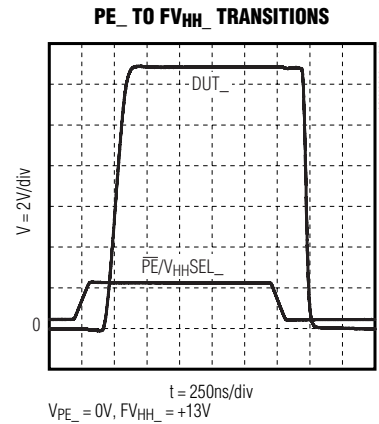
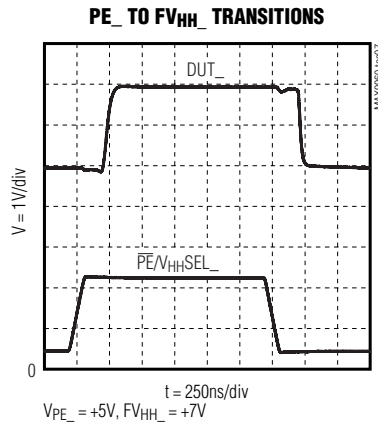
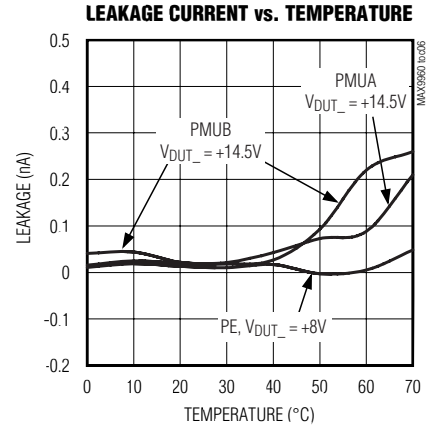
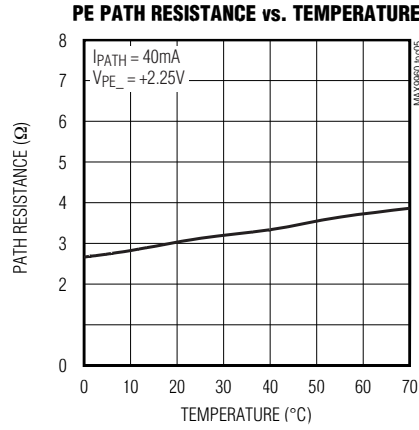
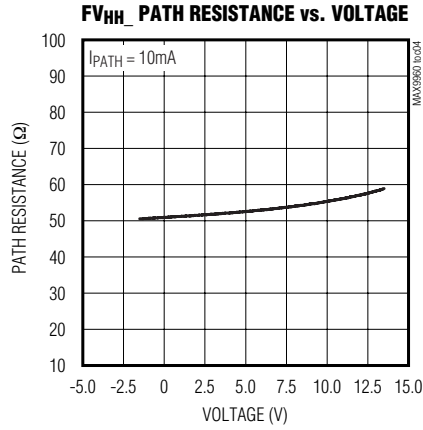


# デュアルフラッシュのピンエレクトロニクス/ スーパーボルテージスイッチマトリックス

MAX9960

## 標準動作特性(続き)

( $V_+ = +24V$ ,  $V_{DD} = +15V$ ,  $V_{SS} = -5V$ ,  $V_L = +3.3V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



# デュアルフラッシュのピンエレクトロニクス/ スーパーボルテージスイッチマトリックス

MAX9960

## 端子説明

端子	名称	機能
1	$\overline{PE}/FV_{HH}SEL1$	PE1またはFV <sub>HH</sub> 1選択。PE1またはFV <sub>HH</sub> 1のいずれかを選択してDUT1に接続します。PE1を選択するためにはローに強制し、FV <sub>HH</sub> 1を選択するためにはハイに強制接続してください。
2, 11	GND	グラウンド
3, 10	V <sub>L</sub>	ロジック電源。公称3.3V。
4, 9	V <sub>+</sub>	アナログ正ゲート駆動電源。公称24V。
5, 8, 20, 24, 27, 34, 37, 41	V <sub>SS</sub>	アナログ負電源。公称-5V。
6, 22, 39	N.C.	接続なし。この端子には接続しないでください。
7, 30, 31	V <sub>DD</sub>	アナログ正電源。公称15V。
12	$\overline{PE}/FV_{HH}SEL2$	PE2またはFV <sub>HH</sub> 2選択。PE2またはFV <sub>HH</sub> 2のいずれかを選択してDUT2に接続します。PE2を選択するためにはローに強制し、FV <sub>HH</sub> 2を選択するためにはハイに強制接続してください。
13	$\overline{PE}/FV_{HH}EN2$	PE2およびFV <sub>HH</sub> 2イネーブル。 $\overline{PE}/FV_{HH}SEL2$ の決定にしたがって、DUT2へ接続するPE2とFV <sub>HH</sub> 2をイネーブルします。信号経路をイネーブルするためにはローに強制し、信号経路をディセーブルするためにはハイに強制接続してください。
14	$\overline{PMUFAEN2}$	PMUFA2イネーブル。PMUFA2からDUT2への接続を制御します。PMUFA2をDUT2に接続するためにはローに強制し、PMUFA2をDUT2から切断するためにはハイに強制接続してください。
15	$\overline{PMUSAEN2}$	PMUSA2イネーブル。PMUSA2からDUT2への接続を制御します。PMUSA2をDUT2に接続するためにはローに強制し、PMUSA2をDUT2から切断するためにはハイに強制接続してください。
16	$\overline{PMUFBEN2}$	PMUFB2イネーブル。PMUFB2からDUT2への接続を制御します。PMUFB2をDUT2に接続するためにはローに強制し、PMUFB2をDUT2から切断するためにはハイに強制接続してください。
17	$\overline{PMUSBEN2}$	PMUSB2イネーブル。PMUSB2からDUT2への接続を制御します。PMUSB2をDUT2に接続するためにはローに強制し、PMUSB2をDUT2から切断するためにはハイに強制接続してください。
18	PMUSA2	チャンネル2のAアナログ出力検出。チャンネル2印加A経路のケルビンフィードバック出力。
19	PMUSB2	チャンネル2のBアナログ出力検出。チャンネル2印加B経路のケルビンフィードバック出力。
21	DUT2	チャンネル2のアナログI/O。DUTに接続します。
23	PE2	チャンネル2のアナログI/O。ピンエレクトロニクスI/Oに接続します。
25	PMUFA2	チャンネル2のアナログ入力印加A。PMUなどの外部DCリソースに接続します。
26	PMUFB2	チャンネル2のアナログ入力印加B。PMUなどの外部DCリソースに接続します。
28	FV <sub>HH</sub> IN2	チャンネル2のアナログスーパーボルテージ入力。FV <sub>HH</sub> IN2に印加される電圧は、FV <sub>HH</sub> REF2の決定にしたがって増幅されます(「ファンクションブロックダイアグラム」参照)。
29	FV <sub>HH</sub> REF2	チャンネル2のアナログ利得設定入力。FV <sub>HH</sub> 2バッファの利得を設定します。
32	FV <sub>HH</sub> REF1	チャンネル1のアナログ利得設定入力。FV <sub>HH</sub> 1バッファの利得を設定します。
33	FV <sub>HH</sub> IN1	チャンネル1のアナログスーパーボルテージ入力。FV <sub>HH</sub> IN1に印加される電圧は、FV <sub>HH</sub> REF1の決定にしたがって増幅されます(「ファンクションブロックダイアグラム」参照)。
35	PMUFB1	チャンネル1のアナログ入力印加B。PMUなどの外部DCリソースに接続します。
36	PMUFA1	チャンネル1のアナログ入力印加A。PMUなどの外部DCリソースに接続します。
38	PE1	チャンネル1のアナログI/O。ピンエレクトロニクスI/Oに接続します。
40	DUT1	チャンネル1のアナログI/O。DUTに接続します。
42	PMUSB1	チャンネル1の検出Bアナログ出力。チャンネル1印加B経路のケルビンフィードバック出力。
43	PMUSA1	チャンネル1の検出Aアナログ出力。チャンネル1印加A経路のケルビンフィードバック出力。



# デュアルフラッシュのピンエレクトロニクス/ スーパボルテージスイッチマトリックス

## 端子説明(続き)

端子	名称	機能
44	$\overline{\text{PMUSBEN}}_1$	PMUSB1イネーブル。PMUSB1のDUT1への接続を制御します。PMUSB1をDUT1に接続するためにはローに強制し、PMUSB1をDUT1から切断するためにはハイに強制してください。
45	$\overline{\text{PMUFBEN}}_1$	PMUFB1イネーブル。PMUFB1のDUT1への接続を制御します。PMUFB1をDUT1に接続するためにはローに強制し、PMUFB1をDUT1から切断するためにはハイに強制してください。
46	$\overline{\text{PMUSAEN}}_1$	PMUSA1イネーブル。PMUSA1のDUT1への接続を制御します。PMUSA1をDUT1に接続するためにはローに強制し、PMUSA1をDUT1から切断するためにはハイに強制してください。
47	$\overline{\text{PMUFAEN}}_1$	PMUFA1イネーブル。PMUFA1のDUT1への接続を制御します。PMUFA1をDUT1に接続するためにはローに強制し、PMUFA1をDUT1から切断するためにはハイに強制してください。
48	$\overline{\text{PE}}/\overline{\text{FV}}_{\text{HHEN}}_1$	PE1およびFV <sub>HH</sub> 1イネーブル。 $\overline{\text{PE}}/\overline{\text{FV}}_{\text{HHSEL}}_1$ の決定にしたがって、DUT1へ接続するPE1とFV <sub>HH</sub> 1をイネーブルします。信号経路をイネーブルするためにはローに強制し、信号経路をディセーブルするためにはハイに強制してください。
—	EP	放熱用エクスポーズドパッド。内部でV <sub>SS</sub> にバイアスされます。V <sub>SS</sub> に接続するか、またはフローティングのままにしてください。

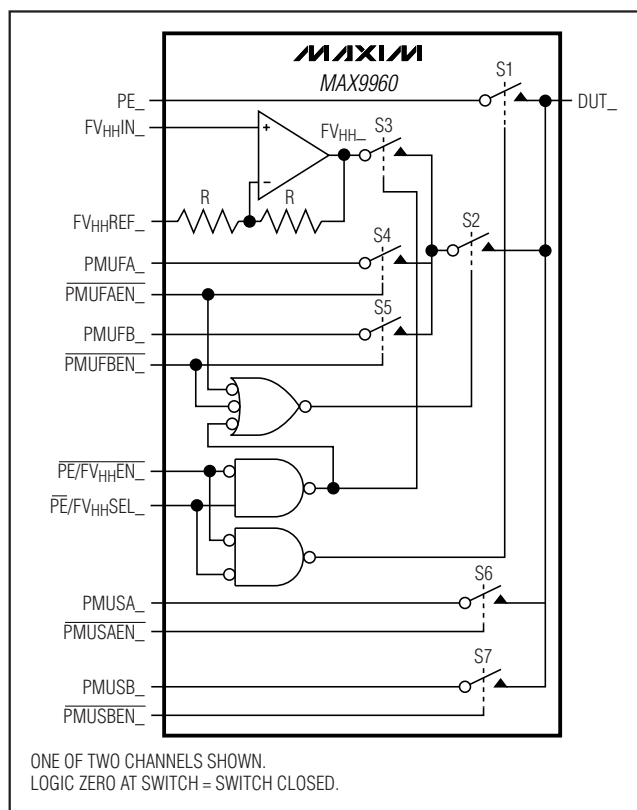


図1. ファンクションブロックダイアグラム

## 詳細

MAX9960は、2つのケルビンPMU経路、1つのPE経路、および標準PEデバイスを使用してフラッシュメモリの試験が可能な1つのフラッシュプログラミングスーパボルテージ回路を備えたデュアルアナログスイッチマトリックスです。これは、リレーを使用することなくACとDCに対応可能な完全な機能ピンを構成することができます。

この信号経路スイッチは、標準ピンエレクトロニクスICに対応する電圧範囲にわたって600MHzの帯域幅、3Ωの直列抵抗、および8pFのシャント容量を備えています。1倍または2倍を選択可能な利得付きの電圧増倍バッファは、6.5V入力から13Vのフラッシュメモリプログラミングレベルを生成します。表1および2に示すように、デジタル入力 $\overline{\text{PMUFAEN}}_1$ 、 $\overline{\text{PMUSAEN}}_1$ 、 $\overline{\text{PMUFBEN}}_1$ 、 $\overline{\text{PMUSBEN}}_1$ 、 $\overline{\text{PE}}/\overline{\text{FV}}_{\text{HHEN}}_1$ 、および $\overline{\text{PE}}/\overline{\text{FV}}_{\text{HHSEL}}_1$ を使ってスイッチを構成してください。

PE<sub>1</sub>経路とFV<sub>HH</sub><sub>1</sub>経路の間のスイッチング速度は350ns未満(typ)で(図3)、スイッチング期間中DUT<sub>1</sub>は単調に変化します。

## FV<sub>HH</sub>バッファ負荷容量

FV<sub>HH</sub>バッファの最大負荷容量は4000pFです。この大きさの負荷容量は通常動作では考えられませんが、アプリケーションによっては、キャリブレーションを目的として高容量性のPMU経路にバッファを接続する必要があります。こうした状況下でも、MAX9960が損傷することはありません。

## スーパボルテージFV<sub>HH</sub>バッファ利得

FV<sub>HH</sub>バッファ利得は、FV<sub>HH</sub>REF<sub>1</sub>を使用して選択することができます。FV<sub>HH</sub>REF<sub>1</sub>をグランドに接続すると、

# デュアルフラッシュのピンエレクトロニクス/ スーパーボルテージスイッチマトリックス

MAX9960

表1. スイッチ制御、可能なすべての組合せ

PMUFAEN <sub>-</sub>	PMUFBEN <sub>-</sub>	PMUSAEN <sub>-</sub>	PMUSBEN <sub>-</sub>	PE/FV <sub>HH</sub> EN <sub>-</sub>	PE/FV <sub>HH</sub> SEL <sub>-</sub>	DUT <sub>-</sub>
0	X	X	X	X	X	PMUFA <sub>-</sub> path connected
X	0	X	X	X	X	PMUFB <sub>-</sub> path connected
X	X	0	X	X	X	PMUSA <sub>-</sub> path connected
X	X	X	0	X	X	PMUSB <sub>-</sub> path connected
X	X	X	X	0	1	FV <sub>HH</sub> <sub>-</sub> path connected
X	X	X	X	0	0	PE <sub>-</sub> path connected
All other combinations						Every path is disconnected

表2. スイッチ制御、使用例

PMUFAEN <sub>-</sub>	PMUFBEN <sub>-</sub>	PMUSAEN <sub>-</sub>	PMUSBEN <sub>-</sub>	PE/FV <sub>HH</sub> EN <sub>-</sub>	PE/FV <sub>HH</sub> SEL <sub>-</sub>	DUT <sub>-</sub>
1	1	1	1	0	0	PE <sub>-</sub>
1	1	1	1	0	1	FV <sub>HH</sub> <sub>-</sub>
0	1	0	1	1	X	PMUFA <sub>-</sub> + PMUSA <sub>-</sub>
1	0	1	0	1	X	PMUFB <sub>-</sub> + PMUSB <sub>-</sub>
0	1	0	1	0	0	PE <sub>-</sub> + PMUFA <sub>-</sub> + PMUSA <sub>-</sub>
1	0	1	0	0	0	PE <sub>-</sub> + PMUFB <sub>-</sub> + PMUSB <sub>-</sub>
0	1	0	1	0	1	FV <sub>HH</sub> <sub>-</sub> + PMUFA <sub>-</sub> + PMUSA <sub>-</sub>
1	0	1	0	0	1	FV <sub>HH</sub> <sub>-</sub> + PMUFB <sub>-</sub> + PMUSB <sub>-</sub>
0	0	0	0	0	0	PE <sub>-</sub> + PMUFA <sub>-</sub> + PMUSA <sub>-</sub> + PMUFB <sub>-</sub> + PMUSB <sub>-</sub>

バッファの利得は+2になります。FV<sub>HH</sub>REF<sub>-</sub>をフローティングのままにすると、バッファの利得は+1になります。

## 電源に関して

MAX9960は、通常、V<sub>+</sub> = +24V、V<sub>DD</sub> = +15V、V<sub>SS</sub> = -5V、およびV<sub>L</sub> = +3.3Vの4つの電源電圧を必要とします。0.1μFのバイパスコンデンサを各電源ピンの近くに接続し、電源が基板に入力される場所を大容量のコンデンサでバイパスしてください。MAX9960には、特別なパワーアップシーケンスは不要です。

## チップ情報

TRANSISTOR COUNT: 2020

PROCESS: BiCMOS

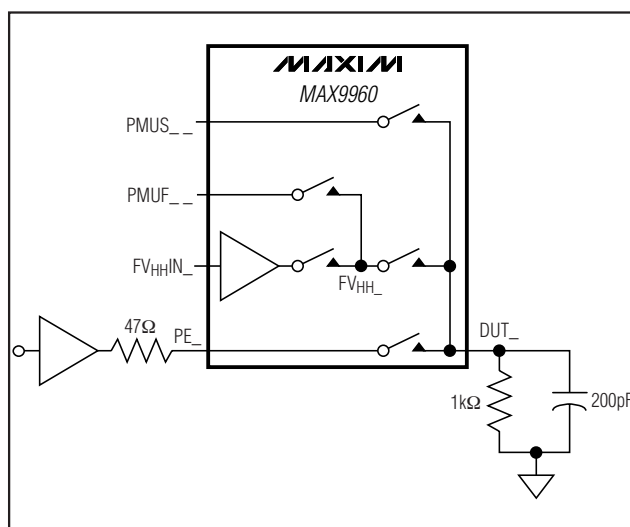


図2. スイッチング時間試験回路

# デュアルフラッシュのピンエレクトロニクス/ スーパーボルテージスイッチマトリックス

MAX9960

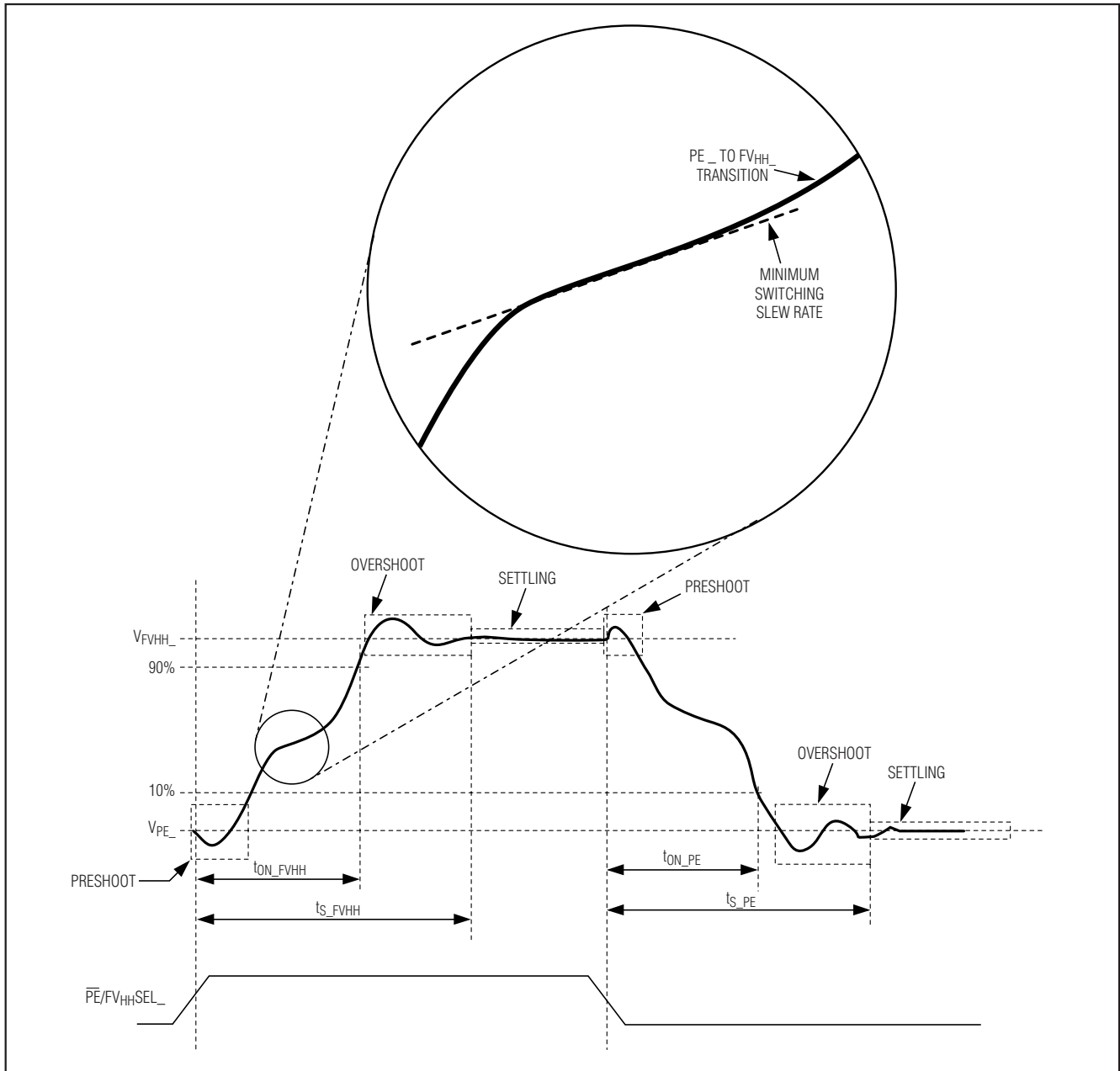


図3. PE\_からFVHH\_へとFVHH\_からPE\_への遷移およびセトリングタイミング

## パッケージ

最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照ください。

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 11