

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

## 概要

MAX9669は、TFT LCDのガンマ補正用の16個の電圧リファレンスとVCOM用の1個の電圧リファレンスを出力します。各ガンマリファレンス電圧は、おのおの10ビットのデジタル-アナログコンバータ(DAC)および安定な電圧を保証するためのバッファを備えています。VCOMリファレンス電圧は専用の10ビットDACとアンプを備え、クリティカルなレベルおよびパターンが表示されるときに安定な電圧を保証します。MAX9669は複数回のプログラムが可能な(MTP)メモリを内蔵し、チップにガンマおよびVCOM値を格納して、外付けのEEPROMを不要にします。MAX9669は、内蔵の不揮発性メモリへの最大100回までの書き込み操作をサポートします。

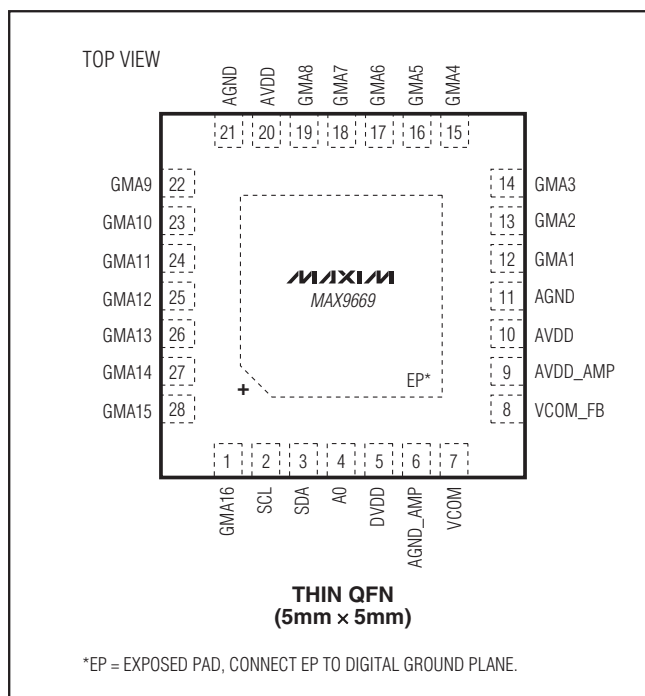
ガンマ出力は200mAのピーク過渡電流を駆動し、1 $\mu$ s以内に処理することができます。VCOM出力は600mAのピーク過渡電流を供給し、また1 $\mu$ s以内に処理することができます。アナログ電源電圧の範囲は9V~20Vで、デジタル電源の範囲は2.7V~3.6Vです。

ガンマ値とVCOMの値はI<sup>2</sup>Cインタフェースを通してレジスタに設定されます。

## アプリケーション

TFT LCD

## ピン配置



## 特長

- ◆ 16チャンネルのガンマ補正、10ビット分解能
- ◆ VCOMドライバ
- ◆ MTPメモリ内蔵
- ◆ 設定可能なVCOM制限値
- ◆ ガンマチャンネルのピーク電流：200mA
- ◆ VCOMチャンネルのピーク電流：600mA
- ◆ セトリング時間：1 $\mu$ s

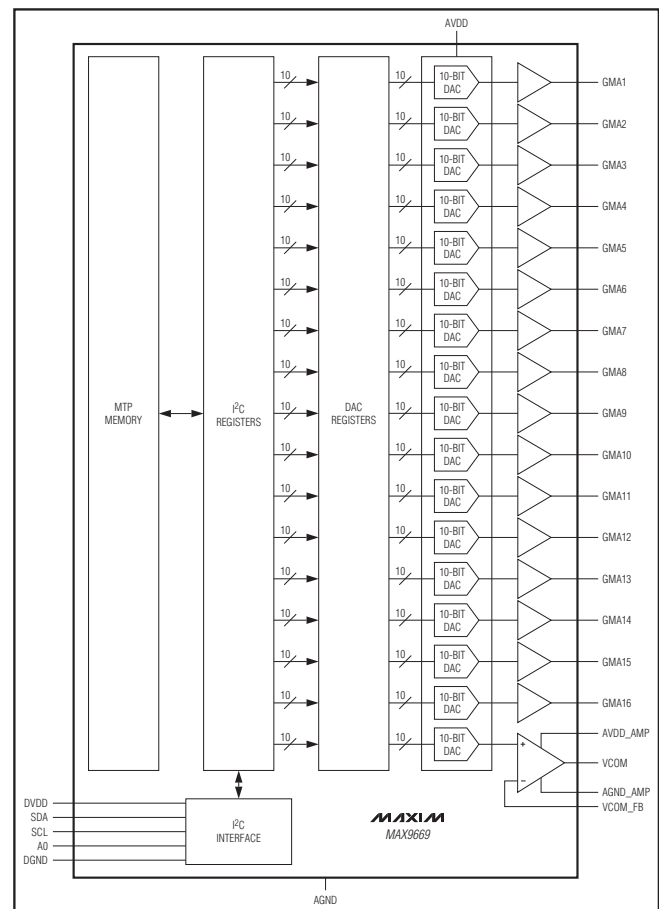
## 型番

PART	TEMP RANGE	PIN-PACKAGE
MAX9669ETI+	-40°C to +85°C	28 TQFN-EP*

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

\*EP = エクスポーズドパッド

## ファンクションダイアグラム



本データシートは日本語翻訳であり、相違及び誤りのある可能性があります。設計の際は英語版データシートを参照してください。

価格、納期、発注情報についてはMaxim Direct (0120-551056)にお問い合わせいただくか、Maximのウェブサイト(japan.maxim-ic.com)をご覧ください。

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

## ABSOLUTE MAXIMUM RATINGS

Supply Voltages	SDA, SCL.....±20mA
AVDD to AGND .....-0.3V to +22V	GMA1–GMA16.....±200mA
AVDD_AMP to AGND_AMP.....-0.3V to +22V	VCOM .....±600mA
AVDD to AVDD_AMP.....-0.3V to +0.3V	Continuous Power Dissipation (T <sub>A</sub> = +70°C)
DVDD to DGND.....-0.3V to +4V	28-Pin TQFN-EP (derate 28.6mW/°C
AGND_AMP, DGND to AGND.....-0.1V to +0.1V	above +70°C) .....2285.7mW
Outputs	Operating Temperature Range .....-40°C to +85°C
GMA1–GMA16 .....-0.3V to (AVDD + 0.3V)	Junction Temperature .....+150°C
VCOM .....-0.3V to (AVDD_AMP + 0.3V)	Storage Temperature Range .....-65°C to +150°C
Inputs	Lead Temperature (soldering, 10s) .....+300°C
SDA, SCL.....-0.3V to +6V	Soldering Temperature (reflow) .....+260°C
VCOM_FB .....-0.3V to (AVDD_AMP + 0.3V)	

Stresses beyond those listed under “Absolute Maximum Ratings” may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>AVDD</sub> = 18V, V<sub>AVDD\_AMP</sub> = 18V, V<sub>DVDD</sub> = 3.3V, V<sub>AGND</sub> = V<sub>AGND\_AMP</sub> = V<sub>DGND</sub> = 0, V<sub>COM</sub> = V<sub>COM\_FB</sub>, no load, T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>SUPPLIES</b>						
Analog Supply Voltage Range	V <sub>AVDD</sub> , V <sub>AVDD_AMP</sub>	Guaranteed by total output error	9		20	V
Analog Supply Voltage Range for Programming MTP	V <sub>AVDD_MTP</sub>		15		20	V
Digital Supply Voltage Range	V <sub>DVDD</sub>		2.7		3.6	V
Analog Quiescent Current	I <sub>AVDD</sub>			20	35	mA
VCOM Quiescent Current	I <sub>AVDD_AMP</sub>			2.7	5.6	mA
Digital Quiescent Current	I <sub>DVDD</sub>	During a register mode load event		400		μA
		No SCL or SDA transitions		260	600	μA
Thermal Shutdown				+160		°C
Thermal-Shutdown Hysteresis				15		°C
Undervoltage Lockout Threshold	UVLO	DVDD undervoltage lockout voltage threshold		2.3	2.6	V
<b>VCOM OUTPUT (VCOM)</b>						
Resolution	RES		10			Bits
Integral Nonlinearity Error	INL			0.125	1	LSB
Differential Nonlinearity Error	DNL			0.125	1	LSB
Total Output Error	V <sub>ERR</sub>	Code = 512, AVDD_AMP = 9V and 20V, T <sub>A</sub> = +25°C	-40		+40	mV
Total Output-Error Drift	ΔV <sub>ERR</sub>	Code = 512		15		μV/°C
Output Voltage Low	V <sub>OUT</sub>	T <sub>A</sub> = +25°C, sinking 100mA		0.4	0.85	V
Output Voltage High	V <sub>OUT</sub>	T <sub>A</sub> = +25°C, sourcing 100mA	V <sub>AVDD_AMP</sub> - 1.1		V <sub>AVDD_AMP</sub> - 0.6	V
Output Load Regulation	LR	Transient -80mA to +80mA, code = 512		±0.1		mV/mA

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{AVDD} = 18V$ ,  $V_{AVDD\_AMP} = 18V$ ,  $V_{DVDD} = 3.3V$ ,  $V_{AGND} = V_{AGND\_AMP} = V_{DGND} = 0$ ,  $V_{COM} = V_{COM\_FB}$ , no load,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Continuous Output Current	$I_O$	Code = 512 (Note 2)		80		mA
Short-Circuit Current		$9V \leq V_{AVDD\_AMP} \leq 20V$		600		mA
Slew Rate	SR	Swing $4V_{P-P}$ at VCOM, 10% to 90%, $R_L = 10k\Omega$ , $C_L = 50pF$ (Note 3)		100		V/ $\mu s$
Program to Output Delay	$t_D$	From SCL rising edge for ACK bit after programming VCOM to 50% voltage change at output		0.8		$\mu s$
Bandwidth	BW	$R_S = 10k\Omega$ , $C_L = 50pF$ (Note 3)		60		MHz
Noise	$e_N$	RMS noise voltage (10MHz BW)		375		$\mu V$
<b>DAC OUTPUTS (GMA1–GMA16)</b>						
Resolution	RES	Guaranteed monotonic	10			Bits
Integral Nonlinearity Error	INL			0.125	1	LSB
Differential Nonlinearity Error	DNL			0.125	1	LSB
Total Output Error	$V_{ERR}$	Code = 512, AVDD = 9V and 20V, $T_A = +25^\circ C$	-40		+40	mV
Output Voltage Low	$V_{OUT}$	$T_A = +25^\circ C$ , sinking 10mA		0.15	0.28	V
Output Voltage High	$V_{OUT}$	$T_A = +25^\circ C$ , sourcing 10mA	$V_{AVDD} - 0.38$	$V_{AVDD} - 0.25$		V
Load Regulation	LR	-12mA to +12mA		0.50		mV/mA
Short-Circuit Current	$I_{SC}$	Outputs to AVDD or AGND		200		mA
Output Impedance	$Z_O$	Output resistance when output is disabled		84		$k\Omega$
Slew Rate	SR	Swing $5V_{P-P}$ at input, 10% to 90% measurement on output		22		V/ $\mu s$
Program to Output Delay	$t_D$	From SCL rising edge for ACK bit after programming gamma to 50% voltage change at output		0.8		$\mu s$
Noise	$e_n$	RMS noise voltage at any output (10MHz BW)		375		$\mu V$
Channel-to-Channel Isolation	CXTLK	$f = 5MHz$ , all channels to all channels		80		dB
<b>LOGIC INPUTS (SDA, SCL)</b>						
Input High Voltage	$V_{IH}$		$0.7 \times V_{DVDD}$			V
Input Low Voltage	$V_{IL}$			$0.3 \times V_{DVDD}$		V
Input Leakage Current	$I_{IH}, I_{IL}$	$V_{IN} = 0$ or DVDD	-1	+0.01	+1	$\mu A$
Input Capacitance				5		pF
Power-Down Input Current	$I_{IN}$	$V_{DVDD} = 0$ , $V_{IN} = 2V$	-10		+10	$\mu A$
SDA Output Low Voltage	$V_{OL}$	$I_{SINK} = 6mA$			0.4	V
<b>I<sup>2</sup>C TIMING CHARACTERISTICS (Figure 1)</b>						
Serial-Clock Frequency	$f_{SCL}$		0		400	kHz

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{AVDD} = 18V$ ,  $V_{AVDD\_AMP} = 18V$ ,  $V_{DVDD} = 3.3V$ ,  $V_{AGND} = V_{AGND\_AMP} = V_{DGND} = 0$ ,  $V_{COM} = V_{COM\_FB}$ , no load,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Bus Free Time Between STOP and START Conditions	$t_{BUF}$		1.3			$\mu s$
Hold Time (Repeated) START Condition	$t_{HD,STA}$		0.6			$\mu s$
SCL Pulse-Width Low	$t_{LOW}$		1.3			$\mu s$
SCL Pulse-Width High	$t_{HIGH}$		0.6			$\mu s$
Setup Time for a Repeated START Condition	$t_{SU,STA}$		0.6			$\mu s$
Data Hold Time	$t_{HD,DAT}$		0		900	ns
Data Setup Time	$t_{SU,DAT}$		100			ns
SDA and SCL Receiving Rise Time	$t_R$	(Note 4)	20 + 0.1 $C_B$		300	ns
SDA and SCL Receiving Fall Time	$t_F$	(Note 4)	20 + 0.1 $C_B$		300	ns
SDA Transmitting Fall Time	$t_{F,TX}$	(Note 4)	20 + 0.1 $C_B$		250	ns
Setup Time for STOP Condition	$t_{SU,STO}$		0.6			$\mu s$
Bus Capacitance	$C_B$				400	pF
Pulse Width of Suppressed Spike	$t_{SP}$		0		50	ns

**Note 1:** All devices are 100% production tested at  $T_A = +25^\circ C$ . All temperature limits are guaranteed by design.

**Note 2:** Thermal pad attached to multilayered board. Exceeding this limit may cause the thermal shutdown to trip.

**Note 3:** Measured with the VCOM amplifier configured as an inverting unity-gain amplifier ( $R_S = R_F = 1k\Omega$ ).

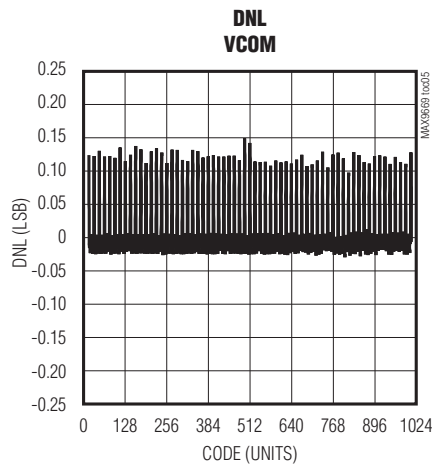
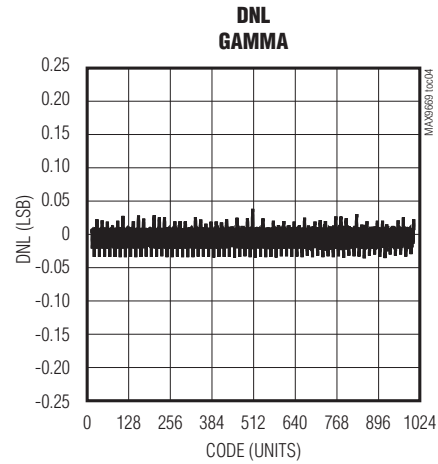
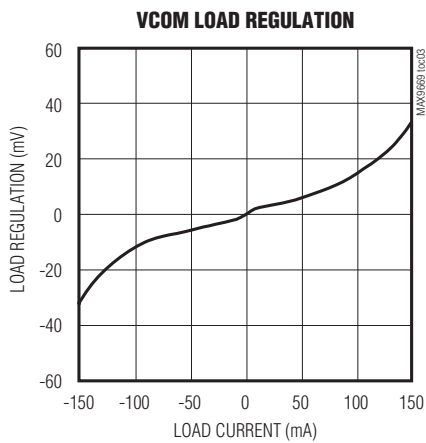
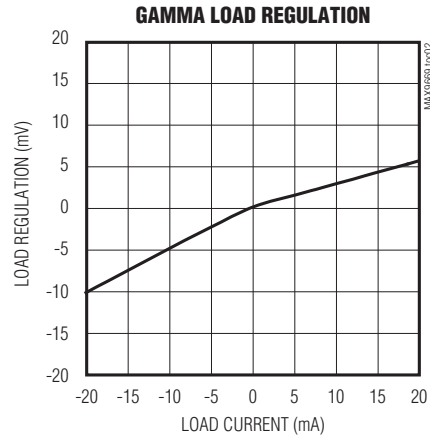
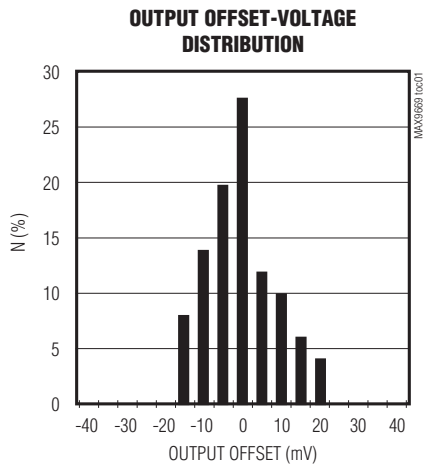
**Note 4:**  $C_B$  is in pF.

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

## 標準動作特性

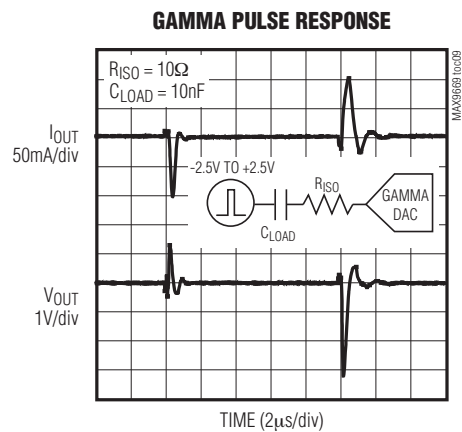
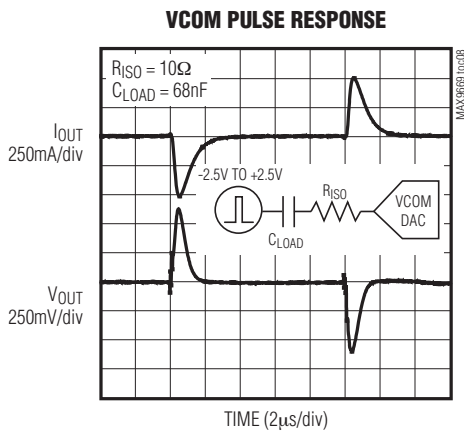
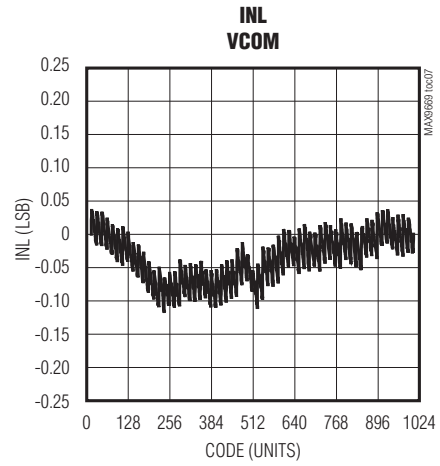
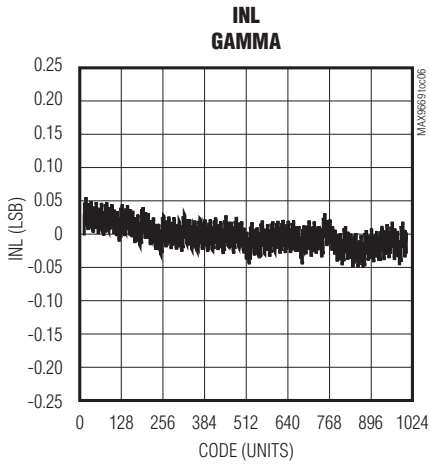
( $V_{AVDD} = V_{AVDD\_AMP} = 18V$ ,  $V_{DVDD} = 3.3V$ ,  $V_{AGND} = V_{AGND\_AMP} = V_{DGND} = 0$ , no load, unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)



# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

## 標準動作特性(続き)

( $V_{AVDD} = V_{AVDD\_AMP} = 18V$ ,  $V_{DVDD} = 3.3V$ ,  $V_{AGND} = V_{AGND\_AMP} = V_{DGND} = 0$ , no load, unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)



# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

## 端子説明

端子	名称	機能
1	GMA16	ガンマDACアナログ出力16
2	SCL	I <sup>2</sup> C対応シリアルクロック入力
3	SDA	I <sup>2</sup> C対応シリアルデータ入力/出力
4	A0	I <sup>2</sup> C対応デバイスアドレスビット0
5	DVDD	デジタル電源。0.1μFのコンデンサでDVDDをEPにバイパスしてください。
6	AGND_AMP	VCOMアンプ用グラウンド
7	VCOM	VCOM出力
8	VCOM_FB	VCOMアンプ用のフィードバック
9	AVDD_AMP	VCOMアンプ用の電源。AVDD_AMPを0.1μFのコンデンサでAGND_AMPにバイパスしてください。
10, 20	AVDD	アナログ電源。0.1μFのコンデンサでAVDDをAGNDにバイパスしてください。
11, 21	AGND	アナロググラウンド
12	GMA1	ガンマDACアナログ出力1
13	GMA2	ガンマDACアナログ出力2
14	GMA3	ガンマDACアナログ出力3
15	GMA4	ガンマDACアナログ出力4
16	GMA5	ガンマDACアナログ出力5
17	GMA6	ガンマDACアナログ出力6
18	GMA7	ガンマDACアナログ出力7
19	GMA8	ガンマDACアナログ出力8
22	GMA9	ガンマDACアナログ出力9
23	GMA10	ガンマDACアナログ出力10
24	GMA11	ガンマDACアナログ出力11
25	GMA12	ガンマDACアナログ出力12
26	GMA13	ガンマDACアナログ出力13
27	GMA14	ガンマDACアナログ出力14
28	GMA15	ガンマDACアナログ出力15
EP	DGND	デジタルグラウンド
—	EP	エクスポーズドパッド。EPは内部でDGNDに接続されています。EPはシステムのデジタルグラウンドに接続しなければなりません。

## 詳細

MAX9669は、合計17個の設定可能なリファレンス電圧チャンネルを備えています。各チャンネルは10ビットのDACを備えており、リファレンス電圧を生成します。1つのチャンネルがDACの後にアンプを備えており、その他のすべてのチャンネルはDACの後にバッファを備えています。MAX9669はMTPメモリを内蔵し、チップにガンマおよびVCOM値を格納して、外付けのEEPROMを不要にします。MAX9669は、内蔵の不揮発性メモリへの最大100回までの書き込み操作をサポートします。

MAX9669は、ガンマ、VCOM、およびLCDパネル用のレベルシフトが可能なリファレンス電圧を提供可能で、1個のディスクリートのデジタル可変抵抗(DVR)、VCOMアンプ、ガンマバッファ、高電圧リニアレギュレータ、および抵抗ストリングを代替可能です。DACが水平ライン周波数ノイズを50dB低減するローパスフィルタを備えているため、高電圧リニアレギュレータを不要にすることができます。1個のチップでLCDパネル用の必要なさまざまなリファレンス電圧を生成するため、電源のシーケンスは十分に制御されます。

各デバイスはMTPメモリとI<sup>2</sup>Cレジスタの両方を設定するためのI<sup>2</sup>Cインタフェースを備えています。

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MTPメモリとI<sup>2</sup>Cインタフェースを使用して、MAX9669は製造ラインでパネルごとの自動ガンマおよび自動フリッカ較正が可能になります。詳細はお問い合わせください。

## 10ビットDAC

AVDDの電圧がDACのフルスケール出力を設定します。次の式を使用して出力電圧を計算します。

$$V_{OUT} = (V_{AVDD} \times \text{CODE})/2^N$$

ここで、CODEはDACの2進入力コードの数値であり、Nは分解能のビット数です。MAX9669の場合はN = 10で、CODEの範囲は0~1023です。

CODEの最大値は必ずリファレンスよりも1最下位ビット(LSB)だけ小さいため、DACがAVDDを出力することはできません。例えばAVDD = 16VでCODE = 1023では、出力電圧は次のようになります。

$$\begin{aligned} V_{OUT} &= (16V \times 1023)/2^{10} \\ &= 15.98438V \end{aligned}$$

## ガンマバッファ

各ガンマバッファは、電源の200mV以内で10mAのDC電流をソースまたはシンクすることを保証しています。

水平ラインの切り替わりまたは極性の切替えの間、ソースドライバがバッファ出力に対して大きい電流を戻してくる可能性があります。DAC出力バッファは200mAのピーク電流をソース/シンクして、クリティカルなレベルまたはパターンが表示される時に出力電圧の回復時間を短縮することができます。

## VCOMアンプ

VCOM DACに付属したオペアンプは、TFT LCDパネルのバックプレーンに600mAをソースまたはシンクする能力を提供して、VCOM電圧を安定に保ちます。大抵の場合、直列抵抗なしにオペアンプがじかにTFT LCDのバックプレーンの容量性負荷を駆動することができ

ます。VCOMアンプはその出力に電流制限を備えており、そのボンドワイヤを保護します。

600mAを超える必要があるアプリケーションでは、VCOMパワーアンプのMAX9650を使用して、VCOMアンプの出力をバッファしてください。MAX9650は1Aの電流をソースまたはシンク可能です。

## サーマルシャットダウン

MAX9669は、温度ヒステリシス付きのサーマルシャットダウン保護を備えています。ダイの温度が+165℃に達すると、ガンマ出力のすべてがディセーブルになります。ダイが15℃冷却されると、出力は再びイネーブルになります。

## I<sup>2</sup>Cシリアルインタフェース

MAX9669は、シリアルデータライン(SDA)およびシリアルクロックライン(SCL)で構成される、I<sup>2</sup>C/SMBus™対応の2線式シリアルインタフェースを備えています。SDAとSCLによって、MAX9669とマスタ間で最高400kHzのクロック速度での通信が容易になります。図1は2線式インタフェースのタイミング図を示しています。マスタがSCLを生成してバス上にデータ転送を開始します。マスタデバイスは、正しいスレーブアドレスの後にレジスタアドレスとそれに続くデータワードを伝送して、MAX9669にデータを書き込みます。各伝送シーケンスは、START (S)またはREPEATED START (Sr)条件およびSTOP (P)条件によって区切られます。各バイトは8ビットでMAX9669にシリアルに伝送され、その後にアクノリッジクロックパルスが続きます。MAX9669からデータを読み取るマスタは、正しいスレーブアドレスの後に9つのSCLパルスをシリアルに伝送します。MAX9669は、マスタが生成するSCLパルスと同期してSDA上にデータを伝送します。マスタは各データバイトの受信をアクノリッジします。各読取りシーケンスは、STARTまたはREPEATED START条件、非アクノリッジ、およびSTOP条件によって区切られ

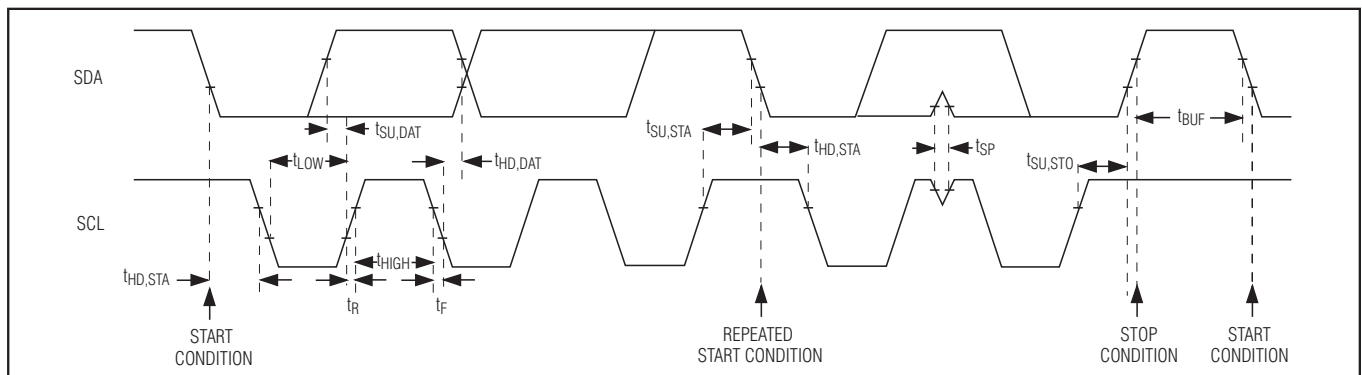


図1. I<sup>2</sup>Cシリアルインタフェースのタイミング図

SMBusはIntel Corp.の商標です。



# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

ます。SDAは、入力およびオープンドレイン出力の両方として動作します。通常、500Ωよりも大きいプルアップ抵抗をSDAバス上に必要とします。SCLは入力としてのみ動作します。バス上に複数のマスタが存在する場合、またはシングルマスタシステムにおけるマスタがオープンドレインのSCL出力を備えている場合は、通常、500Ωよりも大きいプルアップ抵抗がSCLに必要です。SDAおよびSCLラインの直列抵抗はオプションです。直列抵抗によってMAX9669のデジタル入力はバスライン上の高電圧スパイクから保護され、バス信号のクロストークとアンダーシュートを最小化します。

## ビット転送

各SCLのサイクルの間に1つのデータビットが転送されます。SDA上のデータは、SCLパルスがハイの期間は安定でなければなりません。SCLがハイの間にSDAが変化すると、それは制御信号になります（「STARTおよびSTOP条件」の項を参照してください）。I<sup>2</sup>Cバスが非ビジーの場合、SDAとSCLはハイをアイドルリングします。

## STARTおよびSTOP条件

バスが使用されていない場合、SDAとSCLはハイをアイドルリングします。マスタはSTART条件を発行して通信を開始します。START条件は、SCLがハイの場合のSDAのハイからローへの遷移です。STOP条件は、SCLがハイの場合のSDAのローからハイへの遷移です（図2）。マスタからのSTART条件がMAX9669へ伝送の開始を知らせます。マスタが伝送を終結し、STOP条件を発行してバスを開放します。STOP条件の代わりにREPEATED START条件が生成されると、バスはアクティブのままです。

## 早期STOP条件

START条件と同じハイパルスの間にSTOP条件が生じる場合を除いて、データ伝送の任意の時点でMAX9669はSTOP条件を認識します。正しい動作のためには、START条件と同じSCLのハイパルスの間にSTOP条件を発行しないでください。

## スレーブアドレス

スレーブアドレスは、その後に読取り/書込み(R/W)ビットが続く7つの最上位(MSB)ビットとして定義されます。R/Wビットを1にすると、MAX9669は読取りモードに設定されます。R/Wビットを0にすると、MAX9669は書込みモードに設定されます。アドレスは、START条件の後にMAX9669に送られる最初のバイト情報です。MAX9669のスレーブアドレスはA0で設定されます。表1はMAX9669の可能なアドレスを示しています。

表1. スレーブアドレス

A0	READ ADDRESS	WRITE ADDRESS
DGND	E9h	E8h
DVDD	EBh	EAh

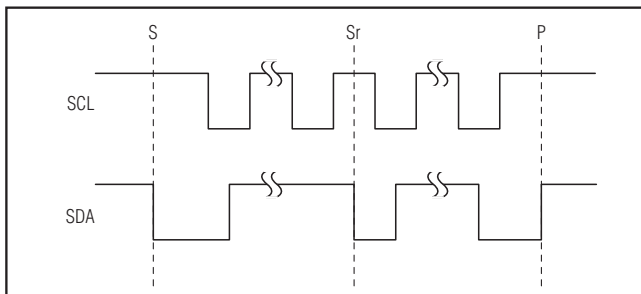


図2. START、STOP、およびREPEATED START条件

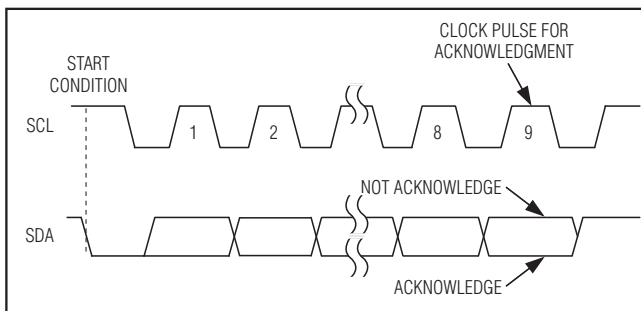


図3. アクノリッジ

## アクノリッジ

アクノリッジビット(ACK)は、書込みモードの場合にMAX9669が各データバイトのハンドシェイク受信のために使用する9番目のクロック同期ビットです（図3を参照）。前のバイトの受信に成功している場合、MAX9669はマスタが生成した9番目のクロックパルスの間ずっとSDAをプルダウンします。ACKを監視することによって、データ転送の不成功の検出が可能になります。不成功なデータ転送は、受信するデバイスがビジーかまたはシステムにフォルトが起こった場合に生じます。不成功なデータ転送が起こった場合、バスマスタは通信を再試行することができます。MAX9669が読取りモードにあるとき、マスタはデータの受取りをアクノリッジするために、9番目のクロックサイクルの間にSDAをプルダウンします。アクノリッジは、各バイトの読取りの後にマスタによって送信されるため、データ転送の継続が可能になります。非アクノリッジは、マスタがMAX9669からの最後のバイトを読取ると送信され、その後STOP状態が続きます。

## 書込みデータフォーマット

MAX9669への書込みは、START条件、R/Wビットを0に設定したスレーブアドレス、内部レジスタアドレス

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

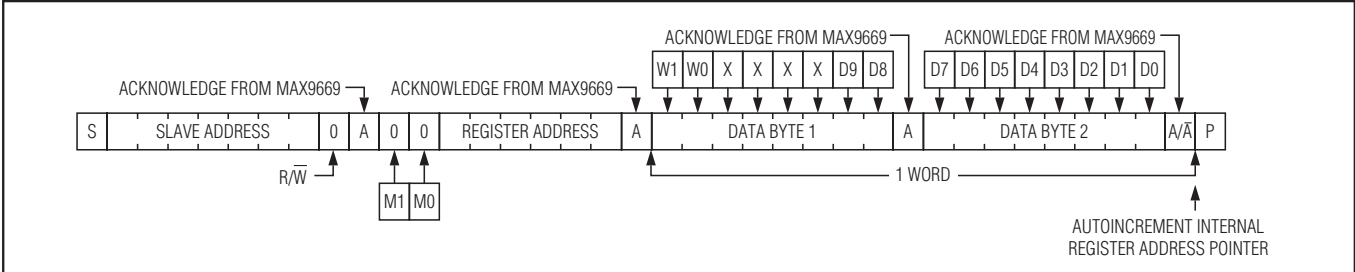


図4. MAX9669への1ワードデータの書き込み

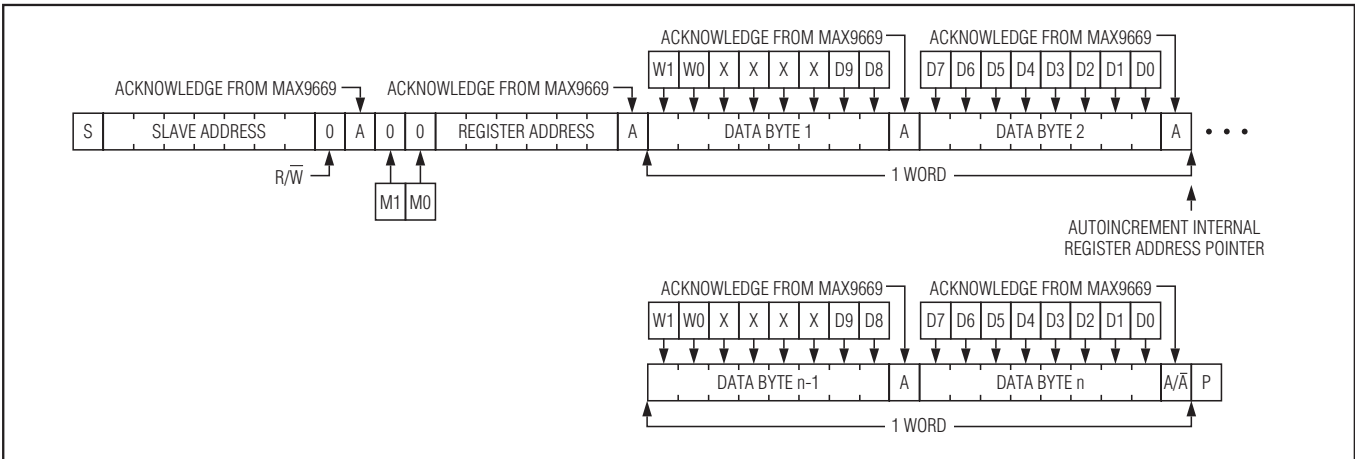


図5. MAX9669へのnバイトデータの書き込み

ポインタを設定するための1データバイト、1ワード(2バイト)以上のデータ、およびSTOP条件を送信することで構成されます。図4は、MAX9669に1ワードのデータを書き込むための正常なフレームフォーマットを示しています。図5は、MAX9669にnバイトのデータを書き込むためのフレームフォーマットを示しています。

R/Wビットを0に設定したスレーブアドレスは、マスターがMAX9669へのデータの書き込みを意図していることを示します。MAX9669は、マスターが生成する9番目のSCLパルスの際にアドレスバイトの受信をアクノリッジします。

マスターが送信する2番目のバイトは、MAX9669の内部レジスタのアドレスポインタを設定します。MAX9669の内部アドレスポインタは、2番目のバイトの6つのLSBで構成されます。内部レジスタに書き込む場合、2番目のバイトの2つのMSB (M1とM0)は00bに設定されます。詳細は「メモリ」の項を参照してください。ポインタは、MAX9669に次のデータバイトの書き込み場所を知らせます。DACに書き込むときに各データバイトを受信するとMAX9669によってアクノリッジパルスが送信されます。MTPに書き込むとき、非アクノリッジがMAX9669から送信されますが、その前にマスターが最終バイトを書き込み、STOP条件へと続きます。

MAX9669に送信される3番目と4番目のバイトには、選択されたレジスタおよび揮発性(DAC)または不揮発性メモリ(MTP)のいずれのタイプのレジスタに書き込むかのデータが含まれています。詳細は「レジスタ」の項を参照してください。MAX9669からのアクノリッジパルスは、各データバイトの受信を知らせます。1つおきのデータバイトを受信した後、アドレスポインタは次のレジスタアドレスに自動増加します。この自動増加機能によって、マスターが1つの連続したフレーム内のシーケンシャルレジスタに書き込むことが可能になります。マスターはSTOP条件を発行して伝送の終結を知らせます。

データがレジスタアドレス0x1Eに書き込まれた場合、アドレスポインタは0xFFに自動増加して、マスターが新しい値をレジスタアドレスポインタに書き込むまで0xFFに留まります。

## 読取りデータフォーマット

START条件の後に、最初にR/Wビットを0に設定したMAX9669のスレーブアドレスを、その次にM1とM0を00に設定したレジスタアドレスを送信して、マスターはアドレスポインタをプリセットします。MAX9669は、9番目のSCLクロックパルスの際にSDAをローに強制して、そのスレーブアドレスおよびレジスタアドレスの受信をアクノリッジします。その後、REPEATED

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

表2. レジスタマップ

REGISTER ADDRESS	REGISTER NAME	REGISTER DESCRIPTION	MTP FACTORY INITIALIZATION VALUE	READ/WRITE
0x00	GMA1	Gamma 1	0x200	Read and write
0x01	GMA2	Gamma 2	0x200	Read and write
0x02	GMA3	Gamma 3	0x200	Read and write
0x03	GMA4	Gamma 4	0x200	Read and write
0x04	GMA5	Gamma 5	0x200	Read and write
0x05	GMA6	Gamma 6	0x200	Read and write
0x06	GMA7	Gamma 7	0x200	Read and write
0x07	GMA8	Gamma 8	0x200	Read and write
0x08	GMA9	Gamma 9	0x200	Read and write
0x09	GMA10	Gamma 10	0x200	Read and write
0x0A	GMA11	Gamma 11	0x200	Read and write
0x0B	GMA12	Gamma 12	0x200	Read and write
0x0C	GMA13	Gamma 13	0x200	Read and write
0x0D	GMA14	Gamma 14	0x200	Read and write
0x0E	GMA15	Gamma 15	0x200	Read and write
0x0F	GMA16	Gamma 16	0x200	Read and write
0x10	Reserved	—	—	—
0x11	Reserved	—	—	—
0x12	VCOM	Common voltage	0x200	Read and write
0x13	Reserved	—	—	—
0x14	Reserved	—	—	—
0x15	Reserved	—	—	—
0x16	Reserved	—	—	—
0x17	Reserved	—	—	—
0x18	VCOMMIN	Minimum VCOM value	0x000	Read and write
0x19	VCOMMAX	Maximum VCOM value	0x3FF	Read and write
0x1D	Reserved, DO NOT WRITE	—	—	—
0x1E	Reserved, DO NOT WRITE	—	—	—

START条件が送信され、それにR/Wビットを1に設定したスレーブアドレスが続きます。MAX9669は指定されたレジスタの内容を送信します。送信されたデータは、マスタが生成するシリアルクロック(SCL)の立上りエッジで有効になります。アドレスポインタは、1つおきのデータバイトの読取りの後に自動増加します。この自動増加機能によって、すべてのレジスタが1つの連続したフレーム内にシーケンシャルに読み取られることが可能になります。STOP条件は、任意数の読取りバイトデータの後で発行することが可能です。STOP条件が他の読取り動作の後で発行されると、読み取られる最初のデータバイトは前のトランザクションによって設定されるレジスタアドレス位置からであり、0x00から

ではありません。継続読取りはアドレスポインタを自動増加して、次のSTOP条件まで続きます。0x1Eよりも上位のレジスタアドレスからの読取りの試みは、データのすべてが1のダミーレジスタからの反復読取りとなります。マスタは、各読取りバイトの受取りをアクノリッジクロックパルスの中にアクノリッジします。マスタは、最後のバイトを除いて正しく受信したすべてのバイトをアクノリッジしなければなりません。最後のバイトの後にはマスタからの非アクノリッジが、その後にSTOP条件が続かなければなりません。図6と図7は、MAX9669からデータを読み取るためのフレームフォーマットを示しています。

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

表3. レジスタの説明

REG	REG ADDR	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
GMA1	0x00	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA2	0x01	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA3	0x02	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA4	0x03	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA5	0x04	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA6	0x05	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA7	0x06	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA8	0x07	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA9	0x08	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA10	0x09	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA11	0x0A	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA12	0x0B	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA13	0x0C	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA14	0x0D	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA15	0x0E	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
GMA16	0x0F	W1	W0	X	X	X	X	b9	B8	b7	b6	b5	b4	b3	b2	b1	b0
Reserved	0x10	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x11	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
VCOM	0x12	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
Reserved	0x13	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x14	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x15	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved	0x17	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
VCOMMIN	0x18	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
VCOMMAX	0x19	W1	W0	X	X	X	X	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
Reserved DO NOT WRITE	0x1D	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
Reserved DO NOT WRITE	0x1E	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—

## レジスタ

### レジスタマップ

MAX9669は、不揮発性MTPメモリバンクおよびI<sup>2</sup>CレジスタとDACレジスタで構成される揮発性メモリの2バンクを備えています。不揮発性または揮発性メモリのいずれの各メモリ位置も10ビットワードを保持しています。各10ビットワードに対してI<sup>2</sup>Cインタフェースを通して2バイトを書き込むか、または読み取らなければなりません。

表2は各レジスタマップを示しています。MTPメモリバンク、I<sup>2</sup>Cレジスタバンク、およびDACレジスタバンク

には、同じレジスタアドレスおよびレジスタ名が存在します。書き込み制御ビットによってどのメモリ位置にデータを格納するかを決定します。

### レジスタの説明

10個のLSBのみが各レジスタに書き込まれます(表3を参照)。書き込み動作の間、書き込み制御ビット(2つのMSB)は入力するデータストリームから取り出されて、MTPまたはDACレジスタのいずれを更新するかを決定するために使用されます(表4を参照)。

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

表4. 書込み制御ビット

W1	W0	ACTION
0	0	No update.
0	1	All MTP registers get updated when the current I <sup>2</sup> C register has finished updating (end of B0).
1	0	All DAC registers get updated when the current I <sup>2</sup> C register has finished updating (end of B0).
1	1	No update.

表5. メモリ書込みビット

M1	M0	ACTION
0	0	None.
0	1	Only the addressed I <sup>2</sup> C registers and DAC registers get set to the MTP values.
1	0	All I <sup>2</sup> C registers and DAC registers get set to the MTP values.
1	1	None.

## VCOMの設定範囲

MAX9669は設定可能なVCOMの範囲を備えています。VCOMMINおよびVCOMMAXレジスタは、VCOM DACレジスタ用の下限および上限を備えています。出荷時にはVCOMMINは0に設定され、VCOMMAXは1023 (デフォルト値)に設定され、VCOM用に最大のレイルトウレイルの設定範囲が提供されます。ユーザーは、後でVCOMMINおよびVCOMMAXレジスタおよびMTPを設定して、個別の限界値を定義することができます。VCOMレジスタの値は定義された範囲に制限されます。これは、VCOMレジスタが誤ってVCOMMAXよりも大きい値に設定されてしまった場合、自動的にVCOMMAXの値にロックされることを意味します。I<sup>2</sup>Cバスは、バス上に送信されたデータをアクノリッジして受け取りますが、内部ではデバイスがその値は範囲外であると認識されて調整されます。VCOMの設定値がVCOMMINよりも小さい場合も同様です。

## メモリ

MAX9669は、揮発性メモリ(I<sup>2</sup>CとDAC)および不揮発性メモリ(MTP)を備えています。MTPメモリから各1個のDACのメモリ位置に個別に書き込むか、または1度にすべて書き込むことが可能です。これは、レジスタアドレスバイトの2つのMSBであるメモリ書込みビット(M1、M0)によって行われます。表5はメモリ書込みビットを示しています。I<sup>2</sup>Cバスを通じてレジスタの値を読み書きする場合、M1とM0の両方をローまたはハイに設定してください。

## 揮発性メモリ

MAX9669は、ダブルバッファレジスタ構造を備えています。揮発性(DAC)メモリは、出力電圧を更新しないで更新することができます。図8は1個のDACを設定する方法を示しています。出力電圧はLSB (D0)を送信した後で更新されます。

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

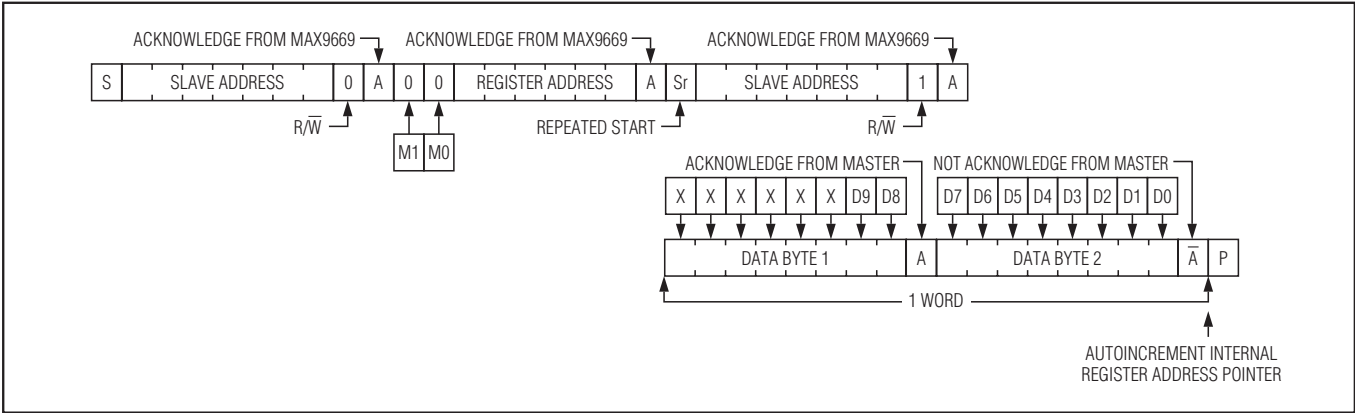


図6. MAX9669からの1個のインデックスワードデータの読取り

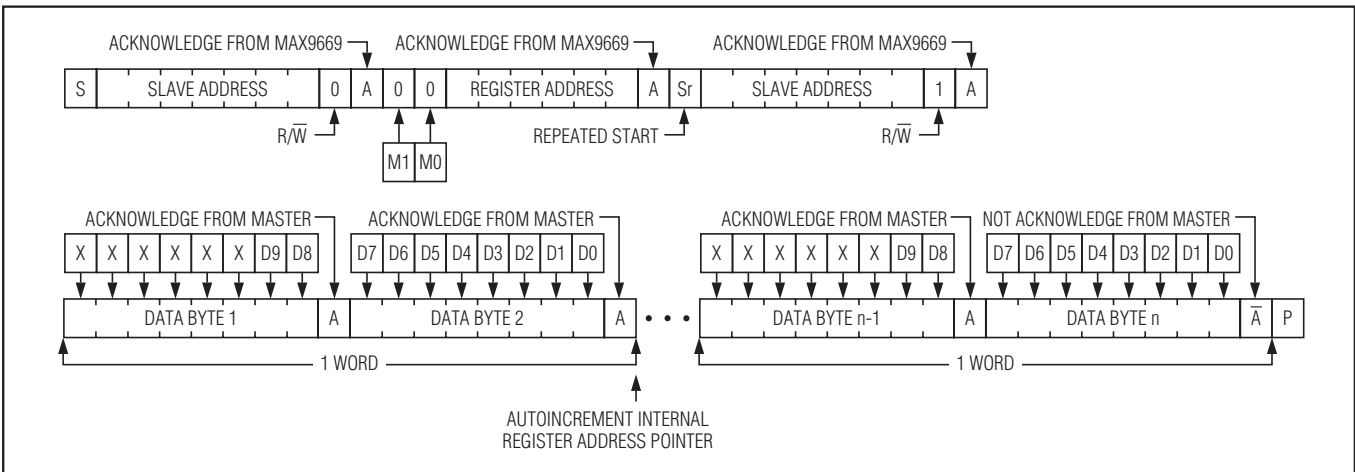


図7. MAX9669からのnバイトのインデックスデータの読取り

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

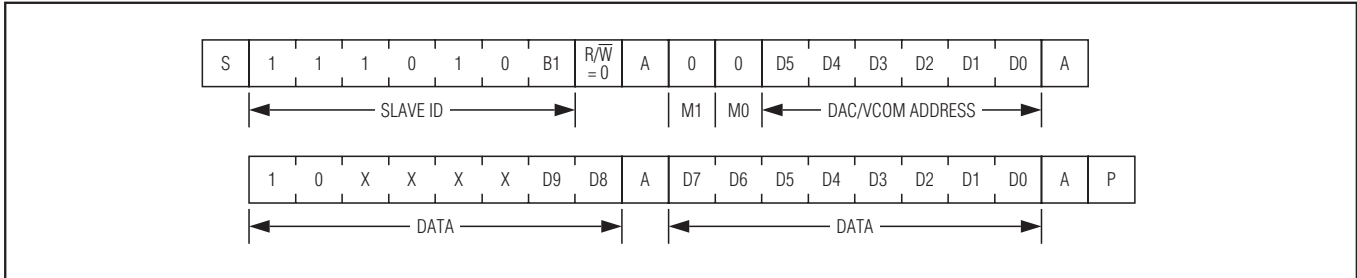


図8. 1個のDACの設定

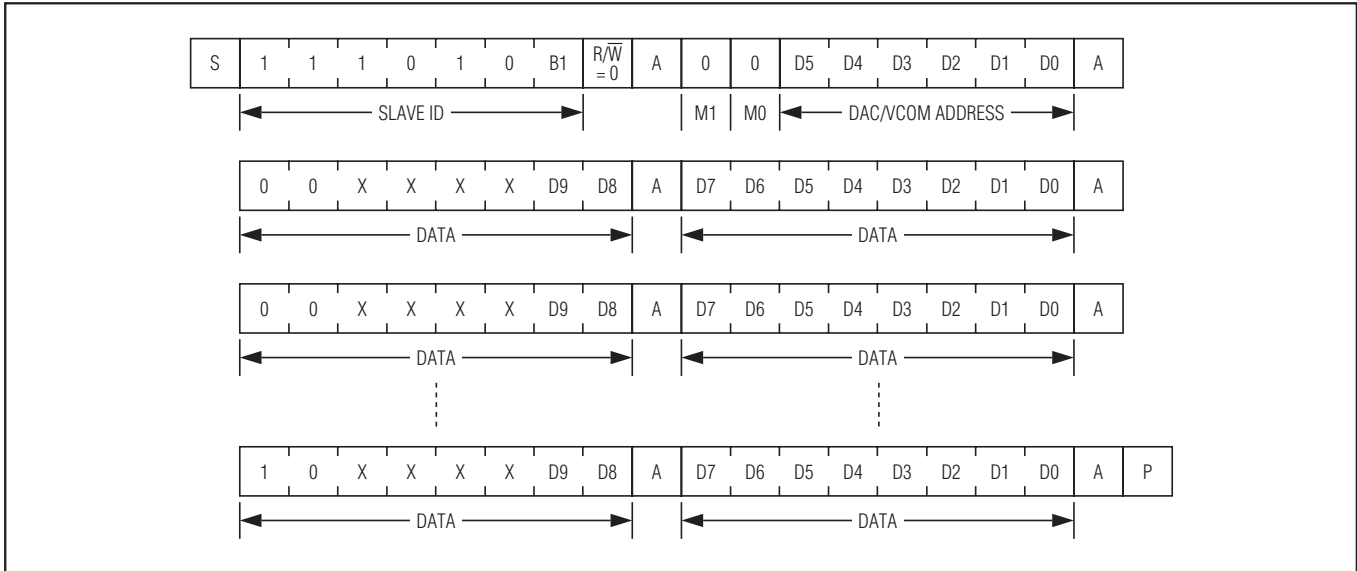


図9. 複数(またはすべて)のDACの設定

図9に示すように、複数のDACに最初書き込み、その後すべてのチャンネルの出力電圧を同時に更新することが可能です。このモードでは、I<sup>2</sup>CマスタがMAX9669のすべてのレジスタ(ガンマおよびVCOM)に1回の通信で書き込むことが可能です。その場合、アドレス0x10、0x11、および0x13~0x17に設定された値は意味がありません。しかし、MAX9669は、これらのすべてのアドレスの各2バイトに対してアクノリッジビットを送信します。図9に示す制御ビット(W1、W0)は、すべてのDACが最後のDACのLSBが受信されるまでその各出力電圧が変化しないように各所望の値を設定され、その後ですべてのチャンネルが同時に更新されるように設定されます。

### 不揮発性メモリ

MAX9669は、いずれの単一DAC/VCOMレジスタの不揮発性メモリ(MTP)へも、シングルまたはバーストの

I<sup>2</sup>Cトランザクションで書き込むことができます。このメモリは最低100回書き込むことが可能です。図10はMTPアドレスへの単一書き込みを示しています。図10の制御ビットは、MTPレジスタがLSB (D0)の終わりに更新されるように設定されています。

図11は1回のトランザクションで複数のMTPを設定する方法を示しています。揮発性メモリの設定と同様に、データの最初の2バイトが前のバイトのマスタによって定められるDAC/VCOMアドレスに対応し、その次に2バイトのデータが次のアドレスに対応するなどです。この設定では、すべてのMTPレジスタは最後に設定されたデータバイトのLSBの後に同時に設定されます。(最後に設定されるデータバイトはその前のバイトとは異なり、ビット15とビット14です)。ビット15とビット14を適切な値(01)として最後の2バイトデータを送信する前に、なんらかの理由でマスタがSTOP条件を発行する場合、どのMTPレジスタも更新されません。

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

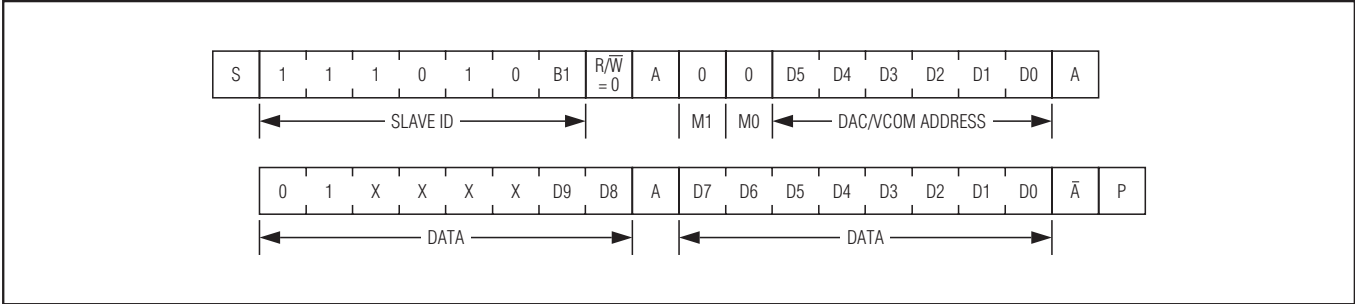


図10. 1つのMTPの設定

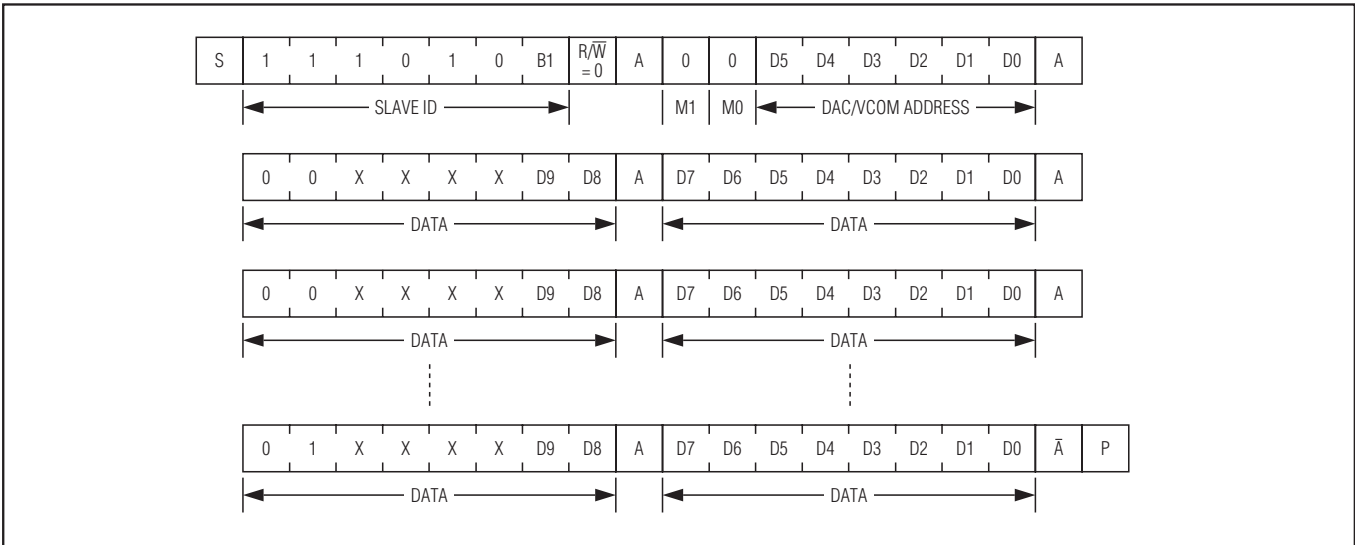


図11. 複数のMTPの設定

MTPレジスタが設定されると、DAC/VCOMの不揮発性メモリおよび各出力電圧も同時に更新されます。複数の不揮発性メモリの設定と同様に、最後のバイトのLSBが受信された後でのみ更新が起こります。すべての出力が同時に設定されて更新されますが、MTPレジスタの数に依存して、不揮発性メモリに値を格納するためには31ms~500msかかります。この間、MAX9669はI<sup>2</sup>Cからは利用不可能で、MTPが設定されるまでマスタからのいかなる通信も遅延させなければなりません。I<sup>2</sup>CマスタからのMAX9669への通話のどのような試みもアクノリッジされません。

## 汎用および単一取得コマンド

1つの特別なコマンドで、すべてのDAC出力を以前に格納したMTP値に更新することが可能です。DAC/VCOM

アドレスの2つのMSB (M1とM0)を10に設定すると、すべてのDACと出力電圧がMTPの値に設定されます(図12に示します)。この場合には、MAX9669はDAC/VCOMアドレスを無視します。

MTPから1つのチャンネルのみのDACと出力電圧を更新することも可能です。DAC/VCOMアドレスの2つのMSB (M1とM0)を01に設定する(図13に示します)と、MTPから特定の値をDACに移動して、1つのチャンネルの電圧を出力します。

MAX9669はダブルバッファレジスタ構造を備えています。揮発性(DAC)メモリの更新は、出力電圧の更新と同じではないことに注意が重要です。最初に複数のDACに書き込み、その後ですべてのチャンネルの出力電圧を同時に更新することが可能です。



# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

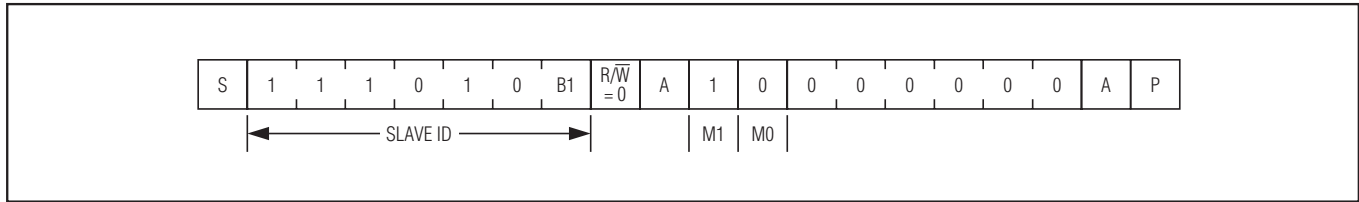


図12. MTPからすべての出力を更新するための汎用取得コマンド

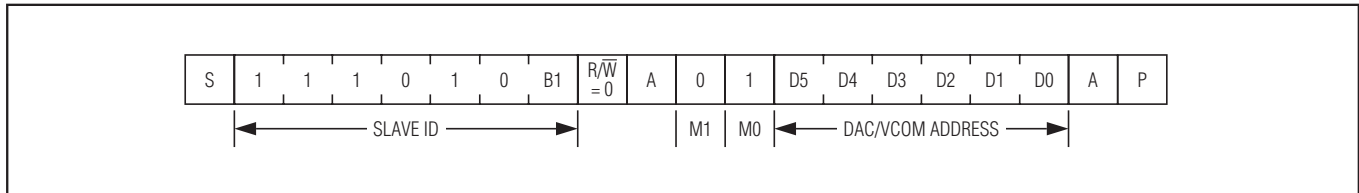


図13. MTPから1つの出力を更新するための単一取得コマンド

## アプリケーション情報

### 抵抗ラダーのより大きな電流での駆動

ガンマバッファが抵抗ラダー端の駆動に十分な電流を供給することができない場合、抵抗を追加して直近の電源から接続してください。例えば、抵抗ラダーの最上位とAVDDとの間に抵抗を追加してください。抵抗ラダーの最下位にはAGNDとの間に抵抗を追加してください。この個別の抵抗を使用することによって、MAX9669はAVDD電源からのノイズを大きく低減します。これはAVDDからの高周波ノイズが減衰されており、バッファが優れたAC PSRRを備えているからです。図14を参照してください。

### フィードバック抵抗を接続するVCOMオペアンプ

オペアンプの出力(VCOM)と負入力(VCOM\_FB)は、通常、相互に接続されて使用され、その結果、ユニティゲイン構成になります。それより大きい閉ループ利得が必要な場合は、図15に示すようにフィードバック抵抗を追加してください。

### 電源オンと電源オフ

図16はMAX9669の正常な起動シーケンスを示しています。デジタル電源を最初にオンにしなければなりません。アナログ電源は、デジタル電源がオンにされた後、最低250 $\mu$ s (typ)の間はオンにしないでください。この間、MTPレジスタ値にはI<sup>2</sup>Cレジスタのデフォルト値が上書きされます。すべてのMTPレジスタ値をI<sup>2</sup>Cレジスタにロードするには300 $\mu$ s (typ)かかります。AVDDがおよそ8Vを超えると出力バッファには十分なヘッドルームが作られ、AVDDに比例して立ち立ちります。

電源をオフにする場合、AVDDを0Vになるまで最初に電源オフにしなければならず、その後でDVDDを安全に電源オフにすることができます。

### 電源とバイパスコンデンサ

MAX9669は、9V~20Vの単一アナログ電源(AVDD)および2.7V~3.6Vのデジタル電源(DVDD)で動作します。AVDDをAGNDに0.1 $\mu$ Fと10 $\mu$ Fのコンデンサを並列にしてバイパスしてください。最適な性能を保証するためには、広いグランドプレーンを使用してください。DVDDを0.1 $\mu$ FのコンデンサでDGNDにバイパスしてください。0.1 $\mu$ Fのバイパスコンデンサは、可能な限りデバイスの近くに配置してください。

実証されたPCBレイアウトは、MAX9669の評価キットを参照してください。

### レイアウトとグランド

#### エクスポーズドパッド

MAX9669をリフロー半田またはウェーブソルダリングを使用して実装する場合、エクスポーズドパッド用のグランドビア(単数または複数)が最低14ミルのメッキされたスルーホールを備えていると、エクスポーズドパッドへの半田の十分なウィットキングが保証されます。MAX9669がソルダマスク技術を使用して実装される場合、ビアへの要件は適用されません。いずれのケースにおいても、小さい熱抵抗経路で十分な熱消費が保証されるように、エクスポーズドパッドをデジタルとアナロググランドに接続しなければなりません。トレースはこれらのパッケージの下に配線しないでください。

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

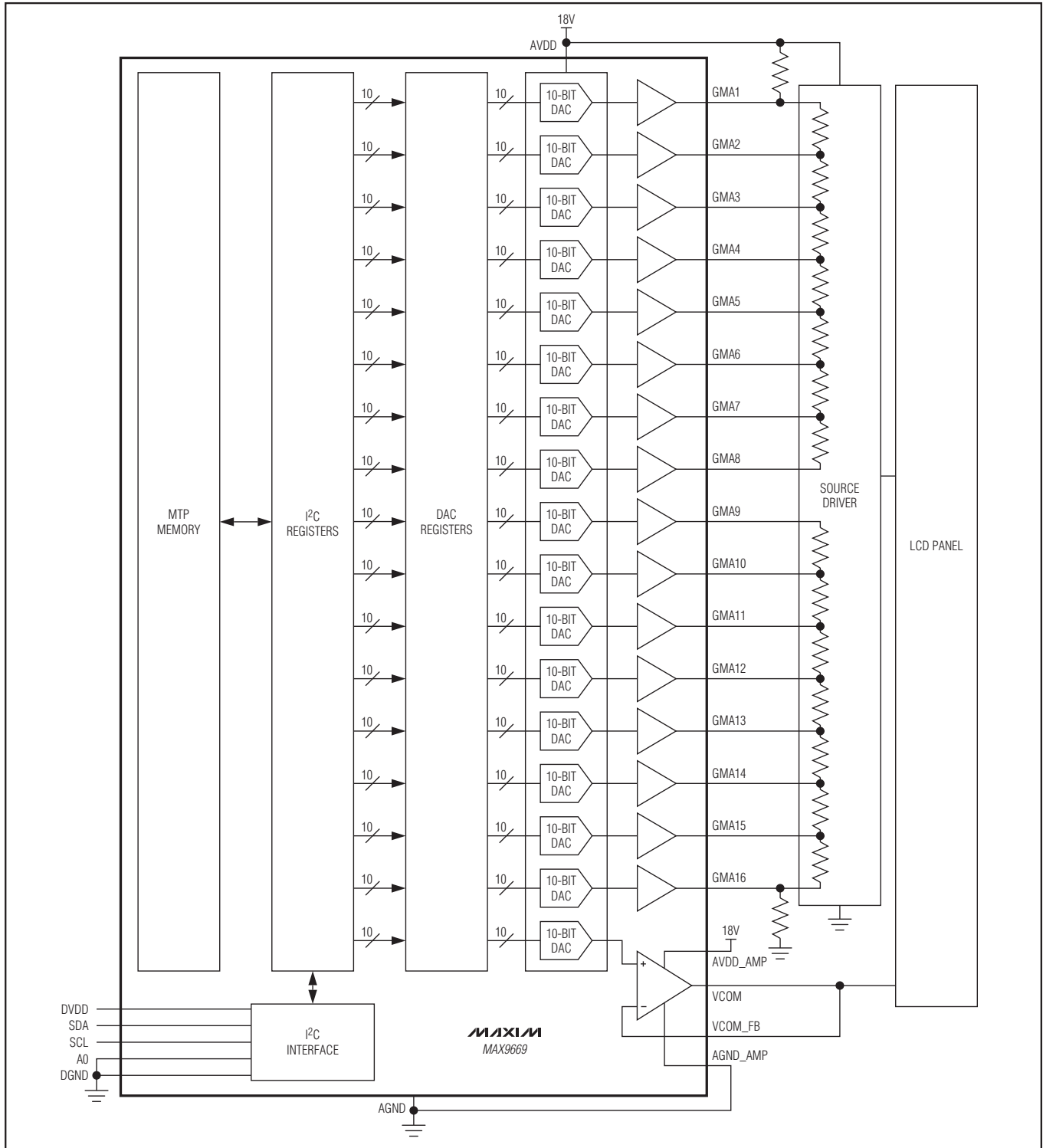


図14. GMA1とGMA16のおおのにおにプルアップおよびプルダウンの抵抗を追加した標準アプリケーション回路

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

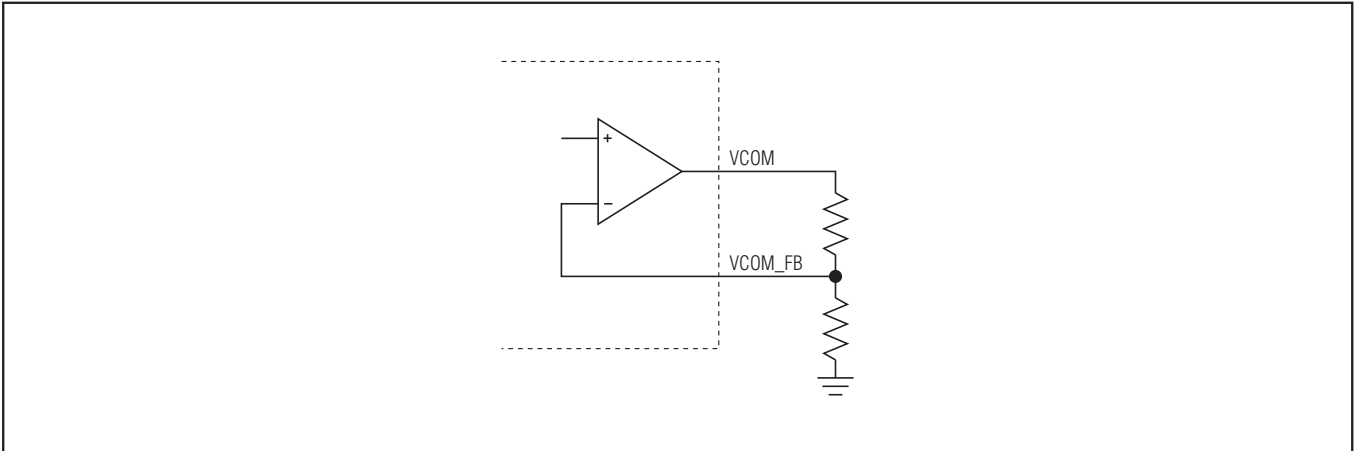


図15. フィードバック抵抗を使用するVCOMオペアンプ

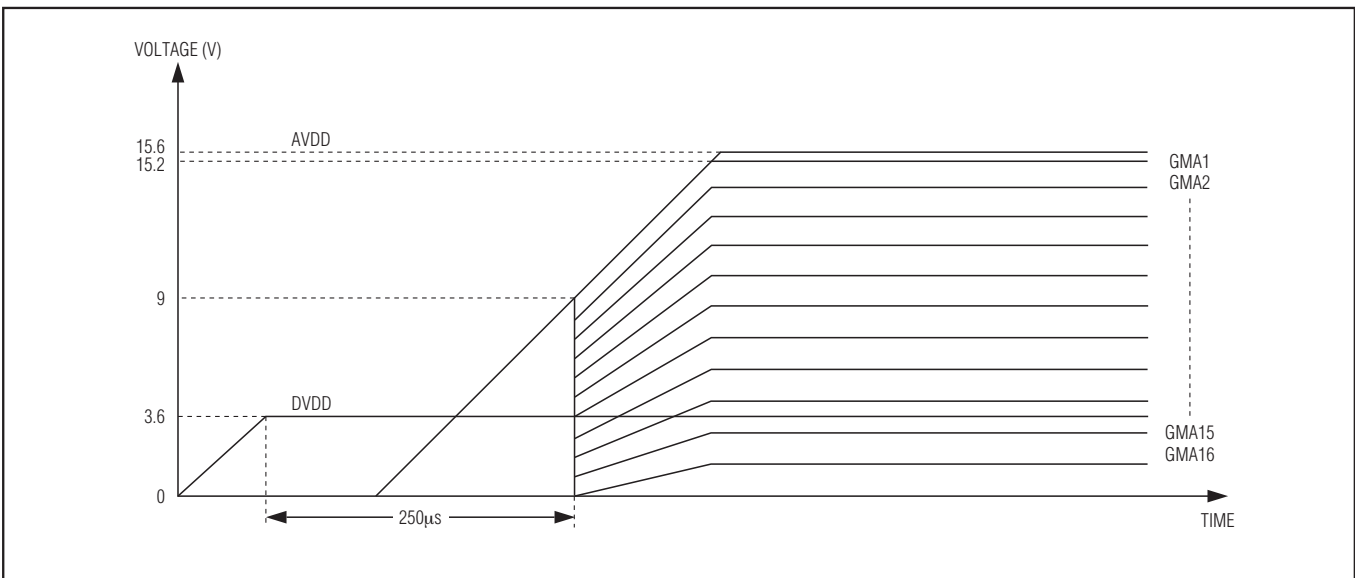


図16. MAX9669の電源オン

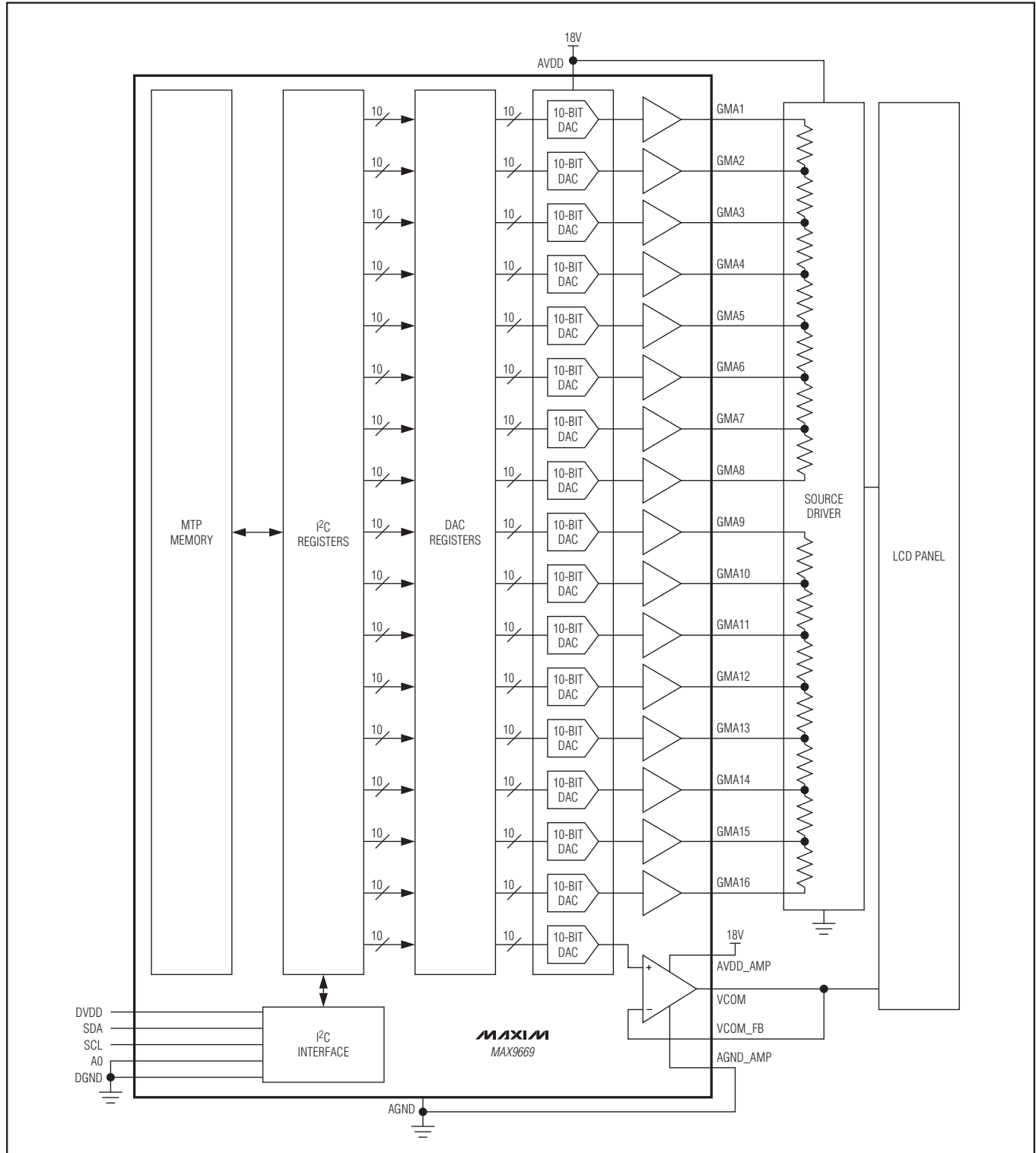
チップ情報 \_\_\_\_\_

PROCESS: BiCMOS

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

## 標準動作回路



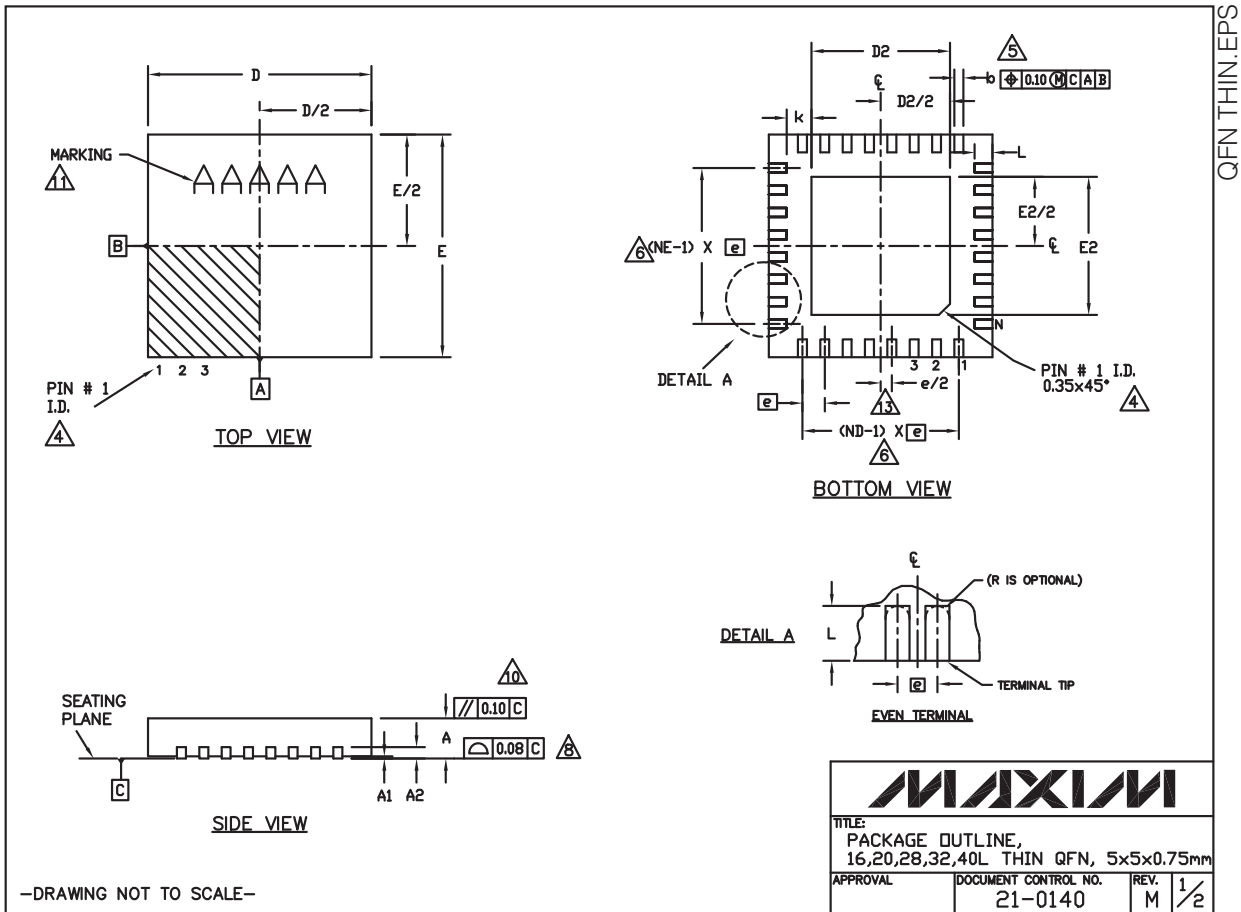
# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

## パッケージ

最新のパッケージ図面情報およびランドパターンは、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)を参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なる点がある点に注意してください。

パッケージタイプ	パッケージコード	ドキュメントNo.
28-Pin TQFN-EP	T2855+8	21-0140



# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

## パッケージ(続き)

最新のパッケージ図面情報およびランドパターンは、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)を参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なる点がある点に注意してください。

COMMON DIMENSIONS															
PKG.	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A2	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.30	0.40	0.50
N	16			20			28			32			40		
ND	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2			-----		

EXPOSED PAD VARIATIONS						
PKG. CODES	D2			E2		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20
T1655-3	3.00	3.10	3.20	3.00	3.10	3.20
T1655-4	2.19	2.29	2.39	2.19	2.29	2.39
T165N-1	3.00	3.10	3.20	3.00	3.10	3.20
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35
T2055MN-5	3.15	3.25	3.35	3.15	3.25	3.35
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20
T3255M-4	3.00	3.10	3.20	3.00	3.10	3.20
T3255-5	3.00	3.10	3.20	3.00	3.10	3.20
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20
T4055-1	3.40	3.50	3.60	3.40	3.50	3.60
T4055-2	3.40	3.50	3.60	3.40	3.50	3.60
T4055N-1	3.40	3.50	3.60	3.40	3.50	3.60
T4055MN-1	3.40	3.50	3.60	3.40	3.50	3.60

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-3, T2855-6, T4055-1 AND T4055-2.
- WARPAGE SHALL NOT EXCEED 0.10 mm.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION 'e', ±0.05.
- ALL DIMENSIONS APPLY TO BOTH LEADED (-) AND PwFREE (+) PKG. CODES.

-DRAWING NOT TO SCALE-

<b>MAXIM</b>		
TITLE: PACKAGE OUTLINE, 16,20,28,32,40L THIN QFN, 5x5x0.75mm		
APPROVAL	DOCUMENT CONTROL NO. 21-0140	REV. M 2/2

# TFT LCD用MTP付き、 10ビットプログラマブルガンマリファレンスシステム

MAX9669

## 改訂履歴

版数	改訂日	説明	改訂ページ
0	12/08	初版	—
1	6/09	ピーク電流の仕様、図10、および「電源オンと電源オフ」の項を更新	1, 3, 16, 17
2	12/09	様々な訂正を追加	2, 10, 12, 13, 15, 16, 17, 20
3	3/10	はんだ付け温度を追加し、I <sup>2</sup> C送信に関する注釈を訂正	2, 4

**マキシム・ジャパン株式会社**

〒169-0051東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

Maximは完全にMaxim製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。

**Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600** \_\_\_\_\_ **23**