

低電圧DDRリニアレギュレータ

概要

DDRリニアレギュレータMAX8794は、内蔵のnチャネルMOSFETを使用してピークで3A (typ)までソースおよびシンクします。このリニアレギュレータは、低電圧の電源入力($V_{IN} = 1.1V \sim 3.6V$)から正確な $0.5V \sim 1.5V$ の出力を提供します。MAX8794は内蔵のnチャネルMOSFETの駆動および制御回路への給電のために別の $3.3V$ バイアス供給源を使用します。

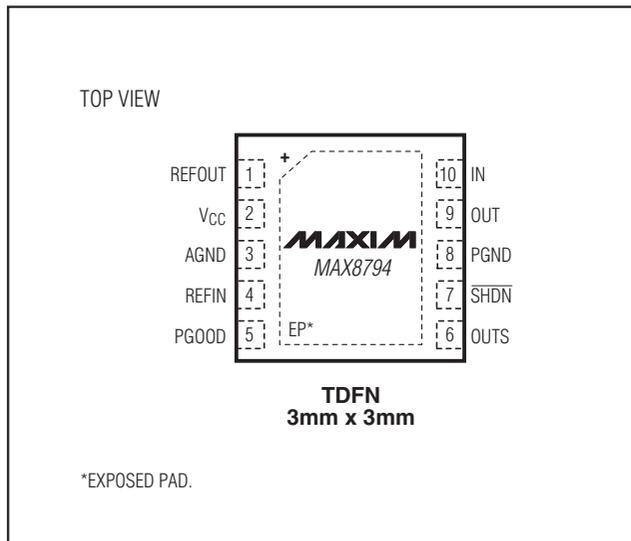
MAX8794は、リニアレギュレータの損傷を防ぐための電流および温度制限を備えています。さらにMAX8794は、出力が安定化状態であることを示すパワーグッド(PGOOD)信号を生成します。起動の間、PGOODは出力が安定化状態になるまでの $2ms$ (typ)の間、ローのままです。内蔵のソフトスタートによって入力のサージ電流が制限されます。

MAX8794は、入力リファレンスのトラッキングを必要とするアクティブDDR終端バスへ給電します。また、低電力チップセットおよび動的に変出力電圧を必要とするグラフィックスプロセッサコアでMAX8794を使用することができます。MAX8794は、 $3mm \times 3mm$ の10ピンTDFNパッケージで提供されます。

アプリケーション

- ノートブック/デスクトップコンピュータ
- DDRメモリの終端
- アクティブ終端バス
- グラフィックスプロセッサコアの電源
- 最低 $0.5V$ まで動作するチップセット/RAMの電源

ピン配置



特長

- ◆ 電流制限(3A typ)付き内蔵パワーMOSFET
- ◆ 高速負荷過渡応答
- ◆ リファレンス出力バッファ付き外部リファレンス入力
- ◆ 電源入力： $1.1V \sim 3.6V$
- ◆ ロードレギュレーション誤差： $\pm 15mV$ (max)
- ◆ 熱障害保護
- ◆ シャットダウン入力
- ◆ $2ms$ (typ)遅延付きパワーグッドウィンドウコンパレータ
- ◆ 小型、薄型、 $3mm \times 3mm$ の10ピンTDFNパッケージ
- ◆ セラミックまたはポリマ出力コンデンサ

型番

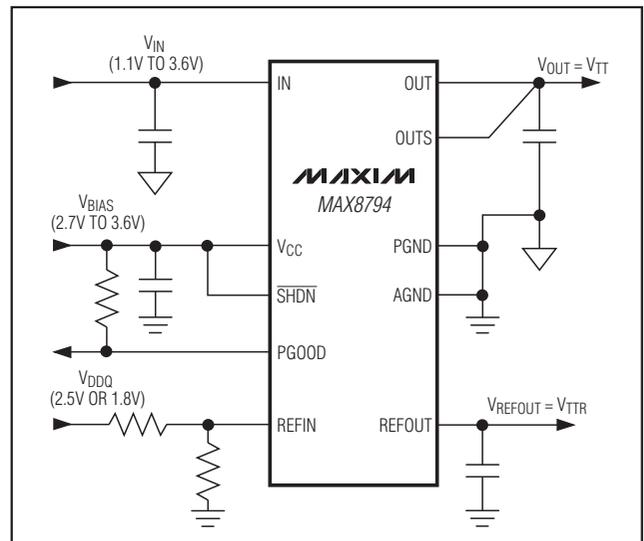
PART	TEMP RANGE	PIN-PACKAGE	TOP MARK
MAX8794ETB+	$-40^{\circ}C$ to $+85^{\circ}C$	10 TDFN-EP* (3mm x 3mm)	ASW
MAX8794ETB/V+	$-40^{\circ}C$ to $+85^{\circ}C$	10 TDFN-EP* (3mm x 3mm)	ASW

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

/Vは車載認定品を表します。

*EP = エクスPOSEドパッド

標準動作回路



低電圧DDRリニアレギュレータ

MAX8794

ABSOLUTE MAXIMUM RATINGS

IN to PGND	-0.3V to +4.3V
OUT to PGND	-0.3V to (V _{IN} + 0.3V)
OUTS to AGND	-0.3V to (V _{IN} + 0.3V)
V _{CC} to AGND	-0.3V to +4.3V
REFIN, REFOUT, $\overline{\text{SHDN}}$, PGOOD to AGND	-0.3V to (V _{CC} + 0.3V)
PGND to AGND	-0.3V to +0.3V
REFOUT Short Circuit to AGND	Continuous
OUT Continuous RMS Current	
100s	±1.6A
1s	±2.5A

Continuous Power Dissipation (T _A = +70°C)	
10-Pin 3mm x 3mm TDFN	
(derated 24.4mW/°C above +70°C)	1951mW
Operating Temperature Range	
MAX8794ETB	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C
Soldering Temperature (reflow)	+260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = 1.8V, V_{CC} = 3.3V, V_{REFIN} = V_{OUTS} = 1.25V, $\overline{\text{SHDN}}$ = V_{CC}, circuit of Figure 1, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
Input Voltage Range	V _{IN}	Power input	1.1		3.6	V	
	V _{CC}	Bias supply	2.7		3.6		
Quiescent Supply Current (V _{CC})	I _{CC}	Load = 0, V _{REFIN} > 0.45V		0.7	1.3	mA	
Shutdown Supply Current (V _{CC})	I _{CC(SHDN)}	$\overline{\text{SHDN}}$ = AGND, V _{REFIN} > 0.45V		350	600	μA	
		$\overline{\text{SHDN}}$ = AGND, REFIN = AGND		50	100		
Quiescent Supply Current (V _{IN})	I _{IN}	Load = 0		0.4	10	mA	
Shutdown Supply Current (V _{IN})	I _{IN(SHDN)}	$\overline{\text{SHDN}}$ = AGND		0.1	10	μA	
Feedback-Voltage Error	V _{OUTS}	REFIN to OUTS, I _{OUT} = ±200mA	T _A = +25°C	-4	0	+4	mV
			T _A = -40°C to +85°C	-6		+6	
Load-Regulation Error		-1A ≤ I _{OUT} ≤ +1A	-15		+15	mV	
Line-Regulation Error		1.4V ≤ V _{IN} ≤ 3.3V, I _{OUT} = ±100mA		1		mV	
OUTS Input Bias Current	I _{OUTS}		-1		+1	μA	
OUTPUT							
Output Adjust Range			0.5		1.5	V	
OUT On-Resistance		High-side MOSFET (source) (I _{OUT} = 0.1A)		0.10	0.169	Ω	
		Low-side MOSFET (sink) (I _{OUT} = -0.1A)		0.10	0.20		
Output Current Slew Rate		C _{OUT} = 100μF, I _{OUT} = 0.1A to 2A		3		A/μs	
OUT Power-Supply Rejection Ratio	PSRR	10Hz < f < 10kHz, I _{OUT} = 200mA, C _{OUT} = 100μF		80		dB	
OUT to OUTS Resistance	R _{OUTS}			12		kΩ	
Discharge MOSFET On-Resistance	R _{DISCHARGE}	$\overline{\text{SHDN}}$ = AGND		8		Ω	

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 1.8V$, $V_{CC} = 3.3V$, $V_{REFIN} = V_{OUTS} = 1.25V$, $\overline{SHDN} = V_{CC}$, circuit of Figure 1, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE						
REFIN Voltage Range	V_{REFIN}		0.5		1.5	V
REFIN Input Bias Current	I_{REFIN}		-1		+1	μA
REFIN Undervoltage-Lockout Voltage		Rising edge, hysteresis = 75mV		0.35	0.45	V
REFOUT Voltage	V_{REFOUT}	$V_{CC} = 3.3V$, $I_{REFOUT} = 0$	$V_{REFIN} - 0.01$	V_{REFIN}	$V_{REFIN} + 0.01$	V
REFOUT Load Regulation	ΔV_{REFOUT}	$I_{REFOUT} = \pm 5mA$	-20		+20	mV
FAULT DETECTION						
Thermal-Shutdown Threshold	T_{SHDN}	Rising edge, hysteresis = 15°C		+165		°C
V_{CC} Undervoltage-Lockout Threshold	V_{UVLO}	Rising edge, hysteresis = 100mV	2.45	2.55	2.65	V
IN Undervoltage-Lockout Threshold		Rising edge, hysteresis = 55mV		0.9	1.1	V
Current-Limit Threshold	I_{LIMIT}		1.8	3	4.2	A
Soft-Start Current-Limit Time	t_{SS}			200		μs
INPUTS AND OUTPUTS						
PGOOD Lower Trip Threshold		With respect to feedback threshold, hysteresis = 12mV	-200	-150	-100	mV
PGOOD Upper Trip Threshold		With respect to feedback threshold, hysteresis = 12mV	100	150	200	mV
PGOOD Propagation Delay	t_{PGOOD}	OUTS forced 25mV beyond PGOOD trip threshold	5	10	35	μs
PGOOD Startup Delay		Startup rising edge, OUTS within $\pm 100mV$ of the feedback threshold		2	3.5	ms
PGOOD Output Low Voltage		$I_{SINK} = 4mA$			0.3	V
PGOOD Leakage Current	I_{PGOOD}	OUTS = REFIN (PGOOD high impedance), PGOOD = $V_{CC} + 0.3V$			1	μA
\overline{SHDN} Logic Input Threshold		Logic high			2.0	V
		Logic low	0.8			
\overline{SHDN} Logic Input Current		$\overline{SHDN} = V_{CC}$ or AGND	-1		+1	μA

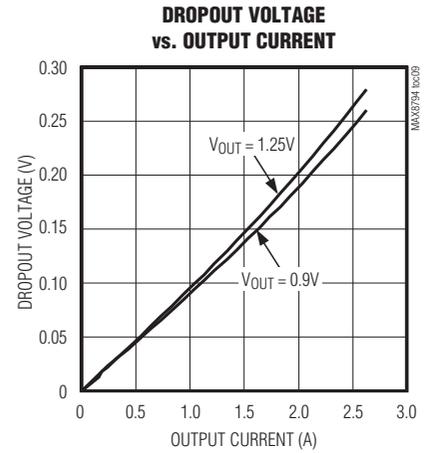
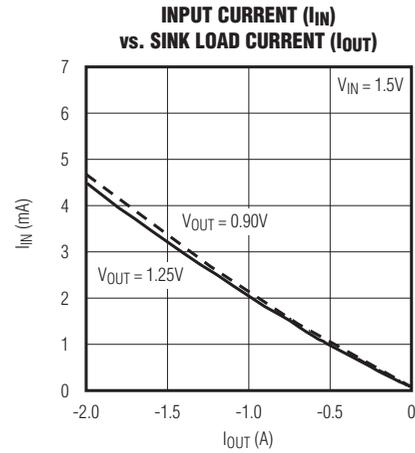
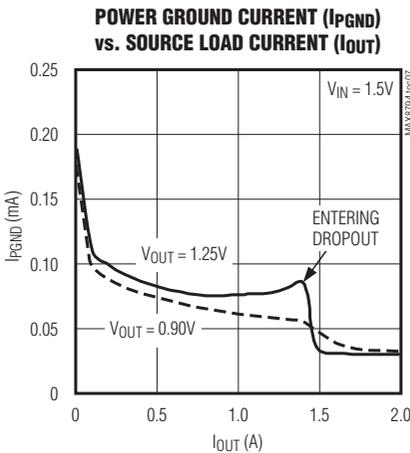
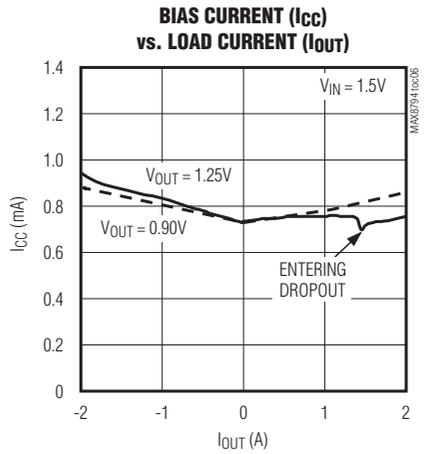
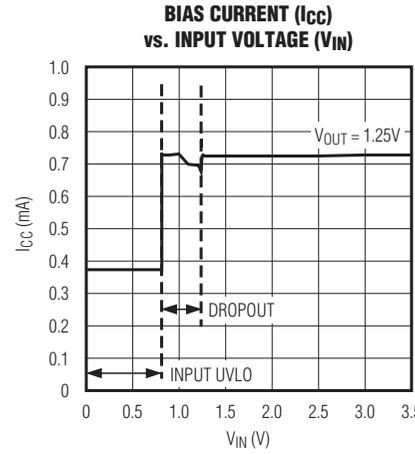
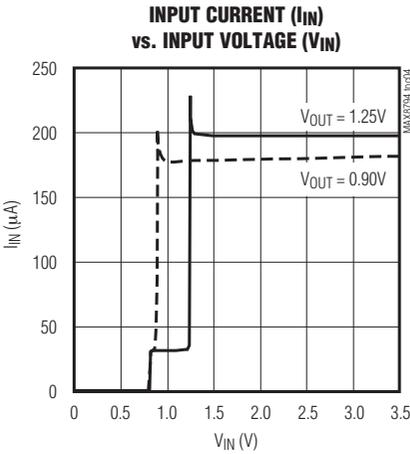
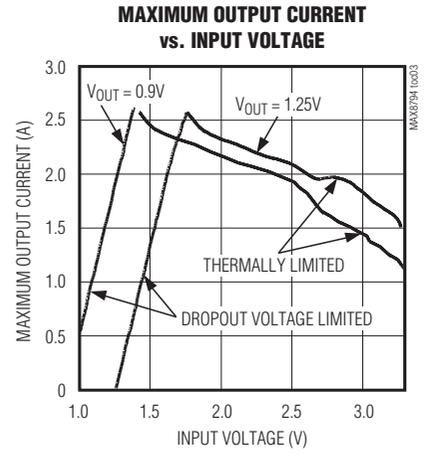
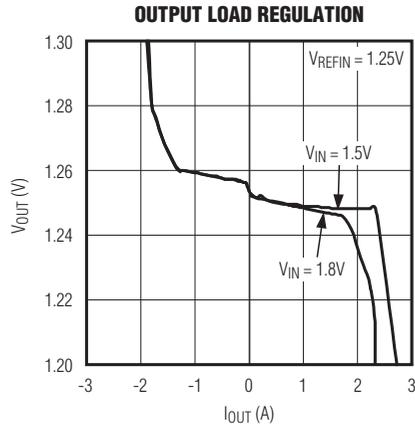
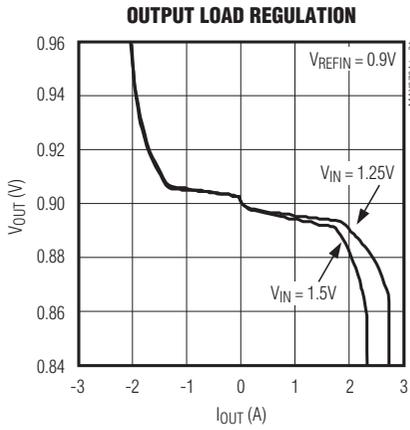
Note 1: Limits are 100% production tested at $T_A = +25^{\circ}C$. Limits over the operating temperature range are guaranteed through correlation using statistical-quality-control (SQC) methods.

低電圧DDRリニアレギュレータ

MAX8794

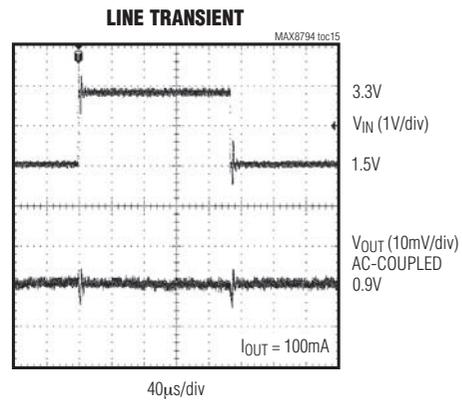
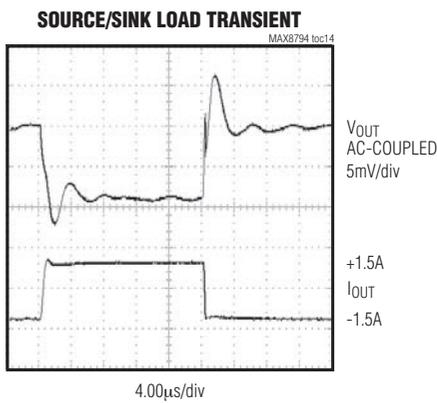
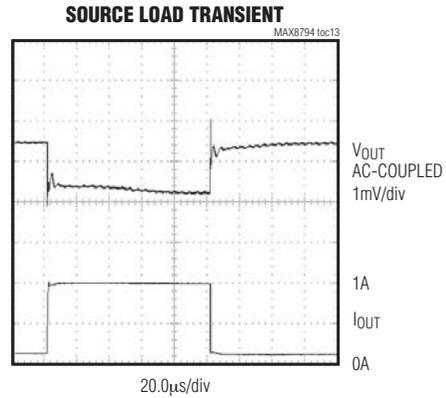
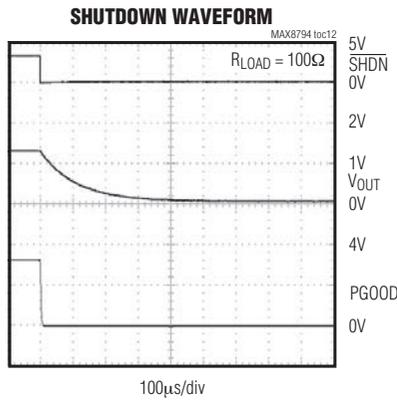
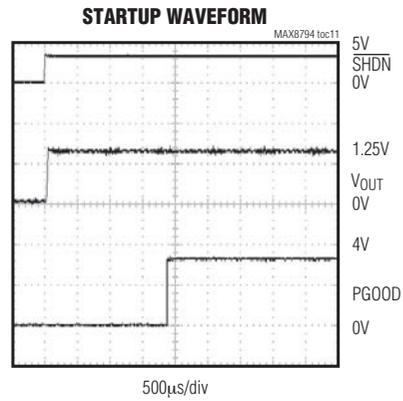
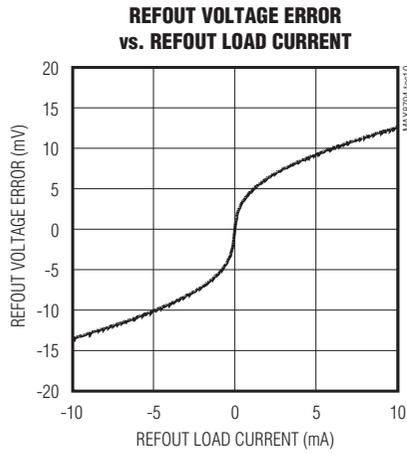
標準動作特性

(Circuit of Figure 1. $T_A = +25^\circ\text{C}$, unless otherwise noted.)



標準動作特性(続き)

(Circuit of Figure 1. $T_A = +25^\circ\text{C}$, unless otherwise noted.)

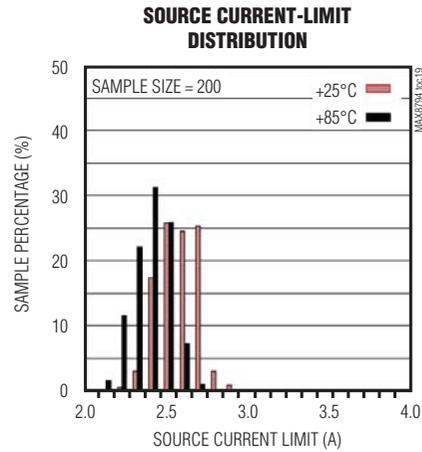
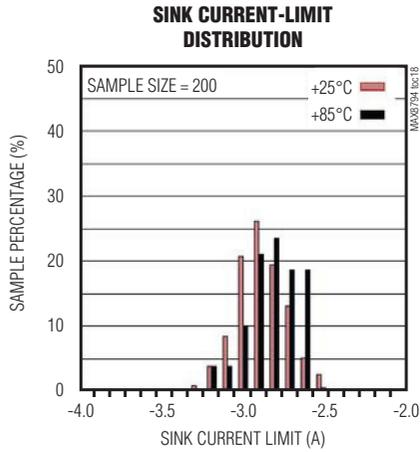
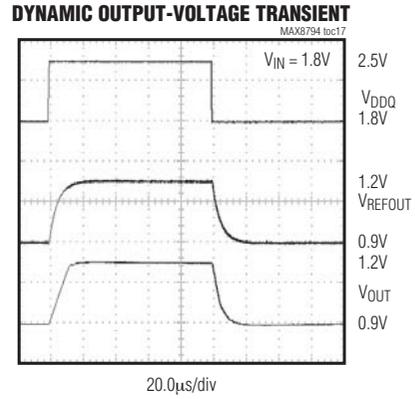
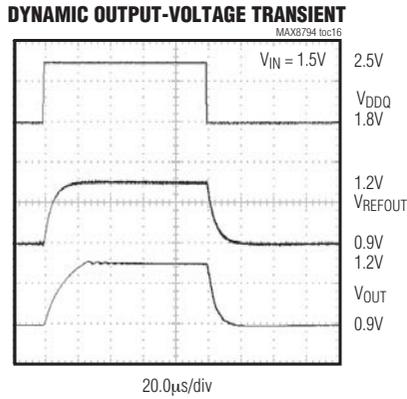


低電圧DDRリニアレギュレータ

MAX8794

標準動作特性(続き)

(Circuit of Figure 1. $T_A = +25^\circ\text{C}$, unless otherwise noted.)



低電圧DDRリニアレギュレータ

MAX8794

端子説明

端子	名称	機能
1	REFOUT	バッファされたリファレンス出力。ユニティゲインのリファレンス入力バッファの出力は5mAを超えてソースまたはシンクします。0.33 μ F以上のセラミックコンデンサでREFOUTをAGNDにバイパスしてください。
2	V _{CC}	アナログ電源入力。システムの電源電圧(+3.3V)に接続してください。1 μ F以上のセラミックコンデンサでV _{CC} をAGNDにバイパスしてください。
3	AGND	アナロググランド。背面パッドをAGNDに接続してください。
4	REFIN	外部リファレンス入力。REFINによって出力安定化電圧が設定されます(V _{OUTS} = V _{REFIN})。
5	PGOOD	オープンドレインのパワーグッド出力。出力が安定化点を150mV (typ)を超えるか、または下回る場合、ソフトスタート期間、およびシャットダウン時、PGOODはローになります。起動時には出力が安定化電圧に達してから2ms後にPGOODはハイインピーダンスになります。
6	OUTS	出力検出入力。OUTSの安定化レベルはREFINの電圧によって設定されます。OUTSをリモートDDR終端バイパスコンデンサに接続してください。OUTSは12k Ω の抵抗でOUTに内部で接続されています。
7	$\overline{\text{SHDN}}$	シャットダウン制御入力。通常動作とするためにはV _{CC} に接続してください。リニアレギュレータをシャットダウンするためにはアナロググランドに接続してください。シャットダウン中リファレンスバッファはアクティブです。
8	PGND	電源グランド。出力シンクMOSFETに内部で接続されています。
9	OUT	リニアレギュレータの出力
10	IN	電源入力。出力ソースMOSFETに内部で接続されています。
—	EP	エクスポーズドパッド。放熱特性を最大化するために複数のピアで大きなAGNDグランドプレーンに接続されています。

低電圧DDRリニアレギュレータ

MAX8794

詳細

MAX8794は、バッファされたリファレンス出力と外部バイアス電源入力を備える低電圧、低ドロップアウトDDR終端リニアレギュレータです(図1および図2を参照)。V_{CC}はラップトップとデスクトップコンピュータで一般的に使用される2.7V~3.6Vの電源から供給されます。3.3Vバイアス電源は、内蔵のパストランジスタのゲートを駆動し、他方、それより低い電圧入力はトランジスタのドレイン(IN)に供給されて安定化され、V_{OUT}が得られます。バイアスと電源入力を別にするによって、MAX8794はnチャネルハイサイドMOSFETを駆動することができ、より低い入力電圧を使用して、より良い効率を提供します。

MAX8794は、REFINの電圧に出力電圧をレギュレートします。終端用電源としてDDRアプリケーションで使用される場合、MAX8794は1.1V~3.6Vの入力電圧からピークで3A (typ)の1.25Vまたは0.9Vを供給します。MAX8794は終端電源で必要とされるピークで3A (typ)までシンクします。MAX8794は貫通保護を備え、ソースおよびシンクMOSFETが同時に導通しなくなっていますが、一時的にソースからシンクへの短いトランジェントが発生します。

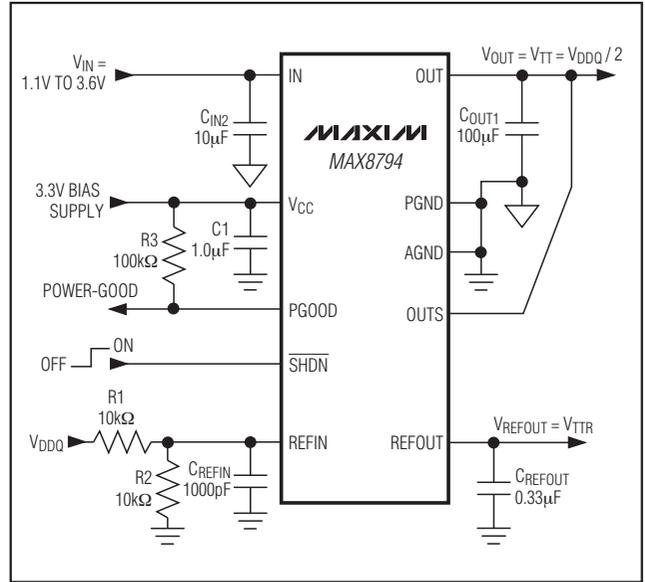


図1. 標準アプリケーション回路

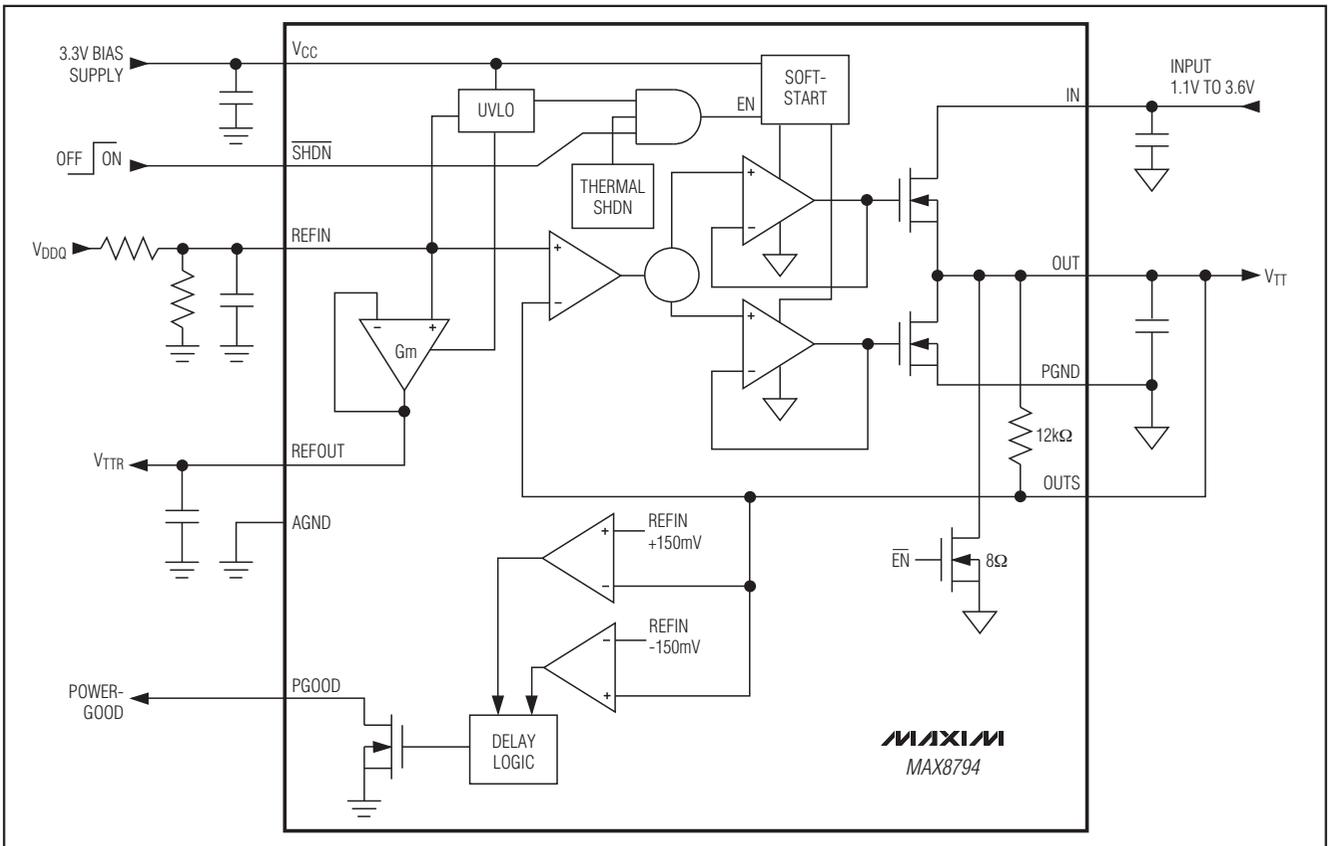


図2. ファンクションダイアグラム

MAX8794は、初めて出力が安定化状態に達した2ms後にハイに移行するオープンドレインのPGOOD出力を備えています。PGOODは出力が安定化状態から±150mVだけ外れた時、10μs後にローになります。MAX8794は、障害状態時の損傷を防ぐために、電流および温度制限回路を備えています。

3.3Vバイアス電源(V_{CC})

V_{CC}入力から制御回路、およびパストラジスタのゲートの駆動に電源が供給されます。このため、V_{IN}がそれより低い供給電圧で動作することができ、効率が改善されます。十分に安定化された3.3V電源からV_{CC}へ給電してください。V_{CC}電源から供給される電流はV_{IN}と負荷電流が変化しても比較的一定となります。1μF以上のセラミックコンデンサを使用して可能な限りデバイスの近傍でV_{CC}をバイパスしてください。

V_{CC}低電圧ロックアウト(UVLO)

V_{CC}入力のUVLO回路によって、内蔵のパストラジスタにバイアスを与えるゲート駆動回路が十分な電圧でレギュレータが始動することが保証されます。UVLOのスレッショルドは2.55V (typ)です。V_{CC}は、正常な動作のために、このレベルより高くしておく必要があります。

電源入力(IN)

INから、リニアレギュレータ出力のOUTにソース電流が供給されます。INは内蔵のnチャンネルパワーMOSFETのドレインに接続されています。INは、1.1Vまで低下することが可能で、消費電力が最小化されます。入力のUVLOによって0.9V (typ)未満の動作が禁止されます。10μF以上のセラミックコンデンサを使用して可能な限りデバイスの近傍でINをバイパスしてください。

リファレンス入力(REFIN)

MAX8794は、OUTSをREFINに設定された電圧に安定化し、終端用電源が供給電圧に追従する必要があるメモリアプリケーションでMAX8794を理想的なものにしています。通常、REFINは図1に示されるようにメモリ電源(V_{DDQ})に接続された外付け抵抗による分圧器によって設定されます。

1.5Vの最大出力電圧は、内蔵のnチャンネルパワートランジスタのゲート駆動電圧によって制限されます。

バッファされたリファレンス出力(REFOUT)

REFOUTはDDR用リファレンス電源を生成するユニティゲイントランスコンダクタンスアンプです。REFOUTは、

5mAを超えてソースおよびシンクします。標準的には、リファレンスバッファはセラミックのバイパスコンデンサ(0.33μF~1.0μF)に接続されます。V_{REFIN} > 0.45VおよびV_{CC}がV_{UVLO}を超える場合、REFOUTはアクティブです。REFOUTはSHDNには関係しません。

シャットダウン

SHDNをローに駆動すると、誤差アンプ、ゲート駆動回路、およびパストラジスタ(図2)がディセーブルされます。シャットダウン中、OUTは8ΩのMOSFETでAGNDに終端されます。REFOUTはSHDNに関係しません。通常動作のためにはSHDNをV_{CC}に接続してください。

電流制限

MAX8794は、内蔵のnチャンネルMOSFETを保護するためにソースおよびシンク電流制限を備えています。ソースおよびシンクMOSFETは、標準で3Aの電流制限(1.8A min)を備えています。この電流制限は内蔵のパワートランジスタの損傷を防止しますが、電力消費によって+165℃を超えてダイ温度が上昇した場合にも、デバイスはサーマルシャットダウンになります(「熱過負荷保護」の項を参照してください)。

ソフトスタート電流制限

ソフトスタートは、始動時の入力サージ電流を減少させるために内部のソース電流制限を徐々に増加させます。完全なソース電流制限は、ソフトスタートタイマが満杯になる200μs後に有効となります。ソフトスタート電流制限は次の式で与えられます。

$$I_{LIMIT(SS)} = \frac{I_{LIMIT} \times t}{t_{SS}}$$

ここで、I_{LIMIT}およびt_{SS}は、「Electrical Characteristics (電气的特性)」によります。図3は、MAX8794のPGOOD、およびソフトスタート波形を示します。

熱過負荷保護

熱過負荷保護によって、リニアレギュレータの過熱が防止されます。接合部温度が+165℃を超えた場合、リニアレギュレータとリファレンスバッファはディセーブルされ、デバイスの冷却が可能となります。接合部温度がいったん15℃だけ冷却されると、通常動作が再開されます。短絡状態が継続していると、過負荷が取り除かれるまでパルス状の出力となります。熱過負荷状態が継続すると、パルス状の出力となります。連続動作のためには、+150℃の絶対最大接合部温度定格を超えないようにしてください。

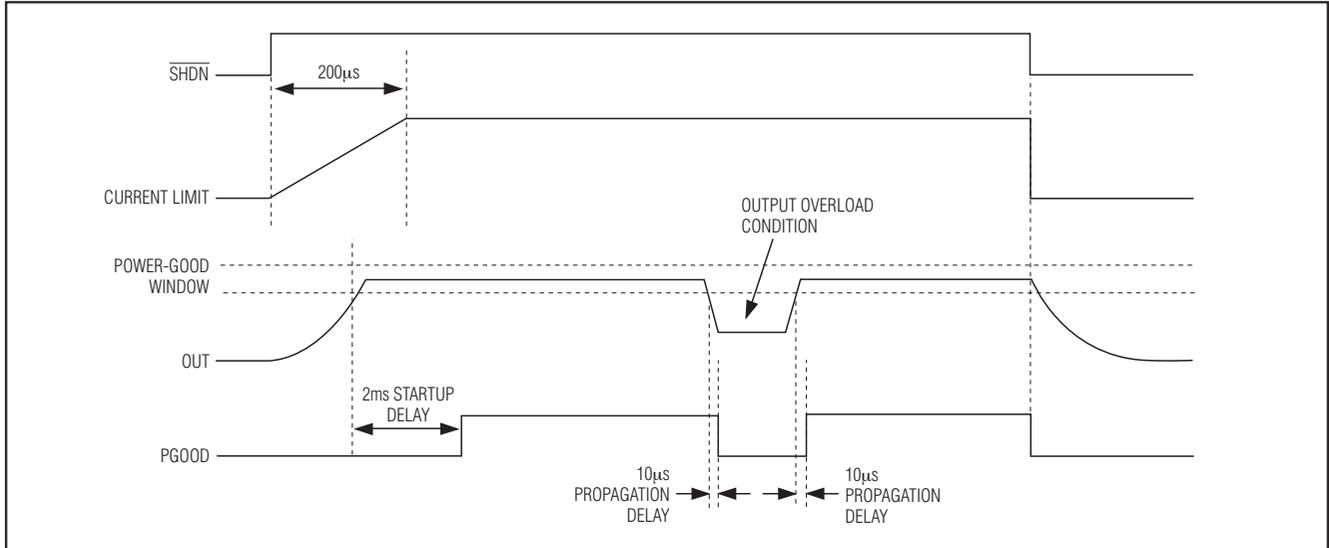


図3. MAX8794のPGOODおよびソフトスタート波形

パワーグッド(PGOOD)

MAX8794は、始動期間に出力が初めて安定化状態に達した2ms (typ)後にハイに移行するオープンドレインのPGOOD出力を提供します。出力が安定化状態から±150mVだけ外れるか、またはデバイスがシャットダウンになった時点から10µs後にPGOODはローに遷移します。ロジックレベル出力を得るためにPGOODからV_{CC}へプルアップ抵抗を接続してください。電流の消費を最小にするためには100kΩの抵抗を使用してください。

アプリケーション情報

動的な出力電圧の変化

REFINの電圧を変化させることによって、2つのセットポイント間の動的な出力電圧の変更を必要とするアプリケーション(グラフィックスプロセッサ)でMAX8794を使用することができます。図4は、REFINにおける動的に調整可能な抵抗分圧回路を示します。外部の信号用MOSFETを使用することによって、REFIN抵抗分圧器の抵抗を切り換えることが可能となり、REFINの電圧を変化させます。2つの出力電圧は、次の式によって決定されます。

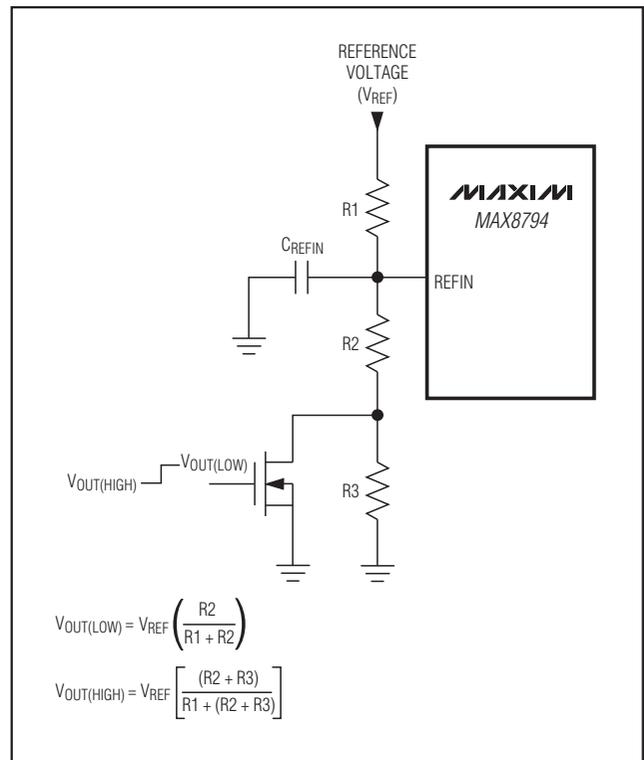


図4. 動的な出力電圧の変更

$$V_{OUT(LOW)} = V_{REF} \left(\frac{R_2}{R_1 + R_2} \right)$$

$$V_{OUT(HIGH)} = V_{REF} \left[\frac{(R_2 + R_3)}{R_1 + (R_2 + R_3)} \right]$$

REFINのステップ電圧変化に対する出力電圧の変化速度は、全出力容量、電流制限、およびトランジェント期間の負荷によって制限されます。REFINとAGND間にコンデンサを追加することでノイズはフィルタされ、動的なトランジェント期間のREFIN電圧変化の速度が制御されます。容量を追加すると、REFIN電圧は2つの設定点の間を時定数が $R_{EQ} \times C_{REFIN}$ で変化します。ここで、 R_{EQ} はスルーコンデンサから見た等価並列抵抗です。

動作領域および電力損失

MAX8794の最大消費電力は、10ピンTDFNパッケージおよび回路ボードの熱抵抗、ダイと周囲空気との温度差、および空気の流速に依存します。デバイスで消費される電力は次のようになります。

$$\begin{aligned} P_{SRC} &= I_{SRC} \times (V_{IN} - V_{OUT}) \\ P_{SINK} &= I_{SINK} \times V_{OUT} \end{aligned}$$

結果として発生する最大消費電力は次の通りです。

$$P_{DIS(MAX)} = \frac{T_{J(MAX)} - T_A}{\theta_{JC} + \theta_{CA}}$$

ここで、 $T_{J(MAX)}$ は最大の接合部温度(+150°C)、 T_A は周囲温度、 θ_{JC} はダイ接合部からパッケージケースまでの熱抵抗、そして θ_{CA} は、ケースからPCB、銅箔トレース、および周囲の空気に至るその他の材料の熱抵抗です。最適な電力消費のためには、背面パッドとの良い熱接触がある大きいグランドプレーンを使用し、また幅広い入出力トレースを使用してください。

1平方インチの銅箔がデバイスに接続される場合、10ピンTDFNパッケージの最大許容消費電力は1951mWです。最大消費電力は、 $T_A = +70^\circ\text{C}$ より高温では24.4mW/°Cによってディレーティングされます。PCBに銅箔を追加すると、熱容量が増加し、基板の熱抵抗を減少させます。レイアウト例については、MAX8794の評価キットを参照してください。

MAX8794は、最大3Aまでの電流を供給し、また最大3.6Vまでの入力電圧で動作しますが、同時には不可能です。入出力間の電圧差が小さい場合のみ、大出力電流を達成することができます(図5)。

ドロップアウト動作

レギュレータの最小の入出力電位差(ドロップアウト電圧)は、使用可能な最小の供給電圧を決定します。MAX8794はnチャネルのバストランジスタを使用しているため、ドロップアウト電圧は、ドレイン-ソース間のオン抵抗($R_{DS(ON)} = 0.25\Omega \text{ max}$)に負荷電流を乗算した関数となります(「標準動作特性」を参照)。

$$V_{DROPOUT} = R_{DS(ON)} \times I_{OUT}$$

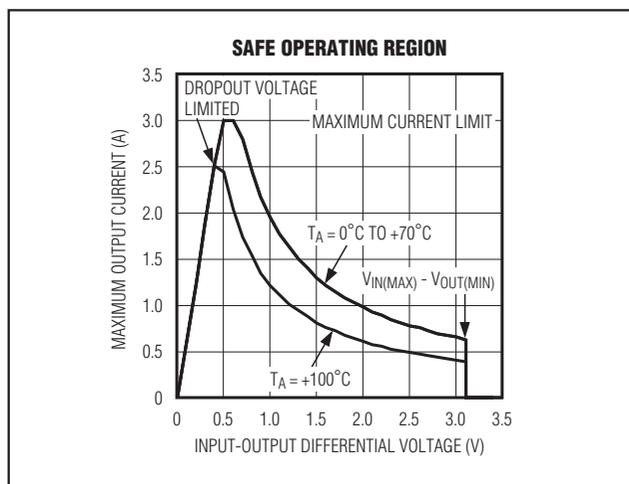


図5. 電力動作領域—最大出力電流対入出力電位差

低出力電圧アプリケーションの場合は、シンク電流は出力電圧およびMOSFETの $R_{DS(ON)}$ によって制限されます。

入力コンデンサの選択

10 μF 以上のセラミックコンデンサでINをPGNDにバイパスしてください。ほとんどのアプリケーションでの通常動作のためには1 μF のセラミックコンデンサで V_{CC} をAGNDにバイパスしてください。通常、LDOは大容量のコンデンサ(ポリマまたはタンタル)と分散して配置されたセラミックコンデンサを備えたステップダウンコントローラ(メモリ電源)の出力から給電されます。

出力コンデンサの選択

MAX8794の出力安定性は、 C_{OUT} が10 μF ~220 μF の場合は出力容量値に依存しません。安定性を維持するためには、2m Ω ~50m Ω の間のコンデンサのESRが必要です。推奨される容量とESRの制限値の範囲で、優れた過渡応答を提供するために出力コンデンサを選択する必要があります。

$$\Delta I_{OUT(P-P)} \times ESR = \Delta V_{OUT(P-P)}$$

ここで、 $\Delta I_{OUT(P-P)}$ は最大ピークトゥピーク負荷電流ステップ(通常、最大ソース負荷+最大シンク負荷に等しい)、および $\Delta V_{OUT(P-P)}$ は許容ピークトゥピーク電圧偏差です。

大きい出力コンデンサを使用するほど、ソースおよびシンク電流が急激に変化するアプリケーションにおいて効率を改善することができます。コンデンサが急速なソースおよびシンク電流のための貯蔵器として動作するため、MAX8794による余分な電流の供給、またはグランドへの放電がなく、効率が改善されます。

低電圧DDRリニアレギュレータ

MAX8794

ノイズ、PSRR、および過渡応答

MAX8794は、ノートパソコンにおいて、優れたノイズ、過渡応答、およびAC除去仕様を維持しながら低ドロップアウト電圧および低自己消費電流で動作します。入出力コンデンサの値を増加させることによって、改善された電源ノイズ除去、および過渡応答を達成することができます。ノイズの多い供給電源によって動作する場合は受動フィルタによる手法を使用してください。

MAX8794の負荷過渡(load-transient)応答のグラフ(「標準動作特性」を参照)は、負荷電流変化を要因とした出力インピーダンスによるDCシフト、および過渡応答、の2つの出力応答の構成要素を示しています。負荷電流の-1.5Aから+1.5Aのステップ変化に対する標準的な過渡応答は10mVです。出力コンデンサの値を増加、およびESRを減少させると、オーバershootが小さくなります。

チップ情報

TRANSISTOR COUNT: 3496

PROCESS: BiCMOS

PCBレイアウトガイドライン

MAX8794は、意図した出力電力レベルと低ノイズを達成するために適切なレイアウトを必要とします。適切なレイアウトは、グランドプレーンの使用、適切な部品配置、および適切なトレース幅を使用したトレースの正しい引き回しを必要とします。レイアウト例については、MAX8794の評価キットを参照してください。

- 1) 大電流のグランドループを最小にします。デバイス、入力コンデンサ、および出力コンデンサのグランドを1点で接続します。
- 2) 性能を最適化するために、グランドプレーンは不可欠です。デバイスが多層基板に搭載されているアプリケーションにおいて、すべての利用可能な銅箔層を使用してください。
- 3) INから10mmより短い位置に入力フィルタコンデンサを接続します。接続する銅箔トレースは、大電流を流すため、2mm幅以上、望ましくは5mm幅とする必要があります。
- 4) 背面のパッドを大面積のグランドプレーンに接続してください。デバイスの熱抵抗を減少させるために必要とするだけの銅箔面積を使用してください。一般に、より広い銅箔面積は良好な放熱能力を提供します。

パッケージ

最新のパッケージ図面情報およびランドパターンは、japan.maxim-ic.com/packagesを参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージタイプ	パッケージコード	ドキュメントNo.
10 TDFN-EP	T1033+1	21-0137

低電圧DDRリニアレギュレータ

MAX8794

改訂履歴

版数	改訂日	説明	改訂ページ
0	8/06	初版	—
1	10/07	「型番」を改訂	1
2	3/10	「型番」に車載バージョンを追加し、「Absolute Maximum Ratings (絶対最大定格)」および「端子説明」を改訂	1, 2, 7

マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maximは完全にMaxim製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 13