

固定周波数、フルブリッジCCFL インバータ用コントローラ

概要

MAX8751は冷陰極蛍光管(CCFL)インバータ用コントローラで、固定周波数、フルブリッジインバータトポロジによって複数CCFLを駆動するように設計されています。MAX8751は点灯時に共振モードで動作し、ランプがすべて点灯した後に固定周波数動作に切り替わります。この独自機能によってどのような状態でも信頼性の高い点灯が実現し、トランスストレスが低減されます。

MAX8751は、1つの電力段が4個以上のCCFLランプを並列に駆動するアプリケーションで通常使用される大型パワーMOSFETを駆動することができます。5.35Vの内蔵リアレギュレータは、MOSFETドライバと大部分の内部回路に給電します。このコントローラは広い入力電圧範囲(6V~28V)で動作し、電力が高効率で光に変換されます。また、このデバイスは、ランプアウトや短絡状態などの多数のシングルポイント障害状態から効率的に保護する安全機能を備えています。

MAX8751はデジタルパルス幅変調(DPWM)方式を採用し、ランプ電流をオン/オフする「チョッピング」によって10:1の調光範囲を実現します。DPWM周波数は1個の抵抗器を使って高精度で調整可能であり、または外部信号と同期することもできます。輝度は、CNTL端子のアナログ電圧によって制御されます。

MAX8751は、複数のゲートドライバとDPWM発振器の位相を同期し、調整することができます。これらの機能によって、複数のMAX8751 ICをデジチェーン構成で接続することができます。スイッチング周波数とDPWM周波数は外付け抵抗器を使って容易に調整可能で、またはシステム信号と同期することもできます。コントローラが外部同期信号を失うと、内蔵発振器に切り替わり、動作を維持します。位相シフト選択端子PS1とPS2を使って最大4種類の位相シフトを設定し、最大5個のMAX8751を連携させて使用することができます。

MAX8751は薄型32ピンTQFNパッケージで提供され、-40°C~+85°Cの温度範囲で動作します。

アプリケーション

LCD TV	ノートブックコンピュータ
LCDモニタ	ユーティリティ
	車載インフォテインメント

型番

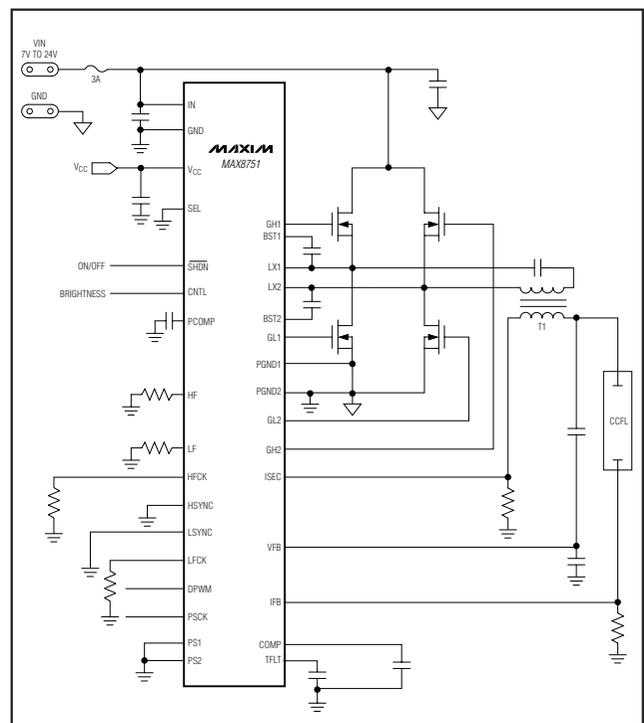
PART	TEMP RANGE	PIN-PACKAGE
MAX8751ETJ	-40°C to +85°C	32 TQFN

ピン配置はデータシートの最後に記載されています。

特長

- ◆ 全nタイプMOSFETによる低コスト、フルブリッジ、固定周波数インバータトポロジとして効率を最大化
- ◆ 共振モード点灯による確実な起動
- ◆ 強力なゲートドライバは複数ランプアプリケーション用に大型外付けMOSFETを容易に駆動可能
- ◆ 同期および位相シフト機能を備えた調整可能なDPWM周波数
- ◆ 高精度アナログインタフェースによる10:1の調光範囲
- ◆ 可変タイムアウトによるランプアウト検出
- ◆ 可変タイムアウトによる2次側電流制限
- ◆ 調整可能な2次側電圧制限
- ◆ 調整可能なDPWMの立上り/立下り時間
- ◆ 広い入力電圧範囲：6V~28V
- ◆ 32ピンTQFNパッケージ

最小動作回路



固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

ABSOLUTE MAXIMUM RATINGS

IN, LX1, LX2 to GND.....-0.3V to +30V
 BST1, BST2 to GND-0.3V to +36V
 BST2 to LX2.....-0.3V to +6V
 VCC to GND-0.3V to +6V
 GH1 to LX1-0.3V to $V_{BST1} + 0.3V$
 GH2 to LX2-0.3V to $V_{BST2} + 0.3V$
 CNTL, SEL COMP, GL1, GL2, DPWM,
 HF, LF, HFCK, HSYNC, LSYNC, LFCK, PCOMP, PS1, PSCK,
 TFLT, PS2, SHDN to GND.....-0.3V to $V_{CC} + 0.3V$

IFB, ISEC, VFB to GND.....-6V to +6V
 PGND1, PGND2 to GND-0.3V to +3V
 Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 32-Pin TQFN (derate 21.3mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)1702.1mW
 Operating Temperature Range-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
 Junction Temperature+150 $^\circ\text{C}$
 Storage Temperature Range-65 $^\circ\text{C}$ to +160 $^\circ\text{C}$
 Lead Temperature (soldering, 10s)+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{IN} = 24V$, $T_A = 0^\circ\text{C}$ to $+85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IN Input-Voltage Range		6		28	V
IN Quiescent Current	$V_{SHDN} = 5.5V$, $V_{IN} = 28V$		3.2	6	mA
IN Quiescent Current, Shutdown	$V_{SHDN} = 0$		6	20	μA
VCC Output Voltage, Normal Operation	$V_{SHDN} = 5.5V$, $6V < V_{IN} < 28V$, $0 < I_{LOAD} < 20\text{mA}$	5.20	5.35	5.50	V
VCC Output Voltage, Shutdown	$V_{SHDN} = 0$, no load	3.5	4.6	5.5	V
VCC Undervoltage Lockout Threshold	VCC rising (leaving lockout)			4.5	V
	VCC falling (entering lockout)	4.0			
VCC Undervoltage Lockout Hysteresis			200		mV
GH1, GH2, GL1, and GL2 On-Resistance, Low State	$I_{TEST} = 10\text{mA}$; $V_{CC} = 5.3V$		1	3	Ω
GH1, GH2, GL1, and GL2 On-Resistance, High State	$I_{TEST} = 10\text{mA}$; $V_{CC} = 5.3V$		4	8	Ω
BST1, BST2 Leakage Current	$V_{BST1} = 24V$, $V_{LX1} = 19V$; $V_{BST2} = 24V$, $V_{LX2} = 19V$			5	μA
Resonant Frequency Range	Not tested	30		80	kHz
Minimum Off-Time		240	360	480	ns
Maximum Off-Time		20	30	40	μs
Current-Limit Threshold; LX1 - GND, LX2 - GND		380	400	420	mV
Zero-Crossing Threshold; LX1 - GND, LX2 - GND		5	10	15	mV
IFB Maximum AC Voltage			± 3		V
Current-Limit Leading Edge Blanking		240	360	480	ns
IFB Regulation Point	Internally full-wave rectified	770	790	810	mV
IFB Input Bias Current	$0 < V_{IFB} < 2V$		-3	+3	μA
	$-2V < V_{IFB} < 0$	-150			

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 24V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IFB Lamp-Out Threshold	Reject 1 μ s glitches	730	780	830	mV
IFB-to-COMP Transconductance	$1V < V_{COMP} < 2.5V$		100		μ S
COMP Output Impedance			10		M Ω
COMP Discharge Current During Overvoltage or Overcurrent Fault	$V_{IFB} = 800mV$, $V_{ISEC} = 2.5V$		1200		μ A
COMP Discharge Current During DPWM Off-Time	CNTL = GND, $V_{COMP} = 1.5V$		100		μ A
ISEC Input Bias Current		-0.3		+0.3	μ A
ISEC Overcurrent Threshold		1.18	1.22	1.26	V
VFB Input Bias Current	$-4V < V_{VFB} < +4V$	-25		+25	μ A
VFB Overvoltage Threshold		2.10	2.25	2.40	V
Main Oscillator Frequency	$R_{HF} = 100k\Omega$	52.2	53.8	55.4	kHz
Main Oscillator Frequency Range		20		100	kHz
HF, LF, HFCK, LFCK Input-Low Voltage	Slave mode, $V_{CNTL} = V_{CC}$			0.8	V
HF, LF, HFCK, LFCK Input-High Voltage	Slave mode, $V_{CNTL} = V_{CC}$	2.1			V
HF, LF, HFCK, LFCK Input Hysteresis	Slave mode, $V_{CNTL} = V_{CC}$		100		mV
HF, LF, HFCK, LFCK Input Bias Current	Slave mode, $V_{CNTL} = V_{CC}$	-1		+1	μ A
HF Input-Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$	20		100	kHz
HF, LF, HFCK, LFCK Input Rise and Fall Time	Slave mode, $V_{CNTL} = V_{CC}$			200	ns
HSYNC, LSYNC Input-Low Voltage				0.8	V
HSYNC, LSYNC Input-High Voltage		2.1			V
HSYNC, LSYNC Input Hysteresis			100		mV
HSYNC, LSYNC Input Bias Current		-1		+1	μ A
HSYNC Input Frequency Range		190		460	kHz
HSYNC, LSYNC Input Rise and Fall Time				200	ns
DPWM Chopping Frequency	$R_{LF} = 150k\Omega$	202	208	214	Hz
DPWM Chopping Frequency Range		80		300	Hz

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 24V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
LF Input Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$	80		300	Hz
LSYNC Input Frequency Range	$R_{LF} = 150k\Omega$	120		280	Hz
HFCK Input Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$ (Note 1)	120		600	kHz
HFCK, LFCK, PSCK, DPWM Output On-Resistance	$I_{TEST} = 1mA$			2.4	$k\Omega$
LFCK Input Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$	10.24		38.40	kHz
CNTL Minimum Duty-Cycle Threshold		0.21	0.23	0.26	V
CNTL Maximum Duty-Cycle Threshold		1.9	2.0	2.1	V
CNTL Input Current	$0 < V_{CNTL} < 2V$	-0.1		+0.1	V
CNTL Input Threshold	Slave mode	4.2	4.5	4.9	V
DPWM Dimming Resolution	Guaranteed monotonic		7		Bits
SEL, PS1, PS2 Input-Low Voltage				0.8	V
SEL, PS1, PS2 Input-High Voltage		2.1			V
SEL, PS1, PS2 Input Hysteresis			100		mV
\overline{SHDN} Input-Low Voltage				0.8	mV
\overline{SHDN} Input-High Voltage	SEL, PS1, PS2 input-high voltage	2.1			V
SEL, PS1, PS2 Input Bias Current	SEL, PS1, PS2 input hysteresis	-1		+1	μA
\overline{SHDN} Input Bias Current		-1		+1	μA
TFLT Charging Current	$V_{ISEC} < 1.25$ and $V_{IFB} < 790mV$, $V_{FLT} = 2.0V$	0.95	1.00	1.05	μA
	$V_{ISEC} < 1.25$ and $V_{IFB} < 790mV$, $V_{FLT} = 2.0V$		-1		
	$V_{ISEC} < 1.25$ and $V_{IFB} < 790mV$, $V_{FLT} = 2.0V$		126		
TFLT Trip Threshold		3.85	4.00	4.15	V

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

ELECTRICAL CHARACTERISTICS

($V_{IN} = 24V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 2)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IN Input-Voltage Range		6		28	V
IN Quiescent Current	$V_{SHDN} = 5.5V$, $V_{IN} = 28V$			6	mA
IN Quiescent Current, Shutdown	$V_{SHDN} = 0$			20	μA
V_{CC} Output Voltage, Normal Operation	$V_{SHDN} = 5.5V$, $6V < V_{IN} < 28V$, $0 < I_{LOAD} < 20mA$	5.20		5.50	V
V_{CC} Output Voltage, Shutdown	$V_{SHDN} = 0$, no load	3.50		5.50	V
V_{CC} Undervoltage Lockout Threshold	V_{CC} rising (leaving lockout)			4.5	V
	V_{CC} falling (entering lockout)	4.0			
GH1, GH2, GL1, and GL2 On-Resistance, Low State	$I_{TEST} = 10mA$, $V_{CC} = 5.3V$			3	Ω
GH1, GH2, GL1, and GL2 On-Resistance, High State	$I_{TEST} = 10mA$, $V_{CC} = 5.3V$			8	Ω
Minimum Off-Time		240		480	ns
Maximum Off-Time		20		40	μs
Current-Limit Threshold: LX1 - GND, LX2 - GND		380		420	mV
Zero-Crossing Threshold: LX1 - GND, LX2 - GND		5		15	mV
Current-Limit Leading-Edge Blanking		240		480	ns
IFB Lamp-Out Threshold	Reject $1\mu s$ glitches	730		830	mV
IFB Regulation Point		755		820	mV
ISEC Overcurrent Threshold		1.16		1.26	V
VFB Overvoltage Threshold		2.10		2.40	V
Main Oscillator Frequency	$R_{HF} = 100k\Omega$	51.7		55.9	kHz

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 24V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 2)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
HF Input-Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$	20		100	kHz
HSYNC Input Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$	190		460	kHz
HFCK Input Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$	120		600	kHz
DPWM Chopping Frequency	$R_{LF} = 150k\Omega$	202		215	Hz
LF Input Frequency Range	Slave mode, $V_{CNTL} = V_{CC}$	80		300	Hz
LSYNC Input Frequency Range	$R_{LF} = 150k\Omega$	120		280	Hz
CNTL Minimum Duty Cycle Threshold		0.21		0.26	V
CNTL Maximum Duty Cycle Threshold		1.9		2.1	V
CNTL Input Threshold	Slave mode	4.2		4.9	mV

Note 1: Actual switching frequency is 1/6 of the HFCK.

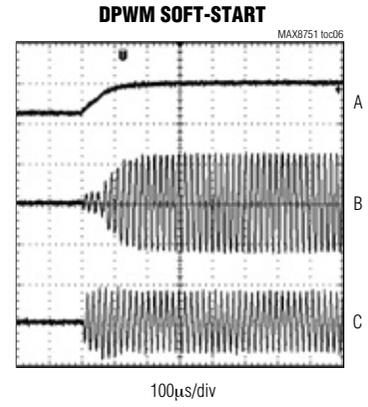
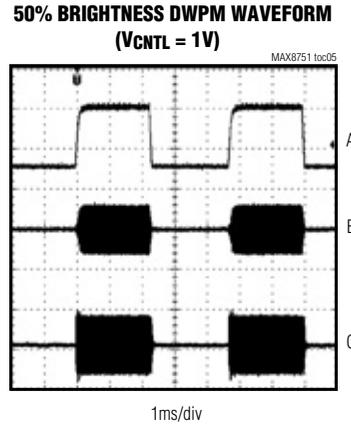
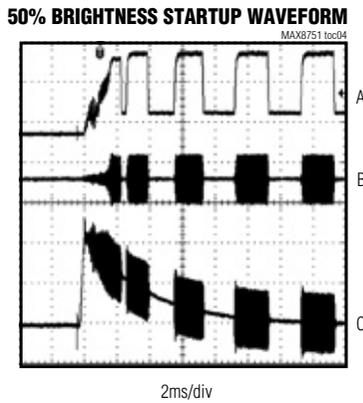
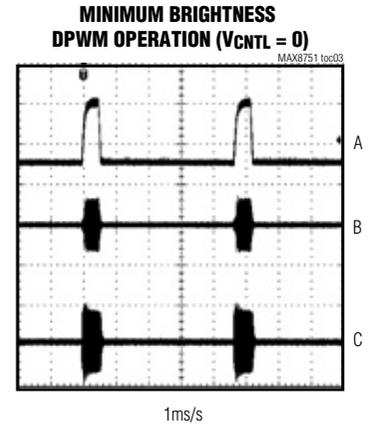
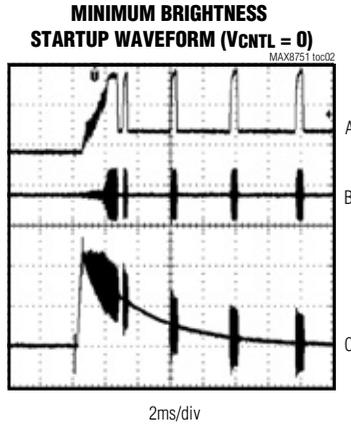
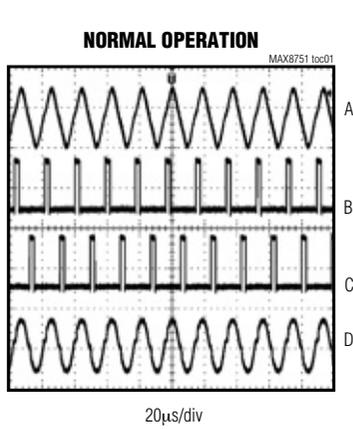
Note 2: $-40^{\circ}C$ specifications are guaranteed by design, not production tested.

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

標準動作特性

(Circuit of Figure 1. $V_{IN} = 12V$, $T_A = +25^\circ C$, unless otherwise noted.)



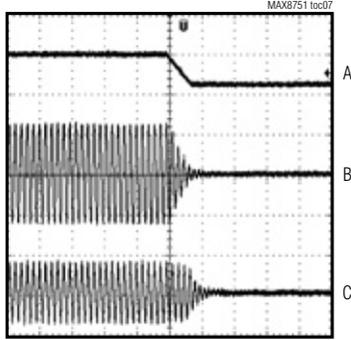
固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

標準動作特性(続き)

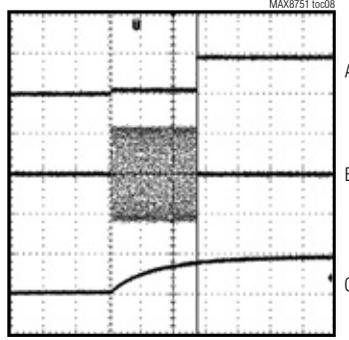
(Circuit of Figure 1. $V_{IN} = 12V$, $T_A = +25^\circ C$, unless otherwise noted.)

DPWM SOFT-START



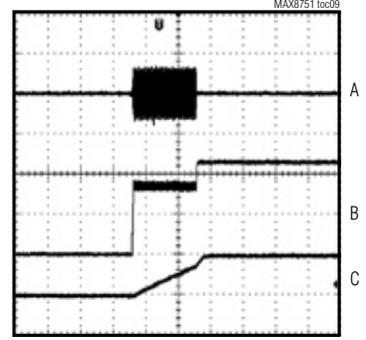
A: COMP, 1V/div
B: IFB, 1V/div
C: VFB, 1V/div

LAMP-OUT VOLTAGE LIMITING
AND TIMEOUT



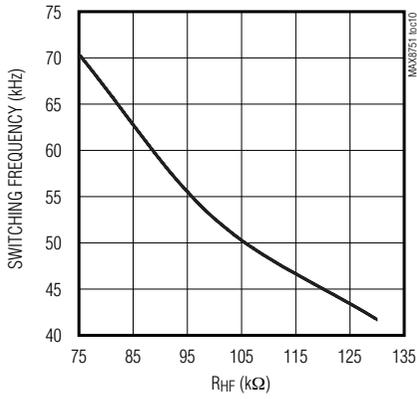
A: COMP, 5V/div
B: VFB, 2V/div
C: TFLT, 5V/div

SECONDARY SHORT-CIRCUIT
PROTECTOR AND TIMEOUT

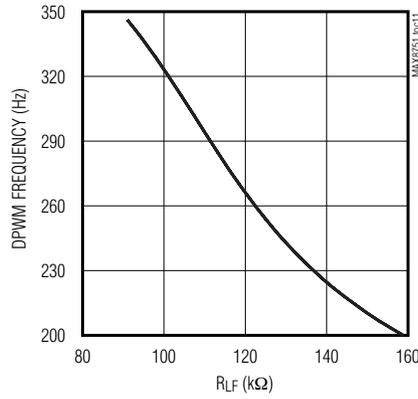


A: ISEC, 2V/div
B: COMP, 2V/div
C: TFLT, 5V/div

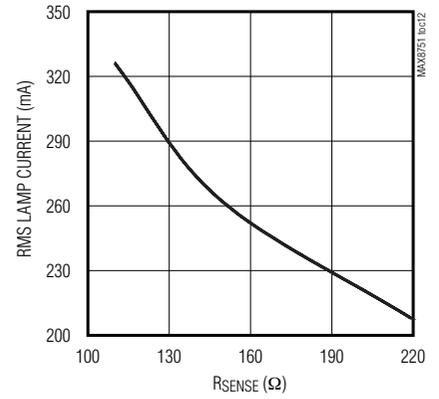
SWITCHING FREQUENCY vs. R_{HF}



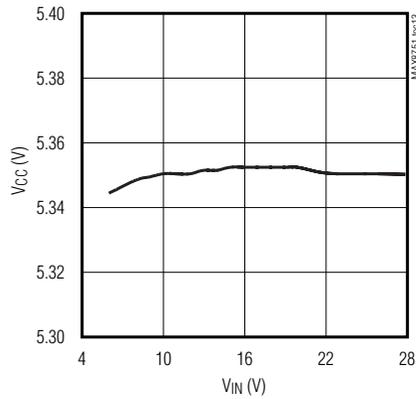
DPWM FREQUENCY vs. R_{LF}



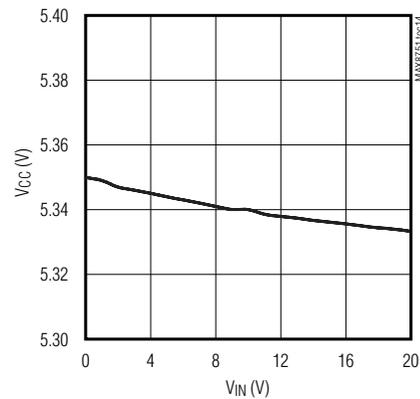
RMS LAMP CURRENT vs. R_{SENSE}



V_{CC} LINE REGULATION



V_{CC} LINE REGULATION

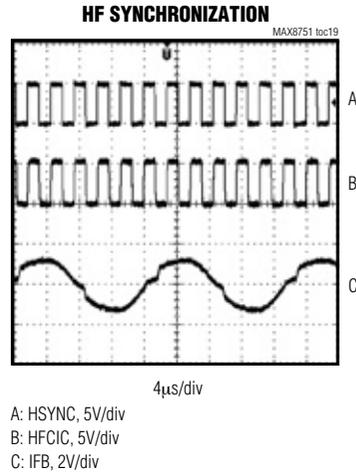
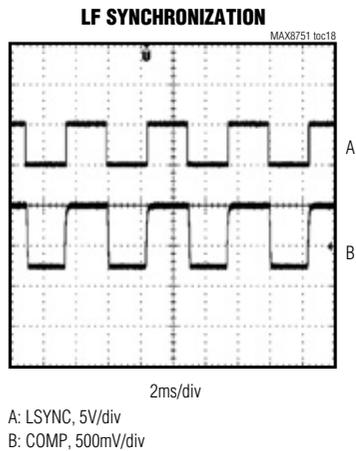
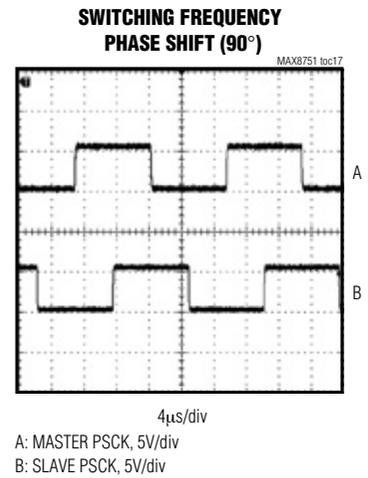
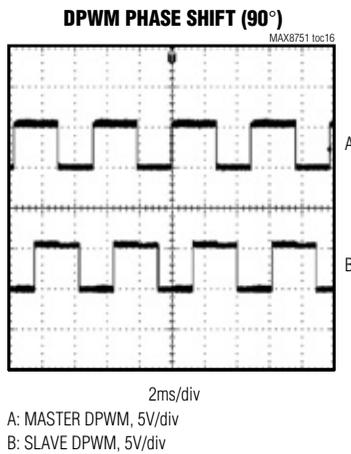
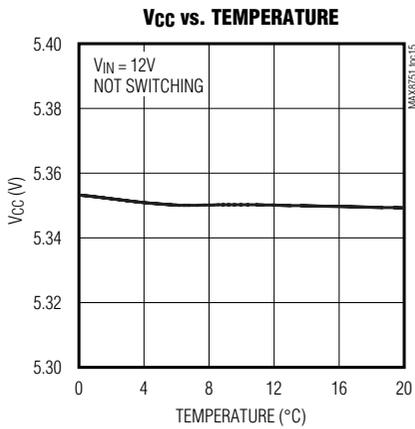


固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

標準動作特性(続き)

(Circuit of Figure 1. $V_{IN} = 12V$, $T_A = +25^\circ C$, unless otherwise noted.)



固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

端子説明

端子	名称	機能
1	VFB	トランス2次側電圧フィードバック入力。VFB端子は、CCFLランプの高電圧側とGND間の容量分圧器によって2次側過電圧制限値を設定します。VFBのピーク電圧が内部過電圧スレッショルドを超えると、コントローラは内部電流シンクをオンにし、COMPコンデンサを放電して、2次側電圧を制限します。詳細については、「トランス2次側電圧制限」の項を参照してください。
2	TFLT	障害タイマ調整端子。障害状態になると、TFLTとGNDの間に接続されたコンデンサを充電するように内部電流源が設定されます。オープンランプ障害および2次側短絡障害のタイムアウト期間を設定するには、コンデンサをTFLTとGNDの間に接続してください。詳細については、「ランプアウト保護」の項を参照してください。
3	CNTL	輝度制御入力。使用可能な輝度制御範囲は0V~2Vです。 $V_{CNTL} = 0$ は最低輝度(10% DPWMデューティサイクル)、 $V_{CNTL} = 2V$ は最大輝度(100% DPWMデューティサイクル)を表します。 V_{CNTL} が2V~3Vの間にある場合は、輝度は100%のままです。CNTLが V_{CC} に接続されている場合は、MAX8751はスレープモードに移行します。詳細については、「DPWM調光制御」の項を参照してください。
4	SHDN	シャットダウン制御入力。SHDNがGNDに強制されると、MAX8751はシャットダウンします。
5	LSYNC	DPWM同期入力。DPWM周波数をLSYNCの外部信号と同期させることができます。SELが V_{CC} に接続されている場合は、LSYNC信号のデューティサイクルが輝度を決定します。
6	LFCK	内部DPWM発振器クロック出力。CNTLが V_{CC} に接続されている場合は、LFCKはロジックレベル入力になります。
7	DPWM	DPWM信号出力。DPWM出力を使って、マスタースレープ動作においてスレープICのDPWM周波数を制御することができます。詳細については、「スレープ動作(HFCK、LFCK、PSCK、DPWM)」の項を参照してください。
8	PSCK	位相シフトクロック出力。詳細については、「スレープ動作(HFCK、LFCK、PSCK、DPWM)」および「位相シフト(PS1、PS2)」の項を参照してください。
9	HFCK	主スイッチング発振器クロック出力。CNTLが V_{CC} に接続されている場合は、HFCKはロジックレベル入力になります。
10	HSYNC	主スイッチング周波数同期入力。スイッチング周波数をHSYNCの外部信号と同期させることができます。
11	SEL	輝度制御選択入力。CNTLに接続するアナログ電圧または外部同期信号で輝度を調整することができます。SELを V_{CC} に接続すると、アナログ制御入力がいネーブルされます。外部同期信号による輝度制御をイネーブルするには、SELを V_{CC} に接続してください。
12	LF	内部DPWM発振器用周波数調整端子。内部DPWM発振器周波数を設定するには、抵抗器をLFとGNDの間に接続してください。 $f_{DPWM} = 208\text{Hz} \times 150\text{k}\Omega / R_{LF}$ となります。CNTLが V_{CC} に接続されている場合は、LFはロジックレベル入力になります。詳細については、「DPWM調光制御」の項を参照してください。
13	HF	主スイッチング発振器用周波数調整端子。主発振器周波数を設定するには、抵抗器をHFとGNDの間に接続してください。 $f_{SW} = 54\text{kHz} \times 100\text{k}\Omega / R_{HF}$ となります。CNTLが V_{CC} に接続されている場合は、HFはロジックレベル入力になります。
14	PS1	スレープ用位相シフト選択入力。詳細については、「スレープ動作(HFCK、LFCK、PSCK、DPWM)」の項を参照してください。
15	PGND2	電源グランド。PGNDは、GL2ゲートドライバのリターンです。
16	GL2	ローサイドMOSFET NL2用ゲートドライバ出力
17	BST2	ハイサイドゲートドライバGH2電源入力。MAX8751はブーストダイオードを内蔵しています。ブートストラップ回路を完成するには、0.1 μF のコンデンサをLX2とBST2の間に接続してください。

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

端子説明(続き)

端子	名称	機能
18	GH2	ハイサイドMOSFET NH2用ゲートドライバ出力
19	LX2	GH2用ゲートドライバのリターン。LX2は、1次側電流制限およびゼロ交差コンパレータへの入力です。このコントローラは1次側過電流状態およびゼロ交差を検出するために、ローサイドMOSFET NL2の両端間(LX2 - GND)の電圧を検出します。
20	IN	電源入力。デバイスに給電する5.3Vの内蔵リニアレギュレータへの入力。0.1 μ FのセラミックコンデンサでINをGNDにバイパスしてください。
21	VCC	5.3V/20mAのリニアレギュレータ出力。ローサイドゲートドライバGL1およびGL2などのデバイス用電源電圧。1.0 μ FのセラミックコンデンサでVCCをGNDにバイパスしてください。
22	LX1	GH1用ゲートドライバリターン。LX1は、1次側電流制限およびゼロ交差コンパレータへの入力です。このコントローラは1次側過電流状態およびゼロ交差を検出するために、ローサイドMOSFET NL1の両端間(LX1 - GND)の電圧を検出します。
23	GH1	ハイサイドMOSFET NH1用ゲートドライバ出力
24	BST1	ハイサイドゲートドライバGH1電源入力。MAX8751はブーストダイオードを内蔵しています。ブーストラップ回路を完成するには、0.1 μ FのコンデンサをLX1とBST1の間に接続してください。
25	GL1	ローサイドMOSFET NL1用ゲートドライバ出力
26	PGND1	電源グラウンド。PGNDは、GL1ゲートドライバのリターンです。
27	GND	システムグラウンド
28	PCOMP	位相ロックループ用補償ノード。PLLを補償するには、0.1 μ FのコンデンサをPCOMPとGNDの間に接続してください。
29	COMP	トランスコンダクタンスエラーアンプ出力。COMPとGNDの間に接続される0.01 μ Fの補償コンデンサによって、コントローラは安定化します。またDPWM動作でのランプ電流エンベロープの立上り/立下り時間は、COMPコンデンサによって決まります。
30	IFB	ランプ電流フィードバック入力。IFB検出信号は、内部で全波整流されます。整流信号の平均値はハイサイドMOSFETのオン時間を制御して790mV(typ)にレギュレートされます。TFLTで設定された期間の間、IFBが連続的に790mV(typ)を下回る場合は、オープンランプ障害が発生します。詳細については、「ランプアウト保護」および「障害遅延時間の設定」の項を参照してください。
31	PS2	スレープ用位相シフト選択入力。詳細については、「スレープ動作(HFCK、LFCK、PSCK、DPWM)」の項を参照してください。
32	ISEC	トランス2次側電流フィードバック入力。ISECの平均電圧が内部過電流スレッショルドを超えると、コントローラは内蔵電流シンクをオンにし、COMPコンデンサが放電されます。トランス2次側の低電圧端とグラウンドの間に接続されたRC電流検出回路によって、短絡障害時の最大2次側電流を設定することができます。
—	PAD	裏面エクスポーズドパッド。PADをGNDに接続してください。

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

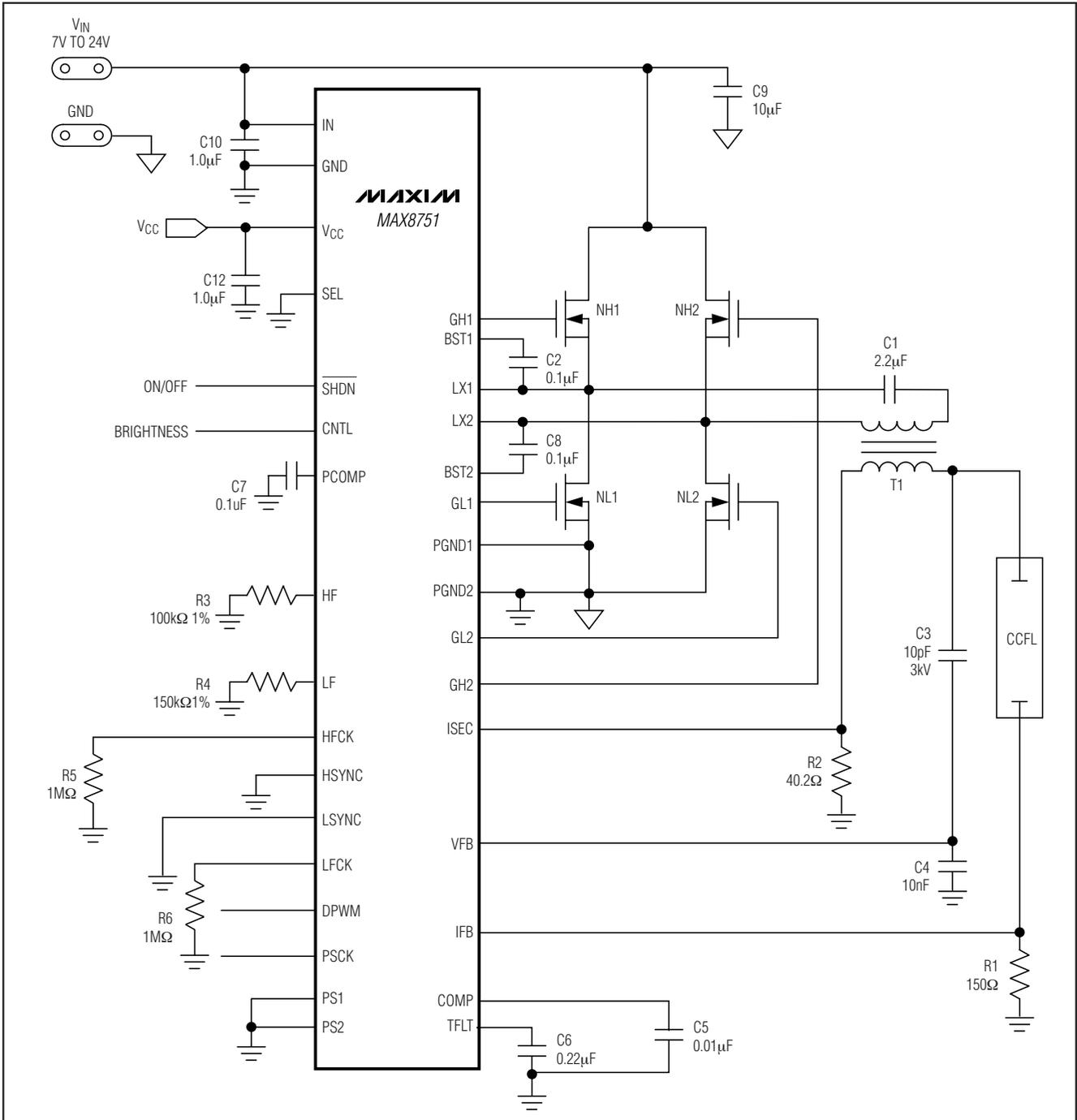


図1. スタンドアロン標準動作回路

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

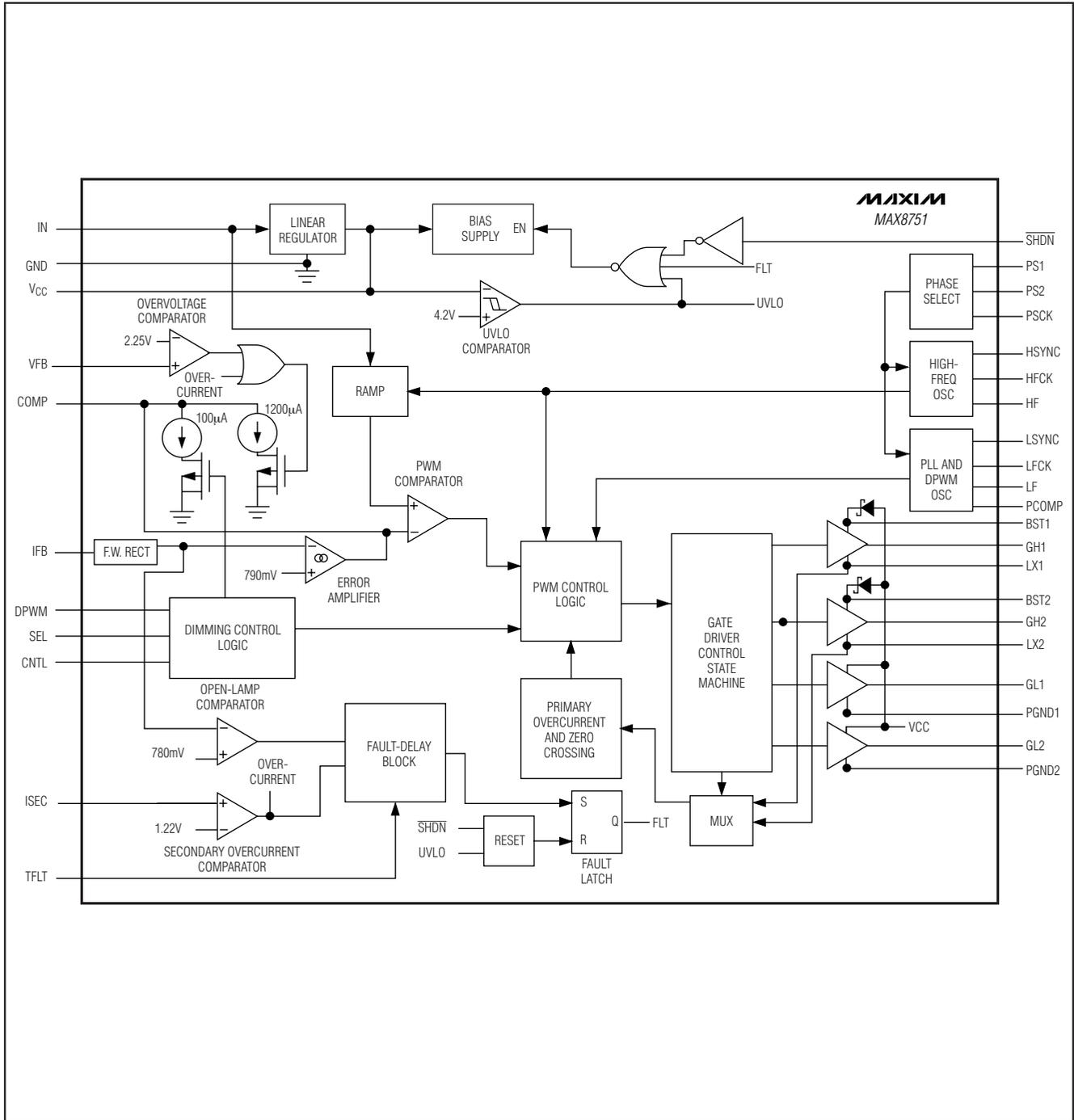


図2. ファンクションダイアグラム

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

詳細

図1はスタンドアロンの標準動作回路を示し、図2はMAX8751のファンクションダイアグラムを示します。図1の回路はフルブリッジインバータから構成され、このインバータは非安定化DC入力電圧を正弦波に近い高周波AC出力に変換し、CCFLに給電します。MAX8751は、安定した動作とクリーンな起動特性を保证するUVLOコンパレータを備えた5.35Vの内蔵リニアレギュレータによってバイアスされています。MAX8751は1次側電流制限、2次側過電圧、2次側短絡、およびオープンランプ障害を検出する複数コンパレータから構成される、複数層の障害保護を備えています。障害状態として記録する前に所定の障害がある最小時間の間、持続することを確認して、ロジックブロックはコンパレータ出力を判定します。独立したブロックがアナログまたはDPWM入力に基づいて調光制御を行います。最後に、位相オーバーラップなしで最大5個のMAX8751をデジタイゼーションするための同期および位相制御機能を行う専用のロジック回路が備えられています。

MAX8751は点灯時に共振モードで動作し、IFB電圧がオープンランプスレッシュホールドを上回ると固定周波数動作に切り替わります。各ランプにトランスの個別2次側巻線を使うか、または複数ランプが単トランスの2次側で駆動される場合はバラストコンデンサを使って、全ランプの信頼性の高い点灯が実現されます。MAX8751がサポートする固定周波数アーキテクチャはデジタイゼーションされたアプリケーション用に同期し、位相シフトすることができます。また、複数ランプを単一段のみで並列駆動することもできます。MAX8751は、1つの電力段が4個以上のCCFLランプを並列駆動する際に必要とする大型パワーMOSFETを駆動するのに十分なゲート駆動能力を備えています。

MAX8751は、高精度のランプ電流のレギュレーションを行います。1次側電流検出はサイクルごとの電流制限とゼロ交差検出を行い、また、外付け抵抗器でランプ電流を微調整する独立したループによってランプ電流が検出されます。MAX8751はほぼ一定の電流を維持しながら、DPWM方式でのCCFLのオン/オフによってランプ輝度を制御します。CNTL端子のアナログ電圧または外部PWM信号によって輝度の設定ポイントを調整することができます。

MAX8751は1個の補償入力(COMP)を備え、また、これによってソフトスタートおよびソフトストップタイミング特性も設定されます。インバータのダイナミック動作を調整するために動作モードに応じてCOMPで利用可能な駆動電流を制御ロジックが変更します。

固定周波数動作

MAX8751は通常動作では固定周波数モードで動作します。スイッチング周波数を設定するには、次の2つの方法があります。

- 1) HFとGNDの間に接続された1個の外付け抵抗器によってスイッチング周波数を設定することができます。スイッチング周波数は、次式から求められます:

$$f_{SW} = 54\text{kHz} \times \frac{100\text{k}\Omega}{R_{HF}}$$

スイッチング周波数の調整可能な範囲は20kHz~100kHzです(R_{HF} は270k Ω ~54k Ω となります)。

- 2) スwitchング周波数を外部からの高周波信号によって同期させることができます。100k Ω の抵抗器を通してHFをGNDに接続し、HSYNCを外部高周波信号に接続してください。次に示すように、得られるスイッチング周波数(f_{SW})は、外部信号(f_{SYNC})の周波数の1/6となります:

$$f_{SW} = \frac{f_{SYNC}}{6}$$

外部信号の周波数範囲は120kHz~600kHzの範囲内とする必要があり、20kHz~100kHzのスイッチング周波数範囲になります。

図3は固定周波数動作のタイミングダイアグラムであり、1次側電流、内蔵発振器、およびゲート信号を示しています。正の半サイクルの初期にはスイッチNH1とNL2はオン(図1を参照)であり、1次側電流は上昇します。1次側電流がピーク(これはCOMP電圧で設定されます)に達するとコントローラはNH1をオフにします。1次側電流は、NL1のフリーホイールボディダイオードを通して流れ続けます。次に、ローサイドスイッチNL1は、ゼロ電圧スイッチング(ZVS)状態の下でオンにされます。すると1次側電流は降下し始めます。内蔵発振器の立下りエッジによってNL2がオフにされ、NH2はオンとなり、負の半サイクルが始まります。インバータがフルブリッジMOSFETを制御しながら固定周波数動作が継続し、正弦波に近いランプ電流波形を生成します。

共振起動

MAX8751は起動時に共振モードで動作します。共振モードでは、スイッチング周波数は共振タンク回路の自然共振周波数と同期します。同期および位相シフト機能は、起動中はディセーブルされます。図4は共振動作のタイミングダイアグラムであり、1次側電流とゲート信号を示しています。共振モードでは正の半サイクルの初期にNH1とNL2がオンになり、1次側電流は上昇し始めます。1次側電流がピーク値に達すると、コントローラはNH1をオフにします。1次側電流は同じ方向に連続して流れるため、NL1のボディダイオードは順方向バイアスされ、1次側電流は降下します。1次側電流がゼロに達すると、NL2がオフとなり、NH2はオンとなり、負の半サイクルが始まります。

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

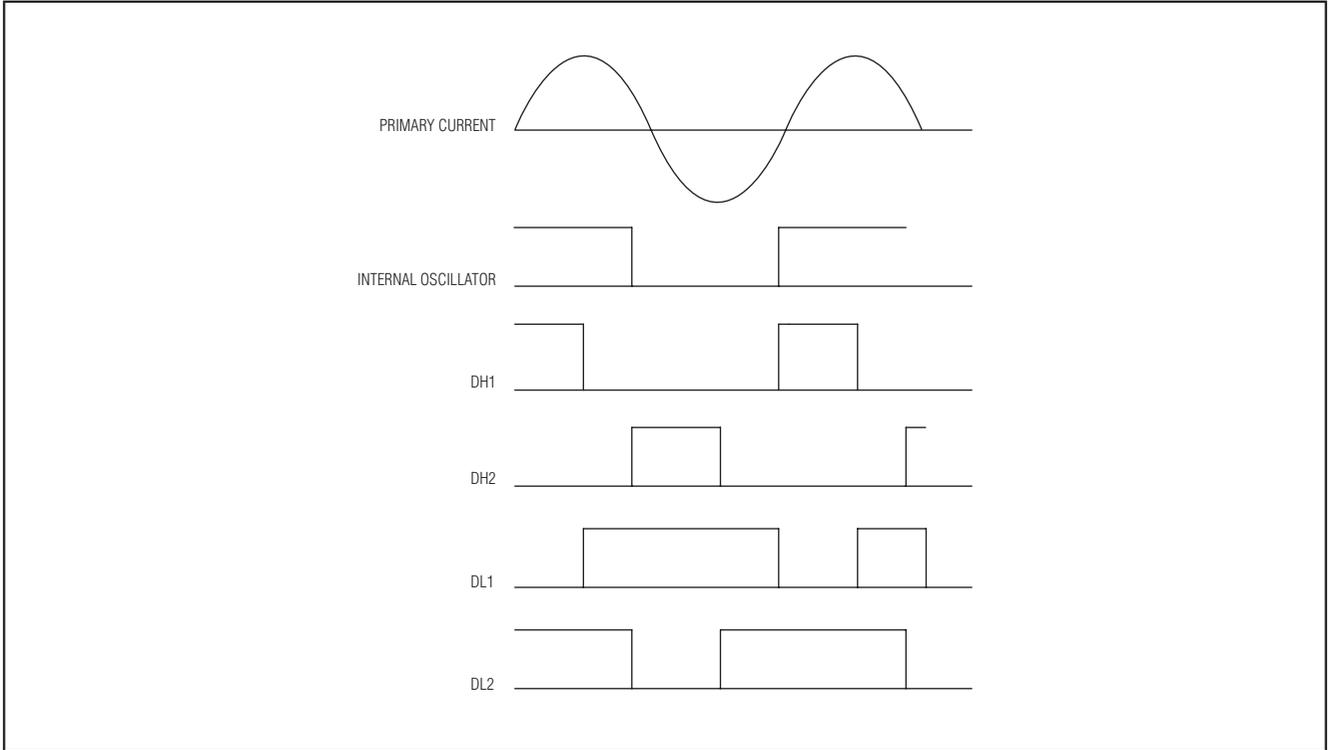


図3. 固定周波数タイミング図

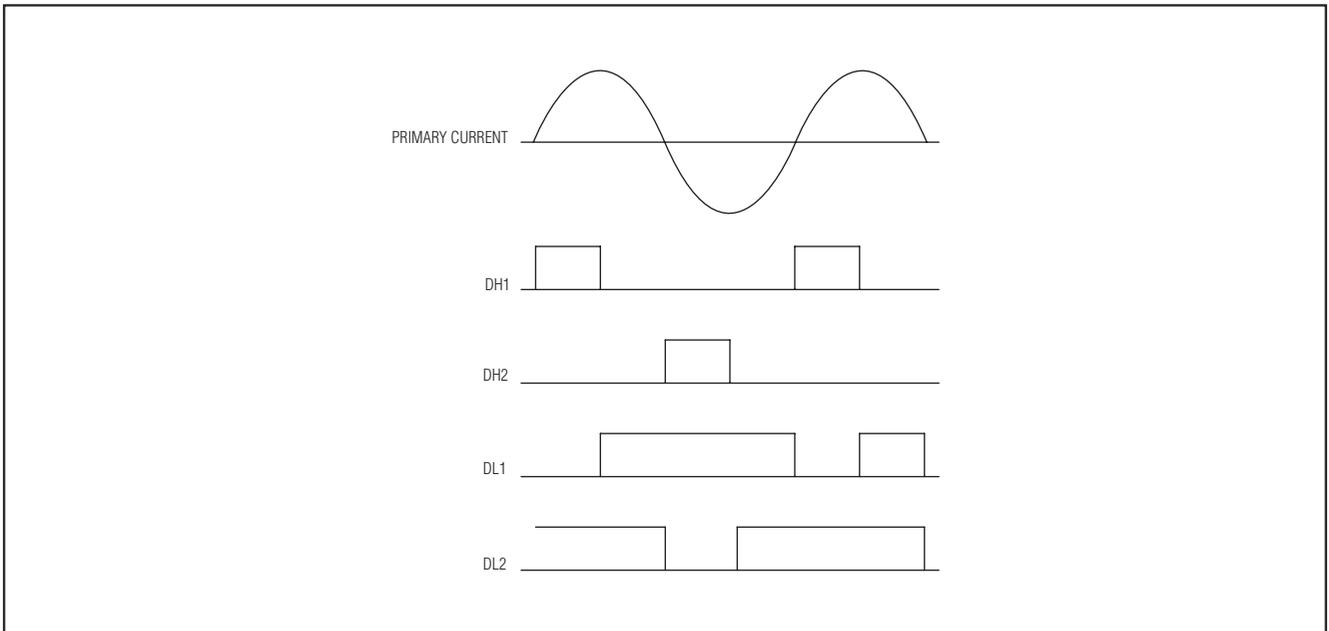


図4. 共振動作タイミングダイアグラム

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

ランプ電流のレギュレーション

MAX8751はランプ電流制御ループを使って、CCFLに供給する電流をレギュレートします。制御ループの中心は図2のトランスコンダクタンスエラーアンプです。ACランプ電流は、ランプの低電圧端子と直列に接続された検出抵抗器によって検出されます。この抵抗器の両端間の電圧はIFB入力に供給され、内部で全波整流されます。トランスコンダクタンスエラーアンプは整流されたIFB電圧を790mV(typ)の内部リファレンスと比較して、エラー電流を生成します。エラー電流は、エラーアンプの出力(COMP)とグランドの間に接続されたコンデンサを充電/放電して、エラー電圧(V_{COMP})を生成します。次に、ハイサイドMOSFETスイッチオン時間(t_{ON})を制御するために、 V_{COMP} は内蔵ランプ(傾斜波)信号と比較されます。

トランス2次側電圧制限

MAX8751は起動およびオープンランプ状態中は2次側電圧を制限して、トランスの2次側巻線への電圧ストレスを低減します。トランス2次側巻線の両端間のAC電圧は、容量分圧器を通じて検出されます。分圧器のローサイドコンデンサの両端間の電圧は、MAX8751のVFB端子に供給されます。過電圧コンパレータはVFB電圧を2.25V(typ)の内部スレッショルドと比較します。検出された電圧が過電圧スレッショルドを超えると、MAX8751は1200 μ Aの内部電流源をオンにし、COMPコンデンサを放電します。COMP電圧が低減すると、ハイサイドMOSFETオン時間は短くなるため、トランス2次側のピーク電圧が容量分圧器で設定されたスレッショルドを下回って低減します。

ランプの起動

CCFLは、通常、アバランシェモードで駆動されるガス放電管です。非イオン化ランプでイオン化を開始するには、印加電圧(点灯電圧)をアバランシェの起動に必要なレベルまで上昇させる必要があります。例えば、標準的なCCFLの通常動作電圧は約650V_{RMS}ですが、点灯電圧は1800V_{RMS}もの大きさになります。

MAX8751の独自の共振起動方式によって、信頼性の高い点灯が保証されます。ランプがイオン化される前は、ランプインピーダンスは無量大です。トランスの2次側漏洩インダクタンスと高電圧の並列コンデンサによって、無負荷時の共振周波数が決まります。無負荷時の共振回路は大きいQを持つため、ランプが点灯されるか、またはコントローラが2次側過電圧保護を動作させるまで、インバータは2次側電圧を増大させ続けます。

電源投入時には V_{COMP} が徐々に立ち上がり、ハイサイドMOSFETスイッチのデューティサイクルを大きくし、ソフトスタートの基準を提供します。さらに、デバイスがイネーブルされた直後に、MAX8751は V_{FB} を過電圧スレッショルド(2.25V, typ)にプルアップします。 V_{FB} のDC電圧は、起動中に内蔵の抵抗器を通じて徐々に放電されます。この機能は起動中の過電圧スレッショルドの過増に相当します。このことにより、ソフトスタート動作がさらに改善されます。IFB電圧がオープンランプスレッショルドを上回ると、MAX8751は固定周波数動作に自動的に切り替わります。

フィードフォワード制御 およびドロップアウト動作

MAX8751は、あらゆる過渡状態においてランプ電流の厳密な制御を維持するように設計されています。フィードフォワード制御によって、入力電圧(V_{IN})変化に対してオン時間が瞬時に調整されます。この機能は入力電圧変動に対する耐性を提供し、広い入力電圧範囲にわたってループ補償を簡単にします。また、フィードフォワード制御によって短いDPWMオン時間の場合のラインレギュレーションが向上し、起動時のトランジエントの入力電圧への依存度が低下します。

V_{IN} が大きい場合は、フィードフォワード制御は内部電圧の上昇速度を増加させて、実行されます。これは、 V_{COMP} においてほぼ同じ信号レベルを維持しながら、 t_{ON} を入力電圧の関数として変化させる効果があります。補償コンデンサに必要なとする電圧変化はごくわずかであるため、入力電圧変化に対するコントローラの応答は本質的に瞬時に起こります。

DPWM調光制御

MAX8751は、内蔵発振器または外部信号源からの低周波(80Hz~300Hz)DPWM信号を使用してランプ電流をオン/オフする「チョッピング」によってCCFLの輝度を制御します。DPWM動作において、COMPはランプ電流の立上り/立下りを制御します。DPWMオンサイクルの初期にはランプ電流はゼロです。トランスコンダクタンスエラーアンプからの充電によって V_{COMP} はリニアに上昇し、 t_{ON} は漸増し、ランプ電流は徐々に増加して、ソフトスタートが行われます。ランプ電流がレギュレーションポイントに達すると、安定します。DPWMオンサイクルの終期には調光制御ロジックは100 μ Aの内部電流源をオンにします。このためCOMPコンデンサはリニアに放電され、 t_{ON} は漸減し、ランプ電流はゼロになり、このようにして、ソフトスタートが行われます。CCFLの調光制御は、低周波DPWM信号のデューティ比率を変更して行われます。

固定周波数、フルブリッジCCFL インバータ用コントローラ

内蔵発振器の使用

MAX8751が外部同期信号を使用しない場合は、DPWM信号は内蔵発振器によって生成されます。内蔵DPWM発振器の周波数は、LFとGNDの間に接続された1個の抵抗器を通じて調整可能です。DPWM周波数は、次式から求められます：

$$f_{\text{DPWM}} = \frac{208\text{Hz} \times 150\text{k}\Omega}{R_{\text{LF}}}$$

DPWM周波数の調整可能な範囲は80Hz～300Hzです (R_{LF} は390k Ω ～104k Ω となります)。CCFLの輝度はDPWMデューティサイクルに比例します。このデューティサイクルは、CNTL端子で10%～100%に調整することができます。CNTLは0～2000mVの有効入力電圧範囲を備えるアナログ入力で、128の輝度レベルのいずれかを選択するようにデジタル化されます。図5に示されるように、MAX8751は最初から13のステップを無視し、最初の13ステップ(0～203mVの V_{CNTL})はすべて10%の輝度になります。 V_{CNTL} が203mVを超えると、CNTLにおける15.625mVの変化はDPWMデューティサイクルでは0.78%の変化になります。 V_{CNTL} が2000mVを超える場合は、DPWMデューティサイクルは常に100%です。

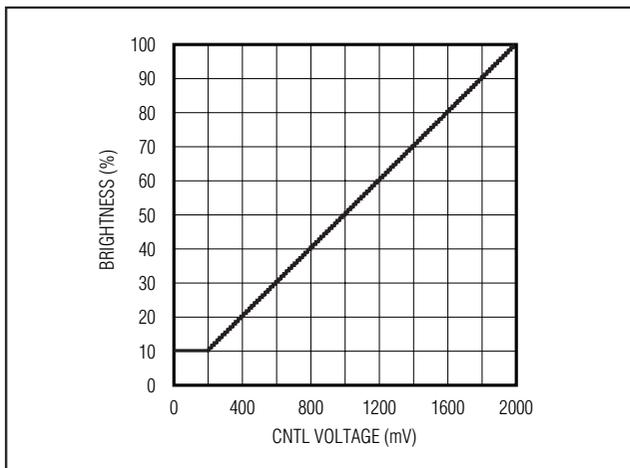


図5. 輝度 対 CNTL 電圧

外部DPWM信号の使用

外部DPWM信号を使って輝度を制御するには、SELを V_{CC} に接続し、LSYNCを外部信号源に接続してください。外部信号の周波数範囲は、 R_{LF} によって設定される内蔵発振器の $\pm 40\%$ 以内です。このモードでは、輝度制御入力CNTLはディセーブルされ、輝度は外部信号のデューティサイクルに比例します。外部信号のデューティサイクルが100%になると、CCFLは最大輝度に達します。外部信号のデューティサイクルが10%未満の場合は、CCFLの輝度は10%にとどまります。

ランプアウト保護

安全を確保するために、MAX8751のIFB端子は障害のあるランプやオープンCCFLランプを検出するためにランプ電流を監視します。「ランプ電流のレギュレーション」の項に記載されているように、IFBの電圧は内部で全波整流されます。整流されたIFB電圧が790mVを下回る場合は、MAX8751はTFLTコンデンサを1 μA の電流源で充電します。TFLTの電圧が4Vを超えると、障害ラッチがセットされます。通常のシャットダウンモードとは異なり、リニアレギュレータ出力(V_{CC})は5.35Vのままです。SHDNをトグルするか、または入力電源をサイクルすると、デバイスは再作動します。

障害遅延期間中に電流制御ループは、ハイサイドMOSFETのオン時間を拡大して、ランプ電流レギュレーションを維持しようとします。オープン時にランプインピーダンスは非常に大きいため、トランスの2次側は共振タンクの大きいQファクタによって上昇します。2次側電圧が過電圧スレッショルドを超えると、MAX8751はCOMPコンデンサを放電する1200 μA の内部電流源をオンにします。COMP電圧が低下すると、ハイサイドMOSFETのオン時間は短縮され、2次側電圧が低下します。このため、トランス2次側巻線のピーク電圧は、ランプアウト遅延期間中は制限値を超えません。

1次側過電流保護

MAX8751は、サイクルごとの1次側過電流保護を行います。スイッチの伝導時には、電流検出アンプはハイサイドおよびローサイドスイッチの両方のドレインソース間電圧を監視します。その電圧が内部電流制限スレッショルド(400mV typ)を超える場合は、レギュレータはトランスの1次側電流がさらに増加しないように1次側の反対側にあるハイサイドスイッチをオフにします。

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

2次側電流制限(ISEC)

高電圧端子とグランド間にリークまたは短絡が発生した場合は2次側電流制限によってフェイルセーフ保護を行います。ISECは、トランスの低電圧2次側端子とグランドの間に配置された検出抵抗器の両端間の電圧を監視します。ISEC電圧は、ISECレギュレーションスレッショルド(1.22V、typ)と常時比較されます。ISEC電圧がスレッショルドを超えると常に、ブリッジのハイサイドスイッチのオン時間を短縮するために制御された電流がCOMPから引き出されます。同時に、MAX8751は126μAの電流でTFLTコンデンサを充電します。TFLTの電圧が4Vを超えると、MAX8751はラッチオフします。通常のシャットダウンモードとは異なり、リニアレギュレータ出力(V_{CC})は5.35Vのままです。SHDNをトグルするか、または入力電源をサイクルすると、デバイスは再動作します。

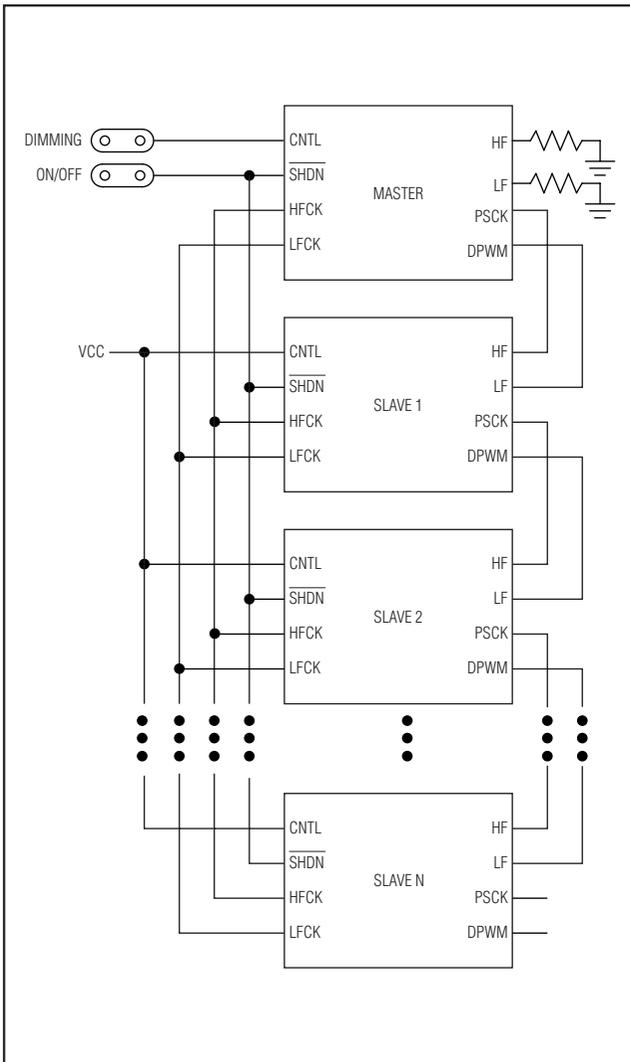


図6. マスタ-スレーブ動作

スレーブ動作(HFCK、LFCK、PSCK、DPWM)

MAX8751はマスタ-スレーブ動作をサポートしています。図6に示すように、最大5個のMAX8751をデジチェーン構成として接続することができます。同じデバイスをマスタICまたはスレーブICとして使用することができます。各MAX8751はチェーン内の直後のICのマスタであると同時に、チェーン内の直前のICのスレーブでもあります。

CNTLをV_{CC}に接続すると、スレーブモードがイネーブルされます。スレーブモードにおいては、スイッチング周波数とDPWM周波数は、チェーン内の直前のMAX8751と同期します。スイッチング周波数を同期させるには、スレーブICとマスタICのHFCK端子を相互に接続し、マスタICのPSCK端子をスレーブICのHF端子に接続してください。DPWM周波数を同期させるには、スレーブICとマスタICのLFCK端子を相互に接続し、マスタICのDPWM端子をスレーブICのLF端子に接続してください。CNTLによる輝度制御は、スレーブモードではディセーブルされます。マスタのDPWM端子をスレーブのLF端子に接続すると、マスタはスレーブの輝度設定を直接制御します。

位相シフト(PS1、PS2)

MAX8751はデジチェーン構成に接続されると、DPWM動作とMOSFETのスイッチングの双方の位相シフトを行います。この位相シフトによって入力リップル電流が低減するため、入力RMS電流が大幅に低減します。入力RMS電流の低減によって入力コンデンサの要件が緩和されるため、コンデンサのサイズも縮小します。2つのロジック入力端子(PS1およびPS2)を使って、位相シフトを設定することができます。これらの2つの端子を組み合わせると、72°、90°、120°、および180°の4種類の位相シフトの選択肢が得られます。位相シフトは、デジチェーンで使用されるMAX8751の数に基づいて選択されます。次式を使って、適切な位相シフトを求めてください:

$$\text{位相シフト} = 360^\circ / \text{位相の数}$$

表1は、異なった位相数に対する位相シフトの推奨する選択を示しています。すべてのマスタおよびスレーブICは、PS1とPS2について同じ設定を使う必要があります。表2は、全モードでのMAX8751の動作を要約しています。

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

表1. 位相シフトの設定

PIN SETTING		PHASE SHIFT IN DEGREES					NO. OF PHASES
PS2	PS1	MASTER	SLAVE 1	SLAVE 2	SLAVE 3	SLAVE 4	
X	X	0	N/A	N/A	N/A	N/A	1
GND	GND	0	180	N/A	N/A	NA	2
GND	V _{CC}	0	120	240	N/A	N/A	3
V _{CC}	GND	0	90	180	270	N/A	4
V _{CC}	V _{CC}	0	72	144	216	288	5

X = 任意

リニアレギュレータ出力(V_{CC})

内蔵リニアレギュレータは、DC入力電圧を5.3V(typ)にステップダウンします。このリニアレギュレータは、MAX8751の内部制御回路に給電します。MOSFETゲートドライバはV_{CC}から給電されます。V_{CC}電圧は、シャットダウン時には4.5Vに低下します。

UVLO

MAX8751は、低電圧ロックアウト(UVLO)回路を内蔵しています。このUVLO回路は、V_{CC}電圧を監視します。V_{CC}が4.2V(typ)を下回ると、MAX8751はハイサイドおよびローサイドゲートドライバをともにディセーブルし、障害ラッチをリセットします。

低電力シャットダウン

MAX8751がシャットダウンモードに入ると、5.3Vのリニアレギュレータを除いてICの全機能がオフになります。シャットダウン時には、リニアレギュレータの出力電圧は約4.5Vまで低下し、消費電流は6μA(typ)になります。シャットダウン時には、障害ラッチはリセットされます。 $\overline{\text{SHDN}}$ をロジックローレベルに強制すると、デバイスをシャットダウンに移行させることができます。

アプリケーション情報

MOSFET

MAX8751では、トランス1次側を駆動するフルブリッジインバータ回路を構築するのに4個の外付けnチャネルパワーMOSFETが必要です。正の半サイクルと負の半サイクルは対称であるため、同じタイプのMOSFETをハイサイドおよびローサイドスイッチに使用する必要があります。MOSFETを選択する際には、電圧定格、電流定格、オン抵抗(R_{DS(ON)})、総ゲート電荷、および電力損失を重視してください。

インバータの最大入力電圧を少なくとも25%上回る電圧定格のMOSFETを選択してください。例えば、最大入力電圧が24Vの場合は、MOSFETの電圧定格は30V以上とする必要があります。MOSFETの電流定格は、最低入力電圧と最大輝度におけるピーク1次側電流より大きい必要があります。次式を使って、1次側ピーク電流I_{PEAK_PRI}を推定してください:

$$I_{\text{PEAK_PRI}} = \frac{\sqrt{2} \times P_{\text{OUT_MAX}}}{V_{\text{IN_MIN}} \times \eta}$$

ここで、P_{OUT_MAX}は最大出力電力、V_{IN_MIN}は最低入力電圧、そしてηは最低入力電圧での推定効率です。フルブリッジが4個のCCFLを駆動し、各ランプの最大出力電力が4.5Wと仮定すると、総最大出力電力は18Wです。最低入力電圧が8Vで、推定効率がその入力で75%である場合は、ピーク1次側電流は約4.3Aです。このため、5A以上のDC電流定格のパワーMOSFETで十分です。

レギュレータはトランスの1次側電流を検出するために両方のMOSFETのオン状態におけるドレイン-ソース間電圧を検出するため、MOSFETのR_{DS(ON)}が小さいほど電流制限値が大きくなります。このため、伝導損失を最低限に抑えるために、低R_{DS(ON)}のnチャネルMOSFETを選択し、1次側電流制限値を適切なレベルに維持する必要があります。次式を使って、1次側電流制限値の最大値と最小値を推定してください:

$$I_{\text{LIM_MIN}} = \frac{380\text{mV}}{R_{\text{DS(ON)_MAX}}}$$

$$I_{\text{LIM_MAX}} = \frac{420\text{mV}}{R_{\text{DS(ON)_MIN}}}$$

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

表2. 動作の概要

PIN	MASTER MODE USING INTERNAL OSCILLATORS	MASTER MODE USING EXTERNAL SYNC SIGNAL (SYNC ONLY)	MASTER MODE USING EXTERNAL SYNC SIGNAL (SYNC AND DIMMING)	SLAVE MODE
CNTL	An analog voltage on CNTL sets the brightness.	An analog voltage on CNTL sets the brightness.	CNTL control is disabled. The external signal controls the brightness. Connect CNTL to an analog voltage in case the external sync signal is lost.	Connect CNTL to V _{CC} .
SEL	Connect SEL to GND.	Connect SEL to GND.	Connect SEL to V _{CC} .	Don't care.
HF	Connect a resistor to GND to set the switching frequency.	The internal oscillator is not active. Connect a resistor to GND in case the external sync signal is lost.	The internal oscillator is not active. Connect a resistor to GND in case the external sync signal is lost.	Connect to the PSCK pin of its master controller.
LF	Connect a resistor between LF and GND to set DPWM frequency.	The internal oscillator is not active. Connect a resistor to GND in case the external sync signal is lost.	The internal oscillator is not active. Connect a resistor to GND in case the external sync signal is lost.	Connect to the DPWM pin of its master controller.
HFCK	Connect to the HFCK pin of its slave controller. Connect 1M Ω resistor to GND. See Note 1.	Connect to the HFCK pin of its slave controller. Connect 1M Ω resistor to GND. See Note 1.	Connect to the HFCK pin of its slave controller. Connect 1M Ω resistor to GND. See Note 1.	Connect to the HFCK pin of its master controller. Connect 1M Ω resistor to GND. See Note 1.
LFCK	Connect to the LFCK pin of its slave controller. Connect 1M Ω resistor to GND. See Note 1.	Connect to the LFCK pin of its slave controller. Connect 1M Ω resistor to GND. See Note 1.	Connect to the LFCK pin of its slave controller. Connect 1M Ω resistor to GND. See Note 1.	Connect to the LFCK pin of its master controller. Connect 1M Ω resistor to GND. See Note 1.
HSYNC	Not used. Connect to GND.	Connect to a high-frequency external signal to sync the switching frequency.	Connect to a high-frequency external signal to sync the switching frequency.	Not used. Connect to GND.
LSYNC	Not used. Connect to GND.	Connect a low-frequency external signal to sync the DPWM frequency.	Connect a low-frequency external signal to sync the DPWM frequency. The duty cycle of the external signal determines the brightness.	Not used. Connect to GND.
PSCK	Connect to the HF pin of its slave controller.	Connect to the HF pin of its slave controller.	Connect to the HF pin of its slave controller.	Connect to the HF pin of its slave controller.
DPWM	Connect to the LF pin of its slave controller.	Connect to the LF pin of its slave controller.	Connect to the LF pin of its slave controller.	Connect to the LF pin of its slave controller.

注1: HFCKおよびLFCKに接続する1M Ω の抵抗器はシャットダウンモードにおける端子の状態を定めるためです。

固定周波数、フルブリッジCCFL インバータ用コントローラ

MOSFETは、 V_{IN_MIN} および V_{IN_MAX} におけるスイッチング損失に伝導損失を加えた値を消費することができなければなりません。両方の値を計算してください。理想的には、 $V_{IN(MIN)}$ の損失が $V_{IN(MAX)}$ の損失とほぼ同じで、その中間で損失が低下する必要があります。 $V_{IN(MIN)}$ の損失が $V_{IN(MAX)}$ の損失に比べてはるかに大きい場合は、MOSFETのサイズを大きくすることを考えてください。逆に、 $V_{IN(MIN)}$ の損失が $V_{IN(MAX)}$ の損失に比べてはるかに大きい場合は、寄生容量がより小さいMOSFETの選択を検討してください。 V_{IN} が大きく変化しない場合は、最小電力損失は伝導損失がスイッチング損失と等しいところで発生します。

次式を使って、2個のMOSFETの総伝導電力損失を計算してください：

$$PD_{CONDUCT} = I_{PRI}^2 \times R_{DS(ON)}$$

ここで、 I_{PRI} は、次式を使って計算された1次側電流です：

$$I_{PRI} = \frac{P_{OUT_MAX}}{\eta \times V_{IN}}$$

ローサイドMOSFETはZVSとしてオンになります。スイッチング周波数が共振周波数に近い場合は、ハイサイドMOSFETに関わるターンオン電力損失は無視することができます。ただし、MOSFETがオフになるとき、電流はピーク状態にあります。次式を使って、MOSFETのターンオフスイッチング電力損失を計算してください：

$$PD_{SWITCH} = \frac{\sqrt{2} \times C_{RSS} \times V_{IN}^2 \times f_{SW} \times I_{PRI}}{I_{GATE}}$$

ここで、 C_{RSS} はMOSFETの帰還容量で、 I_{GATE} はピークのゲート-駆動シンク電流であり、何れもMOSFETがオフになろうとする場合の値です。

ランプ電流の設定

MAX8751は、ランプの低電圧端子とグランドの間に接続された抵抗器R1(図1)を流れるランプ電流を検出します。R1の両端間の電圧はIFB入力に供給され、内部で全波整流されます。MAX8751は、整流されたIFB

電圧の平均値をレギュレートして、所望のランプ電流となるように制御します。RMSランプ電流を設定するには、次の式を使ってR1を求めてください：

$$R1 = \frac{\pi \times 790mV}{2\sqrt{2} \times I_{LAMP(RMS)}}$$

ここで、 $I_{LAMP(RMS)}$ は所望のRMSランプ電流で、790mVは「Electrical Characteristics(電気的特性)」の表に規定されたIFBレギュレーションポイントの標準値です。RMSランプ電流を6mAに設定するには、R1の値を148Ωにする必要があります。最も近い標準的な1%抵抗値は、147Ωと150Ωです。ランプ電流波形の正確な形は、ランプ寄生成分に依存します。得られる波形は不完全な正弦波であり、そのRMS値は予測が困難です。高周波の真のRMS電流メータ(Yokogawa 2016など)を使ってRMS電流を測定し、R1の最終調整をする必要があります。検出用抵抗器とランプの低電圧端子の間にこのメータを挿入して、実際のRMS電流を測定してください。

2次側電圧制限値の設定

MAX8751は、起動およびランプアウト障害中にトランス2次側電圧を制限します。2次側電圧は、C3とC4で構成される容量分圧器を通じて検出されます(図1)。VFBの電圧は、CCFL電圧に比例します。並列共振コンデンサC1の選択に関しては、「トランス設計および共振部品の選択」の項に記載されています。C3の値が小さくなると、循環電流の低下によって効率が向上します。C3が小さすぎる場合は、共振動作はパネルの寄生容量から影響を受けます。このため、C3は通常、10pF～18pFになるように選択されます。C3の値を設定した後に、所望の最大RMS 2次側電圧 $V_{LAMP(RMS)_MAX}$ に基づいてC4を選択してください：

$$C4 = \frac{\sqrt{2} \times V_{LAMP(RMS)_MAX}}{2.32V} \times C3$$

ここで、2.32Vはランプがオープンの場合のVFBピーク電圧の標準値です。12pFと選択されたC3を用いて最大RMS 2次側電圧を1800Vに設定するには、C4は13nF以下とする必要があります。

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

2次側電流制限値の設定

IFB検出抵抗器が短絡するか、またはトランス2次側電流がR1を経由せずにグラウンドに到達した場合でも、MAX8751は2次側電流を制限します。ISECは、トランス2次側巻線の低電圧2次側端子とグラウンドの間に接続された検出抵抗器R2の両端間の電圧を監視します。次式を使って、R2の値を求めてください:

$$R2 = \frac{1.26V}{\sqrt{2} \times I_{SEC(RMS_MAX)}}$$

ここで、 $I_{SEC(RMS_MAX)}$ は障害状態時の所望の最大RMSトランス2次側電流で、1.26Vは2次側が短絡の場合のISECピーク電圧の標準値です。図1の回路の最大RMS 2次側電流を22mAに設定するには、R2を40.2Ωに設定してください。

トランス設計および共振部品の選択

トランスは、共振タンク回路の中で最も重要な部品です。トランス設計の最初のステップは、トランスの巻数比の決定です。この比は、最低電源電圧でCCFL動作電圧に対応するのに十分に高い比である必要があります。次の式のように、トランス巻数比Nを計算することができます:

$$N \geq \frac{V_{LAMP(RMS)}}{0.90 \times V_{IN(MIN)}}$$

ここで、 $V_{LAMP(RMS)}$ は標準動作時の最大RMSランプ電圧であり、 $V_{IN(MIN)}$ は最低DC入力電圧です。標準動作時の最大RMSランプ電圧が800V、最低DC入力電圧が7Vの場合は、巻数比は120を超える必要があります。

CCFL用の共振タンクを設計する次のステップは、HFの抵抗器で設定されるスイッチング周波数に近いタンクの共振周波数の設計です。共振周波数は、1次側巻線直列コンデンサ C_s 、2次側並列コンデンサ C_p 、トランス2次側漏洩インダクタンスL、およびCCFLランプの動作抵抗 R_L によって決まります。

簡略化されたCCFLインバータ回路が図7の(a)に示されています。フルブリッジ電力段が簡略化され、方形波AC電源として表されています。トランスを取り除き、共振タンク回路を図7の(b)まで簡略化することができます。 C_s' は2次側に反映された1次側直列コンデンサの容量であり、Nはトランスの巻数比です。

図8は、各負荷状態での共振タンクの電圧利得の周波数応答を示しています。1次側直列コンデンサは1μF、2次

側並列コンデンサは15pF、トランスの巻数比は1:93、そして2次側漏洩インダクタンスは260mHです。周波数応答には、 f_s と f_p の2つのピークがあることに注意してください。1番目のピーク f_s は、2次側の漏洩インダクタンス(L)と2次側に反映された直列コンデンサ(C_s')によって決まる直列共振ピークです:

$$f_s = \frac{1}{2\pi\sqrt{LC_s'}}$$

2番目のピーク f_p は、2次側の漏洩インダクタンス(L)、並列コンデンサ(C_p)、および2次側に反映される直列コンデンサ(C_s')によって決まる並列共振ピークです:

$$f_p = \frac{1}{2\pi\sqrt{L \frac{C_s' C_p}{C_s' + C_p}}}$$

実際の共振周波数は、これら2つの共振ピーク間の周波数です。ランプがオフのときは、共振タンクの動作点はランプの無限大インピーダンスによって並列共振ピークに近くなります。この回路は並列負荷共振コンバータの特性を示します。並列負荷共振動作時にはインバータは電圧源のように動作し、必要な点灯電圧を生成します。理論的には、ランプがイオン化されるか、またはICの2次側電圧制限値に達するまで、共振コンバータの出力電圧が上昇します。ランプがイオン化されると、等価負荷抵抗は急減し、動作点は直列共振ピークに近づきます。直列共振動作時には、インバータは電流源のように動作します。

CCFLトランスの漏洩インダクタンスは、共振タンク設計において重要な要素です。漏洩インダクタンス値は大きい誤差と、各バッチ間での大きい変動がある場合があります。漏洩インダクタンス要件についてはトランスのベンダーと直接検討することを推奨します。直列コンデンサ C_s によって最低動作周波数が設定されます。この周波数は直列共振ピーク周波数の約2倍です。直列コンデンサ C_s は次の式によって選択することができます:

$$C_s \leq \frac{N^2}{4\pi^2 \times f_{MIN}^2 \times L}$$

ここで、 f_{MIN} は最低動作周波数範囲です。図1の回路で、トランスの巻数比は120であり、2次側漏洩インダクタンスは約200mHです。最低共振周波数を30kHzに設定するには、 C_s に2.2μFのコンデンサを使用してください。

固定周波数、フルブリッジCCFLインバータ用コントローラ

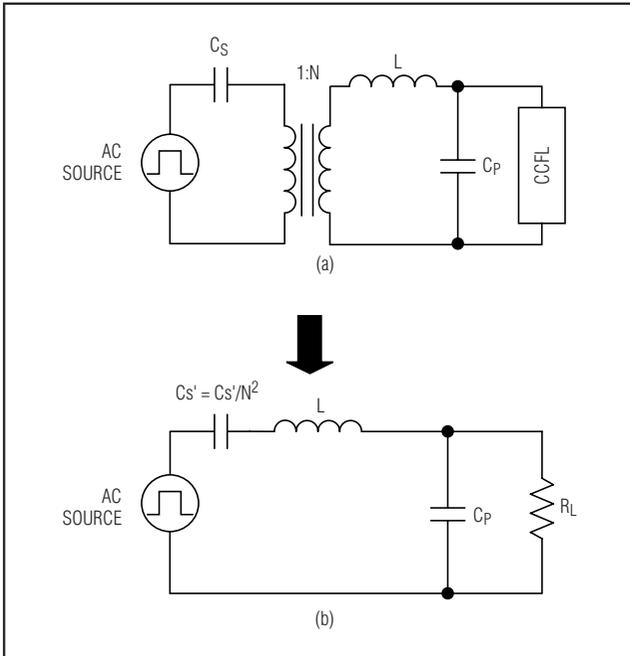


図7. 簡略CCFLインバータ回路

並列コンデンサCpによって最高動作周波数が設定されます。この周波数は並列共振ピーク周波数でもあります。コンデンサCpを次の式によって選択することができます：

$$C_p > \frac{C_s}{4\pi^2 \times f_{MAX}^2 \times L \times C_s - N^2}$$

図1の回路で、最高共振周波数を95kHzに設定するには、Cpに15pFを使用してください。

動作周波数の選択時には、トランスコア飽和も考慮する必要があります。1次側巻線は、どのような動作状態でもトランス飽和を防ぐのに十分な巻数である必要があります。次式を使って、1次側巻線の巻数N1の最小数を計算してください：

$$N1 > \frac{D_{MAX} \times V_{IN(MAX)}}{B_S \times S \times f_{MIN}}$$

ここで、D_{MAX}はハイサイドスイッチの最大デューティサイクル(約0.4)、V_{IN(MAX)}は最大DC入力電圧、B_Sはコアの飽和磁束密度、そしてSはコアの最小断面積です。

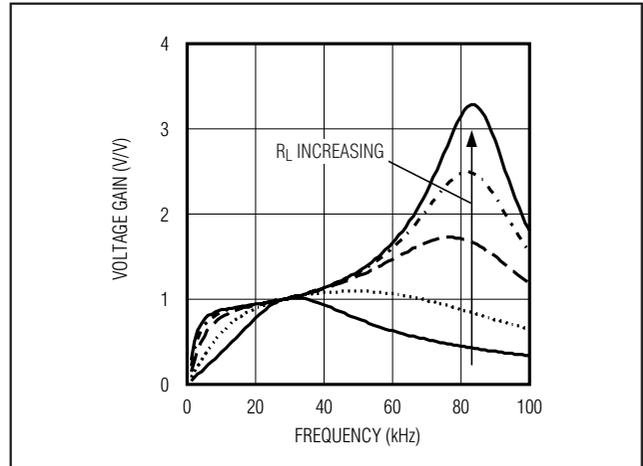


図8. 共振タンクの周波数応答

COMPコンデンサの選択

COMPコンデンサは、ランプ電流レギュレーションを維持しながら、起動時および入力電圧の変化による過渡の間に使用される電流レギュレーションループの速度を設定します。安定した動作を維持するには、COMPコンデンサ(C_{COMP})は最低3.3nFとする必要があります。

「DPWM調光制御」の項で説明したように、COMPコンデンサはDPWM動作においてランプ電流エンベロープの動特性も制限します。DPWMのオンサイクルの終りに、MAX8751はCOMPコンデンサをリニアに放電する100μAの内部電流源をオンにします。次式を使って、立下り時間を設定してください：

$$C_{COMP} = \frac{100\mu A \times t_{FALL}}{V_{COMP}}$$

ここで、t_{FALL}はランプ電流エンベロープの立下り時間であり、V_{COMP}は共振タンクで決まるダイナミックCOMP電圧です。DPWMのオンサイクルの初期に、COMPコンデンサはトランスコンダクタンスエラーアンプによって充電されるため、充電電流は一定ではありません。平均充電電流は約30μAであるため、立下り時間は立下り時間の約3倍の長さです。

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

障害遅延時間の設定

TFLTコンデンサによって、オープンランプ障害および2次側短絡障害の遅延時間が設定されます。MAX8751はオープンランプ障害時に1 μ Aの電流源でTFLTコンデンサを充電し、2次側短絡障害時に126 μ Aの電流源でTFLTコンデンサを充電します。このため、2次側短絡障害遅延時間は、オープンランプ障害の遅延時間に比べ約100分の1に短くなります。TFLT電圧が4Vに達すると、MAX8751は障害ラッチをセットします。次式を使って、オープンランプ障害遅延(T_{OPEN_LAMP})と2次側短絡障害遅延(T_{SEC_SHORT})を計算してください:

$$T_{OPEN_LAMP} = \frac{C_{TFLT} \times 4V}{1\mu A}$$
$$T_{SEC_SHORT} = \frac{C_{TFLT} \times 4V}{126\mu A}$$

ブートストラップコンデンサ

ハイサイドゲートドライバは、2つのブートストラップ回路によって給電されます。MAX8751はブートストラップダイオードを内蔵しているため、0.1 μ Fのブートストラップコンデンサの2個しか必要としません。ブートストラップ回路を完成するには、このコンデンサをLX1とBST1の間と、LX2とBST2の間に接続してください。

レイアウトのガイドライン

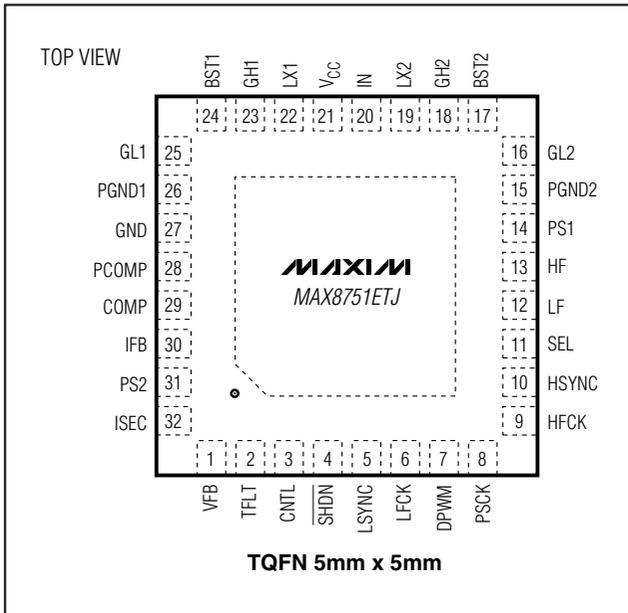
安定した動作のためには、綿密にプリント基板をレイアウトする必要があります。回路の高電圧部とスイッチング部には特に注意が必要です。レイアウトの高電圧部を制御回路から十分に分離する必要があります。適切なプリント基板レイアウトを行うために、以下のガイドラインに従ってください。

- 1) 大電流経路は、特にグランド端子部で短く幅広にしてください。これは、安定したジッタのない動作と高効率を実現するには必須です。
- 2) 電源グランドとアナロググランドに星形グランド構成を用いてください。電源グランドとアナロググランドは、星形の中央で接続する以外は完全に分離する必要があります。この中央は、アナロググランド端子(GND)に配置する必要があります。これらのグランドに独立した銅アイランドを使用すると、こうした作業を容易にすることができます。ノイズの少ないアナロググランドが、V_{CC}、COMP、HF、LF、およびTFLT用に使用されます。
- 3) 高速スイッチングノードはノイズの影響を受けやすいアナログ領域(V_{CC}、COMP、HF、LF、およびTFLT)から分離して、配線してください。すべての端子ストラップ制御入力は、アナロググランドまたはV_{CC}に接続してください。
- 4) 他の信号経路と共用していない専用トレースを使って、デカップリングコンデンサをICにできる限り近接してV_{CC}とGNDの間に実装してください。
- 5) GNDへのLX_nの電流検出経路は、電流制限精度を保証するためにケルビン検出接続にする必要があります。8ピンMOSFETの場合は、GNDおよびLX_nを8ピンSOPパッケージの内部(下部)に接続し、上面の銅層を使用して外側からMOSFETに電源を配線することを推奨します。
- 6) フィードバック接続は短く、かつ直線にしてください。IFB、VFB、およびISEC接続は、高電圧トレースとトランスからできる限り遠くに配置する必要があります。
- 7) トランス2次側の高電圧トレース間の間隔は、できる限り広くする必要があります。また高電圧トレースは、容量結合損失を防ぐために隣接するグラウンドプレーンからも分離する必要があります。
- 8) トランス2次側の容量分圧器への各トレースは、アーク放電を防ぐために間隔を広くする必要があります。場合によっては、これらのトレースを基板の反対側に移したほうが得策です。

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

ピン配置



チップ情報

TRANSISTOR COUNT: 7743

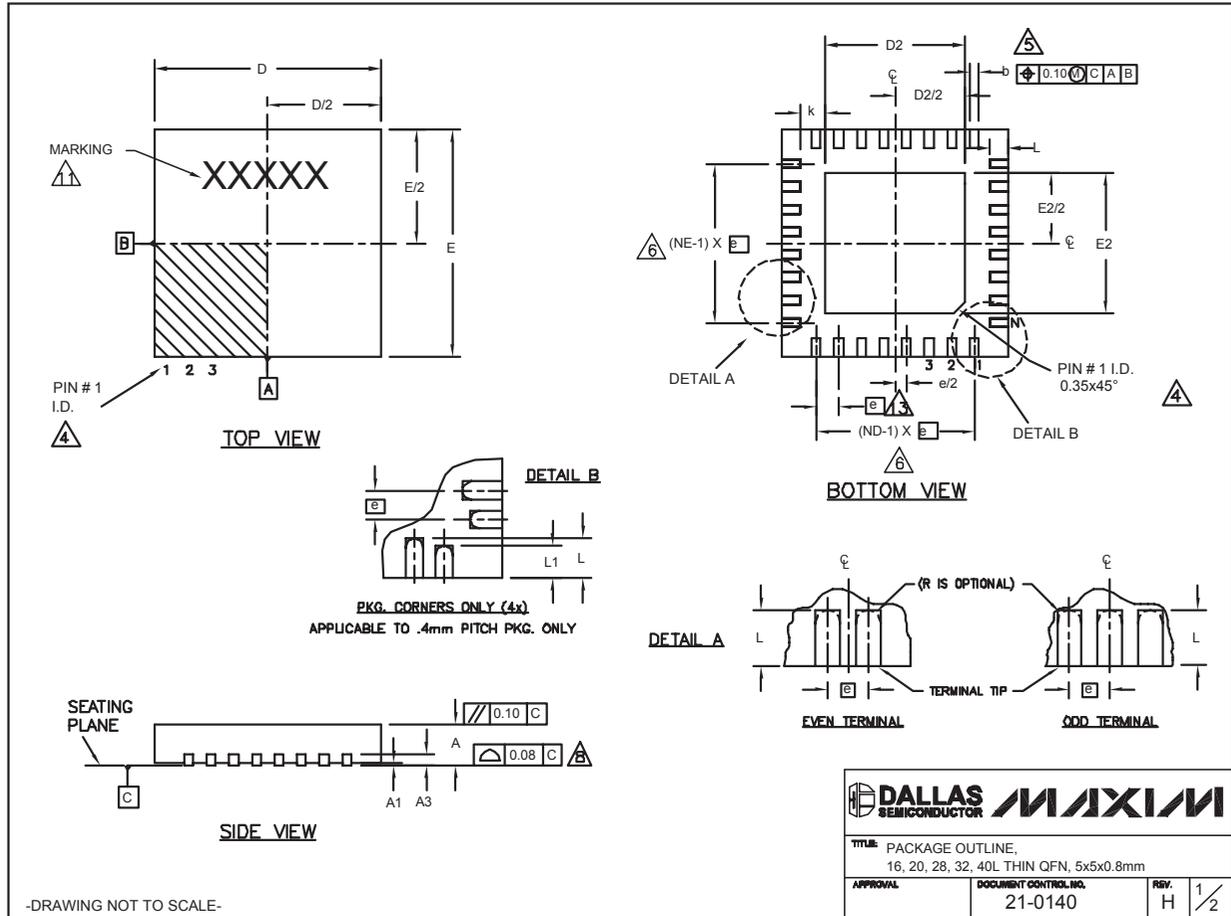
PROCESS: BiCMOS

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



-DRAWING NOT TO SCALE-

固定周波数、フルブリッジCCFL インバータ用コントローラ

MAX8751

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

COMMON DIMENSIONS															
PKG.	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
SYMBOL	MIN.	NOM.	MAX.												
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.														
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	0.35	0.45
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	-	-	-	-	-	-	-	-	-	-	-	-	0.30	0.40	0.50
N	16			20			28			32			40		
ND	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2			----		

EXPOSED PAD VARIATIONS									
PKG. CODES	D2			E2			L	DOWN BONDS ALLOWED	
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.			±0.15
T1655-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES	
T2855-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T2855-2	2.60	2.70	2.80	2.60	2.70	2.80	**	NO	
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES	
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO	
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES	
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T3255-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T4055-1	3.20	3.30	3.40	3.20	3.30	3.40	**	YES	

** SEE COMMON DIMENSIONS TABLE

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-1, T2855-3, AND T2855-6.
- WARPAGE SHALL NOT EXCEED 0.10 mm.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.

-DRAWING NOT TO SCALE-

DALLAS SEMICONDUCTOR		MAXIM	
TITLE: PACKAGE OUTLINE, 16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm			
APPROVAL	DOCUMENT CONTROL NO.	REV.	2/2
	21-0140	H	

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 27

© 2005 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.