

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

## 概要

MAX8732A/MAX8733A/MAX8734Aはデュアルステップダウン、スイッチモード電源(SMPS)コントローラで、バッテリー駆動システムにおいてロジック用電源電圧を生成します。MAX8732A/MAX8733A/MAX8734Aは、可変(2V~5.5V)または固定(5Vおよび3.3V)の2個のパルス幅変調(PWM)コントローラを内蔵しています。これらのデバイスは、5Vおよび3.3Vの常時オン出力を供給する2個のリニアレギュレータを備えています。各リニアレギュレータは、メインSMPS出力用の自動リニアレギュレータブートストラップを内蔵し、最大100mAの出力電流を供給します。MAX8732A/MAX8733A/MAX8734Aは、電源投入シーケンス、パワーグッド(PGOOD)出力、デジタルソフトスタート、およびシャットダウン時の負電圧を防止するソフトストップ出力放電機能を備えています。また、各出力がイネーブルとされている場合、V<sub>CC</sub>がUVLO設定値を下回ると、各出力はハイインピーダンスになります。マキシム独自のQuick-PWM™クイック応答、一定オン時間PWM制御方式は検出抵抗器なしで動作し、比較的一定のスイッチング周波数を維持しながら、負荷トランジェントに対して100nsで応答します。独自の超音波パルススキッピングモードでは25kHzを上回るスイッチング周波数を維持し、オーディオアプリケーションにおけるノイズを除去します。その他の機能には、軽負荷アプリケーションで効率を最大にするパルススキッピング、敏感なアプリケーションでRF干渉を低減する固定周波数PWMモードなどがあります。

MAX8732Aは効率を最大化する200kHz/5Vおよび300kHz/3.3VのSMPSを備え、またMAX8733Aは「薄型および軽量」アプリケーション用の400kHz/5Vおよび500kHz/3.3VのSMPSを備えています。MAX8734Aは端子選択可能なスイッチング周波数を可能とし、5V SMPSの200kHz/300kHz動作、または3.3V SMPSの400kHz/500kHz動作を提供します。MAX8732A/MAX8733A/MAX8734Aは28ピンQSOPパッケージで提供され、拡張温度範囲(-40°C~+85°C)で動作します。

MAX8732A/MAX8733A/MAX8734Aは、MAX1777/MAX1977/MAX1999とピンコンパチブルのアップグレード製品です。MAX1999の評価キット(EVキット)を使って、MAX8732A/MAX8733A/MAX8734Aを評価することができます。

## アプリケーション

- ノートブックおよびサブノートブックコンピュータ
- PDAおよびモバイル通信機器
- 3および4セルLi+(リチウムイオン)バッテリー駆動機器

Quick-PWMおよびDual Modeは、Maxim Integrated Products, Inc.の商標です。

## 特長

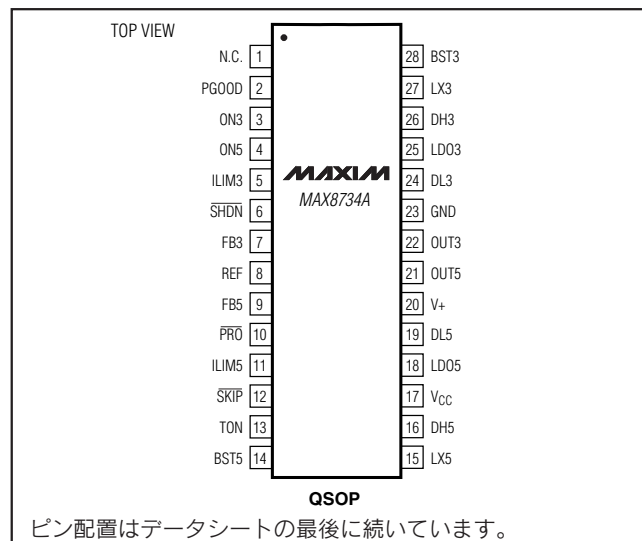
- ◆ 電流検出抵抗器は不要(MAX8734A)
- ◆ 電流検出抵抗器による高精度な電流検出(MAX8732A/MAX8733A)
- ◆ 出力電圧精度: 1.5%
- ◆ 3.3Vおよび5V 100mAのブートストラップ用リニアレギュレータ
- ◆ ソフトスタートおよびソフトストップ出力放電機能を内蔵
- ◆ 100nsの負荷ステップ応答のQuick-PWM
- ◆ 3.3Vおよび5Vの固定出力、または可変出力(Dual Mode™)
- ◆ 入力電圧範囲: 4.5V~24V
- ◆ 増強超音波パルススキッピングモード(25kHz min)
- ◆ パワーグッド(PGOOD)信号
- ◆ 過電圧保護イネーブル/ディセーブル

## 型番

PART	TEMP RANGE	PIN-PACKAGE	5V/3.3V SWITCHING FREQUENCY (kHz)
MAX8732AEEI+	-40°C to +85°C	28 QSOP	200/300
MAX8732AEEI	-40°C to +85°C	28 QSOP	200/300
MAX8733AEEI+	-40°C to +85°C	28 QSOP	400/500
MAX8733AEEI	-40°C to +85°C	28 QSOP	400/500

型番はデータシートの最後に続いています。  
+は鉛フリーパッケージを示します。

## ピン配置



# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## ABSOLUTE MAXIMUM RATINGS

V+, $\overline{\text{SHDN}}$ to GND	.....-0.3V to +25V
BST_ to GND	.....-0.3V to +30V
LX_ to BST_	.....-6V to +0.3V
CS_ to GND (MAX8732A/MAX8733A only)	.....-2V to +6V
V <sub>CC</sub> , LDO5, LDO3, OUT3, OUT5, ON3, ON5, REF, FB3, FB5, $\overline{\text{SKIP}}$ , $\overline{\text{PRO}}$ , PGOOD to GND	.....-0.3V to +6V
DH3 to LX3	.....-0.3V to (V <sub>BST3</sub> + 0.3V)
DH5 to LX5	.....-0.3V to (V <sub>BST5</sub> + 0.3V)
ILIM3, ILIM5 to GND	.....-0.3V to (V <sub>CC</sub> + 0.3V)
DL3, DL5 to GND	.....-0.3V to (V <sub>LDO5</sub> + 0.3V)
TON to GND (MAX8734A only)	.....-0.3V to +6V

LDO3, LDO5, REF Short Circuit to GND	.....Momentary
LDO3 Current (internal regulator) Continuous	.....+100mA
LDO3 Current (switched over to OUT3) Continuous	.....+200mA
LDO5 Current (internal regulator) Continuous	.....+100mA
LDO5 Current (switched over to OUT5) Continuous	.....+200mA
Continuous Power Dissipation (T <sub>A</sub> = +70°C)	.....
28-Pin QSOP (derate 10.8mW/°C above +70°C)	.....860mW
Operating Temperature Range	.....-40°C to +85°C
Junction Temperature	.....+150°C
Storage Temperature Range	.....-65°C to +150°C
Lead Temperature (soldering, 10s)	.....+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1 and Figure 2, no load on LDO5, LDO3, OUT3, OUT5, and REF, V<sub>+</sub> = 12V, ON3 = ON5 = V<sub>CC</sub>, V $\overline{\text{SHDN}}$  = 5V, T<sub>A</sub> = 0°C to +85°C, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>MAIN SMPS CONTROLLERS</b>						
V <sub>+</sub> Input Voltage Range	LDO5 in regulation	6		24	V	
	V <sub>+</sub> = LDO5, V <sub>OUT5</sub> < 4.43V	4.5		5.5		
3.3V Output Voltage in Fixed Mode	V <sub>+</sub> = 6V to 24V, FB3 = GND, V $\overline{\text{SKIP}}$ = 5V	3.285	3.330	3.375	V	
5V Output Voltage in Fixed Mode	V <sub>+</sub> = 6V to 24V, FB5 = GND, V $\overline{\text{SKIP}}$ = 5V, MAX8732A/MAX8734A (TON = V <sub>CC</sub> )	4.975	5.050	5.125	V	
	V <sub>+</sub> = 7V to 24V, FB5 = GND, V $\overline{\text{SKIP}}$ = 5V, MAX8733A/MAX8734A (TON = GND)					
Output Voltage in Adjustable Mode	V <sub>+</sub> = 6V to 24V, either SMPS	1.975	2.00	2.025	V	
Output Voltage Adjust Range	Either SMPS	2.0		5.5	V	
FB3, FB5 Adjustable-Mode Threshold Voltage	Dual-Mode comparator	0.1		0.2	V	
DC Load Regulation	Either SMPS, V $\overline{\text{SKIP}}$ = 5V, 0 to 5A		-0.1		%	
	Either SMPS, $\overline{\text{SKIP}}$ = GND, 0 to 5A		-1.5			
	Either SMPS, V $\overline{\text{SKIP}}$ = 2V, 0 to 5A		-1.7			
Line Regulation	Either SMPS, 6V < V <sub>+</sub> < 24V		0.005		%/V	
Current-Limit Threshold (Positive, Default)	ILIM_ = V <sub>CC</sub> , GND - CS_ (MAX8732A/MAX8733A), GND - LX_ (MAX8734A)	93	100	107	mV	
Current-Limit Threshold (Positive, Adjustable)	GND - CS_ (MAX8732A/MAX8733A), GND - LX_ (MAX8734A)	V <sub>ILIM_</sub> = 0.5V	40	50	60	mV
		V <sub>ILIM_</sub> = 1V	93	100	107	
		V <sub>ILIM_</sub> = 2V	185	200	215	
Zero-Current Threshold	$\overline{\text{SKIP}}$ = GND, ILIM_ = V <sub>CC</sub> , GND - CS_ (MAX8732A/MAX8733A), GND - LX_ (MAX8734A)		3		mV	
Current-Limit Threshold (Negative, Default)	$\overline{\text{SKIP}}$ = ILIM_ = V <sub>CC</sub> , GND - CS_ (MAX8732A/MAX8733A), GND - LX_ (MAX8734A)		-120		mV	
Soft-Start Ramp Time	Zero to full limit		1.7		ms	

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1 and Figure 2, no load on LDO5, LDO3, OUT3, OUT5, and REF,  $V_+ = 12V$ ,  $ON3 = ON5 = V_{CC}$ ,  $V_{\overline{SHDN}} = 5V$ ,  $T_A = 0^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Operating Frequency	MAX8732A or MAX8734A ( $V_{TON} = 5V$ ), $\overline{SKIP} = V_{CC}$	5V SMPS	200		kHz	
		3.3V SMPS	300			
	MAX8733A or MAX8734A ( $V_{TON} = 0$ ), $\overline{SKIP} = V_{CC}$	5V SMPS	400			
		3.3V SMPS	500			
	$\overline{SKIP} = REF$	25	36			
On-Time Pulse Width	MAX8732A or MAX8734A ( $V_{TON} = 5V$ )	$V_{OUT5} = 5.05V$	1.895	2.105	2.315	$\mu s$
		$V_{OUT3} = 3.33V$	0.833	0.925	1.017	
	MAX8733A or MAX8734A ( $V_{TON} = 0$ )	$V_{OUT5} = 5.05V$	0.895	1.052	1.209	
		$V_{OUT3} = 3.33V$	0.475	0.555	0.635	
Minimum Off-Time		250	300	350	ns	
Maximum Duty Cycle	MAX8732A or MAX8734A ( $V_{TON} = 5V$ )	$V_{OUT5} = 5.05V$	94		%	
		$V_{OUT3} = 3.33V$	91			
	MAX8733A or MAX8734A ( $V_{TON} = 0$ )	$V_{OUT5} = 5.05V$	88			
		$V_{OUT3} = 3.33V$	85			
<b>INTERNAL REGULATOR AND REFERENCE</b>						
LDO5 Output Voltage	$ON3 = ON5 = GND$ , $6V < V_+ < 24V$ , $0 < I_{LDO5} < 100mA$	4.90	5.00	5.10	V	
LDO5 Short-Circuit Current	LDO5 = GND	190			mA	
LDO5 Undervoltage-Lockout Fault Threshold	Falling edge of LDO5, hysteresis = 1%	3.7	4.0	4.3	V	
LDO5 Bootstrap Switch Threshold	Falling edge of OUT5, rising edge at OUT5 regulation point	4.43	4.56	4.69	V	
LDO5 Bootstrap Switch Resistance	LDO5 to OUT5, $V_{OUT5} = 5V$		1.4	3.2	$\Omega$	
LDO3 Output Voltage	$ON3 = ON5 = GND$ , $6V < V_+ < 24V$ , $0 < I_{LDO3} < 100mA$	3.28	3.35	3.42	V	
LDO3 Short-Circuit Current	LDO3 = GND	180			mA	
LDO3 Bootstrap Switch Threshold	Falling edge of OUT3, rising edge at OUT3 regulation point	2.80	2.91	3.02	V	
LDO3 Bootstrap Switch Resistance	LDO3 to OUT3, $V_{OUT3} = 3.2V$		1.5	3.5	$\Omega$	
REF Output Voltage	No external load	1.980	2.000	2.020	V	
REF Load Regulation	$0 < I_{LOAD} < 50\mu A$			10	mV	
REF Sink Current	REF in regulation	10			$\mu A$	
$V_+$ Operating Supply Current	LDO5 switched over to OUT5, 5V SMPS		25	50	$\mu A$	
$V_+$ Standby Supply Current	$V_+ = 6V$ to $24V$ , both SMPSs off, includes $I_{SHDN}$		150	250	$\mu A$	
$V_+$ Shutdown Supply Current	$V_+ = 4.5V$ to $24V$		6	15	$\mu A$	
Quiescent Power Consumption	Both SMPSs on, $FB3 = FB5 = \overline{SKIP} = GND$ , $V_{OUT3} = 3.5V$ , $V_{OUT5} = 5.3V$		3	4.5	mW	
<b>FAULT DETECTION</b>						
Overvoltage Trip Threshold	FB3 or FB5 with respect to nominal regulation point	+8	+11	+14	%	

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1 and Figure 2, no load on LDO5, LDO3, OUT3, OUT5, and REF,  $V_+ = 12V$ ,  $ON3 = ON5 = V_{CC}$ ,  $V_{\overline{SHDN}} = 5V$ ,  $T_A = 0^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Overvoltage Fault Propagation Delay	FB3 or FB5 delay with 50mV overdrive		10		$\mu s$
PGOOD Threshold	FB3 or FB5 with respect to nominal output, falling edge, typical hysteresis = 1%	-12	-9.5	-7	%
PGOOD Propagation Delay	Falling edge, 50mV overdrive		10		$\mu s$
PGOOD Output Low Voltage	$I_{SINK} = 4mA$			0.3	V
PGOOD Leakage Current	High state, forced to 5.5V			1	$\mu A$
Thermal-Shutdown Threshold			+160		$^\circ C$
Output Undervoltage Shutdown Threshold	FB3 or FB5 with respect to nominal output voltage	65	70	75	%
Output Undervoltage Shutdown Blanking Time	From $ON_+$ signal	10	22	35	ms
<b>INPUTS AND OUTPUTS</b>					
Feedback Input Leakage Current	$V_{FB3} = V_{FB5} = 2.2V$	-200	+40	+200	nA
$\overline{PRO}$ Input Voltage	Low level			0.6	V
	High level	1.5			
$\overline{SKIP}$ Input Voltage	Low level			0.8	V
	Float level	1.7		2.3	
	High level	2.4			
TON Input Voltage	Low level			0.8	V
	High level	2.4			
ON3, ON5 Input Voltage	Clear fault level/SMPS off level			0.8	V
	Delay start level	1.7		2.3	
	SMPS on level	2.4			
Input Leakage Current	$V_{\overline{PRO}}$ or $V_{TON} = 0$ or 5V	-1		+1	$\mu A$
	$V_{ON_+} = 0$ or 5V	-2		+2	
	$V_{\overline{SKIP}} = 0$ or 5V	-1		+1	
	$V_{\overline{SHDN}} = 0$ or 24V	-1		+1	
	$V_{CS_+} = 0$ or 5V	-2		+2	
	$V_{ILIM3}, V_{ILIM5} = 0$ or 2V	-0.2		+0.2	
$\overline{SHDN}$ Input Trip Level	Rising edge	1.2	1.6	2.0	V
	Falling edge	0.96	1.00	1.04	
DH_ Gate-Driver Sink/Source Current	DH3, DH5 forced to 2V		2		A
DL_ Gate-Driver Source Current	DL3 (source), DL5 (source), forced to 2V		1.7		A
DL_ Gate-Driver Sink Current	DL3 (sink), DL5 (sink), forced to 2V		3.3		A
DH_ Gate-Driver On-Resistance	BST - LX_ forced to 5V		1.5	4.0	$\Omega$
DL_ Gate-Driver On-Resistance	DL_, high state (pullup)		2.2	5.0	$\Omega$
	DL_, low state (pulldown)		0.6	1.5	

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1 and Figure 2, no load on LDO5, LDO3, OUT3, OUT5, and REF,  $V_+ = 12V$ ,  $ON3 = ON5 = V_{CC}$ ,  $V_{\overline{SHDN}} = 5V$ ,  $T_A = 0^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
OUT3, OUT5 Discharge-Mode On-Resistance			12	40	$\Omega$
OUT3, OUT5 Discharge-Mode Synchronous Rectifier Turn-On Level		0.2	0.3	0.4	V

## ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1 and Figure 2, no load on LDO5, LDO3, OUT3, OUT5, and REF,  $V_+ = 12V$ ,  $ON3 = ON5 = V_{CC}$ ,  $V_{\overline{SHDN}} = 5V$ ,  $T_A = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>MAIN SMPS CONTROLLERS</b>					
V+ Input Voltage Range	LDO5 in regulation	6		24	V
	$V_+ = LDO5$ , $V_{OUT5} < 4.41V$	4.5		5.5	
3.3V Output Voltage in Fixed Mode	$V_+ = 6V$ to $24V$ , $FB3 = GND$ , $V_{\overline{SKIP}} = 5V$	3.27		3.39	V
5V Output Voltage in Fixed Mode	$V_+ = 6V$ to $24V$ , $FB5 = GND$ , $V_{\overline{SKIP}} = 5V$ , MAX8732A/MAX8734A ( $T_{ON} = V_{CC}$ )	4.95		5.15	V
	$V_+ = 7V$ to $24V$ , $FB5 = GND$ , $V_{\overline{SKIP}} = 5V$ , MAX8733A/MAX8734A ( $T_{ON} = GND$ )				
Output Voltage in Adjustable Mode	$V_+ = 6V$ to $24V$ , either SMPS	1.97		2.03	V
Output Voltage Adjust Range	Either SMPS	2.0		5.5	V
FB3, FB5 Adjustable-Mode Threshold Voltage	Dual-Mode comparator	0.1		0.2	V
Current-Limit Threshold (Positive, Default)	$ILIM_+ = V_{CC}$ , GND - $CS_+$ (MAX8732A/MAX8733A), GND - $LX_+$ (MAX8734A)	90		110	mV
Current-Limit Threshold (Positive, Adjustable)	GND - $CS_+$ (MAX8732A/MAX8733A), GND - $LX_+$ (MAX8734A)	$V_{ILIM_+} = 0.5V$	40	60	mV
		$V_{ILIM_+} = 1V$	90	110	
		$V_{ILIM_+} = 2V$	180	220	
On-Time Pulse Width	MAX8732A or MAX8734A ( $V_{TON} = 5V$ )	$V_{OUT5} = 5.05V$	1.895	2.315	$\mu s$
		$V_{OUT3} = 3.33V$	0.833	1.017	
	MAX8733A or MAX8734A ( $V_{TON} = 0$ )	$V_{OUT5} = 5.05V$	0.895	1.209	
		$V_{OUT3} = 3.33V$	0.475	0.635	
Minimum Off-Time		200		400	ns
<b>INTERNAL REGULATOR AND REFERENCE</b>					
LDO5 Output Voltage	$ON3 = ON5 = GND$ , $6V < V_+ < 24V$ , $0 < I_{LDO5} < 100mA$	4.90		5.10	V
LDO5 Undervoltage-Lockout Fault Threshold	Falling edge of LDO5, hysteresis = 1%	3.7		4.3	V

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1 and Figure 2, no load on LDO5, LDO3, OUT3, OUT5, and REF,  $V_+ = 12.0V$ ,  $ON3 = ON5 = V_{CC}$ ,  $V_{\overline{SHDN}} = 5V$ ,  $T_A = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
LDO5 Bootstrap Switch Threshold	Falling edge of OUT5, rising edge at OUT5 regulation point	4.43		4.69	V
LDO5 Bootstrap Switch Resistance	LDO5 to OUT5, $V_{OUT5} = 5V$			3.2	$\Omega$
LDO3 Output Voltage	$ON3 = ON5 = GND$ , $6V < V_+ < 24V$ , $0 < I_{LDO3} < 100mA$	3.27		3.43	V
LDO3 Bootstrap Switch Threshold	Falling edge of OUT3, rising edge at OUT3 regulation point	2.80		3.02	V
LDO3 Bootstrap Switch Resistance	LDO3 to OUT3, $V_{OUT3} = 3.2V$			3.5	$\Omega$
REF Output Voltage	No external load	1.975		2.025	V
REF Load Regulation	$0 < I_{LOAD} < 50\mu A$			10	mV
REF Sink Current	REF in regulation	10			$\mu A$
$V_+$ Operating Supply Current	LDO5 switched over to OUT5, 5V SMPS			50	$\mu A$
$V_+$ Standby Supply Current	$V_+ = 6V$ to $24V$ , both SMPSs off, includes $I_{\overline{SHDN}}$			300	$\mu A$
$V_+$ Shutdown Supply Current	$V_+ = 4.5V$ to $24V$			15	$\mu A$
Quiescent Power Consumption	Both SMPSs on, $FB3 = FB5 = \overline{SKIP} = GND$ , $V_{OUT3} = 3.5V$ , $V_{OUT5} = 5.3V$			4.5	mW
<b>FAULT DETECTION</b>					
Overvoltage Trip Threshold	FB3 or FB5 with respect to nominal regulation point	+8		+14	%
PGOOD Threshold	FB3 or FB5 with respect to nominal output, falling edge, typical hysteresis = 1%	-12		-7	%
PGOOD Output Low Voltage	$I_{SINK} = 4mA$			0.3	V
PGOOD Leakage Current	High state, forced to 5.5V			1	$\mu A$
Output Undervoltage Shutdown Threshold	FB3 or FB5 with respect to nominal output voltage	65		75	%
Output Undervoltage Shutdown Blanking Time	From $ON_*$ signal	10		40	ms
<b>INPUTS AND OUTPUTS</b>					
Feedback Input Leakage Current	$V_{FB3} = V_{FB5} = 2.2V$	-200		+200	nA
$\overline{PRO}$ Input Voltage	Low level			0.6	V
	High level	1.5			
$\overline{SKIP}$ Input Voltage	Low level			0.8	V
	Float level	1.7		2.3	
	High level	2.4			
TON Input Voltage	Low level			0.8	V
	High level	2.4			

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1 and Figure 2, no load on LDO5, LDO3, OUT3, OUT5, and REF,  $V_+ = 12.0V$ ,  $ON3 = ON5 = V_{CC}$ ,  $V_{\overline{SHDN}} = 5V$ ,  $T_A = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
ON3, ON5 Input Voltage	Clear fault level/SMPS off level			0.8	V
	Delay start level	1.7		2.3	
	SMPS on level	2.4			
Input Leakage Current	$V_{\overline{PRO}}$ or $V_{TON} = 0$ or 5V	-1		+1	$\mu A$
	$V_{ON\_} = 0$ or 5V	-1		+1	
	$V_{\overline{SKIP}} = 0$ or 5V	-2		+2	
	$V_{\overline{SHDN}} = 0$ or 24V	-1		+1	
	$V_{CS\_} = 0$ or 5V	-2		+2	
	$V_{ILIM3}$ , $V_{ILIM5} = 0$ or 2V	-0.2		+0.2	
$\overline{SHDN}$ Input Trip Level	Rising edge	1.2		2.0	V
	Falling edge	0.96		1.04	
DH_ Gate-Driver On-Resistance	BST - LX_ forced to 5V			4.0	$\Omega$
DL_ Gate-Driver On-Resistance	DL_, high state (pullup)			5.0	$\Omega$
	DL_, low state (pulldown)			1.5	
OUT3, OUT5 Discharge-Mode On-Resistance				40	$\Omega$
OUT3, OUT5 Discharge-Mode Synchronous Rectifier Turn-On Level		0.2		0.4	V

**Note 1:** Specifications to  $-40^\circ C$  are guaranteed by design, not production tested.

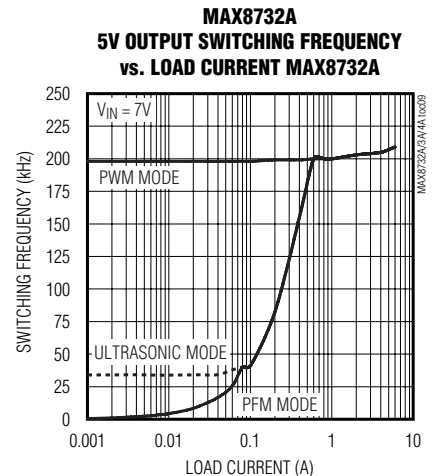
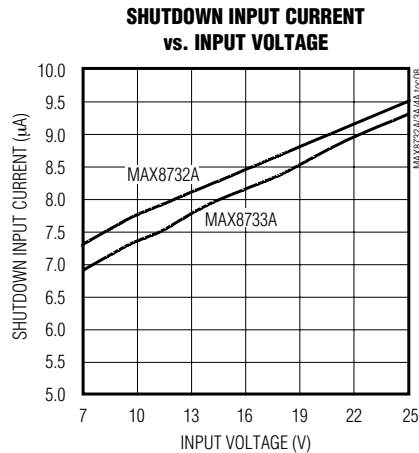
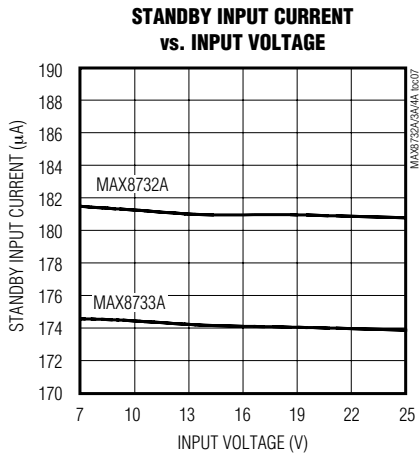
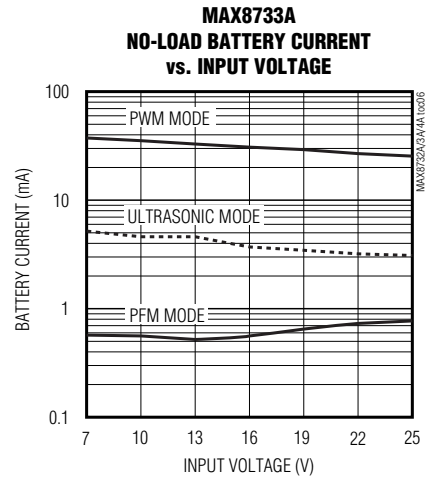
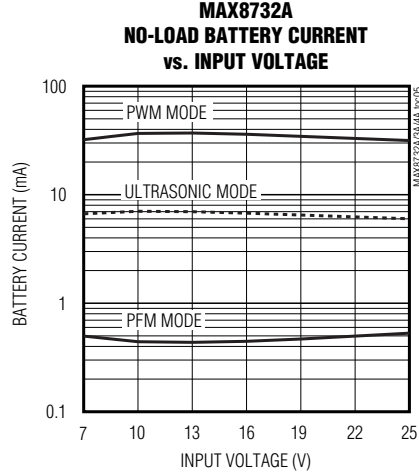
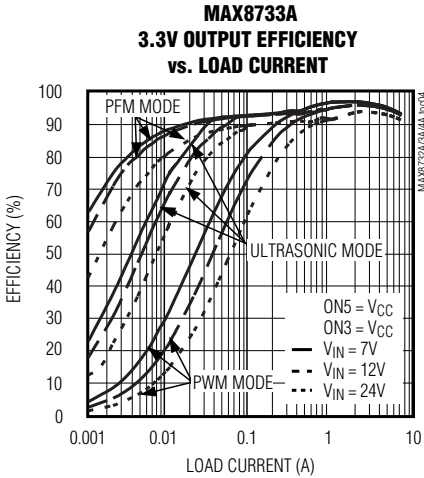
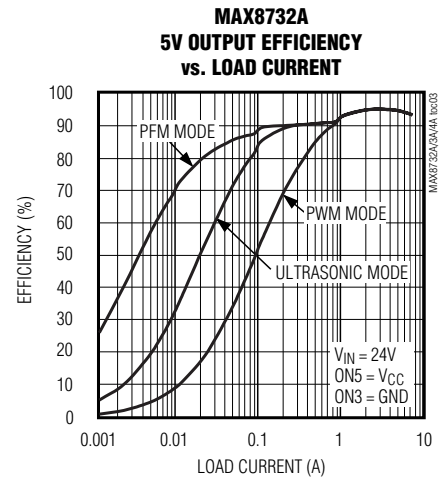
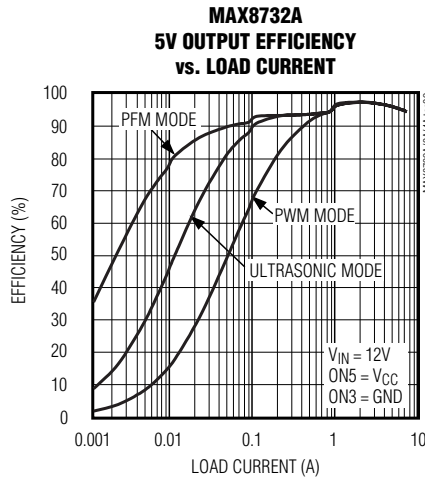
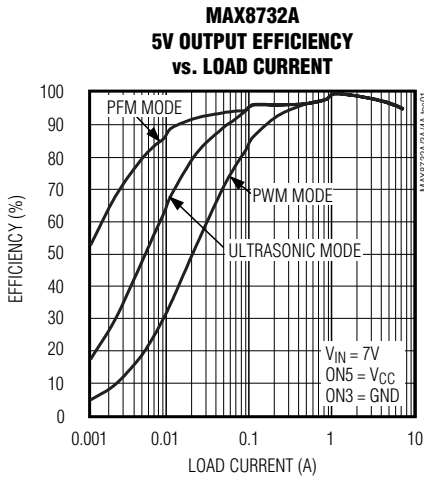


# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## 標準動作特性

(Circuit of Figure 1 and Figure 2, no load on LDO5, LDO3, OUT3, OUT5, and REF,  $V_+ = 12V$ ,  $ON3 = ON5 = V_{CC}$ ,  $\overline{SHDN} = V_+$ ,  $R_{CS} = 7m\Omega$ ,  $V_{ILIM\_} = 0.5V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



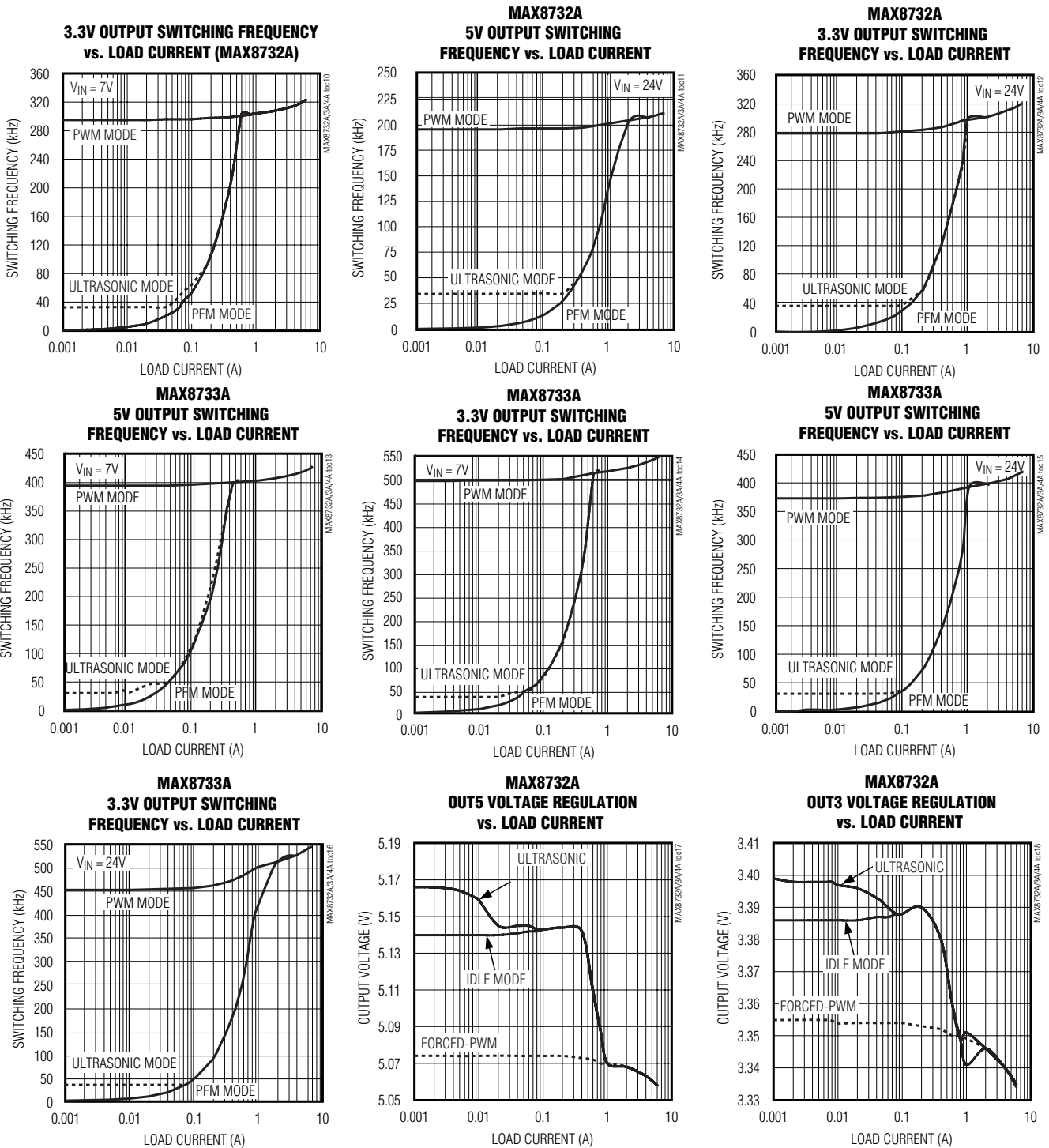
Idle ModelはMaxim Integrated Products, Inc.の商標です。



# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

## 標準動作特性(続き)

(Circuit of Figure 1 and Figure 2, no load on LDO5, LDO3, OUT3, OUT5, and REF,  $V_+ = 12V$ ,  $ON3 = ON5 = V_{CC}$ ,  $\overline{SHDN} = V_+$ ,  $R_{CS} = 7m\Omega$ ,  $V_{LIM\_} = 0.5V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



MAX8732A/MAX8733A/MAX8734A

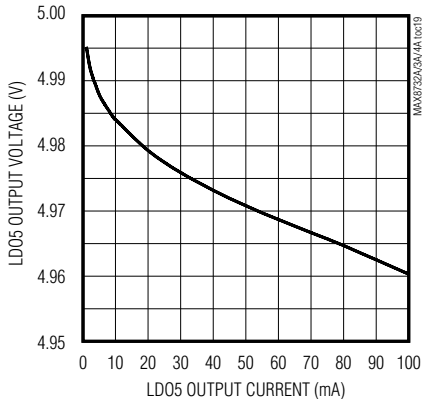
# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

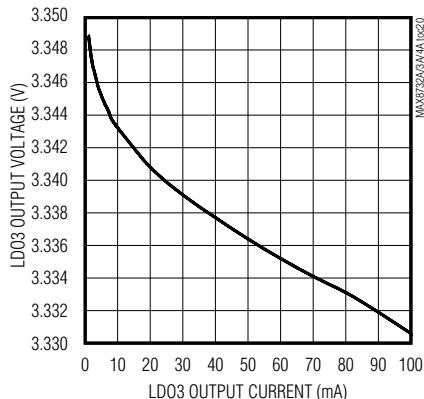
## 標準動作特性(続き)

(Circuit of Figure 1 and Figure 2, no load on LDO5, LDO3, OUT3, OUT5, and REF,  $V_+ = 12V$ ,  $ON3 = ON5 = V_{CC}$ ,  $\overline{SHDN} = V_+$ ,  $R_{CS} = 7m\Omega$ ,  $V_{LIM\_} = 0.5V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

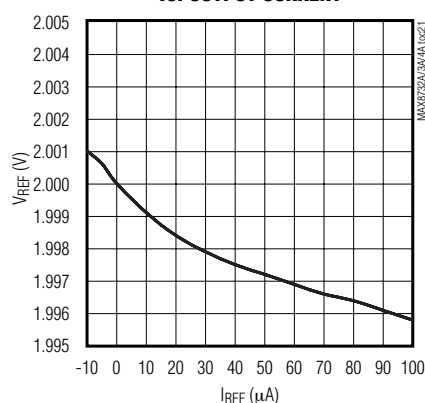
**LD05 REGULATOR OUTPUT VOLTAGE vs. OUTPUT CURRENT**



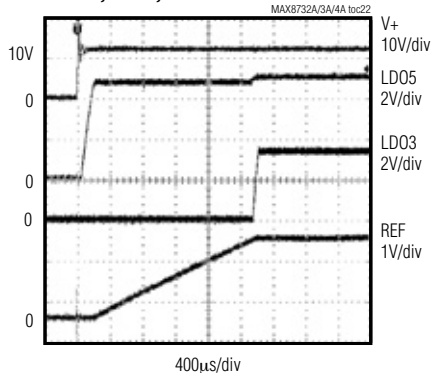
**LD03 REGULATOR OUTPUT VOLTAGE vs. OUTPUT CURRENT**



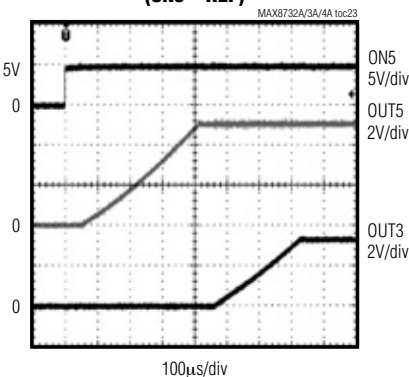
**REFERENCE VOLTAGE vs. OUTPUT CURRENT**



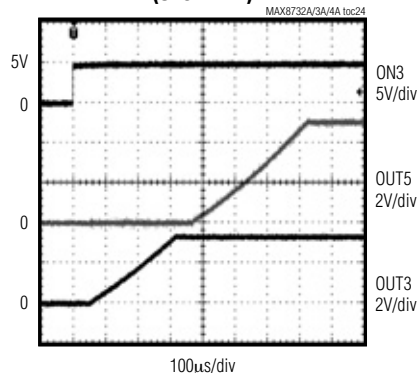
**REF, LD03, AND LD05 POWER-UP**



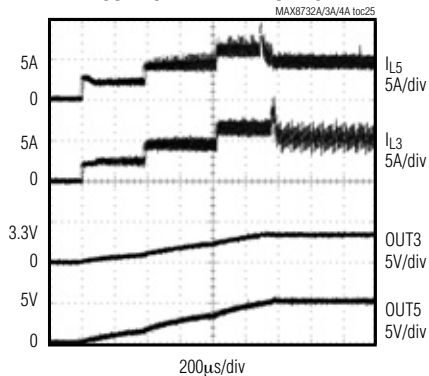
**DELAYED-START WAVEFORMS (ON3 = REF)**



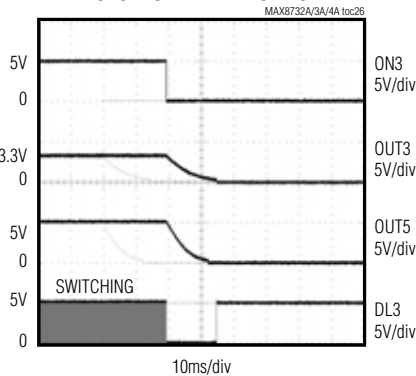
**DELAYED-START WAVEFORMS (ON5 = REF)**



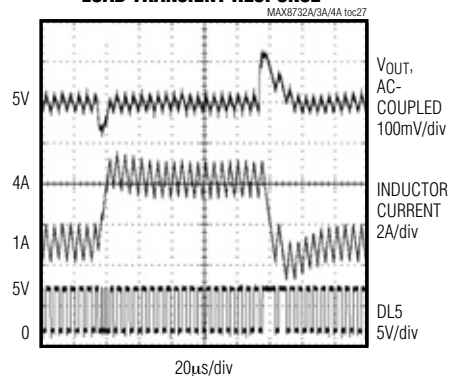
**SOFT-START WAVEFORMS**



**SHUTDOWN WAVEFORMS**



**MAX8732A/MAX8734A (TON = VCC) 5V PWM-MODE LOAD TRANSIENT RESPONSE**

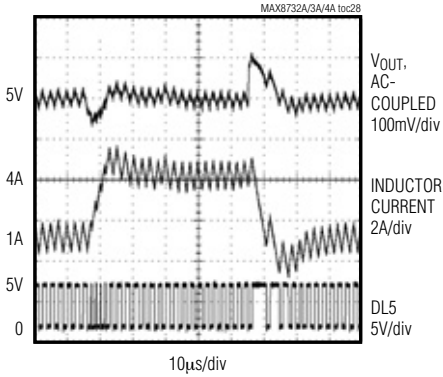


# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

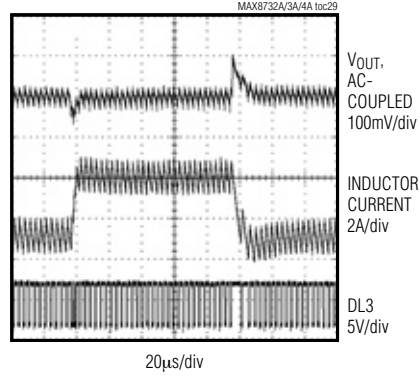
## 標準動作特性(続き)

(Circuit of Figure 1 and Figure 2, no load on LDO5, LDO3, OUT3, OUT5, and REF,  $V_+ = 12V$ ,  $ON3 = ON5 = V_{CC}$ ,  $\overline{SHDN} = V_+$ ,  $R_{CS} = 7m\Omega$ ,  $V_{LIM\_} = 0.5V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

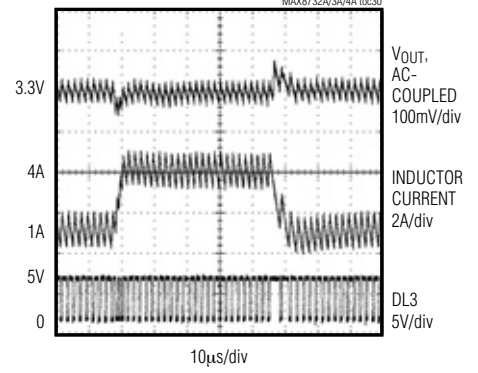
**MAX8733A/MAX8734A (TON = GND)  
5V PWM-MODE  
LOAD TRANSIENT RESPONSE**



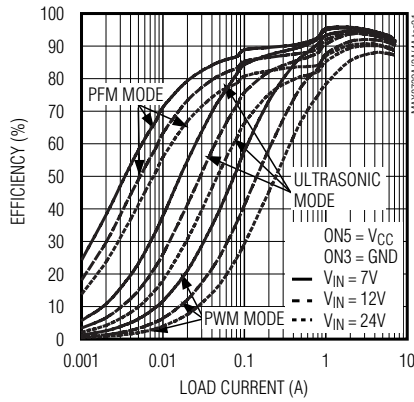
**MAX8732A/MAX8734A (TON = VCC)  
3.3V PWM-MODE  
LOAD TRANSIENT RESPONSE**



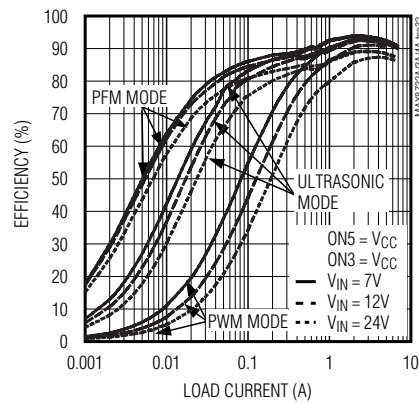
**MAX8733A/MAX8734A (TON = GND)  
3.3V PWM-MODE  
LOAD TRANSIENT RESPONSE**



**MAX8733A  
5V OUTPUT EFFICIENCY  
vs. LOAD CURRENT**



**MAX8733A  
3.3V OUTPUT EFFICIENCY  
vs. LOAD CURRENT**



MAX8732A/MAX8733A/MAX8734A

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## 端子説明

端子		名称	機能
MAX8732A MAX8733A	MAX8734A		
1	—	CS3	3.3V SMPSの電流検出力。同期整流器のソースとGND間に接続された電流検出抵抗器にCS3を接続してください。ILIM3の電圧によって電流制限スレッショルドが決定されます(「電流制限回路(ILIM_)」の項を参照)。
—	1	N.C.	接続なし。内部接続されていません。
2	2	PGOOD	パワーグッド出力。出力がディセーブルされているか、またはその公称値が10%を超えて下回る場合は、PGOODはローに強制されるオープンドレイン出力です。
3	3	ON3	3.3V SMPSのイネーブル入力。ON3がSMPSのオンレベルを上回る場合は3.3V SMPSはイネーブルされ、ON3がSMPSのオフレベルを下回る場合はディセーブルされます。ON3がREFに接続されている場合は、5V SMPSがレギュレーションに達すると3.3V SMPSが起動します(遅延起動)。障害ラッチをリセットするには、ON3を、障害クリアレベルを下回る値に駆動してください。
4	4	ON5	5V SMPSのイネーブル入力。ON5がSMPSのオンレベルを上回る場合は5V SMPSはイネーブルされ、ON5がSMPSのオフレベルを下回る場合はディセーブルされます。ON5がREFに接続されている場合は、3.3V SMPSがレギュレーションに達すると5V SMPSが起動します(遅延起動)。障害ラッチをリセットするには、ON5を、障害クリアレベルを下回る値に駆動してください。
5	5	ILIM3	3.3V SMPSの電流制限調整。ILIM3がV <sub>CC</sub> に接続されている場合は、GND-LX間の電流制限スレッショルドはデフォルトの100mVになります。可変モードでは、電流制限スレッショルドは、0.5V~3Vの範囲でILIM3に現れる電圧の1/10です。100mVのデフォルト値に切り替えるためのロジックスレッショルドは、約V <sub>CC</sub> -1Vです。200mVの固定スレッショルドにするには、ILIM3をREFに接続してください。
6	6	SHDN	シャットダウン制御入力。V <sub>SHDN</sub> がSHDNの入力立下りエッジのトリップレベルを下回る場合、デバイスは6μAの消費電流のシャットダウンモードに入り、V <sub>SHDN</sub> がSHDNの入力上りエッジのトリップレベルを上回るとデバイスは再起動します。自動起動にするには、SHDNをV+に接続してください。プログラマブルな低電圧ロックアウトを実装するには、抵抗分圧器を通じてSHDNをV+に接続してください。
7	7	FB3	3.3V SMPSのフィードバック入力。3.3Vの固定動作にするには、FB3をGNDに接続してください。出力を2V~5.5Vに調整するには、FB3をOUT3とGNDの間に接続する抵抗分圧器に接続してください。
8	8	REF	2Vのリファレンス出力。0.22μF(min)のコンデンサでGNDにバイパスしてください。REFは外部負荷に最大100μAを供給することができます。REFに負荷を接続すると、REF負荷レギュレーション誤差に応じてFB <sub>o</sub> および出力の精度が低下します。
9	9	FB5	5V SMPSのフィードバック入力。5Vの固定動作にするには、FB5をGNDに接続してください。出力を2V~5.5Vに調整するには、OUT5とGNDの間に接続する抵抗分圧器にFB5を接続してください。
10	10	PRO	過電圧および低電圧障害保護のイネーブル/ディセーブル。低電圧保護、過電圧保護、および放電モードをディセーブルする(シャットダウン時にDL = ローとする)には、PROをV <sub>CC</sub> に接続してください。低電圧保護、過電圧保護(「障害保護」の項を参照)、および出力放電モードをイネーブルするには、PROをGNDに接続してください。
11	11	ILIM5	5V SMPSの電流制限調整。ILIM5がV <sub>CC</sub> に接続されている場合は、GND-LX間の電流制限スレッショルドはデフォルトの100mVになります。可変モードでは、電流制限スレッショルドは、0.5V~3Vの範囲でILIM5に現れる電圧の1/10です。100mVのデフォルト値に切り替えるためのロジックスレッショルドは、約V <sub>CC</sub> -1Vです。200mVの固定スレッショルドにするには、ILIM5をREFに接続してください。
12	12	SKIP	低ノイズモード制御。通常のIdle-Mode(アイドルモード)(パルススキッピング)動作にするにはSKIPをGNDに接続し、PWMモード(固定周波数)にするにはV <sub>CC</sub> に接続してください。超音波モード(パルススキッピング、25kHz min)にするにはREFに接続するか、またはフローティング状態にしてください。

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## 端子説明(続き)

端子		名称	機能
MAX8732A MAX8733A	MAX8734A		
13	—	CS5	5V SMPSの電流検出入力。同期整流器のソースとGND間に接続された電流検出抵抗器にCS5を接続してください。ILIM5の電圧によって電流制限スレッショルドが決まります(「電流制限回路(ILIM_)」の項を参照)。
—	13	TON	周波数選択入力。200kHz/300kHz動作にするにはV <sub>CC</sub> に接続し、400kHz/500kHz動作にするにはGNDに接続してください(それぞれ5V/3.3V SMPSのスイッチング周波数に対応)。
14	14	BST5	5V SMPS用のブーストフライイングコンデンサ接続。標準動作回路(図1および図2)に従って、外部コンデンサとダイオードに接続してください。「MOSFETゲートドライバ(DH_、DL_)」の項を参照してください。
15	15	LX5	5V SMPS用のインダクタ接続。LX5は、DH5ハイサイドゲートドライバ用の内部低電源レールです。LX5は、5V SMPS用の電流検出入力となります(MAX8734Aの場合のみ)。
16	16	DH5	5V SMPS用のハイサイドMOSFETフローティングゲートドライバ出力。DH5はLX5とBST5の間でスイングします。
17	17	V <sub>CC</sub>	PWMコア用のアナログ電源電圧入力。直列の50Ω抵抗器を介してV <sub>CC</sub> をシステム電源電圧に接続してください。1μFのセラミックコンデンサでGNDにバイパスしてください。
18	18	LDO5	5Vのリニアレギュレータ出力。LDO5は、外付けMOSFET用のゲートドライバ電源です。LDO5はMOSFETゲート駆動用および外付け負荷などに合計で100mAを供給することができます。その内部負荷はMOSFETおよびスイッチング周波数の選択に左右されます(「リファレンスおよびリニアレギュレータ(REF、LDO5、およびLDO3)」の項を参照)。OUT5がLDO5ブートストラップスイッチスレッショルドを上回る場合は、LDO5レギュレータはシャットダウンし、LDO5端子は1.4Ωのスイッチを通じてOUT5に接続されます。最低4.7μFでLDO5をバイパスしてください。負荷が5mA増すごとに1μFを追加してください。
19	19	DL5	5V SMPSの同期整流器ゲート駆動出力。DL5は、GND~LDO5の間でスイングします。
20	20	V+	電源入力。V+はLDO5/LDO3リニアレギュレータに給電し、Quick-PWMオン時間ワンショット回路用にも使用されます。V+をバッテリー入力に接続し、0.1μFのコンデンサでバイパスしてください。
21	21	OUT5	5V SMPSの出力電圧検出入力。5V SMPS出力に接続してください。OUT5は、Quick-PWMオン時間ワンショット回路への入力です。固定電圧モードにおいて5Vのフィードバック入力としても機能します。OUT5がLDO5ブートストラップスイッチスレッショルドを上回る場合は、LDO5リニアレギュレータはシャットダウンし、LDO5は1.4Ωスイッチを通じてOUT5に接続されます。
22	22	OUT3	3.3V SMPSの出力電圧検出入力。3.3V SMPS出力に接続してください。OUT3は、Quick-PWMオン時間ワンショット回路への入力です。固定電圧モードで3Vのフィードバック入力としても機能します。OUT3がLDO3ブートストラップスイッチスレッショルドを上回る場合は、LDO3リニアレギュレータはシャットダウンし、LDO3は1.5Ωスイッチを通じてOUT3に接続されます。
23	23	GND	アナログおよび電源グラウンド
24	24	DL3	3.3V SMPSの同期整流器ゲート駆動出力。DL3は、GND~LDO5の間でスイングします。
25	25	LDO3	3.3Vのリニアレギュレータ出力。REFがレギュレーション範囲内に入ると、LDO3は起動します。LDO3は合計100mAを外部負荷に供給することができます。OUT3がLDO3ブートストラップスイッチスレッショルドを上回る場合は、LDO3レギュレータはシャットダウンし、LDO3端子は1.5Ωスイッチを通じてOUT3に接続されます。最低4.7μFでLDO3をバイパスしてください。5mAの負荷が増すごとに1μFを追加してください。
26	26	DH3	3.3V SMPS用のハイサイドMOSFETフローティングゲートドライバ出力。DH3はLX3とBST3の間でスイングします。
27	27	LX3	3.3V SMPS用のインダクタ接続。LX3は、3.3V SMPS用の電流検出入力です(MAX8734Aのみ)。
28	28	BST3	3.3V SMPS用のブーストフライイングコンデンサ接続。標準動作回路(図1および図2)に従って、外部コンデンサとダイオードに接続してください。「MOSFETゲートドライバ(DH_、DL_)」の項を参照してください。



# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## 標準動作回路

標準動作回路(図1および図2)は、ノートブックコンピュータにおいて5V/5Aおよび3.3V/5Aのメイン電源を生成します。入力電源電圧範囲は、7V~24Vです。表1は、部品メーカーを列挙しています。

## 詳細

MAX8732A/MAX8733A/MAX8734Aはデュアルのバック(降圧型)、BiCMOS、スイッチモード電源コントローラで、ノートブックコンピュータ用のロジック用電源電圧を生成します。MAX8732A/MAX8733A/MAX8734Aは、主に高効率および低自己消費電流が不可欠なバッテリー駆動アプリケーション用に設計されています。MAX8732Aは5V/200kHzのSMPS、および3.3V/300kHzのSMPSの場合に最高効率になるよう最適化され、またMAX8733Aは5V/400kHzのSMPS、および3.3V/500kHzのSMPSの場合に「薄型および軽量」のアプリケーションに最適化されています。MAX8734A

表1. 部品メーカー

MANUFACTURER	PHONE	FAX
Central Semiconductor	516-435-1110	516-435-1824
Dale-Vishay	402-564-3131	402-563-6418
Fairchild	408-721-2181	408-721-1635
International Rectifier	310-322-3331	310-322-3332
NIEC (Nihon)	805-843-7500	847-843-2798
Sanyo	619-661-6835	619-661-1055
Sprague	603-224-1961	603-224-1430
Sumida	847-956-0666	847-956-0702
Taiyo Yuden	408-573-4150	408-573-4159
TDK	847-390-4461	847-390-4405

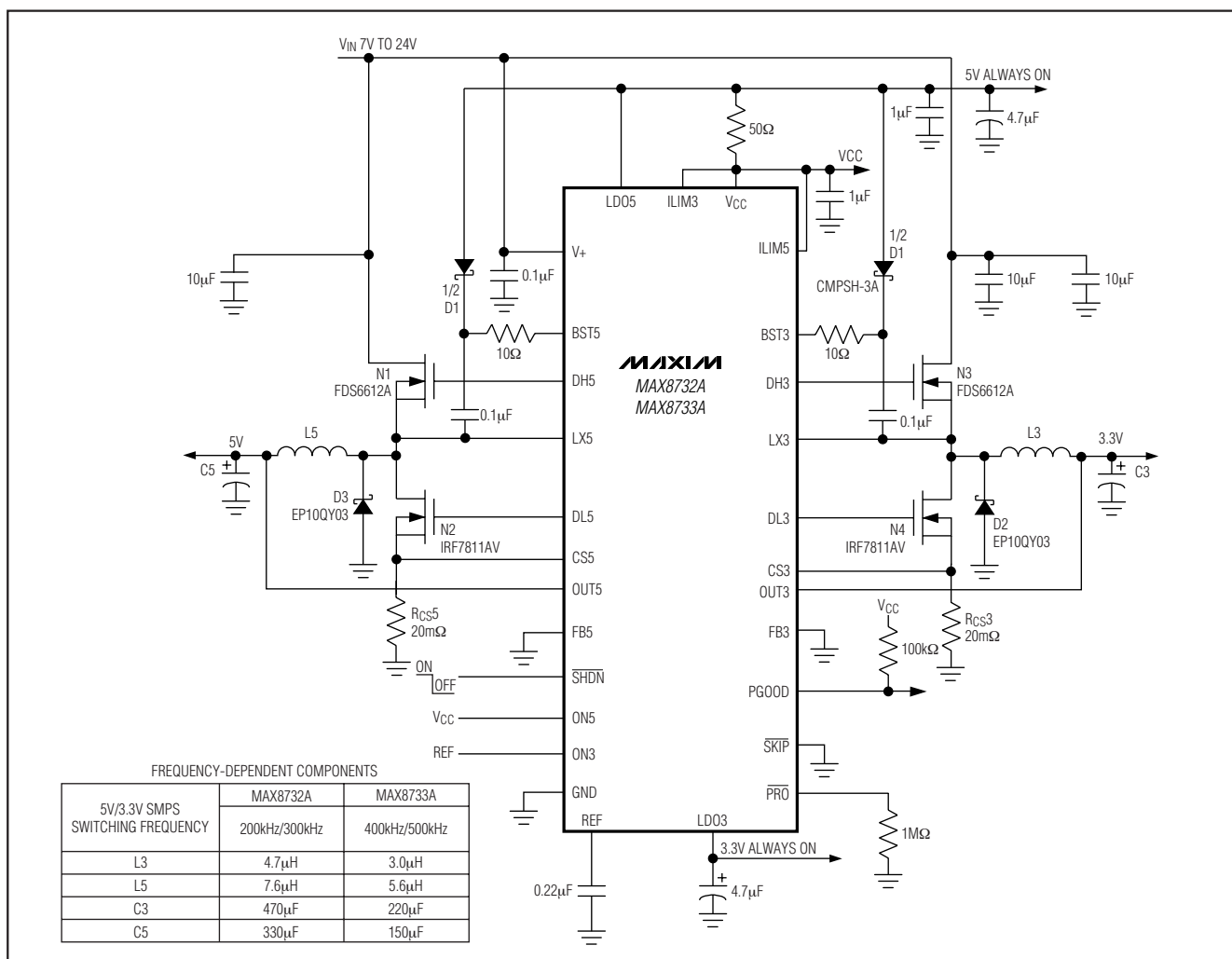


図1. MAX8732A/MAX8733Aの標準動作回路

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

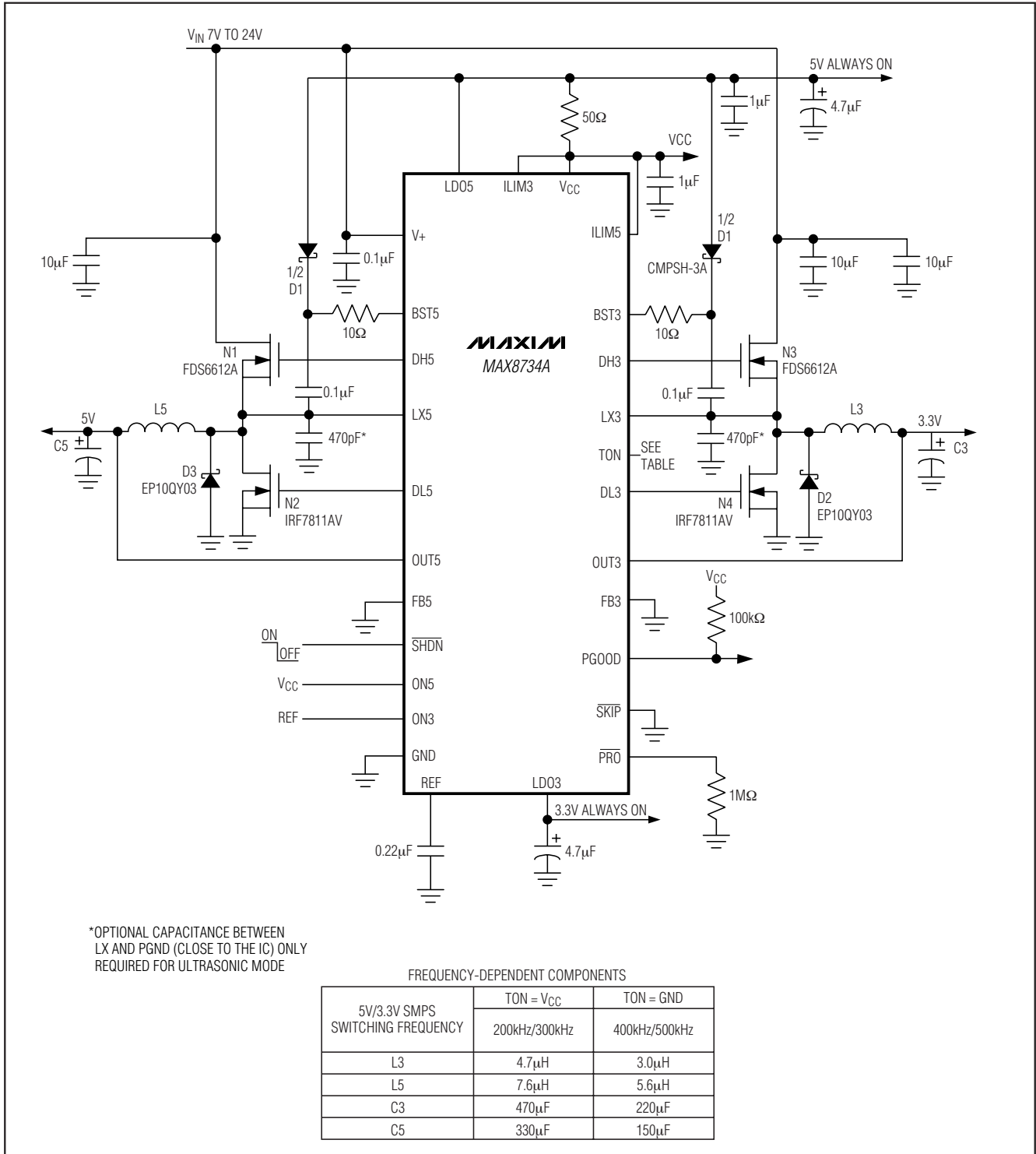


図2. MAX8734Aの標準動作回路



# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

は端子選択可能なスイッチング周波数を備え、5V/3.3VのSMPSに対してそれぞれ、200kHz/300kHz、または400kHz/500kHz動作を可能とします。

遷移とゲートチャージ損失を低減する可変周波数パルススキッピングモード、自動Idle-Mode動作によって、軽負荷効率が向上します。各ステップダウン、パワースイッチング回路は、nチャネルMOSFET、整流器、お

よびLC出力フィルタから構成されます。出力電圧はスイッチングノードにおける平均AC電圧です。この電圧は、MOSFETスイッチのデューティサイクルを変化させて調整されます。nチャネルハイサイドMOSFETへのゲート駆動信号はバッテリー電圧より高くする必要があり、BST\_に接続された100nFのコンデンサを使用するフライイングコンデンサブースト回路から供給されます。

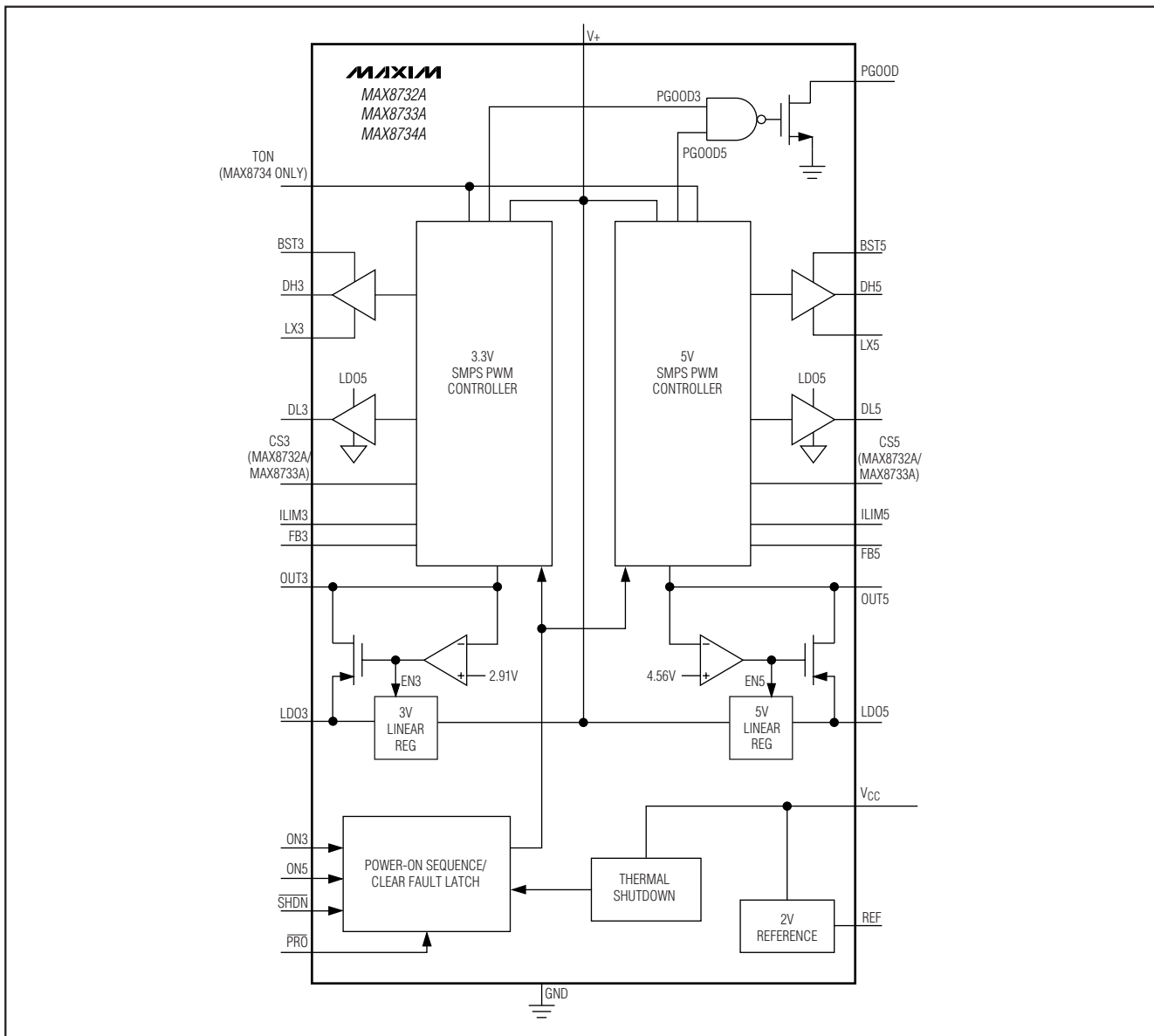


図3. 詳細ファンクションダイアグラム

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

各PWMコントローラは、Dual-Modeフィードバック回路/マルチプレクサ、マルチ入力PWMコンパレータ、ハイサイド/ローサイドゲートドライバ、およびロジックから構成されています。MAX8732A/MAX8733A/MAX8734Aは、低電圧状態や過電圧状態に関してメインPWM出力を監視する障害保護回路を内蔵しています。パワーオンシーケンスブロックはメインPWMの

電源投入タイミングを制御し、低電圧障害があるかどうか出力を監視します。MAX8732A/MAX8733A/MAX8734Aは、5Vおよび3.3Vのリニアレギュレータを内蔵しています。バイアス発生器ブロックには、5V(LDO5)のリニアレギュレータ、2Vの高精度リファレンス、および自動ブートストラップ切替え回路などが含まれています。

MAX8732A/MAX8733A/MAX8734A

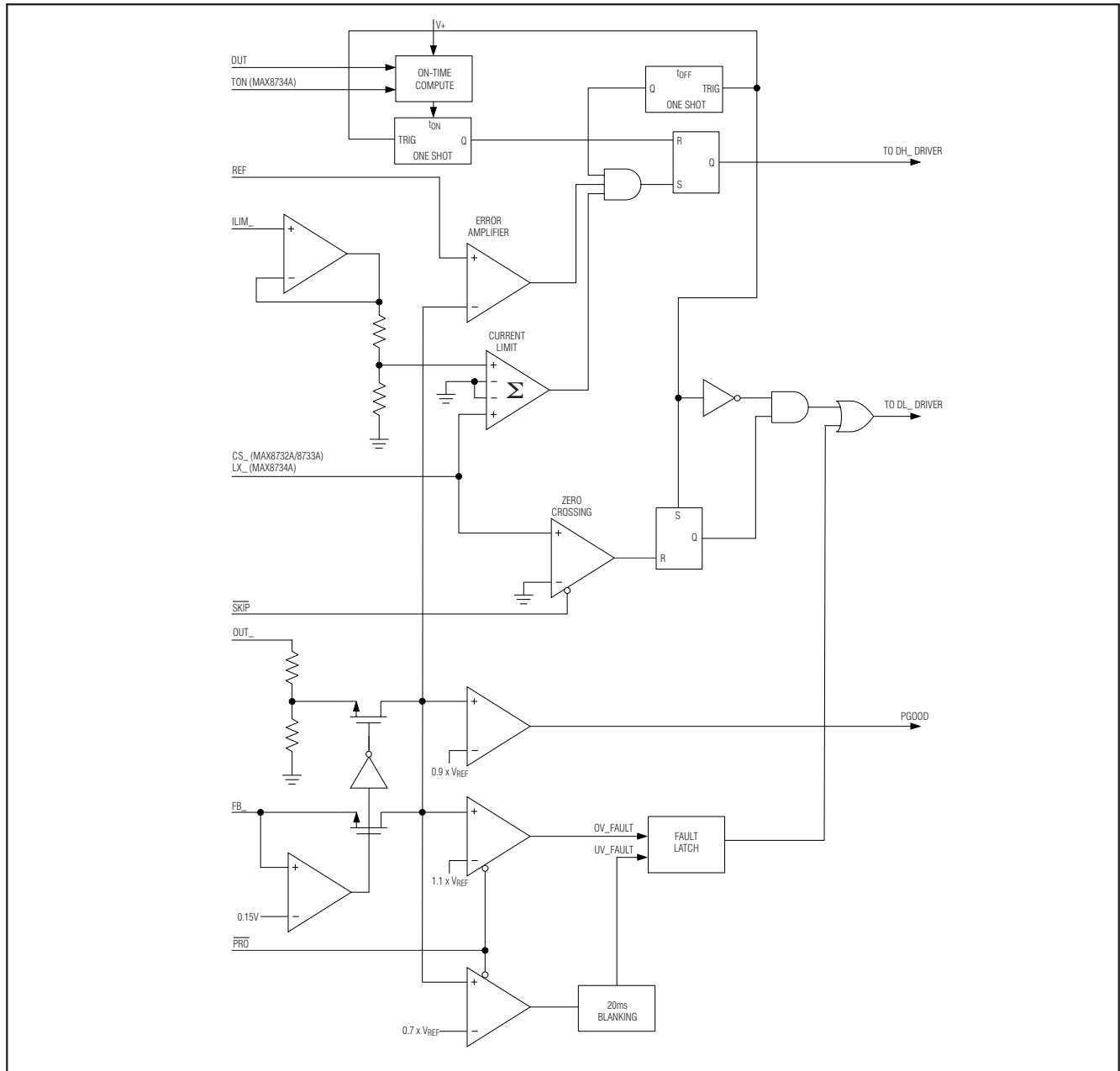


図4. PWMコントローラ(片側のみ)

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

これらの内蔵ブロックはバッテリーから直接給電されるのではなく、5V(LD05)リニアレギュレータがバッテリー電圧をステップダウンして、内蔵回路とゲートドライバの双方に供給します。同期スイッチゲートドライバはLD05から直接給電され、またハイサイドスイッチゲートドライバは外付けダイオードコンデンサブースト回路を通じてLD05から間接的に給電されます。OUT5が4.56Vを上回ると、自動ブートストラップ回路が5Vリニアレギュレータをオフとし、OUT5からデバイスに給電します。

## 入力フィードフォワード付きフリーランニング、一定オン時間PWMコントローラ

Quick-PWM制御アーキテクチャは、電圧フィードフォワード付き、疑似固定周波数、一定オン時間、電流モード方式です。Quick-PWM制御アーキテクチャはPWMランプ(傾斜波)信号となる出力リップル電圧に依存します。つまり、出力フィルタコンデンサのESRは電流フィードバック抵抗器として動作します。ハイサイドスイッチのオン時間はワンショットによって決まり、そのワンショットの期間は入力電圧に反比例し、出力電圧に正比例します。別のワンショットによって、最小オフタイム(300ns、typ)が設定されます。次に示された条件が満たされた場合は、オン時間ワンショットがトリガされます。すなわち、エラーコンパレータがローで、同期整流器の電流が電流制限スレッショルドを下回り、最小オフ時間のワンショットがタイムアウトになった場合です。

## オン時間ワンショット( $t_{ON}$ )

それぞれのPWMコアは、それぞれのコントローラのハイサイドスイッチのオン時間を設定するワンショットを内蔵しています。それぞれの高速、低ジッタ、調整可能なワンショットは、バッテリー電圧と出力電圧に応じてオン時間を変更する回路を搭載しています。ハイサイドスイッチのオン時間は、V+入力で測定されるバッテリー電圧に反比例し、出力電圧に正比例します。このアルゴリズムによって、固定周波数クロック発振器がないにもかかわらずスイッチング周波数がほぼ一定になります。一定のスイッチング周波数の利点は、周波数を選択してノイズに敏感な周波数領域を回避することができる点です：

$$t_{ON} = \frac{K(V_{OUT} + 0.075V)}{V+}$$

Kファクタの近似値については、表2を参照してください。定数0.075Vは、同期整流器スイッチの両端間の期待電圧降下値を示す近似値です。同期整流器の両端間の電圧降下が負荷電流の増大により増加するため、スイッチング周波数は負荷電流の関数として上昇します。このため、インダクタ電流の放電ランプ(傾斜)が速くなります。スイッチング周波数は、主にオン時間で決まります。「Electrical Characteristics(電気的特性)」で保証されるオン時間は、外付けハイサイドパワーMOSFETのスイッチング遅延によって影響を受けます。また、デッドタイムの影響によって実効オン時間が増大し、スイッチング周波数が低下します。これは、PWMモード(SKIP = V<sub>CC</sub>)でダイナミック出力電圧遷移の間に、インダクタ電流が軽負荷電流や負の負荷電流で反転する場合に限り発生します。逆インダクタ電流の場合は、インダクタのEMFによってLXは通常より早くハイになり、DH立上りデッドタイムに相当する期間だけオン時間が拡大します。

臨界伝導点を上回る負荷の場合は、実際のスイッチング周波数は次のとおりです：

$$f = \frac{V_{OUT} + V_{DROPI}}{t_{ON}(V+ + V_{DROPI})}$$

ここでは、V<sub>DROPI</sub>は同期整流器、インダクタ、プリント基板抵抗などのインダクタ放電経路の寄生電圧降下の合計値、V<sub>DROPII</sub>はハイサイドスイッチ、インダクタ、プリント基板抵抗などの充電経路の寄生電圧降下の合計値、t<sub>ON</sub>はMAX8732A/MAX8733A/MAX8734Aで計算されたオン時間です。

## 自動パルススキッピング切替え(Idle Mode)

Idle Mode(アイドルモード)(SKIP = GND)では、PFMへの固有の自動切替えは軽負荷で起こります。この切替えは、インダクタ電流のゼロ交差でローサイドスイッチのオン時間を停止するコンパレータから影響を受けます。このメカニズムによって、パルススキッピングPFM動作と非スキッピングPWM動作間のスレッショルドが、連続インダクタ電流動作と不連続インダクタ電流動作の境界(別名、臨界伝導点)と一致します。

$$I_{LOAD(SKIP)} = \frac{K \times V_{OUT}}{2 \times L} \left( \frac{V+ - V_{OUT}}{V+} \right)$$

表2. Kファクタ誤差の近似値

SMPS	SWITCHING FREQUENCY (kHz)	K-FACTOR (μs)	APPROXIMATE K-FACTOR ERROR (%)
MAX8732A/MAX8734A (t <sub>ON</sub> = V <sub>CC</sub> ), 5V	200	5.0	±10
MAX8732A/MAX8734A (t <sub>ON</sub> = V <sub>CC</sub> ), 3.3V	300	3.3	±10
MAX8733A/MAX8734A (t <sub>ON</sub> = GND), 5V	400	2.5	±10
MAX8733A/MAX8734A (t <sub>ON</sub> = GND), 3.3V	500	2.0	±10

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

ここでは、Kはオン時間のスケールファクタです(「オン時間ワンショット( $t_{ON}$ )」の項を参照)。PFMとPWMが交差する負荷電流レベル $I_{LOAD(SKIP)}$ は、インダクタ値の関数であるピークトゥピークリップル電流の1/2です(図5)。例えば、 $V_{OUT2} = 5V$ 、 $V_+ = 12V$ 、 $L = 7.6\mu H$ 、および $K = 5\mu s$ のMAX8732Aの標準動作回路では、パルススキッピング動作への切替は $I_{LOAD} = 0.96A$ または全負荷の約1/5の時に起こります。スイング(ソフト飽和)インダクタが使用される場合は、クロスオーバー点はさらに低い値で起こります。

軽負荷によってパルススキッピング動作となると、スイッチング波形はノイズが多く、非同期のように見えるかもしれませんが、これは軽負荷効率が高くなる正常な動作状態です。PFMノイズと軽負荷効率のトレードオフは、インダクタ値を変更して行われます。通常、インダクタ値が小さくなると効率対負荷曲線が広くなり、他方、値が大きくなると全負荷効率が向上し(コイル抵抗が一定の場合)、出力電圧リップルが低減します。大きなインダクタ値を使うデメリットには、物理的サイズの増大と、(特に低入力電圧レベルでの)負荷トランジェント応答の悪化などがあります。

DC出力精度の仕様は、エラーコンパレータのトリップレベルで決められています。インダクタが連続伝導状態の場合は、出力電圧のDCレギュレーション値はトリップレベルよりもリップルの50%だけ大きくなります。不連続伝導状態( $SKIP = GND$ 、軽負荷)では、スロープ補償のため、出力電圧はトリップレベルよりも約1.5%上回るDCレギュレーション値となります。

## 強制PWMモード

低ノイズの強制PWMモード( $SKIP = V_{CC}$ )では、ローサイドスイッチのオン時間を制御するゼロ交差コンパレータがディセーブルされます。ゼロ交差検出器をディセーブルすると、ローサイドゲート駆動波形はハイサイドゲート駆動波形と相補的になります。PWM

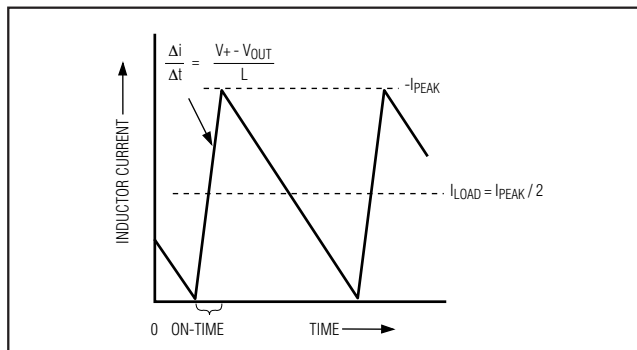


図5. パルススキッピング/断続クロスオーバー点

ループが $V_{OUT}/V_+$ のデューティ比率を維持しようとするため、軽負荷ではインダクタ電流は反転します。強制PWMモードの利点は、スイッチング周波数をほぼ一定に維持することですが、代償は、スイッチング周波数と外付けMOSFETに応じて無負荷時のバッテリー電流が10mA~50mAにもなることです。

強制PWMモードが最も有用であるのは、可聴周波数ノイズの低減、負荷トランジェント応答の向上、ダイナミック出力電圧調整用のシンク電流能力の付与、およびフライバックトランスや結合インダクタを使用する複数出力アプリケーションのクロスレギュレーションを向上する場合です。

## 増強超音波モード (25kHz(min)、パルススキッピング)

$SKIP$ を未接続にするか、または $SKIP$ を $REF$ に接続すると、最低25kHzのスイッチング周波数で独自のパルススキッピングモードがアクティブになります。この超音波パルススキッピングモードによって、通常なら軽負荷の場合のコントローラがパルスを自動的にスキップすると発生する可聴周波数変調が排除されます。超音波モードでは、負荷が、通常パルススキッピング時に発生するのと同じ臨界伝導点( $I_{LOAD(SKIP)}$ )に達すると、コントローラは固定周波数のPWM動作に自動的に遷移します。

直前の28 $\mu s$ 以内にスイッチングが行われなかったことをコントローラが検出すると、超音波パルスが発生します。超音波コントローラがトリガされると、DLをハイに強制し、ローサイドMOSFETをオンにして、負のインダクタ電流を引き起こします。インダクタ電流が負の超音波電流スレッショルドに達すると、コントローラはローサイドMOSFETをオフにして(DLをローに強制)、一定オン時間をトリガします(DHをハイとする)。オン時間が終わると、インダクタ電流がゼロ交差スレッショルドを下回ったことをコントローラが検出するまで、コントローラはローサイドMOSFETを再イネーブルします。DLパルスから開始されると、DHパルスからの開始と比べてピーク出力電圧は激減します。

超音波パルスの開始時の出力電圧によって負の超音波電流スレッショルドが決まり、次式に示す結果が得られます：

$$V_{ISONIC} = I_L R_{ON} = (V_{REF} - V_{FB}) \times 0.58$$

ここでは、 $V_{FB} > V_{REF}$ で、 $R_{ON}$ は同期整流器のオン抵抗値(MAX8734A)、または電流検出抵抗器の値(MAX8732A/MAX8733A)です。



# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## リファレンスおよびリニアレギュレータ (REF、LDO5、およびLDO3)

2Vのリファレンス(REF)は全温度範囲で $\pm 1\%$ の精度のため、REFは高精度のシステムリファレンスとして役立ちます。0.22 $\mu\text{F}$ (min)のコンデンサでREFをGNDにバイパスしてください。REFは外部負荷に最大100 $\mu\text{A}$ を供給することができます。ただし、メイン出力電圧とREFの両方に超高精度の仕様が必要な場合は、REFに負荷を接続しないでください。REFに負荷を接続すると、リファレンスの負荷レギュレーション誤差のため、LDO5、LDO3、OUT5、およびOUT3出力電圧がわずかに減少します。

2個の内蔵レギュレータは、5V(LDO5)と3.3V(LDO3)を供給します。LDO5は外付けMOSFET用のゲート駆動を供給し、PWMコントローラ、ロジック、リファレンス、およびデバイス内のその他ブロックに給電します。LDO5レギュレータは、スイッチング周波数や外付けMOSFETに依存して通常10mA $\sim$ 50mAに変化するMOSFETゲート駆動などの内部および外部負荷に合計100mAを供給します。リファレンス(REF)がレギュレーション範囲内に入るとLDO3は起動し、外部負荷に最大100mAを供給します。最低4.7 $\mu\text{F}$ のコンデンサでLDO5およびLDO3をバイパスし、内部および外部負荷が5mA増すごとに1 $\mu\text{F}$ を追加してください。

5Vのメイン出力電圧がLDO5のブートストラップ切替えスレッショルドを上回ると、1.4 $\Omega$ の内蔵pチャンネルMOSFETスイッチはOUT5をLDO5に接続すると同時にLDO5リニアレギュレータをシャットダウンします。同様に、3.3Vのメイン出力電圧がLDO3のブートストラップ切替えスレッショルドを上回ると、1.5 $\Omega$ の内蔵pチャンネルMOSFETスイッチはOUT3をLDO3に接続すると同時にLDO3リニアレギュレータをシャットダウンします。これらの動作によってデバイスはブートスト

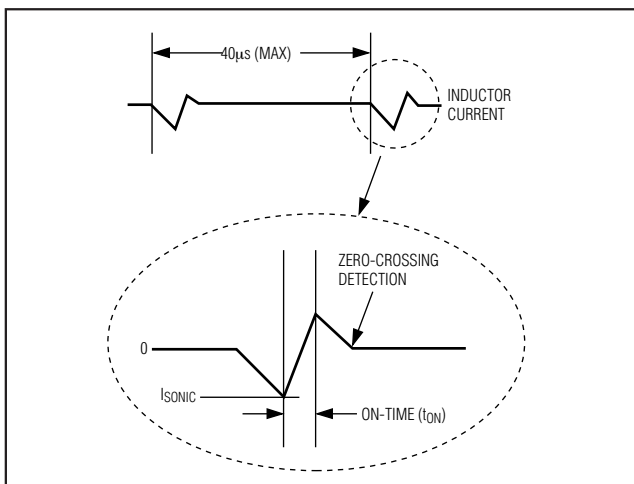


図6. 超音波電流波形

ラップされ、バッテリーからリニアレギュレータを経由するのではなく、内部回路と外部負荷は出力SMPS電圧から給電されます。ブートストラップされると、効率が大幅に劣るリニアレギュレータからではなく、90%効率のスイッチモードソースから給電され、ゲートチャージと自己消費損失による電力消費が低減します。

## 電流制限回路(ILIM\_)

電流制限回路は、「谷」電流検出アルゴリズムを採用しています。MAX8734Aは同期整流器のオン抵抗を使用し、MAX8732A/MAX8733Aは同期整流器のソースと直列のディスクリット抵抗器を電流検出素子として使用します。CS\_(MAX8732A/MAX8733A)またはLX\_(MAX8734A)における電流検出信号の大きさが電流制限スレッショルドを上回ると、PWMは新しいサイクルを開始することはできません(図7)。実際のピーク電流は、電流制限スレッショルドよりもインダクタリップル電流に等しい値だけ大きくなります。このため、正確な電流制限特性と最大負荷容量は、電流制限スレッショルド、インダクタ値、および入力/出力電圧の関数になります。

MAX8732A/MAX8733Aの場合は、同期整流器のソースとGND間に接続された電流検出抵抗器の接続点にCS\_を接続してください。100mVの電流制限スレッショルドの場合は、精度は約 $\pm 7\%$ です。これより低い電流検出スレッショルドを使用すると、精度が低下します。同期整流器がオンの場合にのみ、電流検出抵抗器は電力を消費します。

電力消費を低減するために、MAX8734Aは同期整流器のオン抵抗を電流検出素子として使用しています。MOSFETのデータシートから $R_{DS(ON)}$ のワーストケースの最大値を使用し、温度による $R_{DS(ON)}$ の上昇に対して若干の余裕を見込んでください。温度が1 $^{\circ}\text{C}$ 上昇すごとに0.5%の抵抗値を追加することは良い目安です。電流制限値は、同期整流器のオン抵抗値に応じて変動します。この不確実性に対する対価は、損失のない確実

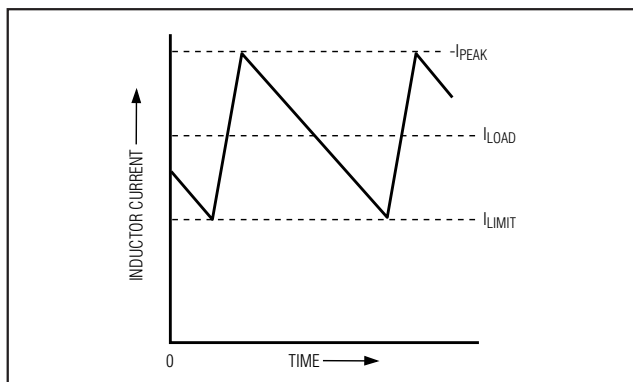


図7. 「谷」電流制限スレッショルド点

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

な過電流検出です。低電圧保護回路と組み合わせると、この電流制限方式はほとんどすべての状況で有効です。

$V_{OUT}$ が電流をシンクする際には、負電流制限によって過度な逆方向のインダクタ電流が排除されます。負電流制限スレッショルドは、正電流制限値の約120%に設定されます。このため、 $ILIM\_$ の調整時に正電流制限値に追従します。

電流制限スレッショルドは、 $ILIM\_$ の外付け分圧器によって調整されます。電流制限スレッショルドの調整範囲は、50mV~300mVです。可変モードでは、電流制限スレッショルド電圧は、 $ILIM\_$ に現れる電圧のちょうど1/10です。 $ILIM\_$ を $V_{CC}$ に接続すると、このスレッショルドはデフォルトの100mVになります。100mVのデフォルト値に切り替えるためのロジックスレッショルドは、約 $V_{CC} - 1V$ です。

$CS\_$ に現れる電流検出信号がノイズやDC誤差によって乱されないように、プリント基板レイアウトのガイド

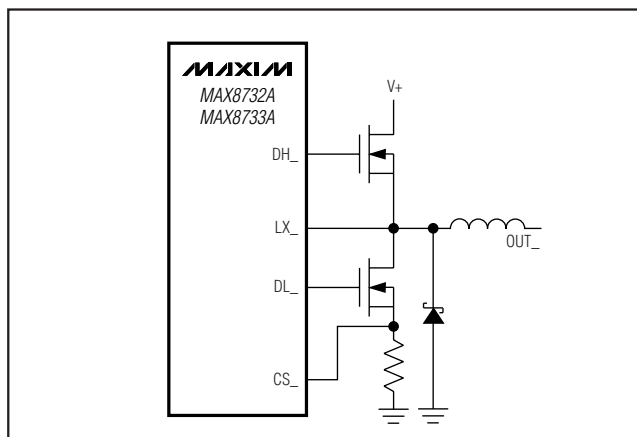


図8. 検出抵抗器による電流検出(MAX8732A/MAX8733A)

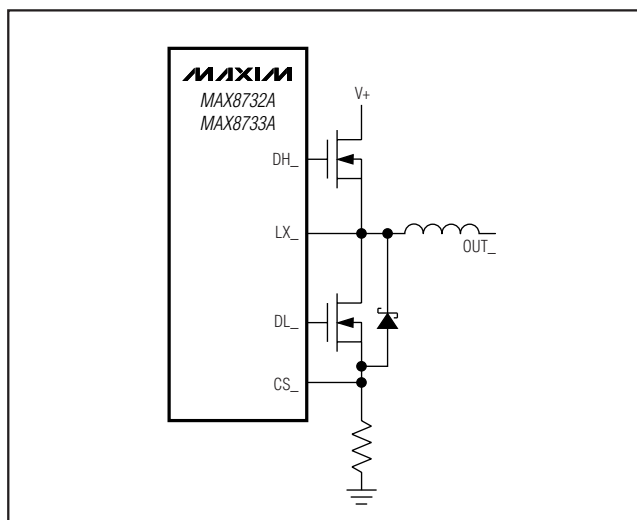


図9. ショットキ接続の変更による電流検出の高精度化

ラインを厳守してください。短く最短の直線のトレースを使ってこのデバイスを同期整流器または検出抵抗器(どちらが使われても)の近くに配置し、検出抵抗器をケルビン検出接続としてください。ショットキダイオードが同期整流器のオン時間中に伝導する場合は、図8の電流検出精度は低下します。すべての電流が検出抵抗器を流れるようにするには、同期整流器と検出抵抗器の両端間の電圧降下がショットキダイオードの順方向電圧を超える場合は、ショットキダイオードを同期整流器とのみ並列に接続してください(図9)。高温では、同期整流器のオン抵抗は増大し、ショットキダイオードの順方向電圧は降下することに注意してください。

## MOSFETゲートドライバ(DH\_、DL\_)

DH\_およびDL\_ゲートドライバはゲート駆動用の2.0Aと3.3Aをそれぞれシンクし、大電流アプリケーションに確実なゲート駆動を実現します。DH\_のフローティングハイサイドMOSFETドライバは、BST\_のダイオードコンデンサチャージポンプから給電されます。DL\_の同期整流器ドライバはLDO5から給電されます。

DL\_をローに駆動する内蔵のプルダウン用の各トランジスタのオン抵抗は、0.6Ω(typ)です。これらの低オン抵抗プルダウントランジスタは、ローサイド同期整流器MOSFETのドレイン-ゲート間容量結合によって、インダクタノードの高速立上り時間中にDL\_がプルアップされることを防止します。ただし、大電流アプリケーションの場合は、ハイサイドおよびローサイドMOSFETの組合せによっては過度なゲート-ドレイン結合が発生し、効率の低下やEMIを発生させる貫通電流の原因となる場合があります。BST\_と直列に抵抗器を追加すると、ターンオフ時間を悪化させずに効率を犠牲にしてハイサイドMOSFETのターンオン時間が増大します(図10)。

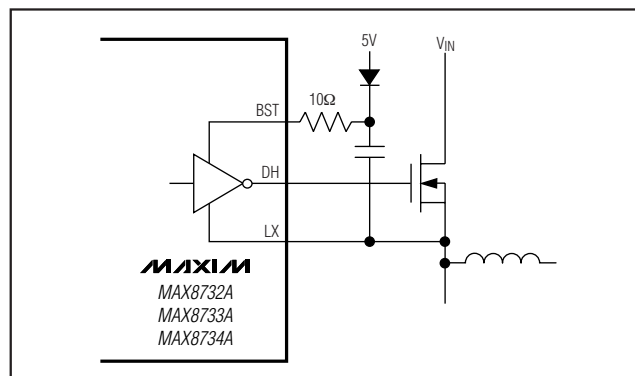


図10. スイッチングノード立上り時間の増大

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

適応型デッドタイム回路はDL\_およびDH\_ドライバを監視し、どちらかのFETが完全にオフになるまで、他方のFETがオンにならないようにします。このアルゴリズムによって広範囲のMOSFETで貫通を伴わずに動作することができ、遅延を最低限に抑えて効率を維持します。適応型デッドタイム回路が正常に動作するには、ゲートドライバとMOSFETゲートの間に低抵抗で低インダクタンスの経路が必要です。こうした経路がない場合は、実際にはまだMOSFETゲートに電荷が残っているのに、検出回路がMOSFETゲートを「オフ」とみなします。非常に短く、10~20平方の幅広トレースを使用してください(MOSFETがデバイスから1インチの位置にある場合は、50mil~100milの幅)。

## POR、UVLO、および内蔵デジタルソフトスタート

V+が約2.4Vを上回るとパワーオンリセット(POR)が行われ、低電圧、過電圧、およびサーマルシャットダウン障害ラッチがリセットされます。LD05が4V(typ)を下回る場合は、LD05低電圧ロックアウト(UVLO)回路によってスイッチングが阻止されます。PROがディセーブルの場合、DL\_はローで、PROがイネーブルの場合、DL\_はハイです。V<sub>CC</sub>が3.25V(typ)のUVLOスレッシュホールドを超え、REFがレギュレーション範囲内にあると、出力電圧が上昇し始めます。内蔵デジタルソフトスタートタイムによって、起動中に次第に最大許容電流制限値が上昇します。1.7msの上昇が、20%、40%、60%、80%、および100%の5段階で行われます。

LD05が4V(typ)のUVLOスレッシュホールドを下回ると、DH\_およびDL\_はすぐにローになり、出力はハイインピーダンスになります。V<sub>CC</sub>が3.25V(typ)を下回ると、REFがオフにされます。V<sub>CC</sub>が1V(typ)のPORスレッシュホールドを下回ると、DL\_は再度ハイになります。

## パワーグッド出力(PGOOD)

PGOODコンパレータは、低電圧状態があるかどうか両出力電圧を継続的に監視します。PGOODは、シャットダウン、スタンバイ、およびソフトスタート中はローアクティブに維持されます。両方の出力がエラーコンパレータのスレッシュホールドに達すると、PGOODがリリースされ、デジタルソフトスタートは終了します。どちらかの出力がオフになるか、またはその公称レギュレーション点よりも10%下回る場合は、PGOODはローになります。PGOODは、真のオープンドレイン出力です。PGOODはPROの状態とは独立であることに注意してください。

## 障害保護

MAX8732A/MAX8733A/MAX8734Aは、過電圧/低電圧保護を備えています。障害保護をアクティブにするには、PROをローに駆動してください。障害保護を

ディセーブルするには、PROをハイに駆動してください。この機能がアクティブになると、デバイスは低電圧/過電圧状態を継続的に監視します。

## 過電圧保護

出力電圧が設定電圧よりも11%上回ると、過電圧障害保護がアクティブになります。同期整流器は100%デューティサイクルでオンになり、ハイサイドMOSFETはオフになります。このことによって、出力コンデンサが急速放電され、出力電圧は降下します。出力電圧はグランド以下に降下する場合があります。負電圧に対する耐性がない負荷の場合は、逆極性クランプとして機能するパワーショットキダイオードを出力の両端間に配置してください。実用的なアプリケーションでは、電源(バッテリー)と外付けハイサイドスイッチの間にヒューズがあります。過電圧状態がハイサイドスイッチの短絡によって発生する場合は、同期整流器が100%デューティサイクルでオンになり、バッテリーとGNDの間に電気短絡が発生し、ヒューズが溶断され、バッテリーと出力が切断されます。過電圧障害状態がセットされると、SHDNまたはON\_をトグルするか、またはV+(POR)をサイクルすることでのみ、この状態をリセットすることができます。

## 低電圧保護

出力電圧が22ms(低電圧シャットダウンブランキング時間)を超えて、設定電圧よりも30%下回ると、低電圧障害保護がアクティブになります。両方のSMPSはスイッチングは停止し、2つの出力は放電を開始します(「放電モード(ソフトストップ)」の項を参照)。出力電圧が0.3Vまで降下すると、同期整流器がオンになり、出力がGNDにクランプされます。低電圧障害ラッチをクリアするには、SHDNまたはON\_をトグルするか、またはV+(POR)をサイクルしてください。

## 熱保護

MAX8732A/MAX8733A/MAX8734Aは、デバイスを過熱から保護するサーマルシャットダウンを備えています。ダイ温度が+160°Cを超えると、サーマルシャットダウンが行われます。サーマルシャットダウン中には、すべての内蔵回路がシャットダウンされます。V+に高入力電圧を印加して、LDO\_から最大電流(短絡を含む)を引き出しているとき、LDO\_がOUT\_からブートストラップされない場合は、MAX8732A/MAX8733A/MAX8734Aはサーマルシャットダウンをトリガします。LDO\_がOUT\_からブートストラップされる場合でも、LDO\_に過負荷をかけるとブートストラップスイッチに大消費電力が発生し、サーマルシャットダウンを招く場合があります。SHDN、ON3、ON5、またはV+(POR)をサイクルすると、サーマルシャットダウン状態が終了します。



# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

表3. 動作モードの真理値表

MODE	CONDITION	COMMENT
Power-Up	LDO5 < UVLO threshold	Transitions to discharge mode after a V+ POR and after REF becomes valid. LDO5, LDO3, and REF remain active. DL_ is active if PRO is low.
Run	SHDN = high, ON3 or ON5 enabled	Normal operation.
Overvoltage Protection	Either output > 111% of nominal level, PRO = low	DL_ is forced high. LDO3, LDO5 active. Exited by a V+ POR or by toggling SHDN, ON3, or ON5.
Undervoltage Protection	Either output < 70% of nominal after 22ms time-out expires and output is enabled, PRO = low	If PRO is low, DL_ is forced high after discharge mode terminates. LDO3, LDO5 active. Exited by a V+ POR or by toggling SHDN, ON3, or ON5.
Discharge	PRO is low and either SMPS output is still high in either standby mode or shutdown mode	Discharge switch (12Ω) connects OUT_ to PGND. One output may still run while the other is in discharge mode. Activates when LDO_ is in UVLO, or transition to UVLO, standby, or shutdown has begun. LDO3, LDO5 active.
Standby	ON5, ON3 < startup threshold, SHDN = high	DL_ stays high if PRO is low. LDO3, LDO5 active.
Shutdown	SHDN = low	All circuitry off.
Thermal Shutdown	T <sub>J</sub> > +160°C	All circuitry off. Exited by V+ POR or cycling SHDN, ON3, or ON5.

## 放電モード(ソフトストップ)

PROがローで、スタンバイモードまたはシャットダウンモードへの遷移が発生するか、または出力低電圧障害ラッチが設定されると、出力電圧が0.3Vに下がるまで出力は12Ωの内蔵スイッチを通じてGNDに放電します。リファレンスはアクティブ状態を維持し、高精度スレッショルドを備え、過電圧保護を行います。両方のSMPS出力が0.3Vまで放電すると、DL\_の同期整流器ドライバはハイになります。同期整流器ドライバはSMPS出力をGNDにクランプします。PROがハイの場合は、SMPSの出力は放電せず、DL\_の同期整流器ドライバはローを維持します。

## シャットダウンモード

高精度のSHDN入力立下りエッジのトリップレベルを下回ってSHDNを駆動するとMAX8732A/MAX8733A/MAX8734Aは低電力シャットダウン状態になります。MAX8732A/MAX8733A/MAX8734Aの自己消費電流は、

シャットダウンモード中にはわずか6μAです。シャットダウンモードがアクティブになると、リファレンスはオフとなり、シャットダウンから抜け出るスレッショルドが不正確になります。起動が確実に行われるためには、SHDNを2V(SHDN入力立上りエッジトリップレベル)を超えて駆動してください。自動シャットダウンまたは自動起動を行うためには、SHDNをV+に接続してください。PROがローの場合は、真のシャットダウンに入る前に、両方のSMPS出力は12Ωのスイッチを通じて0.3Vまで放電されます。SHDNの1Vの高精度立下りエッジスレッショルドを使って、特定のアナログ電圧レベルを検出し、デバイスをシャットダウンすることができます。シャットダウンされると、1.6Vの立上りエッジスレッショルドがアクティブになり、大部分のアプリケーションに十分なヒステリシスが得られます。ヒステリシスを大きくしたい場合は、シャットダウン中に0VになるREFまたはLDO\_を用いて作成することができます。

表4. 電源投入シーケンス

SHDN (V)	VON3 (V)	VON5 (V)	LDO5	LDO3	5V SMPS	3V SMPS
Low	X	X	Off	Off	Off	Off
"> 2.4" => High	Low	Low	On	On (after REF powers up)	Off	Off
"> 2.4" => High	High	High	On	On (after REF powers up)	On	On
"> 2.4" => High	High	Low	On	On (after REF powers up)	Off	On
"> 2.4" => High	Low	High	On	On (after REF powers up)	On	Off
"> 2.4" => High	High	REF	On	On (after REF powers up)	On (after 3V SMPS is up)	On
"> 2.4" => High	REF	High	On	On (after REF powers up)	On	On (after 5V SMPS is up)

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## 電源投入シーケンスおよびオン/オフ制御(ON3、ON5)

ON3およびON5によってSMPSの電源投入シーケンスを制御します。ON3またはON5が2.4Vを上回ると、それぞれの出力はイネーブルされます。ON3またはON5が1.6Vを下回ると、それぞれの出力はディセーブルされます。

ON3またはON5をREFに接続すると、他方の出力がレギュレーションに達しない間は、その対応する出力はオフであり、他方の出力がレギュレーションに達した後で起動されます。第1SMPSのターンオフ、デバイスのシャットダウン、障害の発生、またはLDO5が低電圧ロックアウトになるまで、第2SMPSはオンを維持します。第1電源がオフになるとすぐに、両方の電源は電源切断シーケンスを開始します。ON\_を0.8Vを下回って駆動すると、過電圧、低電圧、およびサーマル障害ラッチがクリアされます。

## 可変出力フィードバック(デュアルモードFB)

FB\_をGNDに接続すると、固定のプリセットされたSMPS出力電圧(3.3Vおよび5V)がイネーブルとなります。OUT\_とGND間に接続した抵抗分圧器をFB\_に接続すると、各出力電圧は2V~5.5Vで調整されます(図11)。R2をおよそ10kΩに選択して、次式を使ってR1を求めてください:

$$R1 = R2 \times \left( \frac{V_{OUT\_}}{V_{FB}} - 1 \right)$$

ここで、 $V_{FB}$  = 公称2Vです。

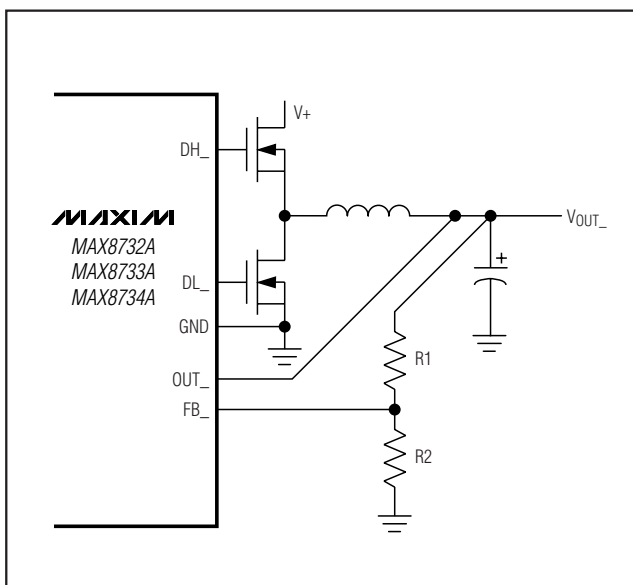


図11. 抵抗分圧器による $V_{OUT\_}$ の設定

可変出力モードを使用する場合は、5V SMPSよりも3.3V SMPSを低く設定してください。OUT5がLDO5ブートストラップスイッチスレッショルド(4.56V)を上回る場合に限り、LDO5はOUT5に内蔵スイッチを通じて接続されます。OUT3がLDO3ブートストラップスイッチスレッショルド(2.91V)を上回る場合に限り、LDO3はOUT3に内蔵スイッチを通じて接続されます。ブートストラップが最も効果的なのは、固定出力電圧を使用する場合です。LDO\_がOUT\_からブートストラップされると、内蔵リアレギュレータはオフになります。このため、LDO\_が高入力電圧で電源供給されている場合は、内部消費電力が減少し、効率が向上します。

## 設計手順

インダクタとそれに関係するリップル電流比(LIR)を選択する前に、入力電圧範囲と最大負荷電流を確定してください。次の4つの要素によってその他の設計が決まります。

- 1) **入力電圧範囲:** 最大値( $V_{+(MAX)}$ )は、ACアダプタの最大電圧に対応する必要があります。最小値( $V_{+(MIN)}$ )は、コネクタ、ヒューズ、およびバッテリー切替えスイッチに起因する電圧降下を差し引いた後の最小入力電圧を考慮する必要があります。入力電圧を小さくすると、効率が向上します。
- 2) **最大負荷電流:** ピーク負荷電流( $I_{LOAD(MAX)}$ )によって瞬間的な部品ストレスとフィルタリング要件が決定され、この決定に応じて出力コンデンサの選択、インダクタ飽和定格、および電流制限回路の設計に進みます。連続負荷電流( $I_{LOAD}$ )によって熱ストレスが決定され、この決定に従って入力コンデンサ、MOSFET、およびその他のクリティカルな発熱部品の選択が進められます。
- 3) **スイッチング周波数:** この選択によって、サイズと効率の基本的なトレードオフが決まります。最適周波数は、主として最大入力電圧とMOSFETのスイッチング損失の関数になります。MAX8732Aの公称スイッチング周波数は、5V SMPSの場合は200kHz、3.3V SMPSの場合は300kHzです。MAX8733Aの公称スイッチング周波数は、5V SMPSの場合は400kHz、3.3V SMPSの場合は500kHzです。MAX8734Aは、端子選択可能なスイッチング周波数を備えています。
- 4) **インダクタリップル電流比(LIR):** LIRは、平均インダクタ電流に対するピークトゥピークリップル電流の比です。インダクタリップル電流比を設定する際には、サイズと効率のトレードオフを考慮する必要があります。インダクタ値が小さいとリップル電流が大きくなり、サイズが最小限に抑えられますが、効率は低下し出力ノイズが大きくなります。現実的

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

な最小インダクタ値は、回路が臨界伝導点(インダクタ電流が最大負荷の各サイクルでちょうどゼロになる点)で動作する値です。さらにインダクタ値を小さくしても、サイズ縮小の利点はありません。

MAX8732A/MAX8733A/MAX8734Aのパルススキッピングアルゴリズム(SKIP= GND)は、臨界伝導点でスキップモードを開始します。このため、インダクタの動作点によって、PFMとPWMの切り替えが行われる負荷電流も決まります。最適点は、通常、20%~50%のリプル電流になります。

## インダクタの選択

スイッチング周波数(オン時間)と動作点(%リプルまたはLIR)によって、次のようにインダクタ値が決まります:

$$L = \frac{V_{OUT\_}(V_{+} - V_{OUT\_})}{V_{+} \times f \times LIR \times I_{LOAD(MAX)}}$$

例えば、 $I_{LOAD(MAX)} = 5A$ 、 $V_{+} = 12V$ 、 $V_{OUT5} = 5V$ 、 $f = 200kHz$ 、35%リプル電流またはLIR = 0.35とすると、インダクタ値は次のようになります:

$$L = \frac{5V(12V - 5V)}{12V \times 200kHz \times 0.35 \times 5A} = 8.3\mu H$$

割り当てられた寸法を満たしDC抵抗ができる限り小さい低損失のインダクタを探してください。多くの場合、フェライトコアが最良の選択です。コアは、ピークインダクタ電流( $I_{PEAK}$ )で飽和しない十分な大きさとする必要があります:

$$I_{PEAK} = I_{LOAD(MAX)} + [(LIR / 2) \times I_{LOAD(MAX)}]$$

また $V_{+}$ と $V_{OUT\_}$ の差が小さい場合は特に、インダクタリプル電流も過渡応答性能に影響を与えます。インダクタ値が小さいとインダクタ電流のスルーレートが速くなるため、突然の負荷ステップで出力フィルタコンデンサから放出された電荷が補充されます。また、出力過渡( $V_{SAG}$ )のピーク振幅は最大デューティファクタの関数であり、次のようにオン時間と最小オフ時間から計算することができます:

$$V_{SAG} = \frac{(\Delta I_{LOAD(MAX)})^2 \times L \left[ K \frac{V_{OUT\_}}{V_{+}} + t_{OFF(MIN)} \right]}{2 \times C_{OUT} \times V_{OUT\_} \left[ K \left( \frac{V_{+} - V_{OUT\_}}{V_{+}} \right) - t_{OFF(MIN)} \right]}$$

ここで、最小オフ時間 = 0.350 $\mu s$ (max)で、Kは表2の値です。

## 電流制限値の設定

最小電流制限スレッショルドは、電流制限値が最小許容値の場合に最大負荷電流に対応可能な十分な大きさである必要があります。インダクタ電流の谷は $I_{LOAD(MAX)}$ からリップル電流の半分を差し引いた値となります。このため:

$$I_{LIMIT(LOW)} > I_{LOAD(MAX)} - [(LIR / 2) \times I_{LOAD(MAX)}]$$

ここで、 $I_{LIMIT(LOW)}$ は、最小電流制限スレッショルド電圧を $N2/N4$ の $R_{DS(ON)}$ で割った値に等しくなります(MAX8734A)。MAX8732A/MAX8733A/MAX8734Aの場合は、最低電流制限スレッショルド電圧は93mVです( $I_{LIM\_} = V_{CC}$ )。MOSFET N2/N4のデータシートの $R_{DS(ON)}$ に関するワーストケースの最大値を採用し、温度による $R_{DS(ON)}$ の増加に対して若干の余裕を見込んでください。温度が1°C上昇するごとの抵抗の許容増加分を0.5%と見込むことが目安です。

高温時に最大 $R_{DS(ON)} = 12m\Omega$ の5A回路例を検証すると、次のようになります:

$$I_{LIMIT(LOW)} = 93mV / 12m\Omega > 5A - (0.35 / 2) 5A \\ 7.75A > 4.125A$$

7.75Aは4.125Aの谷電流を上回ります。このため、100mVの固定公称電流制限スレッショルド電圧を使って回路は全定格の5Aを容易に供給することができます。

デバイスの電流制限値を設定するには、同期整流器のソースを、GNDに接続された電流検出抵抗器に接続し(MAX8732A/MAX8733A)、 $CS_{-}$ をその接続点に接続してください。MAX8732A/MAX8733A/MAX8734Aは、N2/N4の $R_{DS(ON)}$ の代わりに検出抵抗器を使って電流を制限します。検出抵抗の最大値を、次式を使って計算することができます:

$$I_{LIM\_} = 93mV / R_{SENSE}$$

## 出力コンデンサの選択

出力フィルタコンデンサの等価直列抵抗(ESR)は、出力リプルと負荷トランジェントの要件を満たす小さい値であると同時に、安定性の要件を満たすのに十分な大きい値である必要もあります。また、出力容量は過電圧障害ラッチをトリップせずに、全負荷から無負荷状態になる間にインダクタエネルギーを吸収可能な大きさである必要もあります。出力が大きな負荷トランジェントの影響を受けるアプリケーションでは、出力コンデンサのサイズは、負荷トランジェントによる過度の出力低下を防止するために必要なESRの大きさによって決まります。有限の容量値によるサグを無視すると、ESRは次式を満たす必要があります:

$$R_{ESR} \leq \frac{V_{DIP}}{I_{LOAD(MAX)}}$$



# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

ここで、 $V_{DIP}$ は最大許容過渡電圧降下です。CPU以外のアプリケーションでは、出力コンデンサのサイズは、次のように許容レベルの出力電圧リップルを維持するのに必要なESRの大きさによって決まります:

$$R_{ESR} \leq \frac{V_{p-p}}{LIR \times I_{LOAD(MAX)}}$$

ここでは、 $V_{p-p}$ はピークトゥピーク出力電圧リップルです。実際に必要な容量値は、コンデンサの種類のほか、低ESRを得るのに必要な物理的サイズも関係します。このため、コンデンサは、通常、容量値ではなくESRと電圧定格によって選択されます(これはタンタル、OS-CON、その他の電解コンデンサの場合に該当します)。

ポリマータイプなどの低容量のフィルタコンデンサを使用する場合は、超音波モードでの負荷トランジェント中に $V_{SAG}$ や $V_{SOAR}$ が低電圧/過電圧障害ラッチをトリップするのを防ぐのに必要な容量によって通常、コンデンサのサイズが決まります。

入力と出力の電圧差が小さい( $V_{IN} / V_{OUT} < 2$ )場合は、超音波モードで安定性と優れた効率を維持するために出力容量を追加する必要があります。インダクタの蓄積エネルギーに起因するオーバシュート量は、次のように計算することができます:

$$V_{SOAR} = \frac{I_{PEAK}^2 L}{2C_{OUT} V_{OUT}}$$

ここで、 $I_{PEAK}$ は、ピークインダクタ電流です。

## 安定性に関して

安定性は、スイッチング周波数( $f$ )に対するESRゼロ( $f_{ESR}$ )の値によって決まります。不安定性の限界は、次式から求められます:

$$f_{ESR} \leq \frac{f}{\pi}$$

ここで、

$$f_{ESR} = \frac{1}{2\pi R_{ESR} C_{OUT}}$$

標準的な300kHzアプリケーションでは、ESRゼロの周波数は95kHzを大幅に下回る必要があります。できれば50kHz未満であることが望まれます。このデータシートの発行時点で広く使用されている低ESRコンデンサ(特にポリマやタンタル)の標準ESRゼロ周波数は30kHz未満です。インダクタの選択に利用される設計例では、規定するリップル電圧に対応するのに必要なESRは次式から求められます:

$$ESR = \frac{V_{RIPPLE(P-P)}}{LIR \times I_{LOAD}}$$

ここでは、LIRはインダクタリップル電流比で、 $I_{LOAD}$ は平均DC負荷です。LIR = 0.35で、5Aの平均負荷電流を使用すると、50mV $V_{p-p}$ のリップルに対応するのに必要なESRは28m $\Omega$ です。

大きな値のセラミックコンデンサを高速フィードバック入力(内部フィードバックの場合はOUT\_とGNDの間、外部フィードバックの場合はFB\_と分圧器の接続点)に直接配置する場合は、安定性の保証に注意してください。大容量セラミックコンデンサはESRゼロの周波数が高く、不規則で不安定な動作になる場合があります。ディスクリット抵抗器を追加するか、インダクタとOUT\_の接続点から数インチ下流にコンデンサを配置すると、安定性が向上する可能性があります。

不安定な動作には2種類あり、これらは互いに関連性があるものの明らかに異なる様相を呈します。1つはダブルパルシングで、もう1つは高速フィードバックループの不安定性です。出力のノイズや不十分なESRによってダブルパルシングが発生することがあります。ESRが不十分であると、出力信号の電圧上昇の振幅が十分な大きさになりません。350nsの最小オフ時間が過ぎた直後に、エラーコンパレータが新しいサイクルを誤ってトリガします。ダブルパルシングは出力リップルを増大させ、不十分なESRによってループの不安定性を起こす場合があります。ループが不安定な場合、ラインまたは負荷の変動によって出力に発振やリングングが生じ、このため出力電圧が許容範囲を下回ります。

安定性をチェックする最も簡単な方法は、急速にゼロから最大値まで変化する負荷トランジェントを印加して(MAX8734AのEVキットのデータシート参照)、オーバシュートとリングングに関して出力電圧リップル包絡線を観察することです。AC電流プローブを使ってインダクタ電流を監視することもできます。最初のステップ応答によるアンダーシュートやオーバシュートの後、複数サイクルのリングングを発生させないでください。

## 入力コンデンサの選択

入力コンデンサは、スイッチング電流で定められた入力リップル電流( $I_{RMS}$ )要件を満たす必要があります。MAX8732A/MAX8733A/MAX8734Aのデュアルスイッチングレギュレータは、異なった周波数で動作します。このことによって、2個のスイッチによって引き出される電流パルスがインタリーブされ、電流パルスが重なるオーバーラップ時間が短縮されます。入力RMS電流は、両方のSMPSが同位相で動作する電流と比べてはるかに小さくなります。入力RMS電流は、負荷と入力電圧に応じて変化します。

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

1個のSMPSの入力コンデンサの最大RMS電流は、次の式から求められます:

$$I_{RMS} \approx I_{LOAD} \left( \frac{\sqrt{V_{OUT\_}(V_{+} - V_{OUT\_})}}{V_{+}} \right)$$

$V_{+} = 2 \times V_{OUT\_}$  ( $D = 50\%$ )の場合に、 $I_{RMS}$ 電流は最大の $I_{LOAD} / 2$ となります。

入力コンデンサのESRは、コンデンサの消費電力を決める上で重要です。すべての電力 ( $I_{RMS}^2 \times ESR$ )はコンデンサを加熱し、効率を低下させます。タンタル以外のコンデンサ(セラミックやOS-CON)が、その低いESRと電源投入時のサージ電流に対する耐性のために推奨されます。回路寿命を最適化するには、RMS入力電流による温度上昇が10℃未満の入力コンデンサを選択してください。ハイサイドスイッチの各ドレインを互いに近接させて配置し、共通の入力バイパスコンデンサを共用してください。

## パワーMOSFETの選択

以下のMOSFETガイドラインの大部分は、高電圧(20V以上)のACアダプタを使用する場合に大負荷電流量(5A以上)を得るという課題に焦点を当てています。低電流のアプリケーションでは通常、比較的注意を必要としません。効率を最大にするには、標準バッテリー電圧でスイッチング損失と等しい伝導損失を持つハイサイドMOSFET(N1/N3)を選択してください。最小入力電圧における伝導損失がパッケージの熱制限値を超えず、または全体的な熱許容量を超えないようにしてください。最大入力電圧における伝導損失にスイッチング損失を加えた値がパッケージ定格を超えず、または全体的な熱許容量を超えないようにしてください。

$R_{DS(ON)}$ が最小の同期整流器(N2/N4)を選択してください。ドレイン-ゲート間の寄生容量に起因するハイサイドスイッチのターンオンによってゲートがプルアップされて、クロス伝導の問題が発生しないようにしてください。バック(降圧型)トポロジを使用する場合は、同期整流器はゼロ電圧スイッチされるデバイスになるため、このスイッチング損失はバックトポロジの同期整流器では問題になりません。

## MOSFETの電力消費

ワーストケースの伝導損失は、デューティファクタの極値(最小または最大)で発生します。ハイサイドMOSFETの場合は、次のようにMOSFETの $R_{DS(ON)}$ に起因するワーストケースの電力消費(PD)は、最小バッテリー電圧で発生します:

$$PD(N_H \text{ Resistance}) = \left( \frac{V_{OUT\_}}{V_{IN(MIN)}} \right) (I_{LOAD})^2 R_{DS(ON)}$$

一般に、小さなハイサイドMOSFETは高い入力電圧でスイッチング損失が小さくなります。ただし、MOSFETをどれだけ小さくできるかは、パッケージの電力消費制限値内にとどまるために必要な $R_{DS(ON)}$ によって通常制限されます。スイッチング(AC)損失が伝導( $R_{DS(ON)}$ )損失と等しい場合に、最適の伝導損失が得られます。

スイッチング損失式の $CV^2 \times f$ の中の2乗項によって、最大バッテリー電圧が印加されると、ハイサイドMOSFETのスイッチング損失が深刻な熱問題になる場合があります。低バッテリー電圧で十分な $R_{DS(ON)}$ が得られるように選択したハイサイドMOSFETが、 $V_{+(MAX)}$ によって極端に熱くなる場合は、ハイサイドMOSFETを選択し直す必要があります。

スイッチング損失による $N_H(N1/N3)$ の電力消費を計算するのは困難です。その理由は、ターンオン時間とターンオフ時間に影響を及ぼす要因を数値化する必要があるためです。こうした要因としては、内部ゲート抵抗、ゲートチャージ、スレッショルド電圧、ソースインダクタンス、およびプリント基板のレイアウト特性などがあります。次に示すスイッチング損失の計算式は非常にラフな推定値に過ぎず、ベンチ評価に代わるものではありません。ベンチ評価には、 $N_H(N1/N3)$ に装着された熱電対による検証が望まれます:

$$PD(N_H \text{ Switching}) = \frac{C_{OSS}(V_{IN(MAX)})^2 f_{SW}}{2} + \frac{V_{IN(MAX)} I_{LOAD} Q_G(SW) f_{SW}}{I_{GATE}}$$

ここで、 $C_{OSS}$ は $N_H(N1/N3)$ の出力容量、 $Q_G(SW)$ は $N_H$ のスイッチゲートチャージ、そして $I_{GATE}$ はピークのゲート-駆動ソース/シンク電流です。

同期整流器の場合は、次のようにワーストケースの電力消費は常に最大バッテリー電圧で発生します:

$$PD(N_L) = \left( 1 - \frac{V_{OUT\_}}{V_{IN(MAX)}} \right) I_{LOAD}^2 R_{DS(ON)}$$

MOSFET電力消費の絶対的なワーストケースは、 $I_{LOAD(MAX)}$ を超えていても、電流制限値を上回り、障害ラッチがトリップするほど大きくない重過負荷状態で発生します。この可能性を防ぐには、次に示す $I_{LOAD}$ に耐えるように、「過剰設計」を行ってください:

$$I_{LOAD} = I_{LIMIT(HIGH)} + (LIR / 2) \times I_{LOAD(MAX)}$$

ここでは、 $I_{LIMIT(HIGH)}$ はスレッショルド誤差や抵抗値変動を含め、電流制限回路に許される最大谷電流です。

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

## 整流器の選択

ハイサイドスイッチがオフの場合は、電流は、グラウンドから両MOSFETとインダクタの接続点に流れます。その結果、スイッチングノードの極性は、グラウンドに対して負になります。両スイッチがオフ(デッドタイム)の間は、この電圧は両方の遷移エッジで約-0.7V(ダイオード1個分の降下)です。ローサイドスイッチが伝導しているときは、この降下は $I_L \times R_{DS(ON)}$ になります。

整流器は、ハイサイドMOSFETのターンオフから同期整流器のターンオンまでのデッドタイムの間に、負のインダクタスイングを捕らえる、同期整流器の両端間に接続するクランプです。効率が最重要でない場合は、MOSFETは十分にクランプダイオードとなる高速シリコンポディダイオードを内蔵しています。順方向電圧降下を低減し、N2/N4 MOSFETポディダイオードがデッドタイム中にオンとならないようにするには、ショットキダイオードをポディダイオードと並列に接続してください。通常、外付けダイオードによって効率は1%~2%向上します。負荷電流の1/3に等しいDC電流定格のショットキダイオードを使用してください。例えば、最大1.5Aの負荷にはMBR0530(500mA定格)タイプ、最大3Aの負荷には1N5819タイプ、または最大10Aの負荷には1N5822タイプを使用してください。整流器の定格逆方向ブレイクダウン電圧は少なくとも最大入力電圧と同じとし、できればディレーティング係数を20%とする必要があります。

## ブースト電源ダイオード

大部分のアプリケーションでは、1N4148などの単体ダイオードが正常に機能します。入力電圧が6Vを下回ることがある場合は、効率とドロップアウト特性を少し向上させるには、小さな(20mA)ショットキダイオードを使用してください。高接合容量はLDO5を過剰電圧にするため、1N5817や1N4001などの大きなパワーダイオードは使用しないでください。

## アプリケーション情報

### ドロップアウト性能

連続伝導動作の出力電圧調整範囲は、固定350ns(max)最小オフタイムワンショットによって制限されます。可変フィードバックモードでドロップアウト性能を最適化するには、2つの出力電圧のうち高い方の電圧用に、遅い5V SMPSを使用してください。低い入力電圧を使用する場合は、オンタイムおよびオフタイム用にワーストケースの値を使用して、デューティファクタ限界値を計算する必要があります。製造誤差および内部伝播遅延は、 $t_{ON}$  Kファクタに誤差を導入します。また、ドロップアウト近くで動作させた時のバック(降圧)レギュレータの過渡応答性能は低く、通常、バルク出力容量の追加が必要であることに注意してください(「出力コンデンサの選択」の項の $V_{SAG}$ の式を参照)。

ドロップアウトの絶対点は、インダクタ電流がオン時間に上昇する( $\Delta I_{UP}$ )のと同じ量だけ最小オフ時間の間に降下する( $\Delta I_{DOWN}$ )点で起こります。 $h = \Delta I_{UP} / \Delta I_{DOWN}$ の比率は、負荷の増加に応じてインダクタの電流を上昇させる能力を示し、常に1を上回る必要があります。 $h$ が絶対最小ドロップアウト点である1に近づくにつれて、各スイッチングサイクル中にインダクタ電流が増加することが難しくなり、出力容量を追加しない限り、 $V_{SAG}$ が大幅に増加します。

妥当な $h$ の最小値は1.5ですが、これを上下に調整して $V_{SAG}$ 、出力容量、および最小動作電圧間でトレードオフすることができます。 $h$ を決めた場合、最小動作電圧は次式のように計算することができます:

$$V_{+ (MIN)} = \frac{(V_{OUT\_} + V_{DROP1})}{1 - \left( \frac{t_{OFF(MIN)} \times h}{K} \right)} + V_{DROP2} - V_{DROP1}$$

ここで、 $V_{DROP1}$ および $V_{DROP2}$ は放電経路および充電経路における寄生電圧降下(「オン時間ワンショット( $t_{ON}$ )」の項を参照)、 $t_{OFF(MIN)}$ は「Electrical Characteristics (電気的特性)」表による値、そして $K$ は表2による値です。絶対最小入力電圧は、 $h = 1$ として計算されます。

計算した $V_{+ (MIN)}$ が必要な最小入力電圧よりも高い場合は、動作周波数を下げるか、または $h$ を大きくして、出力容量を追加して許容範囲の $V_{SAG}$ を得る必要があります。ドロップアウト近くの動作が予想される場合は、 $V_{SAG}$ を計算して十分な過渡応答が得られるようにしてください。

### ドロップアウト設計例

MAX8733A:  $V_{OUT5} = 5V$ ,  $f_{SW} = 400kHz$ ,  $K = 2.25\mu s$ ,  $t_{OFF(MIN)} = 350ns$ ,  $V_{DROP1} = V_{DROP2} = 100mV$ 、および $h = 1.5$ の場合、

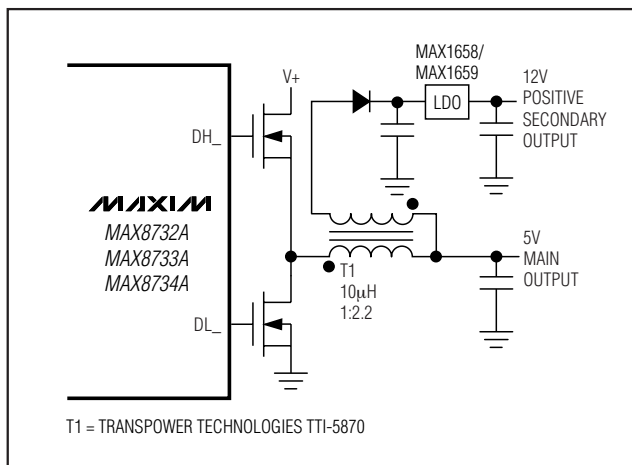


図12. トランス結合による2次出力



# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

最小V+は次のようになります:

$$V_{+ (MIN)} = \frac{(5V + 0.1V)}{1 - \left( \frac{0.35\mu s \times 1.5}{2.25\mu s} \right)} + 0.1V - 0.1V = 6.65V$$

h = 1として計算すると、次の結果が得られます:

$$V_{+ (MIN)} = \frac{(5V + 0.1V)}{1 - \left( \frac{0.35\mu s \times 1}{2.25\mu s} \right)} + 0.1V - 0.1V = 6.04V$$

このため、V+は6.65Vよりも大きくする必要があります。適度な出力容量とした実用的な入力電圧は7.5Vになります。

## 結合インダクタによる補助出力の生成

結合インダクタまたはトランスを5Vまたは3.3VのSMPSでインダクタの代わりに使用し、補助出力を生成することができます(図12)。MAX8732A/MAX8733A/MAX8734Aはこのようなアプリケーションに特に好適です。その理由はこれらの製品を、超音波モードまたは強制PWMモードに構成して、メイン電源の負荷が軽いときに優れた負荷レギュレーションを確保することができるためです。ポストレギュレーション回路を追加して、負荷レギュレーションを向上し、出力電流を制限することができます。

補助電源の電力要件は、メイン出力の設計時に検討する必要があります。トランスは、適切な巻数比とインダクタンスとして1次および2次出力に必要な電流を供給するように設計する必要があります。また、同期整流器MOSFETの電力定格とMAX8732A/MAX8733A/MAX8734Aの電流制限値は、それに応じて調整する必要があります。極端に低い入力と出力間の差、大幅に異なる出力負荷レベル、および大きい巻数比によって、巻線間容量、2次側抵抗、および漏れインダクタンスなどの寄生トランスパラメータのためにさらに設計が複雑になる可能性があります。

メイン出力と2次出力による電力は統合され、メイン出力換算の等価電流が得られます。この合計電流を使って、電流制限値を設定してください(「電流制限値の設定」の項を参照):

$$I_{TOTAL} = P_{TOTAL} / V_{OUT}$$

ここで、I<sub>TOTAL</sub>はメイン出力換算の等価出力電流、P<sub>TOTAL</sub>はメイン出力および2次出力からの出力電力の合計値です:

$$L_{PRIMARY} = \frac{V_{OUT}(V_{IN(MAX)} - V_{OUT})}{V_{IN(MAX)} \times f \times I_{TOTAL} \times LIR}$$

$$N = \frac{V_{SEC} + V_{FWD}}{V_{OUT(MIN)} + V_{RECT}}$$

ここで、L<sub>PRIMARY</sub>は1次インダクタンス、Nはトランスの巻数比、V<sub>SEC</sub>は必要とする最小整流2次電圧、V<sub>FWD</sub>は2次整流器の両端間の順方向降下、V<sub>OUT(MIN)</sub>はメイン出力電圧の最小値、そしてV<sub>RECT</sub>は同期整流器MOSFETの両端間のオン状態電圧降下です。トランスの2次のリターンは必要とする巻数比を小さくするために、多くの場合、グラウンドではなく、メイン出力電圧に接続されます。この場合、前記のトランス巻数比の式で、2次電圧からV<sub>OUT</sub>を引いてください(V<sub>SEC</sub> - V<sub>OUT</sub>とする)。

結合インダクタアプリケーションにおける2次ダイオードは60V以上のフライバック電圧に耐える必要があります。このため、通常、ほとんどのショットキ整流器は除外されます。また1N4001などの汎用のシリコン整流器も、低速すぎるため使用することはできません。このため、多くの場合、MURS120などの高速シリコン整流器が唯一の選択対象になります。整流器の両端間のフライバック電圧は、トランス巻数比に従って、差電圧のV<sub>IN</sub> - V<sub>OUT</sub>と次の式で関係付けられます:

$$V_{FLYBACK} = V_{SEC} + (V_{IN} - V_{OUT}) \times N$$

ここでは、Nはトランス巻数比(2次巻線/1次巻線)、V<sub>SEC</sub>は最大2次DC出力電圧、そしてV<sub>OUT</sub>は1次(メイン)出力電圧です。2次巻線のリターンをグラウンドではなくV<sub>OUT</sub>とする場合は、前記の式のV<sub>FLYBACK</sub>からV<sub>OUT</sub>を減じてください。また、ダイオードの逆方向ブレイクダウン電圧定格は、漏れインダクタンスによるリングングにも対応する必要があります。ダイオードの電流定格は、2次出力のDC負荷電流の少なくとも2倍とする必要があります。

オプションのリニアポストレギュレータは、トランスの整流したDC出力から必要な負荷電流を供給するように選択する必要があります。リニアレギュレータは、電力消費を最低限に抑えるためにドロップアウト近くで動作するように構成し、こうした条件下で出力精度が優れている必要があります。入力/出力コンデンサは、ラインレギュレーション、安定性、およびトランジェント要件を満たすように選択します。このアプリケーションに適した各種リニアレギュレータがあります。詳細については、個々のリニアレギュレータのデータベースシートを参照してください。

両出力負荷が大幅に異なる場合は、負荷レギュレーションが影響を受けます。特にメイン出力に最大負荷がかかり、2次出力が無負荷状態の場合は、2次出力コンデンサが漏れインダクタンスによって過充電され、



# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

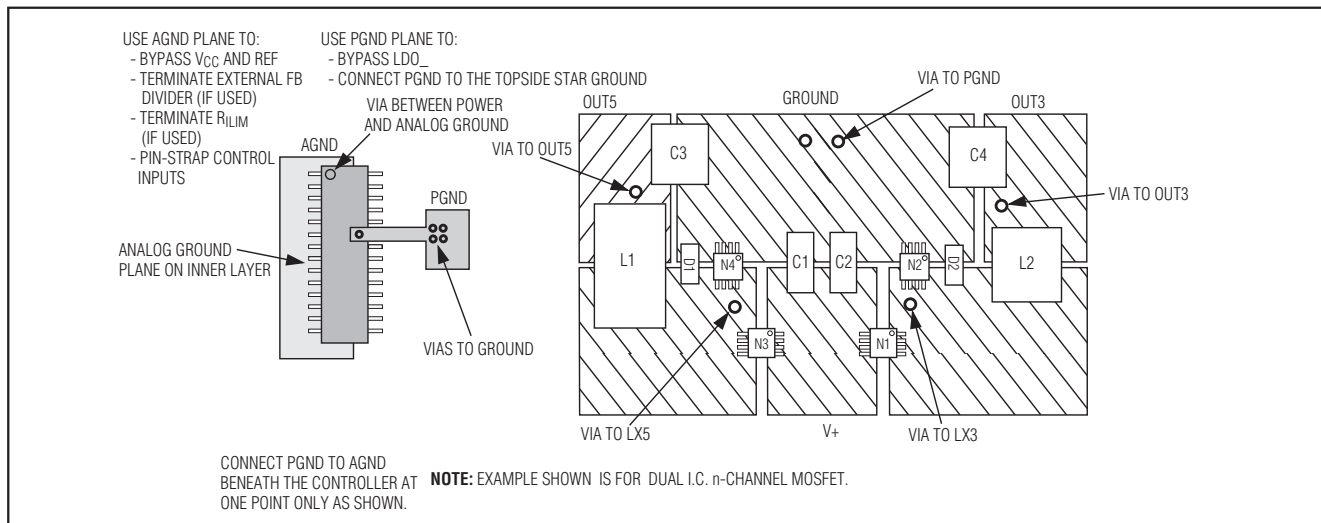


図13. プリント基板のレイアウト例

意図したよりも大幅に高い電圧に達することがあります。この場合、この出力に接続されたデバイスを保護するために、2次出力には最小負荷または過電圧保護が必要です。

## プリント基板レイアウトのガイドライン

最小のスイッチング損失とクリーンで安定した動作を実現するには、プリント基板の綿密なレイアウトが不可欠です。これは、同じプリント基板内に回路が別の回路に影響を与えるおそれがある複数のコンバータが配置されている場合に特に該当します。スイッチング電力段には、特に注意が必要です(図13)。特定のレイアウト例については、MAX1999のEVキットICのデータシートを参照してください。

可能であれば、すべての電力部品を基板の上面に実装し、グランド端子が相互に近づけて配置してください。適切なプリント基板レイアウトを実現するために、以下のガイドラインに従ってください。

- グランドシールドを使って最上面の電力部品を下面の敏感なアナログ部品から隔離してください。OUT3側とOUT5側の下部に、別々のPGNDプレーンを使用してください(それぞれPGND3とPGND5とします)。AC電流をPGND3およびPGND5グランドプレーンに流さないようにしてください。可能であれば、最上面にのみ電源プレーンのグランド電流を流してください。
- 電源プレーンに星形グランド接続を採用して、OUT3とOUT5間のクロストークを最低限に抑えてください。
- 大電流経路は、特にグランド端子部で短くしてください。この方法は、安定したジッタのない動作を実現するには必須です。
- 電源トレースと負荷の接続は短くしてください。この方式は高効率を実現するには必須です。厚い銅のプリント基板(1オンスではなく2オンス)を使用すると、全負荷時の効率が1%以上向上します。プリント基板トレースの適切な配線は、コンマ数センチ単位で取り組む必要があります。トレース抵抗が1mΩ大きくなると、効率の低下が測定値に現れます。
- 電流制限用の同期整流器へのCS\_(MAX8732A/MAX8733A)/LX\_(MAX8734A)およびGND接続は、電流制限精度を保証するためにケルビン検出接続を用いて行う必要があります。8ピンSOPのMOSFETの場合は、CS\_/LX\_トレースをMOSFETの内側(下部)に接続し、上面の銅層を使用して外側からMOSFETに電源を接続することを推奨します。
- トレース長のトレードオフを必要とする場合は、インダクタ放電経路よりも、充電経路の方が長くなることは許容されます。例えば、インダクタと同期整流器の間、またはインダクタと出力フィルタコンデンサの間よりも、入力コンデンサとハイサイドMOSFETの間の経路が長くなることの方が許容されます。
- C<sub>OUT\_</sub>へのOUT\_の接続は、短くかつ最短の直線にしてください。ただし、場合によっては、OUT\_接続ノードと出力フィルタコンデンサ間に意図的にある程度のトレース長を取ったほうが望ましい場合があります(「安定性に関して」の項を参照)。
- 敏感なアナログ領域(REF、ILIM\_、およびFB\_)から分離して、高速スイッチングノード(BST\_、DH\_、LX\_、およびDL\_)を配線してください。PGND3およびPGND5をEMIシールドとして使用して、輻射スイッチングノイズをICのフィードバック分圧器とアナログバイパスコンデンサから分離してください。

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

MAX8732A/MAX8733A/MAX8734A

- 端子ストラップを行うすべての制御入力接続端子 (SKIP、ILIM<sub>-</sub>、など)はGNDまたはデバイスのV<sub>CC</sub>に接続してください。

## レイアウト手順

- 電力部品は先にグランド端子を隣接させて配置してください(N2/N4ソース、C<sub>IN</sub>、C<sub>OUT</sub>、およびD1アノード)。可能であれば、これらの接続はすべて、広い切れ目のない銅領域を使って最上層で行ってください。
- コントローラICを同期整流器MOSFETに近接して配置してください。この場合、DH<sub>-</sub>、GND、およびDL<sub>-</sub>ゲート駆動ラインを短く幅広にするために、裏面に配置するのが推奨されます。DL<sub>-</sub>ゲートトレースは、短く幅広にする必要があります。MOSFETがコントローラデバイスから1インチ離れている場合は幅を50mil~100milにしてください。
- ゲート駆動部品(BST<sub>-</sub>ダイオードおよびコンデンサ、V+バイパスコンデンサ)は、コントローラデバイスの近くでひとまとめにしてください。
- 以下のように、DC-DCコントローラのグランド接続を行ってください。デバイスの近くに、小さなアナロググランドプレーンを作成します。小さなアナロググランドプレーンをGNDに接続し(図13)、REF/V<sub>CC</sub>バイパスコンデンサ、FB分圧器、およびILIM抵抗(以上がある場合)のグランド接続にこのプレーンを使用します。PGND用に別の小さなグラ

ドアイランドを作成して、デバイス直近のV+バイパスコンデンサ用にプレーンを使用します。AGNDおよびPGNDプレーンをデバイスのGND端子にまとめて接続します。

- 5) 基板の最上面(電源プレーン)に星形グランドを作成し、2面間のクロストークを最低限に抑えてください。最上面の星形グランドは、入力コンデンサと同期整流器の星形接続です。電流制限を高精度化するために、星形グランドと同期整流器ソース間の抵抗を小さくしてください。最上面の星形グランド(MOSFET、入力、および出力コンデンサ用)を単一の短く幅広の接続で(できれば単一のビアで)小さなアイランドに接続してください。

複数層が利用可能な場合(強く推奨)は、EMIシールドとして機能するPGNDアイランドを最上面層の真下の層に作成してください(例としてMAX1999のEVキットを参照)。これらの各PGNDアイランドをそれぞれ星形グランドビアに接続してください。このことによりグランドビアは最上面をPGNDプレーンに接続することになります。追加のシールドとして機能するソリッドグランドプレーンをデバイスの下部にさらに1つ追加し、またそのソリッドグランドプレーンを星形グランドビアに接続してください。

- 6) 出力電源プレーン(V<sub>CORE</sub>およびシステムグランドプレーン)を、複数のビアで出力フィルタコンデンサの正および負の端子に直接接続してください。

表5. MAX8732A/MAX8733A/MAX8734AとMAX1777/MAX1977/MAX1999の相違点

	MAX8732A/MAX8733A/MAX8734A	MAX1777/MAX1977/MAX1999
Line Transient Behavior	Improved line transient behavior requires only a 0.1μF filter capacitor on V+. Allows fast rising-edge line transients of 10V/μs and falling-edge line transients of 5V/μs.	A 4Ω/4.7μF filter capacitor is required on V+ to limit the dV/dt on the V+ pin.
Ultrasonic Mode	Simplified Z pattern offers better efficiency and smoother transition into continuous-conduction mode.	Original "W" pattern conducts through the high-side MOSFET's body diode, reducing efficiency. Transition between ultrasonic mode and continuous-conduction mode is not as smooth.
LDO3 and LDO5 Sequencing	LDO3 starts only after LDO5 is in regulation, reducing the inrush current when $\overline{\text{SHDN}}$ goes high.	LDO3 and LDO5 start up together at the current limit of each LDO, causing large inrush currents through the 4Ω series resistor at V+.
Soft-Shutdown Enable Delay	Soft-shutdown (10Ω discharge feature) is enabled immediately when an output is enabled, and is not dependent on the 22ms (typ) startup undervoltage blanking timer.	Soft-shutdown (10Ω discharge feature) is enabled only after the 22ms (typ) startup undervoltage blanking time. This causes DL <sub>-</sub> to be driven high if the part is commanded to turn off before the 22ms timer.
High-Output Impedance in UVLO	When LDO5 falls below its 4V (typ) UVLO threshold, DH <sub>-</sub> and DL <sub>-</sub> are immediately pulled low, and the outputs are high impedance. The outputs are discharged by the load.	When LDO5 falls below its 4V (typ) UVLO threshold, DH <sub>-</sub> is immediately pulled low and DL <sub>-</sub> forced high to clamp the output rails. This causes the outputs to swing below ground.

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

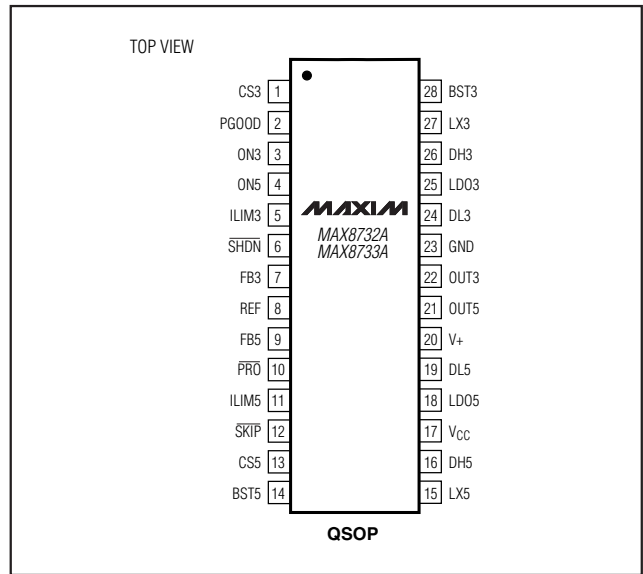
MAX8732A/MAX8733A/MAX8734A

## 型番(続き)

PART	TEMP RANGE	PIN-PACKAGE	5V/3V SWITCHING FREQUENCY (kHz)
MAX8734AEEI+	-40°C to +85°C	28 QSOP	200/300 or 400/500
MAX8734AEEI	-40°C to +85°C	28 QSOP	400kHz/500

+は鉛フリーパッケージを示します。

## ピン配置(続き)



## チップ情報

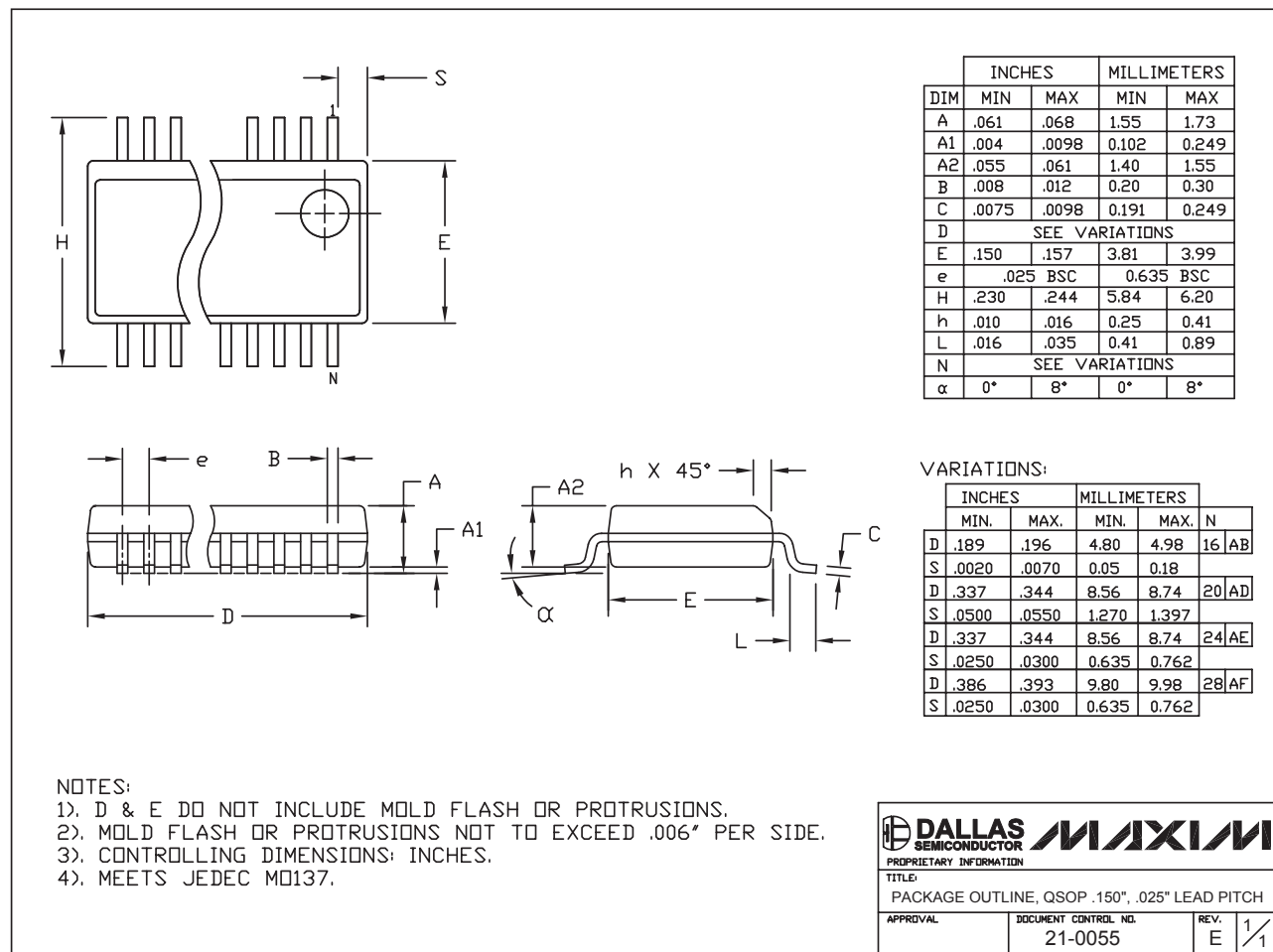
TRANSISTOR COUNT: 8335

PROCESS: BiCMOS

# ノートブックコンピュータ用、高効率、クワッド出力、メイン電源コントローラ

## パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



QSOP EPSS

MAX8732A/MAX8733A/MAX8734A

**マキシム・ジャパン株式会社**

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 33

© 2005 Maxim Integrated Products, Inc. All rights reserved. MAXIM is a registered trademark of Maxim Integrated Products, Inc.