

Evaluation Kit
Information Included

MAXIM

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX783

概要

MAX783は、ノートブックコンピュータ、または類似のバッテリー駆動機器用にシステム設計された電源コントローラで、+3.3V及び+5V用の高性能ステップダウン(バック)パルス幅変調器(PWM)2個と、それに付加されたフライバック巻線コントローラによって駆動される、デュアルのPCMCIA VPP出力を備えています。その他、CMOS/RTCバックアップ用の、デュアル、低ドロップアウト、超低消費電力リニアレギュレータと、精密、低電圧検出コンパレータ2個も内蔵しています。

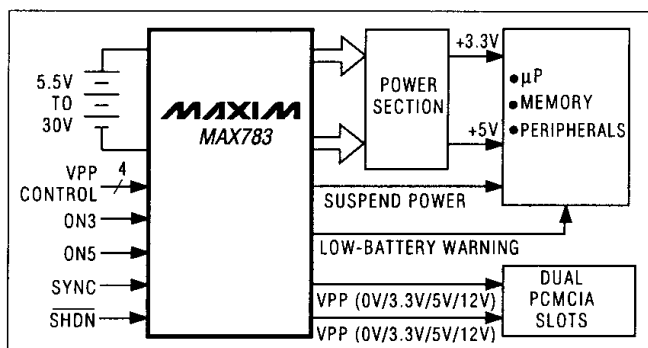
重負荷時での同期整流及びPWM動作、また軽負荷時でのIdle-Mode™動作により、高い効率(2Aで95%、5mA~3Aで80%以上)が得られます。また、動作周波数が高いこと(300kHz/200kHz)、そして新しい電流モードPWM方式(1A負荷あたり30 μ Fの低出力フィルタコンデンサを使用可能)を採用しているため、小型部品の使用が可能です。ライン/ロード・トランジェント応答は大変優れており、60kHzの高ユニティゲイン・クロスオーバー周波数により4~5回のクロックサイクル以内で出力応答がとれます。高集積化と低価格の外付けNチャンネルMOSFETを使用するため、システム全体のコストは安価なものとなります。フライバック巻線コントローラは、メイン出力の負荷がなくてもレギュレート可能な低価格の+15Vハイサイド出力を提供しています。

その他の特長としては、中負荷から重負荷における低ノイズの固定周波数PWM動作と、磁気ペン入力システムやコンピュータ通信等のノイズに敏感なアプリケーション用の同期オシレータが挙げられます。MAX783はMAX782と類似していますが、フライバック巻線が5Vインダクタではなく3.3Vインダクタ上に付加されていること、VPP出力が3.3Vにもプログラム可能なこと、及び素子が完全にシャットダウンできることが異なっています。

アプリケーション

ノートブックコンピュータ
ポータブル・データターミナル
コンピュータ通信
ペン入力システム

標準アプリケーションダイアグラム



特長

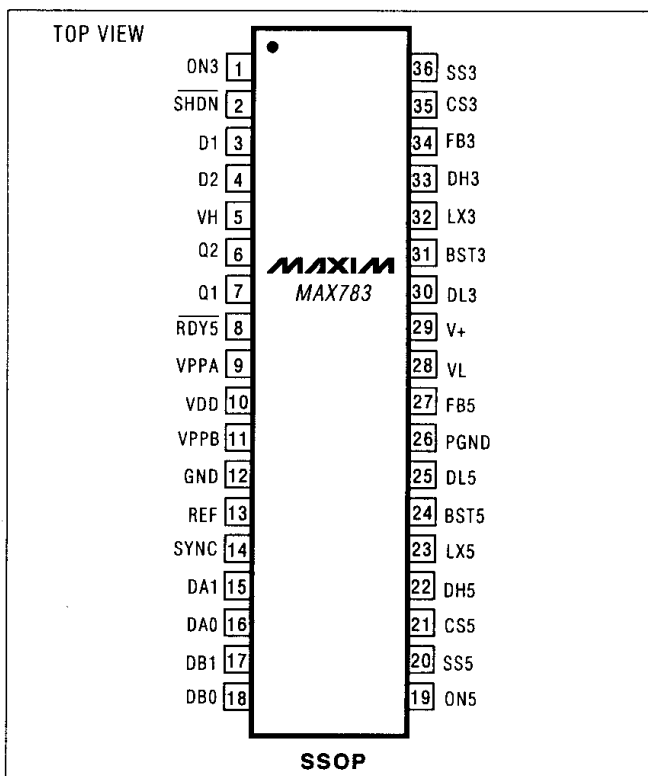
- ◆デュアルPWMバックコントローラ(+3.3V及び+5V)
- ◆デュアルPCMCIA VPP出力(0V/3.3V/5V/12V)
- ◆2個の精密コンパレータ、またはレベルトランスレータ
- ◆パワーレディ出力(RDY5)
- ◆効率：95%
- ◆6セルからの動作に最適
- ◆自己消費電流：420 μ A
スタンバイ電流：70 μ A(リニアレギュレータは動作)
シャットダウン電流：25 μ A
- ◆入力電圧範囲：5.5V~30V
- ◆SSOPパッケージ
- ◆固定出力電圧：
3.3V (標準)
3.45V (高速Pentium™)
3.6V (Power PC™)

型番

PART	TEMP. RANGE	PIN-PACKAGE	Vout
MAX783CBX	0°C to +70°C	36 SSOP	3.3V
MAX783RCBX	0°C to +70°C	36 SSOP	3.45V

Ordering Information continued on last page.

ピン配置



™Idle-Mode is a trademark of Maxim Integrated Products. Pentium is a trademark of Intel. PowerPC is a trademark of IBM.

MAXIM

Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX783

ABSOLUTE MAXIMUM RATINGS

V+ to GND	-0.3V, +36V
PGND to GND	±2V
VL to GND	-0.3V, +7V
BST3, BST5 to GND	-0.3V, +36V
LX3 to BST3	-7V, +0.3V
LX5 to BST5	-7V, +0.3V
Inputs/Outputs to GND	
(D1, D2, \overline{SHDN} , ON5, REF, SYNC, DA1, DA0, DB1, DB0, ON5, SS5, CS5, FB5, RDY5, CS3, FB3, SS3, ON3)	-0.3V, (VL + 0.3V)
VDD to GND	-0.3V, 20V
VPPA, VPPB to GND	-0.3V, (VDD + 0.3V)
VH to GND	-0.3V, 20V
Q1, Q2 to GND	-0.3V, (VH + 0.3V)
DL3, DL5 to PGND	-0.3V, (VL + 0.3V)

DH3 to LX3	-0.3V, (BST3 + 0.3V)
DH5 to LX5	-0.3V, (BST5 + 0.3V)
REF, VL, VPP Short to GND	Momentary
REF Current	20mA
VL Current	50mA
VPPA, VPPB Current	100mA
Continuous Power Dissipation (TA = +70°C)	
SSOP (derate 11.76mW/°C above +70°C)	762mW
Operating Temperature Ranges:	
MAX783CBX/MAX783_CBX	0°C to +70°C
MAX783EBX/MAX783_EBX	-40°C to +85°C
Storage Temperature Range	-65°C to +160°C
Lead Temperature (soldering, 10sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V+ = 15V, GND = PGND = 0V, I_{VL} = I_{REF} = 0mA, \overline{SHDN} = ON3 = ON5 = 5V, other digital input levels are 0V or +5V, TA = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
3.3V AND 5V STEP-DOWN CONTROLLERS						
Input Supply Range		5.5		30	V	
FB5 Output Voltage	0mV < (CS5-FB5) < 70mV, 6V < V + < 30V (includes load and line regulation)	4.80	5.08	5.20	V	
FB3 Output Voltage	0mV < (CS3-FB3) < 70mV, 6V < V + < 30V (includes load and line regulation)	MAX783	3.17	3.35	3.46	V
		MAX783R	3.32	3.50	3.60	
		MAX783S	3.46	3.65	3.75	
Load Regulation	Either controller (0mV to 70mV)		2.5		%	
Line Regulation	Either controller (6V to 30V)		0.03		%/V	
Current-Limit Voltage	CS3-FB3 or CS5-FB5	80	100	120	mV	
	CS3-FB3 (VDD < 13V, flyback mode)	-50	-100	-160		
SS3/SS5 Source Current		2.5	4.0	6.5	μA	
SS3/SS5 Fault Sink Current		2			mA	
15V FLYBACK CONTROLLER						
VDD Regulation Setpoint	Falling edge, hysteresis = 1%	13		14	V	
VDD Shunt Setpoint	Rising edge, hysteresis = 1%	18		20	V	
VDD Shunt Current	VDD = 20V	2	3		mA	
Quiescent VDD Current	VDD = 18V, ON3 = ON5 = 5V, VPPA/VPPB programmed to 12V with no external load		140	300	μA	
Off VDD Current	VDD = 18V, ON3 = ON5 = 5V, VPPA/VPPB programmed to 0V		15	30	μA	
PCMCIA REGULATORS (Note 1)						
VPPA/VPPB Output Voltage	Program to 12V, 13V < VDD < 19V, 0mA < I _L < 60mA	11.60	12.10	12.50	V	
	Program to 5V, 13V < VDD < 19V, 0mA < I _L < 60mA	4.85	5.05	5.20		
	Program to 3.3V, 13V < VDD < 19V, 0mA < I _L < 60mA	3.17	3.30	3.43		
	Program to 0V, 13V < VDD < 19V, 0mA < I _L < 0.3mA	-0.30		0.30		

ELECTRICAL CHARACTERISTICS (continued)

(V+ = 15V, GND = PGND = 0V, I_{VL} = I_{REF} = 0mA, $\overline{\text{SHDN}}$ = ON3 = ON5 = 5V, other digital input levels are 0V or +5V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
INTERNAL REGULATOR AND REFERENCE						
VL Output Voltage	ON5 = ON3 = 0V, 5.5V < V+ < 30V, 0mA < I _L < 25mA	4.5		5.5	V	
VL Fault Lockout Voltage	Falling edge, hysteresis = 1%	3.6		4.2	V	
VL/FB5 Switchover Voltage (also RDY5 Trip Voltage)	Rising edge of FB5, hysteresis = 1%	4.2		4.7	V	
REF Output Voltage	No external load (Note 2)	3.24		3.36	V	
REF Fault Lockout Voltage	Falling edge	2.4		3.2	V	
REF Load Regulation	0mA < I _L < 5mA (Note 3)		30	75	mV	
Shutdown V+ Current	$\overline{\text{SHDN}}$ = D1 = D2 = ON3 = ON5 = DA0 = DA1 = DB0 = DB1 = 0V, V+ = 30V		25	40	μA	
Standby V+ Current	D1 = D2 = ON3 = ON5 = DA0 = DA1 = DB0 = DB1 = 0V, V+ = 30V		70	110	μA	
Quiescent Power Consumption (both controllers on)	D1 = D2 = D3 = DA0 = DA1 = DB0 = DB1 = 0V, FB5 = CS5 = 5.25V, FB3 = CS3 = 3.5V		5.2	8.6	mW	
Off V+ Current	FB5 = CS5 = 5.25V, VL switched over to FB5		30	60	μA	
COMPARATORS						
D1, D2 Trip Voltage	Falling edge, hysteresis = 1%	1.61		1.69	V	
D1, D2 Input Current	D1 = D2 = 0V to 5V			±100	nA	
Q1, Q2 $\overline{\text{RDY5}}$ Source Current	VH = 15V, VOUT = 2.5V	12	20	30	μA	
Q1, Q2 $\overline{\text{RDY5}}$ Sink Current	VH = 15V, VOUT 2.5V	200	500	1000	μA	
Q1, Q2, $\overline{\text{RDY5}}$ Output High Voltage	I _{SOURCE} = 5μA, VH = 3V	VH - 0.5			V	
Q1, Q2, $\overline{\text{RDY5}}$ Output Low Voltage	I _{SINK} = 20μA, VH = 3V				0.4	V
Quiescent VH Current	VH = 18V, D1 = D2 = 5V, no external load		4	10	μA	
OSCILLATOR AND INPUTS/OUTPUTS						
Oscillator Frequency	SYNC = 3.3V	270	300	330	kHz	
	SYNC = 0V or 5V	170	200	230		
SYNC High Pulse Width		200			ns	
SYNC Low Pulse Width		200			ns	
SYNC Rise/Fall Time	Not tested			200	ns	
Oscillator SYNC Range		240		350	kHz	
Maximum Duty Cycle	SYNC = 3.3V	89	92		%	
	SYNC = 0V or 5V	92	95			
Input Low Voltage	$\overline{\text{SHDN}}$, ON3, ON5, DA0, DA1, DB0, DB1, SYNC			0.8	V	
Input High Voltage	$\overline{\text{SHDN}}$, ON3, ON5, DA0, DA1, DB0, DB1	2.4			V	
	SYNC	VL - 0.5				
Input Current	$\overline{\text{SHDN}}$, ON3, ON5, DA0, DA1, DB0, DB1, V _{IN} = 0V or 5V			±1	μA	

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX783

ELECTRICAL CHARACTERISTICS (continued)

($V_+ = 15V$, $GND = PGND = 0V$, $I_{VL} = I_{REF} = 0mA$, $\overline{SHDN} = ON3 = ON5 = 5V$, other digital input levels are 0V or +5V, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
DL3/DL5 Sink/Source Current	$V_{OUT} = 2V$		1		A
DH3/DH5 Sink/Source Current	$BST3-LX3 = BST5-LX5 = 4.5V$, $V_{OUT} = 2V$		1		A
DL3/DL5 On Resistance	High or low			7	Ω
DH3/DH5 On Resistance	High or low, $BST3-LX3 = BST5-LX5 = 4.5V$			7	Ω

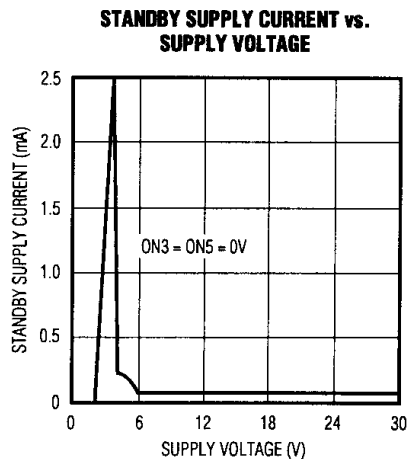
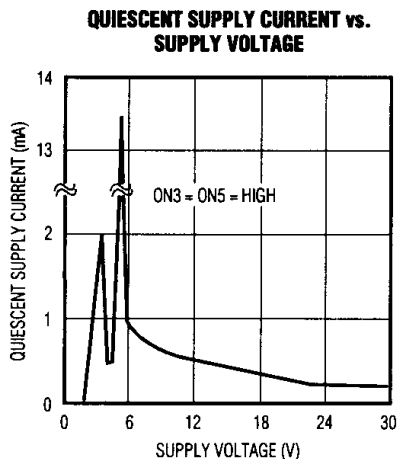
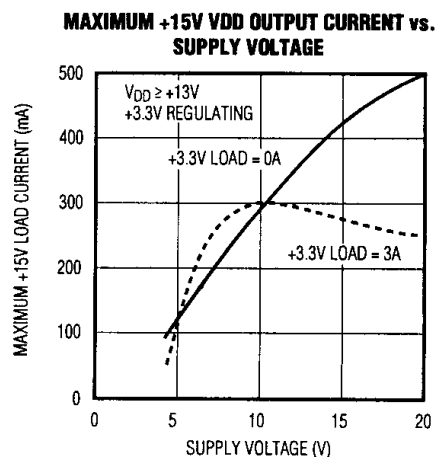
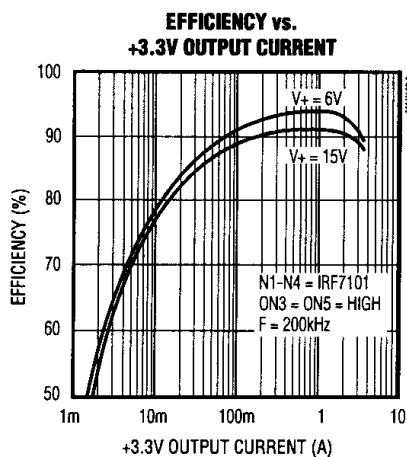
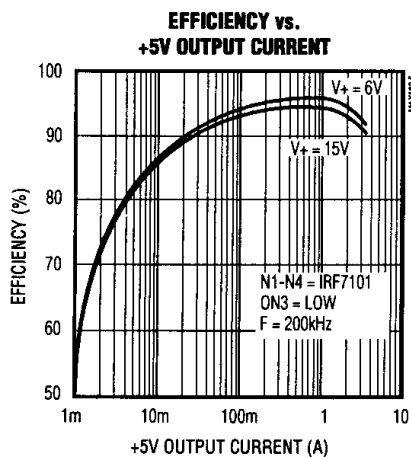
Note 1: Output current is further limited by maximum allowable package power dissipation.

Note 2: Because the reference uses V_L as its supply, the REF line regulation error is insignificant.

Note 3: The main switching outputs track the reference voltage. Loading the reference reduces the main outputs slightly according to the closed-loop gain (AV_{CL}) and the reference voltage load regulation error. AV_{CL} for the +3.3V supply is unity gain. AV_{CL} for the +5V supply is 1.54.

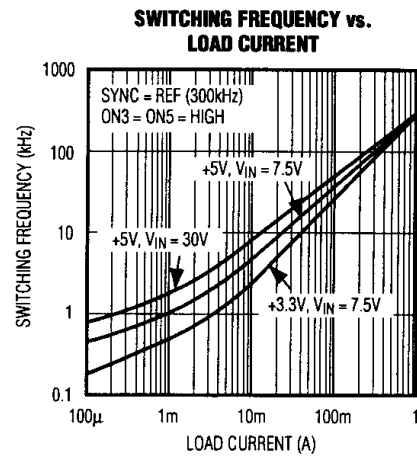
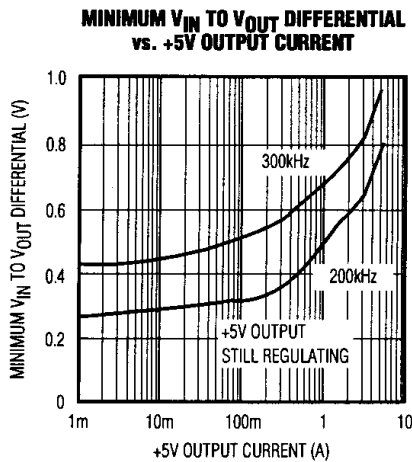
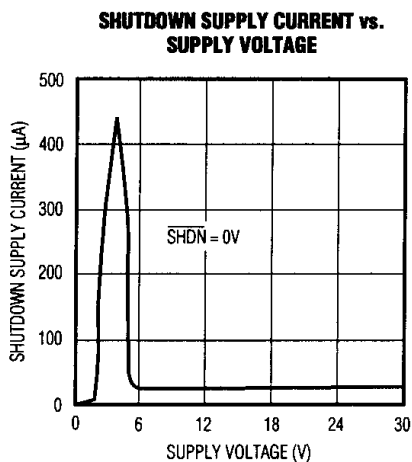
標準動作特性

(Circuit of Figure 1, Transpower TTI5902 transformer, $T_A = +25^\circ C$, unless otherwise noted).

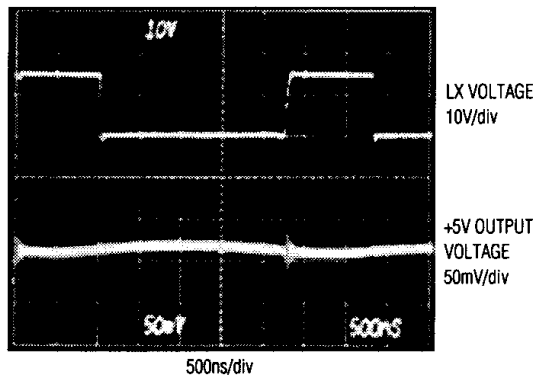


標準動作特性 (続き)

(Circuit of Figure 1, Transpower TTI5902 transformer, $T_A = +25^\circ\text{C}$, unless otherwise noted).

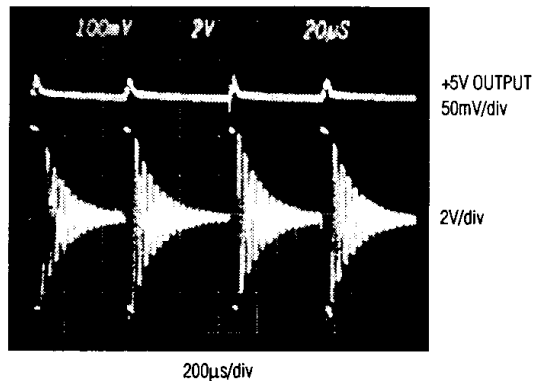


PULSE-WIDTH MODULATION MODE WAVEFORMS



$I_{LOAD} = 1\text{A}$
 $V_{IN} = 16\text{V}$

IDLE-MODE WAVEFORMS



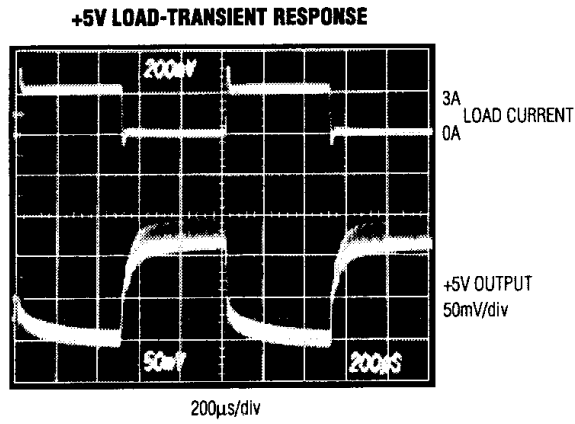
$I_{LOAD} = 100\text{mA}$
 $V_{IN} = 10\text{V}$

ノートブックコンピュータ用 トリプル出力電源コントローラ

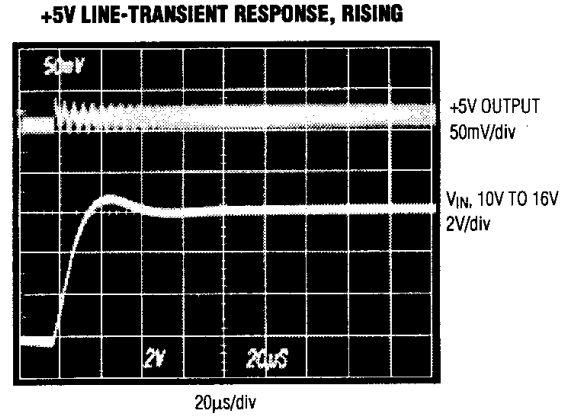
MAX783

標準動作特性 (続き)

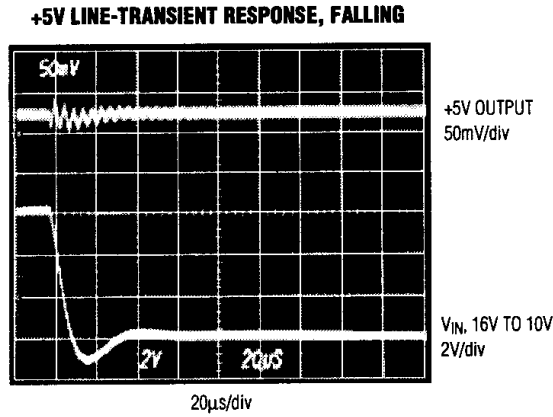
(Circuit of Figure 1, Transpower TT15902 transformer, $T_A = +25^\circ\text{C}$, unless otherwise noted).



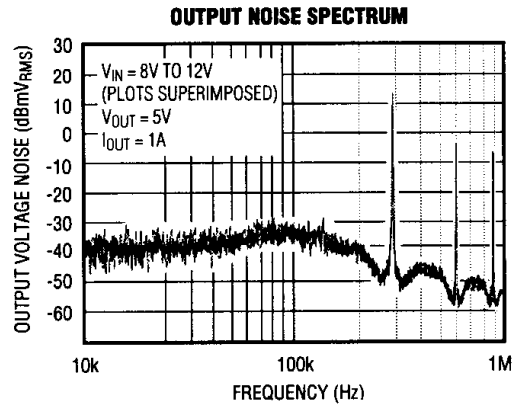
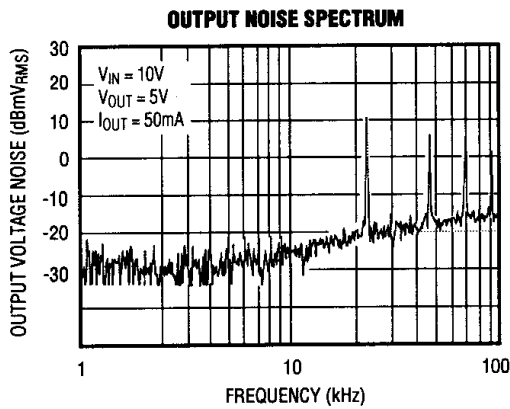
$V_{IN} = 15\text{V}$



$I_{LOAD} = 2\text{A}$



$I_{LOAD} = 2\text{A}$



端子説明

端子	名称	機能
1	ON3	+3.3VのPWM電源をディセーブルするON/OFF制御入力。自動スタートアップ用にはVLに接続します。
2	$\overline{\text{SHDN}}$	シャットダウン制御入力で、ロー・アクティブです。自動スタートアップ用にはVLに接続します。シャットダウン時でもVL電源は動作します。 $\overline{\text{SHDN}}$ をVL+0.5V以上にしないこと。
3	D1	#1レベルトランスレータ/コンパレータ非反転入力。スレッショルド=+1.650V。Q1を制御。未使用の場合、グランドに接続します。
4	D2	#2レベルトランスレータ/コンパレータ非反転入力(D1参照)。
5	VH	レベルトランスレータ/コンパレータ及びRDY5出力用の外部電源入力。
6	Q2	#2レベルトランスレータ/コンパレータ出力。D3がハイの場合、VHから20 μ Aをソースします。D3がローの場合、VH=0Vでも500 μ Aをグランドにシンクします。
7	Q1	#1レベルトランスレータ/コンパレータ出力(Q2参照)。
8	$\overline{\text{RDY5}}$	メイン+5V電源のパワーレディ信号で、0VとVH間をスイング。+5V出力が4.5V以上の場合に“ロー”を出力。
9	VPPA	0V、3.3V、5V、12VのPCMCIA VPP出力。60mAまでソースします。DA0及びDA1によって制御。
10	VDD	15Vフライバック入力(フィードバック)。VDDが19Vを越えた場合、シャントレギュレータによりグランドに3mA流します。また、Vppレギュレータの電源入力です。
11	VPPB	0V、3.3V、5V、12VのPCMCIA VPP出力。60mAまでソースします。DB0及びDB1によって制御。
12	GND	低電流アナロググランド。全ての出力に対するフィードバック基準点。
13	REF	3.3Vリファレンス出力で5mAまで外部負荷にソースします。1 μ F/mA負荷または0.22 μ F(min)でグランドにバイパス。
14	SYNC	オシレータ制御/同期入力。f=200kHzではVL又はグランドに接続し、f=300kHzではREFに接続します。240kHz~350kHzの範囲で外部同期化する場合、ハイからローへの変化で新しいサイクルがスタートします。
15-18	DA1, DA0, DB1, DB0	工業標準コーディングによるPCMCIAデジタル制御入力(表1参照)。
19	ON5	+5VのPWM電源をディセーブルするON/OFF制御入力。自動スタートアップ用にはVLに接続します。
20	SS5	+5V電源のソフトスタート制御入力。全電流制限までのランプ時間は1ms/nF(グランド間とのコンデンサ)。
21	CS5	+5V電源の電流検出入力。電流制限レベルは、FB5を基準に+100mVです。
22	DH5	+5V電源のハイサイドMOSFET用ゲートドライブ出力
23	LX5	+5V電源のインダクタ接続
24	BST5	+5V電源のブーストコンデンサ接続(0.1 μ F)
25	DL5	+5V電源のローサイドMOSFET用ゲートドライブ出力
26	PGND	パワーグランド
27	FB5	+5VのPWM電源用のフィードバック及び電流検出入力
28	VL	内部回路用の5Vロジック電源。VLは常にオン、また外部負荷に対して5mAまでソースできます。
29	V+	バッテリーからの電源入力(5.5V~30V)
30	DL3	+3.3V電源のローサイドMOSFET用ゲートドライブ出力
31	BST3	+3.3V電源のブーストコンデンサ接続(0.1 μ F)
32	LX3	+3.3V電源のインダクタ接続
33	DH3	+3.3V電源のハイサイドMOSFET用ゲートドライブ出力
34	FB3	+3.3VのPWM電源用のフィードバック及び電流検出入力
35	CS3	+3.3V電源の電流検出入力。電流検出レベルは、FB3を基準に+100mVです。
36	SS3	+3.3V電源のソフトスタート制御入力。全電流制限までのランプ時間は1ms/nF(グランド間とのコンデンサ)。

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX783

表1. VPP制御端子の真理値表

D_0	D_1	VPP
0	0	0V
0	1	5V
1	0	12V
1	1	3.3V

詳細

MAX783は、5.5V~30Vの入力を6個の出力に変換し(図1)、そのうち2個のハイパワー、スイッチモードパルス幅変調(PWM)電源を、+5Vと+3.3Vで発生します。この2個の電源は200kHzまたは300kHzで動作するため、超小型の外付け部品を使用することが可能です。出力電流能力は外付け部品に依存し、各電源で6Aを上回ります。図2に示されているように、2個の12VのVPP出力、5V/25mAの内部電源(VL)及び3.3V/5mAのリファレンス電圧はリニアレギュレータによって発生します。内部電源の安定性が失われた場合、フォルト保護回路によりPWMとハイサイド電源は遮断されます。

2個の精密コンパレータを備えており、この出力段構成により負荷の切換えアプリケーションでの外部NチャンネルMOSFET駆動用として、また一般的なロジック信号のレベルトランスレータとして使用できます。

MAX783は5.5V~30Vの入力電圧範囲を許容できますが、+15Vのフライバック巻線コントローラが+3.3Vバック電源に付加されているため、低い入力電圧用に適しています。この構成により、類似製品のMAX782(巻線が+5V側に付加)に比べ、+15Vの高い負荷能力を維持しながら、より低い入力電圧に適應します。しかしながら、MAX783のトランスはより高い巻線比(4:1対2:1)を持つため、内部巻線容量が多くなり、入力電圧が高い時にトランスの2次においてスイッチングノイズが大きくなります。このため、MAX783の標準アプリケーション回路は外付け部品を含めて、最大入力電圧が20V以下の低入力電圧(6~8セル)の設計に適しています。MAX783は30Vの入力を許容できますが、この条件下では、トランスの2次においてより多くのノイズとより高い電圧スイングが予想されます。入力電圧が20V以上の場合には、インダクタ値及びフィルタコンデンサ値の調整が必要です(設計手順を参照)。

+5V電源

+5V電源は、2個のNチャンネルMOSFET、整流器、及びLC出力フィルタを用いた電流モードPWMステップダウンレギュレータによって発生されます(図1)。ハイサイドMOSFET

へのゲート駆動信号は、バッテリー電圧以上にする必要があり、BST5に接続されている0.1 μ Fコンデンサを用いたブースト回路によって供給されます。図1に示された回路では、+5V電源のドロップアウト電圧は2A時400mV(typ)です。V+が5V近くに低下すると、VLレギュレータ出力が低電圧ロックアウトスレッショルドの4Vに達するまで、+5V出力はV+と共に低下します。この時点で、+5V電源はターンオフします。

LX5の同期整流器は、整流ダイオードでの電圧をクランプすることで、効率を高くします。最大電流制限は外付け検出抵抗により設定され、スタートアップ時または短絡時の過剰なインダクタ電流を防ぎます。プログラブルのソフトスタートは、外付けコンデンサにより設定されます。これにより、スタートアップ時の突入サージ電流を低減し、また電源シーケンスのためのパワーアップ時間を調整できます。

+3.3V電源

+3.3V出力は+5V電源と同じように電流モードPWMステップダウンレギュレータによって供給されます。+3.3V電源はトランスの1次巻線をインダクタとして使用し、2次側を15VのVDD電源用に使用します。

2つのPWMコントローラの初期設定周波数は200kHz(SYNCはGND又はVLに接続)ですが、SYNCをREFに接続することにより300kHzが使用できます。

+3.3V及び+5V PWMバックコントローラ

この2個の電流モードPWMバックコントローラは、出力電圧設定が異なること、及び+3.3V側でフライバック巻線制御ループを備えていることを除けば同一のもので、また、マスターのオシレータに同期していることや共通のリファレンス(REF)及びロジック電源(VL)を使用していることを除けばそれぞれ独立しています。各PWMはON3及びON5を経由して別々にターンオン、ターンオフされます。PWMはダイレクトサミング型で、従来の積算型のエラーアンプやそれに伴う位相シフトがないため、“設計手順”の項に書かれているフィルタコンデンサのESRが満たされていれば、外付けフィードバック補償部品は必要ありません。

メインゲインブロックは、4個の入力信号(出力電圧エラー信号、電流検出信号、スロープ補償ランプ、精密電圧リファレンス)を加算するオープンループコンパレータです。このダイレクトサミング方式は、理想とする出力電圧のサイクル毎の制御に近づくものです。重負荷時、このコントローラは完全なPWMモードで動作し、オシレー

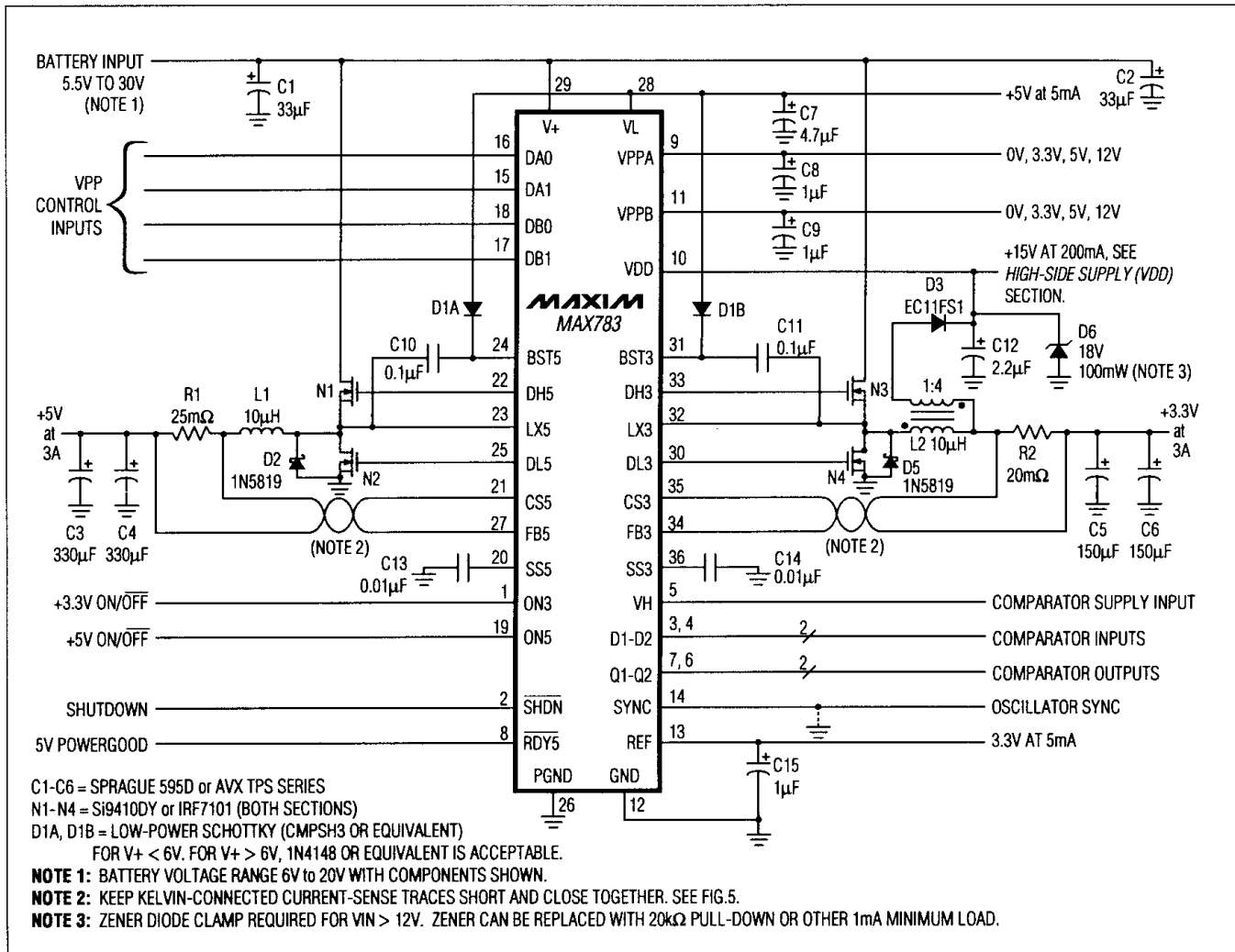


図1. MAX783アプリケーション回路

タからの全てのパルスは出力ラッチをセットし、デューティ値(約 V_{out}/V_{in})によって設定された期間中ハイサイドスイッチをターンオンします。ハイサイドスイッチがターンオフすると、同期整流ラッチがセットされ、60ns後ローサイドスイッチがターンオンします。ローサイドスイッチは、連続モードでは次のクロックサイクルの始めまで、また断続モードではインダクタ電流がゼロを横切るまでターンオンのままです。インダクタ電流が100mVの電流制限スレッシュホールドを越える異常時には、ハイサイドラッチはリセットされ、ハイサイドスイッチはターンオフされます。

軽負荷時、インダクタ電流が最小電流コンパレータによって設定された25mVのスレッシュホールド値を下回る時、PWMはアイドルモードに入り、スイッチング周波数を低

下させスイッチング損失を低減するためにオシレータパルスのほとんどをスキップします。FB₁信号がリファレンス電圧レベル以下に低下しない限り、最小電流コンパレータが各サイクルの始めにハイサイドラッチを直にリセットするため、軽負荷時にはオシレータの制御は遮断されてしまいます。

フライバック巻線コントローラは、メインの+3.3V出力に負荷がかかっていない場合でも、+15V VDD電源をレギュレートします。VDDが+13Vに設定されたVDDレギュレーションスレッシュホールド以下に低下した場合、1 μ sのワンショットはトリガされインダクタ電流がゼロを横切る点より更にローサイドスイッチのオンタイムが拡張されます(断続モードにおいて)。これによりインダクタ(1次側)電流は反転され、出力フィルタコンデンサから電流が流れ、

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX783

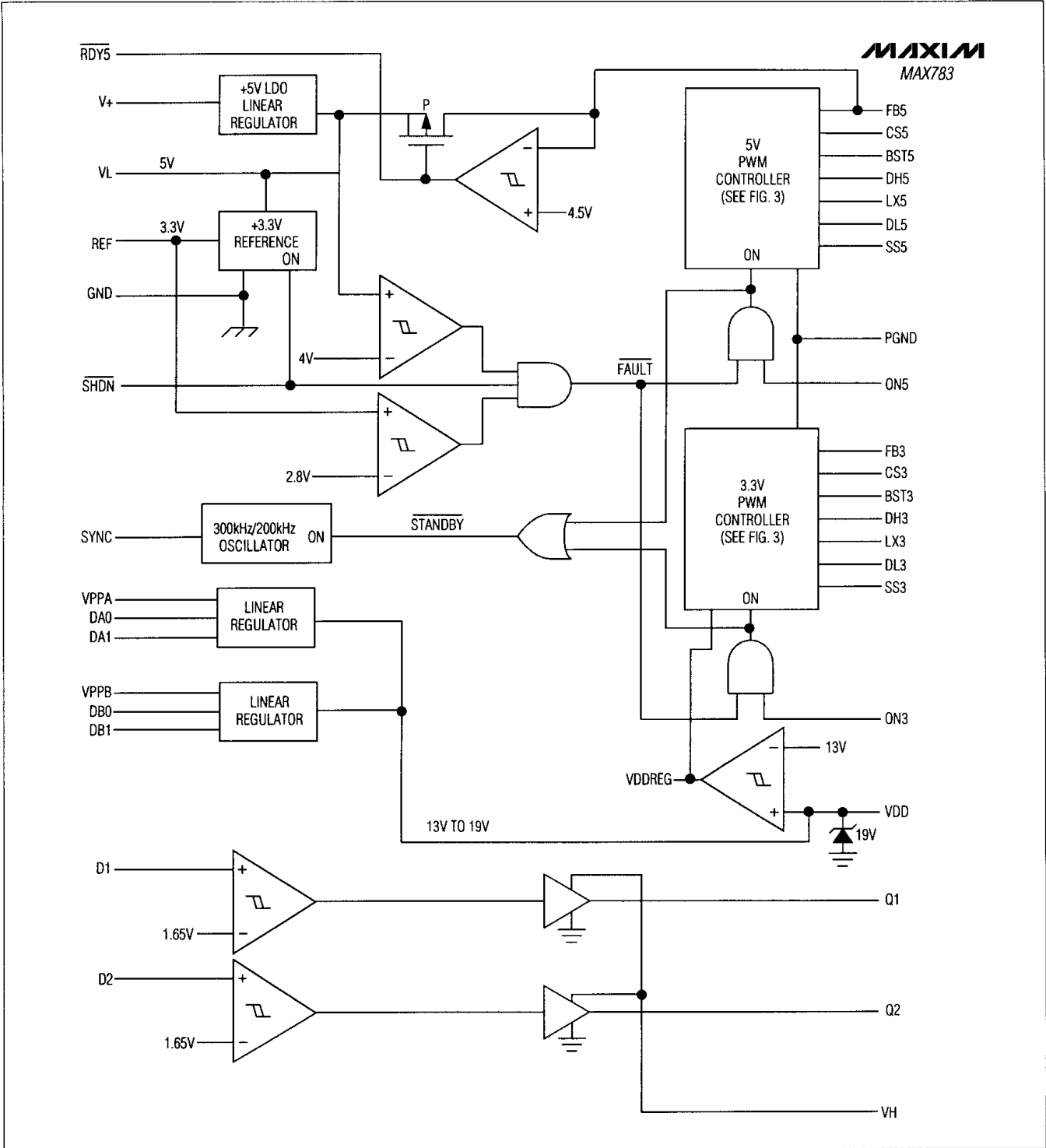


図2. ブロック図

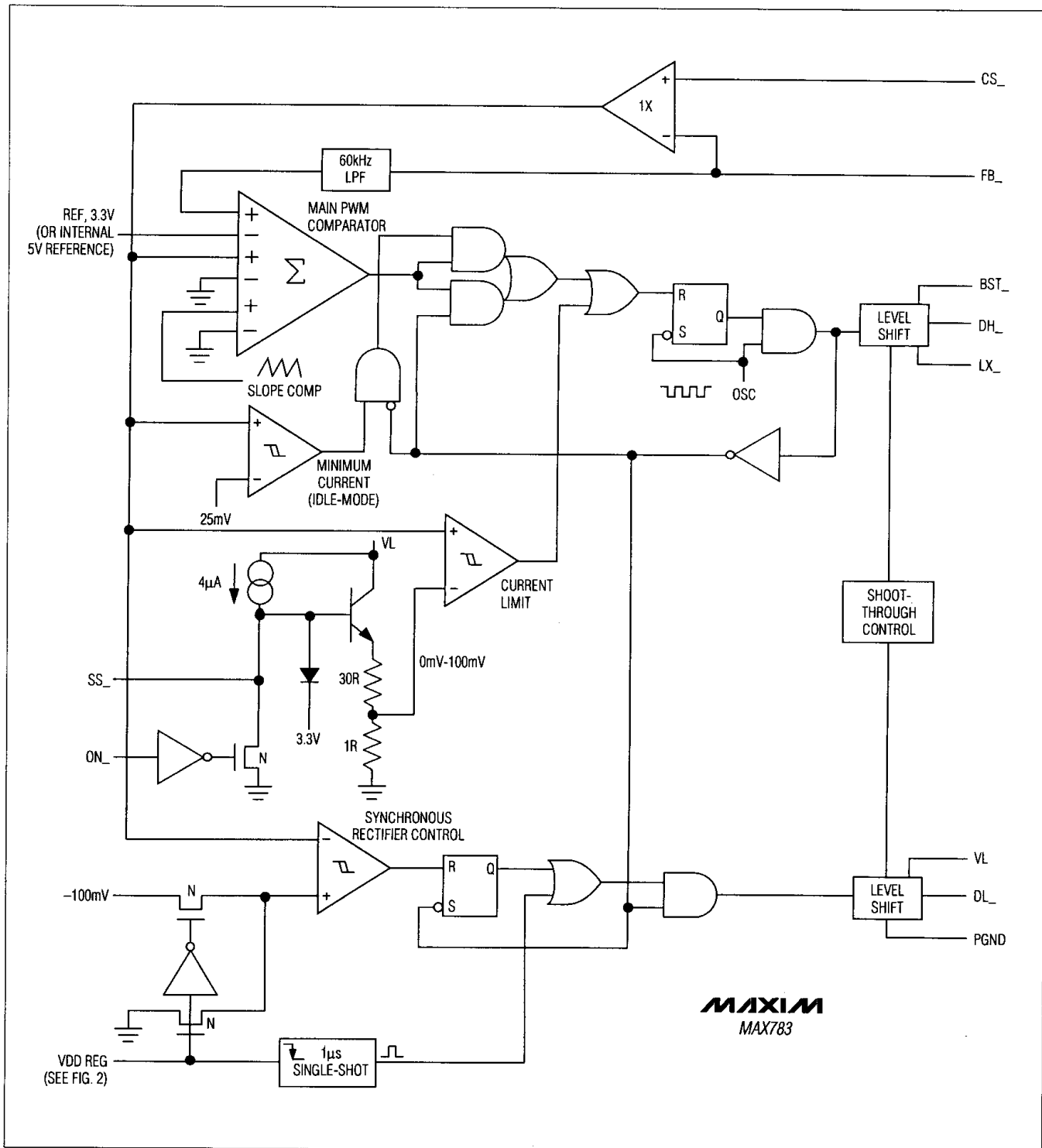


図3. PWMコントローラブロック図

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX783

フォワードモードでフライバックトランスを動作させます。フォワードモードではトランスの2次側がローインピーダンスになるため、+15Vのフィルタコンデンサが素早く再充電され、VDDが安定化されます。

ソフトスタート/SS_入力

コンデンサをSS3及びSS5に接続することで、ON3とON5がハイに駆動された後、+3.3V及び+5V電源が徐々に上昇します。ON3またはON5がローの場合、それぞれのSSコンデンサはグラウンドに放電されます。ON3またはON5がハイに駆動された場合、このコンデンサは4 μ Aの定電流ソースによって4Vまで充電されます。この結果SS_端子のランプ電圧は、電流制限コンパレータの設定点を直線的に増加させ、外付けパワー-MOSFETへのデューティサイクルを最大出力になるまで増加させます。SSコンデンサが無い場合、この回路は10 μ s以内で最大電流制限に達します。

ソフトスタートにより初期の突入電流ピークを減少させることができ、スタートアップ時間を外部で設定することができます。

同期整流

同期整流によりショットキ整流器に伴う損失を低減することで、高効率が得られます。また、MAX783のゲート駆動用ブースト電源及びVDD電源を正常に動作させるにはこの同期整流MOSFETが必要です。

外部ハイサイドパワー-MOSFETがターンオフされると、インダクタに蓄えられたエネルギーにより端子電圧がすぐに反転します。電流は、インダクタ、ショットキダイオード、負荷によって構成されたループ内を流れ、フィルタコンデンサを充電します。ショットキダイオードの順方向電圧は約0.5Vで、小さいですがかなりの電力損失が発生し効率が悪くなります。同期整流器のMOSFETはダイオードと並列に接続され、ダイオードが導通した後すぐにDL3(またはDL5)によってターンオンされます。同期整流器のオン抵抗($r_{os(on)}$)はかなり低いため、損失は低下します。

インダクタ電流がゼロに低下した時、同期整流MOSFETはターンオフされます。

クロスコンダクション(または貫通)と言われるものは、ハイサイドスイッチが同期整流器と同時にターンオンした場合に発生しますが、内部にはブレーク・ビフォー・メイクのタイミング方式を採用しているため貫通は起こりません。ショットキダイオードは両MOSFETがオンしていない期間導通していますが、これは同期整流MOSFETの損失の大きいボディダイオードが導通しないようにすることで効率を上げます。

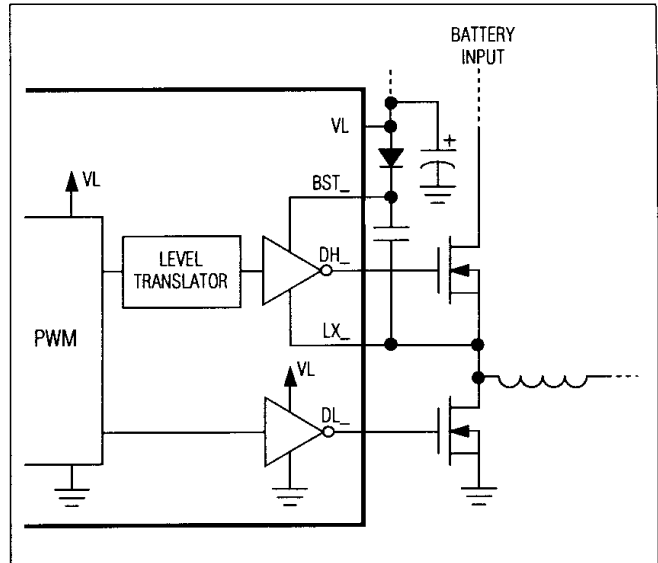


図4. ブーストゲート駆動電源

この同期整流器は、断続モード、アイドルモードを含め全ての状態において動作します。+3.3V同期整流器は、15V VDD電圧も制御します(ハイサイド電源(VDD)の項を参照)。

ブーストゲート駆動電源

ハイサイドNチャンネルスイッチのゲート駆動電圧は、図4に示されているようにフライングコンデンサを用いたブースト回路により発生されます。このコンデンサはダイオードを経由してVL電源から交互に充電され、そしてハイサイドMOSFETのゲート・ソース端子間に並列に接続されます。スタートアップ時、同期整流(ローサイド)MOSFETは、LX_を0Vにし、BST_コンデンサを5Vに充電します。2回目のハーフサイクルで、PWMはBST_とDH_間の内部スイッチを閉じることでコンデンサをMOSFETゲートに接続し、ハイサイドMOSFETをターンオンさせます。これにより、ハイサイドスイッチをターンオンするのに必要な電圧がバッテリー電圧の上にブーストされた+5Vゲート駆動信号として得られます。

断続モード(軽負荷)においてハイサイドMOSFETのゲート(DH3とDH5)で見られるリングングは、インダクタとLX_ノードの浮遊容量によって構成される共振回路に残っているエネルギーによって起こる自然の動作状態です。ゲートドライバの負電源はLX_を基準としているため、リングングはゲート駆動用電源に直接カップリングされません。

動作モード

PWM モード

重負荷時(フルロードの約25%以上)、+3.3Vと+5V電源は連続電流モードのPWM電源として動作します(“標準動作特性”の項を参照)。デューティサイクル(%ON)のおおよその値は次の式で表せます。

$$\%ON = V_{OUT}/V_{IN}$$

電流はインダクタを連続して流れます。まず、パワーMOSFETが導通している時、電流は増加し、その後、エネルギーがインダクタに蓄えられ、そして負荷に放電されるため各サイクルのフライバック期間で電流は低下します。充電時、インダクタを流れる電流は負荷にも流れるため、連続してインダクタから負荷に電流が流れます。これにより出力リップルが最小限に抑えられ、外形サイズも電氣的にも小さなインダクタの使用が可能です。出力リップルはフィルタコンデンサのESR(等価直列抵抗)に依存し、50mV(typ)以下です(“設計手順”の項を参照)。出力リップルは軽負荷時、及び最大入力電圧時において最大となります。

アイドルモード

軽負荷時(フルロードの25%以下)、多くのクロックパルス完全にスキップし、1回のクロック期間のみ、ドライブ電圧をターンオン/オフすることによって、効率はさらに上がります。従ってオシロスコープ上でゴーストとして見られる非同期スイッチングは、負荷電流がフルロードの約25%以下の時には普通の動作状態です。

ある入力電圧と負荷状態において、コントローラがアイドルモードからPWMモードに行ったり来たりするトランジション範囲が存在します。この状態で、短いバースト状のパルスが起こり、電流波形は不規則に見えますが、出力リップルには大して影響を与えません。効率は高いままが維持されます。

電流制限

CS3(CS5)とFB3(FB5)間の電圧は、連続的に監視されています。外付け低シャント抵抗は、インダクタと直列にこの端子間に接続され、インダクタ電流はスイッチングサイクルを通して連続的に測定されます。この電圧が100mVを越える時、外付けハイサイドMOSFETへのドライブ電圧は遮断されます。これにより短絡あるいは一時的な負荷サージからMOSFET、負荷、バッテリーを保護します。電流制限抵抗R1(R2)は、3Aの負荷電流に対して25mΩ typ (20mΩ)です。

オシレータ周波数 ; SYNC入力

SYNC入力により、オシレータ周波数が制御されます。SYNCをグランドまたはVLに接続することにより200kHz動作が選択され、REFに接続することにより300kHz動作が選択されます。またSYNCは、内部オシレータを同期させるために外部の240kHz~350kHzのCMOS/TTL信号で駆動することも可能です。

通常、インダクタとフィルタコンデンサのサイズを最小限にするために300kHzを使用しますが、低入力電圧用には200kHzの周波数が必要になります(“低電圧動作”の項を参照)。

ハイサイド電源(VDD)

15V VDD電源は、トランスL2の2次側を整流し、平滑することによって得られます。VDDは+3.3V電源がオン(ON3=ハイ)の時、動作可能になります。L2の1次側と2次側が接続されているため、各サイクルのフライバック期間(放電時)、このコアに蓄えられているエネルギーは、巻数比に従って1次側を通して+3.3V負荷に、2次側を通してVDDに送られます。2次側の電圧が+3.3Vに加えられ、VDDが得られます。VDD電源の負荷能力については“標準動作特性”の項を参照。

他のインダクタ結合によるフライバックコンバータとは異なり、VDD電圧は+3.3V出力の負荷とは関係なくレギュレートされます(多くのインダクタ結合によるコンバータは、メイン出力に負荷がかかっている場合、補助出力のみをレギュレートすることが可能です)。+3.3V電源に軽く負荷がかかっている場合、この回路は、通常同期整流器として使用されているMOSFETにパルスを加えることによりVDDを制御できます。これにより、+3.3V電源の出力コンデンサからエネルギーが流れ、トランスはフォワードコンバータモード(例:1次側に電流が流れた時に、+15V出力は2次側からエネルギーを取り出します)で使用されます。これらのフォワードコンバータパルスは、通常の同期整流パルスに挿入され、+3.3V電源が軽負荷時において発生します。

整流され平滑されたトランスの2次側出力は、13V~19Vの広い範囲でラフにレギュレートされているだけです。この出力はVDDに戻され、フィードバック入力とともに、PCMCIAのVPPレギュレータの電源として使用されます。またコンバータや外部MOSFETドライバのVH電源としても使用できます。

入力電圧が12V以上の場合、または+3.3V電源の負荷が重くVDDの負荷が軽い場合、L2の内部巻線容量と漏れインダクタンスにより巻線比から計算された以上の電圧を発

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX783

表2. VPP プログラムコード

DA0	DA1	VPPA
0	0	0V
0	1	5V
1	0	12V
1	1	3.3V

DB0	DB1	VPPB
0	0	0V
0	1	5V
1	0	12V
1	1	3.3V

生することがあります。2.5mAのシャントレギュレータによりVDDを+19Vに制限します。バッテリー電圧が12V以上になる場合には、VDDを外付けの18Vツェナーダイオードによってクランプするか、またはVDD(又はVPPA/VPPB)に最低1mAの負荷を加えるようにします。

VDDのクロック周波数ノイズは、ノーマル動作では3V_{p-p}までになることがあり、出力コンデンサ容量を増加することにより低減されます。

PCMCIAコンパチ

プログラマブルVPP電源

この製品には2個の独立したリニアレギュレータが備えられており、PCMCIA VPP電源が得られます。VPPA及びVPPB出力は0V、3.3V、5V、12Vを供給するようプログラムできます。0Vの出力モードは250Ωのプルダウン抵抗を備え、外部のフィルタコンデンサを放電させるため、フラッシュEEPROMが誤ってプログラムされることはありません。これらのリニアレギュレータはハイサイド電源(VDD)で動作し、それぞれ60mAまで供給することができます。VPAAとVPBBは、少なくとも1μFのバイパスコンデンサで、VPP端子から20mm以内でグラウンドにバイパスして下さい。

出力は、表2に示されているようにDA0、DA1、DB0、DB1で設定されます。

これらのコードはインテル社の82365SL等の標準的な多くのPCMCIAデジタルコントローラとコンパチです。他のインターフェースでは、片方の入力をハイカローに接続し、他の入力を制御することで電源をターンオン/オフすることができます。真理値表に示されているように、“0”か“1”によって各電源をターンオンすることができます。2個のVPP出力は、負荷能力を増加させるために並列に接続することができます。この場合にはコントロール入力を互いに接続します(例：DA0とDB0、DA1とDB1)。VPAA及びVPPBが並列に接続された場合、出力電圧の設定電圧が僅かに異なるため、イネーブル時に数ミリアンペアの自己消費電流の増加が見られることがあります。

コンパレータ

2個の非反転コンパレータは、精密電圧コンパレータ、又ハイサイドドライバとして使用できます。このコンパレータの電源(VH)端子は外部に引出されており、+3V~+19Vの任意の電圧に接続することができます。非反転入力(D1~D3)はハイインピーダンスで、反転入力は1.650Vリファレンスに内部接続されています。各出力(Q1~Q3)は、その入力が1.650V以上の場合、VHから20μAをソースし、1.650V以下の場合500μAをグラウンドにシンクします。プルアップ電流が僅か20μAのため、Q1~Q3の出力をワイアードOR構成で互いに接続できます。

VHをロジック電源(5Vまたは3V)に接続することにより、このコンパレータは低電圧検出器として使用できます。外部負荷をターンオン/オフするためのNチャネルパワーMOSFETを駆動するためには、VHは負荷電圧より6V~12V高くしなければなりません。これによりMOSFETが完全にターンオンされ、低い $r_{DS(ON)}$ が得られます。VDDはVHに適した電源です。

内部のリファレンスとVL電源

内部リニアレギュレータは、内部制御回路で使用する5Vを発生します。このレギュレータの出力端子はVLで、外部負荷に対し5mAを供給できます。VLを4.7μFでグラウンドにバイパスして下さい。電力を節約するため、+5Vスイッチモード電源が4.5V以上の場合、内部リニアレギュレータがターンオフし、高効率+5Vスイッチモード電源出力がVLに接続されます。

内部3.3Vバンドギャップリファレンス(REF)は5Vの内部VL電源により電力供給されます。また外部負荷に対して5mAまで供給可能です。0.22μF+1μF/mAの負荷電流の割合でREFをグラウンドにバイパスして下さい。メインのスイッチモード出力は、このリファレンス電圧を基準とします。リファレンスを負荷すると、リファレンス電圧の負荷レギュレーションエラーにより、メインの出力電圧を若干低下させてしまいます。

スイッチングレギュレータがターンオフされても、VLとREFはアクティブのため、メモリ保持のための電力を供給し続けることができます(“シャットダウンモード”の項を参照)。

これらのリニアレギュレータ出力は、スタンバイモード時にメイン電源を動作させるために、対応するステップダウンレギュレータ出力に(例：REFを+3.3Vに、VLを+5Vに)直接接続することができます。しかし、スタートアップを確実にするために、スタンバイの負荷電流は各電源で5mAを越えてはいけません。

シャットダウンモード

シャットダウン(SHDN=ロー)により、2つのPWMをオフし、REF出力及びRDY5を含め補助コンパレータをディセーブルします。シャットダウンモードでの消費電流は、25 μ A (typ)です。VL電源は動作を維持し、外部負荷に25mAまで供給できます。VLの負荷電流能力は、シャットダウン及びスタンバイモードの方が、PWMが動作している時よりも多いです(25mA 対 5mA)。

スタンバイモードは、SHDNがハイの時にON3とON5をローにすることで、このモードになります。このモードでは、2つのPWMはオフされますが、VL、REF、及び精密コンパレータは動作し続けます。スタンバイモードでの消費電流は、70 μ A(typ)です。

他のシャットダウン方法については、MAX782の“アプリケーション情報”の項で検討されています。

設計手順

図1に示されたアプリケーション回路は、出力3A、入力電圧6V~20Vで動作するよう設計されています。出力電流や入力電圧が異なる場合には、この回路の部品定数を以下に説明される設計ガイドラインを用いて設定してください。

設計を始める前に、必ず次の様な入力条件を定めなければなりません。

V_{IN(MAX)}：最大入力(バッテリー)電圧 この電圧は、どのような電源が動作するか、例えばバッテリーが挿入されていない状態でバッテリー充電器が接続された場合での無負荷(スタンバイ)動作での最悪状態を考慮する。V_{IN(MAX)}は最大30Vとする。

V_{IN(MIN)}：最低入力(バッテリー)電圧 この電圧は、バッテリーの最悪条件での全負荷電流動作時を考慮する。もしV_{IN(MIN)}が約6V以下の場合には、AC負荷レギュレーションを維持するために必要なフィルタコンデンサを増加し、+5V電源の電流制限は同じ負荷レベルに対して高く設定しなければなりません。

+5V用インダクタ(L1)

3つのインダクタのパラメータが要求されます：インダクタンス値(L)、ピークインダクタ電流(I_{LPEAK})、コイル抵抗(R_L)です。

インダクタンス値は：

$$L = \frac{V_{OUT} \times (V_{IN(MAX)} - V_{OUT})}{V_{IN(MAX)} \times f \times I_{OUT} \times LIR}$$

ここで：V_{OUT}=出力電圧、5V

V_{IN(MAX)}=最大入力電圧(V)

f=スイッチング周波数、通常300kHz

I_{OUT}=+5Vの最大DC負荷電流(A)

LIR=インダクタのピークピークAC電流と平均DC負荷電流との比率、通常0.3

LIRの値を大きくすることで、より小さなインダクタンスが使用できますが、損失、リップルが大きくなってしまいます。

最大のピークインダクタ電流(I_{LPEAK})は、DC負荷電流(I_{OUT})とピークピークACインダクタ電流(I_{LPP})の半分との和に等しくなります。ピークピークACインダクタ電流は、一般的に最大DC負荷電流の30%に設定され、ピークインダクタ電流はI_{OUT}の1.15倍となります。

全負荷時のピークインダクタ電流は：

$$I_{LPEAK} = I_{OUT} + \frac{V_{OUT} \times (V_{IN(MAX)} - V_{OUT})}{2 \times f \times L \times V_{IN(MAX)}}$$

コイル抵抗(R_L)はできるだけ小さくし、数m Ω 以下にします。コイルは、負荷に対して常に直列になるため、電線の抵抗損失は次式のようになります。

$$\text{電力損失} = I_{OUT}^2 \times R_L$$

一般的には、L、I_{LPEAK}、R_L要求を満足した標準タイプのインダクタを選択します(表3、4参照)。もし標準タイプのインダクタがない場合には、コアのパラメータL²がL \times I_{LPEAK}²より大きいコアを選択し、コアに適合する最大の電線を用います。

+3.3V用トランス(L2)

表3に、2つの汎用トランスとカスタムトランス用の部品を示してあります。以下に示す手順は、カスタムトランスの設計に必要なとされるパラメータの設定方法を示してあります。

L_P：1次インダクタンス値

I_{LPEAK}：1次ピーク電流

L²：コアのエネルギー定格

R_P、R_S：1次及び2次抵抗

N：1次と2次の巻線比

トランスの1次巻線は、+5V用インダクタでV_{OUT}=+3.3Vとすることで設定できます。しかしながら、2次出力(VDD)電力は1次巻線の一部として加えなければなりません。VDD電流(I_{DD})は、通常VPPA及びVPPBの出力電流を含んでいます。+3.3Vの総合電力P_{TOTAL}は、これらの電力の和になります。

$$P_{TOTAL} = P_3 + P_{DD}$$

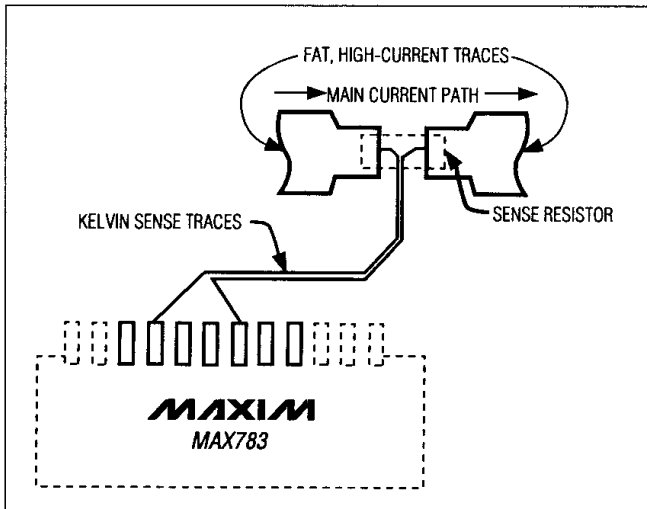


図5. 電流検出抵抗でのケルビン接続

また、 P_3 、 P_{DD} は

$$P_3 = V_{OUT} \times I_{OUT}$$

$$P_{DD} = V_{DD} \times I_{DD}$$

ここで、

V_{OUT} : 出力電圧、3.3V

I_{OUT} : +3.3Vの最大負荷電流(A)

V_{DD} : VDD出力電圧、15V

I_{DD} : VDDの最大負荷電流(A)

結果として

$$P_{TOTAL} = (3.3V \times I_{OUT}) + (15V \times I_{DD})$$

そして等価的な+3.3Vの出力電流 I_{TOTAL} は、

$$I_{TOTAL} = P_{TOTAL} / 3.3V \\ = [(3.3V \times I_{OUT}) + (15V \times I_{DD})] / 3.3V$$

1次インダクタンス L_P は、

$$L_P = \frac{V_{OUT} \times (V_{IN(MAX)} - V_{OUT})}{V_{IN(MAX)} \times f \times I_{TOTAL} \times LIR}$$

ここで、 $V_{IN(MAX)}$ = 最大入力電圧(V)

f = スイッチング周波数、通常300kHz

I_{TOTAL} = 等価最大負荷電流(A)

LIR = インダクタのピーク-ピークAC電流と平均DC負荷電流との比率、通常0.3

最大の1次ピーク電流(I_{LPEAK})は、全DC負荷電流(I_{TOTAL})とピーク-ピーク1次AC電流(I_{LPP})の半分との和に等しくなります。ピーク-ピークACインダクタ電流は、一般的に最大DC負荷電流の30%に設定され、ピークインダクタ電流は I_{OUT} の1.15倍となります。LIRの値を大きくすることで、より小さなインダクタンスが使用できますが、損失、リップルが大きくなってしまいます。

全負荷時の1次ピーク電流は：

$$I_{LPEAK} = I_{TOTAL} + \frac{V_{OUT} \times (V_{IN(MAX)} - V_{OUT})}{2 \times f \times L_P \times V_{IN(MAX)}}$$

コアのパラメータ Ll^2 が $L_P \times I_{LPEAK}^2$ より大きなコアを選択します。

巻線抵抗 R_P と R_S はできるだけ小さくし、数mΩに抑えます。コアに適した範囲で最大径の電線を用います。コイルは常に負荷に対して直列に挿入されるため、1次巻線での抵抗損失は $I_{TOTAL}^2 \times R_P$ となります。

最低巻線比 N_{MIN} は、3.3V : (15V - 3.3V) になります。+3.3Vの許容値を考慮して1 : 4を用います。巻線比を高く設定すると、VPPレギュレータの効率が低下します。

ダイオードの容量及び内部巻線の容量を最小化し、VDDシャントレギュレータでの損失を低減します。このことは、入力電圧が高い時、+3.3V負荷が重い時、そしてVDDでの負荷が無い時に顕著に現れます。

トランスの2次巻線の極性を間違えないように注意してください。VDD電源は、どちらの極性においても発生しますが、良好な動作は正しい極性の接続だけです。正しい極性接続かどうかは、負荷状態においてLX3スイッチング点とトランスの2次間の位相関係を観測します。この2つの波形は、180°位相がずれていなければなりません。

電流検出抵抗 (R1、R2)

検出抵抗は、全DC負荷電流を越えるインダクタのピーク電流を流さなければなりません。内部電流制限は、検出抵抗での電圧が公称100mV(最小80mV)に達した時に開始します。十分な出力電流能力を確実にするために、最小値を用います。+5V電源では $R1 = 80mV / (1.15 \times I_{OUT})$ 、+3.3V電源では $R2 = 80mV / (1.15 \times I_{TOTAL})$ となります(LIR=0.3とする)。

検出抵抗値(例： $I_{OUT}=3A$ の時、 $R1=25m\Omega$)は、プリント基板上での数cmの幅の狭い配線と同じぐらいになるため、配線抵抗によって大きな誤差を発生することがあります。この誤差を防ぐために、検出抵抗とCS_上及びFB_上間をケルビン接続にします。例えば、図5に示すように、いかなるインダクタ及び負荷電流を導かないような分離した配線を用います。このような配線は、最低間隔で並列になるようにします。安定性、低リップル出力を実現するために、このような配線でのレイアウトが重要になります(レイアウトとグラウンドの項を参照)。

MOSFETスイッチ(N1~N4)

4個のNチャンネル・パワー-MOSFETは、標準的には同等で“ロジックレベル”のFETを用います。即ち、僅か4Vのゲ

ートソース間駆動電圧で、完全にオン(低 $r_{DS(ON)}$)しなければなりません。MOSFETの $r_{DS(ON)}$ は、理想的には検出抵抗値の2倍になるようにします。より低い $r_{DS(ON)}$ を備えたMOSFETは、ゲート容量が大きくなるため、スイッチング時間とスイッチング損失を増加させます。

ゲートスレッショルド規格の低いMOSFET(例：最大 $V_{GS(TH)}$ が3Vではなく2V)が、特に高電流(5A)アプリケーションでは好ましいです。

出力フィルタコンデンサ(C3~C6)

出力フィルタコンデンサは、ループ安定性と出力リップル電圧を決定します。安定性を得るための最低容量、及び最大ESRは次式のようにになります。

$$C_F > \frac{V_{REF}}{V_{OUT} \times R_{CS} \times 2 \times \pi \times GBWP}$$

$$ESR_{CF} < \frac{V_{OUT} \times R_{CS}}{V_{REF}}$$

ここで、 C_F ：出力フィルタ容量、C6又はC7(F)

V_{REF} ：リファレンス電圧、3.3V

V_{OUT} ：出力電圧、3.3V又は5V

R_{CS} ：検出抵抗(Ω)

GBWP：利得帯域幅積、60kHz

ESR_{CF} ：出力フィルタコンデンサESR(Ω)

最低容量と最大ESRの両条件を満足するような出力コンデンサを選択します。低ESR条件を満足させるためには、計算された最低容量値の2~3倍のコンデンサを使用するのが適切と思われます。

連続電流モードでの出力リップルは：

$$V_{OUT(RPL)} = I_{LPP(MAX)} \times (ESR_{CF} + 1 / (2 \times \pi \times f \times C_F))$$

アイドルモードでは、リップルは容量性と抵抗性成分を持ちます。

$$V_{OUT(RPL)}(C) = \frac{4 \times 10^{-4} \times L}{R_{CS}^2 \times C_F} \times \left[\frac{1}{V_{OUT}} - \frac{1}{V_{IN} - V_{OUT}} \right] (V)$$

$$V_{OUT(RPL)}(R) = \frac{0.02 \times ESR_{CF}}{R_{CS}} (V)$$

全リップル $V_{OUT(RPL)}$ は、次式のように近似されます。

$V_{OUT(RPL)}(R) < 0.5 \times V_{OUT(RPL)}(C)$ の場合には

$$V_{OUT(RPL)} = V_{OUT(RPL)}(C)$$

それ以外では、

$$V_{OUT(RPL)} = 0.5 \times V_{OUT(RPL)}(C) + V_{OUT(RPL)}(R)$$

ダイオードD3(VDD整流用)

D3の電圧定格は、少なくとも $(4 \times V_{IN} + 3.3V + \text{安全マージン})$ 以上にします。最大入力電圧が20Vの場合には、電圧定格は少なくとも100V以上にします。ショットキダイオードよりも、高速のシリコンダイオード(高耐圧で低容量タイプ)を使用します。D3の電流定格は、VDDでの最大負荷電流の2倍以上にします。

ダイオードD2、D5

1N5819又は同等のショットキダイオードを使用します。D2とD5は僅か3%ぐらいの時間しか導通しないため、1N5819の1Aの電流定格で十分です。D2とD5の電圧定格は、バッテリーからの最大入力電圧以上にします。これらのダイオードには、ショットキダイオードを必ず用いて、損失の多いMOSFETのボディダイオードがオンすることを防ぎます。また同期整流用のMOSFETのすぐ近くに配置します。

ソフトスタートコンデンサ(C13、C14)

各SSピンとグランド間に接続されたコンデンサにより、電源が徐々に増加します。最大電流制限まで到達する時間 t_{SS} は、SS_ピンの容量1000pFに対して約1msとなり、最低時間10 μ sです。標準的な容量値は、0.01~0.1 μ Fです。

このソフトスタートの増加は電流制限回路に供給され、出力電圧が実際に増加する時間は負荷電流及び出力コンデンサ容量に依存します。図1の回路で負荷電流2A、SSコンデンサが無い場合には、出力が最大電圧値に達する時間は、ON_がハイに駆動されてから約1ms後です。

バイパスコンデンサ

入力フィルタコンデンサ(C1、C2)

入力フィルタコンデンサC1とC2の容量は、出力電力に対して最低3 μ F/Wとします。コンデンサのESRは150m Ω 以下とし、リングングを防ぐためにN1及びN2から10mm以内に配置し、マイナス端子を直接PGNDに接続します。コンデンサのサージ電流定格を越えないようにします。もしバッテリーパック又はACアダプターの出カインピーダンスが大変低い場合には、電源の最初の接続においてタンタルコンデンサが損傷することがあります。この場合には、電解コンデンサ、例えば三洋のOS-CON等を使用します。またMAX783の回路へのRMS入力電流は、バイパスコンデンサのリップル電流定格を越えないようにします。RMS入力電流(I_{RMS})は、次式によって計算されます。

$$I_{RMS} = \text{RMS AC入力電流} \\ = I_{LOAD} \times \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX783

低電圧動作

低入力電圧、例えば6セルのNiCdバッテリーの終止電圧6Vでは、入出力電圧差が低くなるため、+5Vバックレギュレータでの新たな要求が発生します。標準アプリケーション回路は、供給電圧が6Vまで良好に動作しますが、6V以下に低下する場合には、+5Vのフィルタコンデンサの容量を増加させます。最低バッテリー電圧が6.5V以上の場合には、5Vの全フィルタ容量を660 μ Fから330 μ Fに低減できます。

+5Vの負荷過渡応答は、インダクタ電流のスルーレートが低下するため悪化し、そしてハイサイドスイッチのオン期間でのバックインダクタに印加される電圧が低減されるため、さらに引き起こされます。そして、+5Vのフィルタコンデンサ容量が増加されていない限り、急激な負荷変動によって+5Vの出力が低下します。この場合には、コンデンサ容量のみが影響し、ESRは影響しないことに注意してください。このため、増加される容量については、通常の低ESRスイッチング用コンデンサと並列に、低価格の一般的なコンデンサを追加すればよいです。ステップ負荷変動による電圧低下は次式で示されます。

$$V_{SAG} = \frac{I_{STEP}^2 \times L}{2 \times C_F \times (V_{IN(MIN)} \times D_{MAX} - V_{OUT})}$$

ここでD_{MAX}は、最大デューティサイクルです。オシレータ周波数が200kHzに低減された場合、PWMコンパレータの伝播遅延が一定しているため、全体としての割合が低下するため、より高いデューティサイクルが可能になります。200kHzにおける、試験された最悪でのD_{MAX}値は92%です。インダクタンス値を低下させることで、フィルタのコンデンサ容量を低減することができますが、入力電圧が高い時にはノイズが(高ピーク電流のために)増加してしまいます。

レイアウトとグラウンド

設計された出力電力、高効率及び低ノイズを実現するためには、良好なレイアウトが必要です。良好なレイアウトには、グラウンドプレーン、適切な部品配置、適切なパターン幅を用いた正しい配線等が含まれます。次に示したポイントが重要な順序です。

1. グラウンドプレーンは、最適化された特性を得るために欠くことができません。殆どのアプリケーションでは、電源は多層基板上に構成されており、4層またはそれ以上の銅箔面全部の使用を推奨します。上面と下面は互いの接続に使用し、内部層はグラウンドプレーン面に使用してください。

2. ケルビン接続された電流検出抵抗のトレースは、短く、互いに近づけ、そして常にスイッチング箇所から離します(図5を参照)。注意：電流検出抵抗は、できるだけICの近くに配置します(もし可能ならば10mm以内にします)。
 3. LX接続点での部品、N1、N2、D2、L1はできるだけ近づけて配置します。これによって、グラウンドのインダクタンスが制限されるため、抵抗損失及びスイッチング損失が低減されます。もう一方のLX接続点での部品、N3、N4、D5、L2についても同様に配置します。
 4. 入力フィルタコンデンサC1は、N1のドレインから10mm以内に配置します。接続される銅箔トレースは大電流を流すため、少なくとも2mm幅以上にし、5mm幅ぐらいが最適です。
- 同様に、C2もN3のドレインに近づけて配置し、広いトレースで接続します。
5. MOSFETゲートへの接続は、クリーンなスイッチングを行うために短くし、低インダクタンス化を計ります(20mm以内で、0.5mm幅以上)。
 6. 良いシールドを行うために、高電圧なスイッチング信号(MOSFETのゲート駆動DH3とDH5、BST3とBST5、2つのLX接続点)はボードの片面側に配線し、もう一方の面に敏感な点(CS3、CS5、FB3、FB5、REF)を配線することで、最良な状態になります。
 7. GNDおよびPGNDピンは、直接グラウンドプレーンに接続します。グラウンドプレーンは理想的には多層基板の内部層を用います。
 8. バイパスコンデンサC7は、VLピンにできるだけ近づけて(10mm以内)配置します。
 9. トランスの2次側での容量を最小化します。D3とC12は互いに近づけて、2次側に配置し、そしてICのVDDピンへ短いトレースで出力します。もしこの配線が50mm以上になる場合には、VDDピンの近くで0.1 μ Fでバイパスしてください。

評価ボードのレイアウトを“評価キット”の項目で示してあります。このレイアウトにより、優れた低ノイズ、高効率を提供します。

表 3. 表面実装部品

(図1の回路図及び表4のメーカー一覧を参照)

COMPONENT	TYPE	MANUFACTURER	PART NUMBER
C1, C2	33 μ F, 35V tantalum	Sprague	595D336X0035R2B
	33 μ F, 25V tantalum	AVX	TPSE336M025R0300
C3, C4	330 μ F, 10V tantalum	Sprague	595DD337X0010R2B
	330 μ F, 6.3V tantalum	AVX	TPSE337M006R0100
C5, C6	150 μ F, 10V tantalum	Sprague	595D157X0010D2B
	220 μ F, 10V tantalum	AVX	TPSE227M010R0100
C7	4.7 μ F 16V tantalum	Sprague	595D475X0016A
C8, C9, C15	1 μ F, 20V tantalum	Sprague	595D105X0020T
C10, C11	0.1 μ F, 16V tantalum	Murata-Erie	GRM42-6X7R104K50V
C12	2.2 μ F, 25V tantalum	Sprague	595D225X0025B
C13, C14	0.01 μ F, ceramic	Murata-Erie	GRM42-6X7R103K50V
D1	Dual low-power Schottky	Central Semiconductor	CMP5H-3A
D3	Fast silicon rectifier	Nihon	EC11FS1
D2, D5	1N5819 Schottky	Nihon	EC10QS04
D6	18V, 100mW zener diode	Central Semiconductor	CMPZ5248
R1	0.025 Ω SMT resistor	IRC	LR2010-01-R025-F
R2	0.02 Ω SMT resistor	IRC	LR2010-01-R020-F
N1-N4	N-channel MOSFETs	International Rectifier	IRF7101 (Note 1)
L1	10 μ H, 2.5A inductor	Sumida	CDR125-100
L2	10 μ H, 1:4 transformer (Note 2)	Transpower	TTI5897 (for 3.3V at 1A)
		Transpower	TTI5902 (for 3.3V at 3A)
		Coiltronics	CTX03-12210 (for 3.3V at 2A)

注1: IRF7101は4個必要で、デュアルタイプのため各セクションをパラレルに接続して使用します。

注2: これらのトランスは、外形とピン配置がそれぞれ異なります。MAX783の評価キットは、TTI5902用に基板設計されていますが、その他のトランスも簡単に接続することができます。

表 4. 表面実装部品のメーカー一覧

Company	Factory Fax [country code]	USA Phone
AVX	[1] 207-283-1941	(207) 282-5111 (800) 282-4975
Central Semi	[1] 516-435-1824	(516) 435-1110
Coiltronics	[1] 407-241-9339	(407) 241-7876
International Rectifier	[1] 310-322-3332	(310) 322-3331
IRC	[1] 512-992-3377	(512) 992-7900
Murata-Erie	[1] 404-736-3030	(404) 736-1300
Nihon	[81] 3-3494-7414	(805) 867-2555*
Sprague	[1] 508-339-5063	(508) 339-8900
Sumida	[81] 3-3607-5428	(708) 956-0666
Transpower Tech.	[1] 702-831-3521	(702) 831-0140

*Distributor

ノートブックコンピュータ用 トリプル出力電源コントローラ

MAX783

評価キット情報

評価キットの特長

- ◆ バッテリ電圧範囲：5.5V～20V*
- ◆ 出力電流：5V/3A*
3.3V/3A*
12V/120mA又は
15V/200mA
- ◆ 3.3V及び5Vのバックアップ用リニアレギュレータ出力
- ◆ デュアルPCMCIA VPP出力
- ◆ オシレータ同期入力

*より広い入力電圧又は負荷電流では、“設計手順”を参照。

評価キットの概要

MAX783評価キット(EVキット)は、組み立てられ、そして試験されたデモ用ボードで、ロジック信号レベルをセットするための数本のプルアップ/プルダウン抵抗を備えた標準アプリケーション回路を構成しています。このボードは、5.5V～20Vの入力電圧範囲を許容できるように構成されていますが、5.5V～30Vの範囲に変更することもできます。安全に動作するための最大入力電圧(20V)は、外付けMOSFETの耐圧、及び入力フィルタコンデンサ(C1、C2)の電圧定格によって制限されます。このため、これらの部品を高電圧タイプに置き換えることで、30Vの入力電圧を損傷することなく許容することができます(絶対最大定格は36Vです)。

標準ボードの負荷電流能力は、5Vと3.3Vの各メイン出力が3Aで、12VのVPP各出力が60mAです。負荷電流能力は、外付け部品および検出抵抗の値を適切に設定することで変更でき、実際には各メイン出力では7Aまで、15Vのフライバック出力では500mAまでに増加することができます(負荷電流及び入力電圧範囲の変更に関しては“設計手順”を参照)。全ての機能は、ボード上の2つのディップスイッチによって制御されますが、もし必要ならば外部CMOS/TTLロジックによって(ディップスイッチは必ずオフにし)オーバドライブすることもできます。

図3にEVキットの部品表を示します。これらの部品は、図1の標準アプリケーション回路に基づいていますが、以下に示すチップ抵抗(ロジックレベル及び電源レベルの設定用)が追加されています。コンパレータの両出力は、R14が挿入された状態では0～5Vでシングし、R14を取り除きR12を挿入した場合には0～15Vに変更されます。

- R3～R11 1MΩ 5%抵抗(ロジックプルダウン、通常必要なく、一般的な標準アプリケーションでは用いられません)
- R12 開放(抵抗は未実装)

- R13 100kΩ 5%チップ抵抗(SYNCプルダウン、通常短絡します)
- R14 560Ω 5%抵抗(コンパレータ用電源のプルアップ、通常短絡またはオープン)

評価キットのセットアップ

ボード上の+VIN及びGNDパッドにDC電源(30W以上)を接続します。入力電源を5V～20Vの間で立ち上げます。スイッチSW2A、SW2B、SW2Cを(既にオンになっていない場合には)オンにし、デバイスをシャットダウン状態から開放し、メインのスイッチングレギュレータをオンさせます。スイッチSW2Dをオフにし、オシレータ周波数を6V～20Vの入力電圧範囲に適した200kHzに設定します。メイン出力は安定化され、全負荷を供給する状態になります。負荷のグラウンドリターンは、出力精度及びノイズ特性を最良にするため、各出力(+30OUT及び+50OUT)に対応した隣接するGNDパッドに接続してください。通常、全負荷時のレギュレーションエラーは-2.5%(typ)で、出力許容範囲内に収まります。もし測定されたエラーが大きい場合には、配線またはグラウンドでのドロップが考えられます。電圧は必ず出力パッド及びグラウンドパッドにおいて測定してください。

通常のPWMスイッチング動作を観測する場合には、出力を1A負荷にし、スイッチングノード(LX_ピン)を、入力電圧を変化させて観測します。無負荷状態ではスイッチング波形は断続的で、トリガを掛けることが難しいため、(出力電圧は発生しているが)評価ボードが動作していないように見えます。

VPP制御を動作させるためには、まず3.3Vスイッチモード電源をオンにします。ラフにレギュレートされたフライバック電圧(13V～19V)が、“+150OUT”と捺印されたパッドに出力されます。各VPP出力をSW1に適切なコードを設定することでオンさせます(オン=ハイ、表1参照)。

5Vのリニアレギュレータ出力は、シャットダウン状態でも常に出力され、VLパッドにおいて測定できます。もしバッテリーが接続されていて、VLが5Vでなかったり、5V近くの場合には、何か問題があります(VLでの過負荷)。精密な3.3Vリニアレギュレータ(REF)は、(SW2Cをオンにすることで)デバイスをシャットダウン状態から開放した場合に動作します。

SW2Dをオンにすると、オシレータは300kHzに設定されますが、外付部品の値を変更しなければなりません(“設計手順”参照)。オシレータは、外部クロック信号に同期することができます。この場合には、SW2Dをオフにし、SYNCパッドを5V振幅の240kHz～350kHzパルス印加します。

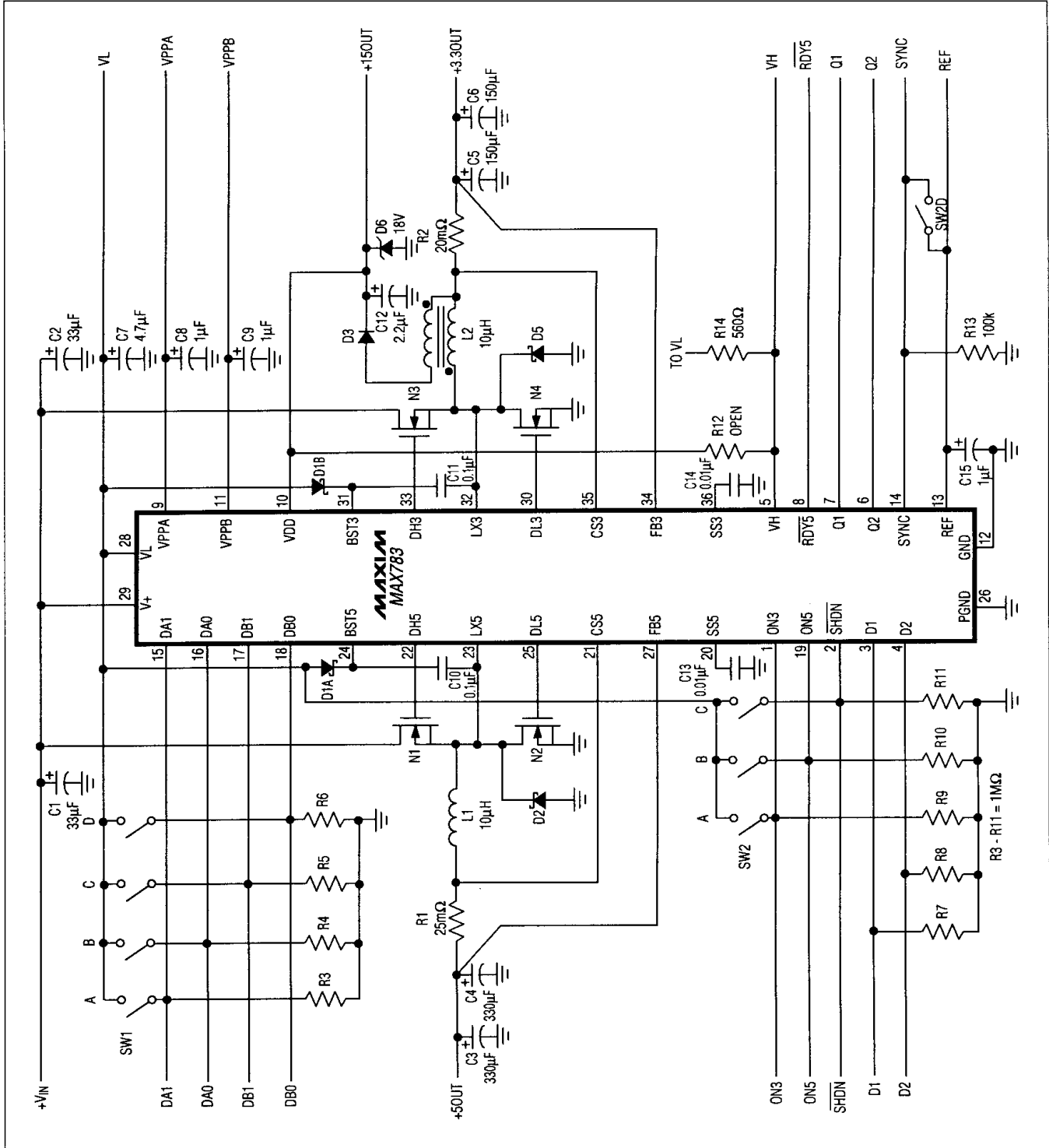


図6. MAX783評価キットの回路図

ノートブックコンピュータ用
トリプル出力電源コントローラ

MAX783

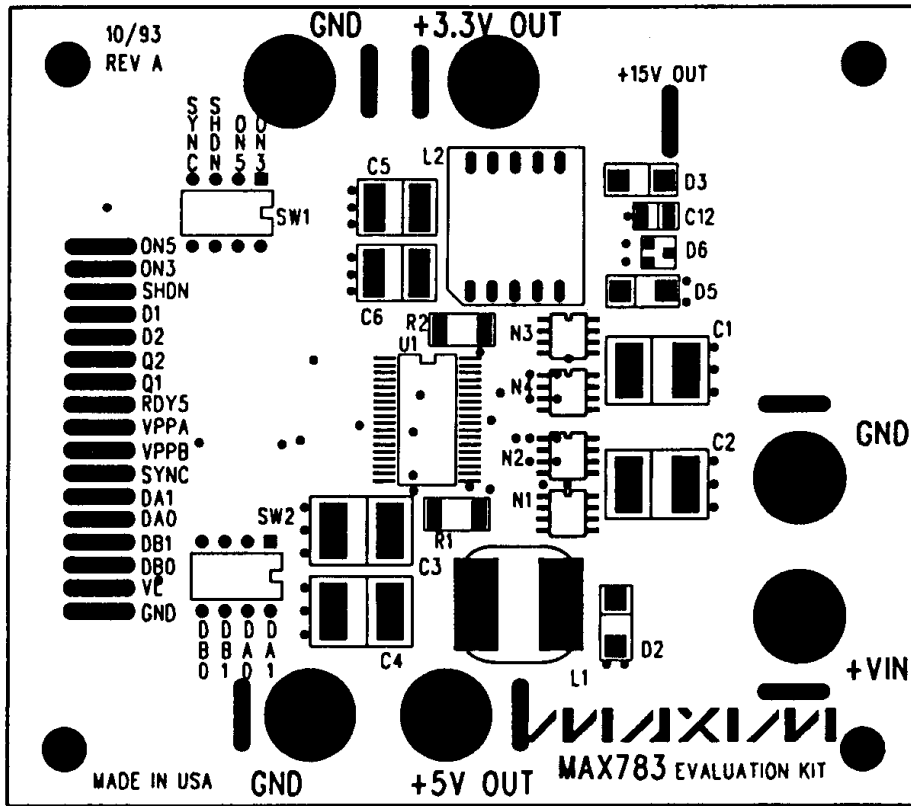


図7. MAX783評価キットの表面部品配置図とシルク図(上視図)

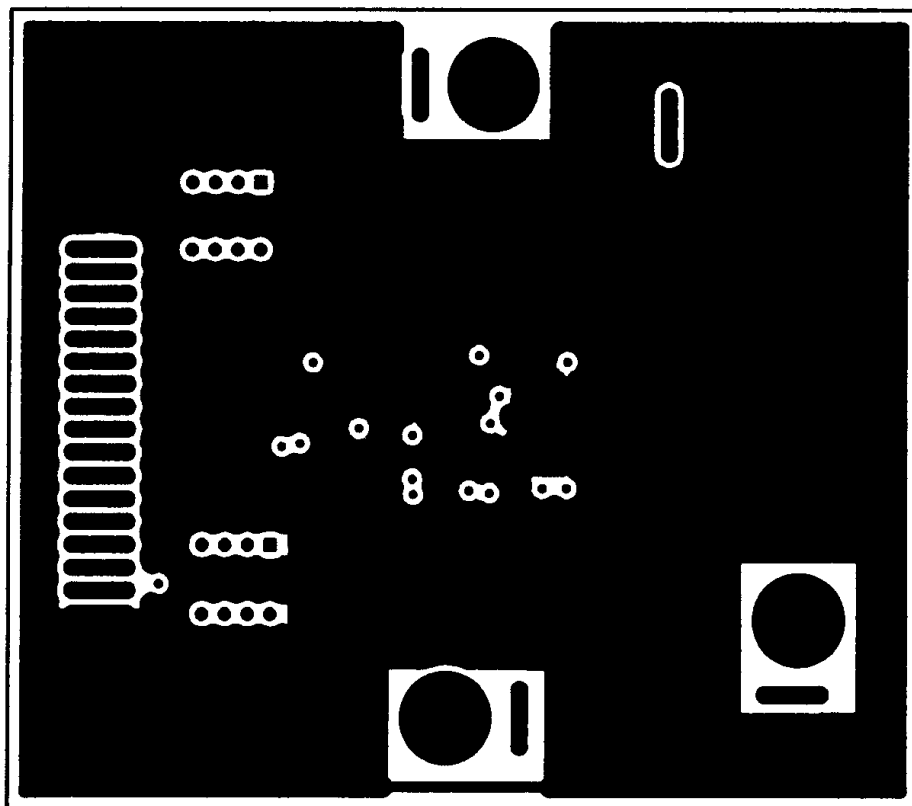


図8. MAX783評価キットのグラウンドプレーン(2、3層、上視図)

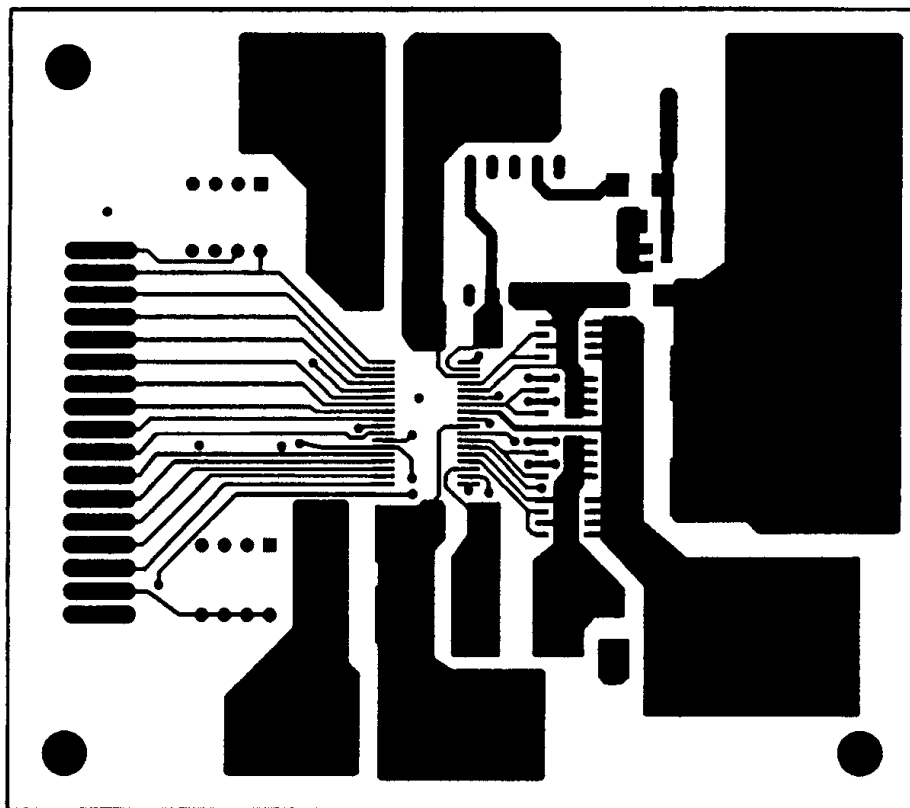


図9. MAX783評価キットの上層面パターン(1層、上視図)

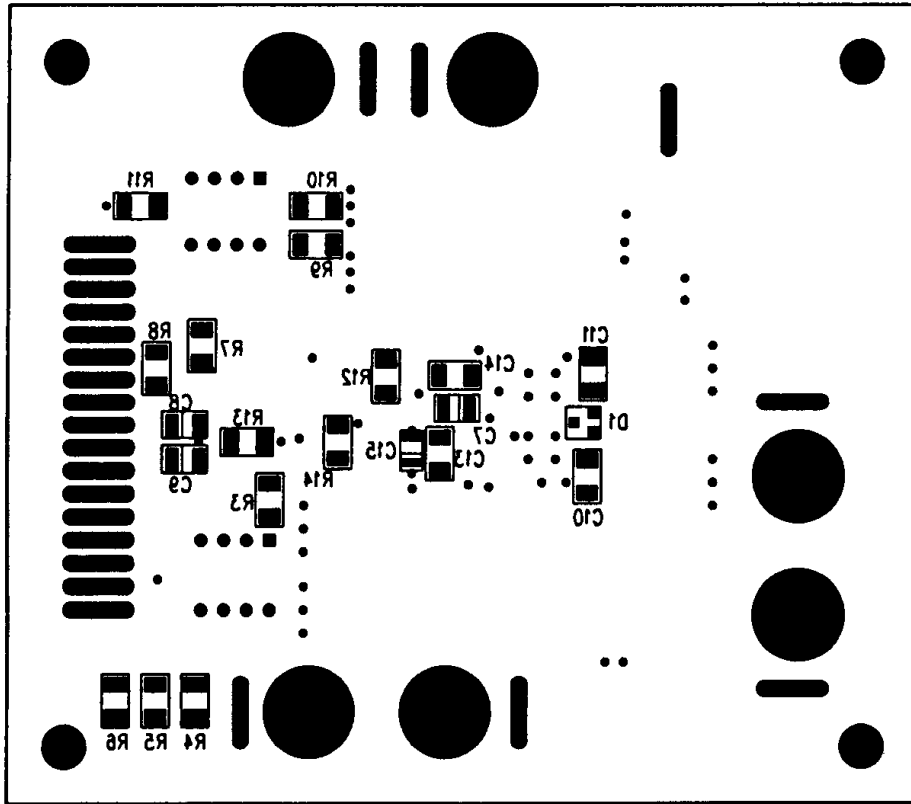


図10. MAX783評価キットの裏面部品配置図とシルク図(下視図)

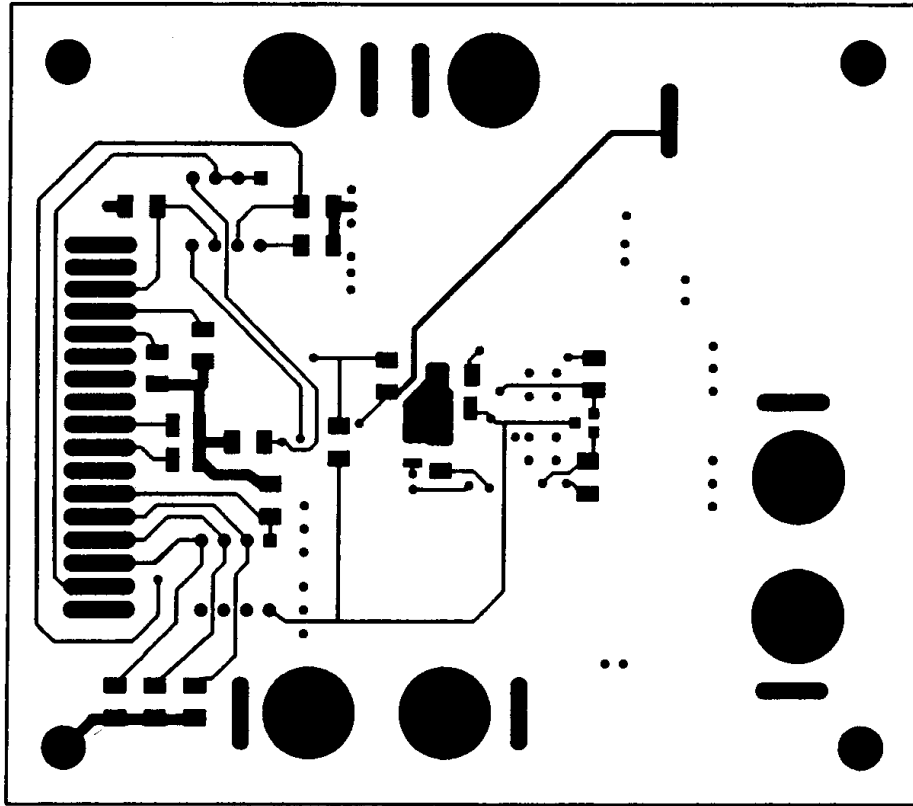
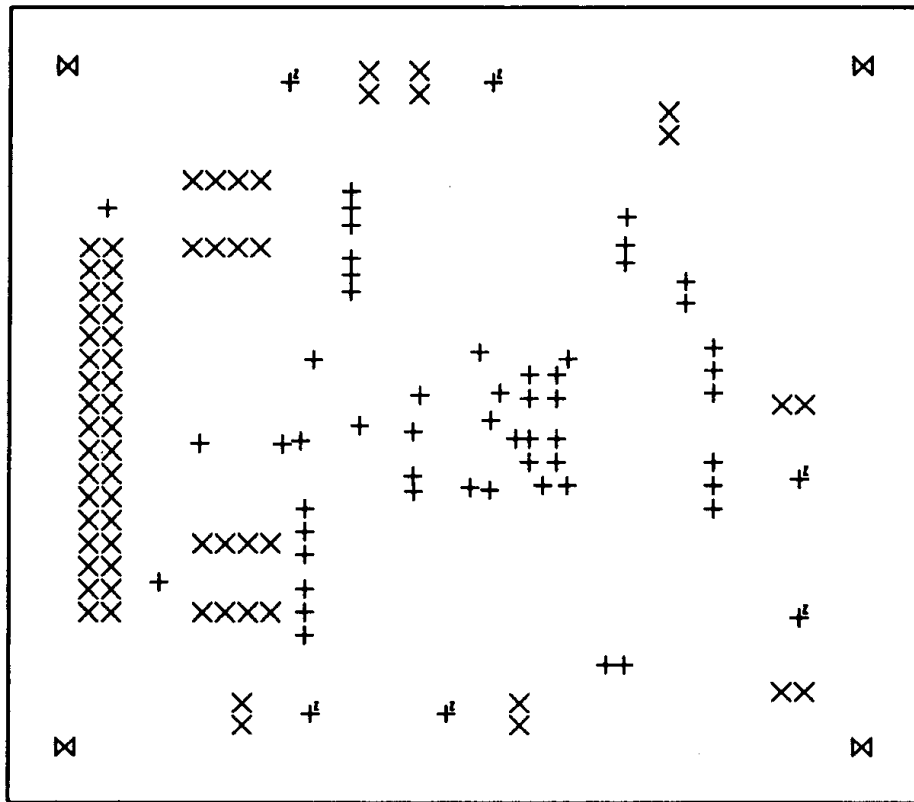


図11. MAX783評価キットの下層パターン(4層、上視図)



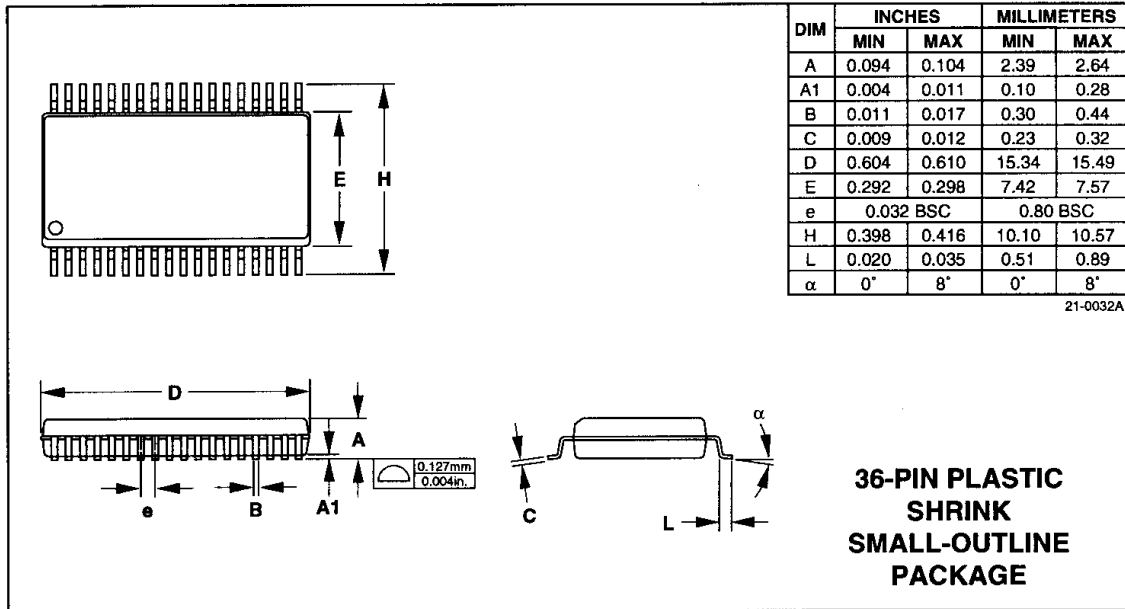
SIZE	QTY	SYM
20	53	+
37	64	X
100	4	Z
145	6	Z

図12. MAX783評価キットの穴空け図

ノートブックコンピュータ用 トリプル出力電源コントローラ

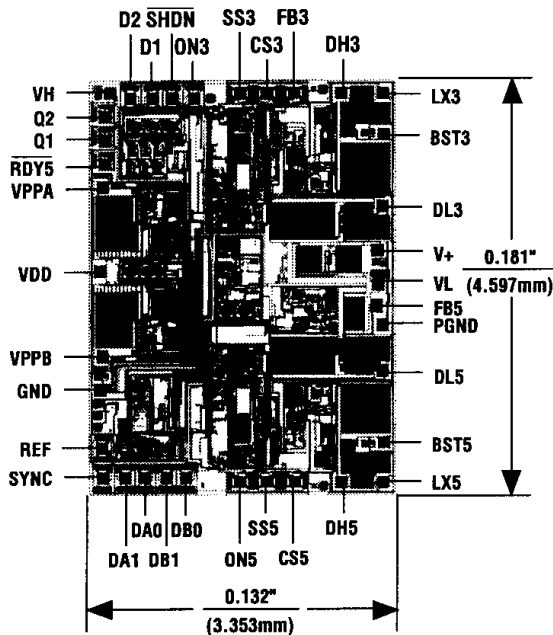
MAX783

パッケージ



**36-PIN PLASTIC
SHRINK
SMALL-OUTLINE
PACKAGE**

チップ構造図



TRANSISTOR COUNT: 1569;
SUBSTRATE CONNECTED TO GND.

型番(続き)

PART	TEMP. RANGE	PIN-PACKAGE	V _{OUT}
MAX783SCBX	0°C to +70°C	36 SSOP	3.6V
MAX783C/D	0°C to +70°C	Dice*	—
MAX783EBX	-40°C to +85°C	36 SSOP	3.3V
MAX783REBX	-40°C to +85°C	36 SSOP	3.45V
MAX783SEBX	-40°C to +85°C	36 SSOP	3.6V

EV KIT	TEMP. RANGE	BOARD TYPE
MAX783EVKIT-SO	0°C to +70°C	Surface Mount

* Dice are specified at +25°C only.

販売代理店

マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03) 3232-6141 FAX. (03) 3232-6149

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086(408)737-7600