

SOT23電源シーケンサ

MAX6819/MAX6820

概要

MAX6819/MAX6820は、デュアル電圧マイクロプロセッサ(μ P)及び複数電圧システム用の電源シーケンサです。これらのデバイスは第1電源電圧を監視し、第2電源電圧用の外付NチャンネルMOSFETスイッチをイネーブル/ディセーブルします。MAX6819/MAX6820は、システムのパワーオン/パワーオフ特性を保証できない時(電源が複数電圧システムバス又は筐体から供給されるか、同じ基板の部品に対して複数モードのシーケンスが必要な場合)に、ローカル部品の電圧シーケンスを制御します。これらの小型電源シーケンサはシステムの信頼性を改善します。

MAX6819/MAX6820は、外部調整が可能なスレッシュホールドを持つ内部電圧リファレンス/コンパレータにより第1電源を監視します。第1電源電圧が指定されたスレッシュホールドを下回る場合は、外付第2電源MOSFETスイッチがディセーブルされます。第1電源電圧がスレッシュホールドを上回る場合は、内部チャージポンプが有効になり、外付MOSFETスイッチがイネーブルされて第2電源を負荷に接続します。チャージポンプはNチャンネルMOSFETスイッチを完全に強化し、非常に低い $R_{DS(ON)}$ 電圧降下を提供します。これらのデバイスは、 $V_{I/O}$ の後に V_{CORE} 又は V_{CORE} の後に $V_{I/O}$ 等、様々な電源シーケンスをサポートするよう接続できます。

MAX6819は、外付MOSFETドライブをイネーブル/ディセーブルするロジック駆動のEN入力、及び内部で固定されている200msイネーブルタイムアウト期間($V_{PRIMARY\ GOOD}$ から $V_{SECONDARY\ ENABLE}$)を備えています。MAX6820では、単一の外部コンデンサを使用することによってイネーブルタイムアウト期間を調整することができます。いずれのデバイスも自動車用温度範囲(-40 ~ +125)で動作し、省スペースの6ピンSOT23パッケージで提供されています。

アプリケーション

- デュアルモードマイクロプロセッサ
- 複数電圧システム
- デジタル信号プロセッサ
- Power PC™シリーズプロセッサ

ピン配置及び標準動作回路はデータシートの最後に記載されています。

Power PCはIBM Corp.の商標です。



特長

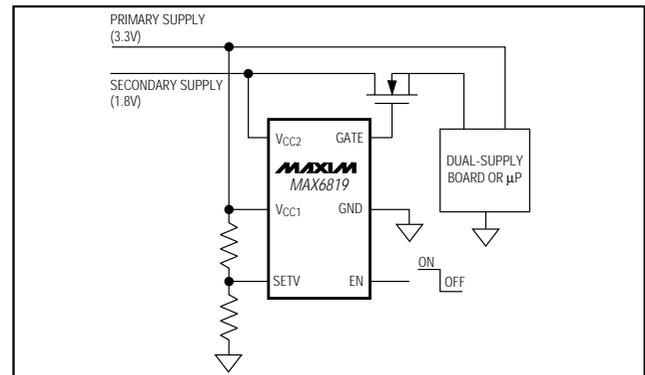
- ◆ 可変第1電源電圧モニター(最低0.62Vまで監視)
- ◆ 外付第2電源NチャンネルMOSFETスイッチを強化する内部チャージポンプ
- ◆ 第1電源Goodから第2電源Enabledまでの遅延
出荷時設定: 200ms (MAX6819)
コンデンサによる調整可能(MAX6820)
- ◆ ロジック駆動のENABLE入力(MAX6819)
- ◆ 瞬時の電圧トランジェントに対する耐性
- ◆ 少ない外付部品
- ◆ 動作温度範囲: -40 ~ +125
- ◆ パッケージ: 小型6ピンSOT23

型番

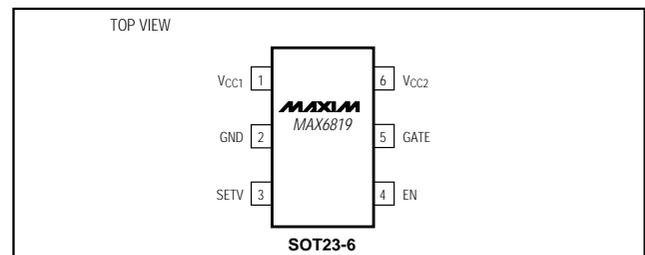
| PART | TEMP. RANGE | PIN-PACKAGE | TOP MARK |
|-------------|-----------------|-------------|----------|
| MAX6819UT-T | -40°C to +125°C | 6 SOT23-6 | AARF |
| MAX6820UT-T | -40°C to +125°C | 6 SOT23-6 | AARG |

この製品の発注単位は2,500個です。

標準動作回路



ピン配置



SOT23電源シーケンサ

MAX6819/MAX6820

ABSOLUTE MAXIMUM RATINGS

Referenced to GND

V_{CC1}, V_{CC2}, EN-0.3V to +6.0V
 SETV, SETD.....-0.3V to the higher of (V_{CC1} + 0.3V) and (V_{CC2} + 0.3V)
 GATE-0.3V to +12.0V
 Input Current/Output Current (all pins)20mA

Continuous Power Dissipation (T_A = +70°C)

6-Pin SOT23 (derate 8.7mW/°C above +70°C).....696mW
 Operating Temperature Range-40°C to +125°C
 Junction Temperature.....+150°C
 Storage Temperature Range.....-65°C to +150°C
 Lead Temperature (soldering 10s).....+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC1} or V_{CC2} > +2.125V to +5.5V, T_A = -40°C to +125°C, unless otherwise specified. Typical values are at T_A = +25°C.) (Note 1)

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|--|-------------------------------------|---|------------------------|-------|-------|-------|
| Operating Voltage Range | V _{CC1} , V _{CC2} | (Note 2) | 0.9 | | 5.5 | V |
| V _{CC1} , V _{CC2} Supply Current | I _{CC} | V _{CC1} = V _{CC2} = +3.3V | | 60 | 120 | μA |
| V _{CC1} , V _{CC2} Disable Mode Current | | V _{CC1} = V _{CC2} = +3.3V, EN = GND | | 20 | | μA |
| V _{CC1} , V _{CC2} Slew Rate (Note 3) | | MAX6819 | 6 | | | V/s |
| | | MAX6820 (Note 4) | 1.2/t _{DELAY} | | | |
| Undervoltage Lockout (UVLO) | V _{UVLO} | | 1.875 | 2.0 | 2.125 | V |
| SETV Threshold | V _{TH} | V _{SETV} rising, enables GATE | 0.602 | 0.618 | 0.634 | V |
| SETV Input Current | | (Note 3) | | 10 | 100 | nA |
| SETV Threshold Hysteresis | | V _{SETV} falling, disables GATE | | -1 | | % |
| SETV to GATE Delay | t _{DELAY} | V _{SETV} > V _{TH} , V _{EN} ≥ 2V (MAX6819) | 140 | 200 | 280 | ms |
| SETD Ramp Current (MAX6820) | I _{SETD} | V _{CC1} or V _{CC2} > +2.125V | 400 | 500 | 600 | nA |
| SETD Voltage (MAX6820) | V _{SETD} | V _{CC1} or V _{CC2} > +2.125V | 1.210 | 1.242 | 1.273 | V |
| SETD Threshold Hysteresis (MAX6820) | | V _{SETD} falling | | -62 | | mV |
| GATE Turn-On Time | t _{ON} | C _{GATE} = 1500pF, V _{CC2} = +3.3V, V _{GATE} = +7.8V | 0.5 | 1.5 | 10 | ms |
| GATE Turn-Off Time | t _{OFF} | C _{GATE} = 1500pF, V _{CC2} = +3.3V, V _{GATE} = +0.5V | | 30 | | μs |
| GATE Voltage | V _{GATE} | With respect to V _{CC2} (Note 2) R _{GATE} > 50MΩ to V _{CC2} | 4.5 | 5.5 | 6.0 | V |
| | | With respect to V _{CC2} (Note 2) R _{GATE} > 5MΩ to V _{CC2} | 4.0 | | 6.0 | |
| EN Input Voltage | V _{IL} | V _{CC1} or V _{CC2} > +2.125V to + 5.5V | | | 0.4 | V |
| | V _{IH} | | 2.0 | | | |

Note 1: 100% production tested at T_A = +25°C. Specifications over temperature limit are guaranteed by design.

Note 2: Either V_{CC1} or V_{CC2} must be > 2.125V. The other supply can go to 0.

Note 3: Guaranteed by design, not production tested.

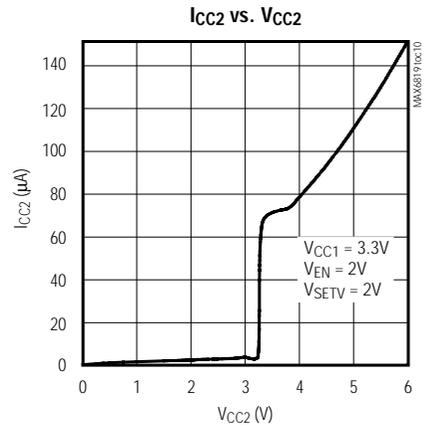
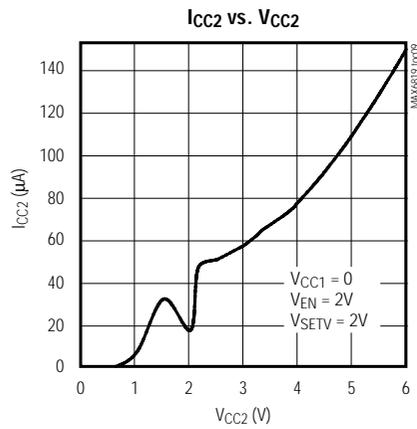
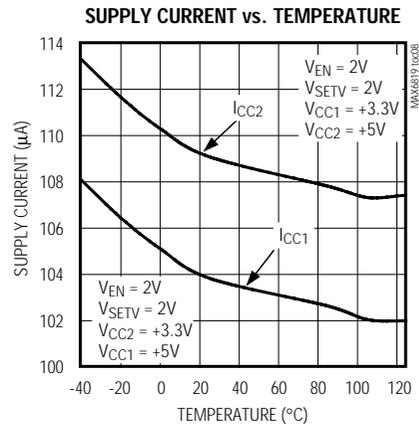
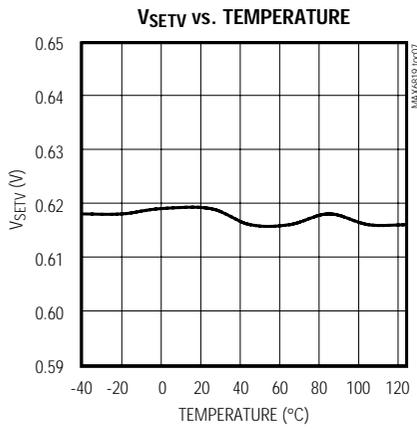
Note 4: t_{DELAY} (s) = 2.484e⁶ × C_{SET}

SOT23電源シーケンサ

MAX6819/MAX6820

標準動作特性(続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



端子説明

| 端子 | | 名称 | 機能 |
|---------|---------|------------------|--|
| MAX6819 | MAX6820 | | |
| 1 | 1 | V _{CC1} | 電源電圧1。外付MOSFETドライブをイネーブルするにはV _{CC1} 又はV _{CC2} のいずれかがUVLOより高くなっている必要があります。 |
| 2 | 2 | GND | グラウンド |
| 3 | 3 | SETV | シーケンススレッシュホールドセット。GATEターンオンをイネーブルするV _{CC1} スレッシュホールドを設定するには、外付抵抗分割ネットワークに接続します。内部リファレンスは0.618Vです。 |
| 4 | — | EN | アクティブハイイネーブル。ENがハイに駆動されてからt _{DELAY} 後にGATEドライブがイネーブルされます。ENがローに駆動されるとGATEドライブは直ちにディセーブルされます。使用しない場合は、V _{CC1} とV _{CC2} の高い方に接続して下さい。 |
| — | 4 | SETD | GATE遅延セット入力。SETV > V _{TH} からGATEターンオンまでの遅延を調整するには、外付コンデンサをSETDからGNDに接続します。t _{DELAY} = 2.484 × 10 ⁶ × C _{SET} (F)。 |
| 5 | 5 | GATE | GATEドライブ出力。GATEは外付NチャンネルMOSFETを駆動してV _{CC2} を負荷に接続します。GATEドライブは、SETVがV _{TH} を超過し、ENABLEがハイに駆動されてからt _{DELAY} 後にイネーブルされます。SETVがV _{TH} より低くなるか、ENABLEがローに駆動されると、GATEドライブは直ちにディセーブルされます。イネーブルされると、内部チャージポンプがGATEをV _{CC2} + 5.5Vに駆動し、外付NチャンネルMOSFETを完全に強化します。 |
| 6 | 6 | V _{CC2} | 電源電圧2。外付MOSFETドライブをイネーブルするにはV _{CC1} 又はV _{CC2} のいずれかがUVLOより高くなっている必要があります。 |

詳細

デュアル電源を使用する多くのプロセッサ又は複数電圧基板では、2番目の電源電圧が印可される前に最初の電源が適切な動作電圧まで上昇する必要があります。不適切なシーケンスが行われると、チップのラッチアップ、デバイスの誤った初期化、又は長期的な信頼性の劣化につながる可能性があります。様々な電源電圧がローカルで生成されない場合(メインシステムバス、別購入した筐体又はシーケンスされていない電源管理チップから供給される場合)、パワーオン及びパワーオフのシーケンスは管理や予測が難しくなります。電源のロードは基板毎のターンオン/ターンオフ時間に影響を及ぼす場合があります。

MAX6819/MAX6820は、複数電源システムにおいて適切なローカル電圧シーケンスを提供します。これらのシーケンサは外付NチャンネルMOSFETを使用し、第1電源が指定の動作電圧スレッシュホールドを超えた場合にのみ第2電源に負荷を接続します。第1電源が指定のスレッシュホールド未満である場合、又はいずれの電源もシーケンサのUVLOレベル未満である場合、NチャンネルMOSFETはデフォルトによりオフモードで動作します。第1電源電圧が指定のスレッシュホールドを超えた場合、外付MOSFETはオンに駆動されます。内部チャージポンプは+5.5V (typ)のゲートソース間電圧(V_{GS})を提供することにより、外付MOSFETを完全に強化します。チャージポンプがMOSFETを完全に強化すると、低減された

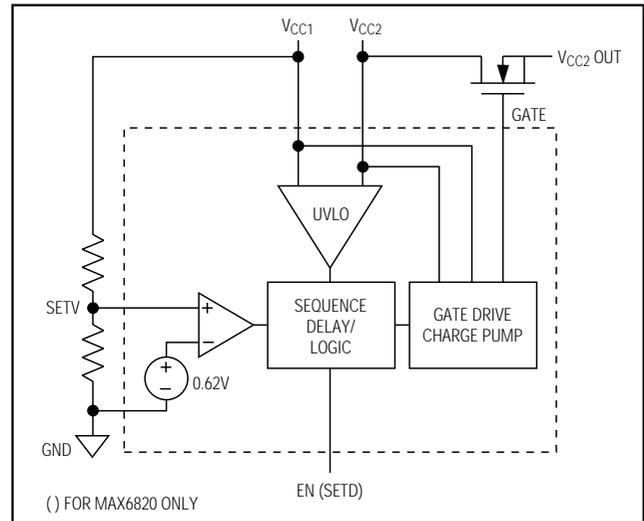


図1. ファンクションダイアグラム

スイッチ電圧降下に対して低いドレインソース間インピーダンス(R_{DS(ON)})が得られます。

シーケンサが最小のV_{GS}強化を提供できない限り、MOSFETがオンに駆動されることはないため、スイッチMOSFETはそれより高いインピーダンスの線形範囲で動作することは決してありません。

いずれの電源も、V_{CC1}又はV_{CC2}が2.125V以上である限り、電圧レベルに関わりなく第1ソースとして機能することが可能です(図1及び図2)。

SOT23電源シーケンサ

MAX6819/MAX6820

アプリケーション情報

t_{DELAY}の調整

MAX6820では、コンデンサを使用することによってシーケンス遅延時間を調整できます。この可変遅延により、異なる電源遅延要求条件を持つ広範囲のデバイスに対して電源シーケンスを提供することができます。遅延時間を調整するには、コンデンサ(C_{SET})をSETD及びGNDの間に接続します。シーケンス遅延時間は次式で計算して下さい。

$$t_{\text{DELAY}} = 2.48 \times 10^6 \times C_{\text{SET}}$$

スレッシュホールド電圧V_{TH}の設定

スレッシュホールド電圧は、V_{CC2}のターンオンを許容できる最小のV_{CC1}電圧です。スレッシュホールド電圧より高い電圧を監視するには、分圧器としての外付抵抗をSETVに接続し、最小V_{CC}ターンオン電圧を次式で計算します。

$$R1 = R2 \left(\frac{V_{\text{TRIP}}}{V_{\text{TH}}} - 1 \right)$$

ここで、V_{TRIP}は最小V_{CC}ターンオン電圧で、V_{CC1}及びV_{TH} = 0.618Vです(図2)。

SETVの入力電流は10nA (typ)であるため、高い値の抵抗を使用できます。

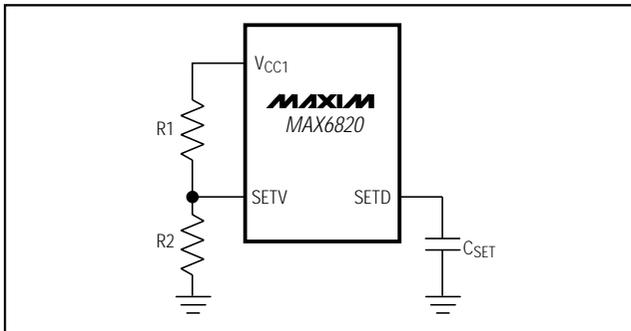


図2. t_{DELAY} (MAX6820のみ)及びV_{TH}の調整

パスMOSFETの選択

外付パスMOSFETは、シーケンスされた電源ソースと直列接続されています。負荷電流及びMOSFETのドレインソース間インピーダンス(R_{DS})は電圧降下を決定するため、MOSFETのオン特性は負荷電源の精度に影響を与えます。MAX6819/MAX6820は、外付MOSFETをその線形範囲外で完全に強化し、ドレインソース間の最低のオンインピーダンスを保証します。最高の電源精度/最低の電圧降下を得るには、4.5V~6.0Vのゲートソース間のバイアスに対して適切なドレインソース間のオンインピーダンスを持つMOSFETを選択して下さい。

ゲートドライブ特性

MAX6819/MAX6820の内部チャージポンプは、5.5Vのゲートソース間電圧(V_{GS})でNチャンネルMOSFETを駆動し、低MOSFETオン抵抗R_{DS(ON)}を保証します。チャージポンプは、MOSFETゲート入力のハイインピーダンス容量性負荷を駆動します。

GATE出力に負荷を与えると、抵抗により負荷電流が増加し、ゲート駆動能力が低減します。内部チャージポンプには外付コンデンサは必要ありません。

V_{CC1}とV_{CC2}の両方が1.875VのUVLOより低い場合、又はENがローの場合、外付パスMOSFETはディセーブルされ、チャージポンプ回路はオフになります。

ロジック駆動の電源シーケンス

MAX6819はロジックコンパチブルのイネーブル入力(EN)を備えており、デジタルデバイスによるシーケンスの制御を可能にしています。TTL/CMOSコンパチブルのEN入力がロジックローの時、GATE出力はローになります。EN入力がロジックハイの時(及びSETVが監視スレッシュホールドよりも高い時)、GATE出力は内部で固定された200msの遅延後にイネーブルされます。電圧の監視が不適切なロジック制御シーケンサの場合は、SETVを0.62Vより高いV_{CC1}又はV_{CC2}に接続して下さい。

3個以上の電源のシーケンス

複数のMAX6819/MAX6820をカスケード接続すると、3個以上の電源のシーケンスを制御できます。デバイスをデジチェーン接続することにより、1つのシーケンサはSETVコンパレータ入力を通じてアップストリームにあるシーケンサの通過電圧を監視することができます。ENはSETVのレベルに関係なくシーケンサのシャットダウンを可能にします。図4に、3個の電源を使用したシステム例を示しています。ここでは、第1電源が第2電源より先にパワーアップし、第3電源は第1及び第2電源の後にパワーアップする必要があります。

負方向の電圧トランジェントに対する耐性

MAX6819/MAX6820の電源電圧シーケンサは、瞬時(パルス幅)の負方向電圧トランジェントに対する耐性が比較的高くなっています(図5)。但し、トランジェントの大きさはそのパルス幅に反比例します。

チップ情報

TRANSISTOR COUNT: 638

PROCESS: BICMOS

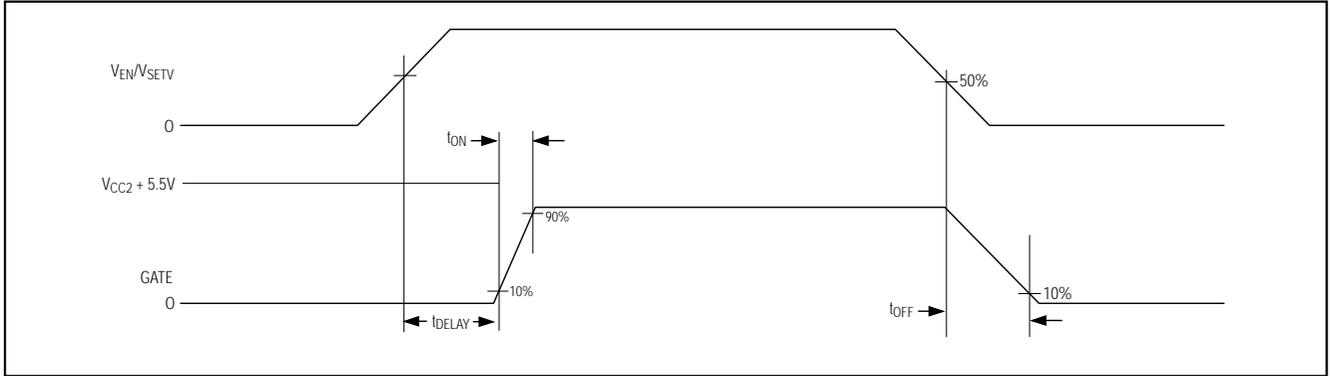


図3. タイミング図

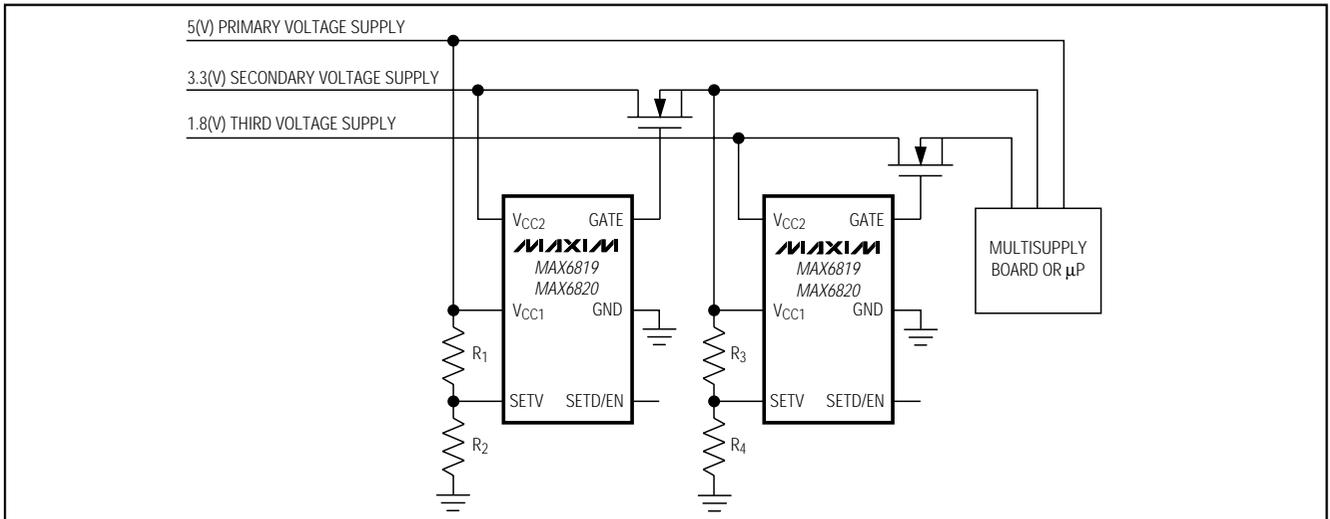


図4. 3個の電源のシーケンス

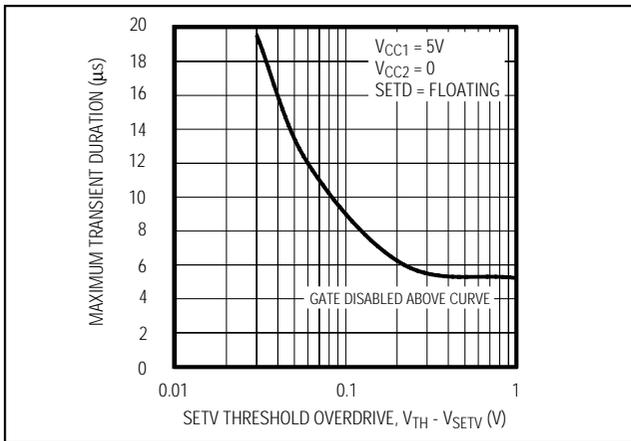
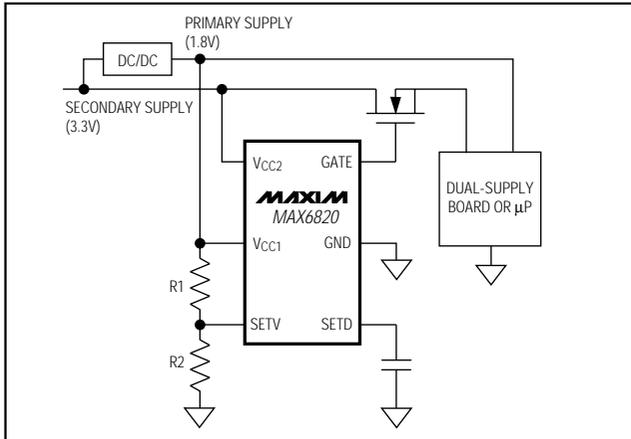


図5. 最大トランジェント期間対オーバドライブのSETVスレッシュホールド

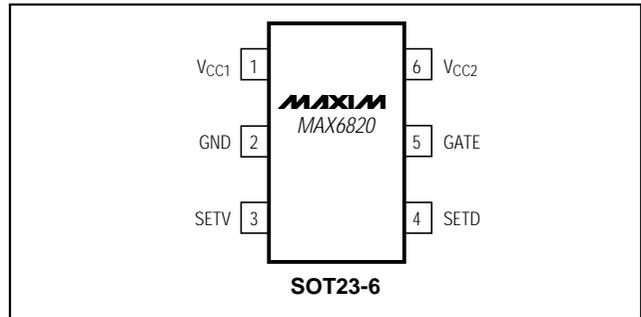
SOT23電源シーケンサ

MAX6819/MAX6820

標準動作回路(続き)



ピン配置(続き)



パッケージ

SEE NOTE 5
EXAMPLE
TOP MARK

PIN 1
I.D. DOT
(SEE NOTE 6)

PIN #1

| SYMBOL | MIN | MAX |
|--------|------|----------|
| A | 0.90 | 1.45 |
| A1 | 0.00 | 0.15 |
| A2 | 0.90 | 1.30 |
| b | 0.35 | 0.50 |
| C | 0.08 | 0.20 |
| D | 2.80 | 3.00 |
| E | 2.60 | 3.00 |
| E1 | 1.50 | 1.75 |
| L | 0.35 | 0.55 |
| e | | 0.95 REF |
| α | 0° | 10° |

NOTES:
 1. ALL DIMENSIONS ARE IN MILLIMETERS.
 2. FOOT LENGTH MEASURED AT INTERCEPT POINT BETWEEN DATUM A & LEAD SURFACE.
 3. PACKAGE OUTLINE EXCLUSIVE OF MOLD FLASH & METAL BURR.
 4. PACKAGE OUTLINE INCLUSIVE OF SOLDER PLATING.
 5. PIN 1 IS LOWER LEFT PIN WHEN READING TOP MARK FROM LEFT TO RIGHT. (SEE EXAMPLE TOP MARK)
 6. PIN 1 I.D. DOT IS 0.3 MM Ø MIN. LOCATED ABOVE PIN 1.
 7. MEETS JEDEC MO178.

PROPRIETARY INFORMATION
 TITLE:
 PACKAGE OUTLINE, SOT-23, 6L
 APPROVAL: _____ DOCUMENT CONTROL NO: 21-0058 REV: E 1/1

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

8 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600