



キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

概要

MAX526/MAX527は、4個の12ビット、電圧出力デジタル・アナログ・コンバータ(DAC)を内蔵しています。高精度出力バッファ・アンプを内蔵しているため、電圧出力を得ることができます。MAX527は±5V電源で動作し、一方MAX526は+12V~+15V/-5Vで動作します。オフセット、ゲインおよび直線性は出荷時にキャリブレートされており、全未調整誤差(TUE)はMAX526では1LSBです。

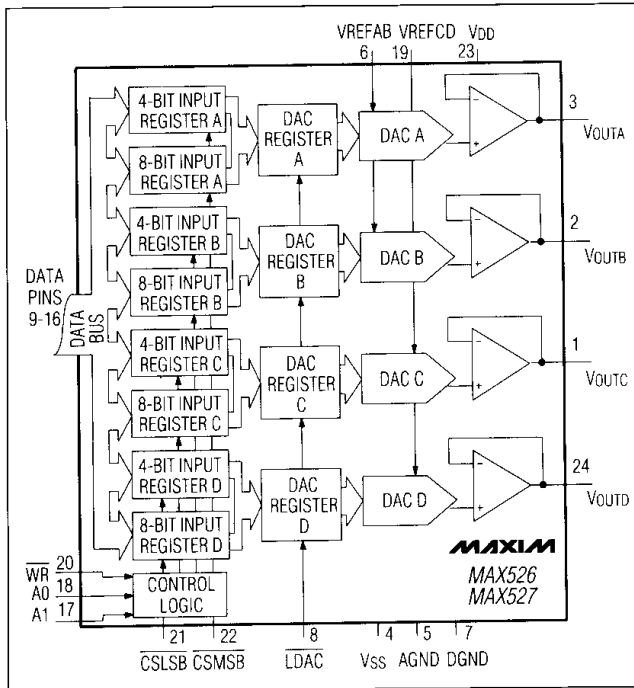
12ビット入力レジスタと12ビットDACレジスタから成るダブルバッファ・インタフェース・ロジックを備えています。DACレジスタ内のデータによりDACの出力電圧が決まります。MAX526/MAX527は8ビット幅のデータ・バスを有しています。データは、下位8ビットのロードと上位4ビットのロードの、2度の書き込み動作によって入力レジスタにロードされます。非同期ロードDAC(LDAC)入力により、データは入力レジスタからDACレジスタに転送されます。すべてのロジック入力はTTLおよびCMOSコンパチブルです。

MAX526/MAX527は24ピン、300ミル幅プラスチックDIP、セラミックSB、およびワイドSOPパッケージです。

アプリケーション

- 部数点数が最少のアナログ・システム
- デジタル・オフセット/ゲイン調整
- 任意の関数の発生
- 産業用プロセス制御
- 自動試験機器

ファンクションダイアグラム



特長

- ◆ グランドを含むリファレンス入力範囲
- ◆ 調整不要な12ビット性能
- ◆ 全未調整誤差: 1LSB(MAX526)
- ◆ バッファ付き電圧出力
- ◆ 高速出力セトリング
3μs: MAX526
5μs: MAX527
- ◆ ダブルバッファ方式のデジタル入力
- ◆ マイクロプロセッサおよびTTL/CMOSコンパチブル
- ◆ ±5V動作(MAX527)

型番

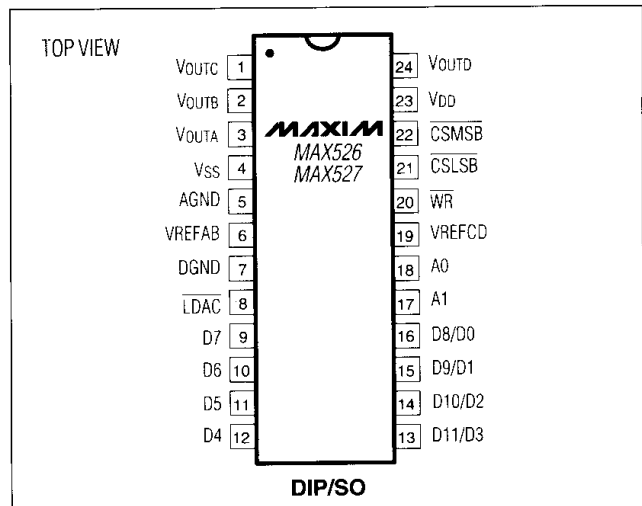
PART	TEMP. RANGE	PIN-PACKAGE	INL (LSBs)
MAX526CCNG	0°C to +70°C	24 Narrow Plastic DIP	±1/2
MAX526DCNG	0°C to +70°C	24 Narrow Plastic DIP	±1
MAX526CCWG	0°C to +70°C	24 Wide SO	±1/2
MAX526DCWG	0°C to +70°C	24 Wide SO	±1
MAX526DC/D	0°C to +70°C	Dice*	±1
MAX526CENG	-40°C to +85°C	24 Narrow Plastic DIP	±1/2
MAX526DENG	-40°C to +85°C	24 Narrow Plastic DIP	±1
MAX526CEWG	-40°C to +85°C	24 Wide SO	±1/2
MAX526DEWG	-40°C to +85°C	24 Wide SO	±1
MAX526CMYG	-55°C to +125°C	24 Narrow Ceramic SB**	±1/2
MAX526DMYG	-55°C to +125°C	24 Narrow Ceramic SB**	±1

Ordering Information continued on last page.

* Contact factory for dice specifications.

** Contact factory for availability and processing to MIL-STD-883.

ピン配置



キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

ABSOLUTE MAXIMUM RATINGS – MAX526

V _{DD} to AGND or DGND	-0.3V, +17V
V _{SS} to AGND or DGND	-7V, to 0.3V
Digital Input Voltage to AGND or DGND	0.3V, V _{DD} + 0.3V
V _{REF} to AGND or DGND	-0.3V, V _{DD} + 0.3V
V _{OUT} to AGND or DGND	V _{DD} , V _{SS}
Maximum Current into Any Pin	50mA
Continuous Power Dissipation (T _A = +70°C)	
Plastic DIP (derate 13.33mW/°C above +70°C)	733mW

Wide SO (derate 11.76mW/°C above +70°C)	647mW
Ceramic SB (derate 14.29mW/°C above +70°C)	1143mW
Operating Temperature Ranges:	
MAX526_C_G	0°C to +70°C
MAX526_E_G	-40°C to +85°C
MAX526_MYG	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10 sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS – MAX526

(V_{DD} = +15V, V_{SS} = -5V, V_{REF} = 10V, AGND = DGND = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STATIC PERFORMANCE – ANALOG SECTION (R_L = 5kΩ, C_L = 100pF)						
Resolution	N		±12			Bits
Total Unadjusted Error (Note 1)	TUE	MAX526C	T _A = +25°C	±1.0		LSB
		MAX526D		±2.0		
		MAX526CC		±2.0		
		MAX526DC		±3.0		
		MAX526CE		±2.5		
		MAX526DE		±3.5		
		MAX526CM		±3.0		
		MAX526DM		±4.0		
Integral Nonlinearity	INL	MAX526C		±0.15	±0.50	LSB
		MAX526D		±1		
Differential Nonlinearity	DNL	Guaranteed monotonic		±1		LSB
Offset Error		MAX526C	T _A = +25°C	±1.0		LSB
		MAX526D		±2.0		
		MAX526CC		±2.0		
		MAX526DC		±3.0		
		MAX526CE		±2.5		
		MAX526DE		±3.5		
		MAX526CM		±3.0		
		MAX526DM		±4.0		
Gain Error		MAX526_C/E/M, R _L = ∞		±1.0		LSB
		MAX526_C/E		±1.5		
		MAX526_M		±2.0		
Power-Supply Rejection	ΔGain/ΔV _{DD}	V _{DD} from +10.8V to +16.5V	T _A = +25°C	±0.001	±0.01	LSB/%
		V _{SS} from -4.5V to -5.5V		±0.001	±0.01	
		V _{DD} from +10.8V to +16.5V		±0.007	±0.75	
		V _{SS} from -4.5V to -5.5V		±0.003	±0.03	
MATCHING PERFORMANCE						
Total Unadjusted Error (Note 1)	TUE	MAX526A	T _A = +25°C	±1.0		LSB
		MAX526B		±2.0		
Gain Error			T _A = +25°C	0.1	±1.0	LSB
Offset Error		MAX526A	T _A = +25°C	0.5	±1.0	LSB
		MAX526B		0.5	±2.0	
Integral Nonlinearity	INL		T _A = +25°C	0.2	±1.0	LSB

キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

ELECTRICAL CHARACTERISTICS – MAX526 (continued)

(V_{DD} = +15V, V_{SS} = -5V, V_{REF} = 10V, AGND = DGND = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
REFERENCE INPUT (Note 2)							
Reference Input Range	REF		0		V _{DD} - 4	V	
Reference Input Resistance	RREF		5			kΩ	
MULTIPLYING MODE PERFORMANCE							
Reference 3dB Bandwidth				700		kHz	
Reference Feedthrough		Input code = all 0s	V _{REF} = 10V _{p-p} at 400HZ		-100	dB	
			V _{REF} = 10V _{p-p} at 4000HZ		-82		
Total Harmonic Distortion plus Noise	THD+N	V _{REF} = 2V _{p-p} at 50kHz		0.012		%	
DIGITAL INPUTS							
Input High Voltage	V _{INH}		2.4			V	
Input Low Voltage	V _{INL}				0.8	V	
Input Leakage Current	I _{IN}	V _{IN} = 0V or V _{DD}			1.0	μA	
Input Capacitance	C _{IN}	(Note 3)			10	pF	
DYNAMIC PERFORMANCE (R_L = 5kΩ, C_L = 100pF)							
Voltage-Output Slew Rate				5		V/μs	
Output Settling Time		To ±1/2LSB of full scale		3		μs	
Digital Feedthrough				5		nV-s	
Digital Crosstalk				5		nV-s	
POWER SUPPLIES							
Positive Supply Range	V _{DD}		10.8		16.5	V	
Negative Supply Range	V _{SS}		-4.5		-5.5	V	
Positive Supply Current	I _{DD}	(Note 4)	T _A = +25°C		11	20	mA
						28	
Negative Supply Current	I _{SS}	(Note 4)	T _A = +25°C		8	18	mA
						26	

Note 1: TUE is specified with no resistive load.

Note 2: See *Reference Input* section.

Note 3: Guaranteed by design. Not production tested.

Note 4: Digital inputs at 2.4V; with digital inputs at 0V, I_{DD} decreases typically by 1.5mA at +25°C.

TIMING CHARACTERISTICS – MAX526

(V_{DD} = +15V, V_{SS} = -5V, V_{REF} = 10V, AGND = DGND = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CS Pulse Width	t _{CS}		100			ns
WR Pulse Width	t _{WR}		100			ns
CS to WR Setup	t _{CWS}		0			ns
CS to WR Hold	t _{CWH}		0			ns
Data Valid to WR Setup	t _{DS}		75			ns
Data to WR Hold	t _{DH}		10			ns
LDAC Pulse Width	t _{LDAC}		120			ns
Address to WR Setup	t _{AS}		25			ns
Address to WR Hold	t _{AH}		0			ns

キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

ABSOLUTE MAXIMUM RATINGS – MAX527

V _{DD} to AGND or DGND	-0.3V, +12V
V _{SS} to AGND or DGND	-7V, to 0.3V
Digital Input Voltage to AGND or DGND	0.3V, V _{DD} + 0.3V
VREF to AGND to DGND	-0.3V, V _{DD} + 0.3V
V _{OUT} to AGND to DGND	V _{DD} , V _{SS}
Maximum Current into Any Pin	50mA
Continuous Power Dissipation (T _A = +70°C)	
Plastic DIP (derate 13.33mW/°C above +70°C)	733mW

Wide SO (derate 11.76mW/°C above +70°C)	647mW
Ceramic SB (derate 14.29mW/°C above +70°C)	1143mW
Operating Temperature Ranges:	
MAX527_C_G	0°C to +70°C
MAX527_E_G	-40°C to +85°C
MAX527_MYG	-55°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10 sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS – MAX527

(V_{DD} = +15V, V_{SS} = -5V, VREF = 10V, AGND = DGND = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STATIC PERFORMANCE – ANALOG SECTION (R_L = 5kΩ, C_L = 100pF)						
Resolution	N		12			Bits
Integral Nonlinearity	INL	MAX527C		±0.15	±0.50	LSB
		MAX527D			±1	
Differential Nonlinearity	DNL	Guaranteed monotonic			±1	LSB
Offset Error		MAX527C	T _A = +25°C		±3	mV
		MAX527D		±6		
		MAX527CC		±6		
		MAX527DC		±9		
		MAX527CE		±7		
		MAX527DE		±11		
		MAX527CM		±9		
		MAX527DM		±15		
Gain Error		MAX527_C/E, R _L = ∞			±1.0	LSB
		MAX527_M, R _L = ∞			±1.0	
		MAX527_C			±2.0	
		MAX527_E			±2.5	
		MAX527_M			±3.0	
Power-Supply Rejection	ΔGain/ΔV _{DD}	V _{DD} from +4.5V to +5.5V	T _A = +25°C	±0.002	±0.02	LSB/%
	ΔGain/ΔV _{SS}	V _{SS} from -4.5V to -5.5V		±0.002	±0.02	
	ΔOffset/ΔV _{DD}	V _{DD} from +4.5V to +5.5V		±0.005	±0.05	
	ΔOffset/ΔV _{SS}	V _{SS} from -4.5V to -5.5V		±0.005	±0.05	
MATCHING PERFORMANCE						
Gain Error			T _A = +25°C	0.1	±1.0	LSB
Offset Error (Note 1)		MAX527A	T _A = +25°C	0.5	±5	LSB
		MAX527B			0.5	
Integral Nonlinearity	INL		T _A = +25°C	0.2	±1.0	LSB
REFERENCE INPUT (Note 2)						
Reference Input Range	REF	Note 2	0	V _{DD} - 2.20		V
Reference Input Resistance	RREF		5			kΩ

キャリブレーション済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

ELECTRICAL CHARACTERISTICS (continued) – MAX527

($V_{DD} = +5V$, $V_{SS} = -5V$, $V_{REF} = +2.5V$, $AGND = DGND = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
MULTIPLYING MODE PERFORMANCE						
Reference 3dB Bandwidth				700		kHz
Reference Feedthrough		400Hz		-100		dB
		4000Hz		-82		
Total Harmonic Distortion plus Noise	THD+N	$V_{REF} = 850mV_{p-p}$ at 100kHz		0.024		%
DIGITAL INPUTS						
Input High Voltage	V_{INH}		2.4			V
Input Low Voltage	V_{INL}				0.8	V
Input Leakage Current	I_{IN}	$V_{IN} = 0V$ or V_{DD}			1.0	μA
Input Capacitance	C_{IN}	(Note 3)			10	pF
DYNAMIC PERFORMANCE ($R_L = 5k\Omega$, $C_L = 100pF$)						
Voltage-Output Slew Rate				3		V/ μs
Output Settling Time		To $\pm 1/2LSB$ of full scale		5		μs
Digital Feedthrough				5		nV-s
Digital Crosstalk				5		nV-s
POWER SUPPLIES						
Positive Supply Range	V_{DD}		4.75		5.5	V
Negative Supply Range	V_{SS}		-4.5		-5.5	V
Positive Supply Current	I_{DD}	(Note 4)	$T_A = +25^\circ C$	5.5	12	mA
					18	
Negative Supply Current	I_{SS}	(Note 4)	$T_A = +25^\circ C$	3.6	10	mA
					16	

Note 1: TUE is specified with no resistive load.

Note 2: See *Reference Input* section.

Note 3: Guaranteed by design. Not production tested.

Note 4: Digital inputs at 2.4V.

TIMING CHARACTERISTICS – MAX527

($V_{DD} = +5V$, $V_{SS} = -5V$, $V_{REF} = +2.5V$, $AGND = DGND = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

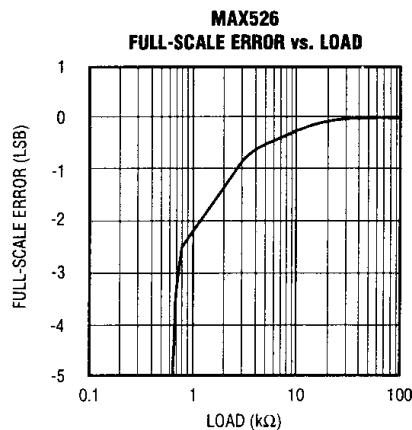
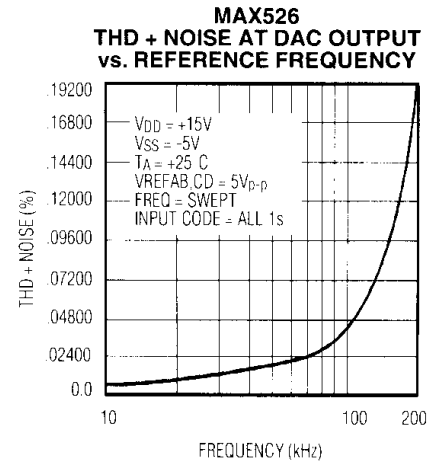
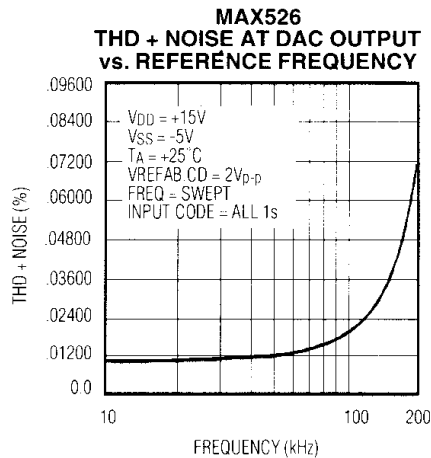
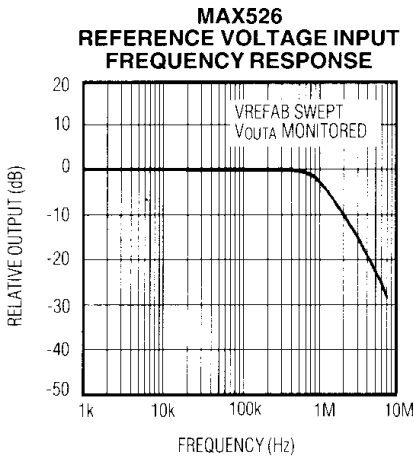
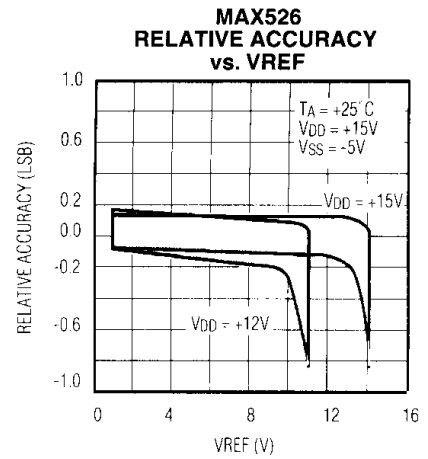
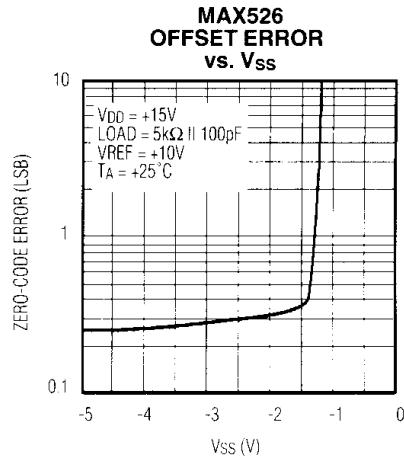
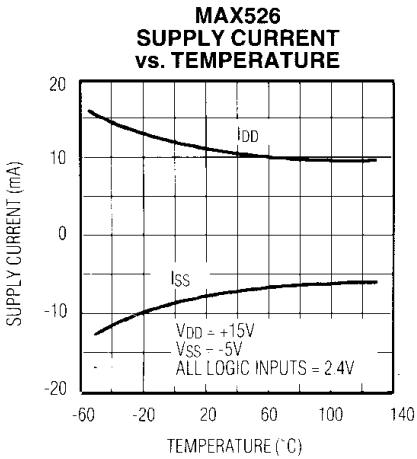
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CS Pulse Width	t_{CS}	MAX527_C/E	180			ns
		MAX527_M	200			
WR Pulse Width	t_{WR}	MAX527_C/E	180			ns
		MAX527_M	200			
CS to WR Setup	t_{CWS}		0			ns
CS to WR Hold	t_{CWH}		0			ns
Data Valid to WR Setup	t_{DVS}		75			ns
Data to WR Hold	t_{DWH}		0			ns
LDAC Pulse Width	t_{LDAC}	MAX527_C/E	120			ns
		MAX527_M	150			
Address to WR Setup	t_{AS}		25			ns
Address to WR Hold	t_{AH}		0			ns

キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

標準動作特性

MAX526/MAX527

MAX526

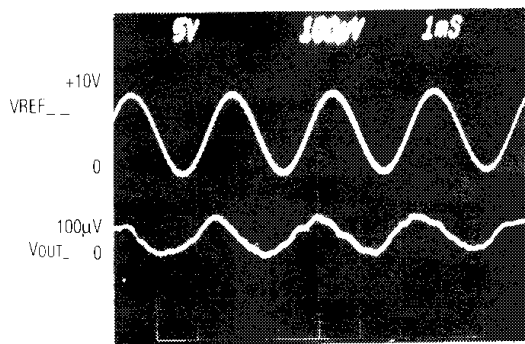


キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

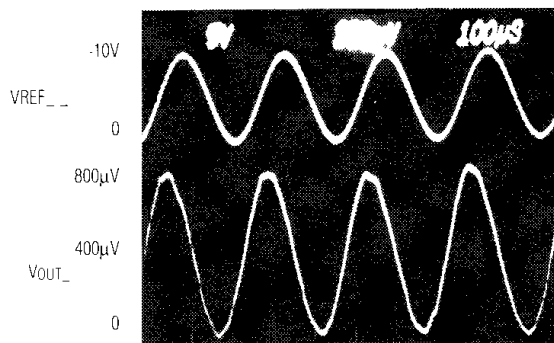
標準動作特性 (続き)

**MAX526
REFERENCE
FEEDTHROUGH AT 400Hz**



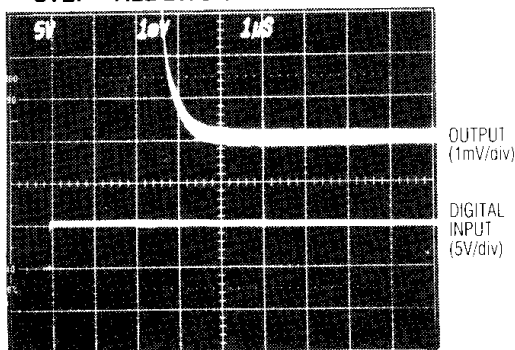
1ms/div
TOP: REFERENCE IN 5V/div
BOTTOM: V_{OUTA} 100µV/div
INPUT CODE = ALL 0s

**MAX526
REFERENCE
FEEDTHROUGH AT 4000Hz**



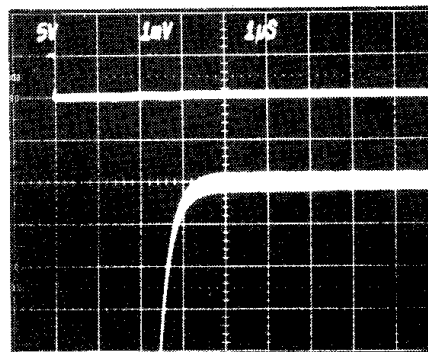
100µs/div
TOP: REFERENCE IN 5V/div
BOTTOM: V_{OUTA} 200µV/div
INPUT CODE = ALL 0s

**MAX526
POSITIVE SETTLING TIME TO FULL-SCALE
STEP – ALL BITS OFF TO ALL BITS ON**



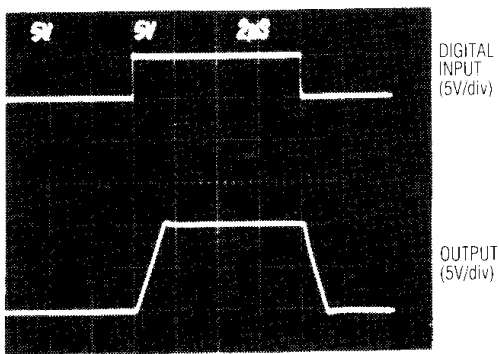
VREF = 10V, C_L = 100pF, R_L = 5kΩ

**MAX526
NEGATIVE SETTLING TIME TO FULL-SCALE
STEP – ALL BITS ON TO ALL BITS OFF**



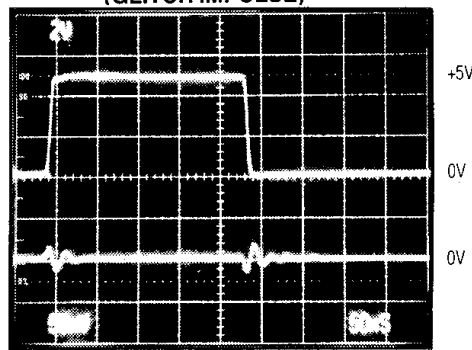
VREF = 10V, C_L = 100pF, R_L = 5kΩ

**MAX526
DYNAMIC RESPONSE
ALL BITS OFF, ON, OFF**



VDD = +15V, VSS = -5V, VREF = 10V, C_L = 100pF, R_L = 5kΩ

**MAX526
DIGITAL FEEDTHROUGH
(GLITCH IMPULSE)**



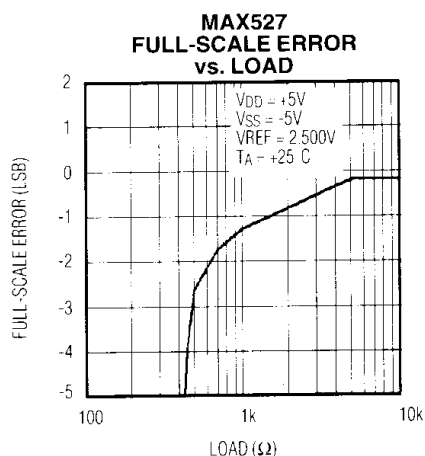
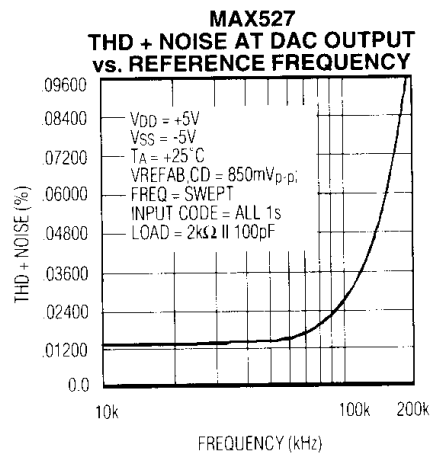
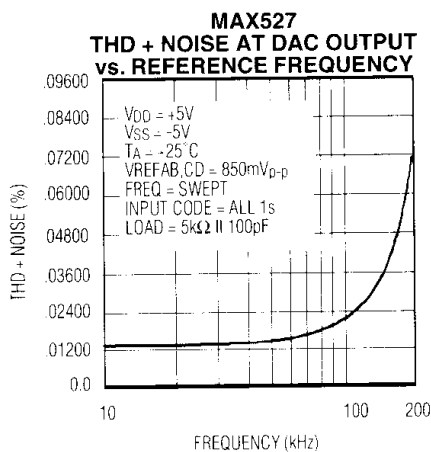
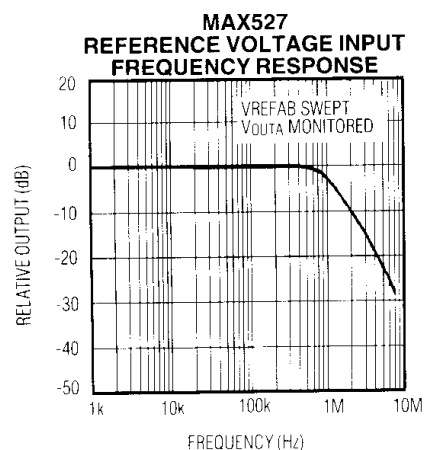
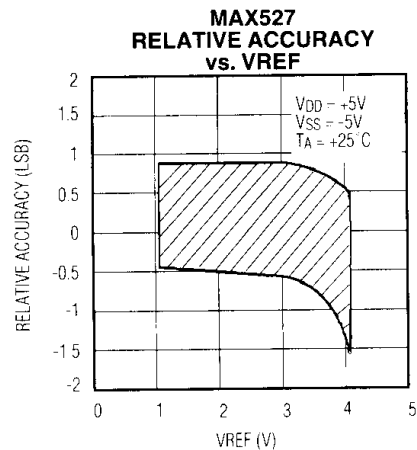
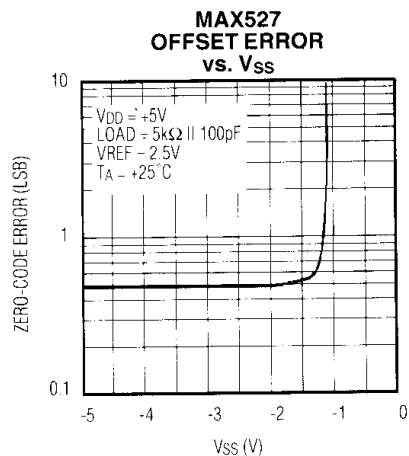
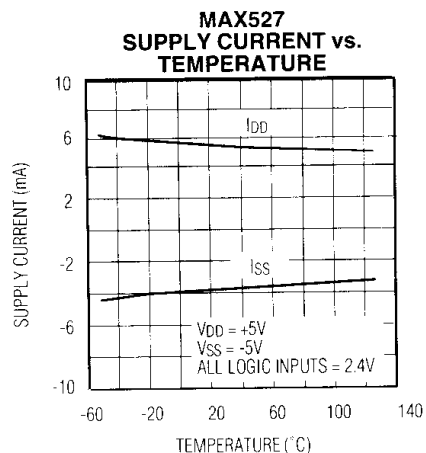
TOP: DIGITAL TRANSITION ON ALL DATA BITS 5V/div
BOTTOM: DAC OUTPUT WITH WR HIGH 50mV/div

キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

標準動作特性 (続き)

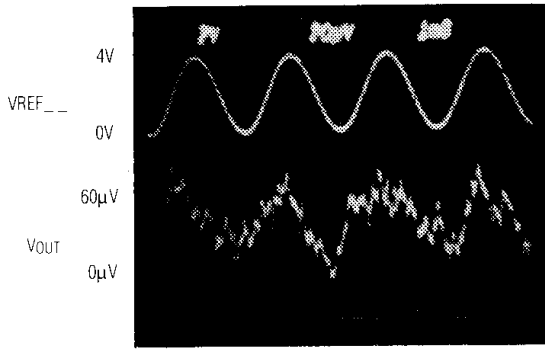
MAX526/MAX527

MAX527



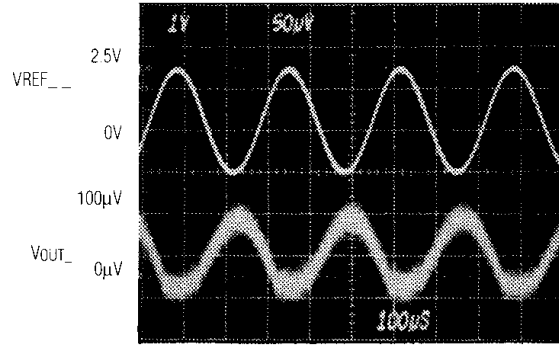
標準動作特性 (続き)

**MAX527
REFERENCE
FEEDTHROUGH AT 400Hz**



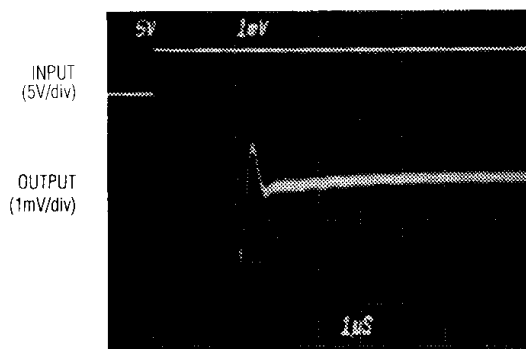
1ms/div
TOP: REFERENCE IN 2V/div
BOTTOM: VOUTA 20μV/div
INPUT CODE = ALL 0s

**MAX527
REFERENCE
FEEDTHROUGH AT 4000Hz**



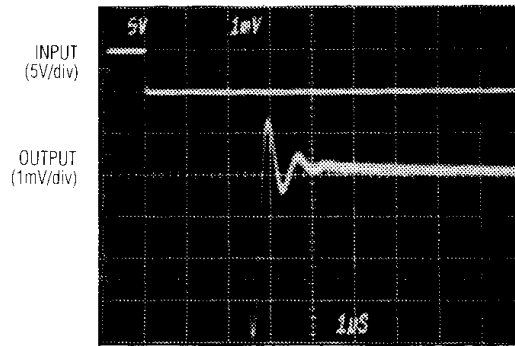
100μs/div
TOP: REFERENCE IN 5V/div
BOTTOM: VOUTA 50μV/div
INPUT CODES = ALL 0s

**MAX527
POSITIVE SETTLING TIME TO FULL-SCALE
STEP—ALL BITS OFF TO ALL BITS ON**



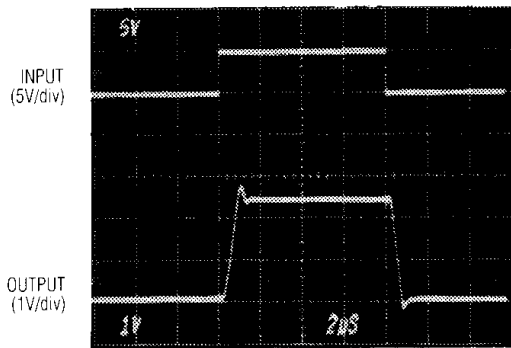
$C_L = 100\text{pF}$, $R_L = 5\text{k}\Omega$, $V_{REF} = 2.5\text{V}$

**MAX527
NEGATIVE SETTLING TIME TO FULL-SCALE
STEP—ALL BITS ON TO ALL BITS OFF**



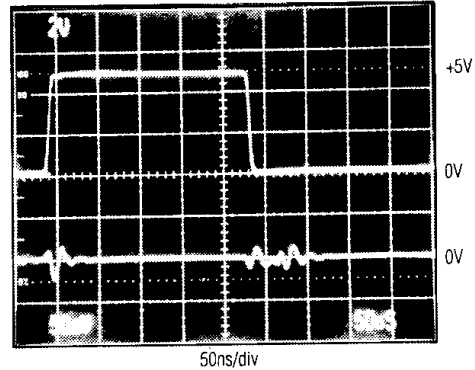
$C_L = 100\text{pF}$, $R_L = 5\text{k}\Omega$, $V_{REF} = 2.5\text{V}$

**MAX527
DYNAMIC RESPONSE
ALL BITS OFF, ON, OFF**



$V_{DD} = +15\text{V}$, $V_{SS} = -5\text{V}$, $V_{REF} = 2.5\text{V}$, $C_L = 100\text{pF}$, $R_L = 5\text{k}\Omega$

**MAX527
DIGITAL FEEDTHROUGH
(GLITCH IMPULSE)**



TOP: DIGITAL TRANSITION ON ALL DATA BITS 5V/div
BOTTOM: DAC OUTPUT WITH WR HIGH 50mV/div

キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

端子説明

端子	名称	機能
1	VoutC	DAC C出力電圧
2	VoutB	DAC B出力電圧
3	VoutA	DAC A出力電圧
4	Vss	負の電源電圧
5	AGND	アナログ・グラウンド
6	VREFAB	DAC A、DAC B用リファレンス電圧入力
7	DGND	デジタル・グラウンド
8	LDAC	ロードDAC入力(アクティブ“ロー”)。この非同期入力を“ロー”に駆動することにより、各入力レジスタの内容が対応するDACレジスタに転送されます。
9	D7	データ・ビット7
10	D6	データ・ビット6
11	D5	データ・ビット5
12	D4	データ・ビット4
13	D11/D3	CSMSBが“ロー”でCSLSBが“ハイ”のとき、データ・ビット11(MSB)。CSMSBが“ハイ”でCSLSBが“ロー”のとき、データビット3(LSB)。
14	D10/D2	CSMSBが“ロー”でCSLSBが“ハイ”のとき、データ・ビット10(MSB)。CSMSBが“ハイ”でCSLSBが“ロー”のとき、データビット2(LSB)。
15	D9/D1	CSMSBが“ロー”でCSLSBが“ハイ”のとき、データ・ビット9(MSB)。CSMSBが“ハイ”でCSLSBが“ロー”のとき、データビット1(LSB)。
16	D8/D0	CSMSBが“ロー”でCSLSBが“ハイ”のとき、データ・ビット8(MSB)。CSMSBが“ハイ”でCSLSBが“ロー”のとき、データビット0(LSB)。
17	A1	DACアドレス・セレクト・ビット(MSB)
18	A0	DACアドレス・セレクト・ビット(LSB)
19	VREFCD	DAC C、DAC D用リファレンス電圧入力
20	WR	ライト入力(アクティブ“ロー”)。WRをCSMSBまたはCSLSBと共に与えることにより、データはA1およびA0で選択されるDAC入力レジスタにロード。
21	CSLSB	LSバイト用チップ・セレクト(アクティブ“ロー”)。アドレスされている入力レジスタの低位8ビットを選択。
22	CSMSB	MSニブル用チップ・セレクト(アクティブ“ロー”)。アドレスされている入力レジスタの上位4ビットを選択。
23	VDD	正の電源電圧
24	VoutD	DAC D出力電圧

詳細

アナログ部

MAX526/MAX527は4個の電圧出力DACを内蔵しています。DACは、反転R-2Rラダー・ネットワークで構成され、12ビット・デジタル入力を、与えられているリファレンス電圧に比例する等価アナログ出力電圧に変換します。MAX526/MAX527は、2個のリファレンス入力を備えており、一つはDAC AとDAC Bが共用しており(VREFAB)、もう一つはDAC CとDAC Dが共用しています(VREFCD)。これら2個の入力により、各DACをペアごとに異なるフルスケール出力電圧レンジとすることが可能です(図1)。

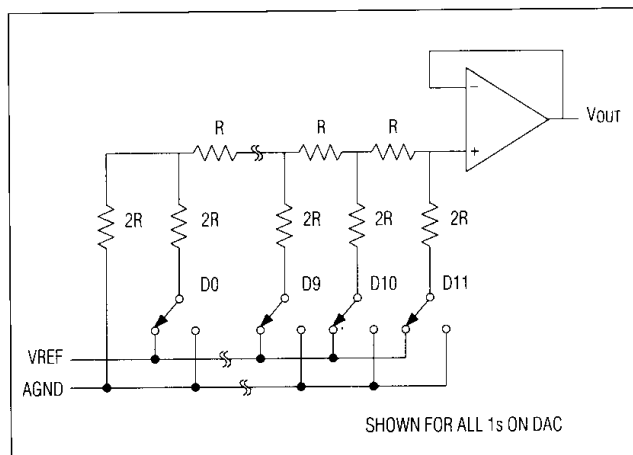


図1. DACの概略回路図

リファレンス入力

MAX526/MAX527は、乗算への応用に用いることができます。リファレンスにはDC信号とAC信号のいずれも入力可能です。各VREF入力での電圧により、対応するDACのフルスケール出力電圧が決まります。VREF入力の入力インピーダンスはコードに依存し、入力コードが0101 0101 0101のとき最小値(VREFAB、VREFCDについて標準で6kΩ)となります。入力コードが0000 0000 0000のとき最大値(標準で60kΩ)となります。VREFにおける入力インピーダンスがコードに依存するため、リファレンスのロードレギュレーションが重要です。

MAX526/MAX527の各リファレンスの最低入力インピーダンスの保証値は、5kΩです。2つのリファレンス入力を同じリファレンス源で駆動する場合には、最低入力インピーダンスは2.5kΩになります。MAX674などのリファレンスは、10VでMAX526の2つのリファレンス入力を同時に駆動する時、標準で0.165LSB(最悪で0.33LSB)ばらつきます。精度の向上のためには、VREFABとVREFCDを独立に駆動するか、優れた精度とロードレギュレーションをもつMAX676/MAX677/MAX678などのリファレンスを用います。

MAXIM

キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

高精度を得るためのもう一つの方法として、オペアンプを用いてリファレンスをバッファする方法があります。オペアンプのクローズドループ出力インピーダンスは0.05Ω以下としてください。これにより、2つのリファレンス入力を同時に駆動する時、誤差は0.08LSB以下となります。この用途には、MAX400またはOP07が適しています。VREFの入力容量もまたコードに依存し、標準値は125~300pFの範囲で変化します。

V_{OUTA}~V_{OUTD}は、デジタル・プログラム可能な電圧源として以下のように表すことができます。

$$V_{OUT} = (N_B \times VREF) / 4096$$

ここで、N_BはDACのバイナリ入力コード(0~4095)の数値表現です。

出力バッファ・アンプ

すべてのMAX526/MAX527の電圧出力は、標準スルー・レートが5V/μs(MAX526)、または3V/μs(MAX527)の高精度ユニティゲイン・フォロワによって内部でバッファされています。

出力に5kΩと並列に100pFの負荷をもつとき(5kΩ以下の負荷では性能が劣化します)、MAX526の出力フルスケール遷移(0Vから+10V、+10Vから0V)における±1/2LSBまでの標準セトリング時間は3μsです。MAX526の標準出力ダイナミック応答および出力アンプのセトリング性能を標準動作特性に示します。

出力に5kΩと並列に100pFの負荷をもつとき(5kΩ以下の負荷では性能が劣化します)、MAX527の出力フルスケール遷移(0Vから+2.5V、+2.5Vから0V)における±1/2LSBまでの標準セトリング時間は5μsです。MAX527の標準出力ダイナミック応答および出力アンプのセトリング性能を標準動作特性に示します。

デジタル入力およびインタフェース・ロジック

デジタル入力は、TTLおよび5V CMOSロジックのいずれにもコンパチブルです。MAX526/MAX527は、8ビット幅のデータ・バスを介してμPとインタフェースします。4つのDACは、それぞれ12ビット(8+4)入力レジスタと12ビットDACレジスタから構成されています。各DACのアナログ出力は、DACレジスタ内のデータを反映します。アドレス・ラインA0とA1により、データ・バスからのデータを受け取るDACを選択します(表1)。MAX526/MAX527のすべての制御入力はレベル・トリガです。図2に、MAX526/MAX527の入力制御ロジックを示します。

表1. DACのアドレッシング

A1	A0	SELECTED INPUT REGISTER
L	L	DAC A Input Register
L	H	DAC B Input Register
H	L	DAC C Input Register
H	H	DAC D Input Register

CSMSB、CSLSB、WRにより、データ・バス上のデータをA0とA1で選択される入力レジスタにロードします。CSLSBとWRを“ロー”にすることで、入力レジスタの下位8ビットにデータがロードされ、CSMSBとWRによって上位4ビットがロードされます。上位4ビットと下位8ビットを入力レジスタにロードする順序は重要ではありません。CSLSB、CSMSB、WRを“ロー”にすることで、12ビット全体を同時にロードすることも可能です。同じデータが、4MSB(D11~D8)および4LSB(D3~D0)に書込まれます。もし、DACがユニポーラ出力モードで接続された場合には(図5、表3)、この方法によりDAC出力を瞬時にゼロにすることができます。

データは、WRの立上りエッジにおいて選択された入力レジスタにラッチされます。また、CSLSBの立上りエッジにおいて、入力レジスタの下位8ビットにデータがラッチされ、CSMSBの立上りエッジにおいて上位4ビットがラッチされます。

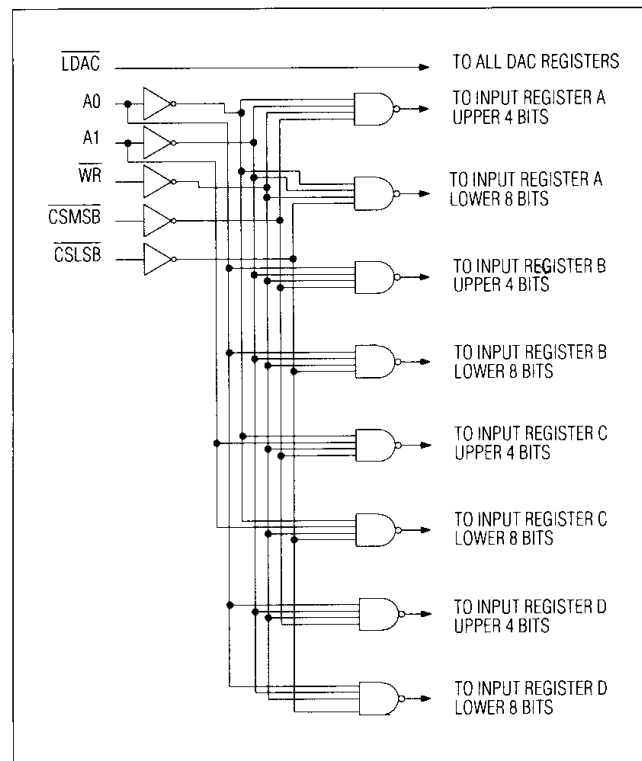


図2. 入力制御ロジック

キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

表2. ライト・サイクルの真理値表

CSLSB	CSMSB	WR	LDAC	機能
L	H	L	H	選択された入力レジスタにLSバイトをロード
L	H	\bar{L}	H	選択された入力レジスタにLSバイトをラッチ
\bar{L}	H	L	H	選択された入力レジスタにLSバイトをラッチ
H	L	L	H	選択された入力レジスタにMSニブルをロード
H	L	\bar{L}	H	選択された入力レジスタにMSニブルをラッチ
H	\bar{L}	L	H	選択された入力レジスタにMSニブルをラッチ
X	X	H	L	データを入力レジスタからDACレジスタへ転送。DAC出力は、対応する入力レジスタのデータに反映。
X	X	H	\bar{L}	4個のDACレジスタをラッチ。入力レジスタは書き込み不可。
H	L	L	L	MSニブルを選択された入力レジスタにロードし、入力レジスタをDACレジスタにロード。
\bar{L}	X	H	H	ノーオペレーション。素子は非選択。
L	L	L	L	選択された入力レジスタの全ての12ビットをロード。データを入力レジスタからDACレジスタへ転送。DAC出力は、対応する入力レジスタのデータに反映。
L	L	L	H	12ビットを選択された入力レジスタにロード。
L	H	L	L	選択された入力レジスタにLSバイトをロード。データを入力レジスタからDACレジスタへ転送。DAC出力は、対応する入力レジスタのデータに反映。
H	H	L	L	データを入力レジスタからDACレジスタへ転送。DAC出力は、対応する入力レジスタのデータに反映。
H	H	L	H	ノーオペレーション

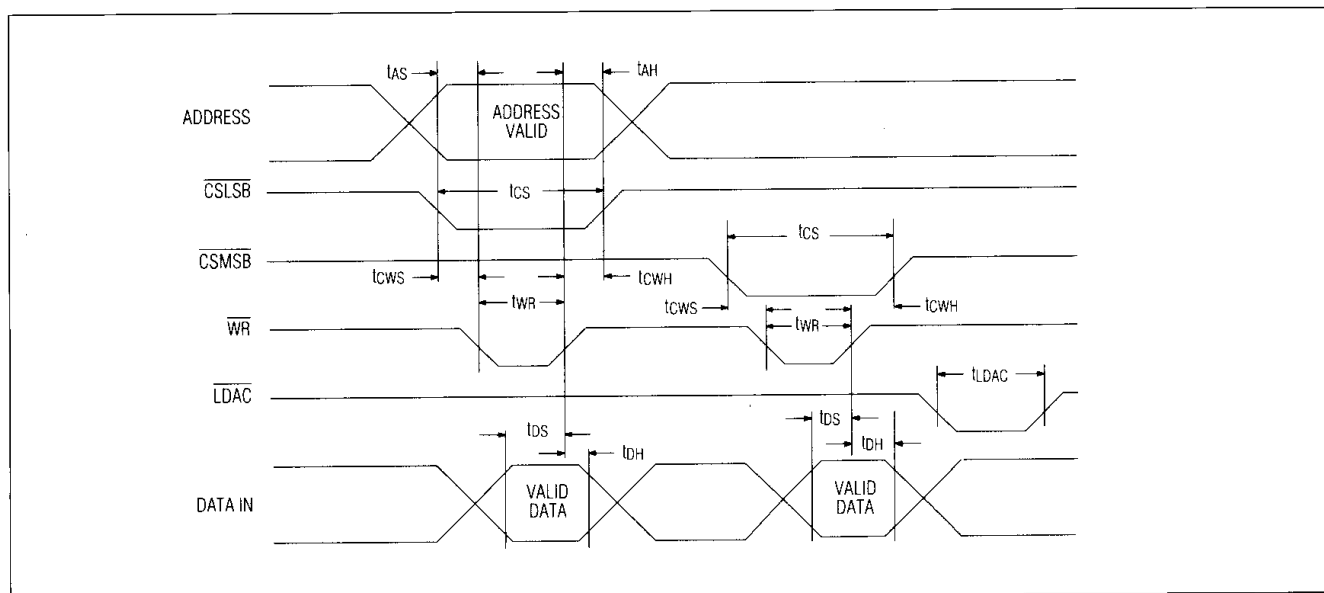


図3. ライト・サイクル・タイミング

キャリプレート済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

すべての入力レジスタ内のデータは、 $\overline{\text{LDAC}}$ を“ロー”にすることで、DACレジスタに転送されます。これにより、4つのDACがすべて同時に更新されます。 $\overline{\text{LDAC}}$ は $\overline{\text{WR}}$ に対して非同期であるため、出力に不正なデータがラッチされないよう注意する必要があります。表2に、 $\overline{\text{WR}}$ 、 $\overline{\text{LDAC}}$ 、 $\overline{\text{CSLSB}}$ 、 $\overline{\text{CSMSB}}$ の動作の真理値表を示します。図3に、MAX526/MAX527の書き込みタイミングを示します。

アプリケーション情報

グラウンドの管理

AGNDとDGND間のデジタルまたはAC過渡信号は、アナログ出力にノイズを発生します。AGNDとDGNDは、DACにおいて相互に接続し、この接続ポイントを最も品質のよいグラウンドに接続してください。独立したグラウンド・バスを用いる場合、2本のクランプ・ダイオード(IN914または同等品)により、AGNDとDGND間をそれぞれ逆向きに並列接続してください。これによって、2つのグラウンド・ピンは常に1個のダイオードドロップ内に留まります。

注意深いPCBのグラウンド・レイアウトにより、DAC出力、リファレンス入力、デジタル入力間のクロストークを最小化することができます。図4に、クロストークを最小化するための推奨PCBレイアウトを示します。

ユニポーラ出力

ユニポーラ動作では、出力電圧およびリファレンス入力は同じ極性となります。図5にMAX526/MAX527のユニポーラ出力回路を示します。ユニポーラ出力時のコードを表3に示します。

表3. ユニポーラ・コード表

DAC CONTENTS		ANALOG OUTPUT
MSB	LSB	
1111	1111 1111	$+VREF \left(\frac{4095}{4096} \right)$
1000	0000 0001	$+VREF \left(\frac{2049}{4096} \right)$
1000	0000 0000	$+VREF \left(\frac{2048}{4096} \right) = \frac{+VREF}{2}$
0111	1111 1111	$+VREF \left(\frac{2047}{4096} \right)$
0000	0000 0001	$+VREF \left(\frac{1}{4096} \right)$
0000	0000 0000	0V

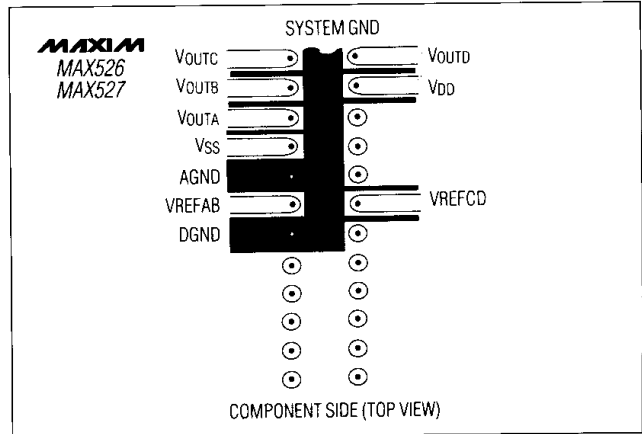


図4. クロストークを最小化するための推奨PCBレイアウト

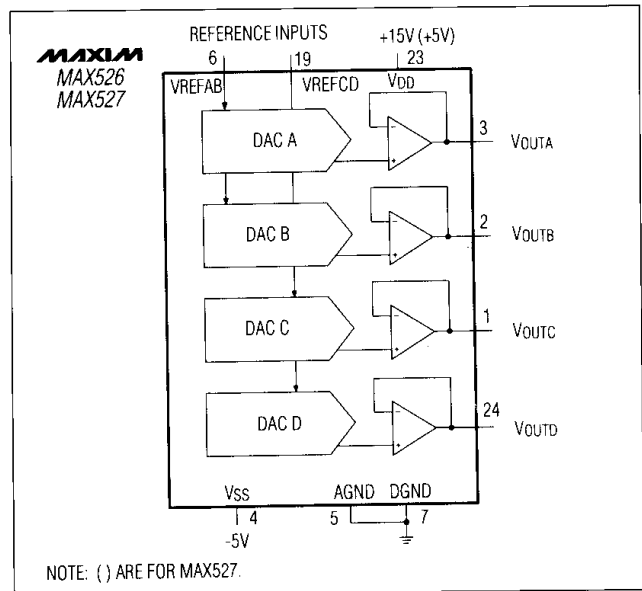


図5. ユニポーラ出力回路

バイポーラ出力

図6の回路により、MAX526/MAX527の出力をバイポーラ出力動作に構成することができます。各チャンネルごとに1個のオペアンプと2本の抵抗が必要です。R1=R2のとき、

$$V_{OUT} = VREF \left(\left(\frac{2N_B}{4096} \right) - 1 \right)$$

ここで、 N_B はDACのバイナリ入力コードの数値表現です。表4に、図6の回路におけるデジタル・コードと出力電圧の関係を示します。

キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

ACリファレンスの使用

VREFがAC信号成分を有する応用においては、MAX526/MAX527はVREF入力レンジの規定内で乗算機能を備えています。図7に、リファレンス入力に正弦波を与える方法を示します。このとき、AC信号はVREFに与える前にオフセットされています。VREFはAGNDより負に絶対しないで下さい。

MAX526の全高調波歪+ノイズ(THD+N)は、入力周波数が35kHz以下で $5V_{P-P}$ スイング、または50kHzで2Vスイングの時、標準的に0.012%以下です。標準的な-3dB周波数は、“標準動作特性”のグラフに示すように、700kHzです。

MAX527のTHD+Nは、入力周波数が100kHz以下、信号振幅が850mV、負荷が5k Ω /100pFの時、標準的に0.024%以下です。負荷が2k Ω /100pFの時では、95kHz以下の入力周波数ではTHDは0.024%以下です。

表4. バイポーラ・コード表

DAC CONTENTS			ANALOG OUTPUT
MSB	LSB		
1111	1111	1111	$+VREF \left(\frac{2047}{2048} \right)$
1000	0000	0001	$+VREF \left(\frac{1}{2048} \right)$
1000	0000	0000	0V
0111	1111	1111	$-VREF \left(\frac{1}{2048} \right)$
0000	0000	0001	$-VREF \left(\frac{2047}{2048} \right)$
0000	0000	0000	$-VREF \left(\frac{2048}{2048} \right) = -VREF$

NOTE: 1LSB = $(VREF) \left(\frac{1}{4096} \right)$

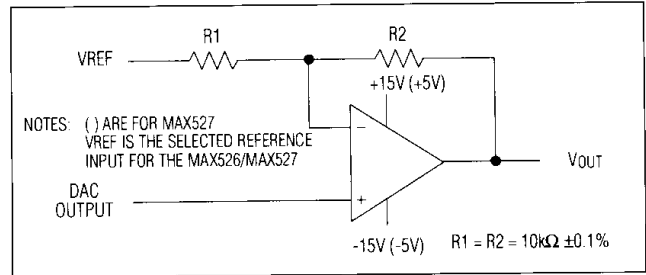


図6. バイポーラ出力回路

AGNDのオフセット

入力コードが“0”の時、ゼロ以外の任意の出力電圧を得るために、AGNDをDGND以上にバイアスすることが出来ます。この例を図8に示します。V_{OUTA}における出力電圧は、次式で表現できます。

$$V_{OUTA} = V_{BIAS} + N_B \times V_{IN}$$

ここで、 N_B は、DACのバイナリ入力コードの数値表現です。AGNDは4個のDACすべてに共通であるため、すべての出力は同様に V_{BIAS} によってオフセットされます。いかなる場合にも、AGNDはDGNDよりも負にはしてはいけません。

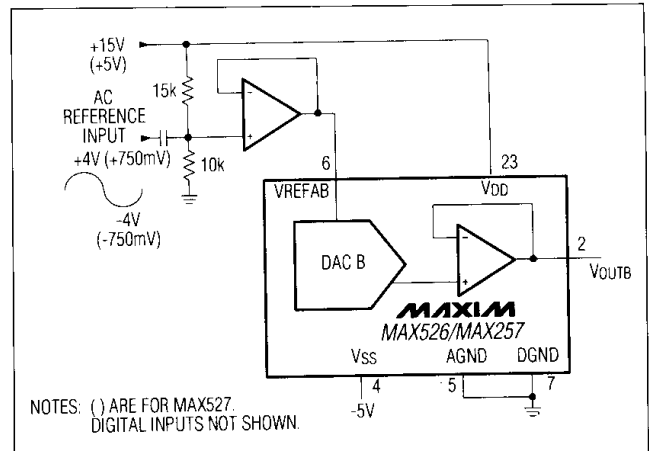


図7. ACリファレンス入力回路

キャリブレート済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

電源電圧とデカップリング

MAX526の十分な性能を得るためには、 V_{DD} は10.8V～16.5Vの範囲においてVREFよりも4V以上高くしてください。MAX527では、 V_{DD} は4.75V～5.5Vの範囲においてVREFよりも2.2V以上高くします。 V_{DD} および V_{SS} のいずれの電源も、4.7 μ Fコンデンサと0.1 μ Fコンデンサを並列に接続しAGNDにバイパスします。リード線はできる限り短くし、電源ピンに近付けてください。

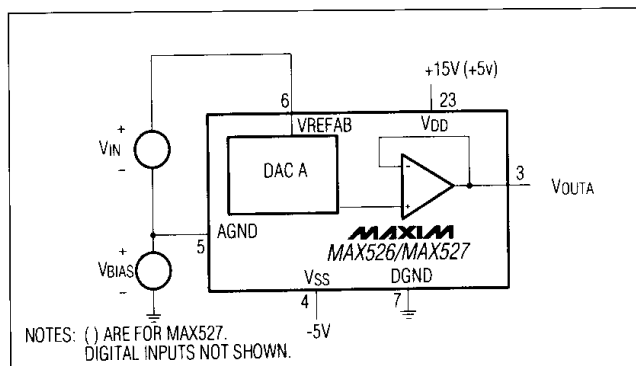


図8. AGNDバイアス回路

電源投入順序

電源投入時には、 V_{SS} を最初に加え、次に V_{DD} 、その後VREFABまたはVREFCDを与えるようにします。この電源投入順序が実現できない場合、図9に示すように V_{SS} とAGND間にショットキ・ダイオードを接続してください。

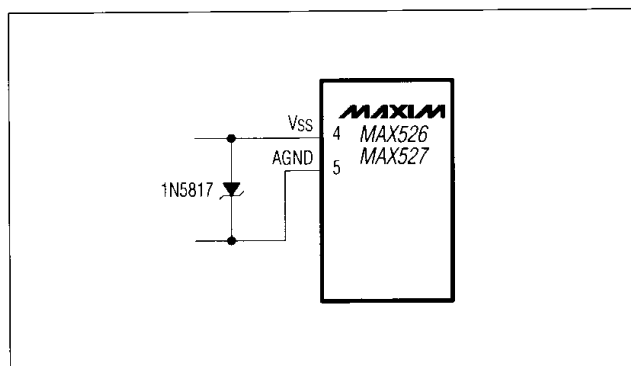


図9. V_{SS} と V_{DD} の投入順序が実現できない場合、 V_{SS} とAGND間にショットキ・ダイオードを接続します。

キャリプレート済み クワッド12ビット電圧出力D/Aコンバータ

MAX526/MAX527

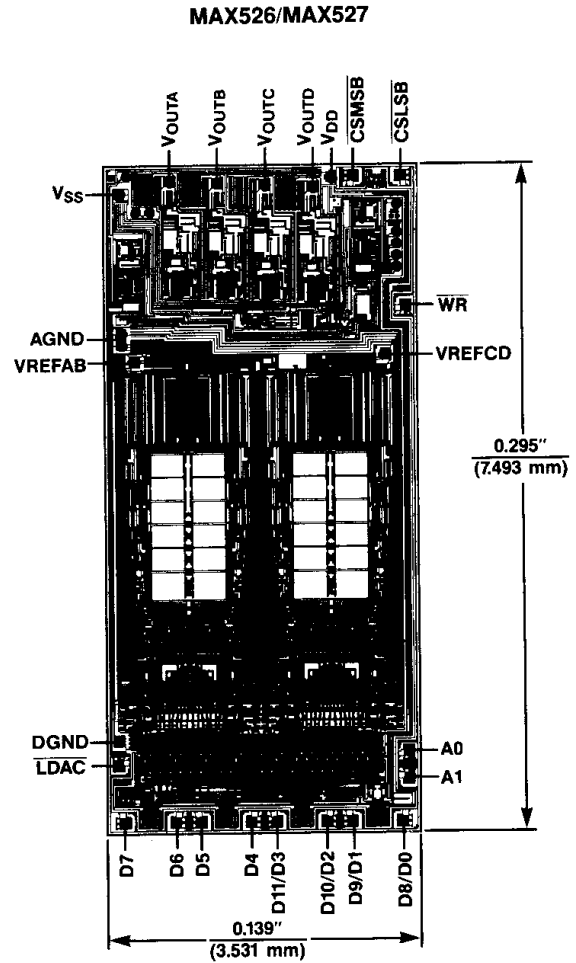
型番 (続き)

PART	TEMP. RANGE	PIN-PACKAGE	INL (LSBs)
MAX527ACNG	0°C to +70°C	24 Narrow Plastic DIP	±1/2
MAX527BCNG	0°C to +70°C	24 Narrow Plastic DIP	±1
MAX527ACWG	0°C to +70°C	24 Wide SO	±1/2
MAX527BCWG	0°C to +70°C	24 Wide SO	±1
MAX527BC/D	0°C to +70°C	Dice*	±1
MAX527AENG	-40°C to +85°C	24 Narrow Plastic DIP	±1/2
MAX527BENG	-40°C to +85°C	24 Narrow Plastic DIP	±1
MAX527AEWG	-40°C to +85°C	24 Wide SO	±1/2
MAX527BEWG	-40°C to +85°C	24 Wide SO	±1
MAX527AMYG	-55°C to +125°C	24 Narrow Ceramic SB**	±1/2
MAX527BMYG	-55°C to +125°C	24 Narrow Ceramic SB**	±1

* Contact factory for dice specifications.

**Contact factory for availability and processing to MIL-STD-883.

チップ構造図



SUBSTRATE CONNECTS TO V_{DD};
TRANSISTOR COUNT: 2720.

販売代理店

マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL.(03)3232-6141 FAX.(03)3232-6149

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600