

MAXIM

CMOSクワッド、12ビット シリアル入力乗算型DAC

MAX514

概要

MAX514は、4個の12ビットR-2R乗算型デジタルアナログコンバータ(DAC)を内蔵しており、各DACにつき、シリアル入力・パラレル出力のシフトレジスタ、DACレジスタ、ロジック制御回路が備わっています。3線シリアルインタフェースのため、パッケージのピン数、内部レベルトランスレータの数を最小限に抑えることができ、パラレルインタフェース製品に比べ、ボード面積の削減、消費電力の低減(10mW max)が可能です。

MAX514をマイクロプロセッサ(μ P)と組合わせてシリアルポートで使用する場合、ロジック入力端子からアナログ出力へのデジタルノイズのフィードスルーは最小限に抑えられます。さらにノイズを減少させるため、 μ Pのシリアルポートは専用のアナログパスとして使用でき、MAX514が動作中インアクティブにできます。また、このシリアルインタフェースにより、フォトカプラ、あるいはトランスを用いた絶縁タイプへの構成を簡素化することができます。

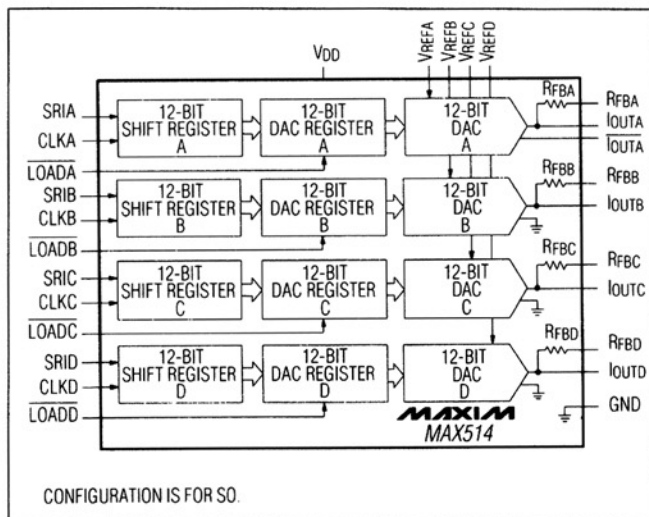
この製品は、温度特性が優れ、レーザトリミングされた薄膜抵抗を使用しているため、 ± 1 LSBの直線性、及び $\pm 1\frac{1}{2}$ LSB以内の利得精度が得られます。

MAX514は、 ± 5 V電源用で、ロジック入力はTTL、CMOSコンパチブルです。パッケージは24ピンDIP及び28ピンSOPで提供されています。

アプリケーション

- デジタルオフセット/ゲイン調整
- モーションコントロールシステム
- プログラマブルアンプ/アッテネータ
- 任意の波形ジェネレータ
- 自動テスト器機
- 工業用プロセス制御
- μ P制御システム

ファンクションダイアグラム



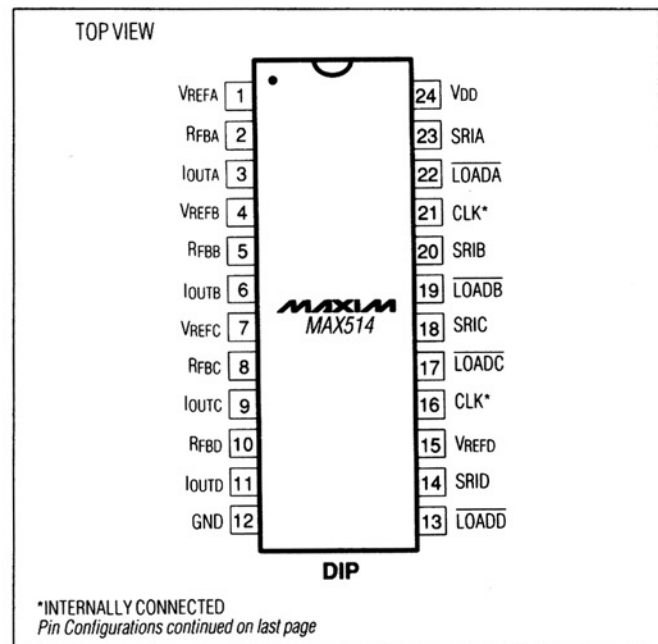
特長

- ◆ 4個の12ビット精度DAC
- ◆ 高速3線シリアルインタフェース
- ◆ 低微分非直線性: $\pm 1\frac{1}{2}$ LSB max
- ◆ 低積分非直線性: ± 1 LSB max
- ◆ 利得精度: $\pm 1\frac{1}{2}$ LSB max
- ◆ 低利得温度特性: 5ppm/ $^{\circ}$ C max
- ◆ +5V単一電源動作
- ◆ TTL/CMOSコンパチブル
- ◆ 24ピンDIP及び28ピンSOPパッケージ

型番

PART	TEMP. RANGE	PIN-PACKAGE	DNL (LSBs)
MAX514ACNG	0 $^{\circ}$ C to +70 $^{\circ}$ C	24 Narrow Plastic DIP	$\pm 1/2$
MAX514BCNG	0 $^{\circ}$ C to +70 $^{\circ}$ C	24 Narrow Plastic DIP	± 1
MAX514ACWI	0 $^{\circ}$ C to +70 $^{\circ}$ C	28 Wide SO	$\pm 1/2$
MAX514BCWI	0 $^{\circ}$ C to +70 $^{\circ}$ C	28 Wide SO	± 1
MAX514AENG	-40 $^{\circ}$ C to +85 $^{\circ}$ C	24 Narrow Plastic DIP	$\pm 1/2$
MAX514BENG	-40 $^{\circ}$ C to +85 $^{\circ}$ C	24 Narrow Plastic DIP	± 1
MAX514AEWI	-40 $^{\circ}$ C to +85 $^{\circ}$ C	28 Wide SO	$\pm 1/2$
MAX514BEWI	-40 $^{\circ}$ C to +85 $^{\circ}$ C	28 Wide SO	± 1

ピン配置



CMOS クワッド、12ビット シリアル入力乗算型DAC

MAX514

ABSOLUTE MAXIMUM RATINGS (Note 1)

V _{DD} to GND	-0.3V, +17V
V _{REF} to GND	±25V
V _{RFB} to GND	±25V
Digital Input Voltage to GND	-0.3V, V _{DD} + 0.3V
I _{OUTA} to GND	-0.3V, V _{DD} + 0.3V
Continuous Power Dissipation (T _A = +70°C)	
24-Pin Narrow Plastic DIP	
(derate 8.7mW/°C above +70°C)	696mW

28-Pin Wide SO	
(derate 12.5mW/°C above +70°C)	1000mW/°C
Maximum Current into Any Pin	50mA
Operating Temperature Ranges:	
MAX514_C__	0°C to +70°C
MAX514_E__	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10 sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = +5V, V_{REF} = +10V, I_{OUT} = I_{OUTA} = GND = 0V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS	
STATIC PERFORMANCE								
Resolution	N			12			Bits	
Integral Nonlinearity	INL					±1	LSB	
Differential Nonlinearity	DNL	Guaranteed monotonic		MAX514A		±1/2	LSB	
				MAX514B		±1		
Full-Scale Error (Gain Error)	FSE	Using internal R _{FB}	T _A = +25°C	MAX514A		±1.5	LSB	
				MAX514B		±2.5		
			T _A = T _{MIN} to T _{MAX}		ALL			±2.5
Full-Scale Temperature Coefficient (Note 1)	TCFS	Using internal R _{FB}			±1	±5	ppm/°C	
DC Power-Supply Rejection	PSR	V _{DD} = 4.75V to 5.25V				±0.001	%/%	
DYNAMIC PERFORMANCE (Note 1)								
Current Settling Time	t _s	T _A = +25°C, to 1/2LSB, I _{OUT} load is 100Ω 113pF, DAC register alternately loaded with all 1s and all 0s		0.25		1	μs	
Digital Feedthrough	Q	V _{REF} = 0V, I _{OUT} load is 100Ω 113pF, DAC register alternately loaded with all 1s and all 0s		2		20	nV-s	
AC Feedthrough at I _{OUT}	FTE	V _{REF} = ±10V _{p-p} at 10kHz, DAC register loaded with all 0s		0.4		1	mV _{p-p}	
Total Harmonic Distortion	THD	V _{REF} = 6V _{RMS} at 1kHz, DAC register loaded with all 1s		-85			dB	
Output Noise Voltage Density	e _n	T _A = +25°C, 10Hz to 100kHz, measured between R _{FB} and I _{OUT}		13		15	nV/√Hz	
REFERENCE INPUT								
Reference Input Resistance	R _{REF}	V _{REF} pin to I _{OUT}		7	11	25	kΩ	
Input Resistance Tempco	TCR				-200		ppm/°C	
ANALOG OUTPUTS								
I _{OUT} Leakage Current	I _{LKG}	DAC register loaded with all 0s		T _A = +25°C		±0.5	±5	nA
				T _A = T _{MIN} to T _{MAX}		±25		
I _{OUTA} Leakage Current (DAC A, SO package only)	I _{LKG}	DAC register loaded with all 1s		T _A = +25°C		±0.5	±5	nA
				T _A = T _{MIN} to T _{MAX}		±25		
I _{OUT} Capacitance (Note 1)	C _{OUT1}	DAC register loaded with all 0s		55		80	pF	
		DAC register loaded with all 1s		85		110		
I _{OUTA} Capacitance (DAC A, SO package only) (Note 1)	C _{OUT2}	DAC register loaded with all 0s		85		110	pF	
		DAC register loaded with all 1s		55		80		

ELECTRICAL CHARACTERISTICS (continued)

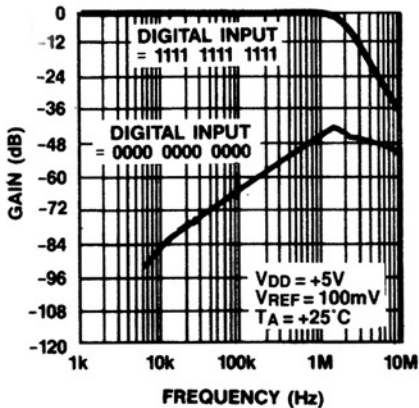
($V_{DD} = +5V$, $V_{REF} = +10V$, $I_{OUT} = \overline{I_{OUTA}} = GND = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DIGITAL INPUTS						
Digital Input High Voltage	V_{IH}		2.4			V
Digital Input Low Voltage	V_{IL}				0.8	V
Digital Input Leakage Current	I_{IN}	$V_{IN} = 0V$ or V_{DD}			± 1	μA
CLK Input Leakage Current (DIP only, pins 16, 21)	I_{IN}	$V_{IN} = 0V$ or V_{DD}			± 4	μA
Digital Input Capacitance (Note 1)	C_{IN}	$V_{IN} = 0V$ or V_{DD}			8	pF
CLK Input Capacitance (DIP only, pins 16, 21) (Note 1)	C_{IN}	$V_{IN} = 0V$ or V_{DD}			32	pF
SWITCHING CHARACTERISTICS						
CLK Pulse Width High	t_{CH}		90			ns
CLK Pulse Width Low	t_{CL}		120			ns
SRI Data to CLK Setup	t_{DS}		40			ns
SRI Data to CLK Hold	t_{DH}		80			ns
\overline{LOAD} Pulse Width	t_{LD}		120			ns
LSB CLK to \overline{LOAD}	t_{SL}		0			ns
\overline{LOAD} High to CLK	t_{LC}		0			ns
POWER SUPPLIES						
Positive Supply Voltage	V_{DD}	For specified performance	4.75		5.25	V
Positive Supply Current	I_{DD}	All digital inputs at V_{IL} or V_{IH}			2000	μA
		All digital inputs at 0V or V_{DD}	20	400		

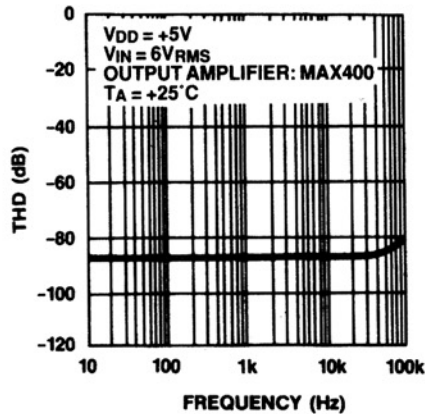
Note 1: Guaranteed by design, not subject to test.

標準動作特性

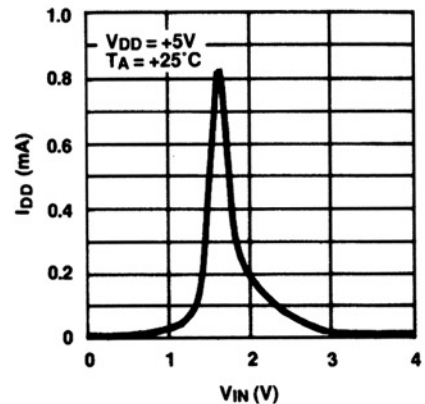
GAIN vs. FREQUENCY
(OUTPUT AMPLIFIER: MAX400)



TOTAL HARMONIC DISTORTION vs. FREQUENCY (MULTIPLYING MODE)



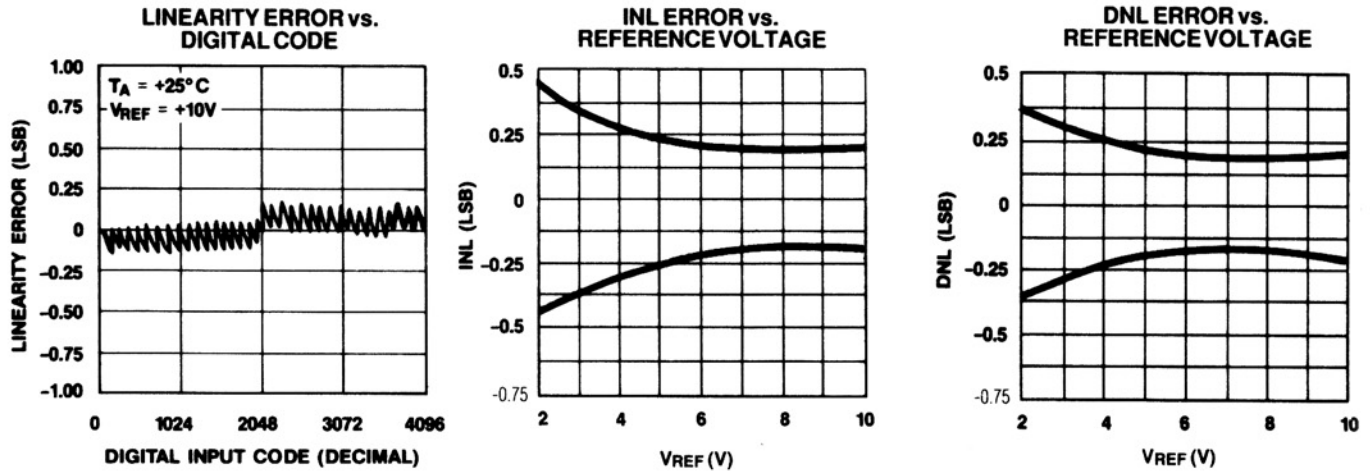
SUPPLY CURRENT vs. LOGIC INPUT VOLTAGE



CMOSクワッド、12ビット シリアル入力乗算型DAC

MAX514

標準動作特性(続き)



端子説明

24ピン DIP	28ピン SOP	名称	機能
1	1	V_{REFA}	DACA用リファレンス電圧入力
2	2	R_{FBA}	DACA用内部フィードバック抵抗
3	3	I_{OUTA}	DACA出力電流
-	4	\bar{I}_{OUTA}	DACA反転電流出力
4	5	V_{REFB}	DACB用リファレンス電圧入力
5	6	R_{FBB}	DACB用内部フィードバック抵抗
6	7	I_{OUTB}	DACB出力電流
7	8	V_{REFC}	DACC用リファレンス電圧入力
8	9	R_{FBC}	DACC用内部フィードバック抵抗
9	10	I_{OUTC}	DACC出力電流
15	11	V_{REFD}	DACD用リファレンス電圧入力
10	12	R_{FBD}	DACD用内部フィードバック抵抗
11	13	I_{OUTD}	DACD出力電流
12	14	GND	電源グランド
13	15	\overline{LOADD}	ロードDACD入力(アクティブロー)。この入力をローにすることにより、シフトレジスタDのデータがDACレジスタDに転送され、アナログ出力Dがアップデートされます。
14	16	SRID	DACD用シリアルデータ入力
-	17	CLKD	DACD用シリアルロック入力
16, 21	-	CLK	全4個のDACシリアルロック入力。DIPパッケージではCLK端子は内部接続されています。
17	18	\overline{LOADC}	ロードDACC入力(アクティブロー)。この入力をローにすることにより、シフトレジスタCのデータがDACレジスタCに転送され、アナログ出力Cがアップデートされます。
18	19	SRIC	DACC用シリアルデータ入力
-	20	CLKC	DACC用シリアルロック入力
19	21	\overline{LOADB}	ロードDACB入力(アクティブロー)。この入力をローにすることにより、シフトレジスタBのデータがDACレジスタBに転送され、アナログ出力Bがアップデートされます。
20	22	SRIB	DACB用シリアルデータ入力
-	23	CLKB	DACB用シリアルロック入力
-	24	N. C.	無接続
22	25	\overline{LOADA}	ロードDACA入力(アクティブロー)。この入力をローにすることにより、シフトレジスタAのデータがDACレジスタAに転送され、アナログ出力Aがアップデートされます。
23	26	SRIA	DACA用シリアルデータ入力
-	27	CLKA	DACA用シリアルロック入力
24	28	V_{DD}	正電源電圧

詳細

DACセクション

MAX514は、4個の電流出力DACを内蔵していますが、図1に示されているように、各DACはレーザトリミングされたR-2R抵抗アレイとNMOS電源スイッチで構成されています。バイナリで重み付けされた電流は、各入力コードに従って I_{OUT} あるいはGND(DAC Aには I_{OUTA} SOPパッケージのみ)のいずれかに切替えられます。

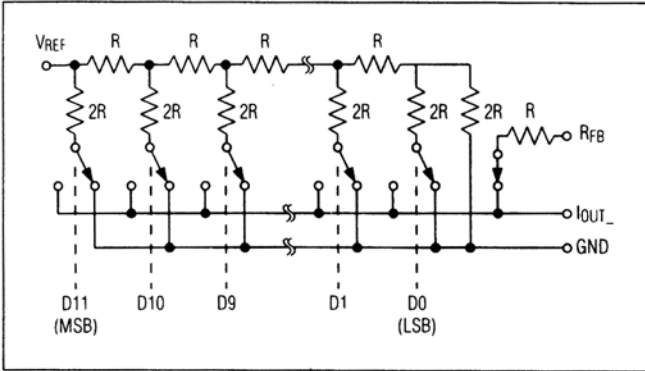


図1. MAX514(1/4)のD/A回路の概略

各電流出力(I_{OUT})は、図3に示されているように、出力アンプを外付けすることによって電圧出力に変換することができます。 V_{REF} 入力には、固定及び時間的に変動する電圧あるいは電流のような、広範囲の信号を印可することができます。リファレンス入力に電流ソースが使われる場合には、温度変化による利得変動を最小限にするよう、 R_{FB} ピンには温度係数の低い外部抵抗を使用しなければなりません。

各内部フィードバック抵抗(R_{FB})は、R-2R抵抗アレイのNMOSスイッチと同じ特性のNMOSスイッチによって補償されています。この結果、優れた電源除去特性と利得温度係数特性が得られます。

デジタル入力とインタフェースロジック

図2にMAX514のライトサイクルのタイミング図を示します。MSBのデータは常にクロック(CLK)の立上がりエッジで最初にロードされます。一度全データがMAX514にシフト入力されると、それに対応する \overline{LOAD} 信号をローにすることにより、各DACレジスタはロードされます。DACレジスタは、 \overline{LOAD} 入力がローの場合、トランスペアレントに、 \overline{LOAD} がハイの時ラッチされます。LSBがシフトレジスタにシフトされる前に \overline{LOAD} がローになった場合、DAC出力にグリッチが発生します。これを避けるためには、 \overline{LOAD} 信号をLSBクロックの立上がりエッジより30ns遅らせてください。

DIPパッケージとSOPパッケージのデジタルインタフェースには僅かな違いがあります。SOPの各DACにはそれぞれのCLK入力があり、DIPのDACには共通のCLK入力を使用されています。DIP内の共通のCLK入力は16、21ピンに配置されており、内部的に接続されています。4個の \overline{LOAD} 入力を個々に制御することによって、DACは別々にロードされます。共通のCLK入力を使用し、SRIピンを通してDACにデータがシフト入力されます。各DAC出力は、 \overline{LOAD} 入力が実行された後アップデートされ、残りのDAC出力はそのままです。

4個のDAC出力を同時に全てアップデートしたい場合、DIPの \overline{LOAD} 入力を一緒にバス接続し、共通の信号で動作させます。SOPの場合、4個のCLK入力と4個の \overline{LOAD} 入力を一緒にバス接続することで、4個のDAC出力を同時にアップデートすることができます。

MAX514の入力バッファは、TTLレベルをDACスイッチのドライブレベルに変換するレベルフタの役目をします。入力バッファは、TTL及び5V CMOSロジックとコンパチブルですが、電源電流はかなり低減します。「標準動作特性」の「Supply Current vs. Logic Input Voltage」にこの特性が載っています。

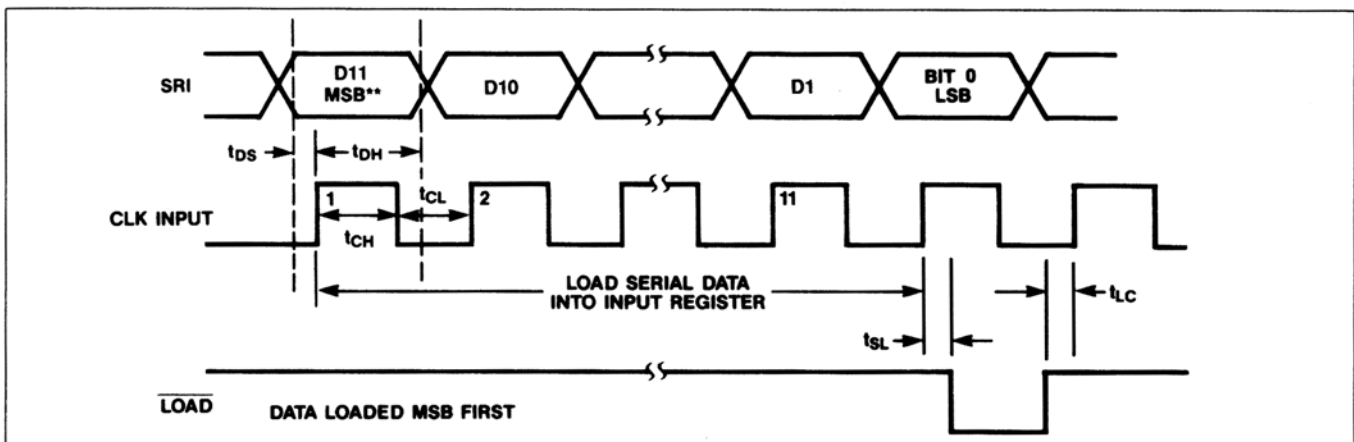


図2. ライトサイクルタイミング

CMOSクワッド、12ビット シリアル入力乗算型DAC

MAX514

回路説明

ユニポーラ動作

MAX514(1/4)の基本的なアプリケーションを図3に示します。この回路は、ユニポーラ動作または2象限乗算器として使用されます。表1にこのユニポーラ出力のコードが示されています。出力電圧の極性は、 V_{REF} とは逆極性になることに注意してください。

多くのアプリケーションでは、製品の精度が十分であるか、またはリファレンス入力電圧で調整されているため、利得の調整は必要ありません。これらの場合、図3の抵抗R1とR2は省略することができます。DACの調整が必要で、広い温度範囲で動作させる場合には、低い温度係数(300 ppm/°C以下)の抵抗をR1、R2に使う必要があります。

コンデンサC1は、位相補償及びDAC出力に高速アンプが使われているときのオーバシュートやリングングを改善するために使われます。

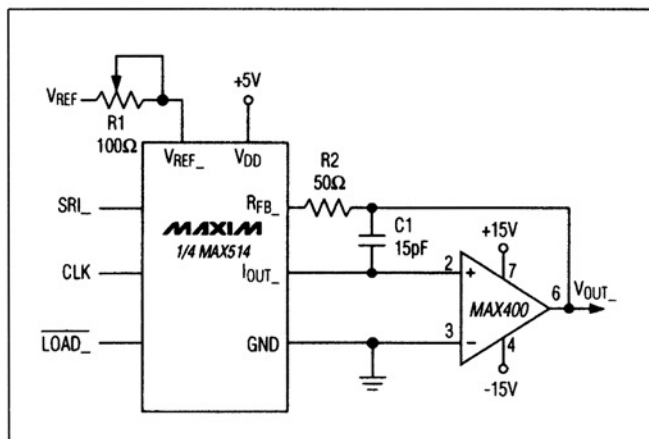


図3. MAX514(1/4)のユニポーラ動作

表1. 図3の回路のユニポーラバイナリコード表

DIGITAL INPUT MSB	LSB	ANALOG OUTPUT
1 1 1 1	1 1 1 1	$-V_{REF} \left(\frac{4095}{4096} \right)$
1 0 0 0	0 0 0 0	$-V_{REF} \left(\frac{2048}{4096} \right) = -\frac{V_{REF}}{2}$
0 0 0 0	0 0 0 1	$-V_{REF} \left(\frac{1}{4096} \right)$
0 0 0 0	0 0 0 0	0

バイポーラ動作

図4にMAX514のバイポーラまたは4象限乗算器モードで使用する場合を示します。2番目のアンプと3本のマッチングの取れた抵抗(R3、R4、R5)が各DAC出力に必要です。これらの抵抗は、温度トラッキング特性を良くするために(15ppm/°C以下)同一材質(なるべくメタルフィルム抵抗または巻線抵抗)で、さらに12ビット特性のため0.01%以下にマッチングされたものを使用します。出力コードはオフセットバイナリで表2に示します。乗算器としてのアプリケーションでは、MSBは出力電圧の極性を決め、他の11ビットで出力振幅を決めます。MSBは、MAX514が2のコンプリメンタリで動くようにエクスクルーシブOR命令を使い、ソフトウェアで反転させることができます。図3に、2のコンプリメタリ動作のためのコードと出力電圧の関係を示します。

回路調整のために、DACに1000 0000 0000のコードを入力し、出力が0VになるようにR1とR2を削除した時には、0V調整の代わりに、R3とR4の比で0V出

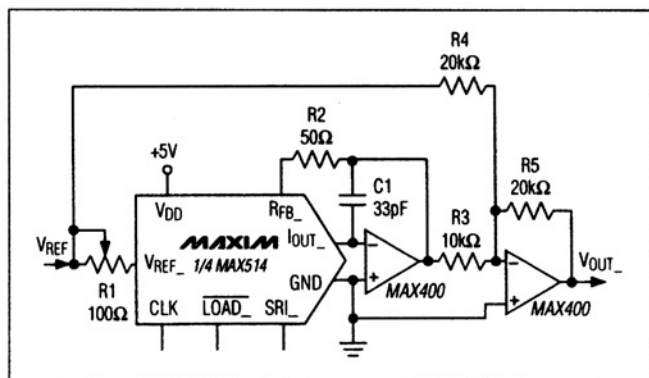


図4. MAX514(1/4)のバイポーラ動作

表2. 図4の回路のオフセットバイナリコード表

DIGITAL INPUT MSB	LSB	ANALOG OUTPUT
1 1 1 1	1 1 1 1	$+V_{REF} \left(\frac{2047}{2048} \right)$
1 0 0 0	0 0 0 0	$+V_{REF} \left(\frac{1}{2048} \right)$
1 0 0 0	0 0 0 0	0
0 1 1 1	1 1 1 1	$-V_{REF} \left(\frac{1}{2048} \right)$
0 0 0 0	0 0 0 0	$-V_{REF} \left(\frac{2048}{2048} \right)$

表3. 2つのコンプリメンタリコード表

DIGITAL INPUT			ANALOG OUTPUT
MSB	LSB		
0 1 1 1	1 1 1 1	1 1 1 1	$+V_{REF} \left(\frac{2047}{2048} \right)$
0 0 0 0	0 0 0 0	0 0 0 1	$+V_{REF} \left(\frac{1}{2048} \right)$
0 0 0 0	0 0 0 0	0 0 0 0	0
1 1 1 1	1 1 1 1	1 1 1 1	$-V_{REF} \left(\frac{1}{2048} \right)$
1 0 0 0	0 0 0 0	0 0 0 0	$-V_{REF} \left(\frac{2048}{2048} \right)$

力になるよう調整します。フルスケール調整は、オール「0」またはオール「1」の入力コードをDACに印加し、 V_{REF} の振幅またはR5によって、希望する正及び負の出力電圧が得られるまで調整します。多くのアプリケーションでは、利得調整が必要ないため、この場合、図4のR1、R2を削除することができます。調整が必要な場合は、温度係数の低い(300ppm/°C以下)抵抗をR1、R2に使う必要があります。

単一電源動作(電圧モード)

MAX514は、単一電源にて電圧モードとして便利に使うことができます。 I_{OUT} をGNDより0.3V以下、または V_{DD} より0.3V以上にしてはいけません。内部保護ダイオードがターンオンして大電流が流れ、素子を破壊してしまいます。

図5に、MAX514を電圧出力型DACとして使う場合の結線を示します。 I_{OUT} はリファレンス電圧電源に接続し、GNDピンはグラウンドに接続します(SOPの I_{OUTA} もグラウンドに接続してください)。DAC出力、ここでは V_{REF} ピンは、リファレンス入力抵抗(11kΩ typ)に等しい一定のインピーダンスを持っています。低いインピーダンスが必要な場合、この出力をオペアンプでバッファします。このモードでは R_{FB} ピンは使いません。

このモードでのリファレンス入力(I_{OUT})の入力インピーダンスは、入力コードに依存し、回路の応答時間は、負荷条件の変化に対するリファレンス源の応答に依存します。

電圧モードで動作させる場合には、正の出力には負のリファレンスは必要ないため、全ての回路が単一電源で駆動できます。電圧モード動作の場合、リファレンス入力(I_{OUT})を常にプラスにし、また V_{DD} が15Vの時2.5V以下に制

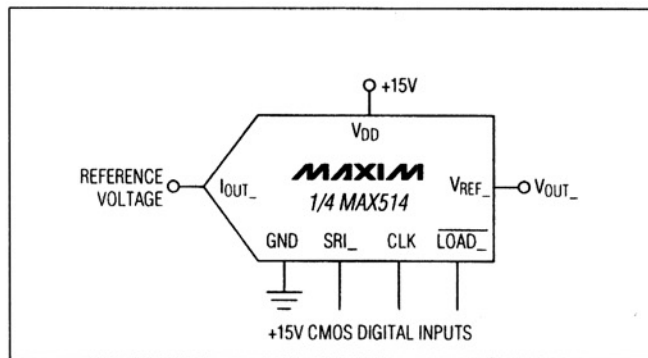


図5. MAX514(1/4)の電圧スイッチングモードの単一電源動作

限してください。もしリファレンス電圧が2.5V以上になるか、あるいは V_{DD} が低下すると、DAC内部のNMOSスイッチの抵抗のマッチングが取れなくなり、積分直線性(INL)と微分直線性(DNL)が悪くなります。

図3、4に示すユニポーラ及びバイポーラ回路も、電圧出力モードに変換できます。

アプリケーション情報

出力アンプのオフセット

最良の直線性のために、 I_{OUT} 、 $\overline{I_{OUTA}}$ とGNDは正確に0Vにしなければなりません。多くのアプリケーションでは、 I_{OUT} は反転オペアンプの加算点に接続されます。アンプのオフセット入力電圧は、 I_{OUT} が0Vでないところに接続されるために、DACの直線性を悪化させます。誤差は次式で示されます。

$$\text{誤差電圧} = V_{OS}(1 + R_{FB}/R_O)$$

ここでは V_{OS} はオペアンプのオフセット電圧、 R_O はDACの出力抵抗です。 R_O はデジタル入力コードの関数で、約11kΩ~33kΩの間で変わります。誤差電圧は、標準的に $4/3V_{OS} \sim 2V_{OS}$ の範囲で $2/3V_{OS}$ だけ変化します。3mVのオフセットを持ったアンプでは、10Vのリファレンス入力電圧の場合には、ほぼ1LSBの値2mVだけ直線性を悪化します。最良の直線性を得るために、MAX400のような低オフセットのアンプをMAX514の出力アンプとして使用してください。総合的には、 V_{OS} の値を1/10LSB以上にしないことです。

出力アンプの入力バイアス電流(I_B)は、 $I_B \times R_{FB}$ によるオフセット誤差を発生することで性能を制限します。 I_B は少なくともDACの出力電流の1LSB以下、 $V_{REF} = 10V$ の場合で250nA以下にすべきです。この1/10の25nAを

CMOSクワッド、12ビット シリアル入力乗算型DAC

MAX514

推奨します。もし、出力アンプの非反転入力バイアス電流補正抵抗を通してグラウンドされていると、オフセットと直線性も悪化してしまいます。このような抵抗は、このピンでオフセットを加算しますので使用しないでください。非反転入力を直接グラウンドすることによって、最良の性能が得られます。

ダイナミック特性について

スタティックまたはDCアプリケーションでは、出力アンプのAC特性はそれほど問題ではありません。リファレンス入力がAC信号またはDAC出力が新しく設定された値に高速でセットするような、高速のアプリケーションでは、出力オペアンプのACパラメータを考慮しなければなりません。

ダイナミックなアプリケーションで誤差になる他の原因は、V_{REF}ピンからI_{OUT}ピンへの信号の寄生カップリングです。このカップリングは主に、通常のプリント基板のレイアウトとパッケージのピン間容量によって決まります。デジタル入力が切替わるとDAC出力へ雑音が入ります。このデジタルのフィードスルーは、通常プリント基板のレイアウトと内部の容量結合に依存します。デジタル入力とV_{REF}、及びI_{OUT}ピン間にガード配線を設けることによって、レイアウトがもたらすフィードスルーを最小にします。対応するLOADピンが、ローの時、各DAC出力はデジタル入力に追従します。このモードでは、DACの出力に無効な出力と電圧グリッチが生じます。全てのデータがDACにシフトされるまで、LOAD入力をハイに保つことでこの問題を解決します。

補償

高速のアンプと一緒にDACを使うとき、補償コンデンサC₁が必要です。このコンデンサの目的は、DACの出力コンデンサC_{OUT}と内部のフィードバック抵抗R_{FB}によってつくられるピーク特性をキャンセルするためです。その値は、オペアンプの形式にもよりますが、標準的には10pF~33pFです。大きすぎるコンデンサは出力を過剰に低下させ、またコンデンサが小さすぎるとリングングの原因になります。プリント基板の線の引き回しとI_{OUT}での浮遊容量をできるだけ低く保つことによって、C₁のサイズを最小にし、出力電圧のセッティングタイムを改善することができます。

各I_{OUT}端子のコンデンサ(C_{OUT})はコード入力に依存しており、全スイッチがグラウンドに接続された場合55pF(typ)、I_{OUT}に接続された場合85pFです。

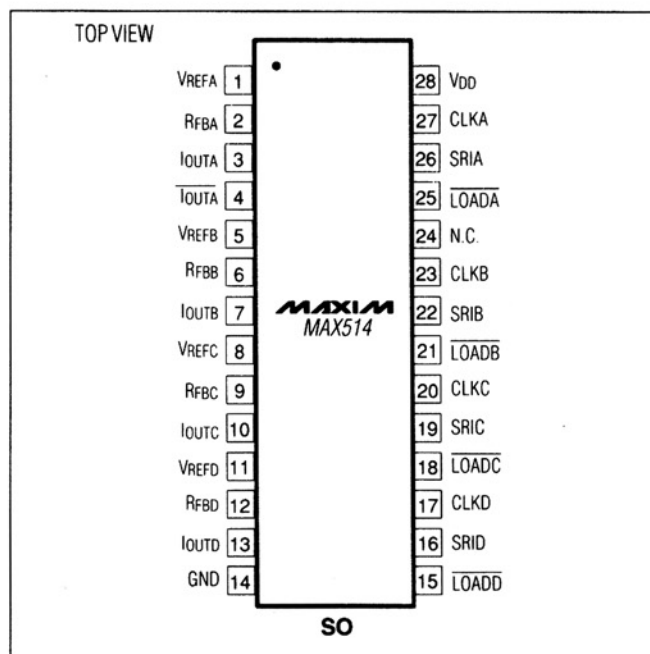
グラウンドとバス

I_{OUT}と出力アンプの非反転入力はオフセット電圧に敏感なため、グラウンドに接続すべきピンは、独立した低抵抗(0.2Ω以下)の配線で直接1点グラウンドで接地します。I_{OUT}とGNDの電流は入力コードによって変わり、これらのピンがグラウンド(または仮想グラウンド)に抵抗を持つ経路によって結線されていると、入力コードによるエラーを発生します。

DACのV_{DD}とGND間にできるだけ近づけて、0.01μFのセラミックコンデンサと1μFのバイパスコンデンサを並列に接続してください。

MAX514のデジタル入力はハイインピーダンスです。雑音の誘導を最小にするため、また、プリント基板が無接続状態のように、ピンがフローティングの時は、静電気を防ぐために高抵抗(1MΩ)を通してV_{DD}またはGNDのどちらかに接続します。

ピン配置(続き)



マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408)737-7600