

5.0Gbps PCI Expressパッシブスイッチ

概要

高速パッシブスイッチMAX4888A/MAX4889Aは、可能な2つのデスティネーション間でPCI Express® (PCIe) データの配信を行います。MAX4888Aは、2つのデスティネーション間で2本のハーフレーンPCIeデータのスイッチングを行うのに最適な、クワッド単極双投(4 x SPDT)スイッチです。MAX4889Aは、4つのデスティネーション間で4本のハーフレーンPCIeデータのスイッチングを行うのに最適な、オクタール単極双投(8 x SPDT)スイッチです。MAX4888A/MAX4889Aは、各信号経路の切替えに1つのデジタル制御入力(SEL)を備えています。

MAX4888A/MAX4889Aは、+3.0V~+3.6Vの単一電源での動作が完全に保証されています^{††}。MAX4888Aは、3.5mm x 5.5mmの28ピンTQFNパッケージで提供されます。MAX4889Aは、3.5mm x 9.0mmの42ピンTQFNパッケージで提供されます。いずれのデバイスも、-40°C~+85°Cの温度範囲で動作します。

型番/選択ガイド

PART	TEMP RANGE	PIN-PACKAGE	CONFIGURATION
MAX4888AETI+	-40°C to +85°C	28 TQFN-EP*	Two Half Lanes
MAX4889AETO+	-40°C to +85°C	42 TQFN-EP*	Four Half Lanes

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

*EP = エクスポーズドパッド

^{††}+2.5Vまたは+1.8V動作についてはお問い合わせください。
PCI ExpressはPCI-SIG Corp.の登録商標です。

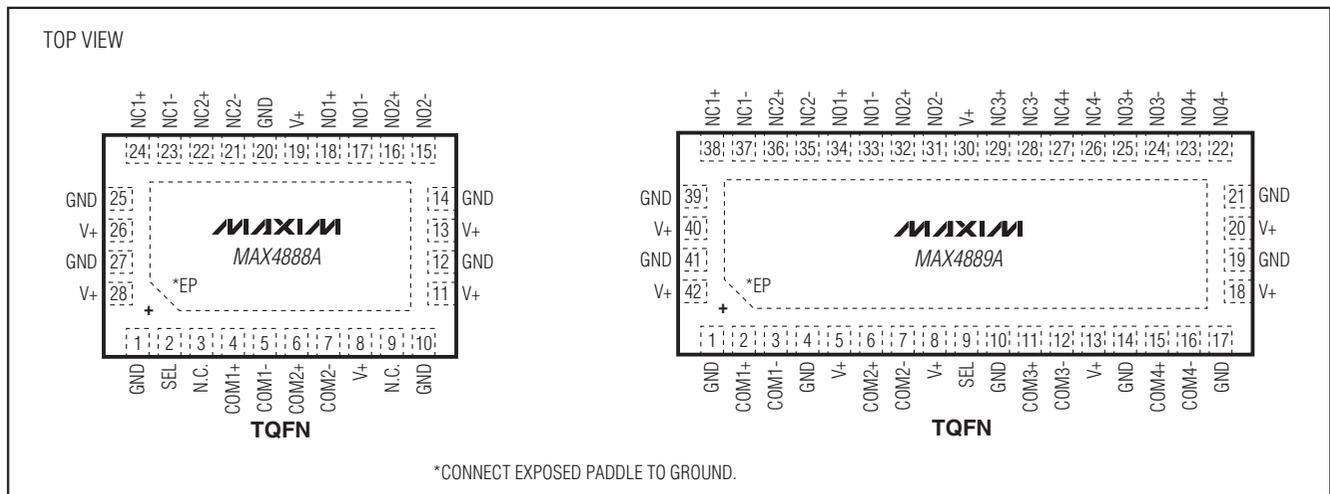
特長

- ◆ 単一電源電圧：+3.0V~+3.6V
- ◆ 小さな同一ペアスキュー：7ps
- ◆ 低自己消費電流：120µA (max)
- ◆ PCIe Gen IおよびGen IIのデータ速度をサポート
- ◆ レイアウトの容易なフロースルーピン配置
- ◆ 業界互換の端子配列
- ◆ 鉛フリーパッケージ

アプリケーション

デスクトップコンピュータ
サーバストレージエリアネットワーク
ラップトップ

ピン配置



5.0Gbps PCI Expressパッシブスイッチ

MAX4888A/MAX4889A

ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND, unless otherwise noted.)
 V+-0.3V to +4V
 SEL, COM__, NO__, NC__ (Note 1)-0.3V to (V+ + 0.3V)
 I COM__ - NO__ I, I COM__ - NC__ I (Note 1).....0 to +2V
 Continuous Current (COM__ to NO__/NC__)±70mA
 Peak Current (COM__ to NO__/NC__)
 (pulsed at 1ms, 10% duty cycle).....±70mA
 Continuous Current (SEL).....±30mA
 Peak Current (SEL)
 (pulsed at 1ms, 10% duty cycle).....±150mA

Continuous Power Dissipation (T_A = +70°C)
 28-Pin TQFN (derate 20.8mW/°C above +70°C)1666.7mW
 42-Pin TQFN (derate 35.7mW/°C above +70°C)2857.1mW
 Operating Temperature Range-40°C to +85°C
 Storage Temperature Range-65°C to +150°C
 Lead Temperature (soldering, 10s)+300°C
 Junction Temperature+150°C

Note 1: Signals on SEL, NO__, NC__ or COM__ exceeding V+ or GND are clamped by internal diodes. Limit forward-diode current to maximum current rating.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V+ = +3.0V to +3.6V, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at V+ = +3.3V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ANALOG SWITCH						
Analog-Signal Range	V _{COM_} , V _{NO_} , V _{NC_}			(V+ - 1.2)		V
Voltage Between COM and NO/NC	I V _{COM_} - V _{NO_} I, I V _{COM_} - V _{NC_} I		0		1.8	V
On-Resistance	R _{ON}	V+ = +3.0V, I _{COM_} = 15mA, V _{NO_} or V _{NC_} = 0V, +1.8V		7		Ω
On-Resistance Match Between Pairs of Same Channel	R _{ON}	V+ = +3.0V, I _{COM_} = 15mA, V _{NO_} or V _{NC_} = 0V (Notes 3, 4)		0.1	1	Ω
On-Resistance Match Between Channels	R _{ON}	V+ = +3.0V, I _{COM_} = 15mA, V _{NO_} or V _{NC_} = 0V (Notes 3, 4)		0.6	2	Ω
On-Resistance Flatness	R _{FLAT(ON)}	V+ = +3.0V, I _{COM_} = 15mA V _{NO_} or V _{NC_} = 0V, +1.8V (Notes 4, 5)		0.06	2	Ω
NO_ or NC_ Off-Leakage Current	I _{NO_(OFF)} , I _{NC_(OFF)}	V+ = +3.6V, V _{COM_} = 0V, +1.8V, V _{NO_} or V _{NC_} = +1.8V, 0V	-1		+1	μA
COM_ On-Leakage Current	I _{COM_(ON)}	V+ = +3.6V, V _{COM_} = 0V, +1.8V, V _{NO_} or V _{NC_} = V _{COM_} or unconnected	-1		+1	μA

5.0Gbps PCI Expressパッシブスイッチ

MAX4888A/MAX4889A

ELECTRICAL CHARACTERISTICS (continued)

(V+ = +3.0V to +3.6V, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at V+ = +3.3V, T_A = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
DYNAMIC							
Turn-On Time	t _{ON}	V _{NO_} or V _{NC_} = +1.0V, R _L = 50Ω, Figure 1			90	250	ns
Turn-Off Time	t _{OFF}	V _{NO_} or V _{NC_} = +1.0V, R _L = 50Ω, Figure 1			10	50	ns
Propagation Delay	t _{PD}	R _S = R _L = 50Ω, unbalanced, Figure 2			50		ps
Output Skew Between Pairs	t _{SK1}	R _S = R _L = 50Ω, unbalanced; skew between any two pairs, Figure 2			50		ps
Output Skew Between Same Pair	t _{SK2}	R _S = R _L = 50Ω, unbalanced; skew between two lines on same pair, Figure 2			10		ps
On-Loss	G _{LOS}	R _S = R _L = 50Ω, unbalanced, Figure 3	1MHz < f < 100MHz		-0.5		dB
			500MHz < f < 1.25GHz		-1.4		
Crosstalk	V _{CT1}	Crosstalk between any two pairs, R _S = R _L = 50Ω, unbalanced, Figure 3	f = 50MHz		-53		dB
			f = 1.25GHz		-32		
Signaling Data Rate	BR	R _S = R _L = 50Ω			5.0		Gbps
Off-Isolation	V _{ISO}	Signal = 0dBm, R _S = R _L = 50Ω, Figure 3	f = 10MHz		-56		dB
			f = 1.25GHz		-26		
NO_/NC_ Off-Capacitance	C _{NO_/NC_(OFF)}	Figure 4			1		pF
COM_ On-Capacitance	C _{COM_(ON)}	Figure 4			2		pF
LOGIC INPUT							
Input-Logic Low	V _{IL}					0.5	V
Input-Logic High	V _{IH}			1.4			V
Input-Logic Hysteresis	V _{HYST}				100		mV
Input Leakage Current	I _{IN}	V _{SEL} = 0V or V+		-1		+1	μA
POWER SUPPLY							
Power-Supply Range	V+			1.65		3.60	V
V+ Supply Current	I+	V _{SEL} = 0V or V+	MAX4888A		60		μA
			MAX4889A		120		
Input Leakage Current	I _{IN}	V _{SEL} = 0V or V+		-1		+1	μA
ESD PROTECTION							
COM_+, COM_-		Human Body Model			±6		kV

Note 2: All units are 100% production tested at T_A = +85°C. Limits over the operating temperature range are guaranteed by design and characterization and are not production tested.

Note 3: ΔR_{ON} = R_{ON(MAX)} - R_{ON(MIN)}.

Note 4: Guaranteed by design. Not production tested.

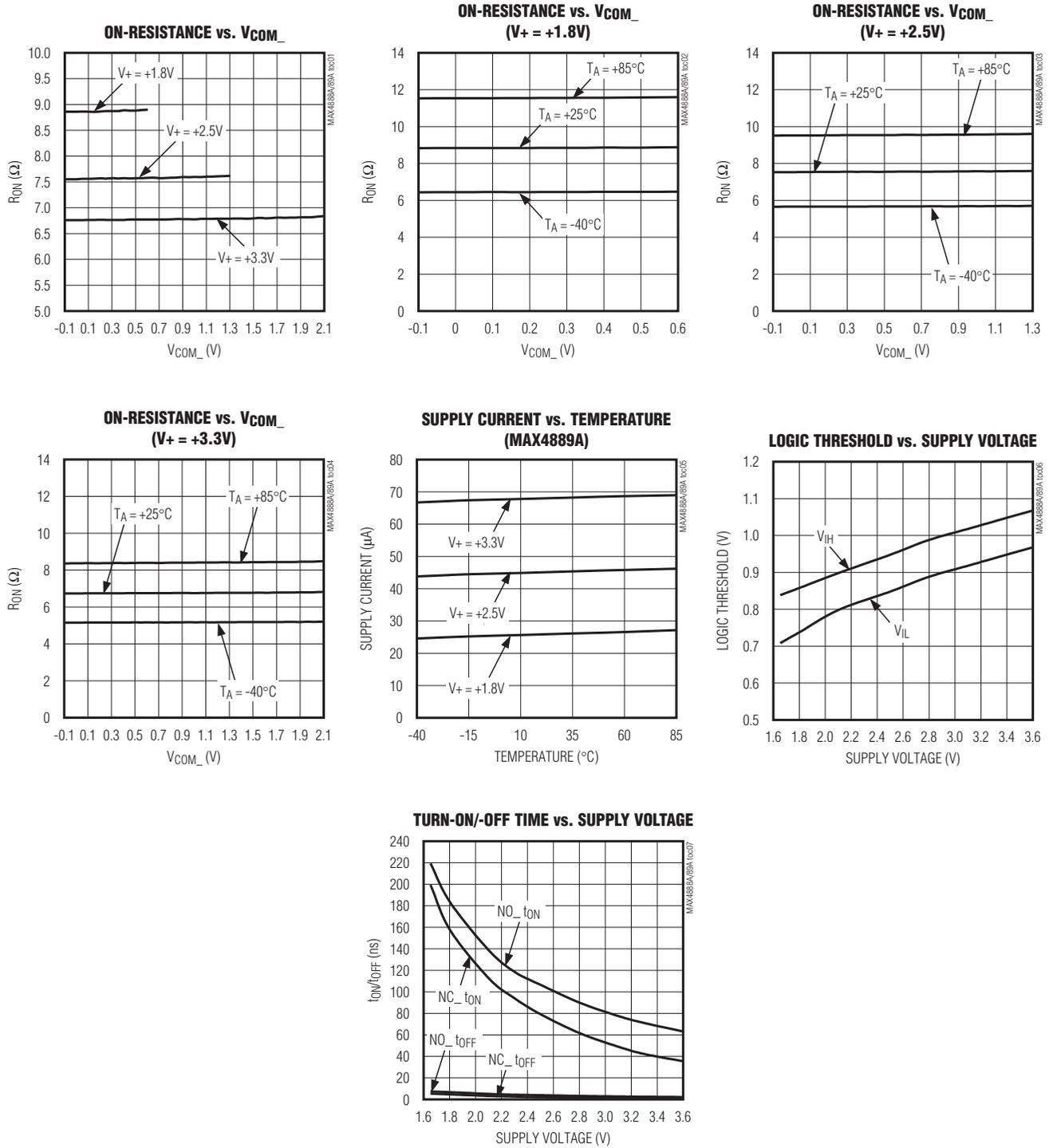
Note 5: Flatness is defined as the difference between the maximum and minimum value of on-resistance as measured over the specified analog signal range.

5.0Gbps PCI Expressパッシブスイッチ

MAX4888A/MAX4889A

標準動作特性

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



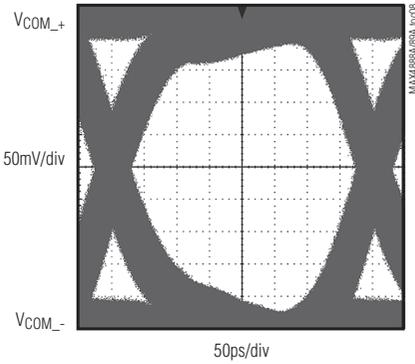
5.0Gbps PCI Expressパッシブスイッチ

MAX4888A/MAX4889A

標準動作特性(続き)

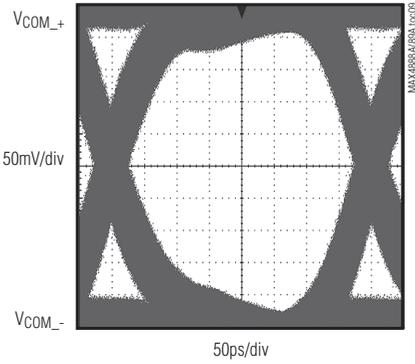
($T_A = +25^\circ\text{C}$, unless otherwise noted.)

EYE DIAGRAM
 ($V_+ = +1.8\text{V}$, $f = 1.25\text{GHz}$,
 600mV_{p-p} PRBS SIGNAL, $R_S = R_L = 50\Omega$)†



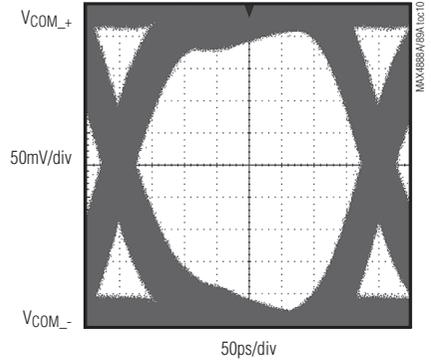
*PRBS = PSEUDORANDOM BIT SEQUENCE
 † = GEN 1, 2.5Gbps; $U_1 = 400\text{ps}$

EYE DIAGRAM
 ($V_+ = +2.5\text{V}$, $f = 1.25\text{GHz}$,
 600mV_{p-p} PRBS SIGNAL, $R_S = R_L = 50\Omega$)†



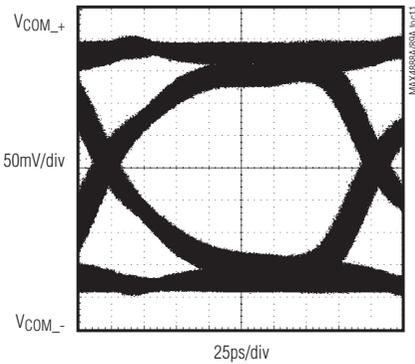
*PRBS = PSEUDORANDOM BIT SEQUENCE
 † = GEN 1, 2.5Gbps; $U_1 = 400\text{ps}$

EYE DIAGRAM
 ($V_+ = +3.3\text{V}$, $f = 1.25\text{GHz}$,
 600mV_{p-p} PRBS SIGNAL, $R_S = R_L = 50\Omega$)†



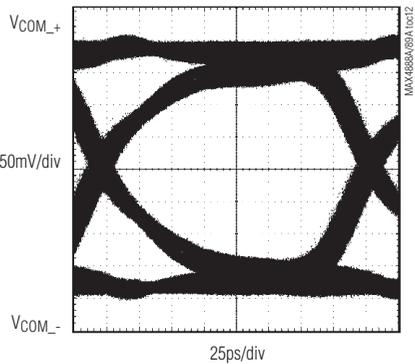
*PRBS = PSEUDORANDOM BIT SEQUENCE
 † = GEN 1, 2.5Gbps; $U_1 = 400\text{ps}$

EYE DIAGRAM
 ($V_+ = +1.8\text{V}$, $f = 2.5\text{GHz}$,
 600mV_{p-p} PRBS SIGNAL, $R_S = R_L = 50\Omega$)††



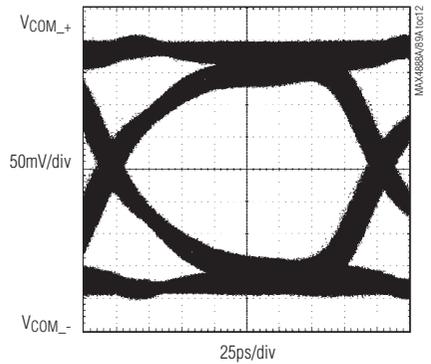
*PRBS = PSEUDORANDOM BIT SEQUENCE
 †† = GEN 11, 5.0Gbps; $U_1 = 200\text{ps}$

EYE DIAGRAM
 ($V_+ = +2.5\text{V}$, $f = 2.5\text{GHz}$,
 600mV_{p-p} PRBS SIGNAL, $R_S = R_L = 50\Omega$)††



*PRBS = PSEUDORANDOM BIT SEQUENCE
 †† = GEN 11, 5.0Gbps; $U_1 = 200\text{ps}$

EYE DIAGRAM
 ($V_+ = +3.3\text{V}$, $f = 2.5\text{GHz}$,
 600mV_{p-p} PRBS SIGNAL, $R_S = R_L = 50\Omega$)††



*PRBS = PSEUDORANDOM BIT SEQUENCE
 †† = GEN 11, 5.0Gbps; $U_1 = 200\text{ps}$

5.0Gbps PCI Expressパッシブスイッチ

MAX4888A/MAX4889A

端子説明

端子		名称	機能
MAX4888A	MAX4889A		
1, 10, 12, 14, 20, 25, 27	1, 4, 10, 14, 17, 19, 21, 39, 41	GND	グラウンド
2	9	SEL	デジタル制御入力
3, 9	—	N.C.	接続なし。内部で接続されていません。
4	2	COM1+	アナログスイッチ1。正のコモン端子。
5	3	COM1-	アナログスイッチ1。負のコモン端子。
6	6	COM2+	アナログスイッチ2。正のコモン端子。
7	7	COM2-	アナログスイッチ2。負のコモン端子。
8, 11, 13, 19, 26, 28	5, 8, 13, 18, 20, 30, 40, 42	V+	正の電源電圧入力。V+を+3.0V~+3.6Vの電源電圧に接続してください。可能な限りデバイスの近くに配置した0.1μFのコンデンサでV+をGNDにバイパスしてください(「PCBレイアウト」の項を参照)。
15	31	NO2-	アナログスイッチ2。負のノーマリオープン端子。
16	32	NO2+	アナログスイッチ2。正のノーマリオープン端子。
17	33	NO1-	アナログスイッチ1。負のノーマリオープン端子。
18	34	NO1+	アナログスイッチ1。正のノーマリオープン端子。
21	35	NC2-	アナログスイッチ2。負のノーマリクローズ端子。
22	36	NC2+	アナログスイッチ2。正のノーマリクローズ端子。
23	37	NC1-	アナログスイッチ1。負のノーマリクローズ端子。
24	38	NC1+	アナログスイッチ1。正のノーマリクローズ端子。
—	11	COM3+	アナログスイッチ3。正のコモン端子。
—	12	COM3-	アナログスイッチ3。負のコモン端子。
—	15	COM4+	アナログスイッチ4。正のコモン端子。
—	16	COM4-	アナログスイッチ4。負のコモン端子。
—	22	NO4-	アナログスイッチ4。負のノーマリオープン端子。
—	23	NO4+	アナログスイッチ4。正のノーマリオープン端子。
—	24	NO3-	アナログスイッチ3。負のノーマリオープン端子。
—	25	NO3+	アナログスイッチ3。正のノーマリオープン端子。
—	26	NC4-	アナログスイッチ4。負のノーマリクローズ端子。
—	27	NC4+	アナログスイッチ4。正のノーマリクローズ端子。
—	28	NC3-	アナログスイッチ3。負のノーマリクローズ端子。
—	29	NC3+	アナログスイッチ3。正のノーマリクローズ端子。
—	—	EP	エクスポーズドパッド。EPをGNDに接続してください。

テスト回路/タイミング図

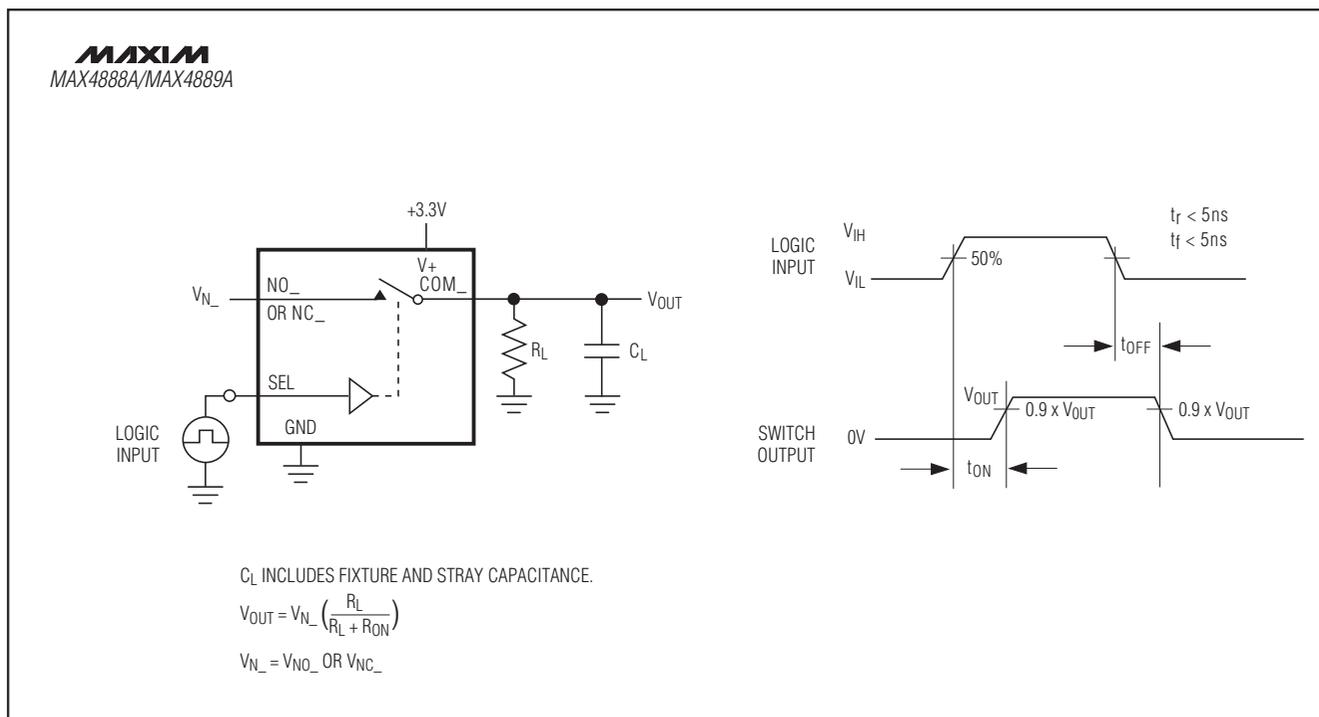


図1. スイッチング時間

5.0Gbps PCI Expressパッシブスイッチ

MAX4888A/MAX4889A

テスト回路/タイミング図(続き)

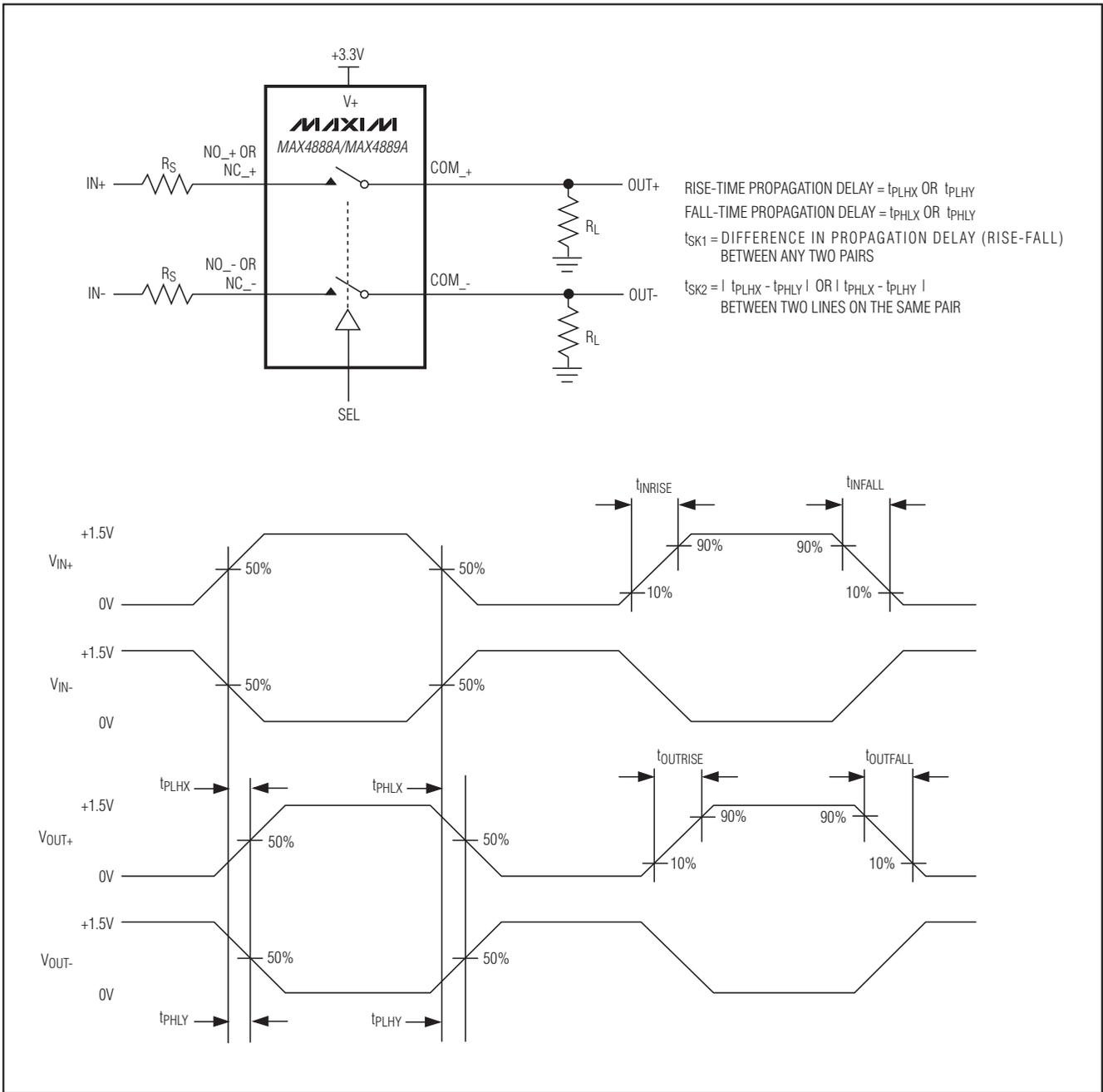


図2. 伝播遅延および出力スキュー

テスト回路/タイミング図(続き)

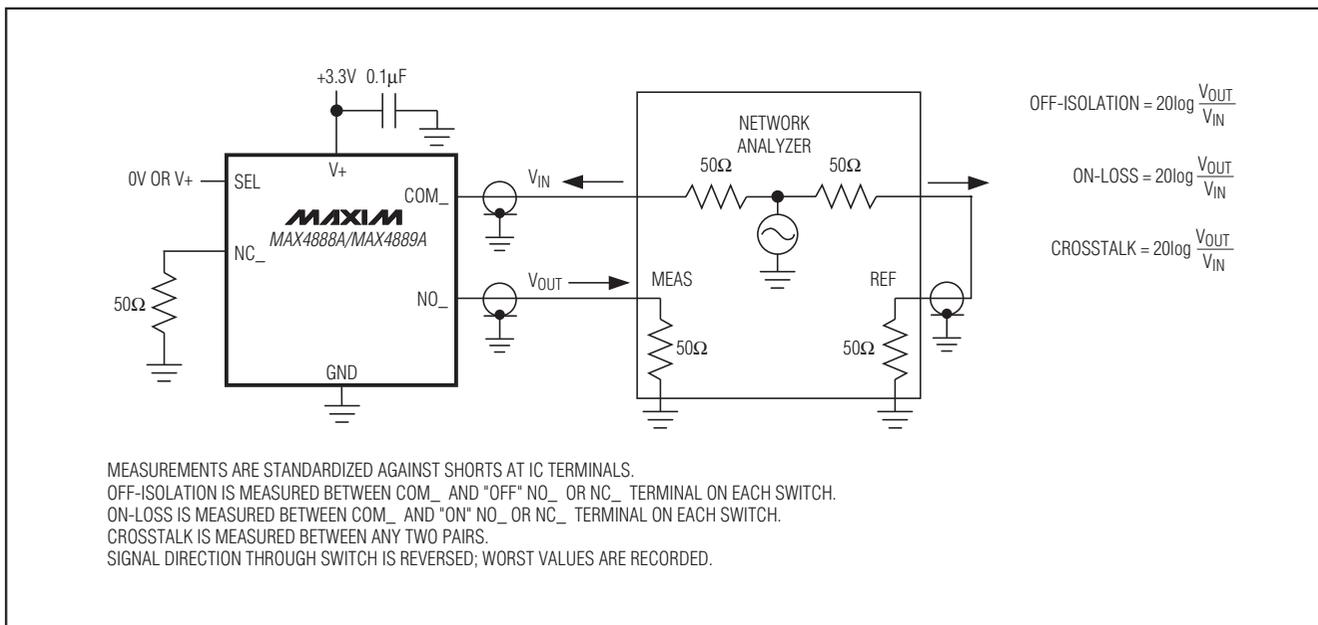


図3. オン損失、オフアイソレーション、およびクロストーク

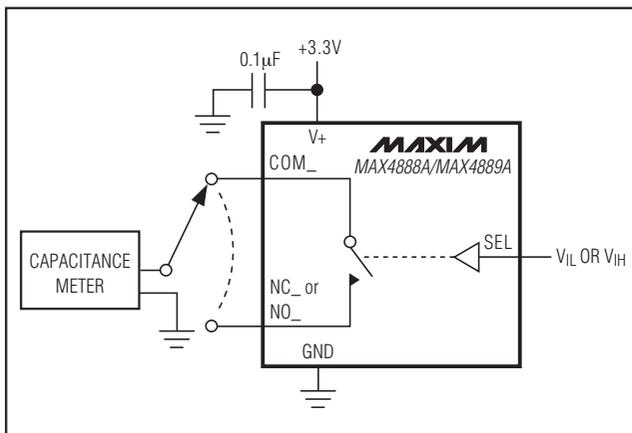


図4. チャンネルオフ/オン容量

詳細

高速パッシブスイッチMAX4888A/MAX4889Aは、可能な2つのデスティネーション間でPCIeデータの配信を行います。MAX4888A/MAX4889Aは、システム構成の変更を目的とするPCIe信号の配信に最適です。たとえば、グラフィックスアプリケーションにおいて、MAX4888A/MAX4889Aは単一の16レーンバスから8レーンを2組構成します。MAX4888A/MAX4889Aは、各信号経路の切替えに1個のデジタル制御入力(SEL)を備えています。

MAX4888A/MAX4889Aは、+3.0V~+3.6Vの単一電源での動作が完全に保証されています^{††}。

デジタル制御入力(SEL)

MAX4888A/MAX4889Aは、COM_とNO_/NC_の各チャンネル間で信号経路の選択を行うための、1個のデジタル制御入力(SEL)を備えています。MAX4888A/MAX4889Aの真理値表を、「ファンクションダイアグラム/真理値表」の項に示します。電力消費を最小化するために、SELをレイルトゥレイルで駆動してください。

アナログ信号レベル

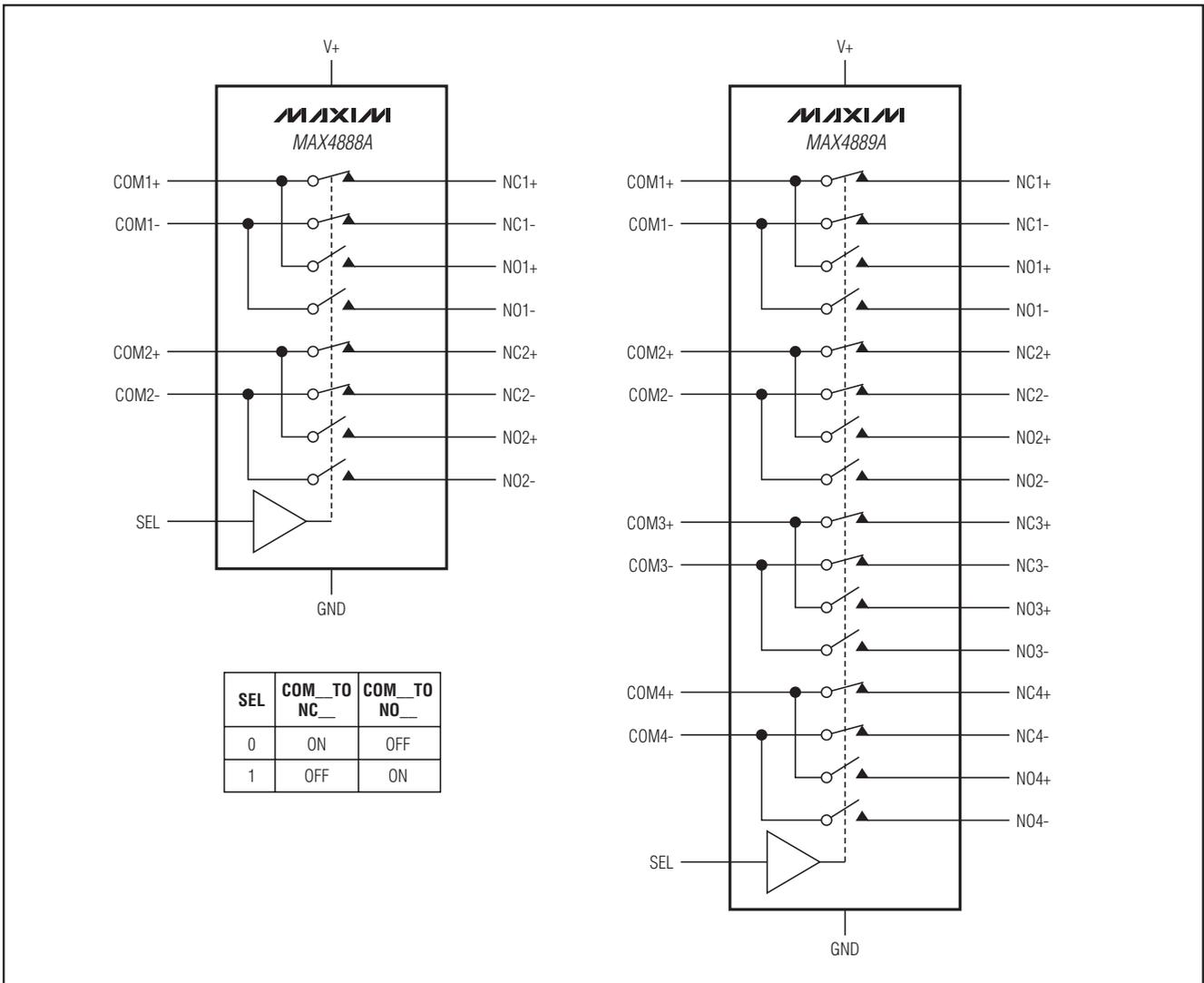
MAX4888A/MAX4889Aは、最大V+ - 1.2Vまでの標準PCIe信号を受け入れます。COM_+チャンネルの信号はNO_+またはNC_+チャンネルに配信され、COM_-チャンネルの信号はNO_-またはNC_-チャンネルに配信されます。MAX4888A/MAX4889Aは双方向スイッチであり、COM_、NO_、およびNC_を入力または出力として使用することが可能です。

^{††}+2.5Vまたは+1.8V動作についてはお問い合わせください。

5.0Gbps PCI Expressパッシブスイッチ

MAX4888A/MAX4889A

ファンクションダイアグラム/真理値表



アプリケーション情報

PCIeのスウィッチング

MAX4888A/MAX4889Aの主なアプリケーションは、PCIeレーンの割当変更を目的としたものです(図5参照)。たとえば、グラフィックスアプリケーションにおいて、単一の16レーンPCIeバスを2組の8レーンバスに分割することで2倍近い性能向上が実現することをいくつかのメーカーが発見しました。特に有名な例として、SLI™ (Scaled Link Interface)とCrossFire™の2つがあります。MAX4889Aを使用すると、コンピュータのマザーボードを単一の16レーングラフィックスカードで適正に動作させ、後にデュアルカードにアップデートすることが可能になります。同じマザーボードでデュアルカードを使用して、ユーザがジャンパの設定またはソフトウェアによるビットの設定を行って、シングルカード動作とデュアルカード動作を切り替えることが可能です。コモンモードは1V未満で動作させなければなりません。

PCBレイアウト

高速スイッチは、最高の性能を得るために適切なレイアウトと設計手順が必要になります。設計で制御されたインピーダンスのPCBトレースをできる限り短い長さに保つか、またはPCIe仕様で定められたインピーダンスレイアウトに従ってください。電源バイパスコンデンサができる限りデバイスの近くに確実に配置されるようにしてください。複数のバイパスコンデンサの使用を推奨します。すべてのグランドおよびエクスポートパッドは、大面積のグランドプレーンに接続してください。コモンモードは1V未満で動作させなければなりません。

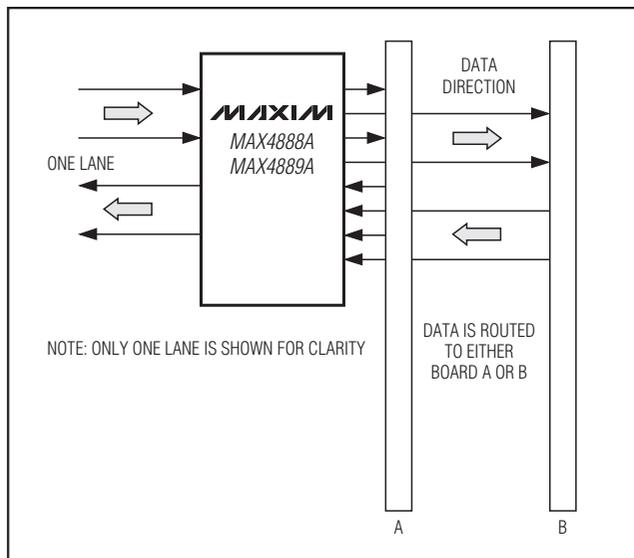


図5. MAX4888A/MAX4889Aをシングルレーンスイッチとして使用する例

CrossFireはATI Technologies, Inc.の商標です。
SLIはNVIDIA Corporationの商標です。

ESD保護

すべてのMaximデバイスに同様のことが言えますが、ESD保護構造はすべての端子に採り入れられており、取り扱い中および組立て工程中に発生する静電放電から保護されています。COM_+とCOM_-の各ラインは静電気に対して保護が強化されています。これらの端子に対して損傷を与えることなく、±6kVのESD保護を提供する最先端の構造をMaximのエンジニアが開発しました。ESD構造はあらゆる状態、通常動作、状態出力モード、およびパワーダウンにおいて±6kVのESD耐量を備えています。

ヒューマンボディモデル

MAX4889AのCOM_+およびCOM_-の端子はヒューマンボディモデル(MIL-STD-883, Method 3015)を使って±6kVのESD保護を提供するよう特性化されています。図6はヒューマンボディモデルを、図7はローインピーダンスになることによって放電されたときの電流波形を表しています。このモデルは、充電された100pFのコンデンサで構成されており、このコンデンサはこのあと抵抗器を介してデバイスに放電されます。

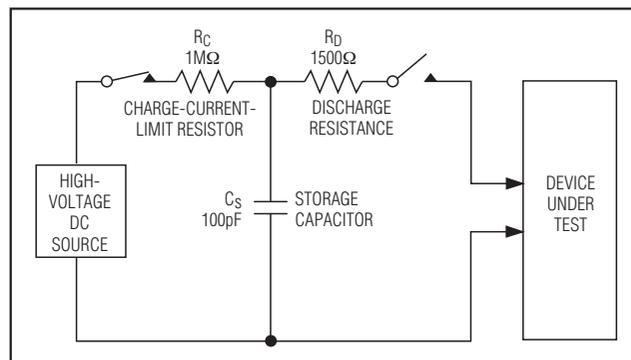


図6. ヒューマンボディESD試験モデル

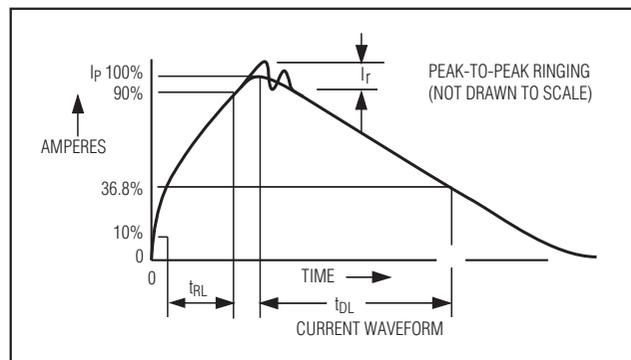


図7. ヒューマンボディモデル電流波形

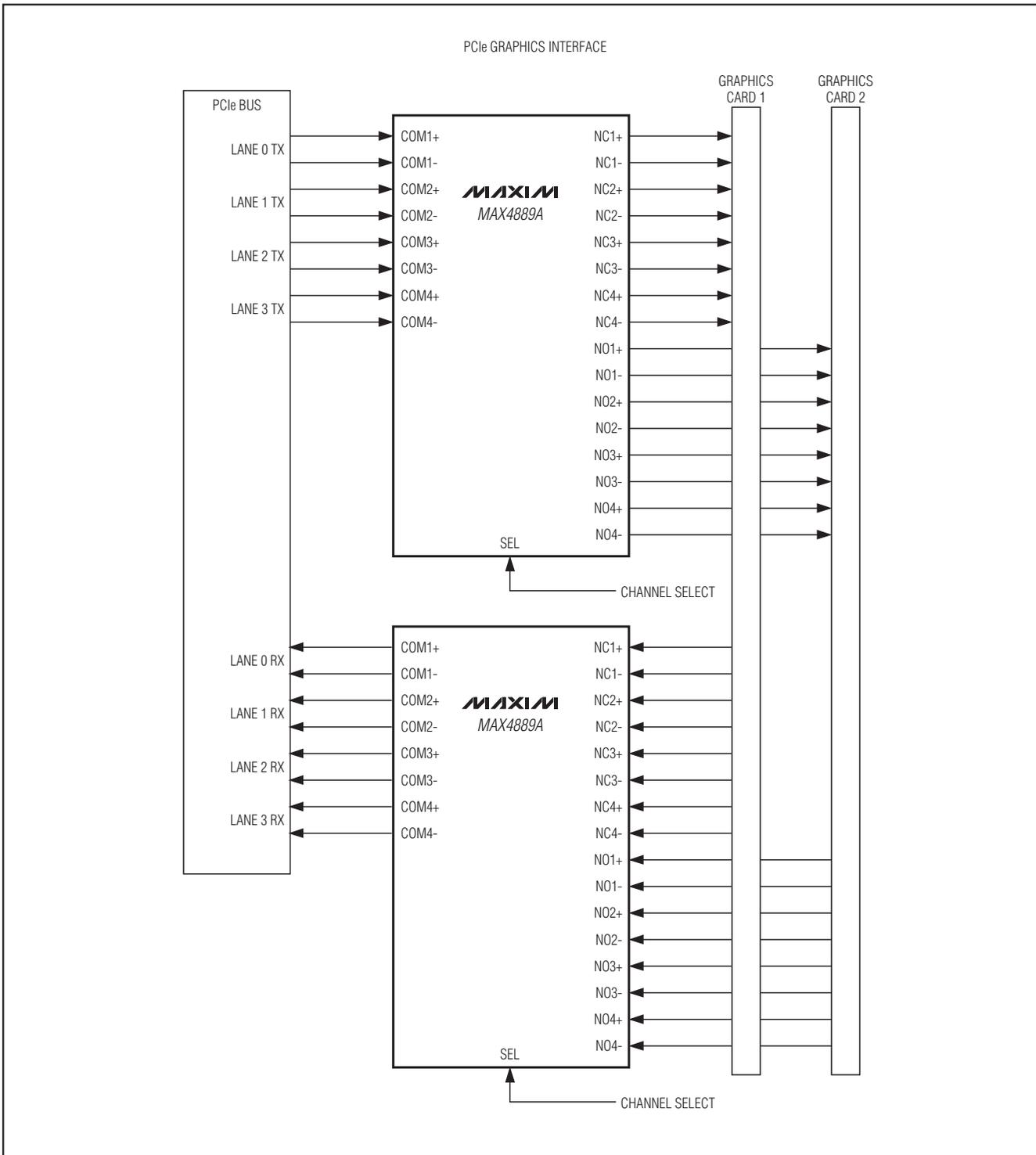
チップ情報

PROCESS: CMOS

5.0Gbps PCI Expressパッシブスイッチ

MAX4888A/MAX4889A

標準アプリケーション回路



5.0Gbps PCI Expressパッシブスイッチ

パッケージ

最新のパッケージ情報とランドパターンは、japan.maxim-ic.com/packagesをご参照ください。

パッケージタイプ	パッケージコード	ドキュメントNo.
28 TQFN-EP	T283555-1	21-0184
42 TQFN-EP	T423590M-1	21-0181

MAX4888A/MAX4889A

5.0Gbps PCI Expressパッシブスイッチ

MAX4888A/MAX4889A

改訂履歴

版数	改訂日	説明	改訂ページ
0	4/07	初版	—
2	5/09	電圧範囲を更新、スタイル上の校正	1, 2, 3, 5-9, 13, 14

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

Maximは完全にMaxim製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。

14 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**