

システムインターコネクト用 +3.3V、2.5Gbpsクワッドトランスインピーダンスアンプ

概要

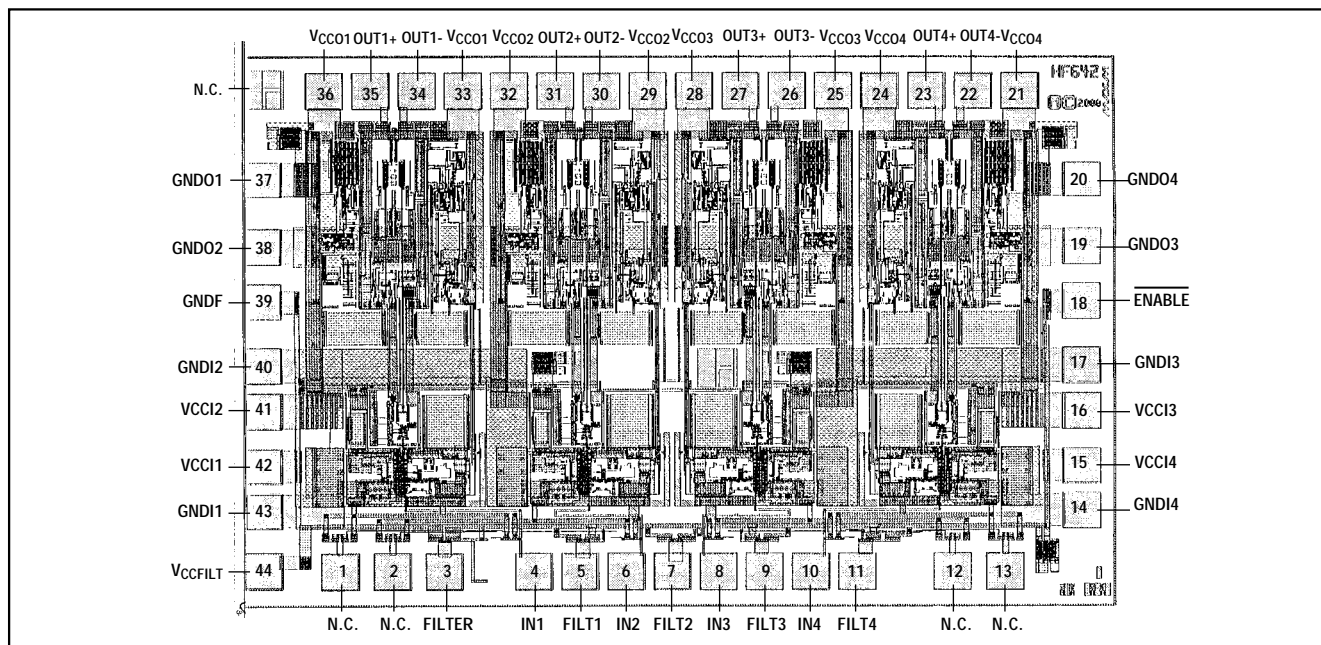
MAX3825は、2.5Gbpsのシステム相互接続アプリケーション用クワッドトランスインピーダンスアンプ(TIA)です。4つの各チャンネルは小さなフォトダイオード電流を、測定可能な差動電圧に変換します。この時のトランスインピーダンス利得は3.7kΩです。回路の1チャンネル当たりの入力換算ノイズは460nA_{RMS}で、これは-22.3dBm (BER = 1×10^{-14})の光入力感度に対応します。クワッドトランスインピーダンスアンプの決定的ジッタは20psで、小信号帯域幅は2.4GHzです。MAX3825は、250μmの標準ファイバピッチを持つクワッドPINフォトディテクタアレイと共に使用するよう最適化されています。

MAX3825は0 ~ +85 °Cの温度範囲において+3.3Vの単一電源で動作します。+3.3Vの電源では、各チャンネルの消費電力は93mWとなります。各チャンネルのDC相殺回路は、広範囲の入力電流にわたって真の差動出力スイングを提供します。

各チャンネルは個別の電源及びグランドを備えており、全てのチャンネル又は任意の組み合わせのチャンネルを接続できるようになっています。このデバイスはチップでのみ提供されています。

標準動作回路はデータシートの最後に記載されています。

チップ構造図/パッド構成



特長

- ◆ 電源：+3.3V単一
- ◆ 1チャンネル当たりの電力消費：93mW
- ◆ 入力換算ノイズ：460nA_{RMS}
- ◆ 決定的ジッタ：20ps
- ◆ 小信号帯域幅：2.4GHz
- ◆ 外部補償不要
- ◆ 電源除去比：40dB
- ◆ 250μmチャンネルピッチの小型チップ
- ◆ 差動出力インピーダンス：100Ω

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX3825U/D	0°C to +85°C	Dice*

*Dice are designed to operate with a 0°C to +120°C junction temperature, but are tested and guaranteed only at T_A = +25°C.

アプリケーション

- システム相互接続
- SDH/SONETバックプレーン
- 高密度デジタルクロスコネクト
- ATMスイッチングネットワーク
- 高速パラレル光リンク

システムインターコネク用 +3.3V、2.5Gbpsクワッドトランスインピーダンスアンプ

MAX3825

ABSOLUTE MAXIMUM RATINGS

Supply Voltage VCC01, VCC02, VCC03, VCC04, VCC11, VCC12, VCC13, VCC14, VCCFILT-0.5V to +6.0V	Output Voltage OUT1±, OUT2±, OUT3±, OUT4±.....(VCC - 1.5V) to (VCC + 0.5V)
Input Current: IN1, IN2, IN3, IN4.....-4mA to +4mA	ENABLE Voltage.....-0.5V to (VCC + 0.5V)
FILTER Current.....-24mA to +24mA	Operating Temperature Range (TA).....0°C to +85°C
Filter Current: FILT1, FILT2, FILT3, FILT4-6mA to +6mA	Storage Temperature Range-55°C to +150°C
	Operating Junction Temperature (TJ).....-55°C to +150°C
	Processing Temperature.....+400°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(VCC = +3.14V to +3.6V, TA = 0°C to +85°C. Typical values are at +3.3V, TA = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	ICC	Single channel		28	40	mA
		Dual channel		56	80	
		Quad channel		112	160	
Input Bias Voltage		IIN = 0		0.89	0.99	V
DC Input Overload			1.7			mA
Transimpedance	Z21	10μAp-p, 100 Ω differential load	3.0	3.7	4.5	kΩ
Filter Resistor RFILTER	RFILTER			180		Ω
Filter Resistors RFILT1-4	RFILT_			720		Ω
Single-Ended Output Impedance	RO		43	50	57	Ω
Transimpedance Linear Range		(Note 1)	50			μAp-p
Maximum Differential Output Range		IIN = 2mAp-p	230	340	480	mVp-p
Output Offset Voltage	Voffset	IIN = 10μAp-p	-5		+5	mV
Output Common Mode Voltage		50Ω loads to VCC		VCC - 0.09		V

Note 1: Gain at 50μAp-p is within 10% of the small signal gain.

AC ELECTRICAL CHARACTERISTICS

(VCC = +3.14V to +3.6V, TA = 0°C to +85°C. Typical values are at +3.3V, TA = +25°C, unless otherwise noted. Total source capacitance = 0.7pF.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
AC Input Overload		(Note 3)	2			mAp-p
Input Referred Noise	IN			460	600	nArms
Low-Frequency Cutoff		(Note 4)		60	100	kHz
Deterministic Jitter (Note 5)	DJ	IIN > 100μAp-p		20	45	ps
Power-Supply Rejection Ratio	PSRR	(Note 6)		40		dB
Small-Signal Bandwidth	BW			2.4		GHz
Maximum Skew (Note 7)		Any two channels within a chip			50	ps

システムインターコネクト用 +3.3V、2.5Gbpsクワッドトランスインピーダンスアンプ

MAX3825

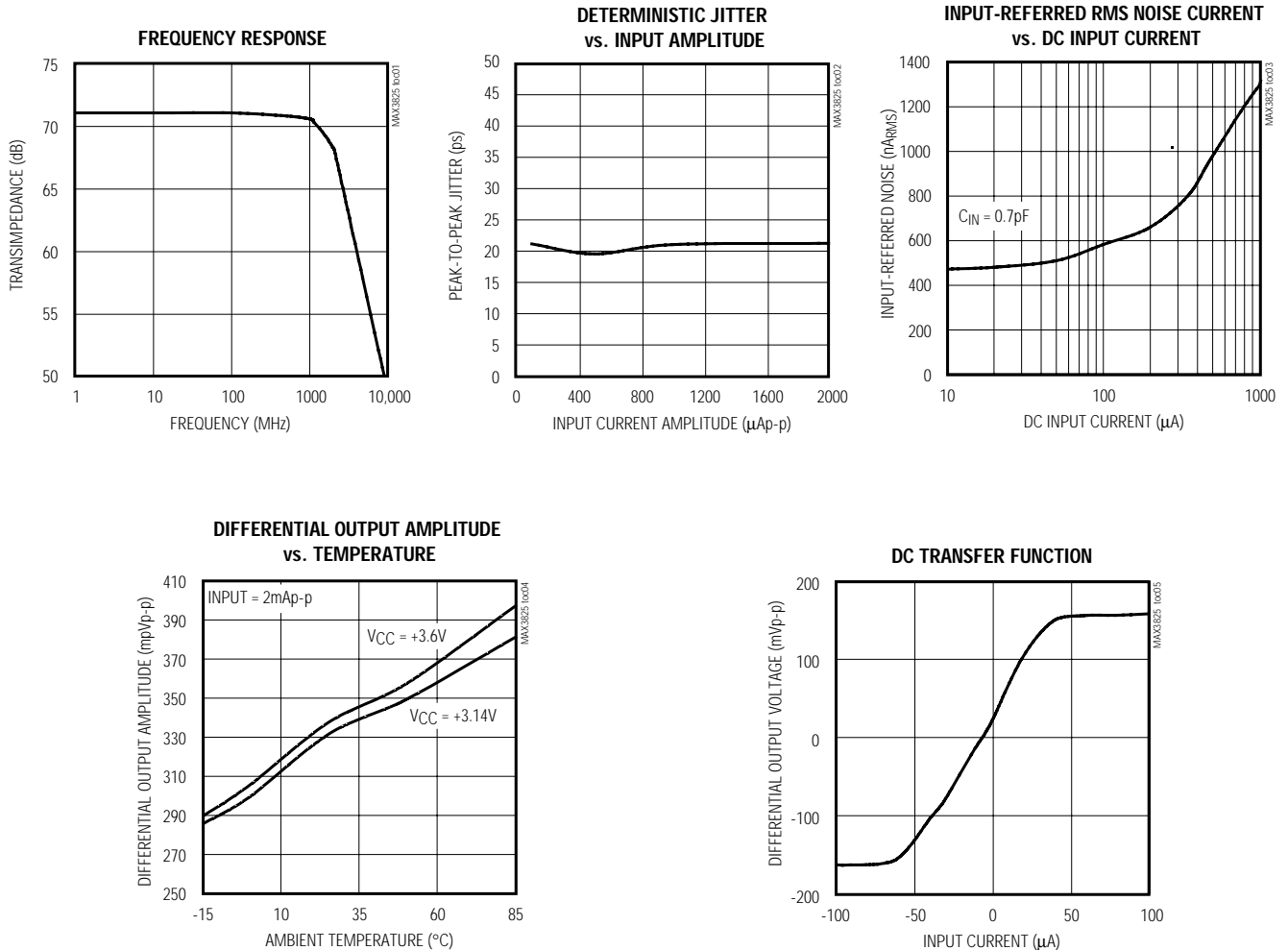
AC ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = +3.14V$ to $+3.6V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$. Typical values are at $+3.3V$, $T_A = +25^{\circ}C$, unless otherwise noted. Total source capacitance = $0.7pF$.) (Note 2)

- Note 2:** AC characteristics are guaranteed by design and characterization.
- Note 3:** The maximum input current is specified with output deterministic jitter $\leq 45ps$.
- Note 4:** No external compensation capacitors are used. Measured with $I_{IN} = 30\mu A_{avg}$.
- Note 5:** Deterministic jitter is the arithmetic sum of pattern-dependent jitter and pulse width distortion. Measured with a $2^{13} - 1$ PRBS with 100 consecutive 0s and 100 consecutive 1s applied to a single channel. See *Typical Operating Characteristics*.
- Note 6:** $PSRR = -20\log(\Delta V_{OUT} / V_{noise(on VCC)})$, $f \leq 2MHz$. Measured by applying DC current = $30\mu A$, and applying $100mVp-p$ signal at power supply.
- Note 7:** Measured by applying the same input signal to all channels. Skew measurements are made at the 50% point of the transition.

標準動作特性

($V_{CC} = +3.3V$, $T_A = +25^{\circ}C$, unless otherwise noted.)

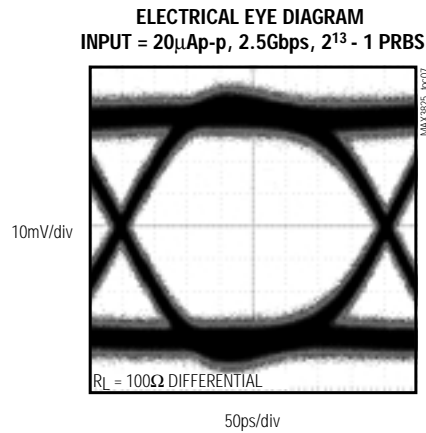
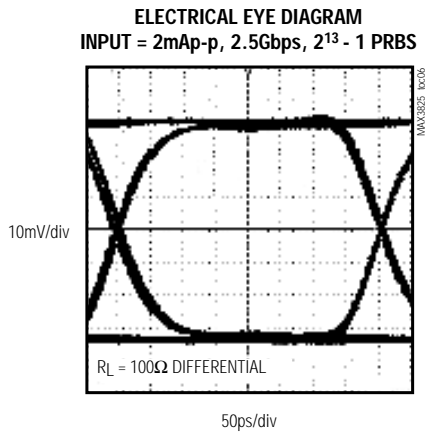


システムインターコネク用 +3.3V、2.5Gbpsクワッドトランスインピーダンスアンプ

MAX3825

標準動作特性(続き)

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端子	名称	機能
1, 2, 12, 13	N.C.	無接続。オープンで未接続のままにしておきます。
3	FILTER	フォトダイオードアレイカソードバイアス用の180Ω内部フィルタ抵抗から V_{CCFILT} への接続。
4, 6, 8, 10	IN1 to IN4	信号入力。チャンネル1～チャンネル4の信号入力。
5, 7, 9, 11	FILT1 to FILT4	フィルタ接続。内部フィルタ抵抗へのチャンネル1～チャンネル4の接続(720Ωから V_{CCFILT})。
14, 17, 40, 43	GNDI4 to GNDI1	入力段グランド接続。チャンネル4～チャンネル1の入力段グランド。
15, 16, 41, 42	V_{CCI4} to V_{CCI1}	入力段電源接続。チャンネル4～チャンネル1の入力段正電源。
18	ENABLE	DCフィードバックディセーブル。正電源(V_{CC})に接続されている時、4つのチャンネル全てのDCフィードバックをディセーブルします。通常の動作を行うには未接続のままにします。
20, 19, 38, 37	GNDO4 to GNDO1	出力段グランド接続。チャンネル4～チャンネル1の出力段グランド。
21, 24	V_{CCO4}	チャンネル4出力段正電源
22, 26, 30, 34	OUT4- to OUT1-	反転出力。チャンネル4～チャンネル1の負出力。
23, 27, 31, 35	OUT4+ to OUT1+	非反転出力。チャンネル4～チャンネル1の正出力。
25, 28	V_{CCO3}	チャンネル3出力段正電源
29, 32	V_{CCO2}	チャンネル2出力段正電源
33, 36	V_{CCO1}	チャンネル1出力段正電源
39	GNDF	フィルタ用グランド接続。フィルタグランド。
44	V_{CCFILT}	フィルタ抵抗用電源接続

システムインターコネクティブ用 +3.3V、2.5Gbpsクワッドトランスインピーダンスアンプ

MAX3825

ループを機能させるためにボンディングする必要はありません。

MAX3825は、データシーケンスのデューティサイクルとマーク密度が50%の場合にパルス幅歪みを最小限に抑えます。入力信号のデューティサイクルとマーク密度が50%から大きくかけ離れている場合、MAX3825は正しく動作しません。

入力から取り出されるDC相殺電流はノイズを発生させます。これは、DC成分がゼロか、殆どない低レベル信号の場合には問題になりません。但し、DC成分が多い信号ではプリアンプノイズが増加します(「標準動作特性」を参照)。

パラフェイズアンプと出力段

パラフェイズアンプはシングルエンド入力を電圧利得2.8で差動出力に変換します。この信号は内部バイアスされた1対のエミッタ結合ペアQ2及びQ3を駆動し、このQ2とQ3が出力段を形成します(図1)。抵抗R1及びR2は出力で逆終端を形成し、MAX3825と負荷の間の反射を吸収します。

差動出力はOUT_+とOUT_-の間の100Ω負荷を駆動するように設計されています。より高い出力インピーダンスも駆動できますが、その場合は利得と出力電圧スイングが増加します。

アプリケーション情報

MAX3825は、2.5GbpsのSONET/SDHレーザに最適なクワッドTIAで、光ファイバモジュールに容易に組み込むことのできる機能を備えています。

光パワーとの関係

MAX3825の仕様の多くは入力信号の振幅に関係しています。光ファイバレーザと共に使用する場合、入力は通常平均光パワー及び消滅比で表現されます。MAX3825を使用した設計を行う場合には、表1に示す関係を使用して光パワーを入力信号に変換することができます(図2)。この定義が正しい値になるのは、入力データのマーク密度とデューティサイクルが50%の場合です。

光感度の計算

MAX3825の入力換算RMSノイズ電流(I_N)がレーザの感度をほぼ決定します。1 x 10⁻¹⁴のシステムビットエラーレート(BER)を得るには、信号対雑音比が常に15.3を超えている必要があります。平均パワーとして表現された入力感度の推定値は次式で与えられます。

$$\text{感度} = 10 \log_{10} \left(\frac{15.3 I_N (r_e + 1)}{2p(r_e - 1) \times 1000} \right)$$

表1. 光パワーの関係式

PARAMETER	SYMBOL	RELATION
Average Power	P_{AVG}	$P_{AVG} = (P_0 + P_1)/2$
Extinction Ratio	r_e	$r_e = P_1/P_0$
Optical Power of a "1"	P_1	$P_1 = 2P_{AVG}(r_e)/(r_e + 1)$
Optical Power of a "0"	P_0	$P_0 = 2P_{AVG}/(r_e + 1)$
Signal Amplitude	P_{IN}	$P_{IN} = P_1 - P_0 = 2P_{AVG}(r_e - 1)/(r_e + 1)$

注：入力デューティサイクルとマーク密度が50%であることを想定しています。

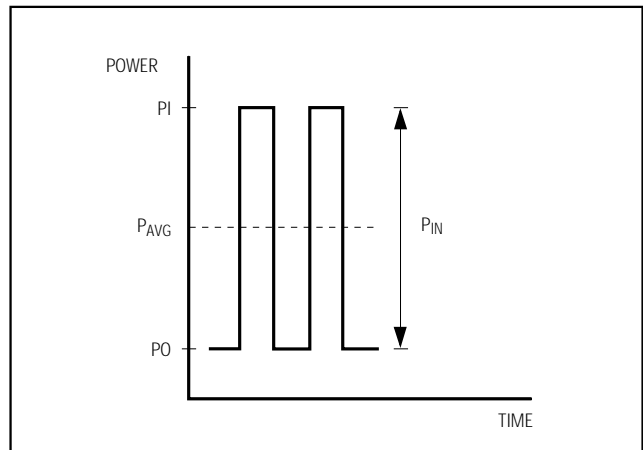


図2. 光パワーの定義

ここで、(はフォトダイオードの感度(A/W単位)で、 I_N はμA単位です。

入力光オーバロード

オーバロードとは、MAX3825が仕様を満たすことができる最大の入力です。光オーバロードは平均パワーとして次式で計算されます。

$$\text{オーバロード} = 10 \log_{10} \left(\frac{I_{MAX}}{2p} \right) \text{dBm}$$

ここで、(はフォトダイオードの感度(A/W単位)で、 I_{MAX} はmA単位です。

光リニア範囲

MAX3825の出力は、入力信号が50μAp-pを超過した時に制限されます。MAX3825は次式を超えない入力に対してリニア範囲で動作します。

システムインターコネクタ用 +3.3V、2.5Gbpsクワッドトランスインピーダンスアンプ

MAX3825

$$\text{リニア範囲} = 10 \log_{10} \left(\frac{50 \mu\text{A}(r_e + 1)}{2\rho(r_e - 1) \times 1000} \right) \text{dBm}$$

ここで、 ρ はフォトダイオードの感度(A/W単位)です。

グラウンド

入力グラウンド接続は全てフォトディテクタダイオードのACグラウンドにできるだけ近づけて接続します。フォトディテクタのACグラウンドは通常、フォトディテクタのカソードからのフィルタコンデンサのグラウンドになります。全ループ(GNDI_からバイパスコンデンサ及びダイオードを介してIN_に戻るまで)は、できるだけ短くして下さい。

フォトダイオードフィルタ

フォトダイオードのカソードにおける電源ノイズが、電流 $I = C_{PD}(V/t)$ を生成してレシーバ感度を低下させます(C_{PD} はフォトダイオードの容量です)。MAX3825のフィルタ抵抗に外付コンデンサを組み合わせることで、このノイズを低減することができます(「標準アプリケーション回路」を参照)。電源ノイズ電圧によって生成された電流は、 C_{FILTER} と C_{PD} の間で分割されます。電源ノイズに起因する入力ノイズ電流は次式で与えられます(フィルタコンデンサがフォトダイオード容量よりはるかに大きいと仮定)。

$$I_{NOISE} = \frac{(V_{NOISE})(C_{PD})}{(R_{FILTER})(C_{FILTER})}$$

もう1つの重要なパラメータにフォトダイオードアレイのコモンカソードにおけるインダクタンスがあります。このインダクタンスを最小限に抑えてフォトダイオード間のカップリングを低減することが重要です。このインダクタンスを小さく保つには、全てのボンディングワイヤをできるだけ短くして下さい。

ワイヤボンディング

電流密度及び信頼性を高めるため、MAX3825では金メタライゼーションを施しています。チップへの接続は、金ワイヤでのみ行い、ボールボンディング法を用いて下さい。ウェッジボンディング法は推奨されていません。チップの厚さは通常14 mils(mm)です。

インタフェースモデル

MAX3825の等価入力及び等価出力回路については、図3及び図4を参照して下さい。

チップ情報

TRANSISTOR COUNT: 1469

PROCESS: BIPOLAR (SILICON GERMANIUM)

DIE SIZE: 65 x 99mils/(1651 x 2515 microns)

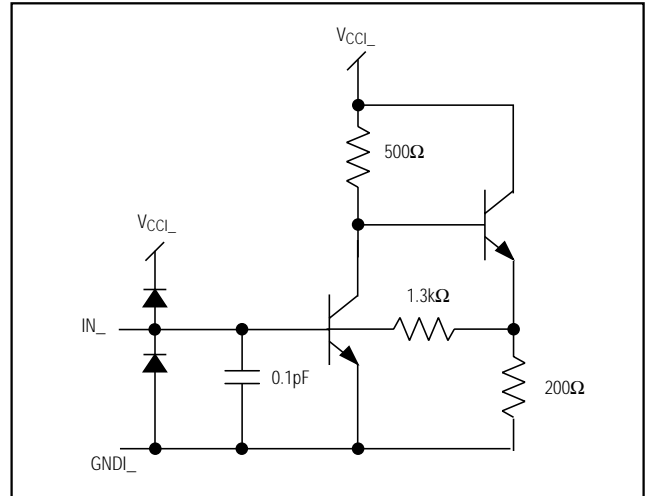


図3. 等価入力回路

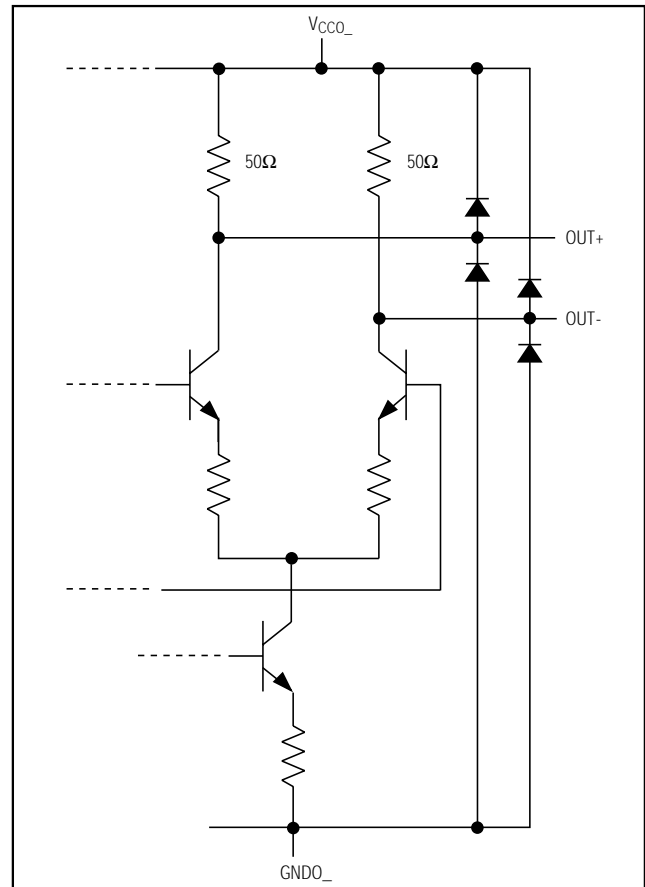
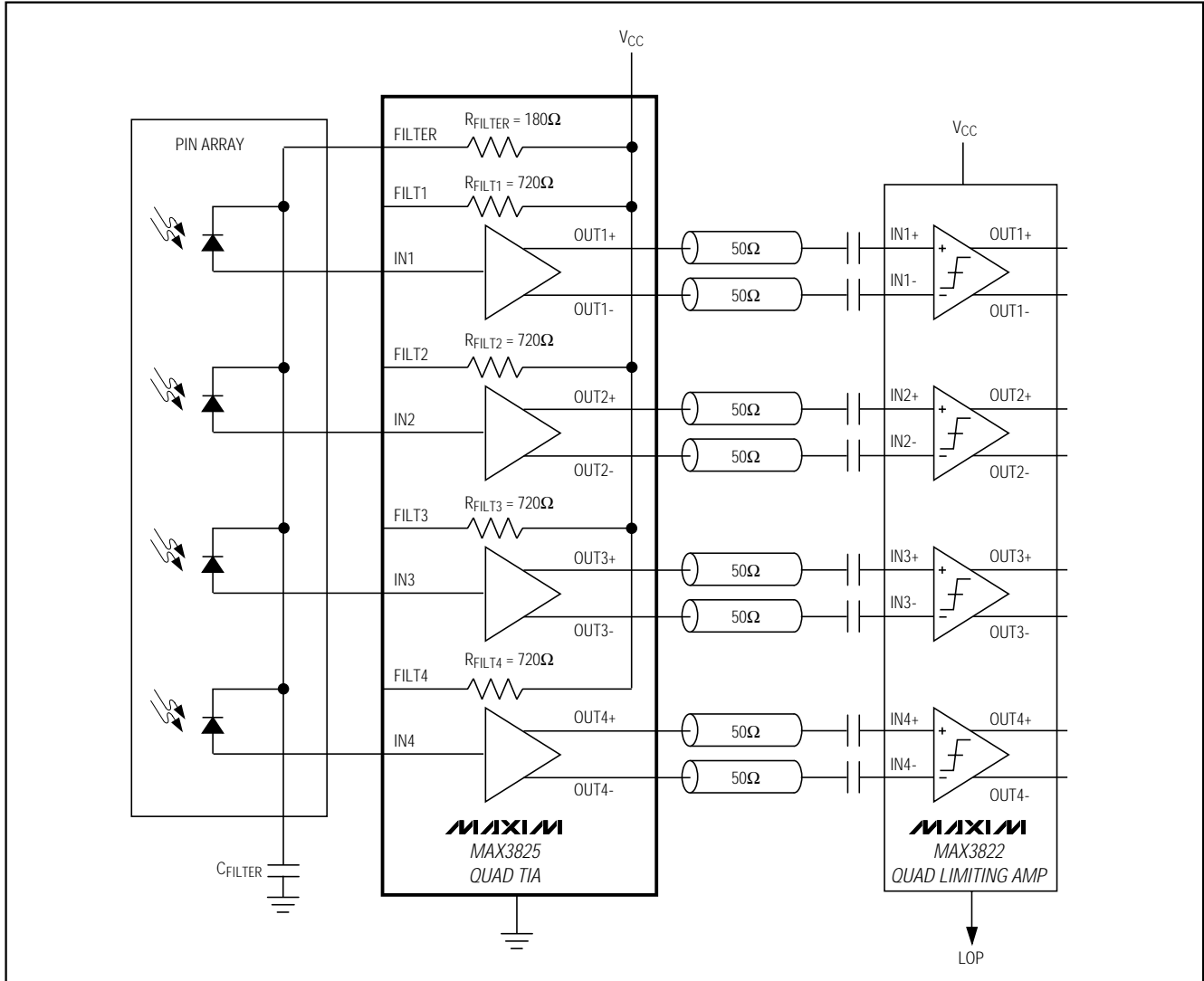


図4. 等価出力回路

システムインターコネクト用 +3.3V、2.5Gbpsクワッドトランスインピーダンスアンプ

MAX3825

標準アプリケーション回路



販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

8 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2000 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.