

1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

MAX2700/MAX2701

概要

MAX2700/MAX2701は、1.8GHz ~ 2.5GHzの帯域で動作する広帯域無線加入回線(WLL)システム用に設計された高集積ダイレクトダウンコンバージョン(ゼロIF)レシーバです。MAX2700/MAX2701のゼロIF構造により、IFダウンコンバージョン段及びIF SAWフィルタの使用が不要になっています。これによって部品点数及び必要なボード面積が削減されるため、総合的なレシーバのコストを節約できます。

MAX2700/MAX2701には、低ノイズアンプ(LNA)、直交ダウンコンバータ及びベースバンド可変アンプ(VGA)の3つの主要ブロックが備わっています。LNAは、選択可能利得及びシャットダウンのオプションを持つシングルエンドアンプです。このアンプは高入力3次インターフェーストボート(IP3)を持っているため、高レベルのRF干渉によるクロスモジュレーションや利得圧縮を削減します。直交ダウンコンバータ部分は、選択可能なLOダブル付外部局部発信器(LO)で駆動される、2つの非常に直線的な二重平衡型ミキサで構成されています。この二重平衡型ミキサは、高入力IP3を提供し、付加ノイズを最小化するよう最適化されています。ミキサの高入力2次インターフェーストボート(IIP2)は、高レベルのAM変調された干渉が原因のレシーバの減感を最小化するのに役立ちます。

各チャネルにある2つのベースバンドVGAは、80dBの総最大利得及び60dB以上の利得制御を提供します。最初のAGCアンプは全利得範囲にわたって低ノイズ、低消費電力、高直線性を達成するように最適化されており、高利得圧縮性能を保証します。ベースバンドVGA間の外部ローパスフィルタは、隣接チャネルにおいて必要なチャネル選択性を提供します。統合利得オフセット補正ループ回路は、IチャネルとQチャネル間の振幅ミスマッチを0.3dB未満に抑えます。

MAX2700/MAX2701は+2.7V ~ +3.3Vの単一電源で動作します。消費電流は僅か165mAで、シャットダウンモードでは20μAです。これらの製品は両方とも露出パドル(EP)付の小型48ピンTQFPパッケージで提供され、最適な高周波数性能を実現します。

アプリケーション

無線加入回線

広帯域ダイレクトシーケンス・スペクトラム
拡散システム

双方向MMDS

広帯域2.4GHz ISM無線機

デジタルマイクロ波無線機

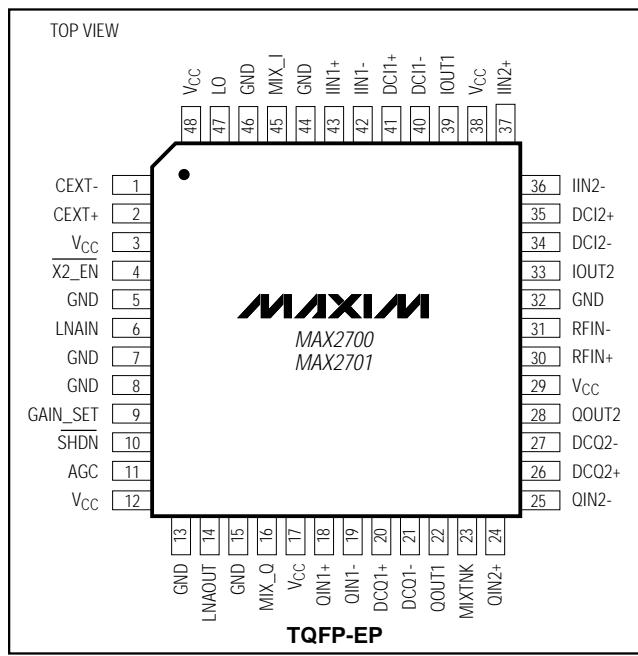
特長

- ◆ 入力周波数範囲
 - 1.8GHz ~ 2.1GHz(MAX2700)
 - 2.1GHz ~ 2.5GHz(MAX2701)
- ◆ 1960MHzにおけるカスケード接続性能
 - 雑音指数 : 3.5dB
 - 最大利得における入力IP3 : -7.5dBm
- ◆ 選択可能利得とシャットダウンオプション付LNA
- ◆ 高直線性ダイレクトI/Qダウンコンバータ
- ◆ 広帯域LO直交ジェネレータ
- ◆ 3dBベースバンドチャネル帯域幅 : 最低56MHz
- ◆ 可変利得ベースバンドアンプ制御範囲 : >60dB
- ◆ ベースバンド利得オフセット補正ループ
- ◆ 単一電源動作 : +2.7V ~ +3.3V
- ◆ パッケージ : 小型48ピンTQFP-EP

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX2700ECM	-40°C to 85°C	48 TQFP-EP
MAX2701ECM	-40°C to 85°C	48 TQFP-EP

ピン配置



Maxim Integrated Products 1

本データシートに記載された内容は、英語によるマキシム社の公式なデータシートを翻訳したものです。翻訳により生じる相違及び誤りについての責任は負いかねます。正確な内容の把握にはマキシム社の英語のデータシートをご参照下さい。

無料サンプル及び最新版データシートの入手にはマキシム社のホームページをご利用下さい。www.maxim-ic.com

1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

ABSOLUTE MAXIMUM RATINGS

V _{CC} to GND	-0.3V to +6V
RF Signals	
PRFIN, PLNAIN, PLO	+15dBm
Baseband Signals	
IIN1+ to IIN1-, IIN2+ to IIN2-, QIN1+ to QIN1-, QIN2+ to QIN2-	±2V
Input Voltages	
AGC, GAIN_SET, SHDN, X2_EN, CEXT_, RFIN_, LO, LNAIN, IIN_-, QIN_-, DCI_-, DCQ_- to GND	-0.3V to (V _{CC} + 0.3V)

Input Current	
AGC	±50mA
All Digital Inputs	±10mA
Continuous Power Dissipation (T _A = +70°C)	
48-Pin TQFP-EP (derate 27mW/°C above +70°C)	2000mW
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	+150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(MAX2700/MAX2701 EV kit (Figure 3), V_{CC} = +2.7V to +3.3V, SHDN = GAIN_SET = V_{CC}, X2_EN = GND, V_{AGC} = 1.25V, CEXT+ connected to CEXT-; no RF input signals applied; RFIN, LNAIN, LO inputs are terminated with 50Ω, LNAOUT connected to V_{CC} through a 10nH inductor; MIX_I, MIX_Q, QIN1+, QIN1-, QOUT1, IIN1+, IIN1-, IOUT1, QIN2+, QIN2-, QOUT2, IIN2+, IIN2-, IOUT2 pins are unconnected; T_A = -40°C to +85°C, unless otherwise noted. Typical values are at V_{CC} = +3.0V, T_A = +25°C.)

PARAMETERS	CONDITIONS		MIN	TYP	MAX	UNITS	
SUPPLY							
Supply Voltage			2.7	3.3	3.3	V	
Operating Supply Current	T _A = +25°C	LNA enabled	MAX2700	165	215	mA	
			MAX2701	167	220		
		LNA disabled	MAX2700	155	200		
			MAX2701	156	205		
	T _A = -40°C to +85°C	LNA enabled	MAX2700	230	230		
			MAX2701	235	235		
		LNA disabled	MAX2700	210	210		
			MAX2701	215	215		
Shutdown Supply Current	SHDN = GND, V _{AGC} = 0.5V		20	100	100	µA	
CONTROL INPUTS/OUTPUTS							
Input Logic Voltage High			2	2	2	V	
Input Logic Voltage Low			0.6	0.6	0.6	V	
Input Bias Current	SHDN, X2_EN, GAIN_SET		-1	0.5	0.5	µA	
	AGC, +0.5 < V _{AGC} < +2.0V		-22	12	12		
	AGC, V _{AGC} = 0.5V, SHDN = GND		-2	2	2		
DC Output Voltage	MIX_I, MIX_Q		1.2	1.2	1.2	V	
	IOUT1, QOUT1		1.1	1.1	1.1		
	IOUT2, QOUT2		1.25	1.25	1.25		

1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

AC ELECTRICAL CHARACTERISTICS

(MAX2700/MAX2701 EV kit (Figure 3), V_{CC} = +3.0V, T_A = +25°C, SHDN = GAIN_SET = V_{CC}, X₂_EN = GND, CEXT+ connected to CEXT-, P_{LO} = -13dBm, F_{LO} = 980MHz (MAX2700) and 1200MHz (MAX2701), PLAIN = -30dBm, PRFIN = -25dBm, LNAIN and RFIN (single-ended input to balun) driven from 50Ω source, LNAOUT terminated into load; MIX_I, MIX_Q AC-coupled to 2kΩ load; IIN1+, QIN1+, IIN2+, QIN2+ driven from 1.1kΩ AC-coupled source; IOUT1, QOUT1 AC-coupled to 2kΩ; IOUT2, QOUT2 AC-coupled to 100Ω; input to VGAs, 20mVp-p at 1MHz tone, set VAGC = 1.25V, unless otherwise noted.)

PARAMETERS	CONDITIONS	MIN	TYP	MAX	UNITS
LNA STAGE					
Operating Frequency Range (Note 1)	MAX2700	1800	2100		MHz
	MAX2701	2100	2500		
Power Gain (Note 2)	MAX2700, f _{LNAIN} = 1960MHz	GAIN_SET = V _{CC}	13.5	17.1	19.5
		GAIN_SET = GND	-7.5	-1.9	2
	TA = -40°C to 85°C	GAIN_SET = V _{CC}	13	20	
		GAIN_SET = GND	-8	2.5	
	MAX2701, f _{LNAIN} = 2400MHz	GAIN_SET = V _{CC}	13	16.5	18.5
		GAIN_SET = GND	-6	-1.8	0.5
	TA = -40°C to 85°C	GAIN_SET = V _{CC}	12.5	19	
		GAIN_SET = GND	-6.5	1.0	
Noise Figure	MAX2700, f _{LNAIN} = 1960MHz	GAIN_SET = V _{CC}	2.0		dB
		GAIN_SET = GND	15.8		
	MAX2701, f _{LNAIN} = 2400MHz	GAIN_SET = V _{CC}	2.3		
		GAIN_SET = GND	16.7		
Input Third-Order Intercept (Note 3)	MAX2700, f _{LNAIN} = 1960MHz	GAIN_SET = V _{CC}	+2.7		dBm
		GAIN_SET = GND	+5.1		
	MAX2701, f _{LNAIN} = 2400MHz	GAIN_SET = V _{CC}	+3.8		
		GAIN_SET = GND	+4.3		
Reverse Isolation	1800MHz to 2500MHz, GAIN_SET = V _{CC} or GND	28			dB
Isolation	LNAIN to LO, f _{LNAIN} = 1800MHz to 2500MHz	30			dB
	LNAOUT to RFIN, f _{LNAIN} = 1800 MHz to 2500 MHz	44			
VSWR	At LNA input, with external matching circuit at LNAIN	MAX2700 GAIN_SET = V _{CC}	1.1		—
		GAIN_SET = GND	1.8		
		MAX2701 GAIN_SET = V _{CC}	1.3		
		GAIN_SET = GND	2.1		
	At LNA output, with external matching circuit at LNAOUT	MAX2700 GAIN_SET = V _{CC}	1.7		
		GAIN_SET = GND	1.6		
		MAX2701 GAIN_SET = V _{CC}	1.2		
		GAIN_SET = GND	1.4		
MIXER STAGE (Differential RF input to mixer I/Q outputs with external balun and matching circuit to 50Ω)					
Frequency Range (Notes 1, 2)	MAX2700	1800	2100		MHz
	MAX2701	2100	2500		
Voltage Gain	MAX2700, f _{RFIN} = 1960 MHz	16	19.3	21.5	dB
	MAX2701, f _{RFIN} = 2400 MHz	14.5	18.1	20	
DSB Noise Figure	MAX2700, f _{RFIN} = 1960MHz	11.0			dB
	MAX2701, f _{RFIN} = 2400MHz	12.8			

MAX2700/MAX2701

1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

AC ELECTRICAL CHARACTERISTICS (continued)

(MAX2700/MAX2701 EV kit (Figure 3), V_{CC} = +3.0V, T_A = +25°C, SHDN = GAIN_SET = V_{CC}, X_{2_EN} = GND, CEXT+ connected to CEXT-, P_{LO} = -13dBm, F_{LO} = 980MHz (MAX2700) and 1200MHz (MAX2701), PLAIN = -30dBm, PRFIN = -25dBm, LNAIN and RFIN (single-ended input to balun) driven from 50Ω source, LNAOUT terminated into load; MIX_I, MIX_Q AC-coupled to 2kΩ load; IIN1+, QIN1+, IIN2+, QIN2+ driven from 1.1kΩ AC-coupled source; IOUT1, QOUT1 AC-coupled to 2kΩ; IOUT2, QOUT2 AC-coupled to 100Ω; input to VGAs, 20mVp-p at 1MHz tone, set VAGC = 1.25V, unless otherwise noted.)

PARAMETERS	CONDITIONS		MIN	TYP	MAX	UNITS
Input Third-Order Intercept (Note 4)	MAX2700, f _{LO} = 980MHz		+6.3			dBm
	MAX2701, f _{LO} = 1200MHz		+6.5			
Input Second-Order Intercept (Note 5)	MAX2700		+28.3			dBm
	MAX2701		+38			
VSWR	With 50Ω external matching at RFIN+/RFIN-	MAX2700	1.5			–
		MAX2701	1.2			
Isolation (RFIN to MIX_I/Q)	MAX2700	f _{RFIN} = 1800MHz to 2100MHz	35			dB
		f _{RFIN} ≤ 20MHz	28			
	MAX2701	f _{RFIN} = 2100MHz to 2500MHz	22			
		f _{RFIN} ≤ 20MHz	12			
Isolation (RFIN to LO)	MAX2700, f _{RFIN} = 1800MHz to 2100MHz		38			dB
	MAX2701, f _{RFIN} = 2100MHz to 2500MHz		45			
Isolation (LO to RFIN)	MAX2700	f _{LO} = 900MHz to 1050MHz, X _{2_EN} = GND	49			dB
		f _{LO} = 900MHz to 1050MHz, X _{2_EN} = GND, isolation at 2 × F _{LO}	43			
		f _{LO} = 1800MHz to 2100MHz, X _{2_EN} = V _{CC}	33			
	MAX2701	f _{LO} = 1050MHz to 1250MHz, X _{2_EN} = GND	60			
		f _{LO} = 1050MHz to 1250MHz, X _{2_EN} = GND, isolation at 2 × F _{LO}	44			
		f _{LO} = 2100MHz to 2500MHz, X _{2_EN} = V _{CC}	70			
Mixer Spurious Suppression	2 × LO - RF (Note 6)		60			dBc
Baseband Bandwidth	MIX_I/Q	-1dB bandwidth (Note 2)	37	69		MHz
		-3dB bandwidth		170		
Gain Mismatch	ΔG _V (I-Q) (between mixer I and Q channels)	Baseband frequency = 125kHz	0.1	0.7		dB
		Up to -1dB baseband width (Note 2)	0	0.7		

1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

AC ELECTRICAL CHARACTERISTICS (continued)

(MAX2700/MAX2701 EV kit (Figure 3), V_{CC} = +3.0V, T_A = +25°C, SHDN = GAIN_SET = V_{CC}, X₂_EN = GND, CEXT+ connected to CEXT-, P_{LO} = -13dBm, F_{LO} = 980MHz (MAX2700) and 1200MHz (MAX2701), PLAIN = -30dBm, PRFIN = -25dBm, LNAIN and RFIN (single-ended input to balun) driven from 50Ω source, LNAOUT terminated into load; MIX_I, MIX_Q AC-coupled to 2kΩ load; IIN1+, QIN1+, IIN2+, QIN2+ driven from 1.1kΩ AC-coupled source; IOUT1, QOUT1 AC-coupled to 2kΩ; IOUT2, QOUT2 AC-coupled to 100Ω; input to VGAs, 20mVp-p at 1MHz tone, set VAGC = 1.25V, unless otherwise noted.)

PARAMETERS	CONDITIONS	MIN	TYP	MAX	UNITS	
Group Delay	t _{gd} , RFIN to MIX_I/Q, frequency up to -1dB baseband width		1.8		ns	
Differential Group Delay (Note 2)	Δt _{gd} (between mixer I and Q channels)		1		ns	
Output Impedance	Z _{out} , MIX_I, MIX_Q, frequency up to -1dB baseband width		1.4		Ω	
Mixer Output Level (Note 2)	MIX_I, MIX_Q, baseband output at -1dB compression point	1.4	2.1		Vp-p	
LO DOUBLER, LO BUFFER, QUADRATURE GENERATOR						
LO Frequency Range (Notes 1, 2)	X ₂ _EN = GND	MAX2700	900	1050	MHz	
		MAX2701	1050	1250		
	X ₂ _EN = V _{CC}	MAX2700	1800	2100		
		MAX2701	2100	2500		
LO Input Power (Note 7)	X ₂ _EN = V _{CC} or GND		-16	-13	-10	dBm
LO VSWR	MAX2700	f _{LO} = 900MHz to 1050MHz, X ₂ _EN = GND	2.0		–	
		f _{LO} = 1800MHz to 2100MHz, X ₂ _EN = V _{CC}	1.8			
	MAX2701	f _{LO} = 1050MHz to 1250MHz, X ₂ _EN = GND	1.7			
		f _{LO} = 2100MHz to 2500MHz, X ₂ _EN = V _{CC}	2.0			
Quadrature Error	Δφ , MIX_I to MIX_Q		1.5	4.5	degrees	
BASEBAND STAGE 1 (IIN1 TO IOUT1, QIN1 TO QOUT1)						
Channel Bandwidth	-1dB bandwidth (Note 2)		14	26	MHz	
	-3dB bandwidth			56		
Input Impedance	IIN1+, IIN1-, QIN1+, QIN1-, single-ended		1.9		kΩ	
Input Impedance Mismatch	Between IIN1+ and QIN1+		4		Ω	
Voltage Gain (G _V)	V _{AGC} = 0.5V		-1.5	2.2	6	dB
	V _{AGC} = 2.0V		37	40	42	
Voltage Gain Mismatch	Mismatch between IIN1 to IOUT1 and QIN1 to QOUT1, 0.5V < V _{AGC} < 2V		0.2		dB	
VGA1 Gain Slope	Guaranteed Monotonic over 0.5V < V _{AGC} < 2V, V _{AGC} = 1.25V		34		dB/V	
Noise Figure	Z _S = 1.1kΩ (Note 8)	V _{AGC} = 2.0V	7.5		dB	
		V _{AGC} = 0.5V	34			
Phase Shift (Note 2)	For 10dB of gain (with AGC)		0.5	0.9	degrees	

1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

AC ELECTRICAL CHARACTERISTICS (continued)

(MAX2700/MAX2701 EV kit (Figure 3), V_{CC} = +3.0V, T_A = +25°C, SHDN = GAIN_SET = V_{CC}, X_{2_EN} = GND, CEXT+ connected to CEXT-, P_{LO} = -13dBm, F_{LO} = 980MHz (MAX2700) and 1200MHz (MAX2701), PLAIN = -30dBm, PRFIN = -25dBm, LNAIN and RFIN (single-ended input to balun) driven from 50Ω source, LNAOUT terminated into load; MIX_I, MIX_Q AC-coupled to 2kΩ load; IIN1+, QIN1+, IIN2+, QIN2+ driven from 1.1kΩ AC-coupled source; IOUT1, QOUT1 AC-coupled to 2kΩ; IOUT2, QOUT2 AC-coupled to 100Ω; input to VGAs, 20mVp-p at 1MHz tone, set VAGC = 1.25V, unless otherwise noted.)

PARAMETERS	CONDITIONS		MIN	TYP	MAX	UNITS
Group Delay	IIN1+ to IOUT1, up to -1dB frequency		1.6			ns
	QIN1+ to QOUT1, up to -1dB frequency		1.6			
Group Delay Mismatch (Note 2)	Between I and Q channel from 100kHz up to -1dB		0.3	1.3		ns
Output Impedance	IOUT1, QOUT1, up to -1dB bandwidth		7			Ω
Output Impedance Mismatch	Between IOUT1 and QOUT1, up to -1dB bandwidth		1			Ω
Output Voltage (Note 2)	At -1dB compression point, IOUT1, QOUT1		0.7	1.1		Vp-p
BASEBAND STAGE 2 (IIN2+ TO IOUT2, QIN2+ TO QOUT2)						
Channel Bandwidth	-1dB bandwidth (Note 2)		19	34		MHz
	-3dB bandwidth		63			
Input Impedance	IIN2+, IIN2-, QIN2+, QIN2-, single-ended		2.1			KΩ
Input Impedance Mismatch	Between IIN2+ and QIN2+		1.5			Ω
Voltage Gain (G _V)	V _{AGC} = 0.5V		-0.6	4.4	9.5	dB
	V _{AGC} = 2.0V		37	39	42	
Voltage Gain Mismatch (Note 2)	Mismatch between IIN2 to IOUT2 and QIN2 to QOUT2, 0.5V < V _{AGC} < 2V	Gain Correction Disabled	0.9			dB
		Gain Correction Enabled (2dB initial mismatch)	0.3			
VGA2 Gain Slope	Guaranteed monotonic over 0.5V < V _{AGC} < 2V, V _{AGC} = 1.25V		30			dB/V
Noise Figure	Z _S = 1.1kΩ	V _{AGC} = 2.0V	14			dB
		V _{AGC} = 0.5V	47			
Phase shift (Note 2)	For 10dB of gain		0.2	1.4		degrees
Group Delay	IIN2+ to IOUT2, QIN2+ to QOUT2, up to -1dB Frequency		1.7			ns
Group Delay Mismatch (Note 2)	Between I and Q channel from 100kHz up to -1dB frequency		0.2	2.0		ns
Output Impedance	IOUT2, QOUT2, up to -1dB bandwidth		4.0			Ω
Output Impedance Mismatch	Between IOUT2 and QOUT2, up to -1 dB bandwidth		4.0			Ω
Output Voltage (Note 2)	At -1dB compression point, IOUT2, QOUT2		1.2	1.9		Vp-p

1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

MAX2700/MAX2701

AC ELECTRICAL CHARACTERISTICS (continued)

(MAX2700/MAX2701 EV kit (Figure 3), V_{CC} = +3.0V, T_A = +25°C, SHDN = GAIN_SET = V_{CC}, X_{2_EN} = GND, CEXT+ connected to CEXT-, P_{LO} = -13dBm, F_{LO} = 980MHz (MAX2700) and 1200MHz (MAX2701), PLNAIN = -30dBm, PRFIN = -25dBm, LNAIN and RFIN (single-ended input to balun) driven from 50Ω source, LNAOUT terminated into load; MIX_I, MIX_Q AC-coupled to 2kΩ load; IIN1+, QIN1+, IIN2+, QIN2+ driven from 1.1kΩ AC-coupled source; IOUT1, QOUT1 AC-coupled to 2kΩ; IOUT2, QOUT2 AC-coupled to 100Ω; input to VGAs, 20mVp-p at 1MHz tone, set VAGC = 1.25V, unless otherwise noted.)

PARAMETERS	CONDITIONS	MIN	TYP	MAX	UNITS
POWER SUPPLY					
Power-Supply Ripple Rejection	Mixer	57			dBc
	VGA1	35			
	VGA2	28			

Note 1: This is the recommended operating frequency range. The parts have been characterized over the specified frequency range. Operation outside this range is possible but not guaranteed.

Note 2: Guaranteed by design and characterization.

Note 3: LNA is matched at input and output to 50Ω; f₁ = 1960MHz, f₂ = 1965MHz for MAX2700; f₁ = 2400MHz, f₂ = 2405MHz for MAX2701; P_{IN} = -30dBm per tone.

Note 4: Mixer IIP3 test. For MAX2700, RFIN is matched to 50Ω at 1960MHz. At RFIN, apply f₁ = 1964.2MHz, f₂ = 1968.2MHz, P_{IN} = -25dBm per tone, and measure IM3 product power level at 200kHz. For MAX2701, RFIN is matched to 50Ω at 2400MHz. At RFIN, apply f₁ = 2404.2MHz, f₂ = 2408.2MHz, P_{IN} = -25dBm per tone, and measure IM3 product power level at 200kHz.

Note 5: Mixer IIP2 test. For MAX2700, RFIN is matched to 50Ω at 1960MHz. At RFIN, apply f₁ = 1964.2MHz, f₂ = 1968.2MHz, P_{IN} = -25dBm per tone, and measure IM2 product power level at 4MHz. For MAX2701, RFIN is matched to 50Ω at 2400MHz. At RFIN, apply f₁ = 2404.2MHz, f₂ = 2408.2MHz, P_{IN} = -25dBm per tone, and measure IM2 product power level at 4MHz.

Note 6: Mixer spurious attenuation response. Mixer is matched to 50Ω at 1800MHz and F_{LO} = 900MHz (LO doubler enabled). F_{RFIN} = 1801MHz, P_{RFIN} = -85dBm, F_{SPUR} = 3601.5MHz, P_{SPUR} = -60dBm. Measure IF at 1MHz and spurious at 1.5MHz at the output. For better than 38dBc spurious attenuation response, output spurious level should be at least 10dB lower than the IF signal level. In the (2 x LO) - (1 x RF) spurious product notation, LO denotes the frequency of the final LO driving the I/Q mixers inputs.

Note 7: Mixer gain specifications are production tested over LO power range.

Note 8: A filter output impedance of 1.1kΩ can directly drive the VGA inputs since there is minimal mismatch loss between source and VGA input impedance.

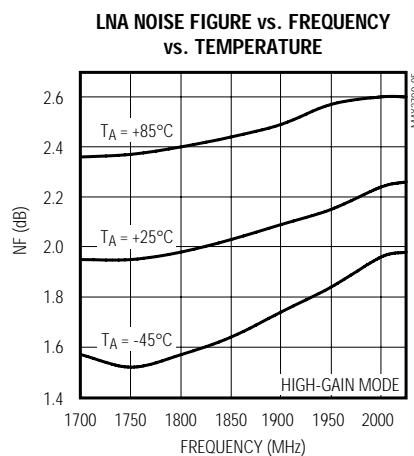
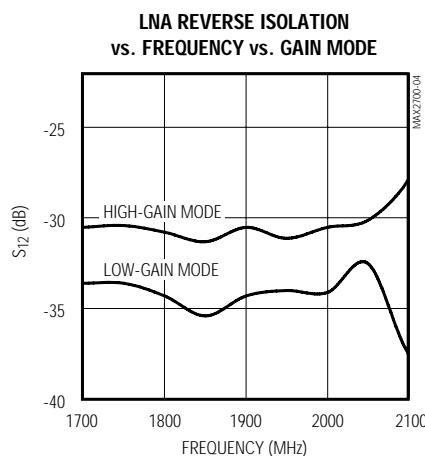
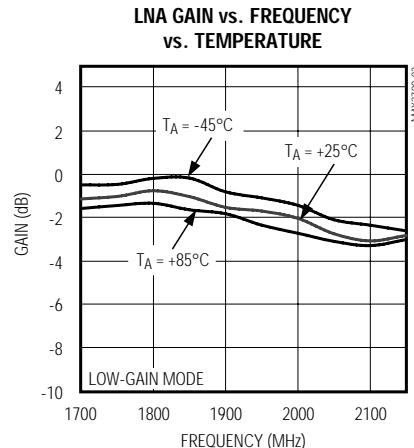
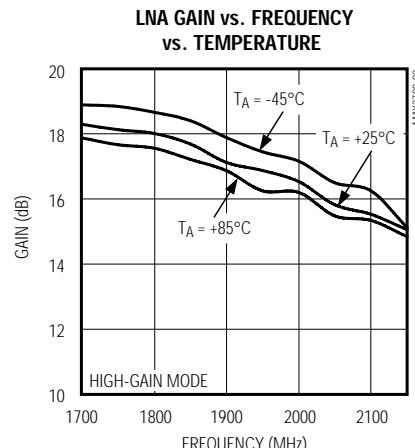
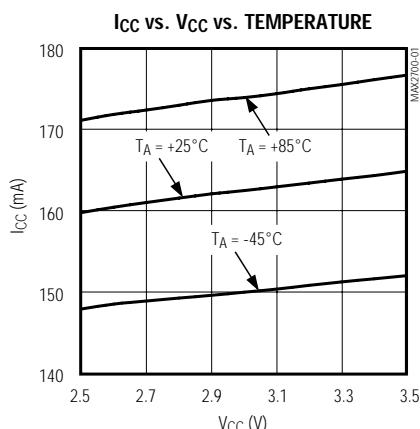
Note 9: Electrolytic bypass cap to V_{CC} not connected.

1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

標準動作特性

(MAX2700/MAX2701 EV kit (Figure 3), $V_{CC} = +3.0V$, $T_A = +25^{\circ}C$, $\overline{SHDN} = GND$, $\overline{X2_EN} = GND$, $CEXT+$ connected to $CEXT-$, $P_{LO} = -13dBm$, $F_{LO} = 980MHz$ (MAX2700) and 1200MHz (MAX2701), $P_{LNAIN} = -30dBm$, $P_{RFIN} = -25dBm$, $LNAIN$ and $RFIN$ (single-ended input to balun) driven from 50Ω source, $LNAOUT$ terminated into load; MIX_I , MIX_Q AC-coupled to $2k\Omega$ load; $IIN1+$, $QIN1+$, $IIN2+$, $QIN2+$ driven from $1.1k\Omega$ AC-coupled source; $IOUT1$, $QOUT1$ AC-coupled to $2k\Omega$; $IOUT2$, $QOUT2$ AC-coupled to 100Ω , input to VGAs, 20mVp-p at 1MHz tone, set $V_{AGC} = 1.25V$, unless otherwise noted.)

MAX2700



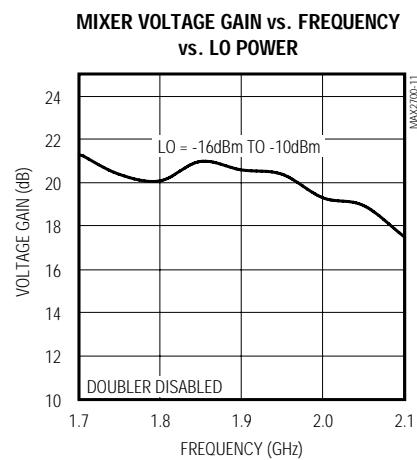
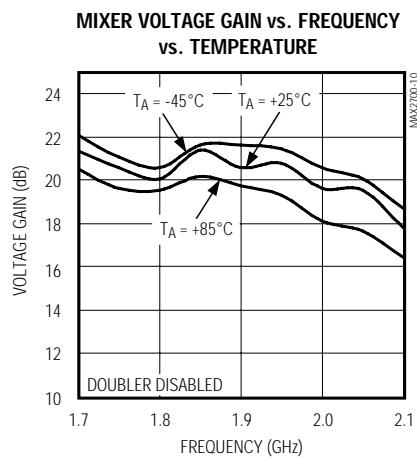
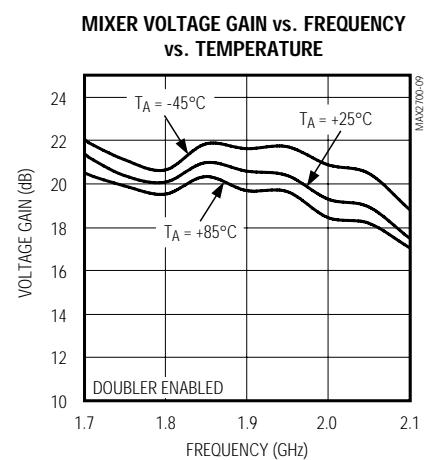
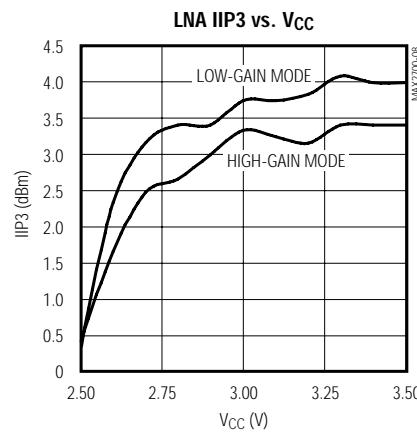
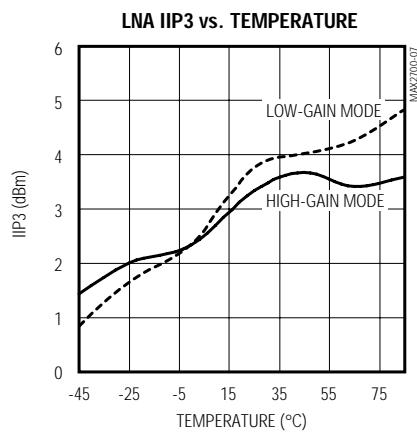
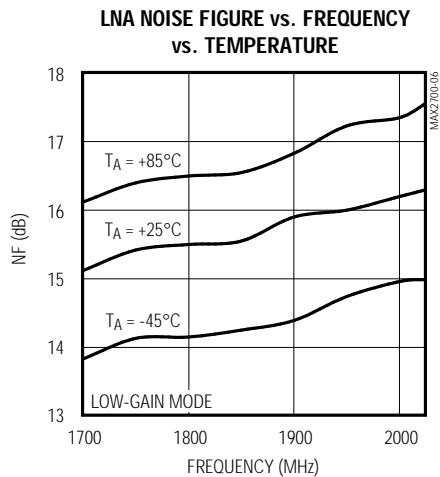
1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

MAX2700/MAX2701

標準動作特性(続き)

(MAX2700/MAX2701 EV kit (Figure 3), $V_{CC} = +3.0V$, $T_A = +25^{\circ}C$, $\overline{SHDN} = GAIN_SET = V_{CC}$, $\overline{X2_EN} = GND$, CEXT+ connected to CEXT-, $P_{LO} = -13dBm$, $F_{LO} = 980MHz$ (MAX2700) and 1200MHz (MAX2701), $PLNAIN = -30dBm$, $PRFIN = -25dBm$, LNAIN and RFIN (single-ended input to balun) driven from 50Ω source, LNAOUT terminated into load; MIX_I, MIX_O AC-coupled to $2k\Omega$ load; IIN1+, QIN1+, IIN2+, QIN2+ driven from $1.1k\Omega$ AC-coupled source; IOUT1, QOUT1 AC-coupled to $2k\Omega$; IOUT2, QOUT2 AC-coupled to 100Ω ; input to VGAs, 20mVp-p at 1MHz tone, set $V_{AGC} = 1.25V$, unless otherwise noted.)

MAX2700

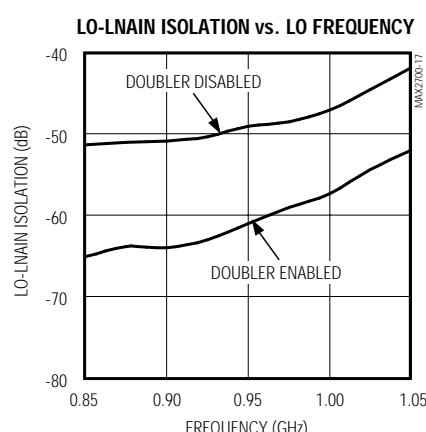
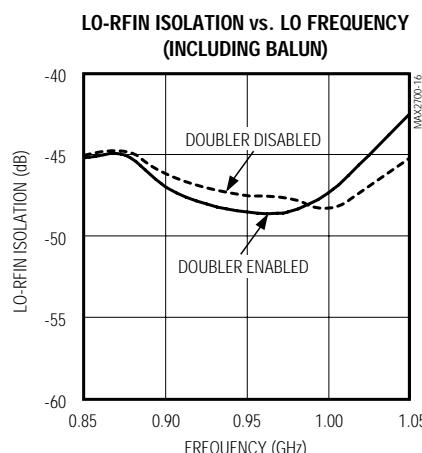
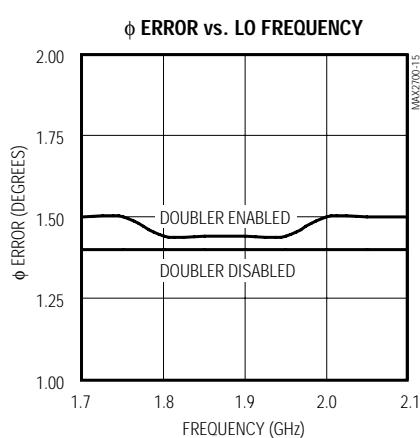
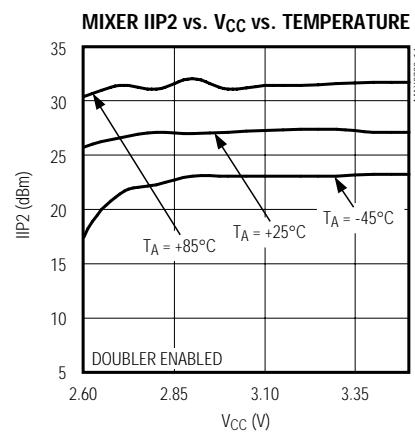
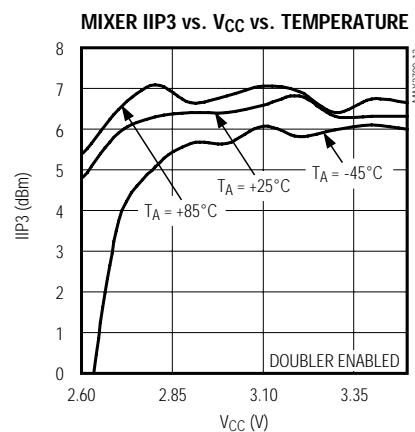
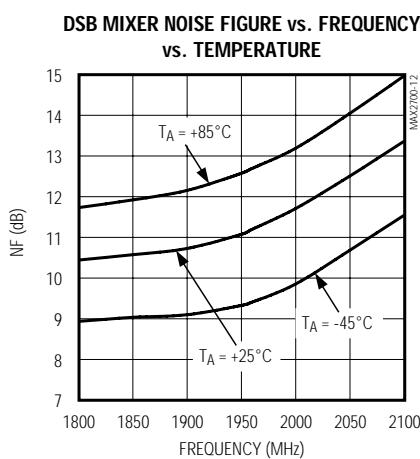


1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

標準動作特性(続き)

(MAX2700/MAX2701 EV kit (Figure 3), $V_{CC} = +3.0V$, $T_A = +25^{\circ}C$, $\overline{SHDN} = GND$, $\overline{X2_EN} = GND$, CEXT+ connected to CEXT-, $P_{LO} = -13dBm$, $F_{LO} = 980MHz$ (MAX2700) and 1200MHz (MAX2701), $PLNAIN = -30dBm$, $PRFIN = -25dBm$, $LNAIN$ and $RFIN$ (single-ended input to balun) driven from 50Ω source, $LNAOUT$ terminated into load; MIX_I , MIX_O AC-coupled to $2k\Omega$ load; $IIN1+$, $QIN1+$, $IIN2+$, $QIN2+$ driven from $1.1k\Omega$ AC-coupled source; $IOUT1$, $QOUT1$ AC-coupled to $2k\Omega$; $IOUT2$, $QOUT2$ AC-coupled to 100Ω ; input to VGAs, $20mVp-p$ at $1MHz$ tone, set $V_{AGC} = 1.25V$, unless otherwise noted.)

MAX2700



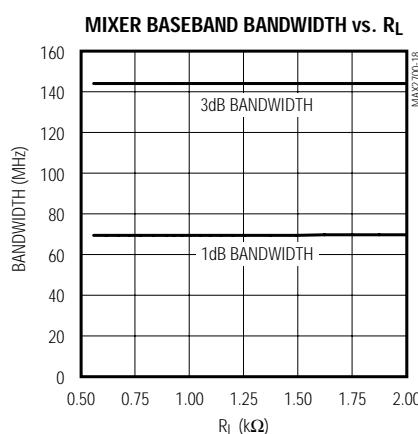
1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

MAX2700/MAX2701

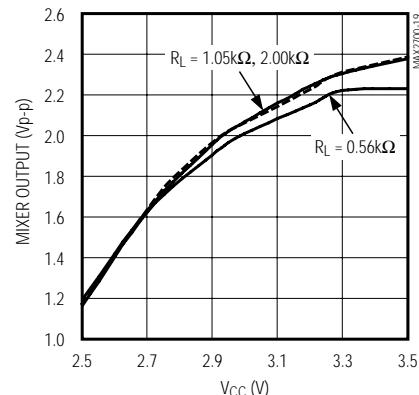
標準動作特性(続き)

(MAX2700/MAX2701 EV kit (Figure 3), $V_{CC} = +3.0V$, $T_A = +25^\circ C$, $\bar{SHDN} = GAIN_SET = V_{CC}$, $\bar{X2_EN} = GND$, C_{EXT+} connected to C_{EXT-} , $P_{LO} = -13dBm$, $F_{LO} = 980MHz$ (MAX2700) and 1200MHz (MAX2701), $PLNAIN = -30dBm$, $PRFIN = -25dBm$, $LNAIN$ and $RFIN$ (single-ended input to balun) driven from 50Ω source, $LNAOUT$ terminated into load; MIX_I , MIX_O AC-coupled to $2k\Omega$ load; $IIN1+$, $QIN1+$, $IIN2+$, $QIN2+$ driven from $1.1k\Omega$ AC-coupled source; $IOUT1$, $QOUT1$ AC-coupled to $2k\Omega$; $IOUT2$, $QOUT2$ AC-coupled to 100Ω ; input to VGAs, 20mVp-p at 1MHz tone, set $V_{AGC} = 1.25V$, unless otherwise noted.)

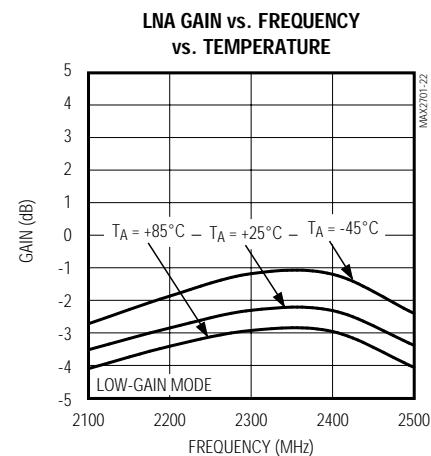
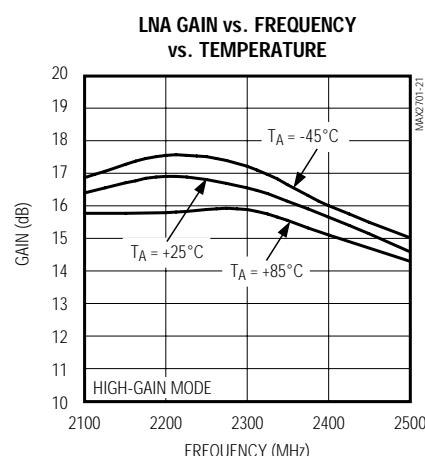
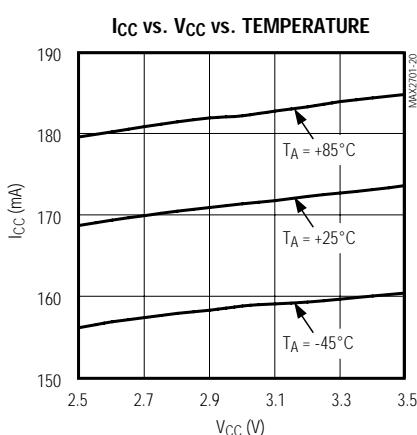
MAX2700



MIXER'S OUTPUT 1dB COMPRESSION POINT vs. V_{CC} vs. R_L



MAX2701

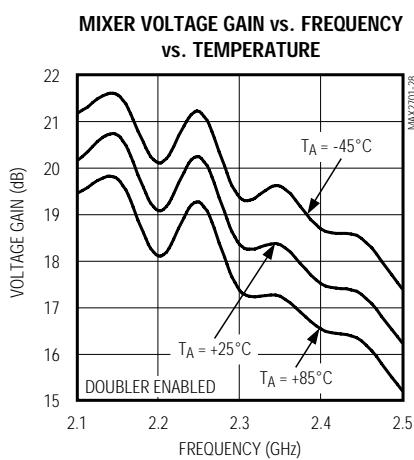
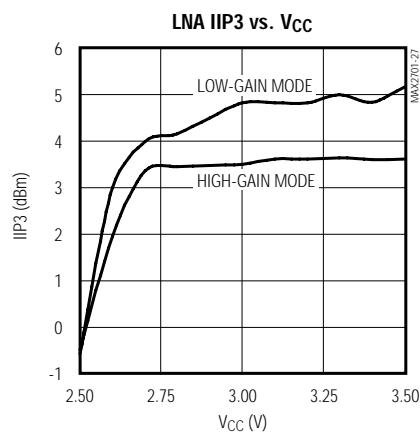
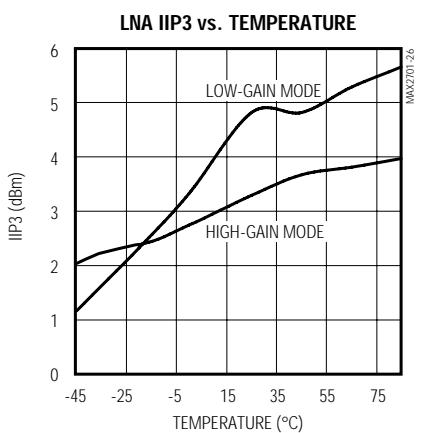
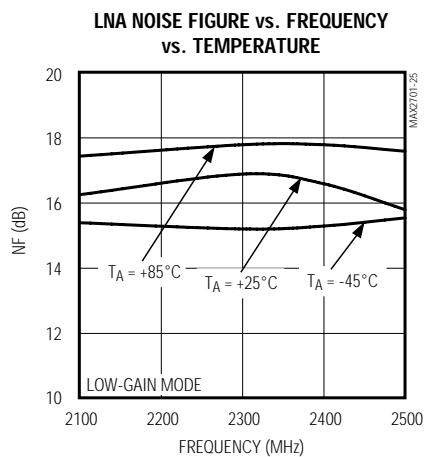
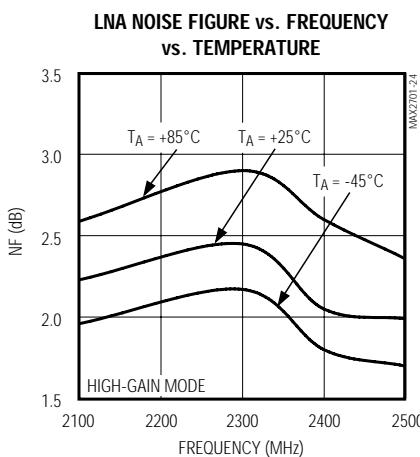
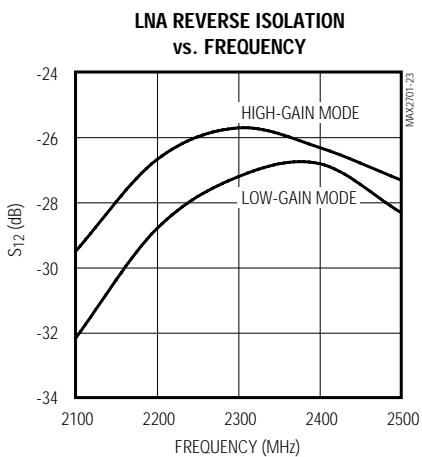


1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

標準動作特性(続き)

(MAX2700/MAX2701 EV kit (Figure 3), $V_{CC} = +3.0V$, $T_A = +25^{\circ}C$, $\bar{SHDN} = GND$, $\bar{X2_EN} = GND$, $CEXT+$ connected to $CEXT-$, $P_{LO} = -13dBm$, $F_{LO} = 980MHz$ (MAX2700) and 1200MHz (MAX2701), $P_{LNAIN} = -30dBm$, $P_{RFIN} = -25dBm$, $LNAIN$ and $RFIN$ (single-ended input to balun) driven from 50Ω source, $LNAOUT$ terminated into load; MIX_I , MIX_O AC-coupled to $2k\Omega$ load; $IIN1+$, $QIN1+$, $IIN2+$, $QIN2+$ driven from $1.1k\Omega$ AC-coupled source; $IOUT1$, $QOUT1$ AC-coupled to $2k\Omega$; $IOUT2$, $QOUT2$ AC-coupled to 100Ω ; input to VGAs, 20mVp-p at 1MHz tone, set $V_{AGC} = 1.25V$, unless otherwise noted.)

MAX2701

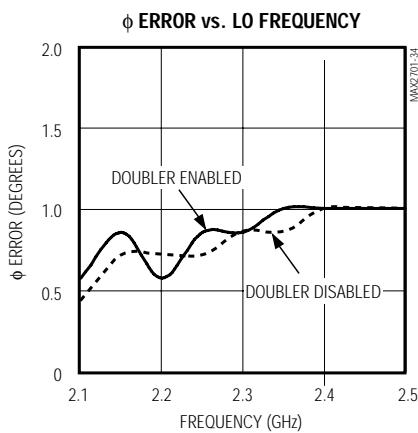
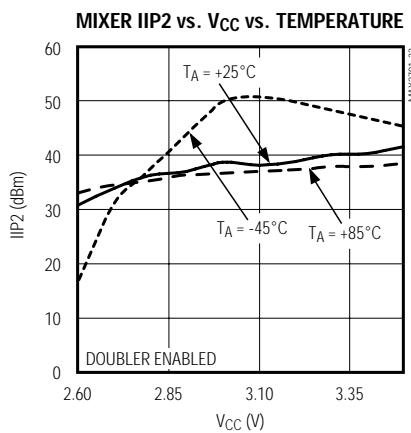
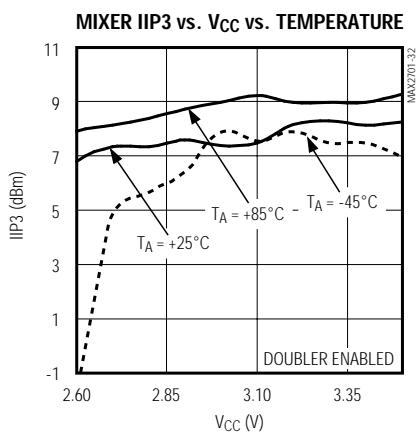
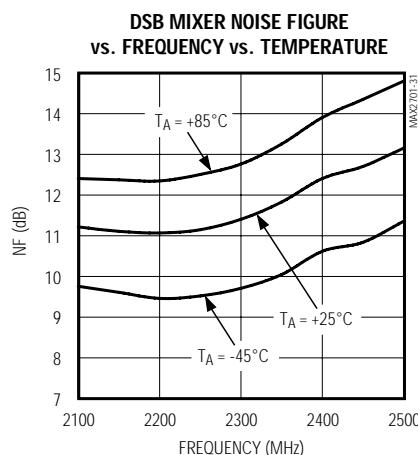
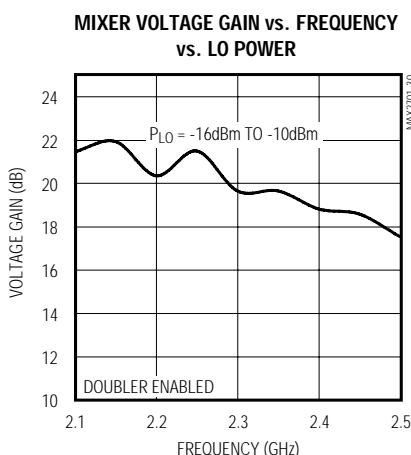
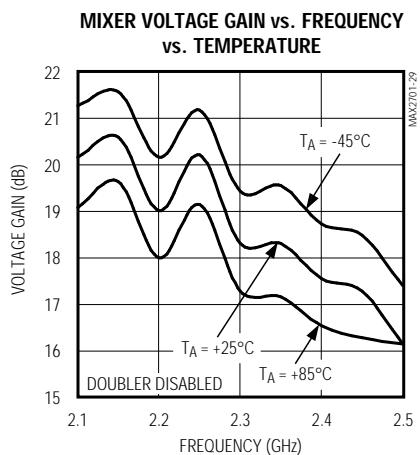


1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

標準動作特性(続き)

(MAX2700/MAX2701 EV kit (Figure 3), $V_{CC} = +3.0V$, $T_A = +25^{\circ}C$, $\overline{SHDN} = GND$, $\overline{X2_EN} = GND$, $CEXT+$ connected to $CEXT-$, $P_{LO} = -13dBm$, $F_{LO} = 980MHz$ (MAX2700) and 1200MHz (MAX2701), $PLNAIN = -30dBm$, $PRFIN = -25dBm$, $LNAIN$ and $RFIN$ (single-ended input to balun) driven from 50Ω source, $LNAOUT$ terminated into load; MIX_I , MIX_O AC-coupled to $2k\Omega$ load; $IIN1+$, $QIN1+$, $IIN2+$, $QIN2+$ driven from $1.1k\Omega$ AC-coupled source; $IOUT1$, $QOUT1$ AC-coupled to $2k\Omega$; $IOUT2$, $QOUT2$ AC-coupled to 100Ω ; input to VGAs, 20mVp-p at 1MHz tone, set $V_{AGC} = 1.25V$, unless otherwise noted.)

MAX2701

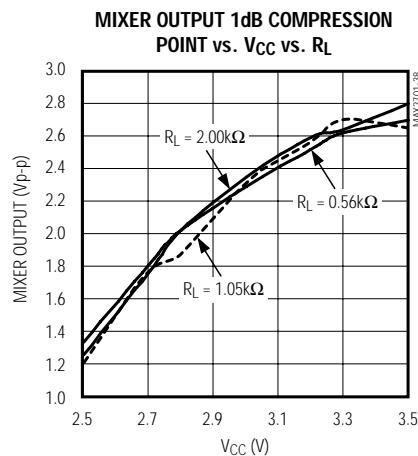
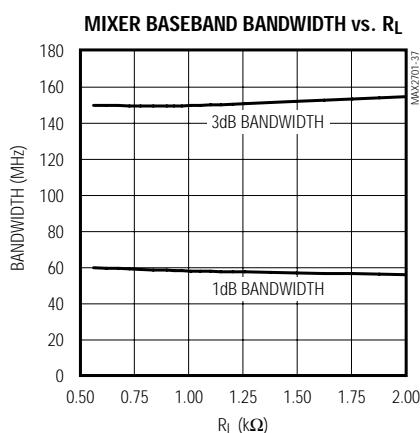
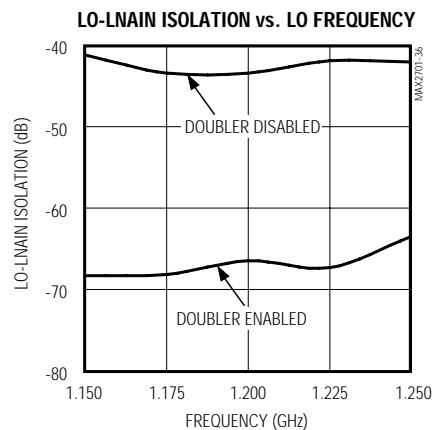
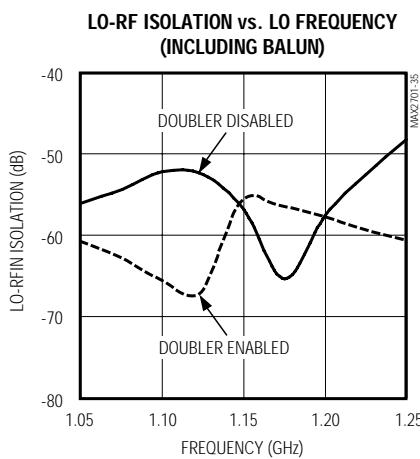


1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

標準動作特性(続き)

(MAX2700/MAX2701 EV kit (Figure 3), $V_{CC} = +3.0V$, $T_A = +25^{\circ}C$, $\overline{SHDN} = GAIN_SET = V_{CC}$, $\overline{X2_EN} = GND$, CEXT+ connected to CEXT-, $P_{LO} = -13\text{dBm}$, $F_{LO} = 980\text{MHz}$ (MAX2700) and 1200MHz (MAX2701), $P_{LNAIN} = -30\text{dBm}$, $P_{RFIN} = -25\text{dBm}$, LNAIN and RFIN (single-ended input to balun) driven from 50Ω source, LNAOUT terminated into load; MIX_I, MIX_Q AC-coupled to $2k\Omega$ load; IIN1+, QIN1+, IIN2+, QIN2+ driven from $1.1k\Omega$ AC-coupled source; IOUT1, QOUT1 AC-coupled to $2k\Omega$; IOUT2, QOUT2 AC-coupled to 100Ω ; input to VGAs, 20mVp-p at 1MHz tone, set $V_{AGC} = 1.25V$, unless otherwise noted.)

MAX2701

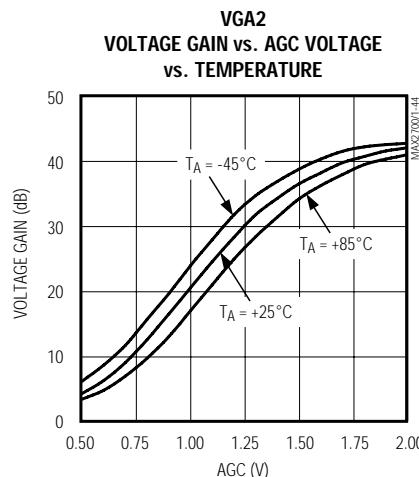
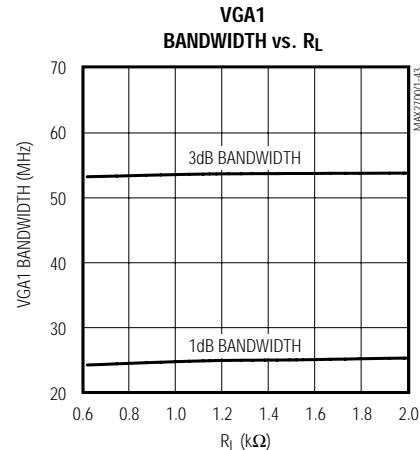
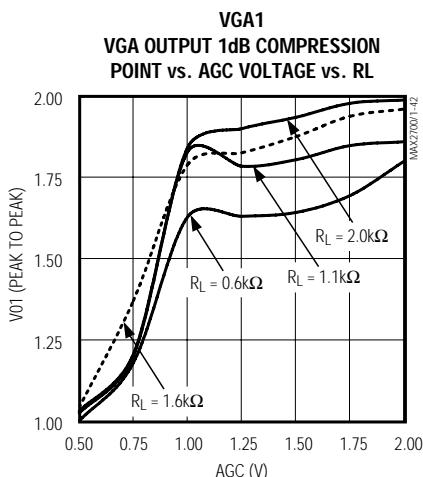
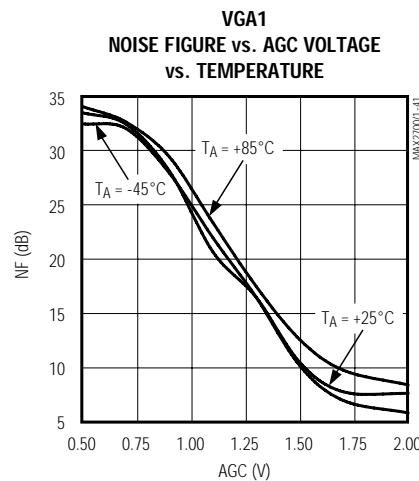
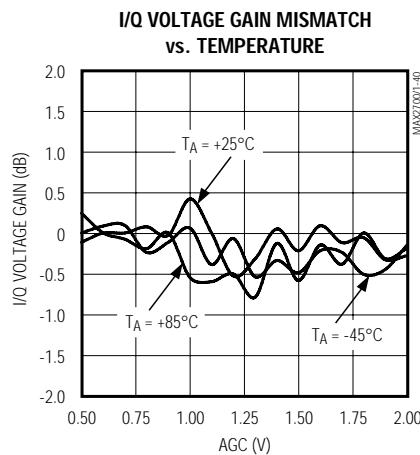
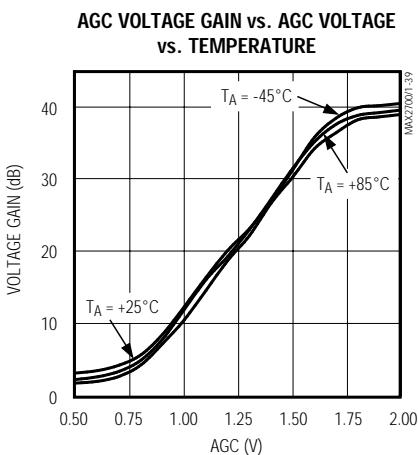


1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

標準動作特性(続き)

(MAX2700/MAX2701 EV kit (Figure 3), $V_{CC} = +3.0V$, $T_A = +25^{\circ}C$, $\overline{SHDN} = GND$, $X2_{EN} = GND$, $CEXT+$ connected to $CEXT-$, $P_{LO} = -13dBm$, $F_{LO} = 980MHz$ (MAX2700) and 1200MHz (MAX2701), $PLNAIN = -30dBm$, $PRFIN = -25dBm$, $LNAIN$ and $RFIN$ (single-ended input to balun) driven from 50Ω source, $LNAOUT$ terminated into load; MIX_I , MIX_O AC-coupled to $2k\Omega$ load; $IIN1+$, $QIN1+$, $IIN2+$, $QIN2+$ driven from $1.1k\Omega$ AC-coupled source; $IOUT1$, $QOUT1$ AC-coupled to $2k\Omega$; $IOUT2$, $QOUT2$ AC-coupled to 100Ω ; input to VGAs, 20mVp-p at 1MHz tone, set $V_{AGC} = 1.25V$, unless otherwise noted.)

MAX2700/MAX2701

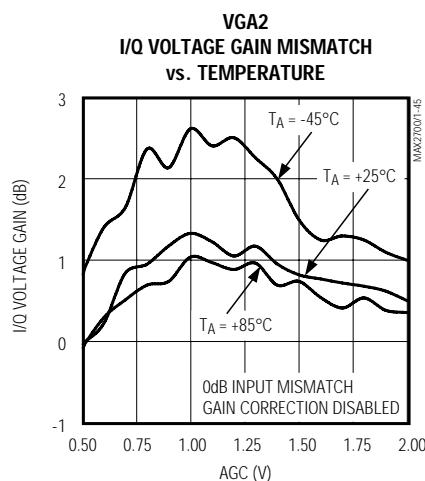


1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

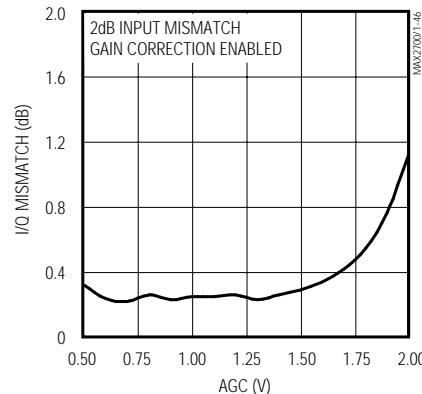
標準動作特性(続き)

(MAX2700/MAX2701 EV kit (Figure 3), $V_{CC} = +3.0V$, $T_A = +25^{\circ}C$, $\overline{SHDN} = GND$, C_{EXT+} connected to C_{EXT-} , $P_{LO} = -13dBm$, $F_{LO} = 980MHz$ (MAX2700) and 1200MHz (MAX2701), $P_{LNAIN} = -30dBm$, $P_{RFIN} = -25dBm$, LNA_{IN} and RF_{IN} (single-ended input to balun) driven from 50Ω source, LNA_{OUT} terminated into load; MIX_I , MIX_Q AC-coupled to $2k\Omega$ load; IIN_1+ , QIN_1+ , IIN_2+ , QIN_2+ driven from $1.1k\Omega$ AC-coupled source; $IOUT_1$, $QOUT_1$ AC-coupled to $2k\Omega$; $IOUT_2$, $QOUT_2$ AC-coupled to 100Ω ; input to VGAs, 20mVp-p at 1MHz tone, set $V_{AGC} = 1.25V$, unless otherwise noted.)

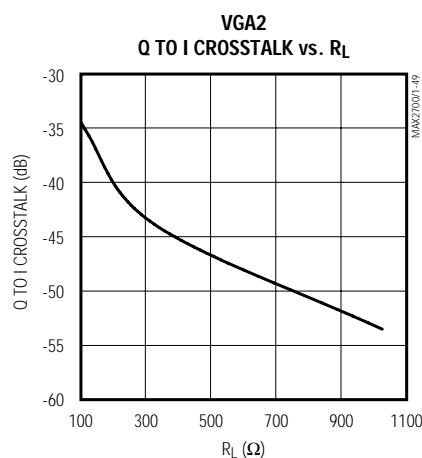
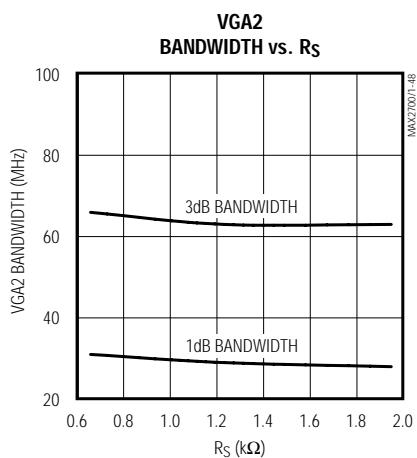
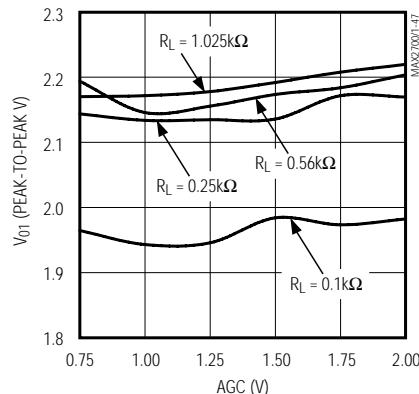
MAX2700/MAX2701



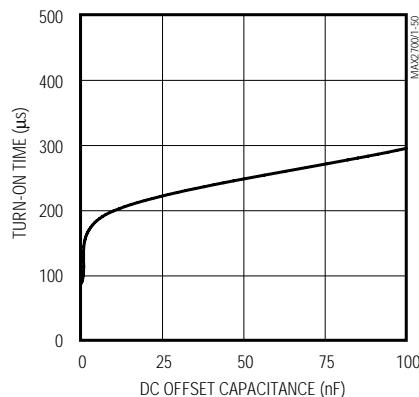
VGA2
I/Q VOLTAGE GAIN MISMATCH WITH
GAIN CORRECTION



VGA2
VGA OUTPUT 1dB COMPRESSION
POINT vs. AGC VOLTAGE vs. R_L



**COMBINED VGA1 AND VGA2 TURN-ON TIME
vs. DC OFFSET CAPACITANCE***



*C19, C23, C30, C36 in the EV kit schematic in Figure 3 represent DC offset capacitors.

Time from $\overline{SHDN} = GND$ to $\overline{SHDN} = V_{CC}$, until DC quiescent point settles within 10% of static DC quiescent point.

1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

端子説明

端子	名称	機能
1	CEXT-	VGA2 I/Q利得不平衡補正回路の反転入力ポート。CEXT-とCEXT+の間に外部コンデンサを接続して回路を有効にします。ディセーブルするにはCEXT-からCEXT+を短絡します。
2	CEXT+	VGA2 I/Q利得不平衡補正回路の反転入力ポート。CEXT-とCEXT+の間に外部コンデンサを接続して回路を有効にします。ディセーブルするにはCEXT-からCEXT+を短絡します。
3, 12, 17, 29, 38, 48	VCC	電源電圧。端子にできるだけ近い位置でコンデンサを使用してV _{CC} をGNDにバイパスします。
4	X2_EN	ダブラ回路用ロジックレベルイネーブル。ロジックをローに駆動すると、ダブルがオンになります($f_{LO}=f_{RFIN}/2$)。ロジックをハイに駆動になると、ダブルがバイパスされます($f_{LO}=f_{RFIN}$)。
5, 7, 8, 13, 15, 32, 44, 46	GND	グランド。最小インダクタンスでグランドプレーンに接続して下さい。
6	LNAIN	LNA入力。GNDに接続するとLNAがオフになります。オフチップの50 Ω マッチングが必要です。
9	GAIN_SET	LNA利得選択入力。ロジックをハイに駆動すると高利得モードが選択され、ローに駆動すると低利得モードが選択されます。
10	SHDN	シャットダウン制御入力。ロジックをローに駆動すると、シャットダウンモードがイネーブルされます。
11	AGC	AGCの自動利得制御入力。カッピングを最小化するには1000pFコンデンサでこの端子をGNDにバイパスして下さい。
14	LNAOUT	LNA出力。この端子には外部プルアップインダクタとオフチップの50 Ω マッチングが必要です。
16	MIX_Q	ミキサQチャネルベースバンド出力。外部シリーズコンデンサを接続して出力を負荷にACカッピングさせます。
18	QIN1+	非反転VGA1、Qチャネルベースバンド入力
19	QIN1-	反転VGA1、Qチャネルベースバンド入力
20	DCQ1+	QチャネルVGA1アンプ用非反転オフセット補正入力
21	DCQ1-	QチャネルVGA1アンプ用反転オフセット補正入力
22	QOUT1	QチャネルVGA1アンプベースバンド出力
23	MIXTNK	ミキサ段用誘導コモンモード縮退端子
24	QIN2+	非反転VGA2、Qチャネルベースバンド入力
25	QIN2-	反転VGA2、Qチャネルベースバンド入力
26	DCQ2+	QチャネルVGA2アンプ用非反転オフセット補正入力
27	DCQ2-	QチャネルVGA2アンプ用反転オフセット補正入力
28	QOUT2	QチャネルVGA2アンプベースバンド出力
30	RFIN+	I/Qミキサ反転入力。1.8GHz ~ 2.5GHzの狭周波数帯域に対しては、外部マッチング部品を使用してポートをマッチングさせる必要があります。

1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

端子説明(続き)

端子	名称	機能
31	RFIN-	I/Qミキサ非反転入力。1.8GHz~2.5GHzの狭周波数帯域に対しては、外部マッチング部品を使用してポートをマッチングさせる必要があります。
33	IOUT2	チャネルVGA2ベースバンド出力
34	DCI2-	チャネルVGA2アンプ用反転オフセット補正入力
35	DCI2+	チャネルVGA2アンプ用非反転オフセット補正入力
36	IIN2-	反転VGA2、 チャネルベースバンド入力
37	IIN2+	非反転VGA2、 チャネルベースバンド入力
39	IOUT1	チャネルVGA1アンプベースバンド出力
40	DCI1-	チャネルVGA1アンプ用反転オフセット補正入力
41	DCI1+	チャネルVGA1アンプ用非反転オフセット補正入力
42	IIN1-	反転VGA1、 チャネルベースバンド入力
43	IIN1+	非反転VGA1、 チャネルベースバンド入力
45	MIX_I	ミキサ チャネルベースバンド出力。外部直列コンデンサを接続して出力を負荷にACカップリングさせます。
47	LO	LO入力。内部で50Ωにマッチングされます。

詳細

MAX2700/MAX2701はLNA、I/Q、ダイレクト復調器、VGA、利得補正、バイアス回路の5つの主要なブロックで構成されています。

低ノイズアンプ

LNAは、低雑音指数と高IIP3を特徴とする2利得レベルのアンプです。GAIN_SETをGNDに接続してアンプを低利得モードに切替え、正確な利得ステップを提供します。高IIP3はRX入力におけるTX電力リークと近接干渉間のクロスモジュレーションを最小化します。LNAはLNAINをGNDに接続することにより、他の機能ブロックに関係なくオフにすることができます。入力と出力を50Ωにマッチングするには外部マッチングが必要です。図1と図2のLNAは、狭帯域幅においてそれぞれ1960MHzと2400MHzにマッチングされています。

I/Q復調器

ダイレクトI/Q復調器は、RF信号をベースバンドのI信号とQ信号に直接ダウン変換します。この構造の主な利点は、受信した信号が中間の高周波数ではなく、ベースバンドで振幅され、フィルタにかけられることです。このため、高価なIF SAWフィルタやIF発振器を使用する必要がありません。さらに、ダイレクトコンバージョンにより

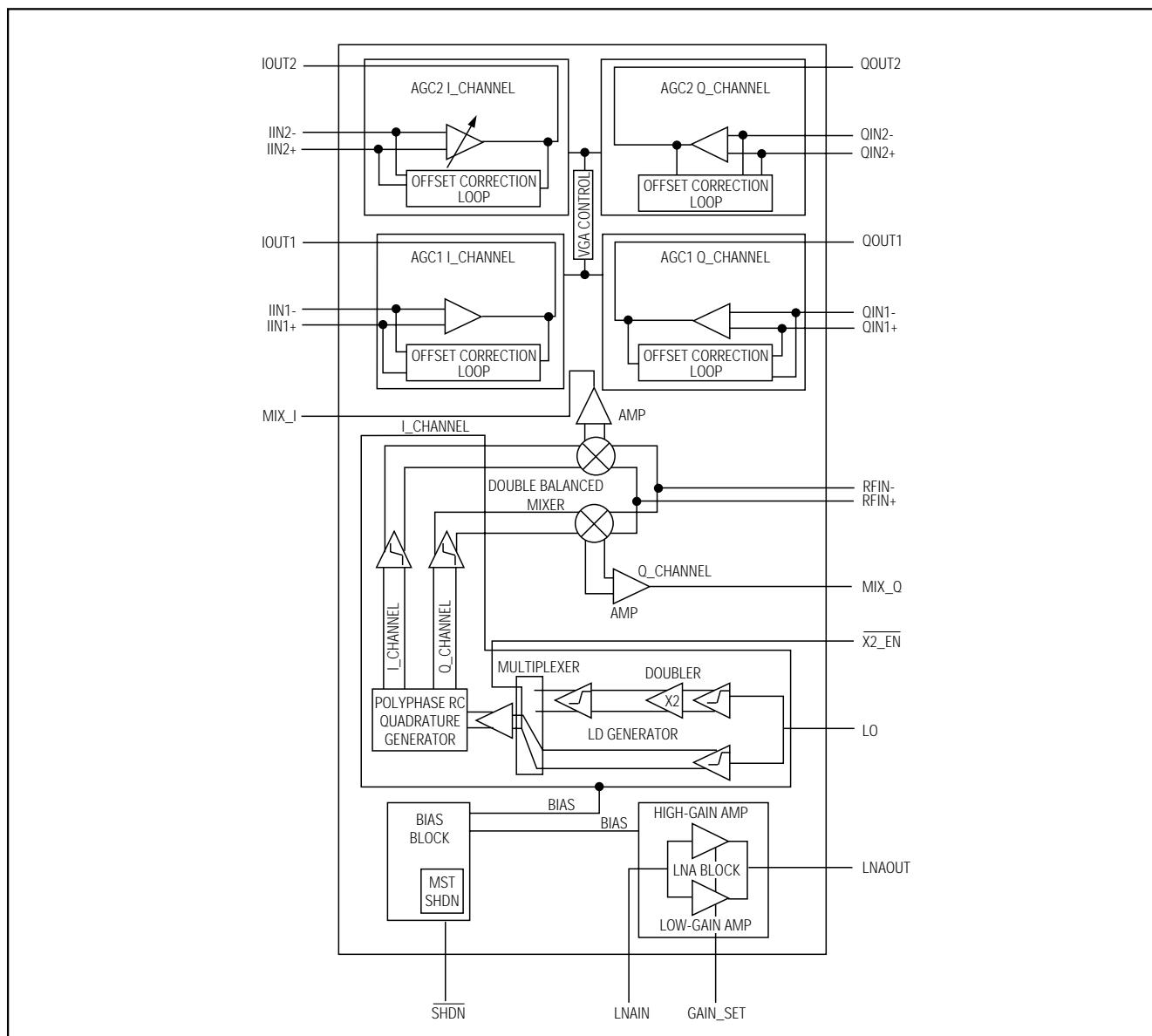
イメージリジェクションの必要がなく、LNAの後の帯域フィルタの選択的条件が緩和されます。ダイレクトダウンコンバータは非常に直線的な二重平衡型I/Qミキサ、LO周波数ダブラオプション、LO直交ジェネレータ及びミキサの出力で駆動されるベースバンドI/Qバッファアンプで構成されています。

ダイレクトダウンコンバージョンレシーバでは、I/Qミキサはミキサの出力直線性に対してより厳しい条件を要求します。これは、ベースバンドにおける近接干渉が原因の大きな電圧スイングに対応する必要があるためです。RF信号は、オフチップの平衡不平衡変成器を通じてダイレクトダウンコンバージョンレシーバの差動入力(RFIN+、RFIN-)に印加されます。差動入力構造は、レシーバのフロントエンドで生成された2次非直線性に対してより高いコモンモードリジェクションを生み出します。差動入力は、平衡不平衡変成器の適切なインピーダンスとのマッチングが必要です。アプリケーションによっては、図1及び図2に示すように、LNAとミキサの間に帯域フィルタを使用して、残留送信電力リーク及び帯域外スプリアス信号を減衰させる必要があります。

ミキサのベースバンドバッファはミキサのI及びQの差動出力を増幅し、これらをシングルエンド出力(MIX_I、MIX_Q)に変換します。これらのバッファアンプの出力

1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

ファンクションダイアグラム



インピーダンスは非常に低く($<2\Omega$)なっています。使用すべき最小負荷は600Ωです。I/Qミキサのバッファ出力では、ベースバンドローパスフィルタを使用して、隣接及び交互チャネルの選択性を確保する必要があります。これにより、隣接チャネルと近接干渉のレベルがその後に続くベースバンドアンプの入力レベルまで削減されます。

LO信号は外部でLO入力ポートに印加されます。LOダブル回路はLO信号の周波数がミキサのLOポートに適用される前に、周波数を倍にします。LOダブル回路をイネーブルするには、X2_ENをグランドに接続します。

この回路がイネーブルされた状態における必要なLO周波数は、RF搬送波の周波数の半分です。X2_ENを V_{CC} に接続すると、周波数ダブル回路がディセーブルされ、LO周波数がRF搬送波の周波数と同じになります。LO周波数が半減されることにより、周波数が低くなり、VCOのコストを節約できます。また、レシーバの入力へのLOのリークも低減されます。ミキサは-10dBm~-16dBmのLO電力範囲においてその性能を保つことが保証されています。直交ジェネレータは、広帯域多相回路網で構成されています。多相回路フィルタの各出力はバッファに格納され、増幅され、ミキサの差動LOポートに送られます。

1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

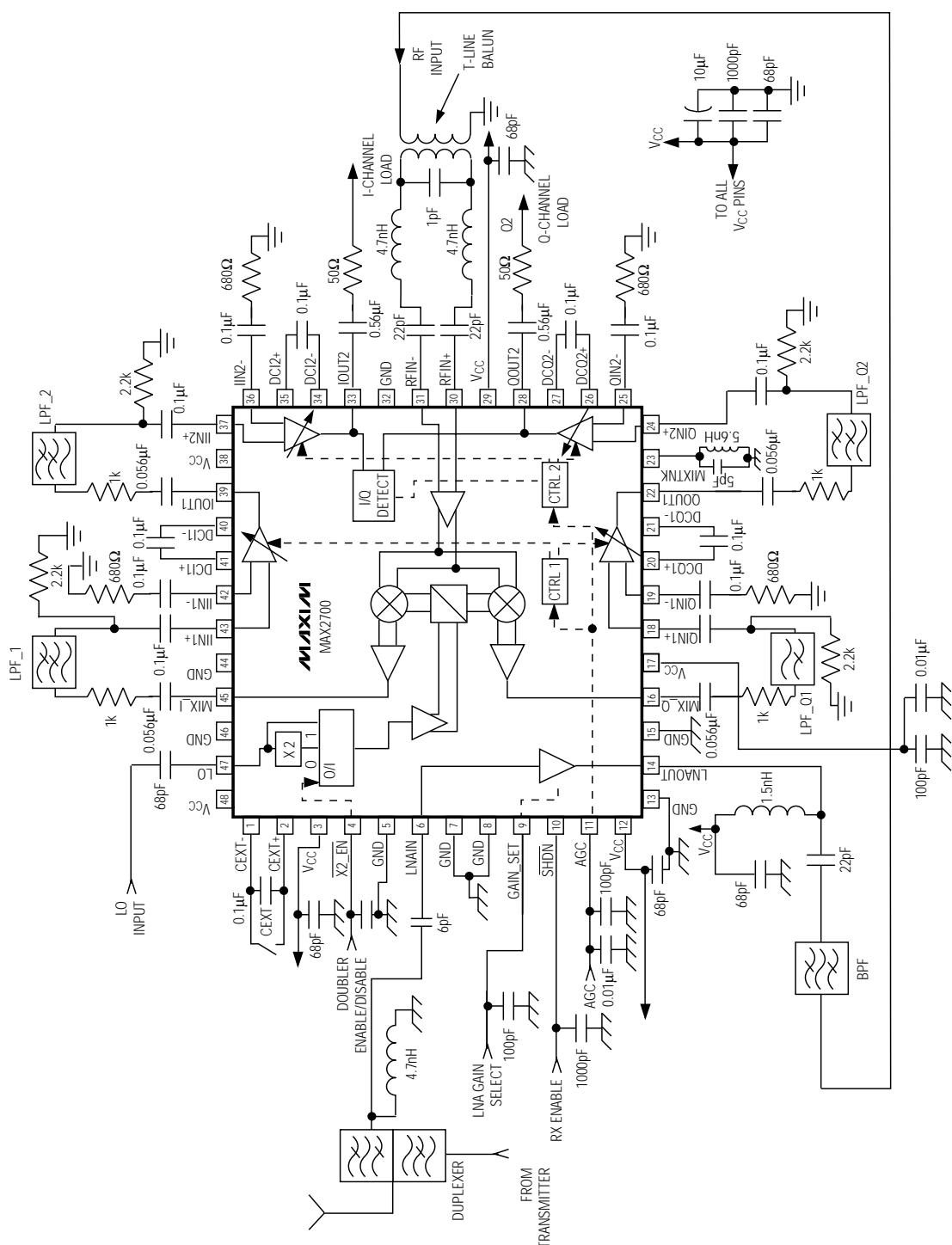


図1. MAX2700標準動作回路(1960MHz)

1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

MAX2700/MAX2701

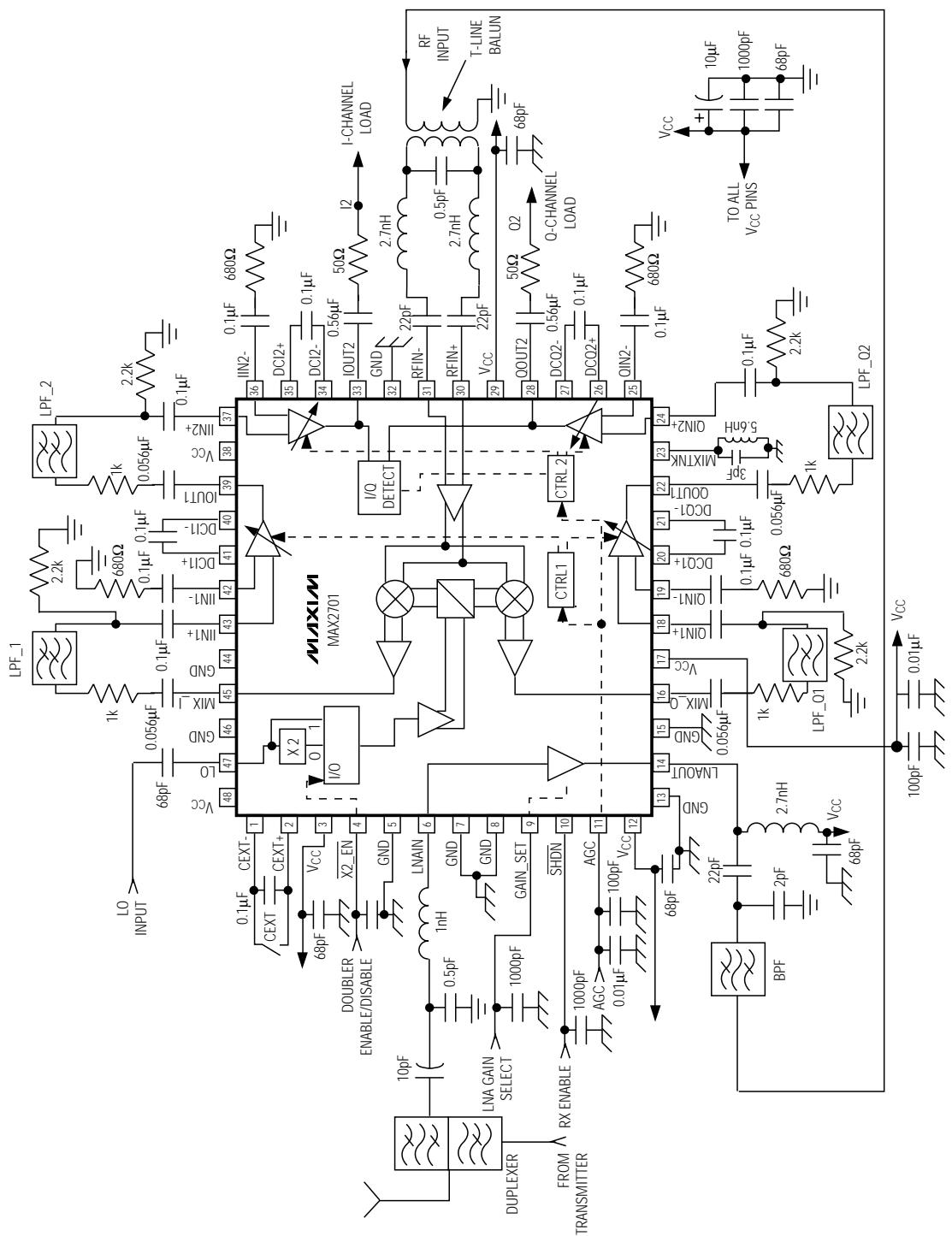


図2. MAX2701標準動作回路(2400MHz)

1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

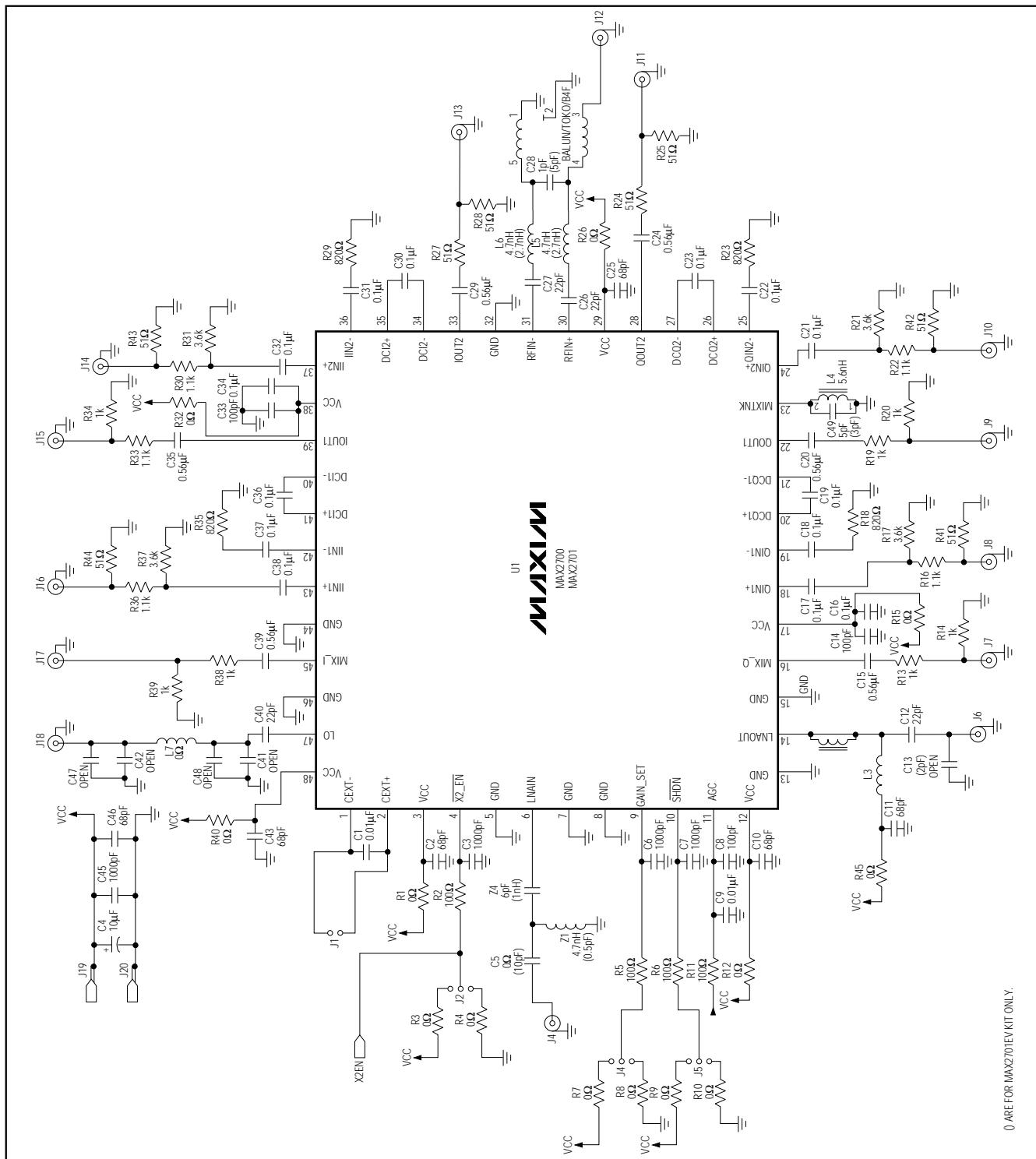


図3. MAX2700/MAX2701EVキット回路図

1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

可変利得アンプ(VGA)

各ベースバンドチャネルI/QのAGCは、等価の利得を持つ2つの可変利得アンプにより行われます。各アンプは、最大設定時に約40dBの電圧利得、及び30dBの利得制御を提供します。最初のベースバンドVGA (VGA1)は、差動入力及びシングルエンド出力を備えた、カスケード接続された広帯域アンプです。これは高利得状態における雑音が低くなるように最適化されており、電力消費が少なく、全利得設定において十分な直線性があり、適切な圧縮性能を保証しています。2番目のベースバンドVGA (VGA2)は、差動入力及びシングルエンド出力を備えた多段広帯域アンプです。各チャネルにおいて、VGA1とVGA2の間にベースバンドローパスフィルタを接続し、隣接チャネルにおけるチャネル選択性を増やすようにして下さい。VGAアンプをシングルエンドで駆動する場合は、マッチングされたソースインピーダンスでVGAのコンプリメンタリ入力をグランドにACカップリングする必要があります。

VGAオフセット補正

各VGAに関連付けられている内部オフセット補正フィードバックアンプは、VGAに存在するDCオフセットを除去します。オフセット補正是最大利得状態において最大出力圧縮性能を保ちます。各オフセット補正ループは、関連付けられているVGA信号経路を効果的にACカップリングします。各VGA1ネットワークは次式に従って高域コーナ周波数を持ちます。

$$f_{-3\text{dB}}(\text{Hz}) = 5300 / C_{\text{DC}} (\text{nF}) \quad (V_{\text{AGC}} = 2.0\text{V})$$

$$f_{-3\text{dB}}(\text{Hz}) = 700 / C_{\text{DC}} (\text{nF}) \quad (V_{\text{AGC}} = 0.5\text{V})$$

ここで、 C_{DC} はDCI1+、DCI1-及びDCQ1+、DCQ1-におけるナノファラッド単位のコンデンサの値です。コーナ周波数は利得設定の関数で、利得の増加に伴って増加することに注意して下さい。各VGA2ネットワークは次式で予測される高域コーナ周波数を提供します。

$$f_{-3\text{dB}}(\text{Hz}) = 145 / C_{\text{DC}} (\mu\text{F})$$

ここで、 C_{DC} はDCI2+、DCI2-及びDCQ2+、DCQ2-におけるマイクロファラッド単位のコンデンサの値です。

オフセット補正ネットワークに関連付けられている時定数は、ターンオン時間を制限します。ターンオン時間が重要なアプリケーションに対しては、対応するピンと共に短絡することにより(DCI1+からDCI1-、DCQ1+からDCQ1-、DCI2+からDCI2-、DCQ2+からDCQ2-)、オフセット補正ネットワークをディセーブルできます。

VGA2 I/Q利得ミスマッチ補正

I-及びQ-チャネルVGA2アンプの出力における信号の振幅が比較され、その差が利得制御回路に関連付けられている差動フィードバックネットワークによって補正

されます。差動振幅情報は、ピン1及びピン2の单一外部コンデンサ(CEXT-及びCEXT+)により抽出されます。残りの差動信号は増幅され、利得制御ネットワークに戻され、より小さい信号を持つチャネルの利得を増加させる一方で、より大きい信号のチャネルの利得を減少させます。このネットワークはレシーバの前段(ミキサ及びVGA1)において利得ミスマッチ及び挿入損失ミスマッチによって生成された振幅を補正します。補正ネットワークはI/Q VGA2アンプの入力における最高2dBまでの振幅ミスマッチを0.5dB未満の振幅ミスマッチに減少できます。利得補正ネットワークはCEXT-からCEXT+を短絡させることによりディセーブルできます。

バイアス回路

MAX2700/MAX2701は、SHDNをGNDに接続するとシャットダウンモードで動作し、消費電流が20µAに低減します。シャットダウンモードにおいて、全ブロックへのバイアス電流はマスターシャットダウン回路を通じてオフになります。LNAを使用しないアプリケーションにおいては、LNAINをグランドに接続してLNAをオフにして下さい。

アプリケーション情報

LNAマッチング

MAX2700/MAX2701は、それぞれ1.8GHz~2.1GHzと2.1GHz~2.5GHzで動作するよう設計されています。図1及び図2のLNAは、雑音指数と利得が1960MHz及び2400MHzを中心とするように最適化されています。その他の周波数で動作させるには、入力と出力のマッチング回路を最適化し直す必要があります。雑音指数は入力配線における入力マッチング及び損失の影響を受けます。LNAの入力マッチングは希望する雑音指数、利得、VSWR性能に合わせて最適化する必要があります。LNA入力では高いQマッチング素子を使用する必要があります。ボードのレイアウトを適切に設計することは、LO及びLNA入力間のアイソレーションを増加させる上で重要です。これによりLOのリークが最小化され、結果的にDCオフセットも最小化されます。

I/Q復調器の入力マッチング

図1及び図2のI/Q復調器のRF入力マッチングは、それぞれ1960MHzと2400MHzにおける動作に対して最適化されています。異なる周波数で動作させる場合は、マッチング回路を最適化し直す必要があります。復調器でのシングルエンド動作は、オフチップの平衡不平衡変成器トランジスタを使用することにより達成できます。図1では、平衡不平衡変成器、インダクタ、コンデンサが差動I/Q復調器入力のマッチング回路を構成しています。

1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

I/Qミキサ及びVGA1の出力負荷条件

許容範囲の直線性能を保つには、ミキサ及びVGAの出力負荷を600Ω以上にする必要があります。

レイアウト

適切な設計のPCボードは、RF/マイクロ波回路において重要な部分を占めます。全周波数の入力及び出力に

おいて、制御されたインピーダンスラインを使用するようにして下さい。グランドピン全て、及び部品がグランドに接続される場所全てにおいて、グランドへの低インダクタンス接続を行って下さい。 V_{CC} 接続部全ての近くにはデカッピングコンデンサを配置して下さい。チップが正しく動作するには、チップの裏にある金属パドルをボードのビアホールを通じてグランド接続する必要があります。

表1. 高利得モードにおけるMAX2700 LNAのSパラメータ($V_{CC} = 3.0\text{V}$)

FREQUENCY (GHz)	S11	$\angle S11$	S21	$\angle S21$	S12	$\angle S12$	S22	$\angle S22$
1.70	0.542	-84.1	7.09	53.97	0.023	65.36	0.367	37.3
1.75	0.485	-82.9	7.412	41.4	0.025	46.6	0.286	11.4
1.80	0.471	-80.1	7.268	29.5	0.024	34.3	0.216	-23.1
1.85	0.466	-78.8	7.07	19.9	0.0243	29.6	0.185	-68.4
1.90	0.443	-79.2	6.977	10.1	0.025	22.5	0.217	-99.5
1.95	0.441	-79.3	6.635	0.2	0.025	13.8	0.306	-127
2.00	0.436	-84.8	6.115	-7.96	0.024	16.4	0.387	-152.8
2.05	0.324	-88.3	6.119	-13.47	0.0338	15.23	0.408	-165
2.10	0.288	-74.9	5.947	-22.7	0.0383	-4.813	0.476	-176.7
2.15	0.300	-66.7	5.687	-31.1	0.0387	-20.7	0.529	172
2.20	0.320	-63.1	5.31	-40.5	0.0384	-32.8	0.587	162.4

表2. 低利得モードにおけるMAX2700 LNAのSパラメータ($V_{CC} = 3.0\text{V}$)

FREQUENCY (GHz)	S11	$\angle S11$	S21	$\angle S21$	S12	$\angle S12$	S22	$\angle S22$
1.70	0.637	-65.6	0.731	52.5	0.018	77	0.398	41.5
1.75	0.625	-66.3	0.763	42.9	0.018	52	0.328	21.8
1.80	0.622	-67.1	0.772	31.3	0.016	40	0.258	-7
1.85	0.618	-67.3	0.76	21.2	0.014	39	0.191	-45
1.90	0.617	-67	0.758	10.3	0.014	38	0.203	-79
1.95	0.617	-69.2	0.717	-1.1	0.015	34	0.238	-114
2.00	0.616	-70.1	0.678	-10.7	0.014	24	0.332	-141
2.05	0.611	-71.8	0.603	-13	0.022	37.6	0.323	-105
2.10	0.611	-74.5	0.634	-19.5	0.028	13.4	0.36	-170
2.15	0.61	-76.8	0.634	0.27	0.03	-5	0.402	-178
2.20	0.6	-80	0.621	-37	0.033	-14	0.484	174

1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

MAX2700/MAX2701

表3. 高利得モードにおけるMAX2701 LNAのSパラメータ($V_{CC} = 3.0V$)

FREQUENCY (GHz)	S11	$\angle S11$	S21	$\angle S21$	S12	$\angle S12$	S22	$\angle S22$
2.10	0.303	-110	6.71	-32.9	0.036	-28.1	0.563	-162.5
2.15	0.283	-108	6.35	-42.7	0.04	-42.6	0.61	-178
2.20	0.269	-108	5.98	-49.8	0.042	-55	0.63	168.4
2.25	0.260	-109	5.7	-56.6	0.042	-67.4	0.64	155.4
2.30	0.254	-111	5.37	-63.4	0.043	-80	0.64	144
2.35	0.250	-114.6	5.08	-69.7	0.043	-92	0.632	134.4
2.40	0.241	-120	4.82	-75.7	0.04	-104	0.626	127
2.45	0.230	-129	4.55	-81.5	0.037	-114	0.625	121
2.50	0.218	-139	4.37	-87	0.035	-122	0.635	116

表4. 低利得モードにおけるMAX2701 LNAのSパラメータ($V_{CC} = 3.0V$)

FREQUENCY (GHz)	S11	$\angle S11$	S21	$\angle S21$	S12	$\angle S12$	S22	$\angle S22$
2.10	0.589	-102.2	0.684	-36.2	0.025	-10.36	0.46	-157
2.15	0.59	-106.12	0.662	-45.2	0.029	-21.6	0.49	-172
2.20	0.591	-111.15	0.644	-52.8	0.032	-35.3	0.51	176.7
2.25	0.596	-117.3	0.63	-60.4	0.033	-50.4	0.54	165
2.30	0.594	-125.2	0.621	-69	0.036	-62.2	0.56	154.5
2.35	0.58	-134	0.608	-77.8	0.037	-76.5	0.58	145.2
2.40	0.548	-144	0.589	-87.8	0.038	-96	0.6	136.5
2.45	0.506	-154.4	0.556	-98	0.035	-109	0.62	129
2.50	0.469	-164	0.519	-107	0.029	-120	0.63	122

表5. MAX2700ミキサのRFIN+入力の
Sパラメータ($V_{CC} = 3.0V$)

FREQUENCY (GHz)	S11	$\angle S11$
1.70	0.612	-101.2
1.75	0.637	-105
1.80	0.624	-111.5
1.85	0.615	-116
1.90	0.607	-121
1.95	0.603	-128
2.00	0.598	-135

表6. MAX2701ミキサのRFIN+入力の
Sパラメータ($V_{CC} = 3.0V$)

FREQUENCY (GHz)	S11	$\angle S11$
2.10	0.590	-152
2.15	0.600	-161
2.20	0.604	-171
2.25	0.619	180
2.30	0.634	171
2.35	0.651	162.7
2.40	0.663	154
2.45	0.675	147
2.50	0.690	142

1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

表7. MAX2700 LO入力のSパラメータ
($X2_EN = 1$ 、 $\bar{X}2_EN = 0$)

DOUBLER DISABLED $X2_EN = V_{CC}$			DOUBLER ENABLED $\bar{X}2_EN = 0$		
FREQUENCY (GHz)	S11	$\angle S11$	FREQUENCY (GHz)	S11	$\angle S11$
1.70	0.03	92	850	0.479	-50.6
1.75	0.053	116	875	0.474	-50.1
1.80	0.086	123	900	0.466	-51.6
1.85	0.108	127	925	0.456	-52
1.90	0.135	128	950	0.442	-52
1.95	0.161	132	975	0.424	-53
2.00	0.186	136	1000	0.403	-53.6
—	—	—	1025	0.384	-54
—	—	—	1050	0.365	-54

表8. MAX2701 LO入力のSパラメータ
($X2_EN = 1$ 、 $\bar{X}2_EN = 0$)

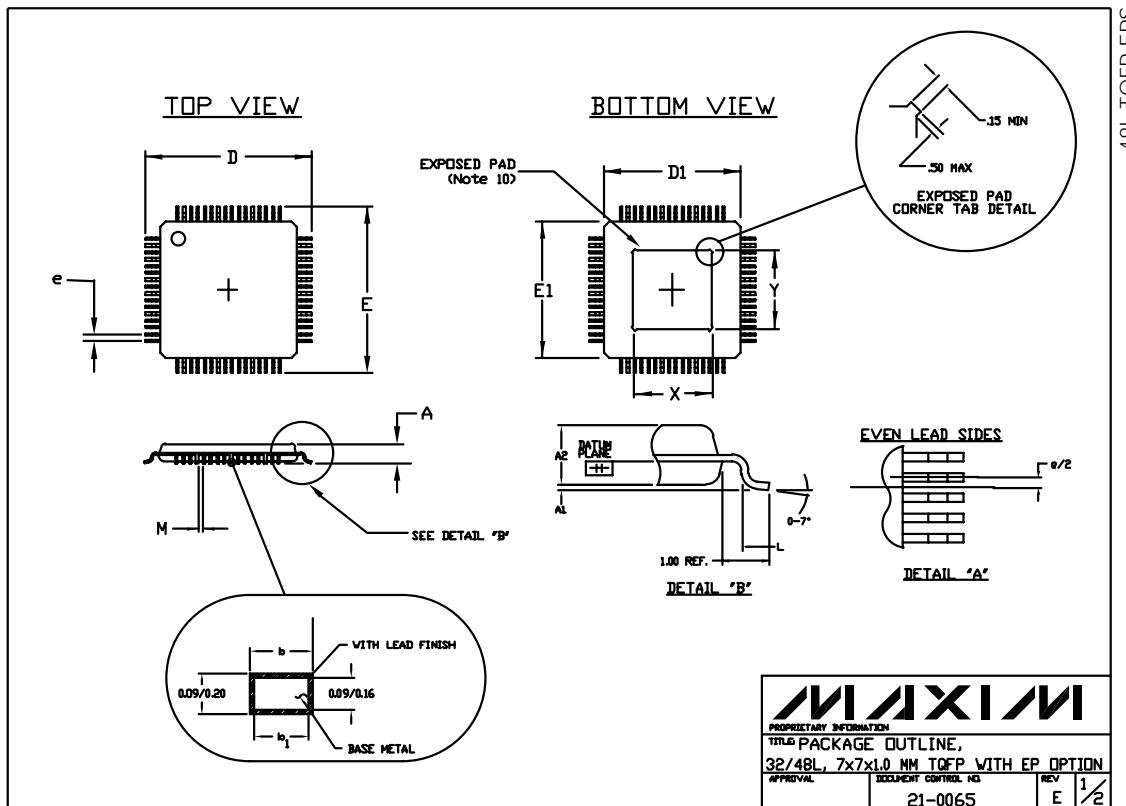
DOUBLER DISABLED $X2_EN = V_{CC}$			DOUBLER ENABLED $\bar{X}2_EN = 0$		
FREQUENCY (GHz)	S11	$\angle S11$	FREQUENCY (GHz)	S11	$\angle S11$
2.10	0.257	160	1.05	0.358	-53.4
2.15	0.279	164	1.10	0.341	-53
2.20	0.299	167	1.15	0.32	-52
2.25	0.314	171	1.20	0.299	-52
2.30	0.33	174	1.25	0.268	-51
2.35	0.347	178	—	—	—
2.40	0.357	-179	—	—	—
2.45	0.366	-175	—	—	—
2.50	0.373	-171	—	—	—

チップ情報

TRANSISTOR COUNT: 3307

1.8GHz ~ 2.5GHz、ダイレクトダウンコンバージョン レシーバ

パッケージ



MAX2700/MAX2701

1.8GHz~2.5GHz、ダイレクトダウンコンバージョン レシーバ

パッケージ(続き)

NOTES:

- ALL DIMENSIONS AND TOLERANCING CONFORM TO ANSI Y14.5-1982.
- DATUM PLANE  IS LOCATED AT MOLD PARTING LINE AND COINCIDENT WITH LEAD, WHERE LEAD EXITS PLASTIC BODY AT BOTTOM OF PARTING LINE.
- DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION.
ALLOWABLE MOLD PROTRUSION IS 0.254 MM ON D1 AND E1 DIMENSIONS.
- THE TOP OF PACKAGE IS SMALLER THAN THE BOTTOM OF PACKAGE BY 0.15 MILLIMETERS.
- dimension b DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.08 MM TOTAL IN EXCESS OF THE b DIMENSION AT MAXIMUM MATERIAL CONDITION.
- CONTROLLING DIMENSION MILLIMETER.
- THIS OUTLINE CONFORMS TO JEDEC PUBLICATION 95 REGISTRATION MO-136, VARIATIONS AC AND AE.
- LEADS SHALL BE COPLANAR WITHIN .004 INCH.
- EXPOSED DIE PAD SHALL BE COPLANAR WITH BOTTOM OF PACKAGE WITHIN 2 MILS (.05 MM).
- DIMENSIONS X & Y APPLY TO EXPOSED PAD (EP) VERSIONS ONLY. SEE INDIVIDUAL PRODUCT DATASHEET TO DETERMINE IF A PRODUCT USES EXPOSED PAD PACKAGE.

JEDEC VARIATION
ALL DIMENSIONS IN MILLIMETERS

S Y B L	AC			AE		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A			1.20			1.20
A ₁	0.05	0.10	0.15	0.05	0.10	0.15
A ₂	0.95	1.00	1.05	0.95	1.00	1.05
D	9.00	BSC.		9.00	BSC.	
D ₁	7.00	BSC.		7.00	BSC.	
E	9.00	BSC.		9.00	BSC.	
E ₁	7.00	BSC.		7.00	BSC.	
L	0.45	0.60	0.75	0.45	0.60	0.75
M	0.15			0.14		
N	32			48		
e	0.80	BSC.		0.50	BSC.	
b	0.30	0.37	0.45	0.17	0.22	0.27
b ₁	0.30	0.35	0.40	0.17	0.20	0.23
x ₀	3.20	3.50	3.80	3.70	4.00	4.30
x _Y	3.20	3.50	3.80	3.70	4.00	4.30

* EXPOSED PAD
(Note 10)

MAXIM
PROPRIETARY INFORMATION
TITLE: PACKAGE OUTLINE,
32/48L, 7x7x1.0 MM TQFP WITH EP OPTION
APPROVAL DOCUMENT CONTROL NO. REV
21-0065 E 2/2

販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。
マキシム社は隨時予告なしに回路及び仕様を変更する権利を保留します。

28 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600