

低電圧シリコンRFパワーアンプ/プリドライバ

概要

MAX2430は、3V～5.5V電源で直接駆動される汎用RFパワーアンプです。3セルNiCd又は1セルリチウムイオンバッテリーアプリケーションに適しています。800MHz～1000MHzの周波数範囲で使用するよう設計されており、915MHzにおいて出力パワー+21dBm(125mW)を32dB以上の利得で生成できます($V_{CC} = 3.6V$)。

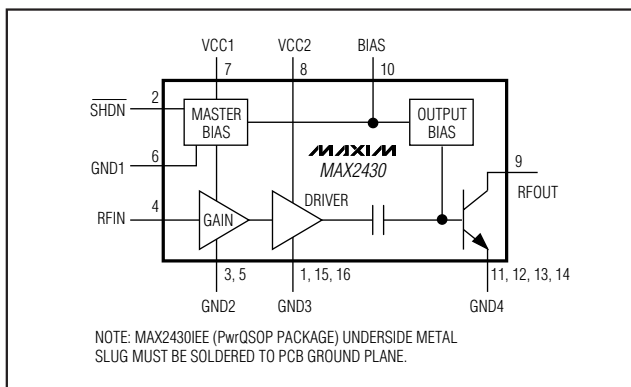
ユニークなシャットダウン機能によりオフ消費電流が1 μ A以下(typ)となり、時間分割マルチプルアクセス(TDMA)送信の「アイドルスロット」において電力を節約できます。外部コンデンサを使用して、RF出力パワーエンベロープ時間を設定します。外部パワー制御も15dBの範囲で可能となっています。アンプの入力は、チップ上で50 Ω にマッチングされています。出力は、少数の外部部品で簡単に50 Ω 負荷にマッチングできるオープンコレクタです。

MAX2430は、ポータブル及び移動電話機器のドライバ又はその他の低コストアプリケーション(例えば915MHzスプレッドスペクトラムISM帯域)の完全パワーアンプとして最適です。マキシム社の高周波バイポーラトランジスタプロセスにより製造されており、放熱強化型の16ピンナロー-SOP及びヒートスラグ付の16ピンPwrQSOPパッケージで提供されています。

アプリケーション

- デジタルコードレス電話
- 915MHz ISM帯域アプリケーション
- 双方向ページャ
- ワイヤレスLAN
- セルラ電話
- AM及びFMアナログトランスミッタ

ファンクションダイアグラム



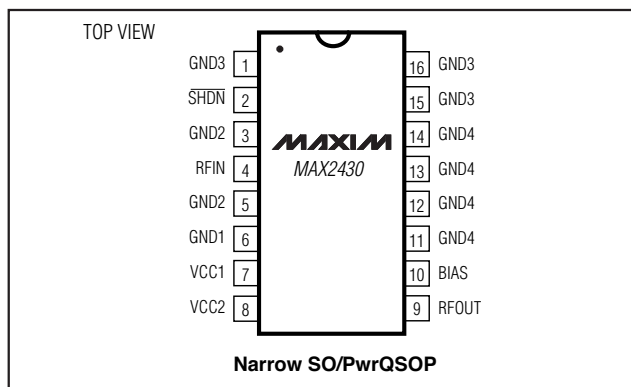
特長

- ◆ 動作周波数範囲：800MHz～1000MHz
- ◆ +3.6V電源動作時に915MHzで125mWを出力(+3.0V電源で100mW typ)
- ◆ 3セルNiCd又は1セルリチウムイオン電池で直接駆動
- ◆ 電力利得：32dB以上
- ◆ RFパワーエンベロープランプは外部コンデンサ1つで設定可能
- ◆ 入力は50 Ω にマッチング(VSWR < 2:1)
- ◆ 出力電力制御範囲：15dB
- ◆ 標準シャットダウン電流：1 μ A

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX2430IEE	-20°C to +85°C	16 PwrQSOP
MAX2430ISE	-20°C to +85°C	16 Narrow SO

ピン配置



低電圧シリコンRFパワーアンプ/プリドライバ

MAX2430

ABSOLUTE MAXIMUM RATINGS

VCC1, VCC2	+6V
SHDN, BIAS	-0.3V, (VCC + 0.3V)
RFIN	-0.3V, +2V
PRFIN	-3dBm
Continuous Power Dissipation (TA = +70°C)	
PwrQSOP (derate 20mW/°C above +70°C)	1.6W
Narrow SO (derate 20mW/°C above +70°C)	1.6W

Operating Temperature Range	-20°C to +85°C
Storage Temperature Range	-65°C to +160°C
Lead Temperature (soldering, 10sec)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(VCC = VCC1 = VCC2 = RFOUT = 3V to 5.5V, GND1 = GND2 = GND3 = GND4 = 0V, SHDN = 2.2V, BIAS = open, RFIN = open, TA = -20°C to +85°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage Range	VCC		3		5.5	V
Supply Current	ICC	No RF input applied, VCC = 5.5V		52	70	mA
Shutdown Supply Current	ICC(OFF)	SHDN = low		1	10	μA
BIAS Pin Voltage	VBIAS	BIAS pin open		2.2		V
SHDN High Input	VSHDN(HI)		2.2		VCC	V
SHDN Low Input	VSHDN(LO)				0.4	V
SHDN Bias Current	ISHDN	SHDN = VCC			18	μA

AC ELECTRICAL CHARACTERISTICS

(MAX2430 EV kit, f = 915MHz, VCC = 3.6V, SHDN = VCC, RFOUT matched to 50Ω resistive load, output measurements taken after matching network, TA = +25°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Frequency Range		(Note 2)	800		1000	MHz
POUT at 1dB Compression	P1dB	VCC = 3.6V	20	21.4		dBm
		VCC = 3.0V	19	20.4		
Power Gain	GP	PRFIN = -20dBm	MAX2430ISE	32	34	dB
			MAX2430IEE	31	33	
Output IM3	OIM3	f1 = 915MHz, f2 = 916MHz, POUT per tone = 14dBm		-30		dBc
2nd Harmonic		POUT = P1dB		-26		dBc
3rd Harmonic		POUT = P1dB		-40		dBc
Efficiency	η	POUT = P1dB		24		%
Supply Current	ICCRF	POUT = P1dB		160		mA
Maximum Input VSWR	VSWRIN	RFIN connected to 50Ω source		2:1		
Maximum Output Load Mismatch	VSWROUT	VCC = 3V to 5.5V, PRFIN ≤ -10dBm (Note 3)		8:1		
Maximum Output Load Mismatch for Stability	VSWROUT	VCC = 3V to 5.5V, PRFIN ≤ -12dBm (Note 4)		6:1		
Noise Figure	NF			7		dB

低電圧シリコンRFパワーアンプ/プリドライバ

MAX2430

AC ELECTRICAL CHARACTERISTICS (continued)

(MAX2430 EV kit, $f = 915\text{MHz}$, $V_{CC} = 3.6\text{V}$, $\overline{\text{SHDN}} = V_{CC}$, output matched to 50Ω resistive load, output measurements taken after matching network, $T_A = +25^\circ\text{C}$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
RFIN to RFOUT Isolation		$\overline{\text{SHDN}} = 0.4\text{V}$, $P_{\text{IN}} = -10\text{dBm}$	MAX2430ISE		50		dB
			MAX2430IEE		47		dB
Turn-On/Off Times		BIAS pin capacitor $C1 = 120\text{pF}$			1		μs
					10		

Note 1: Minimum and maximum parameters are guaranteed by design.

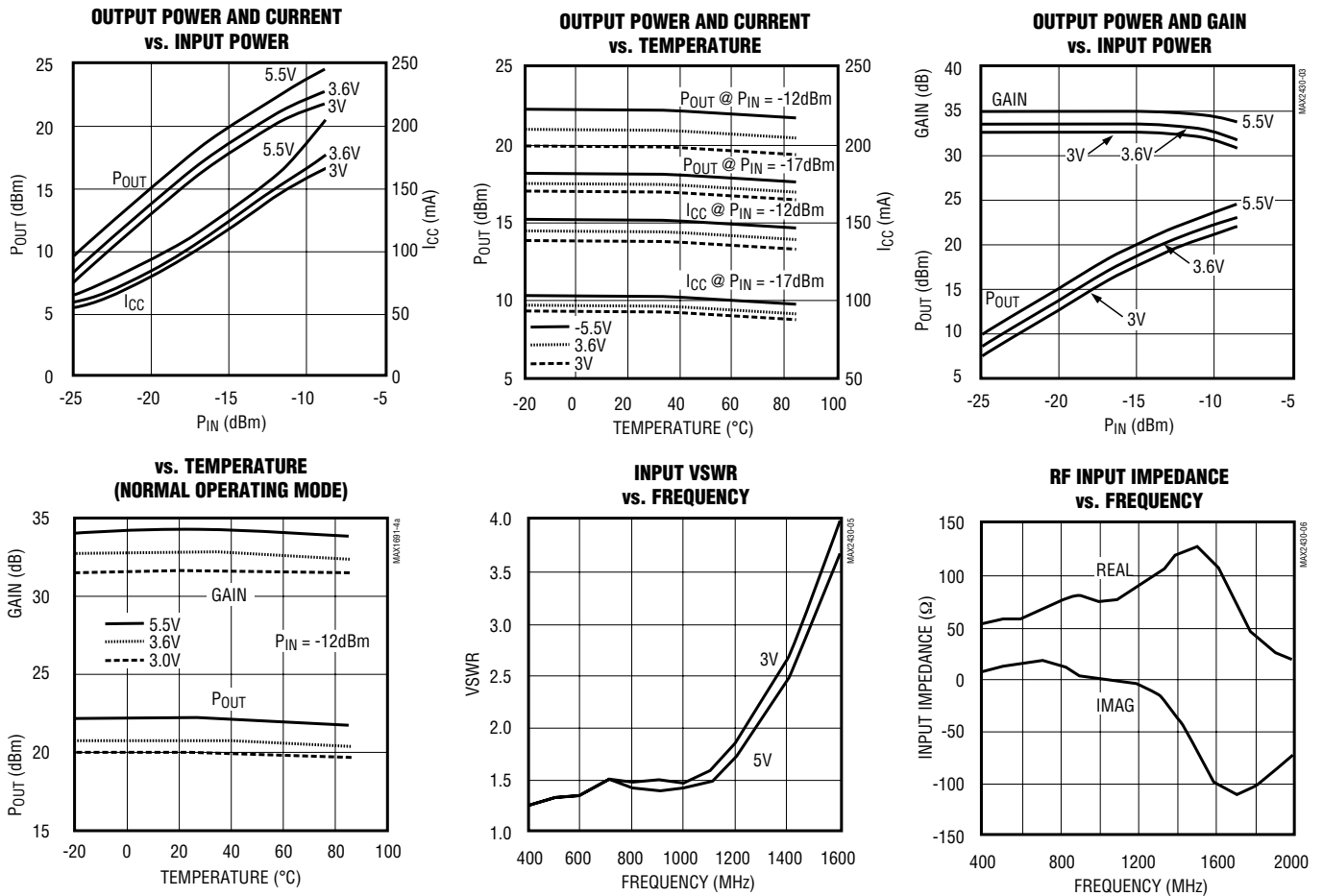
Note 2: For optimum performance at a given frequency, output matching network must be designed for maximum output power. See *Applications Information* section. Operation outside this frequency range is possible but has not been characterized.

Note 3: No damage to the device.

Note 4: All non-harmonically related outputs are more than 60dB below the desired signal for any electrical phase.

標準動作特性

(MAX2430EVKIT-SO, $f = 915\text{MHz}$, $V_{CC} = 3.6\text{V}$, $\overline{\text{SHDN}} = V_{CC}$, output matched to 50Ω resistive load, output measurements taken after matching network, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

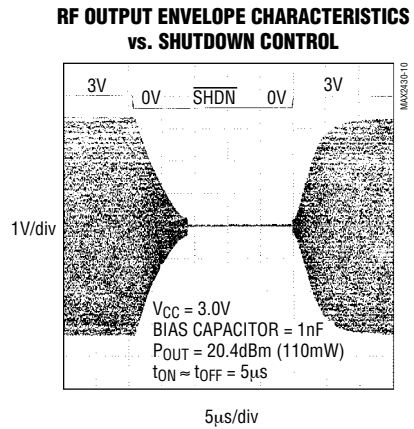
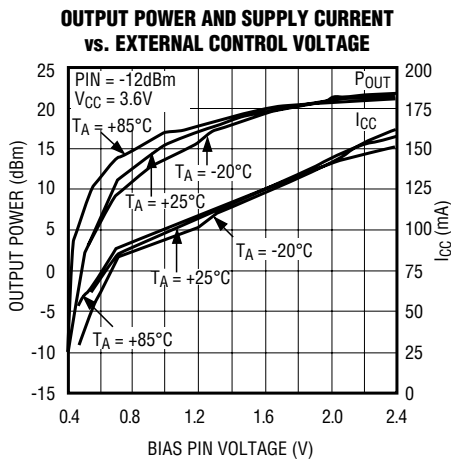
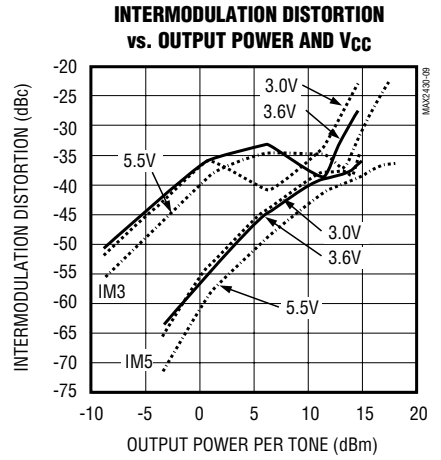
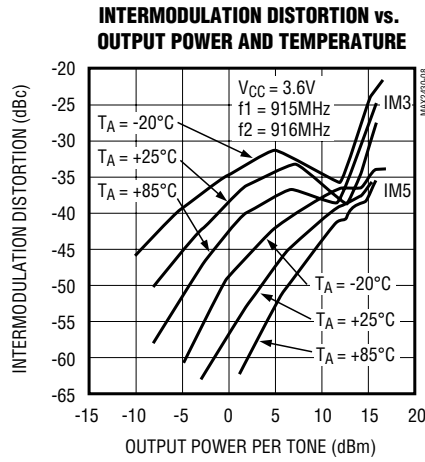
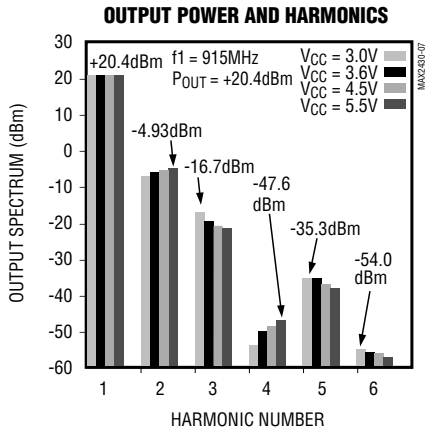


低電圧シリコンRFパワーアンプ/プリドライバ

MAX2430

標準動作特性(続き)

(MAX2430EVKIT-SO, $f = 915\text{MHz}$, $V_{CC} = 3.6\text{V}$, $\overline{\text{SHDN}} = V_{CC}$, output matched to 50Ω resistive load, output measurements taken after matching network, $T_A = +25^\circ\text{C}$, unless otherwise noted.)



低電圧シリコンRFパワーアンプ/プリドライバ

MAX2430

端子説明

端子	名称	機能
1, 15, 16	GND3	ドライバ段グランド。グランドプレーンに直接接続してください。
2	SHDN	シャットダウン入力(TTL/CMOS)
3, 5	GND2	入力段グランド。グランドプレーンに直接接続してください。
4	RFIN	RF入力。内部で50Ωにマッチングされています。直列DCブロッキングコンデンサを必要とします。
6	GND1	バイアス回路グランド。グランドプレーンに直接接続してください。
7	VCC1	バイアス回路電源。電源に接続してください。1000pFコンデンサでバイパスしてください。
8	VCC2	ドライバ段出力。インダクタを通じて電源に接続してください(「アプリケーション情報」を参照)。
9	RFOUT	出力トランジスタ。オープンコレクタ。
10	BIAS	出力段バイアスピン。GNDとの間にコンデンサを接続して、スタートアップパワーエンベロープを制御してください。パワー制御を行うには、直接このピンを駆動してください(「アプリケーション情報」を参照)。
11-14	GND4	出力段グランド。グランドプレーンに直接接続してください。

Note: MAX2430IEE (PwrQSOP package) underside metal slug must be soldered to PCB ground plane.

詳細

MAX2430は、容量性カップリングのドライバ段によって駆動される、大型パワー出力トランジスタからなっています(「ファンクションダイアグラム」を参照)。ドライバ及びフロントエンド利得段はDC接続されており、チップ上でマスターバイアスセルによりバイアスされています。マスターバイアスセルは、出力段バイアス回路も制御しています。RFINにおける入力インピーダンスは、内部で50Ωにマッチングされています。出力段は、800MHz~1000MHzの間にある狭帯域周波数範囲に外部で同調させ、フィルタリングする必要があります。

ドライバアンプは、出力段にDCバイアスと適正なマッチングを提供するために、VCC2ピンで外部インダクタを必要とします。このインダクタの値はパッケージ及び動作周波数範囲に依存し、5nH~22nHの範囲です。

出力トランジスタは、RFOUTピンのところで、DCバイアスのための外部RFチョークインダクタ(電源に接続)及び希望の外部負荷インピーダンスを最適内部負荷インピーダンス(約15Ω)に変換するマッチングネットワークを必要とします。

MAX2430は、ユニークなシャットダウン機能を備えています。TTL/CMOSコンパチブルSHDN入力により、本素子は外部部品を全く使用せずに完全にシャットダウンすることができます。また、RF出力パワーエンベロープ時間は、BIASピンとグランドの間に接続された単一の外部コンデンサによって設定できます。シャットダウンピン(SHDN)をハイにするとマスターバイアス回路が起動し、制御電流によってBIASピンに接続された外部コンデンサを充電します。出力パワーレベルは、BIASの電圧によって制御されますが、BIASピンが内部で約2.2Vにクランプされるまで直線的に増加します。エンベロープダウン時間もSHDNピンをローにした場合に、同様のやり方で制御されます。

BIASピンの電圧を外部から強制的に0.6V~2.4Vの範囲で調節することにより、15dBの範囲で可変出力パワーを制御できます。

オン状態(SHDN = ハイ)におけるバイアス消費電流は、RFが入力に印加されていない状態で52mA(typ)です。オフ状態(SHDN = ロー)における消費電流は、1μA以下(typ)に低減します。

低電圧シリコンRFパワーアンプ/プリドライバ

MAX2430

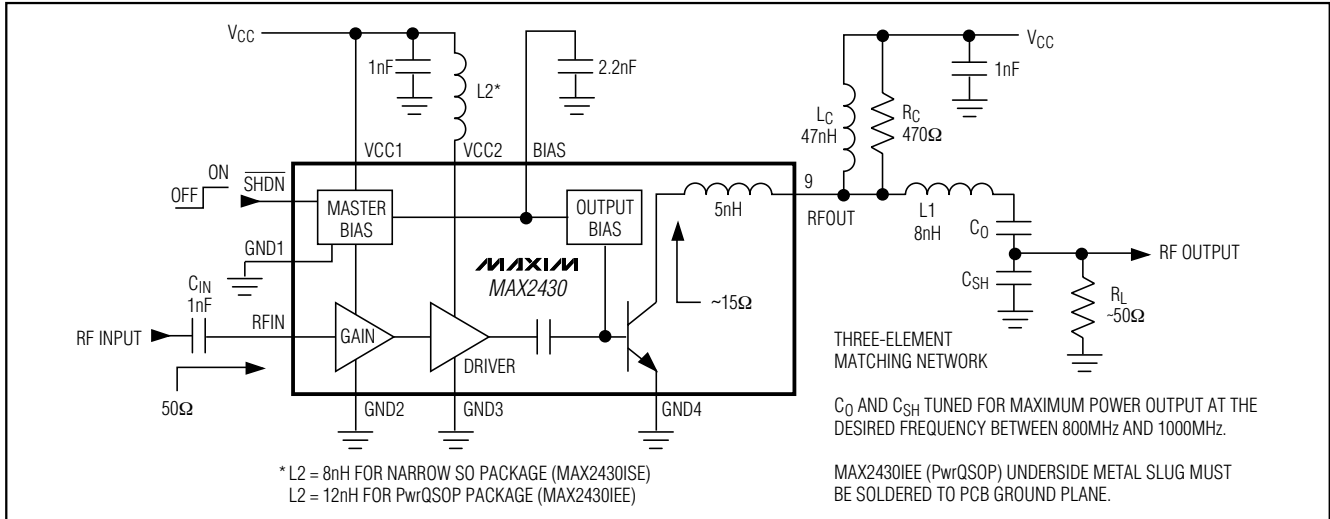


図1. 標準アプリケーション回路

アプリケーション情報

出力マッチング

RFOUTにおける最適内部負荷インピーダンスは、約15Ωです。電圧スイングのヘッドルームが制限される低(3V)電源電圧の条件では、このオンチップ低ドライブインピーダンスが最大の電力伝送及び最高の効率を提供します。例えば、21.3dBm(135mW)の出力パワーを50Ωに送り込むと、出力におけるスイングは7.35Vp-pとなります。RFアンプが50Ωの負荷を直接駆動するには、少なくとも4.5Vの電源が必要です。しかし、21.3dBmを15Ωに送り込むと4.02Vp-pとなります。MAX2430は、出力トランジスタを飽和させることなく、3Vの電源電圧から4.02Vp-p又は2.01Vpの電圧スイングを達成することができます。

図1は、800MHz~1000MHz動作用に構成されたMAX2430を示しています。出力マッチング回路が希望の50Ω負荷インピーダンスを、出力トランジスタのコレクタから見て15Ωの最適負荷に変換します。この構成では、低損失のコントールドQインダクタネットワークが使用されています。RFOUTから始まって、このネットワークは直列L(5nHのパッケージ寄生インダクタンスを含む)、直列C及びシャントCからなっています。このネットワークの設計式は、以下のとおりです。

$R1 =$ コレクタから見た出力抵抗 ~ 15Ω

$R_L =$ 希望の負荷抵抗

コントールドQインダクタネットワークでは、

$R_L > R1$ 及び $Q > \sqrt{(R_L / R1 - 1)}$ の条件が満たされることが必要です。Qを選択し、以下の式でマッチング部品定数を計算してください。

Qを選択し、以下の式でマッチング部品定数を計算してください。

$$A = \sqrt{(R_L \times R1 - R1^2)}$$

$$X_L = Q \times R1$$

$$X_{Co} = X_L - A$$

$$X_{Csh} = R_L \times R1 / A$$

$$L1 = X_L / \omega - 5nH \text{ (パッケージインダクタンス)}$$

$$C_O = \frac{1}{\omega X_{Co}}$$

$$C_{SH} = \frac{1}{\omega X_{Csh}}$$

ここで、 ω は中心周波数(ラジアン/秒単位)です。

表1に、L1及びL2の目安を示します。

表1. L1及びL2値の目安

f = $\omega / 2\pi$ (MHz)	L1(nH)	MAX2430ISE L2(nH)	MAX2430IEE L2(nH)
400 to 600*	22	12	18
600 to 800*	15	8	12
800 to 1000	8	8	12

*特性は測定されていません。

低電圧シリコンRFパワーアンプ/プリドライバ

MAX2430

容易に入手できる表面実装部品により、負荷駆動時の全体的なQとして5以下が実現可能です。このネットワークは表面実装部品の寄生要素を吸収して、ストップバンド特性に悪影響が出ないようにします。部品を正しく選択することにより、全体的なストップバンド減衰を改善できます。必要な出力周波数の3次高調波の近くに自己応答を持つハイQ部品(Q > 100)を使用すると、望ましくない2次及び3次高調波の発生を抑えつつ、低損失の良好なパスバンド特性が得られます。殆どのアプリケーションでは、マッチングネットワークの後にフィルタリング部品を追加し、さらに良好なシールドを必要とすることに注意してください。これは、帯域外スプリアス抑圧条件を満たすために帯域外信号を絶対に減衰させる必要があるためです。

出力ミスマッチの考慮

MAX2430は全電源電圧範囲3V~5.5Vにおいて、発振的挙動を示すことなく、任意の電気的位相における出力負荷ミスマッチVSWR = 6:1に耐えます。抵抗R_Cは負荷ミスマッチ状態での安定性を強化し、しかも本回路の通常動作には影響を与えません。

BIASピン

BIASピンにおける電圧が、出力パワートランジスタのバイアスを制御します。BIAS = 0.6Vでは、出力トランジスタのバイアスはC級になり、低利得で比較的非直線的なパワーとなります。2Vを超えると、出力段のバイアスはAB級になります。バイアス電圧を変えると、出力トランジスタの安定性が悪化する可能性があることに注意してください。

シャットダウンピン($\overline{\text{SHDN}}$)は、マスターバイアス回路を制御します。この回路は、BIASピンに接続された外部コンデンサに約±500μAの制御電流を供給します。 $\overline{\text{SHDN}}$ がローからハイに遷移すると、BIASピンコンデンサが充電され、約2.2Vでクランプします。 $\overline{\text{SHDN}}$ がハイからローに遷移すると、BIASピンコンデンサは放電して殆どグラウンドレベルになります。これが、RFエンベロープのパワーアップ/パワーダウンランプとなります。これは、次式で近似できます。

$$t_{\text{ramp}} \approx C_{\text{BIAS}} \times 2.2\text{V} / 0.5\text{mA} = 4400\Omega \times C_{\text{BIAS}}$$

この式によると、2.2nFのコンデンサを使用した場合のランプ時間は、約10μsとなります。

BIASピンを使用して、最終出力パワー及び利得を15dBの範囲で制御することもできます。そのためには、外部から0.6V~2.4Vの範囲の電圧をBIASピンに強制的に印加します。BIASピンのドライバは、700μAの電流をソース/シンクする能力を持っている必要があります。このようにしてBIASピンを直接強制的に駆動すると、RFエンベロープのタイミング関数が乱されます。これを防ぐためには、図2に示すようにBIASピン制御回路と直列にダイオードを配置してください。

BIASピンをパワー制御に使用すると、低パワーレベルにおいて直線性が著しく悪化することに注意してください。

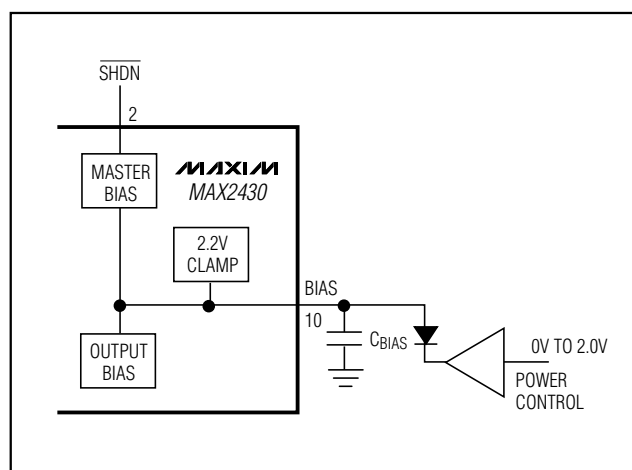


図2. BIASピンを使用したパワー制御アプリケーション

動作周波数範囲

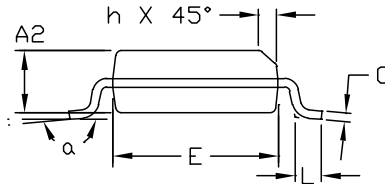
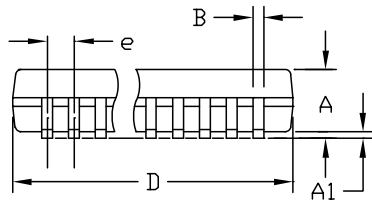
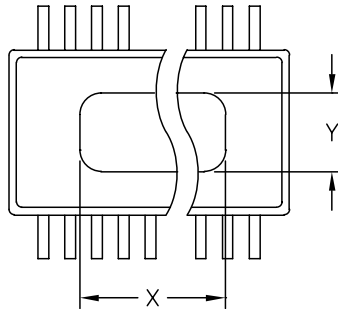
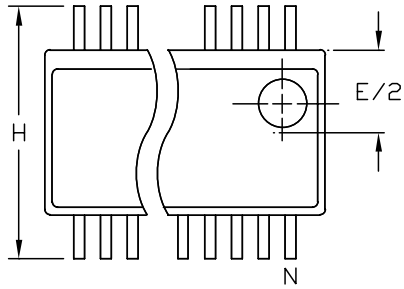
MAX2430は800MHz~1000MHzの範囲で動作します。この範囲外での動作は可能ですが、以下の点に注意しなくてはなりません。

- 利得は低周波で増加します。安定性で問題があるかもしれません。
- 1000MHz以上では利得及び出力電力レベルが著しく低下します。

低電圧シリコンRFパワーアンプ/プリドライバ

MAX2430

パッケージ



NOTES:

1. D & E DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .006"
3. CONTROLLING DIMENSIONS: INCHES

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	.061	.068	1.55	1.73
A1	.004	.010	0.127	0.25
A2	.055	.059	1.40	1.55
B	.008	.012	0.20	0.31
C	.007	.010	0.19	0.25
D	SEE VARIATIONS			
E	.150	.157	3.81	3.99
e	.025 BSC		0.635 BSC	
H	.230	.244	5.84	6.20
h	.010	.016	0.25	0.41
L	.016	.035	0.41	0.89
N	SEE VARIATIONS			
X	SEE VARIATIONS			
Y	.071	.087	1.803	2.209
α	0°	8°	0°	8°

VARIATIONS:

	INCHES		MILLIMETERS		N
	MIN.	MAX.	MIN.	MAX.	
D	.189	.196	4.80	4.98	16 AA
X	.107	.123	2.717	3.124	
D	.386	.391	9.80	9.98	28 AB
X	.271	.287	6.883	7.290	

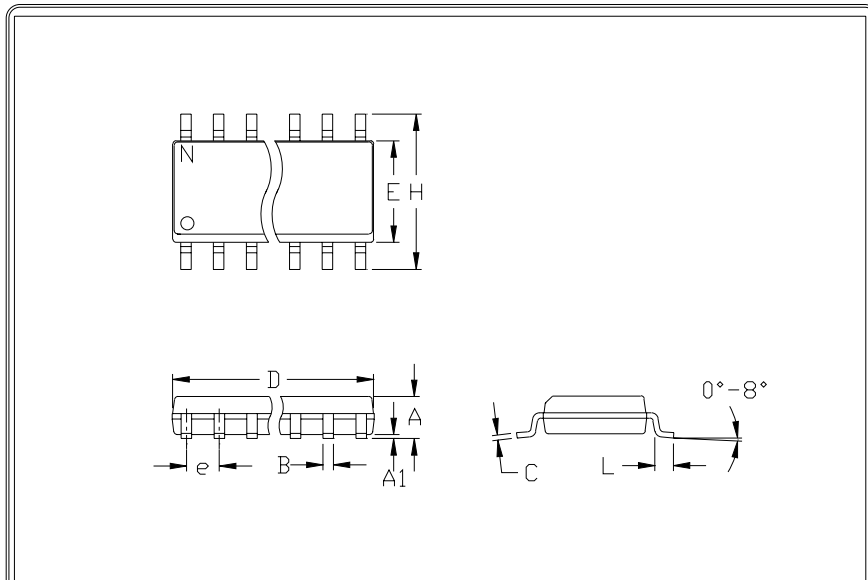
MAXIM
 PROPRIETARY INFORMATION
 TITLE:
 PACKAGE OUTLINE, POWER QSDP (PSSDP2)
 APPROVAL: _____ DOCUMENT CONTROL NO: 21-0063 REV: A 1/1

PSSOPPS.EPS

低電圧シリコンRFパワーアンプ/プリドライバ

パッケージ(続き)

MAX2430



	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.053	0.069	1.35	1.75
A1	0.004	0.010	0.10	0.25
B	0.014	0.019	0.35	0.49
C	0.007	0.010	0.19	0.25
e	0.050		1.27	
E	0.150	0.157	3.80	4.00
H	0.228	0.244	5.80	6.20
h	0.010	0.020	0.25	0.50
L	0.016	0.050	0.40	1.27

	INCHES		MILLIMETERS		N	MS012
	MIN	MAX	MIN	MAX		
D	0.189	0.197	4.80	5.00	8	A
D	0.337	0.344	8.55	8.75	14	B
D	0.386	0.394	9.80	10.00	16	C

NOTES:

1. D&E DO NOT INCLUDE MOLD FLASH
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15mm (.006")
3. LEADS TO BE COPLANAR WITHIN .102mm (.004")
4. CONTROLLING DIMENSION: MILLIMETER
5. MEETS JEDEC MS012-XX AS SHOWN IN ABOVE TABLE
6. N = NUMBER OF PINS



PACKAGE FAMILY OUTLINE: SOIC .150"

1/1

21-0041 A
DOCUMENT CONTROL NUMBER REV

NOTES