

EVALUATION KIT
AVAILABLE

MAXIM

MAX2383

パワー制御付 W-CDMAアップコンバータ及びPAドライバ

MAX2383

概要

MAX2383アップコンバータ及びPAドライバICはARIB(日本)、及びETSI-UMTS(ヨーロッパ)W-CDMAアプリケーション用に設計されています。ICには可変利得制御付きアップコンバータミキサ、LOバッファ及び出力電力制御用可変利得PAドライバが装備されています。

MAX2383はIMT-2000周波数帯域の対応設計となっており、差動IF入力ポート、LO入力ポート及びPAドライバ出力ポートが装備されています。アップコンバータミキサには30dB以上の利得制御機能をもつAGC(自動利得制御)が装備されています。ICは出力電力が低下するとPAドライバ及びミキサ電流の自動スロットルバックを提供します。主要信号パス及びLOバッファは独立してシャットダウンが可能です。主要トランスミッタパスがオン/オフされる時、TXゲート送信中にVCOプリングを最小限に抑えるために、オンチップLOバッファをオンに維持することが可能です。

MAX2383は単一電源+2.7V~+3.0V動作の規格となっており、省コスト及び省スペース、また最高のRF性能を提供する超小型3x4 UCSP™パッケージに収められています。本ICは2270MHz~2580MHzのLO周波数範囲で使用でき、高度な高周波パイポーラプロセスで加工されています。ミキサ及びPAドライバの直線性は、1920MHz~1980MHzの帯域範囲において、最小限の消費電流で優れたRF性能を提供するよう最適化されています。ミキサの性能はLOバッファ入力ポートで-10dBm±3dBのLOドライブに最適化されています。LOポートはシングルエンド又は差動のいずれでも駆動可能なように構成されています。

MAX2383は中間TX SAW帯域通過用フィルタを使わずに良好なノイズ、及びイメージ抑圧を実現でき、貴重な基板スペース、コスト及び消費電流を節減します。

LNA及びダウンコンバータミキサのICに関してはMAX2387/MAX2388/MAX2389データシートを参照して下さい。

アプリケーション

- 日本市場向け3Gセルラ電話(ARIB)
- ヨーロッパ市場向け3Gセルラ電話(UMTS)
- 中国市場向け3Gセルラ電話(TD-SCDMA)
- PCS電話

ピン配置はデータシートの最後に記載されています。
標準動作回路はデータシートの最後に記載されています。

UCSPはMaxim Integrated Products, Inc.の登録商標です。

特長

- ◆ 出力電力：-46dBc ACPRで+6dBm
- ◆ パッケージ：超小型UCSP
- ◆ アップコンバータ利得制御範囲：35dB
- ◆ 自動ダイナミック電流制御
- ◆ 自己消費電流：12mA
- ◆ デイセーブル付き内蔵LOバッファ
- ◆ RX帯域における帯域外低ノイズパワー：
+6dBm P_{OUT}で-144dBm/Hz以下
- ◆ 中間TX SAW帯域通過用フィルタ不要

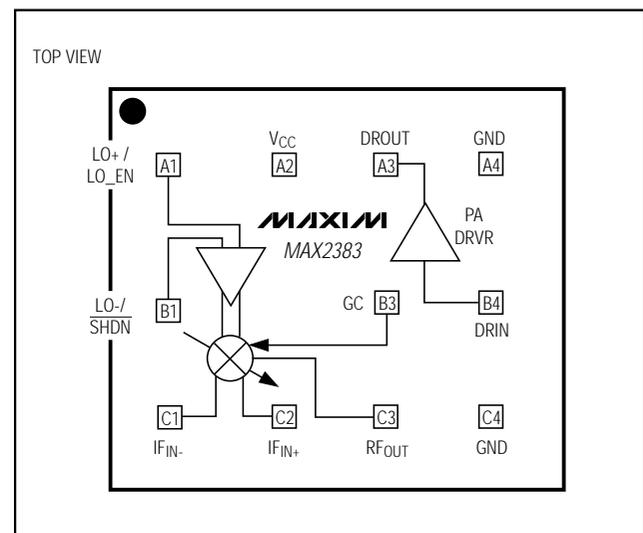
型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX2383EBC	-40°C to +85°C	3 x 4 UCSP

ACTUAL SIZE
UCSP

2mm x 1.5mm

ブロック図



MAXIM

Maxim Integrated Products 1

本データシートに記載された内容は、英語によるマキシム社の公式なデータシートを翻訳したものです。翻訳により生じる相違及び誤りについての責任は負いかねます。正確な内容の把握にはマキシム社の英語のデータシートをご参照下さい。

無料サンプル及び最新版データシートの入手にはマキシム社のホームページをご利用下さい。www.maxim-ic.com

パワー制御付 W-CDMAアップコンバータ及びPAドライバ

MAX2383

ABSOLUTE MAXIMUM RATINGS

V_{CC}, RF_{OUT} to GND-0.3V to +6.0V
 AC Signals+1.0V Peak
 SHDN, LO_EN, V_{GC} to GND-0.3V to (V_{CC} + 0.3V)
 Digital Input Current ±10mA
 Continuous Power Dissipation (T_A = +70°C)
 12-Pin UCSP (derate 80mW/°C above +70°C) 628mW

Operating Temperature Range-40°C to +85°C
 Junction Temperature+150°C
 Storage Temperature Range-65°C to +160°C
 Lead Temperature (Bump Reflow)+235°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = +2.7V to +3.0V, SHDN = +1.5V, T_A = -40°C to +85°C. Typical values are at V_{CC} = +2.85V, T_A = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V _{CC}		2.7	2.85	3.0	V
Operating Supply Current	I _{CC}	P _{DROUT} = +6dBm, V _{GC} = 2.0V		34	44	mA
		P _{IF} ≤ -35dBm, V _{GC} = 1.4V		12	20	
Shutdown Supply Current	I _{CC}	SHDN = 0.5V, LO_EN = 0.5V, V _{GC} = 0.5V		0.5	10	μA
LO Buffer Current	I _{CC}	SHDN = 0.5V, LO_EN = 1.5V, V _{GC} = 2V		6	8	mA
Digital Input Logic High	V _{IH}		1.5	V _{CC}		V
Digital Input Logic Low	V _{IL}		0	0.5		V
Input Logic High Current	I _{IH}				1	μA
Input Logic Low Current	I _{IL}		-1			μA
Recommended Gain-Control Voltage	V _{GC}		0.5		2.0	V
Gain-Control Input Bias Current	I _{GC}	0.5V ≤ V _{GC} ≤ 2.0V	-5		5	μA

AC ELECTRICAL CHARACTERISTICS

(MAX2383 EV Kit; V_{CC} = +2.7V to +3.0V; SHDN = LO_EN = +1.5V; IF source impedance = 400Ω (differential), IF input level = -16dBm (differential); LO input level = -10dBm, differential LO drive from 150Ω source impedance; mixer upconverter and PA driver are cascaded directly through an interstage matching network; DROUT drives a 50Ω load impedance; V_{GC} = 2.0V; f_{IF} = 380MHz, f_{RF} = 1920MHz to 1980MHz, f_{LO} = 2300MHz to 2360MHz; T_A = -40°C to +85°C. Typical values are at V_{CC} = +2.85V, T_A = +25°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CASCADED PERFORMANCE (measured from IF input to DROUT (PA driver output))						
IF Frequency	f _{IF}	(Note 2)		200–600		MHz
RF Frequency Range	f _{RF}	(Note 2)	1920		1980	MHz
LO Frequency Range	f _{LO}	High-side LO case (Note 2)		2270–2580		MHz
Output Power (meets ACPR specifications)	P _{DROUT}	V _{GC} = 2.0V	3σ limit	4.4	+6	dBm
			6σ limit	3.8	+6	
Power Gain	G _P	V _{GC} = 2.0V	17	19.5		dB

MAX2383 W-CDMAアップコンバータ及びPAドライバ

MAX2383

AC ELECTRICAL CHARACTERISTICS (continued)

(MAX2383 EV Kit; $V_{CC} = +2.7V$ to $+3.0V$; $\overline{SHDN} = LO_EN = +1.5V$; IF source impedance = 400Ω (differential), IF input level = $-16dBm$ (differential); LO input level = $-10dBm$, differential LO drive from 150Ω source impedance; mixer upconverter and PA driver are cascaded directly through an interstage matching network; DROUT drives a 50Ω load impedance; $V_{GC} = 2.0V$; $f_{IF} = 380MHz$, $f_{RF} = 1920MHz$ to $1980MHz$, $f_{LO} = 2300MHz$ to $2360MHz$; $T_A = -40^\circ C$ to $+85^\circ C$. Typical values are at $V_{CC} = +2.85V$, $T_A = +25^\circ C$, unless otherwise noted.) (Note 1)

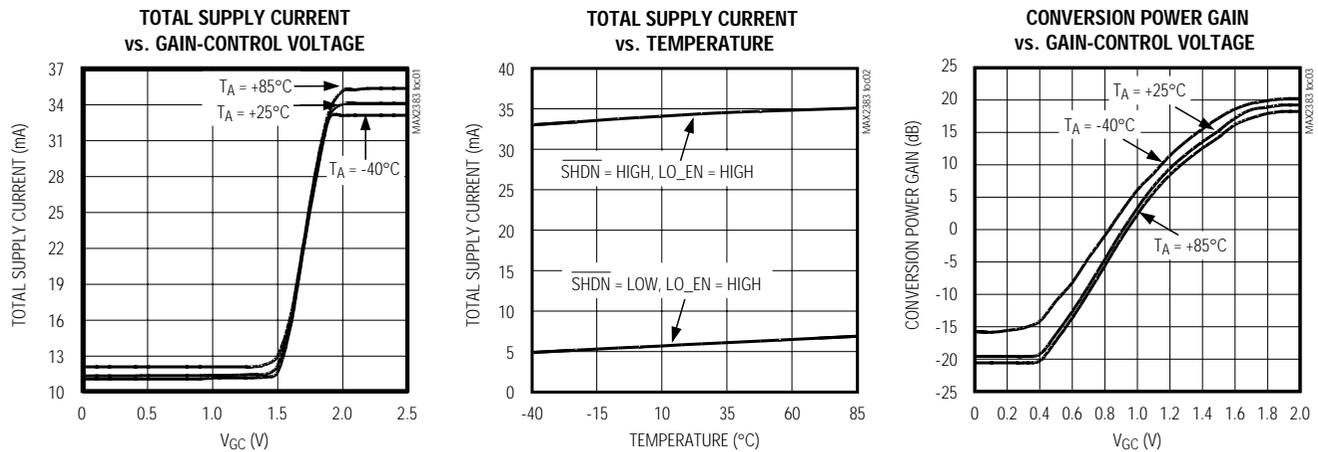
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Gain-Control Range		$V_{GC} = 0.5V$ to $2.0V$, $P_{IF} \leq -35dBm$	25	35		dB
Adjacent Channel Power Ratio	ACPR1	$V_{GC} = 2.0V$ (5MHz offset / 3.84MHz BW)			-46	dBc
Alternate Channel Power Ratio	ACPR2	$V_{GC} = 2.0V$ (10MHz offset / 3.84MHz BW)			-56	dBc
Out-of-Band Noise Power in RX Band		$V_{GC} = 2.0V$, $P_{DROUT} = +6dBm$ (TX: 1980MHz; RX: 2110MHz)		-144	-140	dBm/ Hz
TX In-Band Noise Power		$V_{GC} = 2.0V$, $P_{DROUT} = +6dBm$		-139	-135	dBm/ Hz
TX In-Band Noise Power		$V_{GC} = 0.5V$, $P_{DROUT} = -35dBm$		-147		dBm/ Hz
Recommended LO Input Level	P_{LO}	Differential	-13	-10	-7	dBm

Note 1: Minimum and maximum values are guaranteed by design and characterization over temperature and supply voltages.

Note 2: Operation outside this frequency range is possible, but has not been verified.

標準動作回路

(MAX2383 EV Kit; $V_{CC} = +2.85V$; $\overline{SHDN} = LO_EN = V_{CC}$, $V_{GC} = 2.0V$; IF source impedance = 400Ω (differential), IF input level = $-16dBm$ (differential); LO input level = $-10dBm$, differential LO drive from 150Ω source impedance; mixer upconverter and PA driver are cascaded through an interstage matching network; DROUT drives a 50Ω load impedance; $f_{IF} = 380MHz$, $f_{RF} = 1950MHz$, $f_{LO} = 2330MHz$; $T_A = +25^\circ C$.)



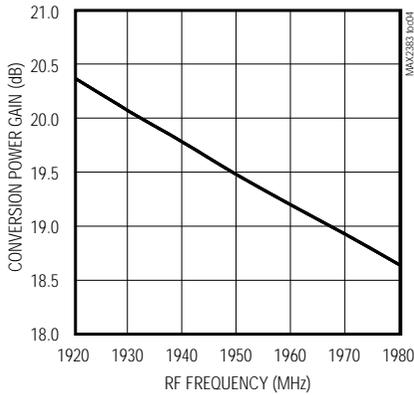
パワー制御付 W-CDMAアップコンバータ及びPAドライバ

MAX2383

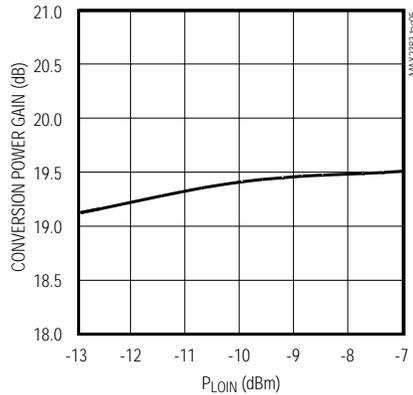
標準動作回路(続き)

(MAX2383 EV Kit; $V_{CC} = +2.85V$; $\overline{SHDN} = LO_EN = V_{CC}$, $V_{GC} = 2.0V$; IF source impedance = 400Ω (differential), IF input level = $-16dBm$ (differential); LO input level = $-10dBm$, differential LO drive from 150Ω source impedance; mixer upconverter and PA driver are cascaded through an interstage matching network; DROUT drives a 50Ω load impedance; $f_{IF} = 380MHz$, $f_{RF} = 1950MHz$, $f_{LO} = 2330MHz$; $T_A = +25^\circ C$.)

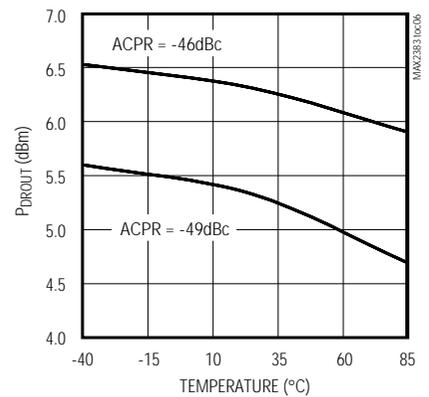
CONVERSION POWER GAIN vs. RF FREQUENCY



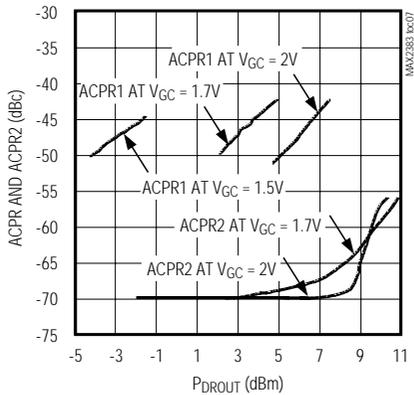
CONVERSION POWER GAIN vs. LO INPUT LEVEL



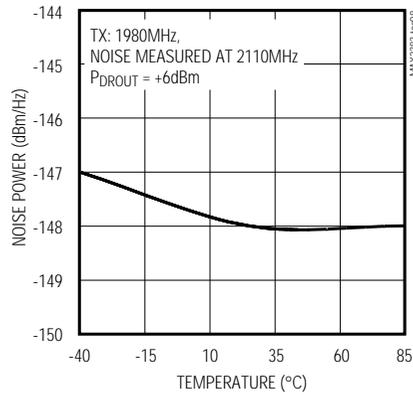
PDROUT vs. TEMPERATURE



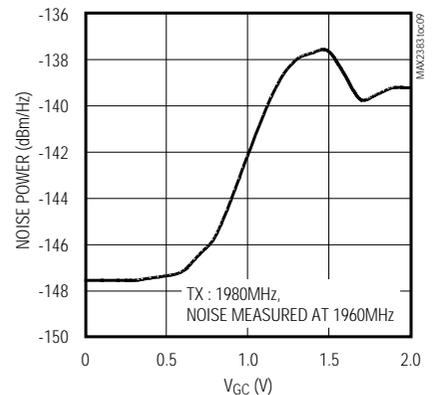
ACPR1 AND ACPR2 vs. PDROUT



RX BAND NOISE POWER vs. TEMPERATURE



INBAND NOISE POWER vs. GAIN-CONTROL VOLTAGE



LO LEAKAGE vs. GAIN-CONTROL VOLTAGE

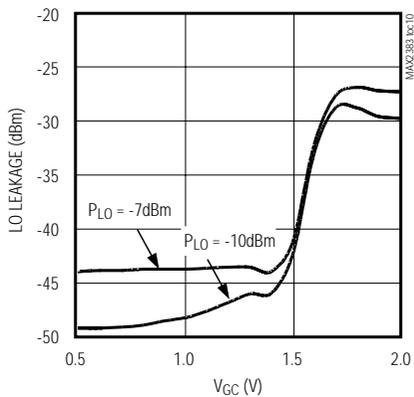
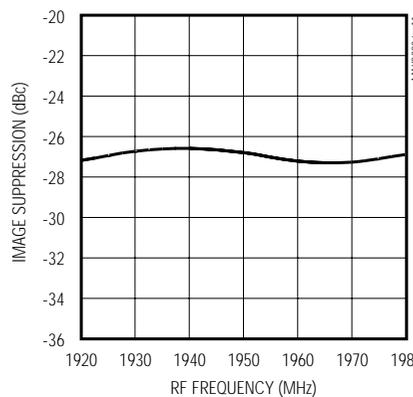
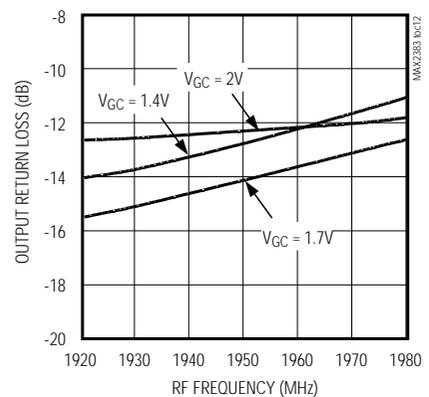


IMAGE SUPPRESSION vs. RF FREQUENCY



OUTPUT RETURN LOSS vs. RF FREQUENCY



MAX2383

MAX2383

MAX2383

MAX2383

MAX2383

MAX2383

端子説明

端子	名称	機能
A1+	LO_EN /LO+	LOバッファインプットピン。ローの時、LOバッファが停止します。またLOポートの非反転入力。LOがシングルエンドで駆動時はGNDにACカップリングが可能。
A2	VCC	電源ピン。330pFコンデンサを使用して可能な限りピンに近接してGNDにバイパス。
A3	DROUT	PAドライバ出力ピン。50Ωに外部マッチング。
A4	GND	RFのグランドリファレンス
B1	SHDN/ LO-	シャットダウンピン。ローの時、LOバッファ以外の全てが停止します。またLOポートの非反転入力。LOがシングルエンドで駆動時はGNDにACカップリング可能。
B3	GC	パワー制御入力ピン(制御電圧0.5V~2.0V)
B4	DRIN	PAドライバ入力ピン(中間ノード)50Ωに外部マッチング可能
C1	IFIN-	反転IF入力(IFIN+及びIFIN-間の差動公称インピーダンス400Ω)
C2	IFIN+	非反転IF入力(IFIN+及びIFIN-間の差動公称インピーダンス400Ω)
C3	RFOUT	アップコンバータ出力ポート(中間ノード)50Ωに外部マッチング可能
C4	GND	RFのグランドリファレンス

詳細

可変利得ミキサ

MAX2383にはミキサバッファ利得制御回路と組み合わせたダブルバランストギルバートセルミキサー、及びミキサバッファが含まれています。ミキサはIFポートで差動駆動されます。ミキサのLO入力は低ノイズ、誘導負荷バッファを介して調整されます。ミキサの差動出力はオンチップバルンを介し、出力ピン(RFOUT)を駆動するシングルエンドコモンエミッタアンプを駆動します。ミキサバッファは誘導縮退及び外部誘導負荷を伴うシングルエンド入出力コモンエミッタステージです。更に、これらの回路はユーザの電流ソースで低ノイズ定縮退電圧を生成するために設計された「VCS」ジェネレータからバイアスされます。これらバイアス回路はまた選定回路をパワーダウンするために必要な制御、また利得制御及び電流スロットルバックを提供します。

PAドライバ

PAバッファは誘導縮退及び外部誘導負荷を伴うシングルエンドの入出力コモンエミッタステージです。

アプリケーション情報

LOバッファ入力

外部LOは、差動LOバッファに差動又はシングルエンドでインタフェースされています。この2本のピンはデバイスの制御入力としても機能します。従って、チップ制御回路にDCカップリングされ、そしてLOポートにAC

カップリングされています。SHDN及びLO_ENは両方のピンがローに駆動されると、IC全体をオフにします。LO_ENは、アップコンバータ及びドライバがオン/オフされる時にLOバッファをオンに維持する方法を提供することにより、ゲートトランスミッションモードでVCOプリングを低減する助けとなります。LOバッファの負荷を避けるにはLO_EN/LO+ピンとLO_ENロジック入力間に10kΩ絶縁抵抗器、及びSHDN/LO-ピンとSHDNロジック入力間に10kΩの絶縁抵抗器を接続します。

差動IF入力

MAX2383は差動IFフィルタにインタフェースするための差動IF入力ポートを備えています。IFピンはIFポートにACカップリングされなければなりません。標準IF周波数は380MHzですが、本デバイスは200MHz~600MHz範囲で動作可能です。この2つのIF入力間の差動インピーダンスは1.0pF並列で約400Ωです。

中間マッチング

ミキサバッファは、ミキサのRFOUTピンとPAドライバ入力ピン(DRIN)間を接続する中間マッチングネットワークを介して、後段のPAドライバを駆動します。2個の直列インダクタ及び並列コンデンサから構成されたこのオフチップマッチングネットワークは電流消費量を増加させることなくイメージ抑圧比が25dBc以上達成できるように設計されています。このオフチップ共振回路のクオリティファクタが、通過帯域利得平坦性という観点からイメージ抑圧レベル及び使用可能な帯域を決定する要因となります。

パワー制御付 W-CDMAアップコンバータ及びPAドライバ

MAX2383

PAドライバ出力

PAドライバ出力DROUTはバイアスを適正なものにするためのV_{CC}への外部インダクタを必要とするオープンコレクタ出力です。出力マッチング部品は最上の直線性及びリターンロスを考慮にいれて選択されています。デバイス全体から望ましいカスケードACPR性能を達成するには中間マッチングネットワーク部品とドライバ出力マッチング部品を調整することが重要です。

レイアウトの問題

最高の性能を得るには信号配線のレイアウトとともに、電源に関する問題にも留意してください。EVキットはレイアウト例として使用できます。グランド接続、及び電源バイパスが最も重要です。

電源及びSHDNバイパス

330pFコンデンサを使用し、V_{CC}をV_{CC}ピンに可能な限り近接してGNDにバイパスして下さい。各バイパスコンデンサはグランドプレーンへ別個のビアを使用し、また、インダクタンスを低減するためにトレースの長さを最短にします。各グランドピンはグランドプレーンへ3つの別個のビアを使います。

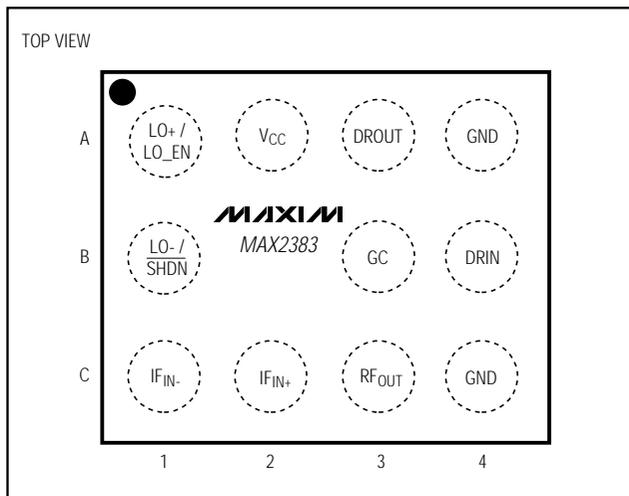
電源レイアウト

ICの異なる部分のカップリングを最小限に抑えるための理想的な電源レイアウトは中央V_{CC}ノードに大型デカップリングコンデンサが装備されたスター構成です。この中央ノードからV_{CC}トレースが分岐して、PCボードの別々のV_{CC}ノードに行きます。各トレース端は、RF周波数動作においてESRが低いバイパスコンデンサです。この構成は各V_{CC}ピンで局所的なデカップリングを提供します。高周波では、1つの電源ピンから漏れるあらゆる信号には中央V_{CC}ノードへの(V_{CC}トレースインダクタンスによって生成された)比較的高いインピーダンスが、その他の電源ピンへはそれ以上に高いインピーダンスに見え、バイパスコンデンサを介したグランドへは低いインピーダンスに見えます。

インピーダンスマッチングネットワークレイアウト

DROUT及び中間マッチングネットワークはレイアウトに関連した寄生要素に非常に敏感です。寄生インダクタンスを最小限に抑えるためにすべてのトレースを短くし、チップに可能な限り近接して部品を配置して下さい。寄生キャパシタンスを最小限に抑えるためにプレーン面積を最小にして下さい。

ピン配置



UCSP信頼性

チップスケールパッケージ(UCSP)は他のパッケージに比べて基板スペースを大きく縮小するユニークなパッケージです。ユーザの組立て方法、回路基板素材、及び使用環境がUCSPの信頼性に密接に関連してきます。UCSPを使用する場合に、ユーザはこれらを十分に検証する必要があります。このフォームファクタは従来のメカニカル信頼性試験でパッケージ製品と同様の性能を示さないかもしれません。動作寿命試験及び耐湿に対する性能は、主にウェハ加工過程によって決定され、性能上の妥協はありません。

UCSPにとって、メカニカルストレスに対する性能はより注意して考慮される点です。パッケージがユーザのPCボードに直接はんだ付けで取り付けられるので、UCSPの溶接点が完全な状態であることに注意すべきです。UCSPの性能信頼性を特長づけるために実施された試験によると、環境的なストレスが存在する中でも信頼性の高い性能が可能であることを示しています。環境的ストレス試験の結果、及び追加の使用データ並びに推奨に関する詳細はマキシム社のウェブサイト www.maxim-ic.comのUCSPアプリケーションノートをご参照下さい。

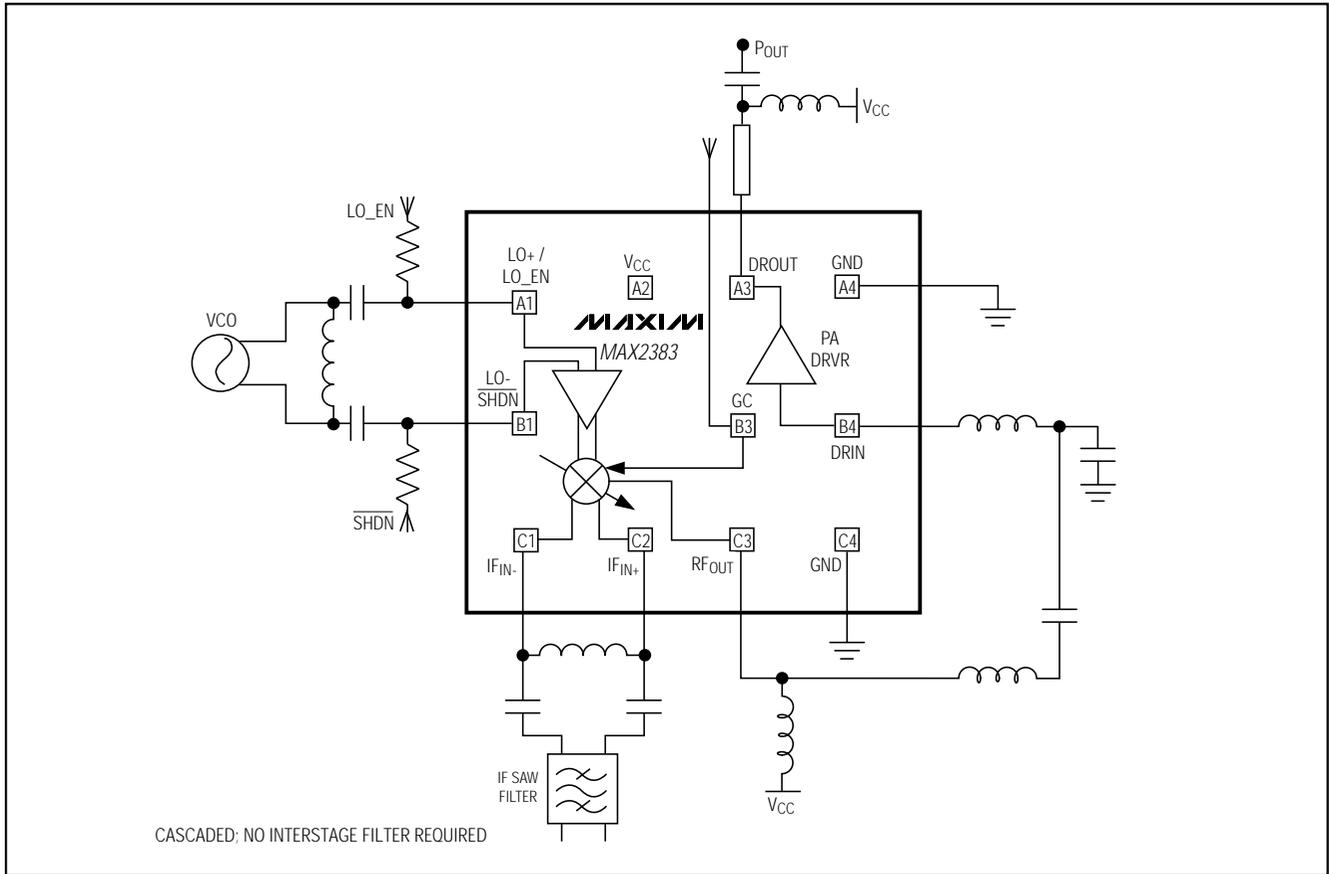
チップ情報

TRANSISTOR COUNT: 998

パワー制御付 W-CDMAアップコンバータ及びPAドライバ

標準動作回路

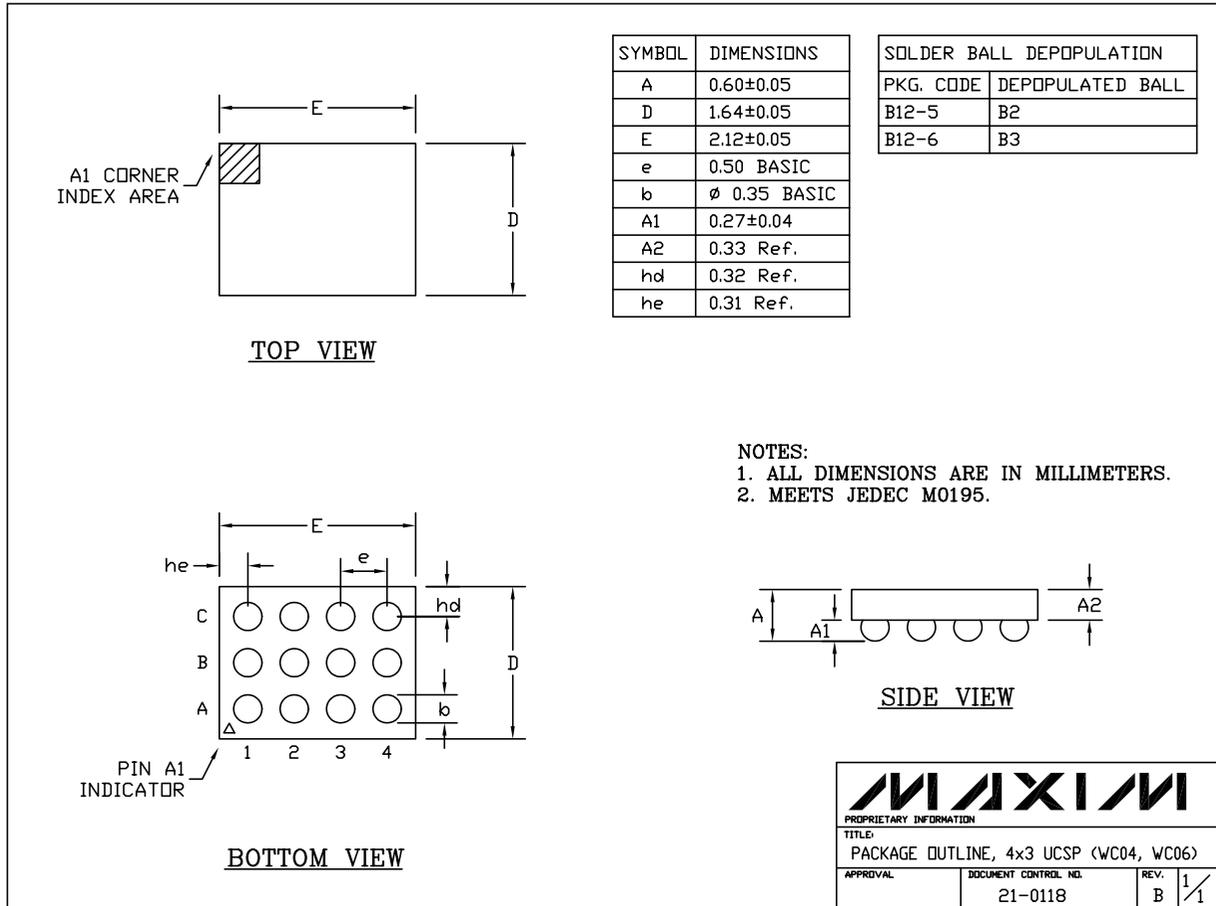
MAX2383



パワー制御付 W-CDMAアップコンバータ及びPAドライバ

MAX2383

パッケージ



12L UCSP 4x3, B12-5, EPS

販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

8 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2001 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.