

CPU電源用同期整流、
高速ステップダウンコントローラ

概要

MAX1638は、ハイエンドコンピュータシステムのCPU電源用、超高性能のステップダウンDC-DCコントローラです。高精度の出力電圧及び高速トランジェント応答が必要な仕様の厳しいアプリケーション用として設計されたこのデバイスは、+5V ± 10%電源から、1.3V ~ 3.5V、35A以上の出力を全精度 ± 1%で提供します。最新のダイナミッククロックCPUが原因で発生する出力トランジェントを、優れたダイナミック応答により補正します。このコントローラは、同期整流を適用することによって、90%以上の効率を達成しています。また、フライングコンデンサブートストラップ回路は、低価格の外部NチャネルMOSFETを駆動します。

スイッチング周波数は、300kHz、600kHz、1MHzのいずれかをピン選択できます。高いスイッチング周波数を適用すると小型表面実装型インダクタが使用できるうえ、出力フィルタコンデンサの条件を緩和できるため、ボード面積とシステムコストが低減します。

MAX1638は、24ピンSSOP及びQSOPパッケージ(将来のパッケージ)で提供され、デジタルプログラマブル出力、可変トランジェント応答、選択可能なAC負荷レギュレーション(0.5%、1%、又は2%)などの拡張機能を提供します。負荷トランジェントからの高速回復は、バックインダクタによって発生する遅延を除去するGlitchCatcher™電流ブースト回路によって保証しています。出力過電圧保護は、出力が標準レギュレーションポイントの200mV以上に上昇した時に100%のデューティでローサイドMOSFETをオンにする、クローバー回路で実行されます。この他、内部デジタルソフトスタート、パワーグッド出力、3.5V ± 1%リファレンス出力などの機能も備えています。

アプリケーション

Pentium Pro™、Pentium II™、PowerPC™、Alpha™
及びK6™システム

ワークステーション

デスクトップコンピュータ

LANサーバ

GTLバス終端

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1638EAG	-40°C to +85°C	24 SSOP
MAX1638EEG*	-40°C to +85°C	24 QSOP

ピン配置はデータシートの最後に記載されています。

* Future product—contact factory for package availability.

Pentium Pro及びPentium IIはIntel Corp.の商標です。

PowerPCはIBM Corp.の商標です。

AlphaはDigital Equipment Corp.の商標です。

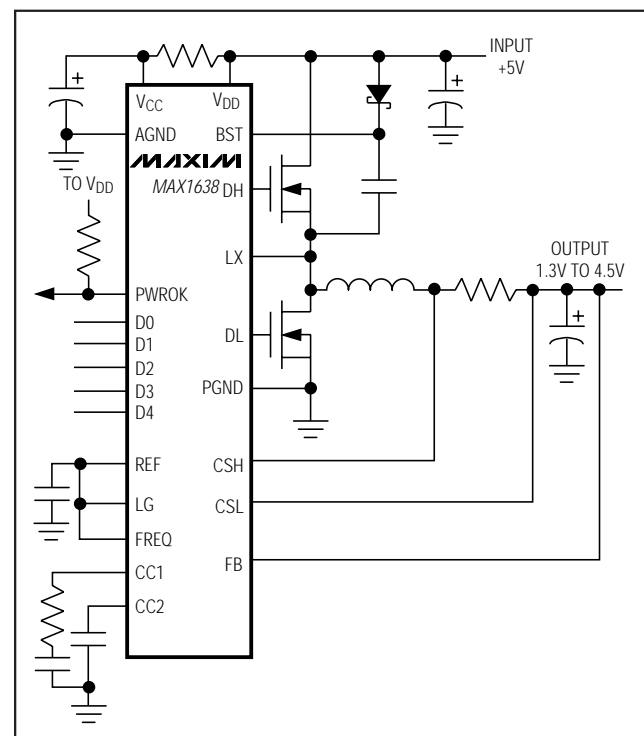
K6はAdvanced Micro Devices.の商標です。

GlitchCatcherはマキシム社の商標です。

特長

- ◆ 全入力全負荷範囲で±1%以上の出力精度
- ◆ NチャネルMOSFETを使用した90%以上の効率
- ◆ ピン選択高スイッチング周波数：
300kHz、600kHz、1MHz
- ◆ 出力電流：35A以上
- ◆ デジタルプログラマブル出力：1.3V ~ 3.5V
- ◆ 高速過渡応答の電流モード制御及び
サイクル毎の電流制限保護
- ◆ フの字電流制限による短絡保護
- ◆ 高速負荷過渡応答用のGlitch-Catcher回路
- ◆ クローバー過電圧保護
- ◆ パワーグッド(PWROK)出力
- ◆ デジタルソフトスタート
- ◆ 大電流(2A)駆動出力
- ◆ Intel VRM 8.2仕様に準拠

標準動作回路



CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

ABSOLUTE MAXIMUM RATINGS

V_{DD}, V_{CC}, PWROK to AGND-0.3V to 6V
 PGND to AGND±0.3V
 CSH, CSL to AGND-0.3V to (V_{CC} + 0.3V)
 NDRV, PDRV, DL to PGND-0.3V to (V_{DD} + 0.3V)
 REF, CC1, CC2, LG, D0-D4, FREQ,
 FB to AGND-0.3V to (V_{CC} + 0.3V)
 BST to PGND-0.3V to 12V
 BST to LX-0.3V to 6V
 DH to LX(LX - 0.3V) to (BST + 0.3V)

Continuous Power Dissipation (T_A = +70°C)
 QSOP (derate 8.70mW/°C above +70°C)696mW
 QSOP θ_{JC}40°C/W
 SSOP (derate 8.00mW/°C above +70°C)640mW
 SSOP θ_{JC}45°C/W
 Operating Temperature Range-40°C to +85°C
 Storage Temperature Range-65°C to +160°C
 Lead Temperature (soldering, 10sec)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = V_{CC} = D4 = +5V, PGND = AGND = D0-D3 = 0V, FREQ = REF, T_A = 0°C to +85°C, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Output Voltage (FB) Accuracy	Over line and load (Note 1)	T _A = +25°C to +85°C			±1	%
		T _A = 0°C to +85°C			±1.5	
Input Voltage Range	V _{CC} = V _{DD}		4.5		5.5	V
Input Undervoltage Lockout	V _{CC} rising edge, 1% hysteresis		4.0		4.2	V
V _{CC} Supply Current	V _{CC} = V _{DD} = 5.5V	Operating mode	FB overdrive = 200mV		2.5	mA
			FB overdrive = 0V		5	
		Shutdown mode	DAC code = 11111		0.3	
			V _{REF} = 0V		3.6	
V _{DD} Supply Current	V _{CC} = V _{DD} = 5.5V, FB forced 200mV above regulation point, operating or standby mode				0.1	mA
Reference Voltage	No load		3.465	3.5	3.535	V
Reference Load Regulation	0μA < I _{REF} < 100μA				10	mV
Reference Undervoltage Lockout	Rising edge, 1% hysteresis		2.7		3.0	V
Reference Short-Circuit Current	V _{REF} = 0V		0.5		4.0	mA
AC Load Regulation (Note 2)	CSH - CSL = 0mV to 80mV	LG = GND		0.5		%
		LG = REF		1		
		LG = V _{CC}		2		
DC Load Regulation (Note 2)	CSH - CSL = 0mV to 80mV	LG = GND		0.05		%
		LG = REF		0.1		
		LG = V _{CC}		0.2		
PWROK Trip Level	Rising FB, 1% hysteresis with respect to V _{REF}		-7.5	-6	-4.5	%
	Falling FB, 1% hysteresis with respect to V _{REF}		6.5	8	9.5	
PWROK Output Voltage Low	I _{SINK} = 2mA, V _{CC} = 4.5V				0.4	V
PWROK Output Current High	PWROK = 5.5V				1	μA
Switching Frequency	FREQ = V _{CC}		850	1000	1150	kHz
	FREQ = REF		540	600	660	
	FREQ = AGND		255	300	345	

CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = V_{CC} = D4 = +5V$, $PGND = AGND = D0-D3 = 0V$, $FREQ = REF$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Maximum Duty Cycle	FREQ = V_{CC}		85	90		%
LG, FREQ Input Voltage	GND (low)				0.2	V
	REF (mid)		3.3		3.7	
	V_{CC} (high)		$V_{CC} - 0.1$			
Logic Input Voltage Low	D0-D4, $V_{CC} = 4.5V$				0.8	V
Logic Input Voltage High	D0-D4, $V_{CC} = 5.5V$		2.0			V
D0-D4 Source Current	D0-D4 = 0V		2	5	10	μA
LG, FREQ Input Current					4	μA
CSH, CSL Input Current	CSH = CSL = 1.3V, D0-D3 = 5V, D4 = 0V				50	μA
FB Input Current					± 0.1	μA
CC1 Output Resistance				10		$k\Omega$
CC2 Transconductance				1		mmho
CC2 Clamp Voltage	Minimum		2.4		3.0	V
	Maximum		4		V_{CC}	
CC2 Source/Sink Current	100mV overdrive			100		μA
DH On-Resistance	BST - LX = 4.5V			0.7	2	Ω
DL On-Resistance	$V_{DD} = 4.5V$			0.7	2	Ω
DH, DL Source/Sink Current	DH = DL = 2.5V			2		A
DH, DL Dead Time			0	30		ns
PDRV Trip Level	With respect to V_{REF} , FB going low	$T_A = +25^\circ C$	-2.75	-2	-1.25	%
		$T_A = 0^\circ C$ to $+85^\circ C$	-3		-1	
NDRV Trip Level	With respect to V_{REF} , FB going high	$T_A = +25^\circ C$	1.25	2	2.75	%
		$T_A = 0^\circ C$ to $+85^\circ C$	1		3	
PDRV, NDRV Response Time	FB overdrive = 5%			75		ns
PDRV, NDRV On-Resistance	$V_{DD} = 4.5V$			2	5	Ω
PDRV, NDRV Source/Sink Current	PDRV = NDRV = 2.5V			0.5		A
PDRV, NDRV Minimum On-Time				100		ns
Current-Limit Trip Voltage	FB = 3.5V		85	100	115	mV
	FB = 0V (Foldback)		15	38	70	
Soft-Start Time	To full current limit			1536		1 / f_{osc}
BST Leakage Current	BST = 12V, LX = 7V, REF = GND				50	μA

CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

ELECTRICAL CHARACTERISTICS

($V_{DD} = V_{CC} = D4 = +5V$, $PGND = AGND = D0-D3 = 0V$, $FREQ = REF$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Voltage Range	$V_{CC} = V_{DD}$	4.5		5.5	V
Input Undervoltage Lockout	V_{CC} rising edge, 1% hysteresis	3.9		4.3	V
V _{CC} Supply Current	$V_{CC} = V_{DD} = 5.5V$, FB overdrive = 200mV	Operating mode		3	mA
		Shutdown mode	DAC code = 11111	0.4	
			$V_{REF} = 0V$	12	
V _{DD} Supply Current	$V_{CC} = V_{DD} = 5.5V$, FB forced 200mV above regulation point, operating or shutdown mode			0.2	mA
Reference Voltage	No load	3.448	3.5	3.553	V
Output Voltage (FB) Accuracy	Over line and load (Note 1)			±2.5	%
PWROK Trip Level	Rising FB, 1% hysteresis with respect to V_{REF}	-8	-6	-4	%
	Falling FB, 1% hysteresis with respect to V_{REF}	6	8	10	
Switching Frequency	$FREQ = V_{CC}$	800	1000	1200	kHz
	$FREQ = REF$	510	600	690	
	$FREQ = AGND$	240	300	360	
Maximum Duty Cycle	$FREQ = V_{CC}$	84	90		%
DH On-Resistance	$BST - LX = 4.5V$		0.7	2	Ω
DL On-Resistance	$V_{DD} = 4.5V$		0.7	2	Ω
Current-Limit Trip Voltage	$FB = 3.5V$	70	100	130	mV

Note 1: FB accuracy is 100% tested at $FB = 3.5V$ (code 10000) with $V_{CC} = V_{DD} = 4.5V$ to $5.5V$ and $CSH - CSL = 0mV$ to $80mV$. The other DAC codes are tested with $V_{CC} = V_{DD} = 5V$ and $CSH - CSL = 0$.

Note 2: AC load regulation sets the AC loop gain, to make tradeoffs between output filter capacitor size and transient response, and has only a slight effect on DC accuracy or DC load-regulation error.

Note 3: Specifications from $0^{\circ}C$ to $-40^{\circ}C$ are guaranteed by design, not production tested.

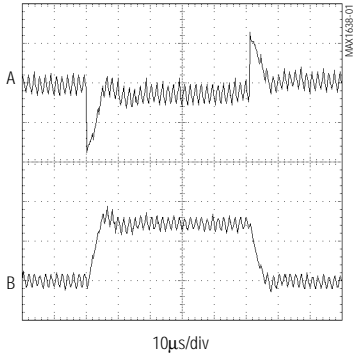
CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

標準動作特性

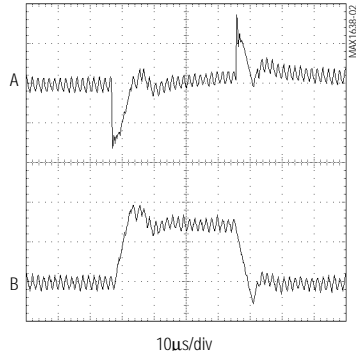
($T_A = +25^\circ\text{C}$, using the MAX1638 evaluation kit, unless otherwise noted.)

**LOAD-TRANSIENT RESPONSE
WITHOUT GLITCHCATCHER ($C_{OUT} = 880\mu\text{F}$)**



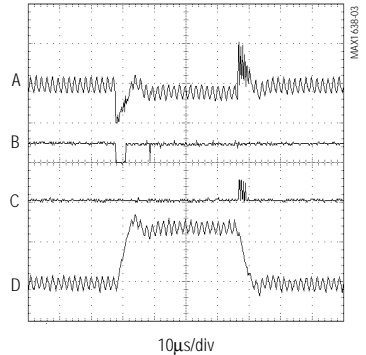
$V_{IN} = 5\text{V}$, $V_{OUT} = 2.0\text{V}$, $\text{LOAD} = 14\text{A}$, $3\text{A}/\mu\text{s}$
A: V_{OUT} , $50\text{mV}/\text{div}$, AC COUPLED
B: INDUCTOR CURRENT, $10\text{A}/\text{div}$

**LOAD-TRANSIENT RESPONSE
WITHOUT GLITCHCATCHER ($C_{OUT} = 440\mu\text{F}$)**



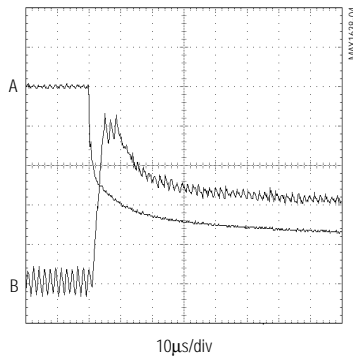
$V_{IN} = 5\text{V}$, $V_{OUT} = 2.0\text{V}$, $\text{LOAD} = 14\text{A}$, $3\text{A}/\mu\text{s}$
A: V_{OUT} , $100\text{mV}/\text{div}$, AC COUPLED
B: INDUCTOR CURRENT, $10\text{A}/\text{div}$

**LOAD-TRANSIENT RESPONSE
WITH GLITCHCATCHER**



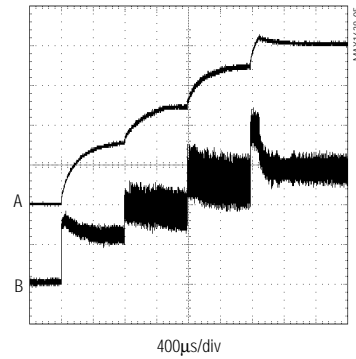
$C_{OUT} = 440\mu\text{F}$, $V_{IN} = 5\text{V}$, $V_{OUT} = 2.0\text{V}$, $\text{LOAD} = 14\text{A}$, $30\text{A}/\mu\text{s}$
A: V_{OUT} , $100\text{mV}/\text{div}$, AC COUPLED
B: PDRV, $5\text{V}/\text{div}$
C: NDRV, $5\text{V}/\text{div}$
D: INDUCTOR CURRENT, $10\text{A}/\text{div}$

FOLDBACK CURRENT LIMIT



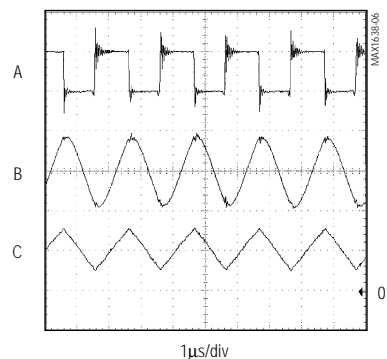
$V_O = 2.0\text{V}$ NOMINAL
A: V_{OUT} , $0.5\text{V}/\text{div}$
B: INDUCTOR CURRENT, $5\text{A}/\text{div}$

START-UP WAVEFORMS



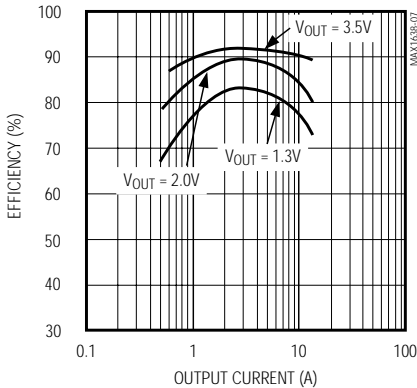
A: $V_{OUT} = 0.5\text{V}/\text{div}$
B: INDUCTOR CURRENT, $5\text{A}/\text{div}$

SWITCHING WAVEFORMS

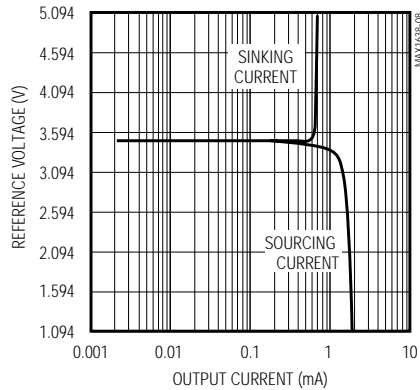


$V_{IN} = 5\text{V}$, $V_{OUT} = 2.5\text{V}$, $\text{LOAD} = 5\text{A}$
A: LX, $5\text{V}/\text{div}$
B: V_{OUT} , $20\text{mV}/\text{div}$, AC COUPLED
C: INDUCTOR CURRENT, $5\text{A}/\text{div}$

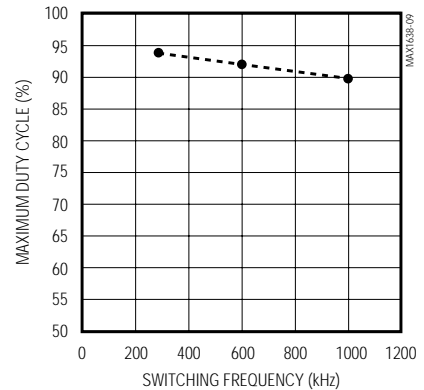
EFFICIENCY vs. OUTPUT CURRENT



**REFERENCE VOLTAGE
vs. OUTPUT CURRENT**



**MAXIMUM DUTY CYCLE
vs. SWITCHING FREQUENCY**



CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

端子説明

端子	名称	機能
1	BST	ハイサイドMOSFETゲート駆動用ブーストコンデンサバイパス。DHの V_{DD} から5Vゲート駆動を得るために、0.1 μ Fコンデンサ及び低リークショットキダイオードをブートストラップチャージポンプ回路として接続します。
2	PWROK	オープンドレインロジック出力。FBの電圧がセットポイントの+8% ~ -6%以内のとき、PWROKはハイです。
3	CSL	電流センスアンプの反転入力。電流センス抵抗はコントローラICの近くに配置し、ケルビン接続を使用してください。
4	CSH	電流センスアンプの非反転入力
5, 6, 7	D2, D1, D0	出力電圧のプログラミング用デジタル入力。D0 ~ D4は、出力を1.3V ~ 3.5Vの電圧に設定するためのロジック入力です(表2)。D0 ~ D4は、5 μ A電流ソースで内部的に V_{CC} にプルアップされます。
8	LG	ループ利得制御入力。LGは、ループ利得、AC負荷レギュレーション及び負荷過渡応答の関係を設定するための3レベル入力です。AC負荷レギュレーションエラーを2%、1%、又は0.5%に設定するには、LGをそれぞれ V_{CC} 、REF又はAGNDに接続します。
9	V_{CC}	5Vのアナログ電源入力。図1に示すようなRCフィルタネットワークを使用してください。
10	REF	3.5Vのリファレンス出力。REFからAGNDは0.1 μ F(min)でバイパスしてください。外部負荷に対して100 μ Aまでを供給します。コントローラをオフにするには、REFを2V以下にします。
11	AGND	アナロググランド
12	FB	電圧フィードバック入力。FBは、CPUのリモート電圧センスポイントに接続してください。この入力の電圧は、D0 ~ D4によって決まる値に安定化されます。
13	CC1	高速ループ補償コンデンサ入力。セラミックコンデンサ及び抵抗をCC1からAGNDに直列に接続してください。「フィードバックループの補償」の項を参照してください。
14	CC2	低速ループ補償コンデンサ入力。セラミックコンデンサをCC2からAGNDに接続してください。「フィードバックループの補償」の項を参照してください。
15	FREQ	周波数セレクト入力。 FREQ = V_{CC} : 1MHz FREQ = REF: 600kHz FREQ = AGND: 300kHz
16, 17	D4, D3	出力電圧のプログラミング用デジタル入力
18	NDRV	GlitchCatcher NチャンネルMOSFETドライバ出力。NDRVは、 V_{DD} ~ PGNDの範囲でスイングします。
19	PDRV	GlitchCatcher PチャンネルMOSFETドライバ出力。PDRVは、 V_{DD} ~ PGNDの範囲でスイングします。
20	V_{DD}	MOSFETドライバ用5V電源入力。0.1 μ Fコンデンサと4.7 μ Fコンデンサを並列に接続し、 V_{DD} ピンの5mm以内で V_{DD} からPGNDをバイパスしてください。
21	DL	ローサイド同期整流器ゲート駆動出力。DLは、PGND ~ V_{DD} の範囲でスイングします。「BSTハイサイドゲートドライバ電源及びMOSFETドライバ」の項を参照してください。
22	PGND	パワーグランド
23	LX	スイッチングノード。LXは、ハイサイドMOSFETソース及びインダクタに接続してください。
24	DH	ハイサイドメインMOSFETスイッチゲート駆動出力。DHは、LXスイッチングノード電圧によってLXからBSTにスイングするフローティングドライバ出力です。「BSTハイサイドゲートドライバ電源及びMOSFETドライバ」の項を参照してください。

CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

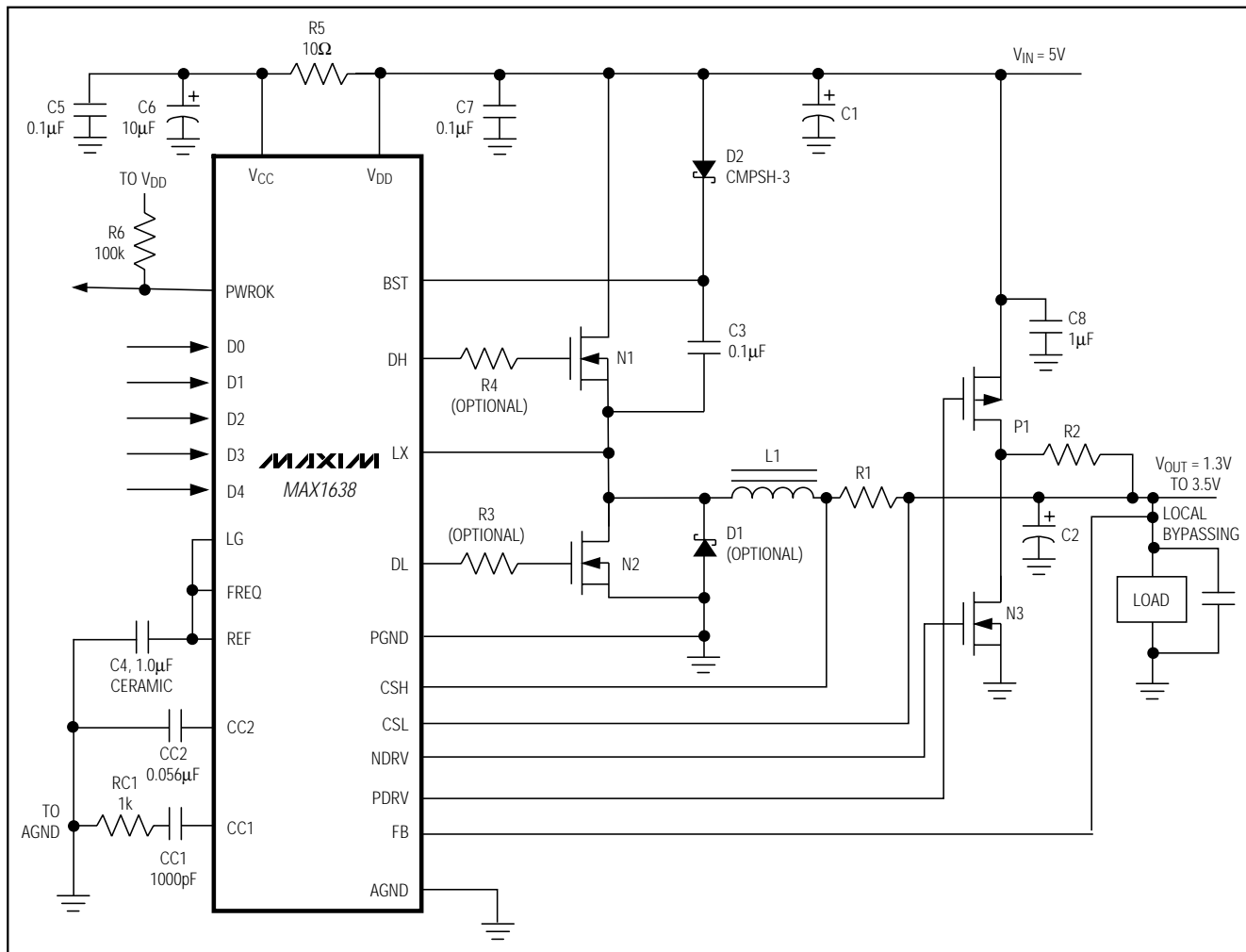


図1. 標準アプリケーション回路

標準アプリケーション回路

図1に示すMAX1638の設計済み回路は、19A以上の出力電流で広範囲のアプリケーションに適用できます。表1から希望する出力電流範囲に適切な部品を選択し、必要に応じて評価キットのPCボードレイアウトを調整してください。この回路は、コンデンサリップル電流などのストレス関連パラメータで最悪の場合の仕様を満たした時の、コスト、サイズ及び性能の適切な妥協点を表したものです。

MAX1638の回路は、指定された周波数用に設計されています。スイッチング周波数を変更する場合は、その

前にインダクタンス、出力フィルタキャパシタンス及びRC1抵抗値などの部品値を計算し直してください。表2に電圧調整DACコードを示します。

詳細

MAX1638は、スイッチモード、ステップダウン(バック)構成のDC-DCコンバータ用に設計されたBiCMOS電源コントローラです。同期整流は高い効率を提供します。このデバイスの目的は、仕様の厳しい今日のアプリケーションで、高精度、低ノイズ、優れた過渡応答及び高効率を提供することにあります。

CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

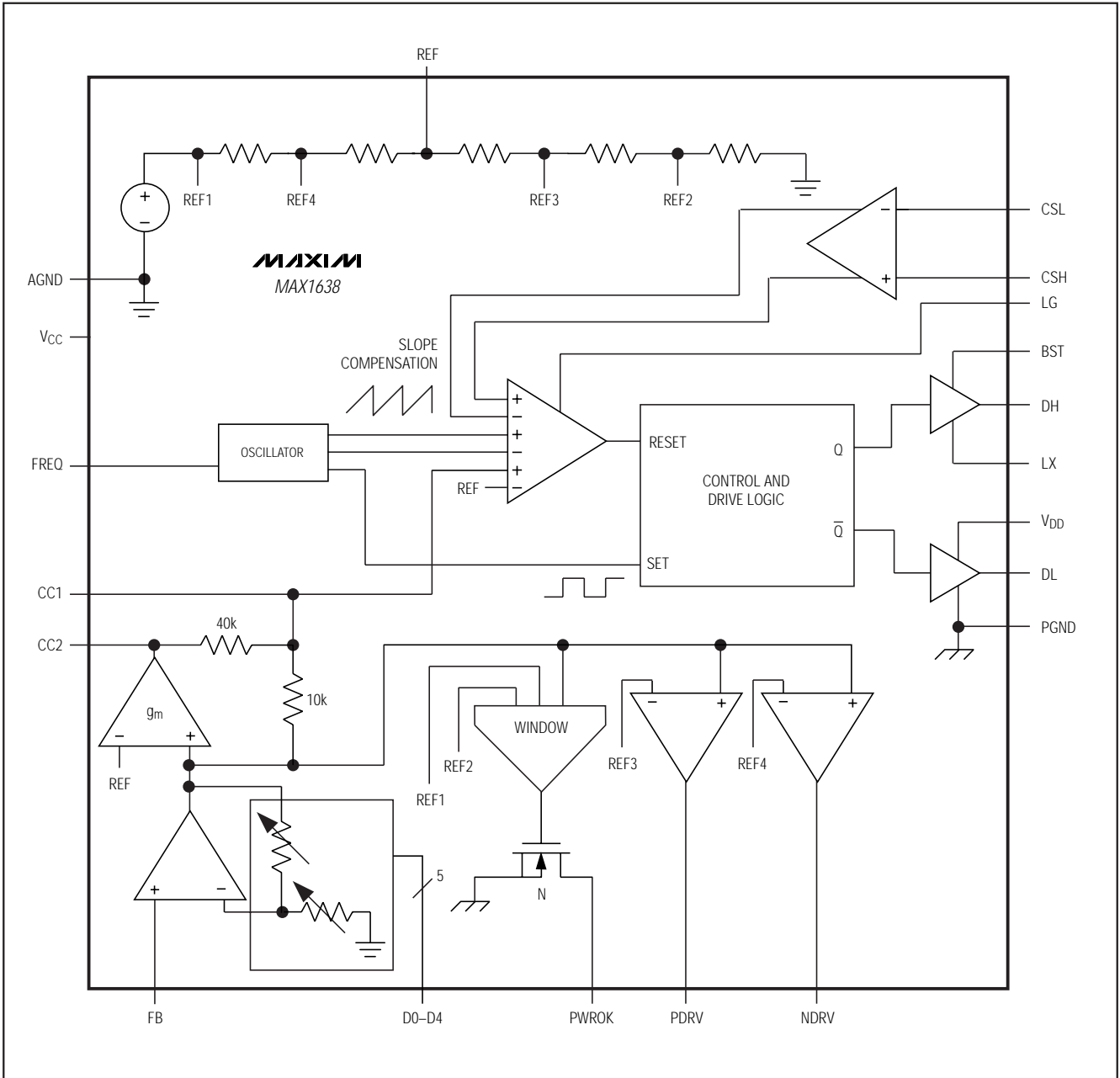


図2. 概略ブロック図

表1. 標準アプリケーション用部品リスト

COMPONENT	LOAD REQUIREMENT		
	2.0V, 14A	2.0V, 19A	1.3V, 19A
C1	(x3) Sanyo OS-CON 10SA220M (220μF)	(x4) Sanyo/OS-CON 10SA220M (220μF)	(x4) Sanyo/OS-CON 10SA220M (220μF)
C2	(x4) Sanyo OS-CON 4SP220M (220μF)	(x6) Sanyo OS-CON 4SP220M (220μF)	(x7) Sanyo OS-CON 4SP220M (220μF)
D1 (optional)	Nihon NSQ03A02 Schottky diode or Motorola MBRS340	Nihon NSQ03A02 Schottky diode or Motorola MBRS340	Nihon NSQ03A02 Schottky diode or Motorola MBRS340
D2	Central Semiconductor CMPSH-3	Central Semiconductor CMPSH-3	Central Semiconductor CMPSH-3
L1	Coiltronics UP4-R47 (0.47μH, 19A, SMD) or Panasonic ETQP1F0R7H (0.70μH, 19A, 1.6mΩ, SMD)	Panasonic ETQP2F1R0S (0.70μH, 23A, 0.94mΩ, SMD)	Panasonic ETQP2F1R0S (0.70μH, 23A, 0.94mΩ, SMD)
N1	Fairchild FDB7030L (10mΩ) or Int'l Rectifier IRL3803S (9mΩ)	(x2) Fairchild FDB7030L (10mΩ) or (x2) Int'l Rectifier IRL3803S (9mΩ)	(x2) Fairchild FDB7030L (10mΩ) or (x2) Int'l Rectifier IRL3803S (9mΩ)
N2	Fairchild FDB7030L (10mΩ) or Int'l Rectifier IRL3803S (9mΩ)	(x2) Fairchild FDB7030L (10mΩ) or (x2) Int'l Rectifier IRL3803S (9mΩ)	(x2) Fairchild FDB7030L (10mΩ) or (x2) Int'l Rectifier IRL3803S (9mΩ)
P1/N3 (optional)	Int'l Rectifier IRF7105 (0.4Ω/0.16Ω)	Int'l Rectifier IRF7307 (0.09Ω/0.05Ω)	Int'l Rectifier IRF7307 (0.09Ω/0.05Ω)
R1	(x2) Dale WSL-2512-R009-F (10mΩ)	(x2) Dale WSR-20.007 ±1% (7mΩ)	(x2) Dale WSR-20.007 ±1% (7mΩ)
R2 (optional)	Dale WSL-2512-R120-J (120mΩ)	—	—

Note: Parts used in evaluation board are shown in bold.

PWMコントローラブロック及びインテグレータ

電流モードPWMコントローラの心臓部は、バッファされたフィードバック信号、電流センス信号、スローブ補償ランプの3つの信号を加算するマルチ入力オープンループコンパレータです(図2)。このダイレクトサンギングは、出力電圧範囲でのサイクル毎の制御に理想的です。出力電圧誤差信号は、増幅フィードバック電圧を内部リファレンスと比較する誤差アンプで発生します。

発振器からの各パルスは、デューティ係数(約 V_{OUT}/V_{IN})によって決まる期間だけハイサイドスイッチをオンにするメインPWMラッチを設定します。電流モードフィードバックシステムは、ピークインダクタ電流を出力電圧誤差信号の関数として安定化します。(リップル電流を最小にするために、インダクタを比較的高い値に設定している場合)平均インダクタ電流はピーク電流とほぼ同一になるため、回路がスイッチモードのトランスコンダクタンスアンプとして動作します。

この回路は、通常デューティ係数制御(電圧モード)PWMで利用する2番目の出力LCフィルタポールを、より高い

周波数に押し上げます。内部ループの安定性を維持し、再生インダクタ電流の階段波を除去するために、スローブ補償ランプをメインPWMコンパレータ内に加算しています。インダクタ電流が最大電流制限しきい値を超えるような異常が発生した場合は、ハイサイドラッチがリセットされ、ハイサイドスイッチがオフになります。

内部リファレンス

3.5V内部リファレンス(REF)は、温度範囲0 ~ +85 の精度が(1%になっているため、システムリファレンスとして利用することができます。REFとAGND間は、0.1μF(min)セラミックコンデンサでバイパスしてください。大電流アプリケーションには、より大きな値(2.2μFなど)が適切です。負荷レギュレーションは、100μAまでの負荷で10mVです。リファレンス低電圧ロックアウトは2.7V~3Vとなっています。短絡電流は4mA以下です。

CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

同期整流器ドライバ

同期整流は、通常のショットキダイオードやMOSFETダイオードを低オン抵抗MOSFETスイッチでシャントすることにより、伝導損を低減します。また、同期整流器は、ハイサイドスイッチゲート駆動回路で使用するブーストチャージポンプをプリチャージすることによって、正しい起動を保証します。コスト面やその他の理由で同期パワーMOSFETの利用を避ける場合は、2N7002などの小型信号MOSFETを使用してください。

DL駆動波形は、DHハイサイド駆動波形の補数に過ぎません(クロスコンダクションやシュートスルーを防止するための標準制御不動時間: 30ns)。DL出力のオン抵抗は、0.7 (typ)及び2 (max)です。

BSTハイサイドゲート駆動電源 及びMOSFETドライバ

ハイサイドNチャンネルスイッチのゲート駆動電圧は、フライングコンデンサブースト回路で発生しています(図3)。このコンデンサは+5V電源によって交互に充電され、ハイサイドMOSFETのゲート端子及びソース端子と並列に配置されています。

ゲート駆動抵抗(R3及びR4)は、高速スルーLXノードの速度を低下し、コントローラICでのグラウンドバウンスを低減するため、スイッチング波形のジッタ低減に有効ですが、スイッチングロスが増大する可能性もあります。多くのアプリケーションでは、1 ~ 5 程度の抵抗で十分です。

GlitchCatcher電流ブーストドライバ

MAX1638には数十nsの間、数アンペアの負荷電流が必要になるアプリケーションで過渡応答を向上するために、GlitchCatcher電流ブースト回路(オプション)のドライバが内蔵されています。GlitchCatcherは、出力容量のESRが原因となって発生する出力電圧の急降下をオフセットするために使用されます。電流ブースト回路は、バックインダクタのフィルタ動作をバイパスし、入力から出力への直通経路を提供するため、過渡応答が向上します。出力がレギュレーション範囲から2%以上低下すると、Pチャンネル又はNチャンネルスイッチがオンになり、VIN又はグラウンドから出力へ電流が直接供給され、出力がレギュレーションに戻ります。このドライバの応答時間は75ns(typ)、最小オンタイムは

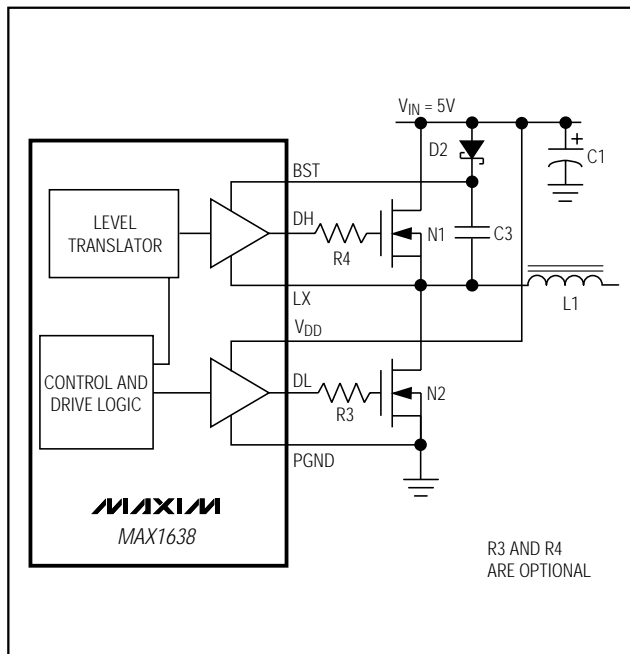


図3. ゲートドライバのブースト電源

100ns(typ)です。出力電圧が2V以下で、アプリケーションで最小出力キャパシタンスを使用する場合は、GlitchCatcherが最も有利です。

電流センス及び過負荷電流制限

センス抵抗(R1)までの電流からCSHとCSLの電圧差がピーク電流制限(100mV typ)を超えると、電流センス回路によってメインPWMラッチがリセットされ、ハイサイドMOSFETスイッチがオフになります。

電流モード制御は、最大過負荷保護を目的としたサイクル毎の電流制限機能を提供します。通常動作時は、電流センス抵抗で設定したピーク電流制限によって最大出力電流が決まります。出力を短絡すると、電流センスコンパレータの遅れによって、ピーク電流が設定した電流制限よりも高くなる場合があります。従って、出力(フィードバック)電圧が低下した時に、設定した電流制限ポイントが100mVから30mVに低下するように、フの字電流制限を適用しています(図4)。回路の短絡状態が解除されると、フィードバック電圧が上昇し、電流制限電圧が100mVに増大します。このフの字電流制限回路は、抵抗性負荷内での起動を保証できるように設計されています。

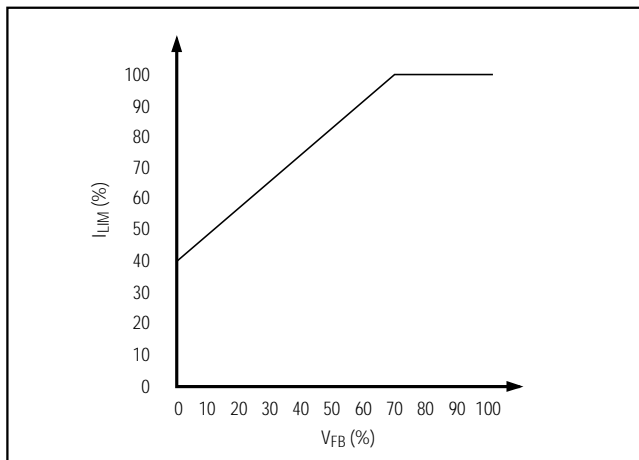


図4. フの字電流制限

ハイサイド電流検出

電流センス入力(CSH及びCSL)のコモンモード入力範囲は V_{CC} に拡張されているため、負荷側ではなく、入力側に電流センス抵抗を持つ回路構成が可能です(図5)。この構成では、デューティ係数に従ってセンス抵抗の消費電力が低減できるため、効率が向上します。

ハイサイド構成では、低抵抗経路を介し出力をGNDに直接短絡すると、電流センスコンパレータによって電流制限を適用できない場合があります。このような状況では、MOSFET $R_{DS(ON)}$ のような回路の寄生要素によって、短絡電流がピーク電流制限の設定値近くに制限されます。

高周波数コモンモードノイズを低減するには、電流センスピンと抵抗の間に低域フィルタネットワークを接続します。この場合、フィルタはオンタイムの約1/5の時定数(例えば、600kHzで130ns)で設計されたものが適切です。R7及びR8には、20 ~ 100 の範囲の抵抗が推奨できます。フィルタコンデンサC11とC12は、それぞれ V_{CC} からCSH及び V_{CC} からCSLに接続してください。

多くの設計では、39 Ω及び3.3nFが適切です。電流センスフィルタネットワークは、CSH及びCSLピンから2.5mm以内の場所で、ICにできるだけ近くなるように配置してください。

過電圧保護

出力が設定電圧を超えると、同期整流器(N2)がハイで(N1がロー)駆動されます。この結果、蓄積されたエネルギーがインダクタによって直ちに消費され、フォルト電流がグラウンドに流れます。

電流は、電流経路のソースインピーダンス及び寄生抵抗によって制限されるため、短絡ハイサイドMOSFETのような低インピーダンスフォルトの影響を防ぐために

は、ヒューズを+5V入力と直列に接続することが必要です。これを行わないと、ローサイドMOSFETが故障します。入力電圧が低電圧ロックアウトポイント以下になると、DLはローになります。

内部ソフトスタート

ソフトスタートは、起動時に内部電流リミットを徐々に増加し、入力サージ電流を低減します。内部DACは、オシレータの1536サイクルにわたる4段階(25mV、50mV、75mV及び100mV)で、電流制限しきい値を0Vから100mVに増大します。

設計手順

出力電圧の設定

出力電圧は、D0 ~ D4ピンを使用して選択します。MAX1638では、内部5ビットDACをフィードバック抵抗分圧器として使用しています。出力電圧はD0 ~ D4入力を使用し、1.3Vから3.5Vまでデジタル設定できます(表2)。

D0 ~ D4はロジック入力で、TTL及びCMOS両方の電圧レベルを受け付けます。MAX1638にはFB入力とAGND入力があるため、リモート電圧のケルビン接続とグラウンド検出により、フィードバック電圧のトレース抵抗の影響を回避できます。(詳細については、「PCボードレイアウトの留意点」を参照してください。)FB入力電流は0.1µA(max)です。

MAX1638のDACコード(D0 ~ D4)は、出力電圧範囲が1.8V(コード: 00101)から3.5V(コード: 10000)のIntel VRM 8.2仕様とコンパチブルになるよう設計されています。コード00110 ~ 01111は50mV単位で設計されているため、1.300Vまでの設定電圧が使用できます。コード11111はバックコントローラをオフにし、ICをシャットダウンモードにします(0.2mA typ)。

誤差アンプ利得の選択

誤差アンプ利得は、使用するCPUの電圧精度条件を満たすように設定します。MAX1638のループ利得制御入力(LG)は、DC/AC電圧精度と出力フィルタコンデンサ条件とのトレードオフで設定できるようになっています。AC負荷レギュレーションは、表3に示すようにLGを接続することによって、0.5%、1%又は2%に設定できます。

DC負荷レギュレーションは、通常AC負荷レギュレーションの10倍も良く、LGピンで設定した利得によって決まります。

CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

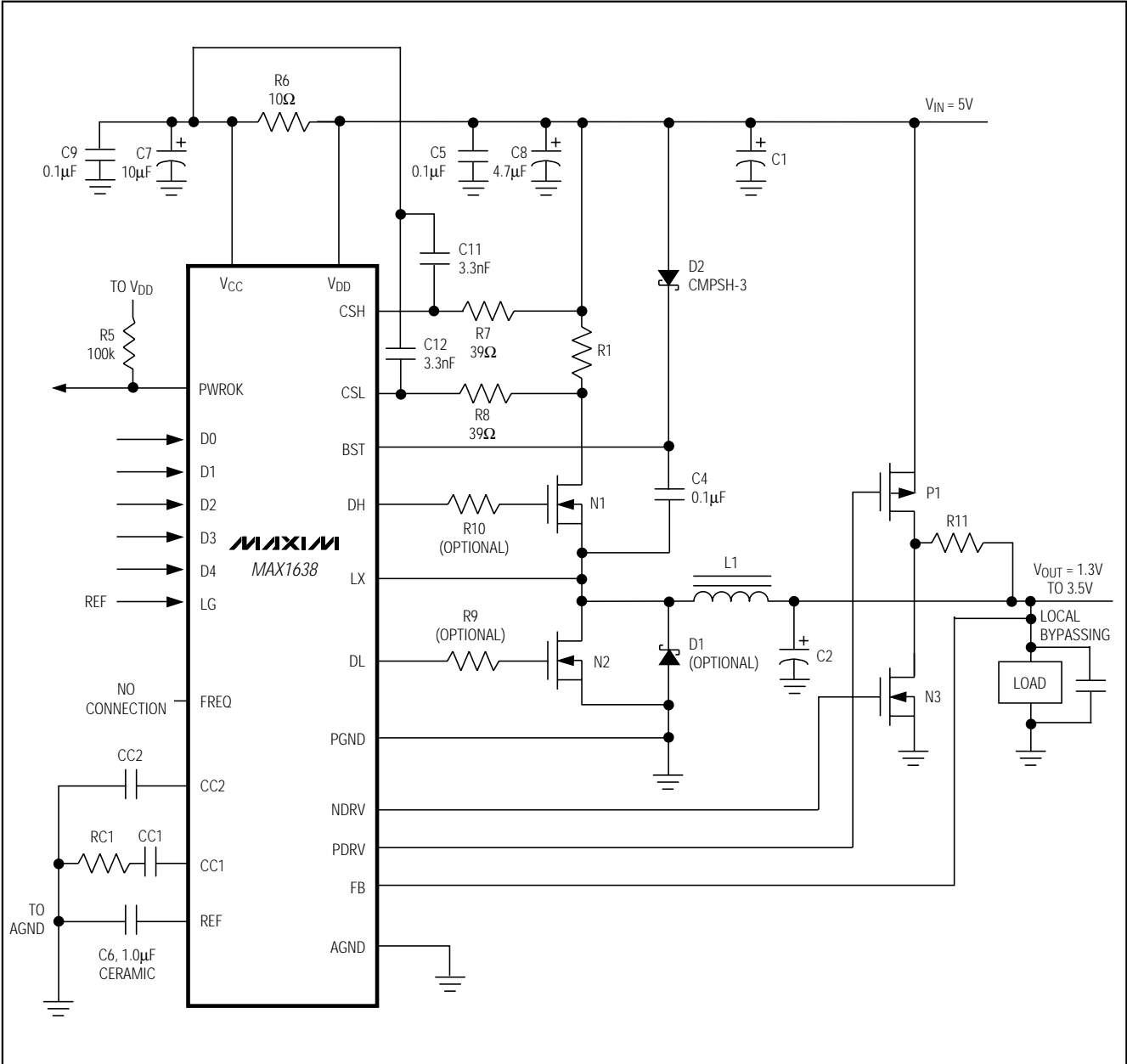


図5. ハイサイド電流検出を備えたバックレギュレータ

CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

表2. 出力電圧調整設定

D4	D3	D2	D1	D0	OUTPUT VOLTAGE (V)	COMPATIBILITY
0	0	0	0	0	2.050	Intel-compatible DAC codes
0	0	0	0	1	2.000	
0	0	0	1	0	1.950	
0	0	0	1	1	1.900	
0	0	1	0	0	1.850	
0	0	1	0	1	1.800	
0	0	1	1	0	1.750	
0	0	1	1	1	1.700	Continuation of 50mV increment to 1.3V
0	1	0	0	0	1.650	
0	1	0	0	1	1.600	
0	1	0	1	0	1.550	
0	1	0	1	1	1.500	
0	1	1	0	0	1.450	
0	1	1	0	1	1.400	
0	1	1	1	0	1.350	
0	1	1	1	1	1.300	
1	0	0	0	0	3.500	
1	0	0	0	1	3.400	
1	0	0	1	0	3.300	
1	0	0	1	1	3.200	
1	0	1	0	0	3.100	
1	0	1	0	1	3.000	
1	0	1	1	0	2.900	
1	0	1	1	1	2.800	
1	1	0	0	0	2.700	
1	1	0	0	1	2.600	
1	1	0	1	0	2.500	
1	1	0	1	1	2.400	
1	1	1	0	0	2.300	
1	1	1	0	1	2.200	
1	1	1	1	0	2.100	
1	1	1	1	1	N/A	Shutdown

インダクタの指定

指定する重要なインダクタパラメータは、インダクタンス値(L)、ピーク電流(I_{PEAK})、及びDC抵抗(R_{DC})の3つです。下に示した式では、DC負荷電流に対するインダクタのピークトゥピークAC電流の比である定数LIRを使用しています。LIRの値は、通常0.1 ~ 0.5です。LIRの値が大きくなるに連れ、より小さなインダクタを使用することができ、過渡応答もより良好になりますが、ロス及び出力リップルが増大します。サイズとロスの適切

表3. LGピン調整設定

LG CONNECTED TO:	AC LOAD-REGULATION ERROR (%)	DC LOAD-REGULATION ERROR (%)	TYPICAL A_E (VGAIN/IGAIN)
VCC	2	0.2	2
REF	1	0.1	4
GND	0.5	0.05	8

な妥協点は、30%のリプル電流対負荷電流比(LIR = 0.30)で、この場合ピークインダクタ電流がDC負荷電流の1.15倍になります。

$$L = \frac{V_{OUT} (V_{IN(MAX)} - V_{OUT})}{V_{IN(MAX)} \times f_{OSC} \times I_{OUT} \times LIR}$$

ここで、fは300kHz ~ 1MHzのスイッチング周波数、 I_{OUT} は最大DC負荷電流、LIRはDCインダクタ電流に対するAC電流の比(通常0.3)を示します。正確なインダクタ値を得ることはそれ程重要ではなく、サイズ、過渡応答、コスト及び効率の望ましい妥協点が得られるように調整できます。インダクタ値を低くするとサイズ及びコストを最小にできますが、この場合ピーク電流が高くなるため効率が低下します。一般に、インダクタ値を高くすると効率が向上しますが、ある点を過ぎると余分な巻数によって抵抗損が発生し、低いAC電流レベルの効果があまり得られなくなります。負荷過渡応答は、特に低い($V_{IN} - V_{OUT}$)差動電圧で、高インダクタ値の悪影響を受けます。

全負荷時のピークインダクタ電流は、上式を使用すると $1.15 \times I_{OUT}$ になりますが、次式で計算することもできます。

$$I_{PEAK} = I_{OUT} + \frac{V_{OUT} (V_{IN(MAX)} - V_{OUT})}{2f_{OSC} \times L \times V_{IN(MAX)}}$$

インダクタのDC抵抗は、高い性能を得る上での重要なパラメータであり、電流センス抵抗値よりも低くすることが必要です。

電流センス抵抗値の計算

電流センス抵抗値は、最悪の場合の最小電流制限スレッシュホールド電圧(「電気特性」参照)と最大負荷に必要なピークインダクタ電流を基に計算します。

「インダクタの指定」の項で示した式の I_{PEAK} を使用します。

$$R_{SENSE} = \frac{85mV}{I_{PEAK}}$$

CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

標準巻線抵抗の高インダクタンスは、性能低下につながります。この場合、表面実装のパワー金属ストリップ抵抗のような低インダクタンス抵抗が適切です。電流感知抵抗の電力定格は、次の値以上にしてください。

$$P_{\text{SENSE}} \geq \frac{(115\text{mV})^2}{R_{\text{SENSE}}}$$

高電流アプリケーションでは、希望する抵抗及び電力定格が得られるように、必要な数の抵抗を並列に接続してください。

出力フィルタコンデンサの選択

出力フィルタコンデンサ値は、一般にループ安定性に必要な実際のキャパシタンス値ではなく、有効直列抵抗(ESR)及び電圧定格条件によって決まります。通常のMAX1638アプリケーションでは、スイッチング電流が高く、レギュレーション条件が厳しいため、Kemet T510、AVX TPS、Sprague 595D、Sanyo OS-CON、Sanyo GXシリーズ等のスイッチングレギュレータアプリケーション用として設計された専用の低ESRコンデンサを使用してください。標準のアルミニウム電解コンデンサは、ESRが高く出力リップルと不安定性が増大するため、使用しないでください。出力電圧リップルは、通常フィルタコンデンサのESRによって支配され、 $I_{\text{RIPPLE}} \times R_{\text{ESR}}$ で概算できます。安定性を保証するためには、次式で得られる最小キャパシタンス及び最大ESR値を満足するコンデンサを使用することが必要です。

$$C_{\text{OUT}} > \frac{V_{\text{REF}} \left(1 + \frac{V_{\text{OUT}}}{V_{\text{IN(MIN)}}} \right)}{V_{\text{OUT}} \times R_{\text{SENSE}} \times f_{\text{OSC}}}$$

$$R_{\text{ESR}} < R_{\text{SENSE}}$$

フィードバックループの補償

不安定性が原因となる過剰な出力リップルや効率低下を避けるには、フィードバックループに正しい補償が必要です。補償は、フィードバックネットワークにゼロ及びポールを伴うフィルタ要素やパワースwitchングによって、DC-DCコンバータの転送機能に発生した望ましくないポールやゼロを取り消します。これらの補償ゼロ及びポールは、補償部品CC1、CC2及びRC1によって設定します。補償の目的は、ループ利得がユニティ以下になる周波数で、DC-DCコンバータの位相シフトが180°以下になるように保証し、安定性を提供することです。

サンプリングポール及び
出力フィルタESRゼロの取消し

高速電圧フィードバックループは、CC1ピンからAGNDへ抵抗及びコンデンサを直列に接続することにより補償します。CC1からのポールは、フィルタコンデンサESRのゼロを取消すように設定できます。従って、CC1のコンデンサは次のようになります。

$$CC1 = \frac{C_{\text{OUT}} \times R_{\text{ESR}}}{10\text{k}\Omega}$$

抵抗RC1は、スイッチング周波数によって発生するサンプリングポールの補償に使用できるゼロを設定します。RC1は次のように設定してください。

$$RC1 = \frac{\left(1 + \frac{V_{\text{OUT}}}{V_{\text{IN}}} \right)}{2f_{\text{OSC}} \times CC1}$$

CC1ピンの出力抵抗は10k です。

基本ポールの設定と負荷及び
出力フィルタポールの取消し

低速電圧フィードバックループは、CC2ピンからAGNDへセラミックコンデンサを追加することにより補償します。これは、DC負荷レギュレーション誤差を取り消すために利用する積分器ループです。基本ポール及び補償ゼロは、コンデンサCC2によって決まります。最大負荷電流で負荷及び出力フィルタコンデンサによって発生した望ましくないポールは、通常ゼロで取り消します。望ましくないポールの周波数付近又は僅か下にゼロを配置するには、次のようにCC2を選択します。

$$CC2 = \frac{1\text{mmho} \times C_{\text{OUT}}}{4} \times \frac{V_{\text{OUT}}}{I_{\text{OUT(MAX)}}}$$

CC2の積分器アンプのトランスコンダクタンスは1mmhoです。CC2の電圧スイングは、過渡応答時間を向上させるために、最小2.4V~3V、最大4V~ V_{CC} に内部クランプされます。CC2は100µAまでソース及びシンク可能です。

MOSFETスイッチの選択

2つの高電流NチャネルMOSFETは、 $V_{\text{GS}} = 4.5\text{V}$ でオン抵抗仕様を保証するロジックレベルタイプであることが必要です。ゲートしきい値仕様がこれ以下のもの(つまり3V maxより2V max)ほど好ましくなります。スイッチングロス最小にし、消費電力を低減するには、200nC以下のゲート充電が必要です。

MOSFETの消費電力の最も大きな要因は I^2R で、次に示すようにデューティ係数に従ってハイサイドMOSFETとローサイドMOSFET間に分配されます。

$$P_D(\text{ハイサイド}) = I_{\text{LOAD}}^2 \times R_{\text{DS(ON)}} \times \frac{V_{\text{OUT}}}{V_{\text{IN}}}$$

$$P_D(\text{ローサイド}) = I_{\text{LOAD}}^2 \times R_{\text{DS(ON)}} \times \left(1 - \frac{V_{\text{OUT}}}{V_{\text{IN}}}\right)$$

ゲート充電ロスはIC内で消費され、MOSFETを加熱することはありません。パッケージの熱抵抗仕様に従って温度上昇を計算し、両方のMOSFETが安全なジャンクション温度になるようにしてください。ハイサイドMOSFETでは、最大出力電圧及び最小入力電圧で消費が最悪になります。ローサイドMOSFETでは、出力を短絡した時の最大入力電圧で最悪になります(デューティ係数を100%とした場合)。

IC消費電力の計算

ICの消費電力は、両方のMOSFET内への平均ゲート充電電流に支配されます。この場合の平均電流は、およそ次のようになります。

$$I_{\text{DD}} = (Q_{\text{G1}} + Q_{\text{G2}}) \times f_{\text{OSC}}$$

ここで、 I_{DD} は駆動電流、 Q_{G} は各MOSFETの全ゲート充電、 f_{OSC} はスイッチング周波数を示します。

ICの消費電力は次のようになります。

$$P_D = I_{\text{CC}} \times V_{\text{CC}} + I_{\text{DD}} \times V_{\text{DD}}$$

ここで、 I_{CC} はICの自己消費電流を示します。

殆どの熱は、ピン、グラウンド及びパワープレーンに接続したトレースを通じて除去されるため、ICのジャンクション温度は、主にPCボードレイアウトによって決まります。グラウンドとパワープレーンを持つ典型的な4層ボードの24ピンSSOPでは、約60 mWの等価熱インピーダンスを示します。チップのジャンクション温度は、およそ次のようになります。

$$T_J = P_D \times \theta_{\text{JA}} + T_A$$

ここで、 T_A は周囲温度、 θ_{JA} は等価ジャンクション対周囲温度インピーダンスを示します。

整流ダイオードの選択

整流ダイオードD1は、ハイサイドMOSFETがオフになってからローサイドMOSFET同期整流器がオンになるまでの標準不動時間30nsに、負のインダクタスイングをキャッチするためのクランプです。MOSFETのボディダイオードの伝導を防ぐために、D1にショットキダイオードを使用することが必要です。D1を使用せずに、ボディダイオードで負のインダクタスイングをクランプすることもできますが、この場合効率が1%程低下します。3Aまでの負荷には1N5819ダイオードを、10Aまでの負荷には1N5822ダイオードを使用してください。

BST電源ダイオード及びコンデンサの追加

D2としては、低リークショットキダイオードを使用すると効率が多少向上しますが、殆どのアプリケーションでは1N4148などの信号ダイオードで十分です。但し、1N4001や1N5817などの高パワーダイオードの使用は避けてください。ショットキダイオードの場合は、高い動作温度で大きな逆リークが発生するものもあるため、注意して選択してください。BSTからLXは、0.1 μFコンデンサを使用してバイパスしてください。

入力コンデンサの選択

V_{CC} 及び V_{DD} ピンから5mm以内の場所で、 V_{CC} とAGND間及び V_{CC} とPGND間に0.1 μFセラミックコンデンサ及び10 μFコンデンサを接続してください。

入力コンデンサとして、リップル電流定格がRMS入力リップル電流以上でESRの低いものを選択し、必要に応じて幾つかのコンデンサを並列に接続します。RMS入力リップル電流は、次に示すように入力電圧と負荷電流によって決まり、 $V_{\text{IN}} = 2 \times V_{\text{OUT}}$ の時が最悪になります。

$$I_{\text{RMS}} = I_{\text{LOAD (MAX)}} \frac{\sqrt{V_{\text{OUT}} (V_{\text{IN}} - V_{\text{OUT}})}}{V_{\text{IN}}}$$

$$I_{\text{RMS}} = I_{\text{OUT}} / 2 \text{ when } V_{\text{IN}} = 2V_{\text{OUT}}$$

GlitchCatcher MOSFETの選択

電流ブースト回路には、Pチャネルスイッチ、Nチャネルスイッチ及び直列抵抗が必要です(図6)。過剰なオーバershootなしに出力レギュレーションを迅速に行うには、MOSFETの電流及び電流制限抵抗によって十分な負荷電流を供給する必要があります。ブースト電流値は最大負荷電流の1.5倍になるように設計し、MOSFETと電流制限抵抗は次の値を持つものを選択してください。

$$R_{\text{DS(ON),P(MAX)}} + R_{\text{LIMIT}} \approx \frac{V_{\text{IN}} - V_{\text{OUT}}}{1.5 I_{\text{OUT(MAX)}}}$$

及び

$$R_{\text{DS(ON),N(MAX)}} + R_{\text{LIMIT}} \approx \frac{V_{\text{OUT}}}{1.5 I_{\text{OUT(MAX)}}}$$

トランジェントエッジを遅くするために、ゲート抵抗が必要になることもあります。

CPU電源用同期整流、 高速ステップダウンコントローラ

MAX1638

アプリケーション情報

効率に関する留意点

ロス計算及び効率の向上に関しては、MAX796 ~ MAX799データシートを参照してください。

PCボードレイアウトの留意点

高電流、高周波数スイッチング電源で良好なレギュレーション、高効率及び安定性を達成するには、PCボードのレイアウトと配線をうまく行うことが必要です。パワースwitchング部品の配置及び高電流配線に関しては、PCボードのレイアウト担当者に明確な指示を与えるようにしてください。この場合、評価キットのPCボードレイアウトにできるだけ近くなるようにすることが勧められます。高電流回路のPCボードサンプルについては、マキシム社のアプリケーション部までお問い合わせください。

殆どのアプリケーションでは、回路を多層ボード上に設計し、4つ以上の銅層をフルに活用するようお勧めします。この場合、最上層は高電流電源とグランド接続に使用します。余分な銅は、擬似グランドプレーンとしてボード上に残しておきます。最下層はクワイエット接続(REF、FB、AGND)用として使用し、内部層は連続グランドプレーン用として使用します。グランドバウンス及びスイッチングノイズの低減には、グランドプレーン及び擬似グランドプレーンが必須です。

高電源部品(図1のC1、R1、N1、D1、N2、L1、C2)は、互いになるべく近くなるように配置してください。

高電流経路のグランドトレース長は最小にしてください。表面実装型電源部品は、それぞれのグランド端子が触れる寸前まで密集させて配置するのが適切です。グランド端子は、内部グランドプレーンを通さずに、最上層の銅の太い塗りつぶし領域(擬似グランドプレーン)を使用して接続します。出力端子側はバイアスを使用し、最上層擬似グランドプレーンを出力フィルタコンデンサグランド端子の内部層グランドプレーンに接続します。これによりIR効果及びグランドノイズが最小になり、ICのAGNDが電源の出力端子で検出できることとなります。

高電流経路のトレース長は最小にしてください。トレースは、非常に短くて太いものを使用し、C1からN1までは最大10mm、D1アノードからN2までは最大5mm、LXノード(N1ソース、N2ドレイン、D1カソード、インダクタL1)は最大15mmになるようにしてください。

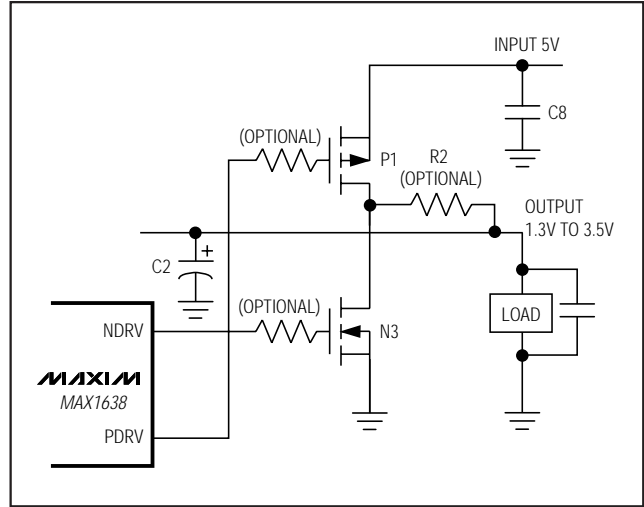
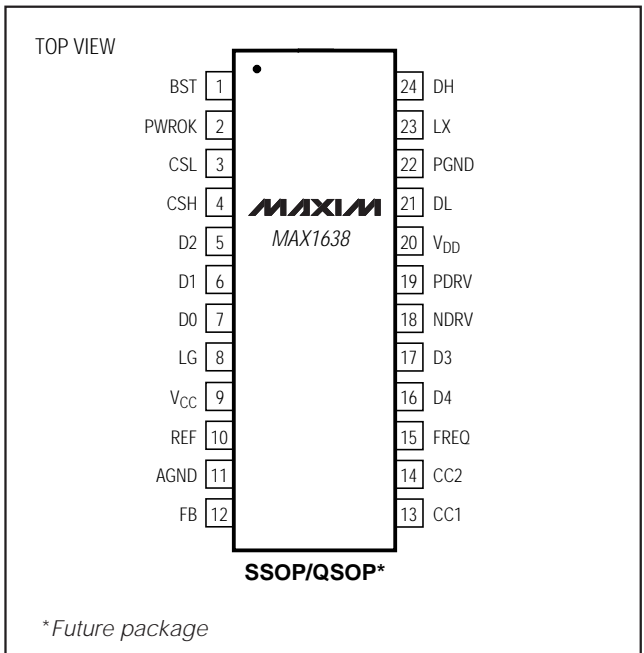


図6. GlitchCatcher回路

ピン配置



チップ情報

TRANSISTOR COUNT: 3135

SUBSTRATE CONNECTED TO AGND