

高速ステップダウンコントローラ CPU電源用同期整流器付

概要

MAX1624/MAX1625は、上位コンピュータシステム用の超高性能ステップダウンDC-DCコントローラです。適正動作のために出力電圧精度及び良好なトランジェント応答が必須な厳しいアプリケーション用に設計されており、+5V ± 10%電源から1.1V ~ 3.5V、35A以上の出力を全精度 ± 1%で提供します。優れたダイナミック応答により、最新のダイナミッククロック付CPUに起因する出力トランジェントを補正します。これらのコントローラは、同期整流によって90%以上の効率を達成しています。フライングコンデンサブートストラップ回路によって、安価な外付NチャネルMOSFETを駆動します。

スイッチング周波数は、抵抗を使用して100kHz ~ 1MHzの間で設定できます。スイッチング周波数が高いため、小型表面実装インダクタを使用することが可能なおうえ、出力フィルタコンデンサも小さくて済むため、ボード面積とシステムコストが節減できます。

MAX1624は24ピンSSOPパッケージで提供されており、追加機能としては100mVステップのデジタル設定出力、可変トランジェント応答、0.5%、1%及び2%を選択できるAC負荷レギュレーション及び電流ブーストMOSFET用のゲート駆動電圧等があります。MAX1625は出力を抵抗で調節することができ、16ピンナローSOPパッケージで提供されています。両素子のその他の特長としては、内部デジタルソフトスタート、パワーグッド出力及び3.5V ± 1%リファレンス出力等が挙げられます。最新のIntel V_{RM}/V_{ID} 規格に適合する類似のコントローラについては、MAX1638*のデータシートを参照してください。

アプリケーション

Pentium Pro™、Pentium III™、PowerPC™、Alpha™
及びK6™機器

デスクトップコンピュータ

LANサーバ

工業用コンピュータ

GTLバスターミネーション

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1624EAG	-40°C to +85°C	24 SSOP
MAX1625ESE	-40°C to +85°C	16 Narrow SO

ピン配置はデータシートの最後に記載されています。

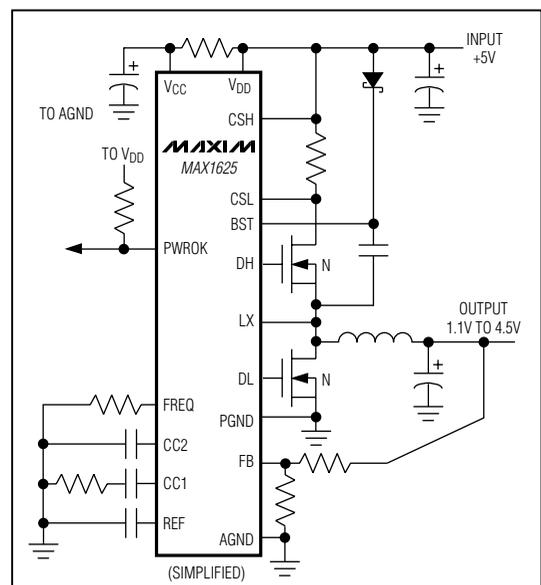
* 開発中

Pentium Pro及びPentium IIIはIntel Corp.の商標です。
PowerPCはIBM Corp.の商標です。
AlphaはDigital Equipment Corp.の商標です。
K6はAdvanced Micro Devicesの商標です。
GlitchCatcherはマキシム社の商標です。

特長

- ◆ 出力精度：全ライン及び全負荷範囲に渡り ± 1% 以内
- ◆ 効率：90%
- ◆ 優れたトランジェント応答
- ◆ 抵抗設定の固定スイッチング周波数：
100kHz ~ 1MHz
- ◆ 出力電流：35A以上
- ◆ デジタル可変出力：
1.1V ~ 3.5V(100mVステップ) (MAX1624)
- ◆ 抵抗可変出力：最低1.1V (MAX1625)
- ◆ リモートセンシング
- ◆ 可変ACループゲイン (MAX1624)
- ◆ 負荷トランジェント応答を速くする
GlitchCatcher™回路 (MAX1624)
- ◆ パワーグッド (PWROK) 出力
- ◆ 電流モードフィードバック
- ◆ デジタルソフトスタート
- ◆ 強力な2Aゲートドライバ
- ◆ 電流制限出力

標準動作回路



高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

ABSOLUTE MAXIMUM RATINGS

V_{DD}, V_{CC}, PWROK to AGND-0.3V to 6V
 PGND to AGND±0.3V
 CSH, CSL to AGND-0.3V to (V_{CC} + 0.3V)
 NDRV, PDRV, DL to PGND.....-0.3V to (V_{DD} + 0.3V)
 REF, CC1, CC2, LG, D0–D4, FREQ,
 FB to AGND-0.3V to (V_{CC} + 0.3V)
 BST to PGND-0.3V to 12V
 BST to LX-0.3V to 6V
 DH to LX.....(LX - 0.3V) to (BST + 0.3V)

Continuous Power Dissipation (T_A = ±70°C)
 24 Pin SSOP (derate 8.00mW/°C above +70°C)640mW
 16 Pin Narrow SO (derate 8.70mW/°C above 70°C).....696mW
 Operating Temperature Range
 MAX162_E_-40°C to +85°C
 Storage Temperature Range-65°C to +125°C
 Lead Temperature (soldering, 10sec)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = V_{CC} = D4 = +5V, PGND = AGND = D0–D3 = 0V, R_{FREQ} = 33.3kΩ, T_A = 0°C to +85°C, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Input Voltage Range	V _{CC} = V _{DD}		4.5		5.5	V
Input Undervoltage Lockout	V _{CC} rising edge, 1% hysteresis		4.0		4.2	V
V _{CC} Supply Current	V _{CC} = V _{DD} = 5.5V, FB overdrive = 200mV	Operating mode			2.5	mA
		Standby mode			0.3	
V _{DD} Supply Current	V _{CC} = V _{DD} = 5.5V, FB overdrive = 200mV, operating or standby mode				0.1	mA
Reference Voltage	No load		3.465	3.5	3.535	V
Reference Load Regulation	0μA < I _{LOAD} < 100μA				10	mV
Reference Undervoltage Lockout	Rising edge, 1% hysteresis		2.7		3.0	V
Reference Short-Circuit Current	V _{REF} = 0V		0.5		4.0	mA
FB Accuracy	MAX1624, over line and load (Note 1)	T _A = +25°C to +85°C			±1	%
		T _A = 0°C to +85°C			±1.5	
FB Set Voltage	MAX1625, over line and load (Note 2)	T _A = +25°C to +85°C			±1	%
		T _A = 0°C to +85°C			±1.5	
AC Load Regulation (Note 3)	CSH - CSL = 0mV to 80mV	MAX1624	LG = GND		0.5	%
			LG = REF		1	
			LG = V _{CC}		2	
		MAX1625		1		
DC Load Regulation (Note 3)	CSH - CSL = 0mV to 80mV	MAX1624	LG = GND		0.05	%
			LG = REF		0.1	
			LG = V _{CC}		0.2	
		MAX1625		0.1		
PWROK Trip Level	Rising FB, 1% hysteresis with respect to V _{REF}		-7.5	-6	-4.5	%
	Falling FB, 1% hysteresis with respect to V _{REF}		6.5	8	9.5	
PWROK Output Voltage Low	I _{SINK} = 2mA, V _{CC} = 4.5V				0.4	V
PWROK Output Current High	PWROK = 5.5V				1	μA
Switching Frequency	R _{FREQ} = 20kΩ		850	1000	1150	kHz
	R _{FREQ} = 33.3kΩ		540	600	660	
	R _{FREQ} = 200kΩ		85	100	115	

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = V_{CC} = D4 = +5V$, $PGND = AGND = D0-D3 = 0V$, $R_{FREQ} = 33.3k\Omega$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Maximum Duty Cycle	$R_{FREQ} = 20k\Omega$		85	90		%
LG Input Voltage	LG = GND (low)				0.2	V
	LG = REF (mid)		3.3		3.7	
	LG = V_{CC} (high)		$V_{CC} - 0.2$			
Logic Input Voltage Low	$D0-D4$; $V_{CC} = 5.5V$				0.8	V
Logic Input Voltage High	$D0-D4$; $V_{CC} = 4.5V$		2.0			V
$D0-D4$ Input Current	$D0-D4 = 0V$, $5V$				± 1	μA
LG Input Current					4	μA
CSH, CSL Input Current	MAX1624, CSH = CSL = 1.3V, $D0-D3 = 5V$, $D4 = 0V$				50	μA
	MAX1625, CSH = CSL = 1.1V				50	
FB Input Current	FB = 1.1V				± 0.1	μA
CC1 Output Resistance				10		$k\Omega$
CC2 Transconductance				1		mmho
CC2 Clamp Voltage	Minimum		2.4		3.0	V
	Maximum		4		V_{CC}	
CC2 Source/Sink Current	100mV overdrive			100		μA
DH On-Resistance	BST - LX = 4.5V			0.7	2	Ω
DL On-Resistance	$V_{DD} = 4.5V$			0.7	2	Ω
DH, DL Source/Sink Current	DH = DL = 2.5V			2		A
DH, DL Dead Time			0	30		ns
PDRV Trip Level	With respect to V_{REF} , FB going low	$T_A = +25^\circ C$	-2.75	-2	-1.25	%
		$T_A = 0^\circ C$ to $+85^\circ C$	-3		-1	
NDRV Trip Level	With respect to V_{REF} , FB going high	$T_A = +25^\circ C$	1.25	2	2.75	%
		$T_A = 0^\circ C$ to $+85^\circ C$	1		3	
PDRV, NDRV Response Time	FB overdrive = 5%			75		ns
PDRV, NDRV On-Resistance	$V_{DD} = 4.5V$			2	5	Ω
PDRV, NDRV Source/Sink Current	PDRV = NDRV = 2.5V			0.5		A
PDRV, NDRV Minimum On-Time				100		ns
Current-Limit Trip Voltage			85	100	115	mV
Soft-Start Time	To full current limit			1536		1 / f_{OSC}
BST Leakage Current	BST = 12V, LX = 7V, REF = GND				50	μA

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

ELECTRICAL CHARACTERISTICS

($V_{DD} = V_{CC} = D4 = +5V$, $PGND = AGND = D0-D3 = 0V$, $R_{FREQ} = 33.3k\Omega$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Voltage Range	$V_{CC} = V_{DD}$	4.5		5.5	V
Input Undervoltage Lockout	V_{CC} rising edge, 1% hysteresis	3.9		4.3	V
V_{CC} Supply Current	$V_{CC} = V_{DD} = 5.5V$, FB overdrive = 200mV	Operating mode		3	mA
		Standby mode		0.4	
V_{DD} Supply Current	$V_{CC} = V_{DD} = 5.5V$, FB overdrive = 200mV, operating or standby mode			0.2	mA
Reference Voltage	No load	3.447	3.5	3.553	V
FB Accuracy	MAX1624, over line and load			± 2.5	%
FB Set Voltage	MAX1625			± 2.5	%
PWROK Trip Level	Rising FB, 1% hysteresis with respect to V_{REF}	-8	-6	-4	%
	Falling FB, 1% hysteresis with respect to V_{REF}	6	8	10	
Switching Frequency	$R_{FREQ} = 20k\Omega$	800	1000	1200	kHz
	$R_{FREQ} = 33.3k\Omega$	510	600	690	
	$R_{FREQ} = 200k\Omega$	80	100	120	
Maximum Duty Cycle	$R_{FREQ} = 20k\Omega$	84	90		%
DH On-Resistance	BST - LX = 4.5V		0.7	2	Ω
DL On-Resistance	$V_{DD} = 4.5V$		0.7	2	Ω
Current-Limit Trip Voltage		70	100	130	mV

Note 1: FB accuracy is 100% tested at FB = 3.5V (code 10000) with $V_{CC} = V_{DD} = 4.5V$ to 5.5V and CSH - CSL = 0mV to 80mV. The other DAC codes are tested at the major transition points with $V_{CC} = V_{DD} = 5V$ and CSH - CSL = 0. FB accuracy at other DAC codes over line and load is guaranteed by design.

Note 2: FB set voltage is 100% tested with $V_{CC} = V_{DD} = 4.5V$ to 5.5V and CSH - CSL = 0mV to 80mV.

Note 3: AC load regulation sets the AC loop gain, to make tradeoffs between output filter capacitor size and transient response, and has only a slight effect on DC accuracy or DC load-regulation error.

Note 4: Specifications from 0°C to -40°C are not production tested.

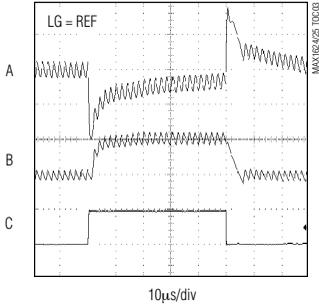
高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

標準動作特性

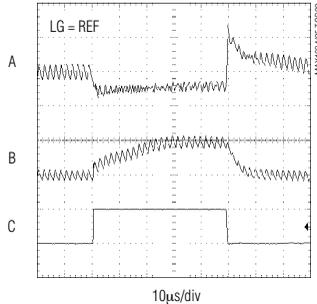
($T_A = +25^\circ\text{C}$, using the MAX1624 evaluation kit, unless otherwise noted.)

**MAX1624
LOAD-TRANSIENT RESPONSE
(WITHOUT GLITCHCATCHER)
(1.1V)**



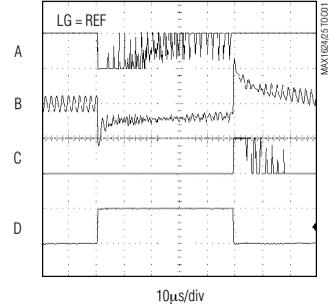
A: V_{OUT} , 50mV/div, AC COUPLED
B: INDUCTOR CURRENT, 10A/div
C: LOAD CURRENT, 0A TO 10A, $t_{RISE} = t_{FALL} = 100\text{ns}$

**MAX1624
LOAD-TRANSIENT RESPONSE
(WITH GLITCHCATCHER)
(1.1V)**



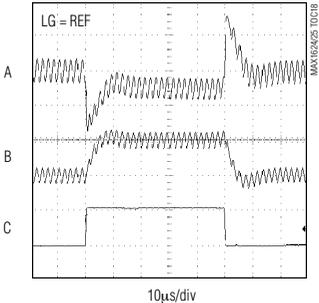
A: V_{OUT} , 50mV/div, AC COUPLED
B: INDUCTOR CURRENT, 10A/div
C: LOAD CURRENT, 0A TO 10A, $t_{RISE} = t_{FALL} = 100\text{ns}$

**MAX1624
LOAD-TRANSIENT RESPONSE DETAIL
(WITH GLITCHCATCHER)
(1.1V)**



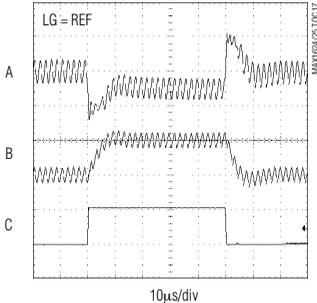
A: PDRV, 5V/div
B: V_{OUT} , 50mV/div, AC COUPLED
C: NDRV, 5V/div
D: LOAD CURRENT, 0A TO 10A, $t_{RISE} = t_{FALL} = 100\text{ns}$

**MAX1624
LOAD-TRANSIENT RESPONSE
(WITHOUT GLITCHCATCHER)
(2.5V)**



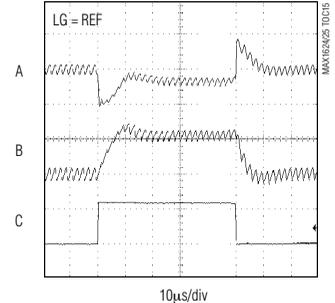
A: V_{OUT} , 50mV/div, AC COUPLED
B: INDUCTOR CURRENT, 10A/div
C: LOAD CURRENT, 0A TO 10A, $t_{RISE} = t_{FALL} = 100\text{ns}$

**MAX1624
LOAD-TRANSIENT RESPONSE
(WITH GLITCHCATCHER)
(2.5V)**



A: V_{OUT} , 50mV/div, AC COUPLED
B: INDUCTOR CURRENT, 10A/div
C: LOAD CURRENT, 0A TO 10A, $t_{RISE} = t_{FALL} = 100\text{ns}$

**MAX1624
LOAD-TRANSIENT RESPONSE
(WITHOUT GLITCHCATCHER)
(3.5V)**



A: V_{OUT} , 100mV/div, AC COUPLED
B: INDUCTOR CURRENT, 10A/div
C: LOAD CURRENT, 0A TO 11A, $t_{RISE} = t_{FALL} = 100\text{ns}$

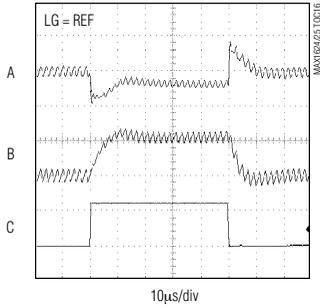
高速ステップダウンコントローラ CPU電源用同期整流器付

標準動作特性(続き)

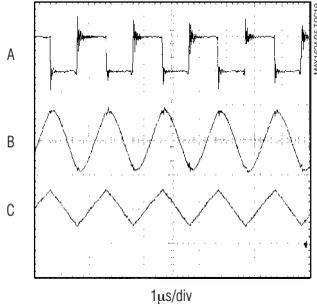
($T_A = +25^\circ\text{C}$, using the MAX1624 evaluation kit, unless otherwise noted.)

MAX1624/MAX1625

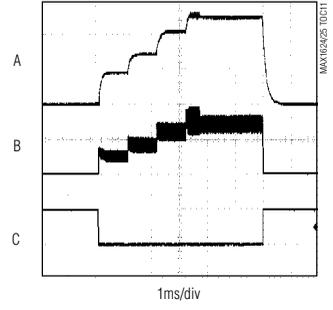
**MAX1624
LOAD-TRANSIENT RESPONSE
(WITH GLITCHCATCHER)
(3.5V)**



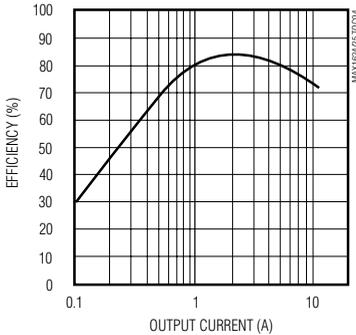
**MAX1624
SWITCHING WAVEFORMS**



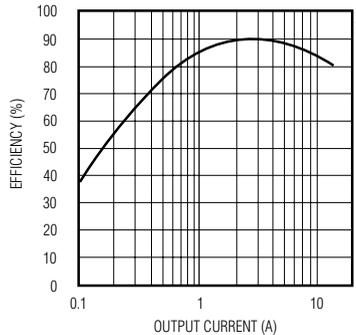
**MAX1624
STARTUP AND STANDBY RESPONSE**



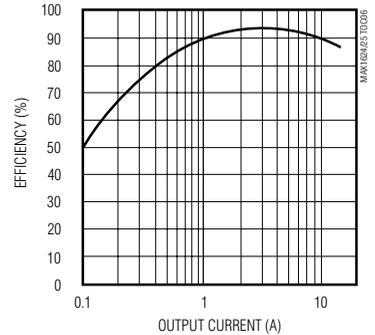
**MAX1624
EFFICIENCY vs. OUTPUT CURRENT
($V_{OUT} = 1.1\text{V}$)**



**MAX1624
EFFICIENCY vs. OUTPUT CURRENT
($V_{OUT} = 2.5\text{V}$)**



**MAX1624
EFFICIENCY vs. OUTPUT CURRENT
($V_{OUT} = 3.5\text{V}$)**



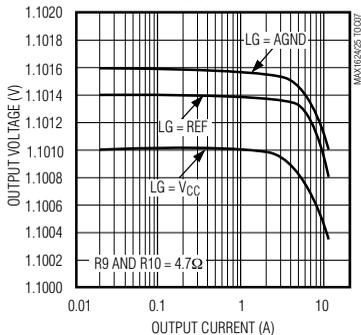
高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

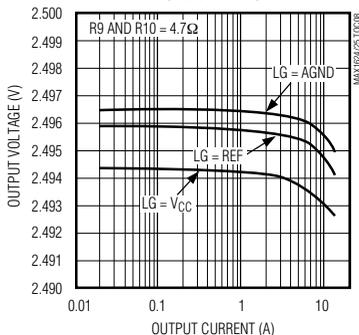
標準動作特性(続き)

($T_A = +25^\circ\text{C}$, using the MAX1624 evaluation kit, unless otherwise noted.)

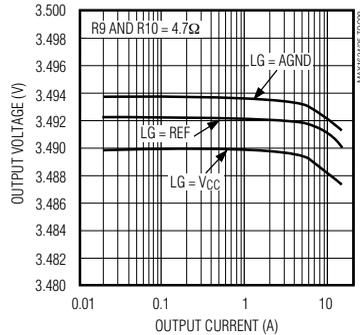
MAX1624
OUTPUT VOLTAGE vs. OUTPUT CURRENT
($V_{\text{out}} = 1.1\text{V}$)



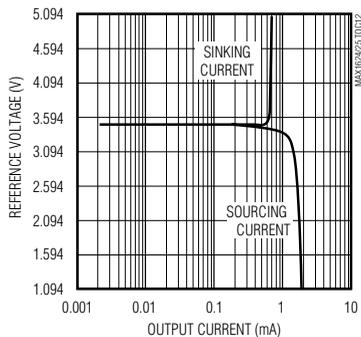
MAX1624
OUTPUT VOLTAGE vs. OUTPUT CURRENT
($V_{\text{out}} = 2.5\text{V}$)



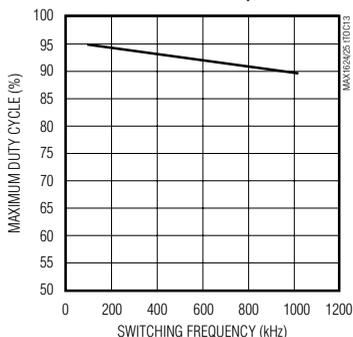
MAX1624
OUTPUT VOLTAGE vs. OUTPUT CURRENT
($V_{\text{out}} = 3.5\text{V}$)



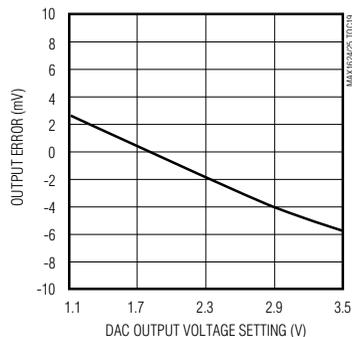
REFERENCE VOLTAGE
vs. OUTPUT CURRENT



MAXIMUM DUTY CYCLE
vs. SWITCHING FREQUENCY



MAX1624
OUTPUT ERROR vs.
DAC OUTPUT VOLTAGE SETTING



高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

端子説明

端子		名称	機能
MAX1624	MAX1625		
1	1	BST	ハイサイドMOSFETゲート駆動用のブーストコンデンサバイパス。DH用の5Vゲート駆動電圧をV _{DD} から得るため、ブートストラップチャージポンプとして0.1μFコンデンサと低リークショットキダイオードを接続してください。
2	2	PWROK	オープンドレインロジック出力。PWROKはFBの電圧が設定値の+8%及び-6%の範囲内にある時にハイになります。
3	3	CSL	電流検出アンプの反転入力。電流検出抵抗はコントローラICにできるだけ近いところに配置し、ケルビン接続にしてください。CSLではRCフィルタネットワークを使用してください(図1)。
4	4	CSH	電流検出アンプの非反転入力。CSHではRCフィルタネットワークを使用してください(図1)。
5, 6, 7	—	D2, D1, D0	出力電圧設定用のデジタル入力。D0~D4のロジック入力で出力電圧を1.1V~3.5V(100mVステップ)に設定します。
8	—	LG	ループゲイン制御入力。LGはループゲイン対AC負荷レギュレーション及び負荷トランジェント応答の妥協点を求めるために使用される3レベル入力です。LGをV _{CC} 、REF又はAGNDに接続すると、AC負荷レギュレーションエラーがそれぞれ2%、1%又は0.5%になります。
9	5	V _{CC}	アナログ電源入力(5V)。図1に示すRCフィルタネットワークを使用してください。
10	6	REF	リファレンス出力(3.5V)。0.1μF min)を使用してREFをAGNDにバイパスしてください。外部負荷に対して最大100μAのソースになります。REFを強制的に2V以下にするとコントローラがターンオフします。
11	7	AGND	アナロググランド
12	8	FB	電圧フィードバック入力。 MAX1624: FBをCPUのリモート電圧検出ポイントに接続してください。この入力の電圧はD0~D4で決められた値に安定化されます。 MAX1625: 出力とAGNDの間の(FBの近くに配置した)フィードバック抵抗分圧器をここに接続してください。FBは1.1Vに安定化されます。
13	9	CC1	高速ループ補償コンデンサ入力。CC1とAGNDの間に、セラミックコンデンサ及び抵抗を直列に入れてください。「フィードバックループの補償」の項を参照してください。
14	10	CC2	低速ループ補償入力。CC2とAGNDの間にセラミックコンデンサを接続してください。「フィードバックループの補償」の項を参照してください。
15	11	FREQ	周波数設定入力。FREQから5mm以内の位置にAGNDへの抵抗を接続し、これによりスイッチング周波数を100kHz~1MHzの範囲で設定します。FREQピンは通常2V DCです。
16, 17	—	D4, D3	出力電圧を設定するためのデジタル入力。
18	—	NDRV	GlitchCatcher NチャンネルMOSFETドライバ出力。NDRVはV _{DD} とPGNDの間でスイングします。
19	—	PDRV	GlitchCatcher PチャンネルMOSFETドライバ出力。PDRVはV _{DD} とPGNDの間でスイングします。
20	12	V _{DD}	MOSFETドライバ用の5V電源入力。V _{DD} ピンから5mm以内の位置で0.1μFコンデンサ及び4.7μFコンデンサを並列に接続し、V _{DD} をPGNDにバイパスしてください。
21	13	DL	ローサイド同期整流器ゲート駆動出力。DLはPGNDとV _{DD} の間でスイングします。「BSTハイサイドゲートドライバ電源及びMOSFETドライバ」の項を参照してください。
22	14	PGND	電源グランド
23	15	LX	スイッチングノード。LXをハイサイドMOSFETソース及びインダクタに接続してください。
24	16	DH	ハイサイドメインMOSFETスイッチゲート駆動出力。DHはLXとBSTの間でスイングするフローティングドライバ出力で、LXスイッチングノード電圧の上に加算されています。「BSTハイサイドゲートドライバ電源及びMOSFETドライバ」の項を参照してください。

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

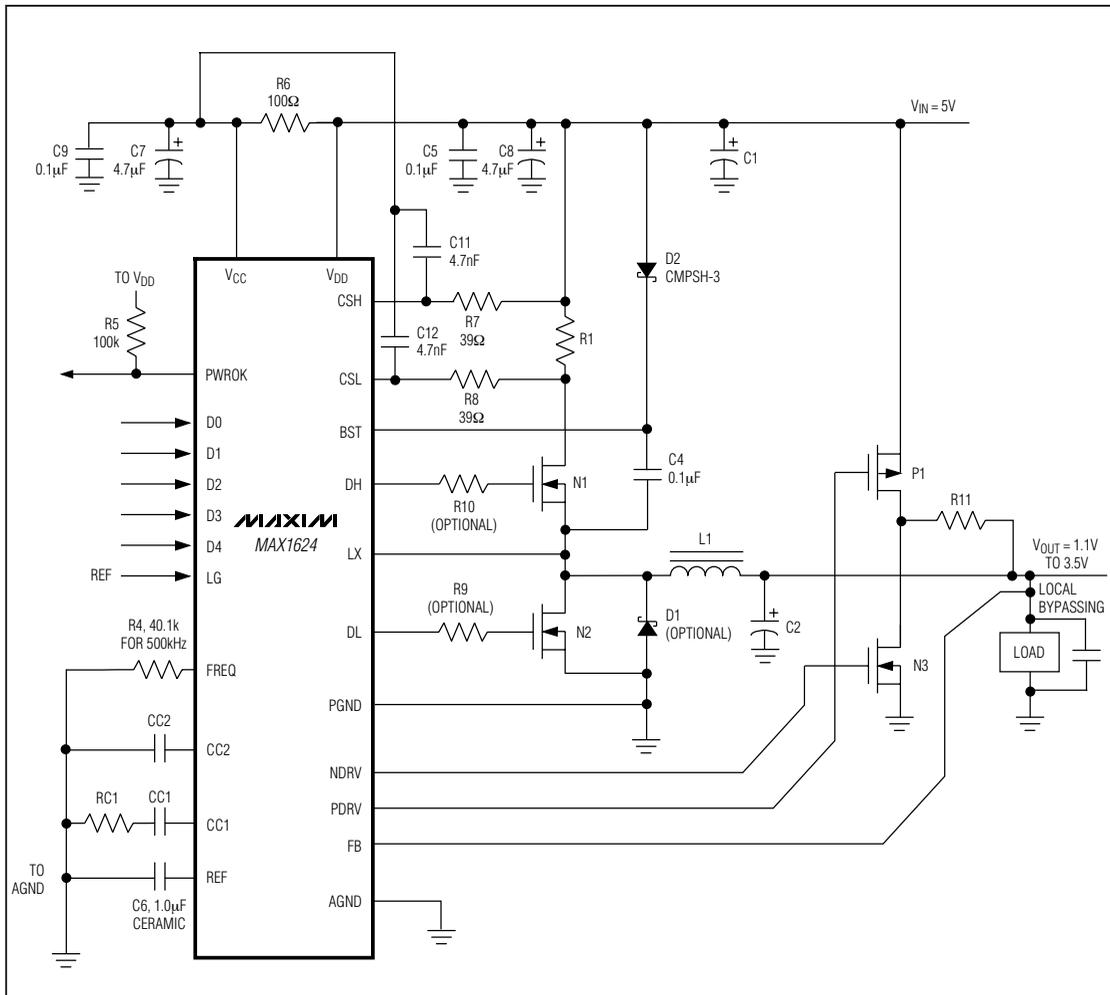


図1. MAX1624標準アプリケーション回路

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

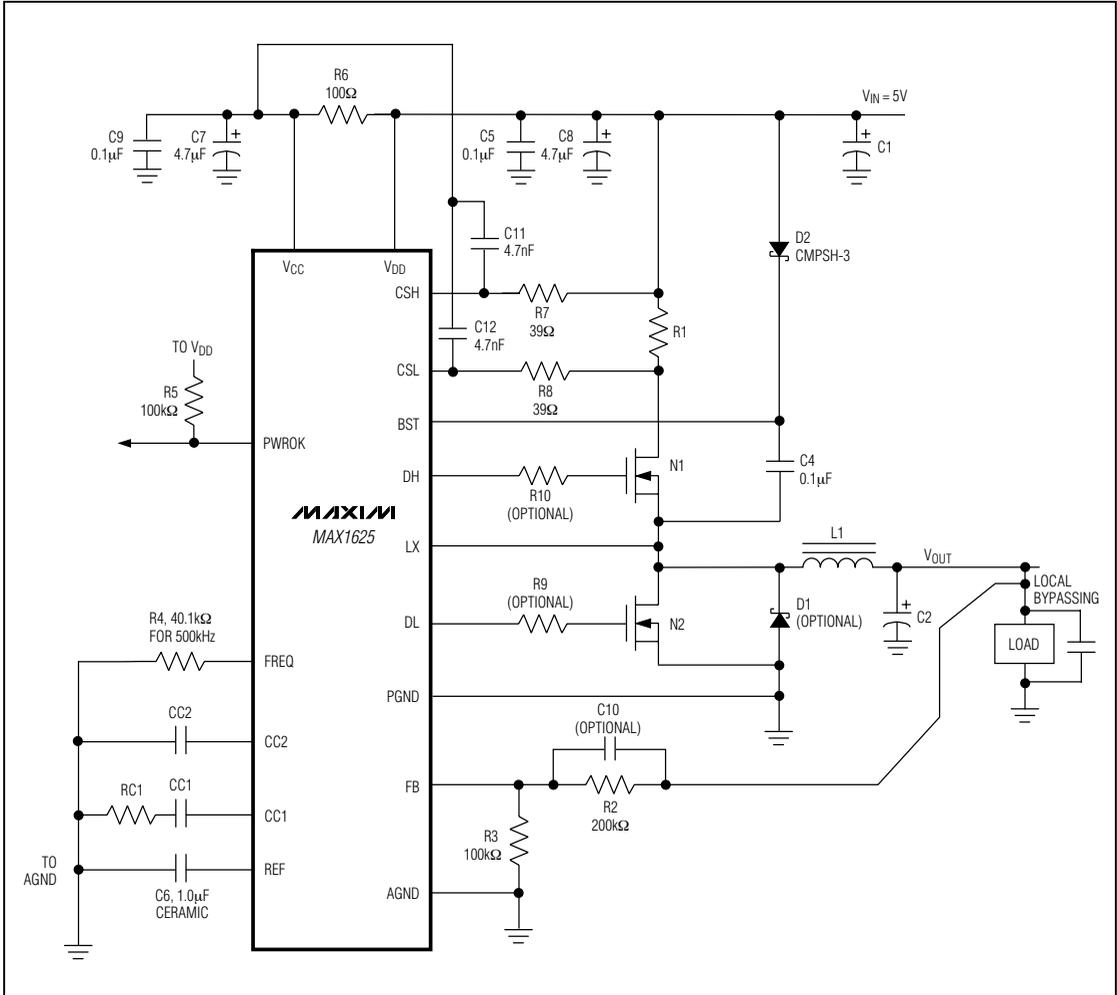


図2. MAX1625標準アプリケーション回路

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

表1. 標準3.3Vアプリケーション用の部品リスト(負荷電流ごとに分類)
(出力電圧 = 3.3V、周波数 = 500kHz)

COMPONENT	DESCRIPTION BY LOAD CURRENT		
	6A	12A	11A (LOW-COST V _{RM})
Application Equipment	Power PC/Pentium/GTL bus termination	Pentium Pro	Pentium Pro
C1 Input Capacitor	100μF, 10V Sanyo OS-CON 10SL100M	3 x 100μF, 10V Sanyo OS-CON 10SL100M	3 x 2700μF, 6.3V aluminum electrolytic, Sanyo 6MV2700GX
C2 Output Capacitor	2 x 220μF, 4V Sanyo OS-CON 4SP220M	3 x 220μF, 4V Sanyo OS-CON 4SP220M	4 x 2700μF, 6.3V aluminum electrolytic, Sanyo 6MV2700GX
C10 Capacitor	Optional (see text)		
CC1 Capacitor	680pF ceramic	1000pF ceramic	1000pF ceramic
CC2 Capacitor	0.056μF ceramic	0.056μF ceramic	0.056μF ceramic
D1 Rectifier	Optional Schottky, Nihon NSQ03A02	Optional Schottky, Nihon NSQ03A02	Optional Schottky, Nihon NSQ03A02
D2 Rectifier	Central Semiconductor CMPSH-3	Central Semiconductor CMPSH-3	Central Semiconductor CMPSH-3
L1 Inductor	1.5μH, 8A Coiltronics UP2-1R5	0.5μH, 17A Coilcraft DO5022P-501HC	0.5μH Coiltronics UP4-R47, Coilcraft DO5022P-501HC
N1 High-Side MOSFET	International Rectifier IRF7413	International Rectifier IRL3103S, D ² PAK	International Rectifier IRF7413 x 2
N2 Low-Side MOSFET	International Rectifier IRF7413	International Rectifier IRL3103S, D ² PAK	International Rectifier IRF7413 x 2
N3/P1 (MAX1624)		International Rectifier IRF7107	
R1 Resistor	12mΩ Dale WSL-2512-R012-F	2 x 12mΩ in parallel, Dale WSL-2512-R012-F	2 x 12mΩ in parallel Dale WSL-2512-R012-F
R2 Resistor	200kΩ, 1% resistor	N/A	N/A
R3 Resistor	100kΩ, 1% resistor	N/A	N/A
R11 Resistor (MAX1624)		500mΩ Dale WSL-2512-R500	N/A
RC1 Resistor	1kΩ, 5% resistor	1kΩ, 5% resistor	1kΩ, 5% resistor

*MAX1624: LG = REF, D4-D0 = 10010.

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

表2. 部品メーカー

SUPPLIER	USA PHONE	FACTORY FAX
AVX	(803) 946-0690	(803) 626-3123
Central Semiconductor	(516) 435-1110	(516) 435-1824
Coilcraft	(847) 639-6400	(847) 639-1469
Coiltronics	(561) 241-7876	(561) 241-9339
Dale Inductors	(605) 668-4131	(605) 665-1627
International Rectifier	(310) 322-3331	(310) 322-3332
IRC	(512) 992-7900	(512) 992-3377
Matsuo	(714) 969-2491	(714) 960-6492
Motorola	(602) 303-5454	(602) 994-6430
Murata-Erie	(814) 237-1431	(814) 238-0490
Nichicon	(847) 843-7500	(847) 843-2798
NIEC	(805) 867-2555*	[81] 3-3494-7414
Sanyo	(619) 661-6835	[81] 7-2070-1174
Siliconix	(408) 988-8000	(408) 970-3950
Sprague	(603) 224-1961	(603) 224-1430
Sumida	(847) 956-0666	[81] 3-3607-5144

* 販売代理店

標準アプリケーション回路

図1及び図2に示すMAX1624/MAX1625の回路例は、最大出力電流12A以上の広範囲なアプリケーションに適用できます。希望する出力電流範囲に適した部品を表1で選択し、必要に応じて評価キットのPCボードを改造してください。表2は推奨メーカーのリストです。これらの回路は、コンデンサリップル電流等のストレス関係のパラメータをワーストケースの仕様リミット以内に収めつつ、コスト、サイズ及び効率をバランスよく組み合わせています。

これらの回路例は、規定の周波数に合わせて設計されています。スイッチング周波数を変更する場合は、必ず部品定数(特にインダクタンス、出力フィルタ容量及びRC1抵抗値)を計算しなおしてください。別の出力電圧用に再構成する場合は、必要に応じて電圧フィードバック抵抗及び補償コンデンサ値(CC1及びCC2)を計算しなおしてください。表3に、MAX1624の電圧調節DACコードのリストを示します。

表3. MAX1624出力電圧調節設定値
(簡略版†)

D4	D3	D2	D1	D0	OUTPUT VOLTAGE (V)	COMPATIBILITY
1	0	0	0	0	3.5	Intel-compatible codes
1	0	0	0	1	3.4	
1	—	—	—	—	Decreases in 100mV increments	
1	1	1	1	0	2.1	
1	1	1	1	1	No CPU (OFF)	
0	0	0	0	0	1.9	Non-Intel compatible codes
0	0	0	0	1	1.8	
0	0	—	—	—	Decreases in 100mV increments	
0	0	1	1	1	1.2	
0	1	0	0	0	1.1	
0	1	—	—	—	1.1	
0	1	1	1	0	1.1	
0	1	1	1	1	No CPU (OFF)	

† 表4にリスト全体が記載されています。

詳細

MAX1624/MAX1625は、バックトポロジレギュレータ用に設計されたBiCMOSスイッチモード電源コントローラです。これらの素子は、適正動作のために出力電圧精度、良好なトランジェント応答及び高効率が必要とされる最新の高性能CPUの駆動用に最適化されています。適切な外部部品と併用した場合、MAX1624/MAX1625は1.1V~3.5Vの出力を±1%精度で15A以上供給できます。MAX1625は+5V電源動作時の標準トランジェント負荷レギュレーションが1%で、MAX1624はトランジェント負荷レギュレーションを0.5%、1%又は2%のいずれかに設定できます。リモート出力検出機能により、PCボードのトレースインピーダンスに起因する誤差が排除されて電圧精度が保証されます。これらのコントローラは、同期整流によって90%以上の効率を実現しています。

標準アプリケーション回路は、2つのNチャンネルMOSFET、整流器及びLC出力フィルタで構成されています(図1)。内部発振器の各立上がりエッジで、ハイサイドMOSFETスイッチ(N1)がターンオンされ、インダクタを通じて出力フィルタコンデンサ及び負荷に流れる電流が増加していき、磁場にエネルギーが保存されます。

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

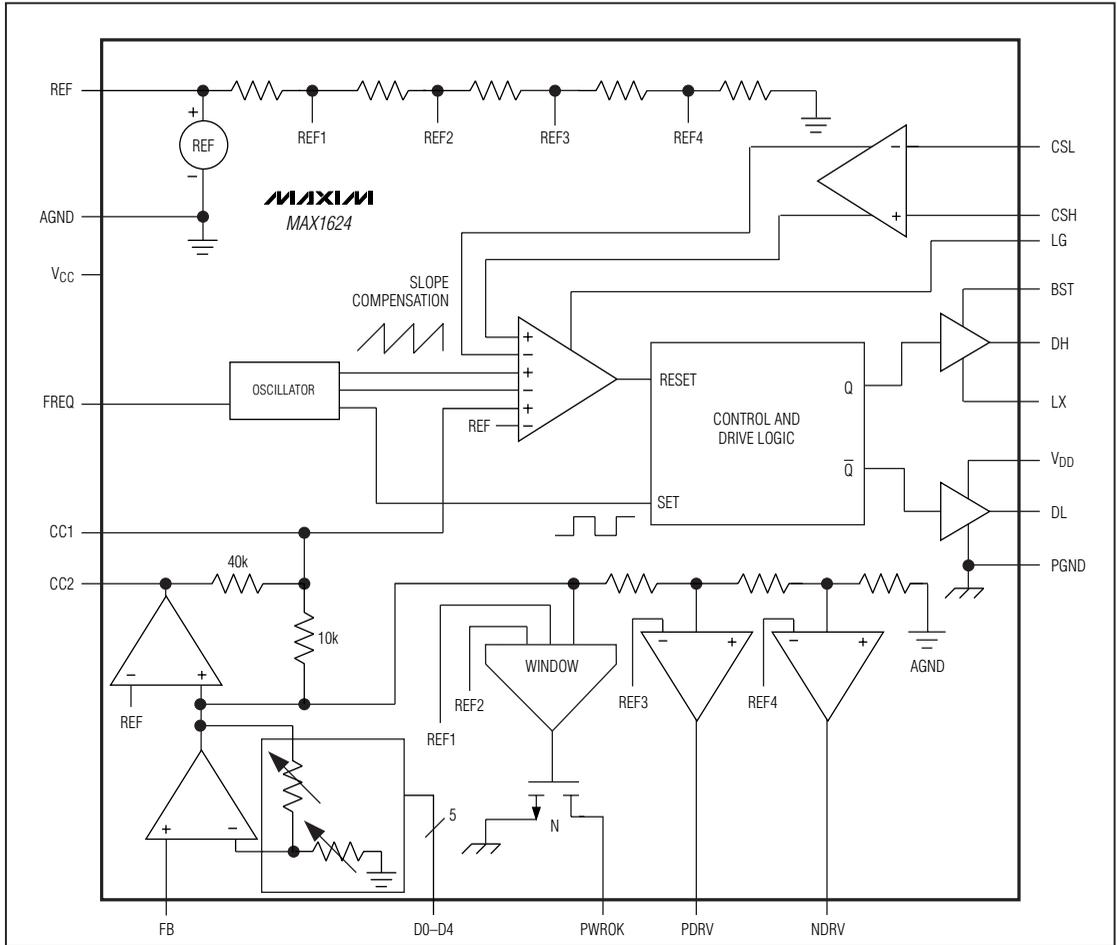


図3. MAX1624の簡略ブロックダイアグラム

この電流は、電流検出抵抗 (R1) の両端の電圧を読み取ることにより監視されます。インダクタ電流が電流検出スレッショルドまで増加すると、MOSFETがターンオフして電源から流れてくる電流を切断します。これによりインダクタ内の磁場が減衰して電圧サージが発生し、このサージにより整流ダイオード (D1) 又は MOSFET のボディダイオード (N2) が強制的にオンになってインダクタ電流が同じ大きさと同方向に維持されます。この時点で同期整流 MOSFET がターンオンし、サイクルの終わりまでオンに維持されて整流ダイオード両端の伝導損失を低減します。インダクタを流れる電流は減少していき、保存されたエネルギーを出力フィルタコンデンサ及び負荷に転送します。出力フィルタコンデンサはインダクタ電流が大きい時にエネルギーを保存し、インダクタ電流が小さい時に放出することにより、負荷に供給される電圧を平滑化します。

MAX1624/MAX1625は、電流モードパルス幅変調 (PWM) 制御方式を使用しています (図3及び図4)。出力電圧は、固定周波数においてスイッチングを行い、その上でピークインダクタ電流の変調により1パルスで転送されるエネルギーを変化させ、負荷の変動に合わせて調節することにより安定化されます。出力電圧は、スイッチングノードにおけるAC電圧の平均です。このAC電圧の調節及びレギュレーションは、MOSFETスイッチのデューティサイクルを変えることによって達成されています。デューティサイクルが50%以上の電流モードフィードバックコントローラを安定化するには、スロープ補償が必要です。最大デューティサイクルは85%以上です (「標準動作特性」を参照)。

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

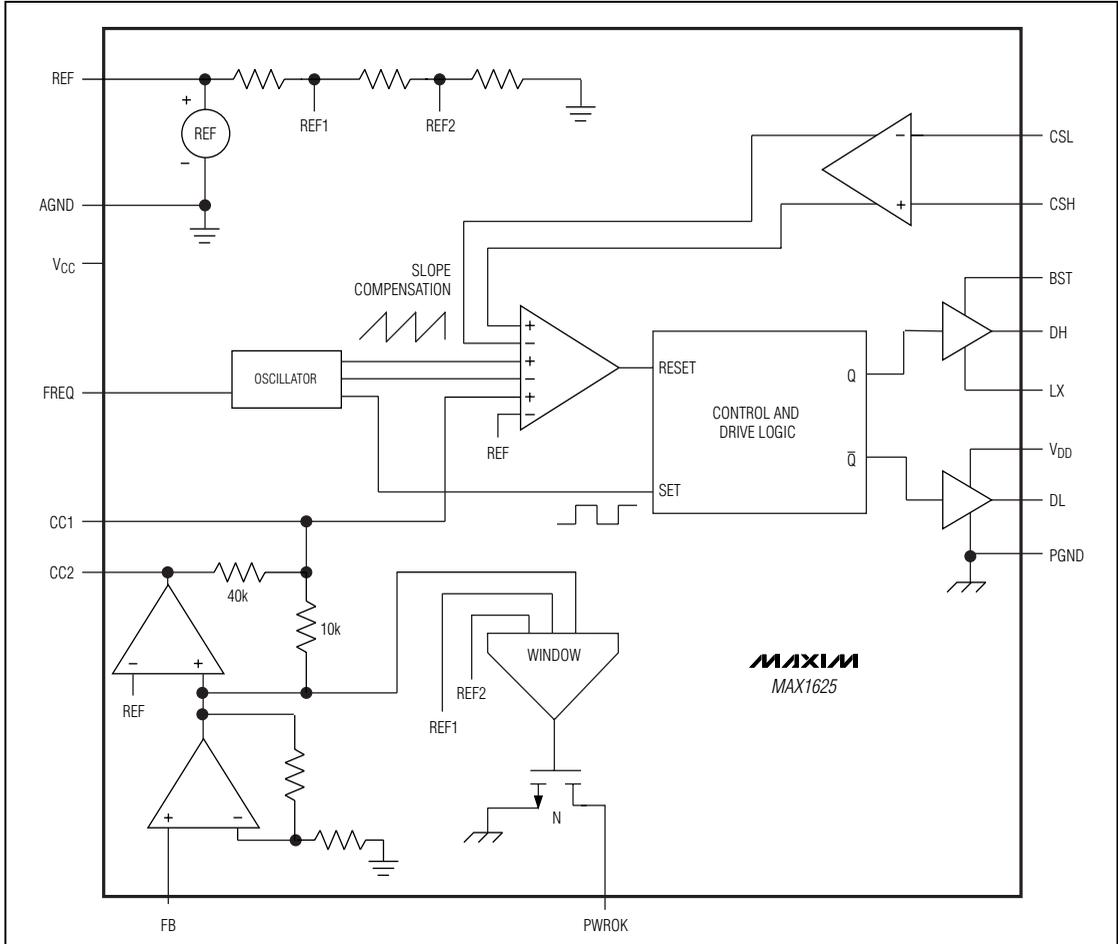


図4. MAX1625の簡略化ブロックダイアグラム

PWMコントローラブロック及び積分器

電流モードPWMコントローラの心臓部は、バッファされたフィードバック信号、電流検出信号及びスロープ補償ランプの3つの信号の加算を取るマルチ入力オープンループコンパレータです。この直接加算構成は、出力電圧のサイクル毎の制御という理想に近くなっています。出力電圧エラー信号は、増幅されたフィードバック電圧を内部リファレンスと比較するエラーアンプによって生成されます。

ハイサイドスイッチをデューティファクタ(約 V_{OUT}/V_{IN})で決まる期間だけターンオンするメインPWMラッチは、発振器からの各パルスによって設定されます。電流モードフィードバックシステムは、出力電圧エラー信号の関数としてピークインダクタ電流のレギュレーションを行います。

平均インダクタ電流は(リップル電流を小さくするためにインダクタ値を大きく取っていると仮定すると)ピーク電流にほぼ等しいため、回路はスイッチモードトランスコンダクタンスアンプとして動作します。これにより、デューティファクタ制御(電圧モード)PWMで通常見られる第2出力LCフィルタのポールが高周波数側に押されます。内部ループ安定性を保持し、再生されたインダクタ電流の「階段状変化」を排除するために、スロープ補償のランプとの加算がメインPWMコンパレータに送られます。ハイサイドスイッチがターンオフすると、同期整流器ラッチが設定されます。30ns後にローサイドスイッチがターンオンして、次のクロックサイクルが始まるまでオン状態に留まります。インダクタ電流が最大電流リミットを超える障害条件が発生すると、ハイサイドラッチはリセットしてハイサイドスイッチがターンオフします。

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

内部リファレンス

内部3.5Vリファレンス(REF)は0 ~ +85 の間で $\pm 1\%$ の精度を持っているため、REFはシステムリファレンスとして有用です。最低0.1 μ Fのセラミックコンデンサを使用して、REFをAGNDにバイパスしてください。大電流アプリケーションでは、1 μ F等の大容量をご使用ください。負荷レギュレーションは、100 μ Aまでの負荷に対して10mVです。REFに負荷がかかると、リファレンス負荷レギュレーションエラーのためにメイン出力電圧が僅かに減少します(「標準動作特性」を参照)。リファレンス低電圧ロックアウトは、2.7Vと3Vの間です。短絡電流は4mA以下です。

同期整流器ドライバ

同期整流は、通常のショットキダイオード又はMOSFETのボディダイオードを低オン抵抗MOSFETスイッチでシャントすることにより、整流器の伝導損失を低減します。また、同期整流器は、ハイサイドゲート駆動回路に使用されるブーストチャージポンプを予め充電することにより、スタートアップが正常に行われることを保証します。コストやその他の理由で同期パワーMOSFETを置き換える場合は、2N7002等の小信号MOSFETで置き換えてください。

DL駆動波形がDHハイサイド駆動波形と相補的になりませ(導通、即ち貫通を防ぐために制御された30nsのデッドタイムが設定されています)。DL出力のオン抵抗は、0.7 (typ)及び2 (max)です。

BSTハイサイドゲートドライバ電源及びMOSFETドライバ

ハイサイドNチャネルスイッチのゲート駆動電圧は、フライングコンデンサブースト回路によって生成されます(図5)。コンデンサは、+5V電源による充電とハイサイドMOSFETのゲート及びソース端子への並列接続を交互に繰り返します。

スタートアップ時には、同期整流器(ローサイドMOSFET)によってLXが強制的に0Vになり、ダイオード(D2)を通じてBSTコンデンサ(C4)を予め5Vまで充電します。これにより、ハイサイドスイッチをターンオンするために必要な補強電圧が得られます。サイクルの後半では、PWM制御ロジックがBSTとDHの間の内部スイッチを閉じるため、ハイサイドMOSFETがターンオンします。MOSFETがターンオンすると、LXノードの電圧が入力電圧まで上昇し、このため5Vゲート駆動信号が+5V電源電圧より上にブースト(昇圧)されます。DHのオン抵抗は、0.7 (typ)及び2 (max)です。D2を5.5V以上の電圧でバイアスしないでください。DHゲートドライバが破壊されます。

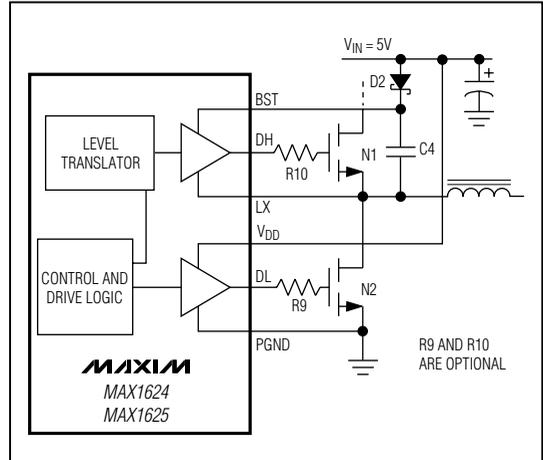


図5. ゲートドライバ用のブースト電源

ブースト電源には、最低0.1 μ Fのセラミックコンデンサをお勧めします。低電力SOT23ショットキダイオードを使用することにより、ダイオードの順方向電圧によるゲート駆動電圧の低下を最小限に抑えることができます。周囲温度が高い時に逆リーク電流によってBSTコンデンサが放電するのを防ぐため、Central SemiconductorのCMPSH-3又は1N4148等の低リークショットキダイオードを使用してください。BSTコンデンサ及びダイオードは、BSTピンから10mm以内に配置してください。

ゲート駆動抵抗(R9及びR10)はLXノードの高速変化を減速し、コントローラICにおけるグランドバウンスを低減するため、スイッチング波形のジッタの低減に役立ちます。多くのアプリケーションでは、1 ~ 5程度の抵抗値の小さな抵抗で十分です。

Glitch Catcher電流ブーストドライバ(MAX1624)

MAX1624は、オプションとしてトランジェント応答を改善するための電流ブースト回路のドライバを備えています。一部のダイナミッククロック付CPUでは、必要に応じて計算ブロックをオン/オフすることにより電力を節減します。このため、数ナノ秒で数アンペアという負荷ステップが発生します。電流ブースト回路はインダクタのローパスフィルタ動作をバイパスすることにより、こうした負荷ステップに対するトランジェント応答を改善することを目的としています。出力がレギュレーション設定値から $\pm 1.5\%$ ~ $\pm 2.5\%$ 外れると、Pチャネル又はNチャネルスイッチがターンオンして、出力を強制的にレギュレーション状態に戻します。MOSFETドライバの応答時間は通常75nsで、最小オン時間は通常100nsです。

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

電流検出及び過負荷電流制限

CSHとCSLの間の電圧が検出抵抗 (R1) を流れる電流によってピーク電流リミット (100mV typ) を超えると、電流検出回路がメインPWMラッチをリセットし、ハイサイドMOSFETスイッチをターンオフします。

電流モード制御機能により、多くの障害条件に対して実際的なレベルの過負荷保護が提供されています。通常動作では、最大出力電流はピーク電流リミットによって制限されます。出力が低抵抗経路によって直接GNDに短絡されると、電流検出コンパレータが電流リミットを制御できない場合があります。こうした条件では、短絡電流はMOSFETの $R_{DS(ON)}$ 等の回路の寄生パラメータによってピーク電流リミット設定付近の値に制限されます。

電流検出ピンと抵抗の間にローパスフィルタネットワークを接続して、高周波数同相ノイズを低減してください (図6)。フィルタの時間定数は、約200nsにしてください。R7及びR8には、20 ~ 100 の範囲の抵抗をお勧めします。 V_{CC} とCSH及びCSLの間にフィルタコンデンサC11及びC12をそれぞれ接続してください。

多くの場合、39 Ω及び4.7nFが適正值です。電流検出フィルタネットワークは、CSH及びCSLピンから2.5mm以内に配置してください。

内部ソフトスタート

ソフトスタート機能によりスタートアップ時に内部電流リミットが徐々に増えるため、入力サージ電流を低減できます。MAX1624/MAX1625では、1536クロックサイクルの間に、内部DACが電流リミットスレッシュホールドを0Vから100mVまで4段階 (25mV、50mV、75mV及び100mV) で上昇させます。

設計手順

出力電圧の設定

MAX1624

D0 ~ D4ピンを使用して、出力電圧を設定してください。MAX1624は内部5ビットDACをフィードバック抵抗電圧分圧器として使用してください。出力電圧は、D0 ~ D4ピンを使用して1.1V ~ 3.5Vの間で100mVステップでデジタル設定できます (表4)。

D0 ~ D4はロジック入力で、TTL及びCMOSの両方の電圧レベルを許容します。MAX1624にはFB及びAGND入力が付いているため、ケルビン接続を実施して電圧及びグラウンドのリモート検出によってフィードバック電圧へのトレース抵抗の影響を排除することができます。

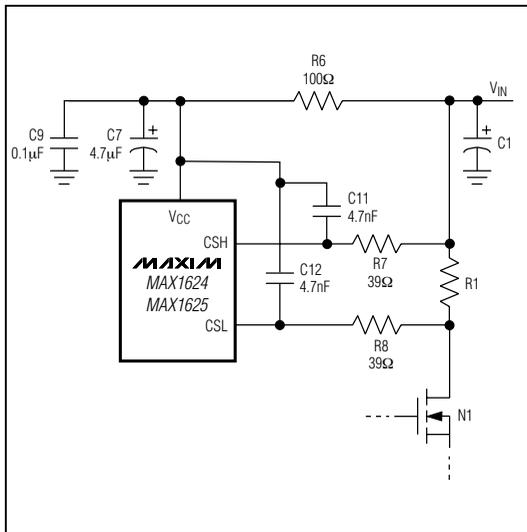


図6. 電流検出フィルタ

(詳細については、「PCボードレイアウトの考慮」を参照してください)。FB入力電流は、0.1μA (max) です。

MAX1624のDACコードは、出力電圧3.5V ~ 2.1VのIntel規格とコンパチブルであるように設計されています。コード10000 ~ 11110はIntel規格とコンパチブルですが、コード0000 ~ 01111はコンパチブルではありません。コード11111と01111は、バックコントローラをターンオフしてICを低電流モード (0.2mA typ) にします。2.1V以下の出力電圧でIntelコードとコンパチブルなものについては、MAX1638/MAX1639のデータシートを参照してください。

MAX1625

出力とAGNDの間でR2とR3をFBピンに接続することにより、出力電圧を設定してください (図7)。R2は次式で与えられます。

$$R2 = R3 \times \left(\frac{V_{OUT}}{V_{FB}} - 1 \right)$$

ここで、 V_{FB} = 1.1Vです。FBにおける入力バイアス電流の最大値は±0.1μAであるため、精度をそれほど損なわずにR3の抵抗値として最大100kΩまで使用できます。

ノイズ耐性の改善及びFBノードでの寄生容量の低減のため、抵抗値は1kΩ以下をお勧めします。R2とR3はMAX1625に非常に近く、FBピンから5mm以内のところに配置してください。

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

表4. 出力電圧調節設定値

D4	D3	D2	D1	D0	OUTPUT VOLTAGE (V)	COMPATIBILITY
1	0	0	0	0	3.5	Intel-compatible DAC codes
1	0	0	0	1	3.4	
1	0	0	1	0	3.3	
1	0	0	1	1	3.2	
1	0	1	0	0	3.1	
1	0	1	0	1	3.0	
1	0	1	1	0	2.9	
1	0	1	1	1	2.8	
1	1	0	0	0	2.7	
1	1	0	0	1	2.6	
1	1	0	1	0	2.5	
1	1	0	1	1	2.4	
1	1	1	0	0	2.3	
1	1	1	0	1	2.2	
1	1	1	1	0	2.1	
1	1	1	1	1	No CPU (off)	
0	0	0	0	0	1.9	Non-Intel-compatible DAC codes
0	0	0	0	1	1.8	
0	0	0	1	0	1.7	
0	0	0	1	1	1.6	
0	0	1	0	0	1.5	
0	0	1	0	1	1.4	
0	0	1	1	0	1.3	
0	0	1	1	1	1.2	
0	1	0	0	0	1.1	
0	1	0	0	1	1.1	
0	1	—	—	—	1.1	
0	1	1	1	0	1.1	
0	1	1	1	1	No CPU (off)	

エラーアンプゲインの選択 (MAX1624)

エラーアンプの利得は、使用するCPUの電圧精度の必要条件に合わせて設定してください。MAX1624のループゲイン制御入力(LG)を使用することにより、DC/AC電圧精度と出力フィルタコンデンサの必要条件の間のバランスを取ることができます。LGを表5に従って接続することにより、AC負荷レギュレーションを0.5%、1%又は2%に設定できます。MAX1625のデフォルトACレギュレーションは、1%です。

DC負荷レギュレーションは通常AC負荷レギュレーションの10倍優れており、LGピンで設定される利得によって決まります。

表5. LGピンの調節設定

LG CONNECTED TO	AC LOAD-REGULATION ERROR (%)	DC LOAD-REGULATION ERROR (%)	TYPICAL AE (VGAIN/IGAIN)
VCC	2	0.2	2
REF	1	0.1	4
GND	0.5	0.05	8

インダクタの仕様指定

インダクタンス値(L)、ピーク電流(I_{PEAK})及びDC抵抗(R_{DC})の3つの重要なインダクタパラメータを指定する必要があります。次式に含まれている定数LIRは、インダクタのピーク間AC電流とDC負荷電流の比です。LIRの値が大きいと、インダクタを小型化できると共にトランジェント応答が改善されますが、損失及び出力リップルが大きくなります。

インダクタサイズと損失の間の適当な妥協点は、45%(LIR = 0.45)です。この場合、ピークインダクタ電流がDC負荷電流の1.23倍になります。

$$L = \frac{V_{OUT} (V_{IN(MAX)} - V_{OUT})}{V_{IN(MAX)} \times f_{OSC} \times I_{OUT} \times LIR}$$

ここで、fはスイッチング周波数(100kHz~1MHz)、I_{OUT}は最大DC負荷電流、LIRはACとDCインダクタ電流の比です(0.45 typ)。インダクタ値の正確な値は重要ではなく、サイズ、トランジェント応答、コスト及び効率の間のバランスを取るために調節することができます。インダクタ値が小さければサイズとコストを小さくすることができますが、ピーク電流が大きいため効率が低下します。一般に、インダクタ値が大きければ効率が向上しますが、ある時点で余分な巻数による抵抗性損失の方が低AC電流レベルによる利益を上回ってきます。特に(V_{IN} - V_{OUT})の差が小さい時は、インダ

発振器周波数の選択

FREQとAGNDの間に抵抗を接続することにより、スイッチング周波数を100kHz~1MHzの間で設定してください。抵抗は次式で選択してください。

$$R4 = \frac{2 \times 10^{10}}{f_{OSC}}$$

低周波数動作にするとコントローラICの自己消費電流が低減し、効率が向上します。高周波数動作にすると、インダクタの小型化及び出力コンデンサの数とサイズの削減が可能になるため、コストとPCボード面積が節減できます。1MHzにおけるインダクタのエネルギー保存量及び出力コンデンサ容量は、300kHzの場合の1/3で済みます。

高速ステップダウンコントローラ CPU電源用同期整流器付

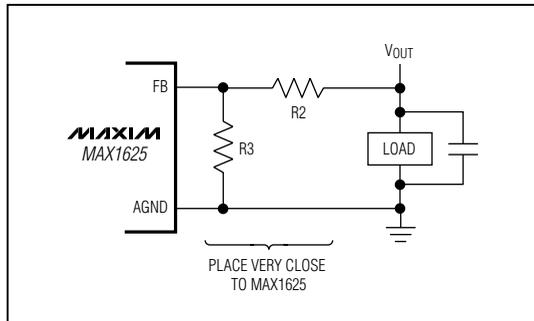


図7. MAX1625の可変出力動作

クタ値が大きいと負荷トランジェント応答に悪影響が出ます。

前の式を使用した場合、完全負荷時のピークインダクタ電流は $1.23 \times I_{OUT}$ です。そうでない場合は、ピーク電流は次式で計算できます。

$$I_{PEAK} = I_{OUT} + \frac{V_{OUT} (V_{IN(MAX)} - V_{OUT})}{2f_{OSC} \times L \times V_{IN(MAX)}}$$

インダクタのDC抵抗は効率を高める上で重要なパラメータです。電流検出抵抗値よりも小さくしてください。

電流検出抵抗値の計算

電流検出抵抗値は、「電気的特性」の表のワーストケース低電流リミットスレッショルド電圧及び最大負荷を駆動するために必要なピークインダクタ電流を基に計算します。 I_{PEAK} は「インダクタの仕様指定」の項にある式で得られた値を使用してください。

$$R_{SENSE} = \frac{85mV}{I_{PEAK}}$$

標準的な巻線抵抗は、インダクタンス成分が大きいために性能の劣化を招きます。表面実装パワーメタルストリップ抵抗等の低インダクタンス抵抗が好適です。電流検出抵抗の電力定格は、次式の値よりも大きくしてください。

$$R_{POWER RATING} = \frac{(115mV)^2}{R_{SENSE}}$$

大電流アプリケーションでは、希望の抵抗と電力定格を得るために幾つかの抵抗を並列に接続してください。

出力フィルタコンデンサの選択

出力フィルタコンデンサ値は、通常実際のループ安定性に必要な容量ではなく、実効直列抵抗(ESR)及び電圧定格によって決まります。標準的なMAX1624/MAX1625のアプリケーションは、スイッチング電流が大きく、レギュレーションの要求精度が厳しいため、AVX TPS、Sprague 595D、三洋OS-CON、ニチコンPLシリーズ等のスイッチングレギュレータ用の特別な低ESRコンデンサのみを使用してください。標準的なアルミ電解コンデンサはESRが大きいため出力リップルが大きく、動作が不安定になるため、使用を避けてください。出力電圧リップルは通常フィルタコンデンサのESRに支配され、近似的に $I_{RIPPLE} \times R_{ESR}$ になります。安定性を保証するために、コンデンサは次式で与えられる最小容量と最大ESR値の両方を満たす必要があります。

$$C_{OUT} > \frac{V_{REF} \left(1 + \frac{V_{OUT}}{V_{IN(MIN)}} \right)}{V_{OUT} \times R_{SENSE} \times f_{OSC}}$$

$$R_{ESR} < R_{SENSE}$$

フィードバックループの補償

不安定性に起因する効率の低下及び過剰な出力リップルを防ぐために、フィードバックループには適正な補償が必要です。補償により、DC-DCコンバータの伝達関数にある望ましくないポール及びゼロがキャンセルされます。こうしたポール及びゼロは、対応するゼロ及びポールを持つフィードバックネットワーク内のパワースイッチング素子及びフィルタ素子に起因しています。これらの補償ゼロ及びポールは、補償部品CC1、CC2及びRC1によって設定されます。補償の目的は、ループゲインが1を下回る周波数においてDC-DCコンバータの位相シフトが180度以下であることを十分なマージンで保証することにより、動作の安定性を保証することにあります。

十分な位相マージンを補償する簡単な方法として、ポール・ゼロのペア(複数)を配置して、ユニティゲインの交点で傾きが-20dB/decのシングルポール応答を近似させる方法があります(図8)。(これ以外の補償方式も可能です。)負荷、出力フィルタコンデンサ、スイッチング周波数及びインダクタの特性によっては、望ましくないポール及びゼロのオーダーは図8に示すものとは異なることがあります。これらの手順は単なるガイドラインであり、補償部品の最終的な値を選択するには実際に動作試験を行っていくことが必要です。

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

サンプリングポール及び 出力フィルタESRゼロのキャンセル

高速電圧フィードバックループの補償は、CC1ピンとAGNDの間に抵抗とコンデンサを直列に接続することにより行ってください。CC1からのポールがフィルタコンデンサESRによるゼロをキャンセルするように設定できます。このため、CC1のコンデンサは次式の値にしてください。

$$CC1 = \frac{C_{OUT} \times R_{ESR}}{10k\Omega}$$

抵抗RC1で設定されるゼロは、スイッチング周波数によって発生するサンプリングポールを補償するために使用されます。RC1は以下のように設定してください。

$$RC1 = \frac{\left(1 + \frac{V_{OUT}}{V_{IN}}\right)}{2f_{OSC} \times CC1}$$

CC1ピンの出力抵抗は10kΩです。サンプリングポールの式(図8)において、D_{MAX}は最大デューティサイクル、即ちV_{OUT}/V_{IN(MIN)}です。

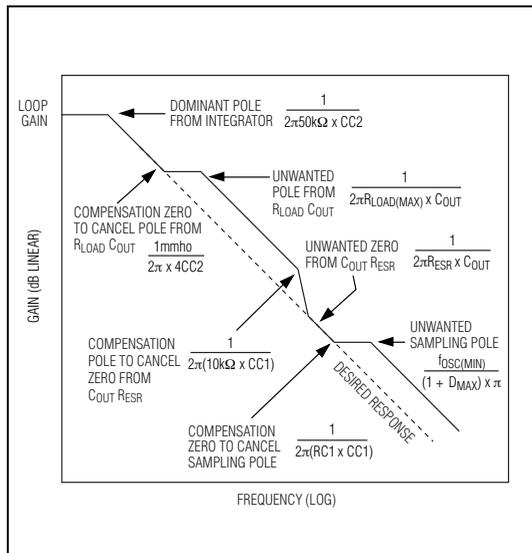


図8. MAX1624/MAX1625のポールとゼロを含む
ボーデプロット

主ポールの設定と負荷及び 出力フィルタポールのキャンセル

低速電圧フィードバックループの補償は、CC2ピンとAGNDの間にセラミックコンデンサを接続することにより行ってください。これは、DC負荷レギュレーションエラーを相殺するための積分器ループです。コンデンサCC2によって、主ポール及び補償ゼロが設定されます。このゼロは、通常最大負荷電流で負荷及び出力フィルタコンデンサによって生成される望ましくないポールをキャンセルするために使用されます。CC2は、望ましくないポールの周波数の付近又はそれよりやや低い周波数にゼロが設定されるように、次式で選択してください。

$$CC2 = \frac{1\text{mmho} \times C_{OUT}}{4} \times \frac{V_{OUT}}{I_{OUT(MAX)}}$$

CC2における積分器アンプのトランスコンダクタンスは、1mmhoです。トランジェント応答時間を改善するため、CC2における電圧スイングは内部で最小2.4V~3V程度、最大4V~VCC程度にクランプされています。CC2は、最大100µAのソース及びシンクが可能です。

ループゲインの計算(オプション)

ループゲインは、別方法で補償をする場合に重要なパラメータです。

$$\begin{aligned} \text{Loop Gain (dB)} &= 20\text{Log} \left(A_E \frac{V_{REF}}{V_{OUT}} \times \frac{R_{LOAD}}{R_{CS}} \times A_I \right) \\ &= 20\text{Log} \left(A_E \frac{V_{REF}}{85\text{mV}} \times 10 \right) \end{aligned}$$

ここで、A_Eはエラーコンプレータの相対利得、A_I = 10は積分器の利得です。A_EはMAX1625では4で、MAX1624の場合はLGピンの設定がV_{CC}、REF、AGNDの場合にそれぞれ2、4、8となっています。

フィードフォワード補償(MAX1625)

FBピンにおける浮遊容量の影響に対抗し、フィードバック抵抗が大きい場合に安定動作を保証するために、オプションの補償コンデンサ(220pF typ)を上側のフィードバック抵抗の両端に接続することが必要な場合があります(図9)。フィードフォワードコンデンサは、必要に応じて実験しながら調節してください。

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

MOSFETスイッチの選択

2つの大電流NチャネルMOSFETは、 $V_{GS}=4.5V$ でオン抵抗仕様が保証されているロジックレベルタイプのものであることが必要です。ゲートスレッシュホールドの値が低いものが好適です(3V maxよりも2V maxが好適)。スイッチング損失を最小限に抑えて電力消費を低減するために、ゲート電荷は100nC以下にしてください。

I^2R 損失がMOSFETの電力消費に最も大きく寄与します。 I^2R 損失は、デューティファクターに従って次式に示すようにハイサイドMOSFET及びローサイドMOSFETに分配されます。

$$P_D(\text{ハイサイド}) = I_{LOAD}^2 \times R_{DS(ON)} \times \frac{V_{OUT}}{V_{IN}}$$

$$P_D(\text{ローサイド}) = I_{LOAD}^2 \times R_{DS(ON)} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

$$P_D(\text{ローサイド、短絡}) = I_{LIMIT}^2 \times R_{DS(ON)}$$

ここで、 $I_{LIMIT} = 115\text{mV}/R_{SENSE}$

スイッチング損失はハイサイドのMOSFETにだけ影響し、入力電圧が5Vの場合は無視できます。ゲート電荷損失はIC内で起こるため、MOSFETを加熱することはありません。パッケージの熱抵抗から上昇温度を計算し、両方のMOSFETのジャンクション温度が安全な範囲に収まるようにしてください。ハイサイドMOSFETのワーストケース電力消費は、最大出力電圧及び最小入力電圧の場合に起こります。ローサイドMOSFETのワーストケース電力消費は、出力短絡時の最大入力電圧で起こります(デューティファクターは100%と考えてます)。

整流ダイオードの選択

整流ダイオードD1は、ハイサイドMOSFETをオフしてからローサイドMOSFET同期整流器をオンにするまでの30nsのデッドタイム中の負のインダクタスイングをクランプします。MOSFETのボディダイオードが導電状態になるのを防ぐため、D1はショットキダイオードであることが必要です。D1を省略してボディダイオードが負のインダクタスイングをクランプするにしても構いませんが、その場合は効率が1%又は2%低下します。負荷が3Aまでの場合は1N5819、10Aまでの場合は1N5822を使用してください。

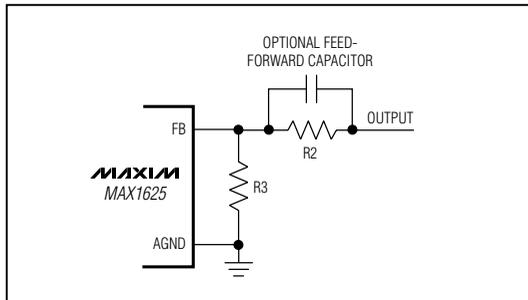


図9. MAX1625のオプションのフィードフォワード補償コンデンサ

BST電源ダイオード及びコンデンサの付加

殆どのアプリケーションでは、D2として1N4148のような信号ダイオードが良好に動作しますが、低リークショットキダイオードを使用すると効率が多少向上します。1N5817や1N4001のような大きなパワーダイオードは使用しないでください。ショットキダイオードの選択には注意を払う必要があります。タイプによっては、動作温度が高い時に逆リーク電流が大きいものがあります。BSTは、0.1 μF コンデンサを使用して、LXにバイパスしてください。

入力コンデンサの選択

V_{CC} とAGNDの間及び V_{DD} とPGNDの間に、0.1 μF セラミックコンデンサ及び4.7 μF コンデンサを接続してください。これらのコンデンサは、 V_{CC} 及び V_{DD} ピンから5mm以内に配置してください。リップル電流定格がRMS入力リップル電流を超える低ESR入力フィルタコンデンサを選択してください。必要な場合は、幾つかのコンデンサを並列に接続してください。RMS入力リップル電流は入力電圧及び負荷電流によって決まり、 $V_{IN} = 2 \times V_{OUT}$ の時がワーストケースです。

$$I_{RMS} = I_{LOAD(MAX)} \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

$$I_{RMS} = I_{OUT}/2 \text{ when } V_{IN} = 2V_{OUT}$$

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

内部リファレンスのバイパス

REFピンとAGNDの間に0.1μFコンデンサを接続して、内部3.5Vリファレンスをバイパスしてください。大電流アプリケーションの場合は、さらに大きな値(例えば1μF)を使用してください。

GlitchCatcher MOSFETの選択

電流ブースト回路には、Pチャネルスイッチ、Nチャネルスイッチ及び直列抵抗が必要です(図10)。MOSFET及び電流制限抵抗を流れる電流は、負荷電流を供給するために十分な大きさであることが必要です。また、過剰なオーバーシュートなしに迅速な出力レギュレーションを行うために十分な余裕も必要です。ブースト電流値を最大負荷電流の1.5倍として設計し、MOSFET及び電流制限抵抗は次式で選択してください。

$$R_{\text{DSON,P(MAX)}} + R_{\text{LIMIT}} \approx \frac{V_{\text{IN}} - V_{\text{OUT}}}{1.5 I_{\text{OUT(MAX)}}}$$

及び

$$R_{\text{DSON,N(MAX)}} + R_{\text{LIMIT}} \approx \frac{V_{\text{OUT}}}{1.5 I_{\text{OUT(MAX)}}}$$

アプリケーション情報

効率上の考慮

損失の計算と効率の改善についての詳細は、MAX796～MAX799のデータシートを参照してください。

PCボードレイアウト上の考慮

大電流、高周波数スイッチング電源が良好なレギュレーション、高効率及び安定性を達成するには、良好なPCボードレイアウト及び配線が要求されます。パワー

スイッチング部品及び大電流配線の配置について、PCボードレイアウトアートワーク設計者に明確な指示を与える必要があります。

できるだけ評価キットのPCボードレイアウトに従うようにしてください。さらに大電流の回路例については、マキシム社のアプリケーション部門までお問い合わせください。

殆どのアプリケーションにおいて、回路は複層ボードとし、4層以上の銅層をフルに利用することをお勧めします。最上層は大電流の電力及びグランド接続に使用してください。余分な銅箔は疑似グランドプレーンとしてボード上に残しておいてください。最下層はセンシティブな信号(REF、FB、AGND)用に使用し、内側の層はとぎれの無いグランドプレーンとして使用してください。グランドバウンス及びスイッチングノイズを低減するために、グランドプレーン及び疑似グランドプレーンが必須です。

以下の手順に従ってください。

1) 大電流部品(図1のC1、R1、N1、D1、N2、L1及びC2)を互いにできるだけ近くにまとめて配置します。以下の優先順位に従ってください。

- 大電流経路のグランドトレースをできるだけ短くします。表面実装電力部品は互いに接触させ、それぞれのグランド端子は互いに接触する直前まで近接させます。グランド端子同士は内部のグランドプレーンではなく、最上層の銅箔(疑似グランドプレーン)を広く隙間なく使用して接続します。出力端子では、出力フィルタコンデンサのグランド端子のところまでビアを使用し、最上層の疑似グランドプレーンと通常の内層のグランドプレーンを接続します。これにより、IRドロップとグランドノイズによる干渉が最小限に抑えられ、ICのAGNDが電源の出力端子を検出することが保証されます。

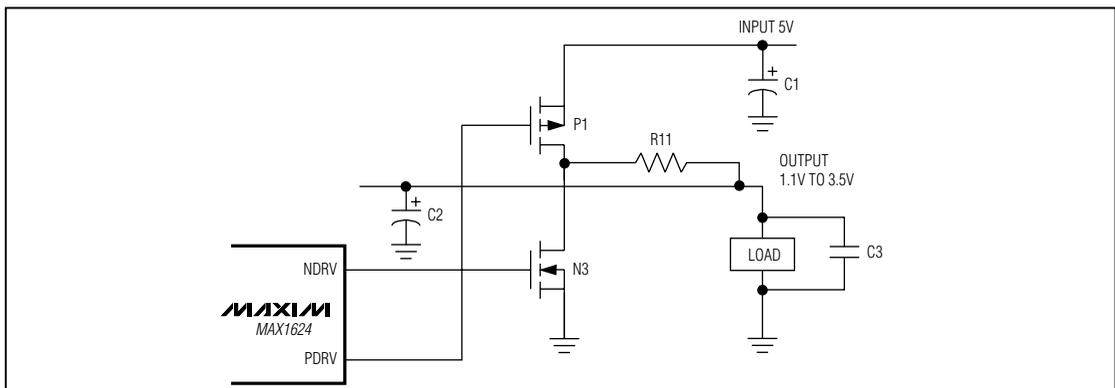


図10. GlitchCatcher回路

高速ステップダウンコントローラ CPU電源用同期整流器付

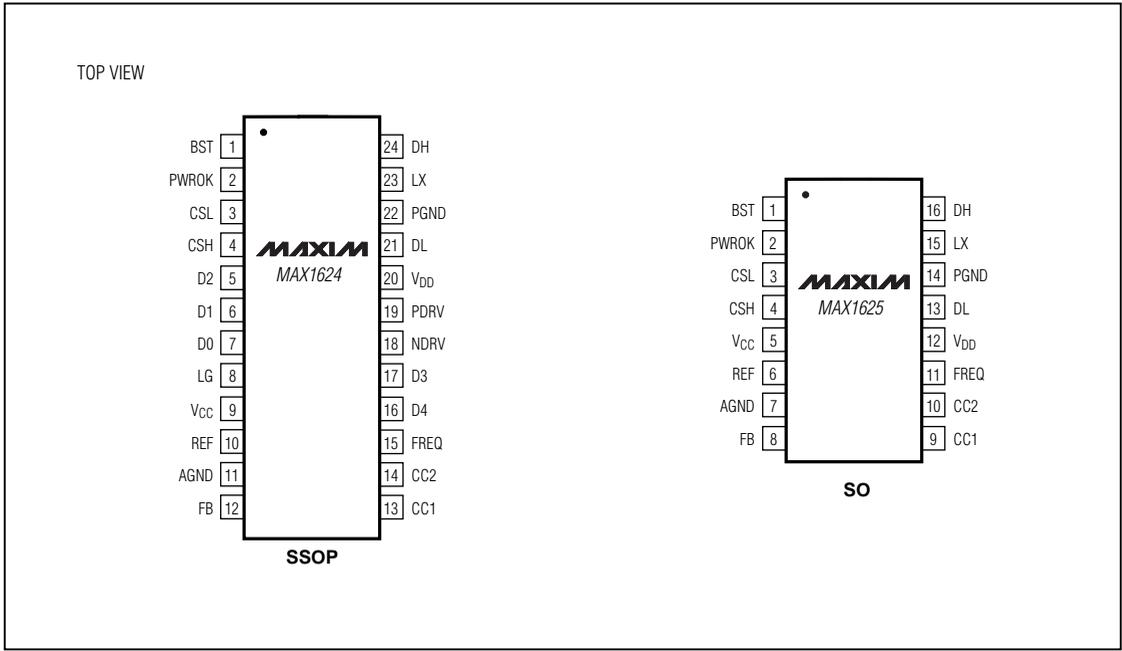
MAX1624/MAX1625

- 大電流経路のトレースをできるだけ短くします。非常に短くて幅の広いトレースを使用します。C1からN1までは最大10mm、D1カソードからN2までは最大5mm、LXノード(N1ソース、N2ドレイン、D1カソード、インダクタL1)は最大15mmです。
- 2) MAX1624/MAX1625及びサポート部品を配置します。以下の規則に従ってください。
- 電流検出抵抗へのトレースをできるだけ短くします。ICは電流検出抵抗から10mm以内にあることが必要です。ケルビン接続をしてください。
 - MAX1624/MAX1625とサポート部品との間のグラウンドトレースをできるだけ短くします。REF、CC1、CC2及びFREQピン用の部品は、AGNDに直接接続します。ICのところでAGNDとPGNDをまとめて接続します。
 - ノイズの大きいノード及び部品を敏感なアナログノードから遠ざけます。(電流検出、電圧フィードバック、REF、CC1、CC2及びFREQピン等。)IC及びアナログ部品は、パワースイッチングノードとは反対側のボード面に配置するようにします。ノイズの大きいノードとして、メインスイッチングノード(LX)、インダクタ及びゲート駆動出力等が挙げられます。
 - FREQ、REF、CC1及びCC2ピン用の部品をICのできるだけ近く(5mm以内)に配置します。
 - ゲート駆動トレース(DH、DL及びBST)を20mm以下に保ち、CSH、CSL、REF、FB等から遠ざけます。
 - ICへの V_{CC} 電源入力をフィルタします。0.1 μ Fセラミックコンデンサ及び4.7 μ F電解コンデンサをICから5mm以内に配置して、ICの V_{DD} をPGNDに直接バイパスします。
 - 電圧フィードバック部品をMAX1625のFBピンの近く(5mm以内)に配置します。電圧フィードバックトレースを直接CPUの電源入力に接続し、ノイズの大きいトレースを避けて配線します。

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

ピン配置



チップ情報

TRANSISTOR COUNT: 2472

SUBSTRATE CONNECTED TO AGND

高速ステップダウンコントローラ CPU電源用同期整流器付

MAX1624/MAX1625

パッケージ

	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.068	0.078	1.73	1.99
A1	0.002	0.008	0.05	0.21
B	0.010	0.015	0.25	0.38
C	0.005	0.009	0.13	0.22
e	0.0256		0.65	
E	0.205	0.212	5.20	5.38
H	0.301	0.311	7.65	7.90
L	0.022	0.037	0.55	0.95

	INCHES		MILLIMETERS		N
	MIN	MAX	MIN	MAX	
D	0.278	0.289	7.07	7.33	20
D	0.317	0.328	8.07	8.33	24
D	0.397	0.407	10.07	10.33	28

NOTES:
 1. D&E DO NOT INCLUDE MOLD FLASH
 2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15mm (.006")
 3. LEADS TO BE COPLANAR WITHIN .102mm (.004")
 4. CONTROLLING DIMENSION: MILLIMETER
 5. N = NUMBER OF PINS

MAXIM
 40 SAN ANGELO, TX 76901-9001, USA AND 9747 JPN
 PROPRIETARY INFORMATION

PACKAGE FAMILY OUTLINE: SSOP, 200° x .65mm

1/1

21-0039 A
 SECURITY CONTROL NUMBER: NCU