

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

概要

MAX15038高効率スイッチングレギュレータは、0.6V~ V_{IN} の90%の出力電圧で最大4Aの負荷電流を提供します。このICは2.9V~5.5Vで動作し、ボードに搭載するポイントオプロードおよびポストアレギュレーションのアプリケーションに最適です。総合出力誤差は、負荷、電源電圧、および温度の全範囲で $\pm 1\%$ を下回ります。

MAX15038は、外部抵抗によって設定される500kHz~2MHzのスイッチング周波数範囲で固定周波数のPWMモードで動作します。MAX15038は、軽負荷効率を改善するためにスキップモードで動作するオプションを備えています。高周波動作によって、すべてセラミックコンデンサを使用した設計が可能です。また、高い動作周波数であるため小型サイズの外付け部品の使用が可能です。

チップに搭載した低抵抗のnMOSスイッチによって重負荷での高効率保証され、重要なインダクタンスが最小になり、個別部品によるソリューションに比べてレイアウト設計が簡単になります。簡単なレイアウトとフットプリントによって、新設計の場合に1回の試作による成功が保証されます。

MAX15038は広帯域幅(28MHz)の電圧誤差アンプを備えています。電圧モード制御方式と電圧誤差アンプはタイプIIIの補償方式を可能にし、この方式を使用してスイッチング周波数の20%までの最大ループ帯域幅が確保されます。広ループ帯域幅のために高速の応答が提供され、その結果、小さい容量の出力コンデンサしか必要とせず、すべてをセラミックコンデンサとする設計が可能となります。

MAX15038は2つの3値ロジック入力を備えており、9種類のプリセットされた出力電圧の内の1つを選択することができます。出力電圧のプリセットによって、高価な0.1%の抵抗を使用せずに $\pm 1\%$ の出力電圧精度を達成します。そのうえ、0.6Vの内部リファレンスを使用するか、またはREFIN入力に外付けリファレンス電圧を印加して、出力電圧を任意のカスタム値に設定することができます。MAX15038は、1個のコンデンサを用いる可変ソフトスタート時間を提供し、入力突入電流を減らします。

アプリケーション

- サーバー電源
- POL
- ASIC/CPU/DSPコアおよびI/O電圧
- DDR電源
- 基地局電源
- テレコムおよびネットワーク用電源
- RAID制御用電源

ピン配置はデータシートの最後に記載されています。



特長

- ◆ $R_{DS(ON)}$ が31m Ω のハイサイドおよび $R_{DS(ON)}$ が24m Ω のローサイドMOSFETを内蔵
- ◆ 出力電流：連続4A (全温度範囲)
- ◆ 出力精度： $\pm 1\%$ (負荷、電源、および温度の全範囲)
- ◆ 動作電源電圧 V_{IN} 範囲：2.9V~5.5V
- ◆ 調整可能出力電圧：0.6V~(0.9 x V_{IN})
- ◆ ソフトスタートによって入力突入電流を低減
- ◆ 500kHz~2MHzの可変スイッチング周波数
- ◆ セラミック、高分子、および電解の出力コンデンサを使用可能
- ◆ 9種類のプリセットおよび可変出力電圧
0.6V、0.7V、0.8V、1.0V、1.2V、1.5V、1.8V、2.0V、2.5V、および可変
- ◆ プリバイアスされた出力に対する安全なスタートをするモノトニックな起動
- ◆ 強制PWMまたは軽負荷での高効率用のスキップモードの選択が可能
- ◆ 過電流および過温度保護
- ◆ サイクル毎の保護付き出力電流のシンク/ソース能力
- ◆ オープンドレインのパワーグッド出力
- ◆ 鉛フリー、4mm x 4mm、24ピンTQFNのパッケージ

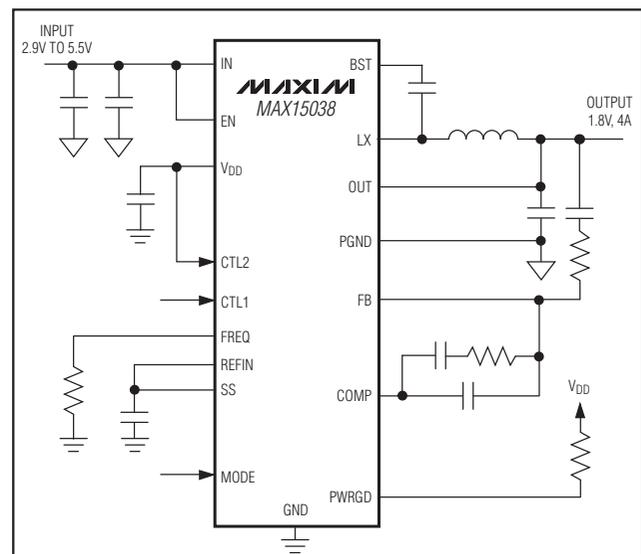
型番

PART	TEMP RANGE	PIN-PACKAGE
MAX15038ETG+	-40°C to +85°C	24 Thin QFN-EP*

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

*EP = エクスポーズドパッド

標準動作回路



スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

MAX15038

ABSOLUTE MAXIMUM RATINGS

IN, PWRGD to GND -0.3V to +6V
 V_{DD} to GND -0.3V to the lower of +4V or (V_{IN} + 0.3V)
 COMP, FB, MODE, REFIN, CTL1, CTL2, SS,
 FREQ to GND -0.3V to (V_{DD} + 0.3V)
 OUT, EN to GND -0.3V to +6V
 BST to LX -0.3V to +6V
 BST to GND -0.3V to +12V
 PGND to GND -0.3V to +0.3V
 LX to PGND -0.3V to the lower of +6V or (V_{IN} + 0.3V)
 LX to PGND -1V to the lower of +6V or (V_{IN} + 1V) for 50ns
 LX(RMS) (Note 1) 4A

V_{DD} Output Short-Circuit Duration Continuous
 Converter Output Short-Circuit Duration Continuous
 Continuous Power Dissipation (T_A = +70°C)
 24-Pin TQFN (derate 27.8mW/°C above +70°C) 2222mW
 Thermal Resistance (Note 2)
 θ_{JA} 36°C/W
 θ_{JC} 6°C/W
 Operating Temperature Range -40°C to +85°C
 Junction Temperature +150°C
 Storage Temperature Range -65°C to +150°C
 Lead Temperature (soldering, 10s) +300°C
 Soldering Temperature (reflow) +260°C

Note 1: LX has internal clamp diodes to PGND and IN. Applications that forward bias these diodes should take care not to exceed the IC's package power dissipation limits.

Note 2: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to japan.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = V_{EN} = 5V, C_{VDD} = 2.2μF, T_A = T_J = -40°C to +85°C, typical values are at T_A = +25°C, circuit of Figure 1, unless otherwise noted.) (Note 3)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
IN						
IN Voltage Range			2.9		5.5	V
IN Supply Current	f _S = 1MHz, no load	V _{IN} = 3.3V		4.7	8	mA
		V _{IN} = 5V		5	8.5	
Total Shutdown Current from IN	V _{IN} = 5V, V _{EN} = 0V			10	20	μA
	V _{IN} = V _{DD} = 3.3V, V _{EN} = 0V			45		
3.3V LDO (V_{DD})						
V _{DD} Undervoltage Lockout Threshold	LX starts/stops switching	V _{DD} rising		2.6	2.8	V
		V _{DD} falling	2.35	2.55		
		Minimum glitch-width rejection		10		μs
V _{DD} Output Voltage	V _{IN} = 5V, I _{VDD} = 0 to 10mA		3.1	3.3	3.5	V
V _{DD} Dropout	V _{IN} = 2.9V, I _{VDD} = 10mA				0.08	V
V _{DD} Current Limit	V _{IN} = 5V, V _{DD} = 0V		25	40		mA
BST						
BST Supply Current	V _{BST} = V _{IN} = 5V, V _{LX} = 0 or 5V, V _{EN} = 0V			0.025		μA
PWM COMPARATOR						
PWM Comparator Propagation Delay	10mV overdrive			20		ns
PWM Peak-to-Peak Ramp Amplitude				1		V
PWM Valley Amplitude				0.8		V

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

MAX15038

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{EN} = 5V$, $C_{VDD} = 2.2\mu F$, $T_A = T_J = -40^\circ C$ to $+85^\circ C$, typical values are at $T_A = +25^\circ C$, circuit of Figure 1, unless otherwise noted.) (Note 3)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
ERROR AMPLIFIER						
COMP Clamp Voltage, High	$V_{IN} = 2.9V$ to $5V$, $V_{FB} = 0.5V$, $V_{REFIN} = 0.6V$			2		V
COMP Clamp Voltage, Low	$V_{IN} = 2.9V$ to $5V$, $V_{FB} = 0.7V$, $V_{REFIN} = 0.6V$			0.7		V
COMP Slew Rate	V_{FB} step from $0.5V$ to $0.7V$ in $10ns$			1.6		V/ μs
COMP Shutdown Resistance	From COMP to GND, $V_{IN} = 3.3V$, $V_{COMP} = 100mV$, $V_{EN} = V_{SS} = 0V$			6		Ω
Internally Preset Output Voltage Accuracy	$V_{REFIN} = V_{SS}$, MODE = GND		-1		+1	%
FB Set Point Value	CTL1 = CTL2 = GND, MODE = GND		0.594	0.6	0.606	V
FB to OUT Resistor	All VID settings except CTL1 = CTL2 = GND		5.5	8	10.5	k Ω
Open-Loop Voltage Gain				115		dB
Error-Amplifier Unity-Gain Bandwidth				28		MHz
Error-Amplifier and REFIN Common-Mode Input Range	$V_{DD} = 2.9V$ to $3.5V$		0		$V_{DD} - 2$	V
Error-Amplifier Maximum Output Current	$V_{COMP} = 1V$, $V_{REFIN} = 0.6V$	$V_{FB} = 0.7V$, sinking	1			mA
		$V_{FB} = 0.5V$, sourcing	-1			
FB Input Bias Current	CTL1 = CTL2 = GND			-125		nA
CTL₋						
CTL ₋ Input Bias Current	$V_{CTL-} = 0V$			-7.2		μA
	$V_{CTL-} = V_{DD}$			+7.2		
CTL ₋ Input Threshold	Low, falling			0.8		V
	Open			$V_{DD}/2$		
	High, rising			$V_{DD} - 0.8$		
Hysteresis	All VID transitions			50		mV
REFIN						
REFIN Input Bias Current	$V_{REFIN} = 0.6V$			-185		nA
REFIN Offset Voltage	$V_{REFIN} = 0.9V$, FB shorted to COMP		-4.5		+4.5	mV
LX (All Pins Combined)						
LX On-Resistance, High-Side	$I_{LX} = -2A$	$V_{IN} = V_{BST} - V_{LX} = 3.3V$		42		m Ω
		$V_{IN} = V_{BST} - V_{LX} = 5V$		31	54	
LX On-Resistance, Low-Side	$I_{LX} = 2A$	$V_{IN} = 3.3V$		30		m Ω
		$V_{IN} = 5V$		24	42	
LX Current-Limit Threshold	High-side sourcing		5.7	7		A
	Low-side sinking			7		
	Zero-crossing current threshold, MODE = V_{DD}			0.2		
LX Leakage Current	$V_{IN} = 5V$, $V_{EN} = 0V$		$V_{LX} = 0V$		-0.01	μA
			$V_{LX} = 5V$		+0.01	

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

MAX15038

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{EN} = 5V$, $C_{VDD} = 2.2\mu F$, $T_A = T_J = -40^\circ C$ to $+85^\circ C$, typical values are at $T_A = +25^\circ C$, circuit of Figure 1, unless otherwise noted.) (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
LX Switching Frequency	$V_{IN} = 2.9V$ to $5V$	$R_{FREQ} = 49.9k\Omega$	0.9	1	1.1	MHz
		$R_{FREQ} = 23.6k\Omega$	1.8	2	2.2	
Switching Frequency Range		500		2000	kHz	
LX Minimum Off-Time				78	ns	
LX Maximum Duty Cycle	$R_{FREQ} = 49.9k\Omega$	92	95		%	
LX Minimum Duty Cycle	$R_{FREQ} = 49.9k\Omega$		5	15	%	
Average Short-Circuit IN Supply Current	OUT connected to GND, $V_{IN} = 5V$		0.15		A	
RMS LX Output Current		4			A	
ENABLE						
EN Input Logic-Low Threshold	EN falling			0.9	V	
EN Input Logic-High Threshold	EN rising	1.5			V	
EN Input Current	$V_{EN} = 0$ or $5V$, $V_{IN} = 5V$		0.01		μA	
MODE						
MODE Input-Logic Threshold	Logic-low, falling		26		%V _{DD}	
	Logic V _{DD} /2 or open, rising		50			
	Logic-high, rising		74			
MODE Input-Logic Hysteresis	MODE falling		5		%V _{DD}	
MODE Input Bias Current	MODE = GND		-5		μA	
	MODE = V _{DD}		5			
SS						
SS Current	$V_{SS} = 0.45V$, $V_{REFIN} = 0.6V$, sourcing	6.7	8	9.3	μA	
THERMAL SHUTDOWN						
Thermal-Shutdown Threshold	Rising		165		$^\circ C$	
Thermal-Shutdown Hysteresis			25		$^\circ C$	
POWER-GOOD (PWRGD)						
Power-Good Threshold Voltage	V_{FB} falling, $V_{REFIN} = 0.6V$	88	90	92	% V _{REFIN}	
	V_{FB} rising, $V_{REFIN} = 0.6V$		92.5			
Power-Good Edge Deglitch	V_{FB} rising or falling		48		Clock Cycles	
PWRGD Output Voltage Low	$I_{PWRGD} = 4mA$		0.03	0.1	V	
PWRGD Leakage Current	$V_{IN} = V_{PWRGD} = 5V$, $V_{FB} = 0.7V$, $V_{REFIN} = 0.6V$		0.01		μA	
HICCUP OVERCURRENT LIMIT						
Current-Limit Startup Blanking			112		Clock Cycles	
Autoretry Restart Time			896		Clock Cycles	

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

MAX15038

ELECTRICAL CHARACTERISTICS (continued)

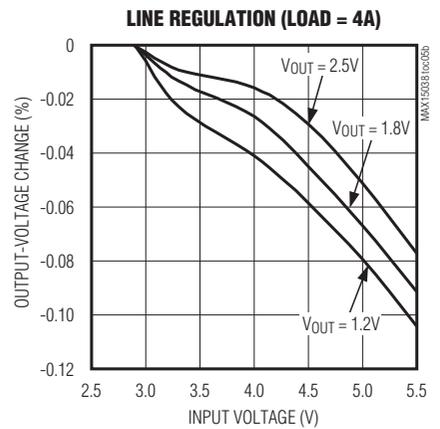
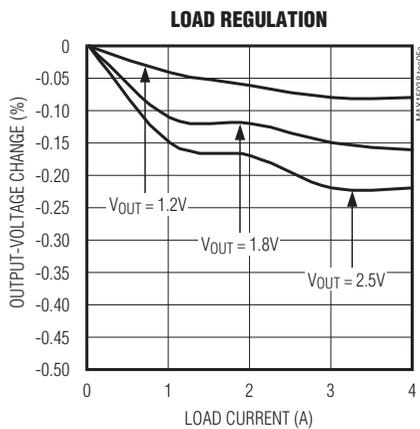
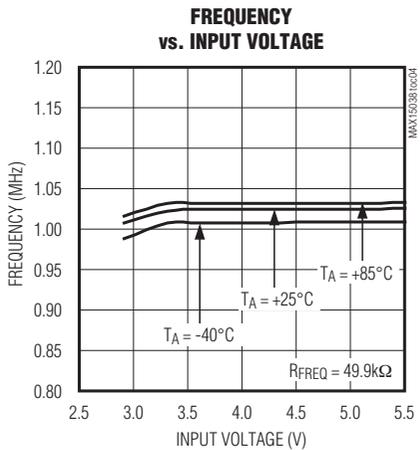
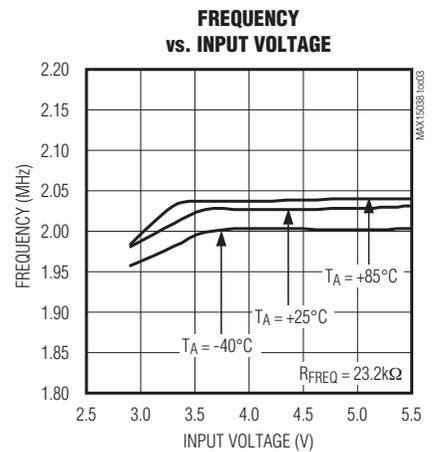
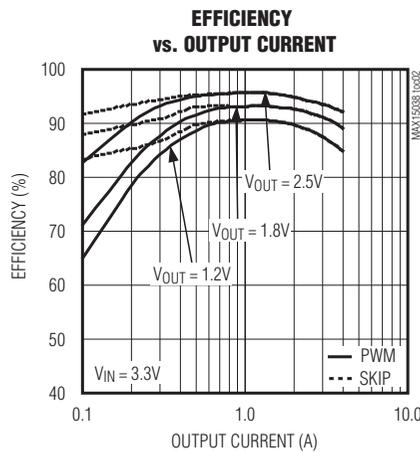
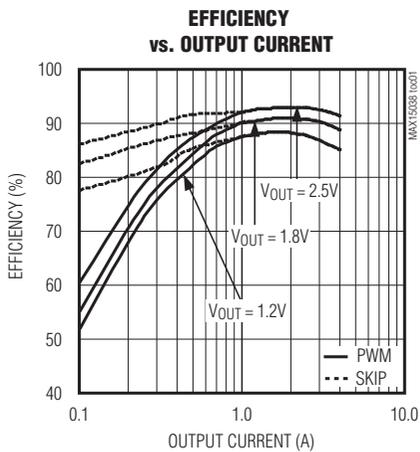
($V_{IN} = V_{EN} = 5V$, $C_{VDD} = 2.2\mu F$, $T_A = T_J = -40^\circ C$ to $+85^\circ C$, typical values are at $T_A = +25^\circ C$, circuit of Figure 1, unless otherwise noted.) (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
FB Hiccup Threshold	V_{FB} falling		70		% V_{REFIN}
Hiccup Threshold Blanking Time	V_{FB} falling		28		μs

Note 3: Specifications are 100% production tested at $T_A = +25^\circ C$. Limits over the operating temperature range are guaranteed by design.

標準動作特性

(Typical values are $V_{IN} = V_{EN} = 5V$, $V_{OUT} = 1.8V$, $R_{FREQ} = 49.9k\Omega$, $I_{OUT} = 4A$, $T_A = +25^\circ C$, circuit of Figure 1, unless otherwise noted.)

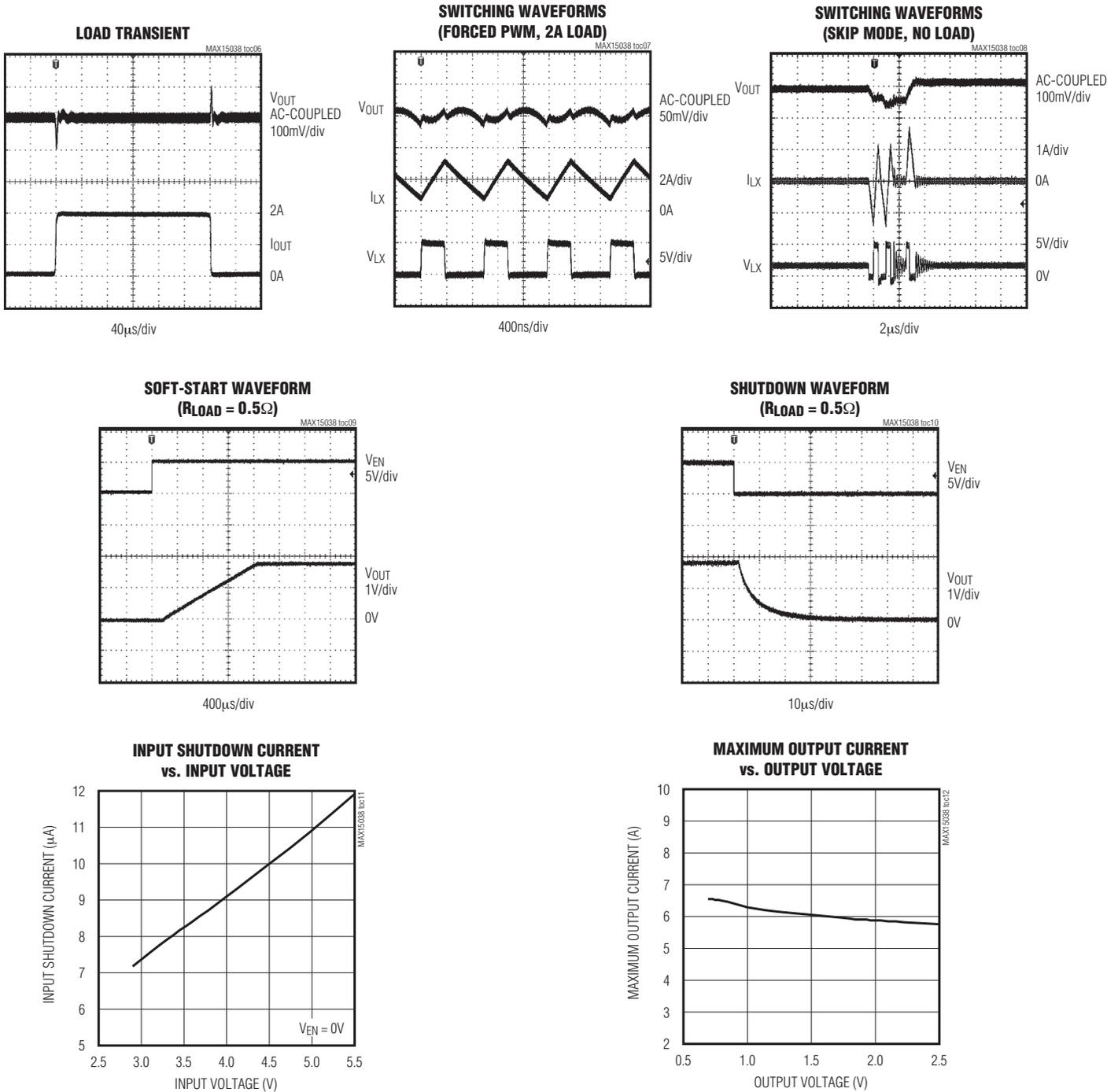


スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

MAX15038

標準動作特性(続き)

(Typical values are $V_{IN} = V_{EN} = 5V$, $V_{OUT} = 1.8V$, $R_{FREQ} = 49.9k\Omega$, $I_{OUT} = 4A$, $T_A = +25^\circ C$, circuit of Figure 1, unless otherwise noted.)

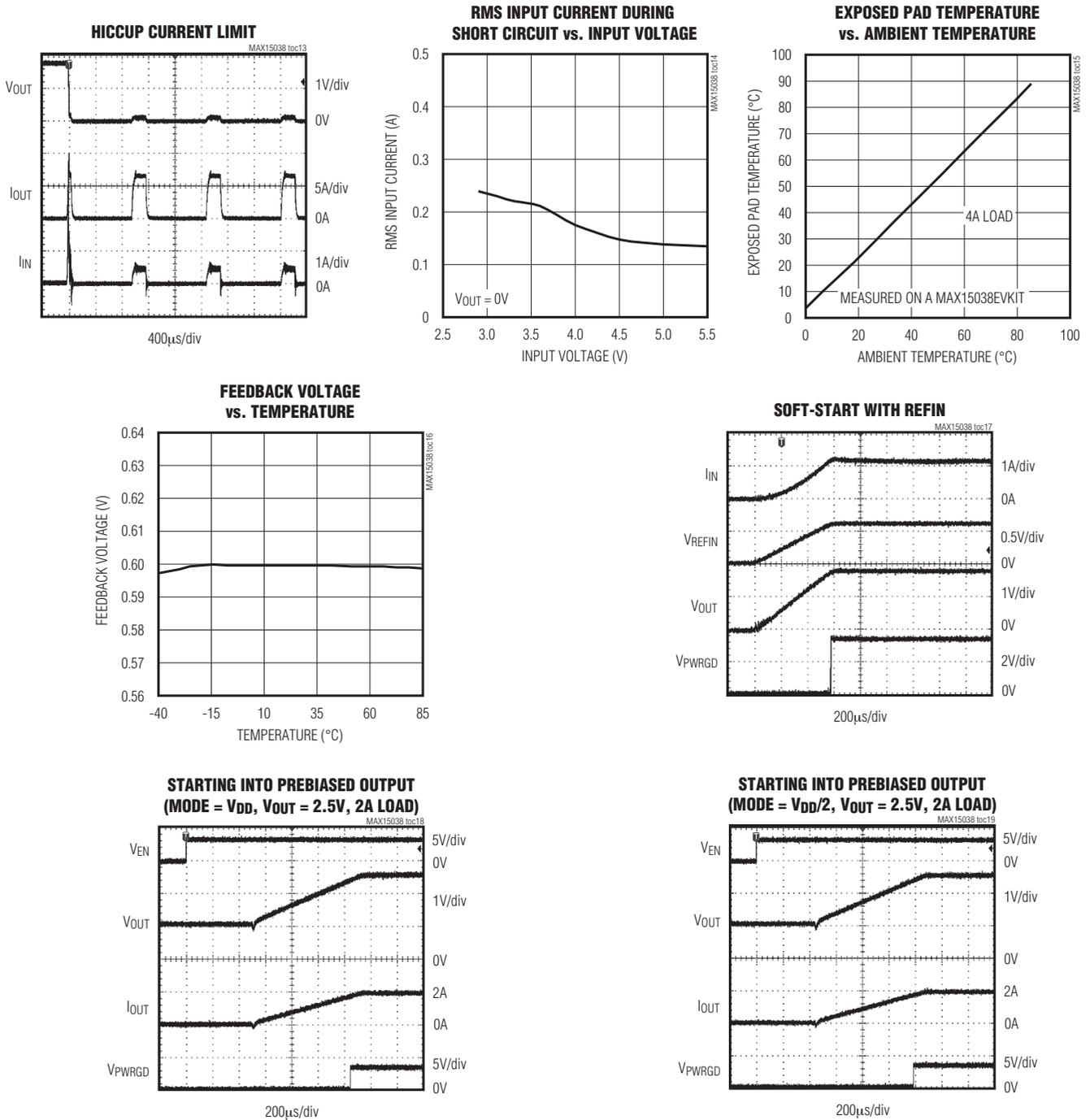


スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

MAX15038

標準動作特性(続き)

(Typical values are $V_{IN} = V_{EN} = 5V$, $V_{OUT} = 1.8V$, $R_{FREQ} = 49.9k\Omega$, $I_{OUT} = 4A$, $T_A = +25^\circ C$, circuit of Figure 1, unless otherwise noted.)



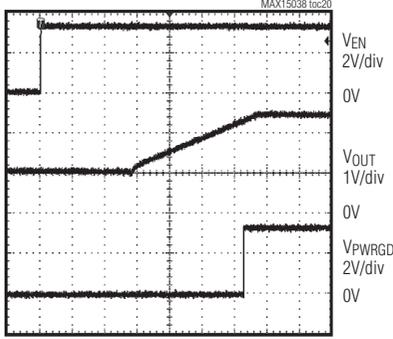
スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

MAX15038

標準動作特性(続き)

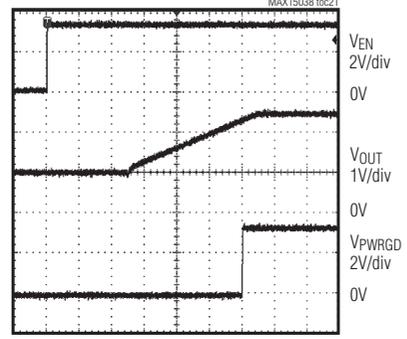
(Typical values are $V_{IN} = V_{EN} = 5V$, $V_{OUT} = 1.8V$, $R_{FREQ} = 49.9k\Omega$, $I_{OUT} = 4A$, $T_A = +25^\circ C$, circuit of Figure 1, unless otherwise noted.)

**STARTING INTO PREBIASED OUTPUT
(MODE = V_{DD} , $V_{OUT} = 2.5V$, NO LOAD)**



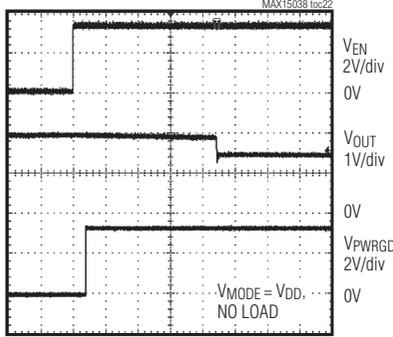
200µs/div

**STARTING INTO PREBIASED OUTPUT
(MODE = $V_{DD}/2$, $V_{OUT} = 2.5V$, NO LOAD)**



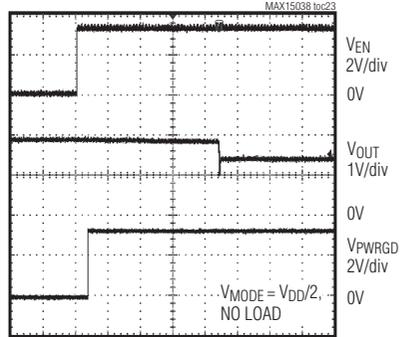
200µs/div

**STARTING INTO PREBIASED OUTPUT
ABOVE NOMINAL SETPOINT ($V_{OUT} = 1.5V$)**



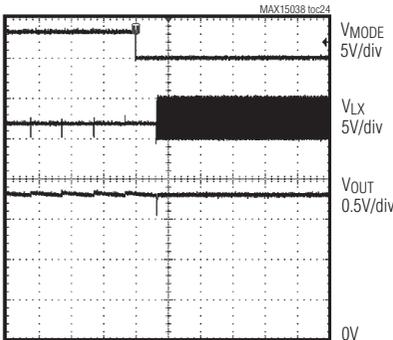
1ms/div

**STARTING INTO PREBIASED OUTPUT
ABOVE NOMINAL SETPOINT ($V_{OUT} = 1.5V$)**



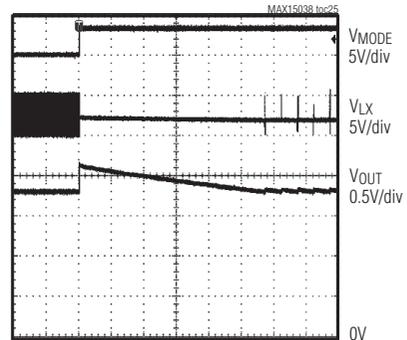
1ms/div

**TRANSITION FROM SKIP MODE
TO FORCED PWM MODE**



2ms/div

**TRANSITION FROM FORCED
PWM MODE TO SKIP MODE**



4ms/div

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

MAX15038

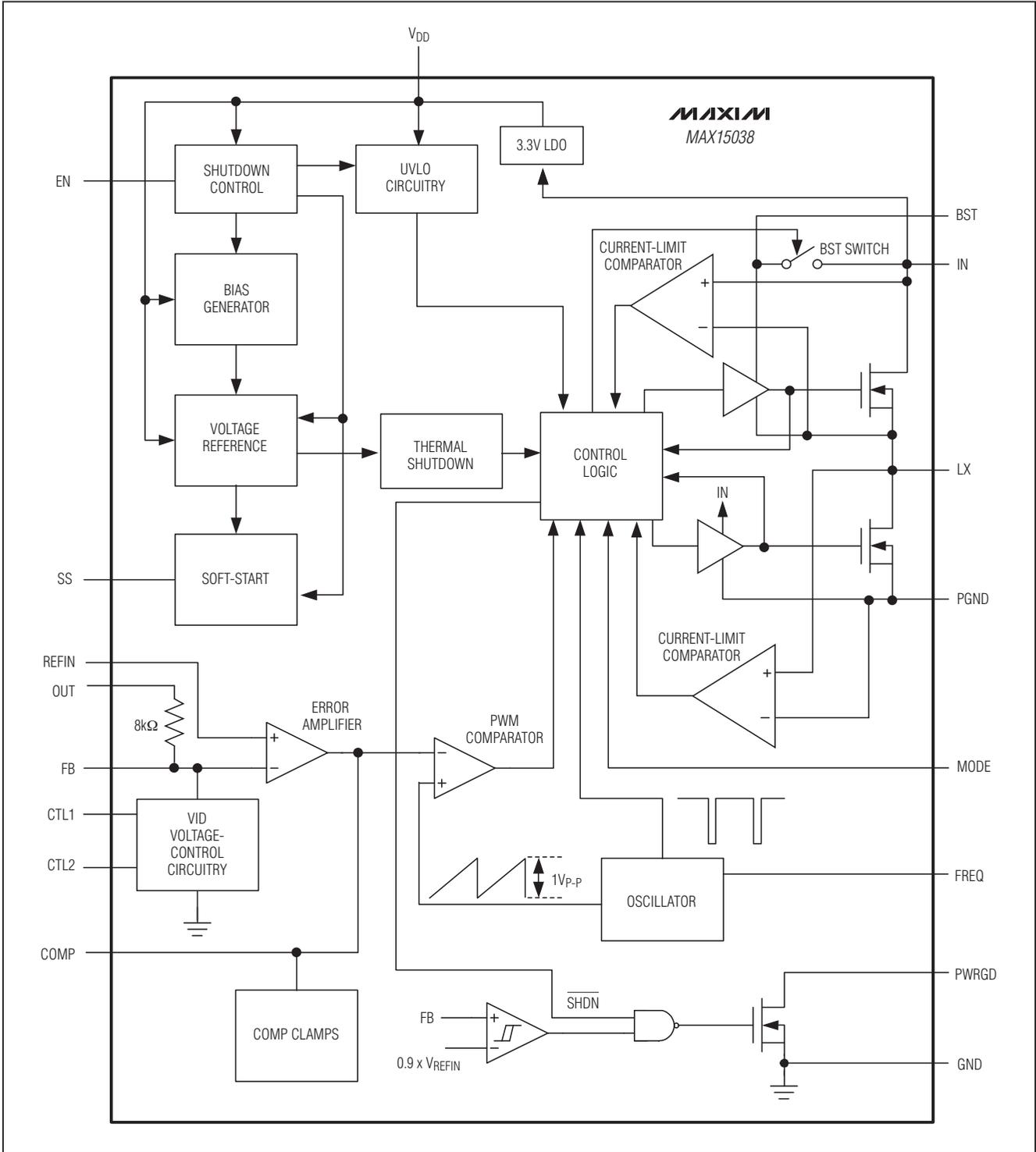
端子説明

端子	名称	機能
1	MODE	機能モード選択入力。詳細は「モード選択」の項を参照してください。
2	V _{DD}	3.3VのLDO出力。内部のアナログコア用の電源入力。低ESRで最低2.2μFのセラミックコンデンサをV _{DD} とGND間に接続してください。
3	CTL1	プリセット出力電圧選択入力。CTL1とCTL2によって、9つのプリセット電圧のうちの1つに出力電圧を設定します。プリセット電圧については、表1および「出力電圧の設定(CTL1、CTL2)」の項を参照してください。
4	CTL2	
5	REFIN	外部リファレンス入力。内部の0.6Vのリファレンスを使用するにはREFINをSSに接続してください。REFINを外部リファレンス電圧に接続すると、FBがREFINに印加された電圧にレギュレートされます。ICがシャットダウン/ヒカップモードにある場合、REFINは内部でGNDに強制されます。
6	SS	ソフトスタート入力。起動時間を設定するには、SSとGND間にコンデンサを接続してください。最低1nFのコンデンサを使用してください。ソフトスタート時間の設定に関する詳細は、「ソフトスタートとREFIN」の項を参照してください。
7	GND	アナロググランド接続。GNDとPGNDを入力バイパスコンデンサの戻り端子近辺で1点接続してください。
8	COMP	電圧誤差アンプ出力。COMP~FB~OUT間に必要とする補償回路を接続してください。ICがシャットダウン/ヒカップモードの場合、COMPは内部でGNDに強制されます。
9	FB	フィードバック入力。出力とGND間の外部抵抗分圧器の midpoint にFBを接続して、出力電圧を0.6V~V _{IN} の90%に設定してください。CTL1およびCTL2を使用して9つのプリセット電圧の1つを選択する場合、FBをRC回路経路で出力に接続してください。
10	OUT	出力電圧の検出。コンバータ出力に接続してください。外部の抵抗分圧器を使用する場合には、OUTには何も接続しないでください。
11	FREQ	発振周波数の選択。FREQとGND間に精密抵抗を接続してスイッチング周波数を選択してください。「周波数の選択(FREQ)」の項を参照してください。
12	PWRGD	オープンレインのパワーグッド出力。V _{FB} がV _{REFIN} の92.5% (typ)以上でV _{REFIN} が0.54V以上の場合、PWRGDはハイインピーダンスになります。V _{FB} がV _{REFIN} の90% (typ)以下になるか、あるいはV _{REFIN} が0.54V以下になると、PWRGDは内部でローに強制されます。ICがシャットダウンモード状態、V _{DD} が内蔵のUVLOスレッショルド以下、またはICがサーマルシャットダウン状態の場合は、PWRGDは内部でローに強制されます。
13	BST	ハイサイドMOSFETドライバ電源。pMOSスイッチ経路でINに内部接続されます。0.1μFのコンデンサでBSTをLXにバイパスしてください。
14, 15, 16	LX	インダクタ接続。すべてのLX端子は内部で相互に接続されています。すべてのLX端子をインダクタのスイッチ側に接続してください。ICがシャットダウンモードの場合、LXはハイインピーダンスです。
17-20	PGND	電源グランド。すべてのPGND端子を外部で電源グランドプレーンに接続してください。すべてのPGND端子をIC近辺で相互に接続してください。
21, 22, 23	IN	電源入力。入力電源範囲は2.9V~5.5Vです。22μFのセラミックコンデンサでINをPGNDにバイパスしてください。
24	EN	イネーブル入力。MAX15038をイネーブル/ディセーブルするロジック入力。
—	EP	エクスポーズパッド。エクスポーズパッドをPGNDに接続されている大きな切れ目のない銅プレーンに半田付けして、熱性能を最適化してください。デバイスのグランド接続としてエクスポーズパッドを使用しないでください。

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

MAX15038

ブロック図



スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

標準アプリケーション回路

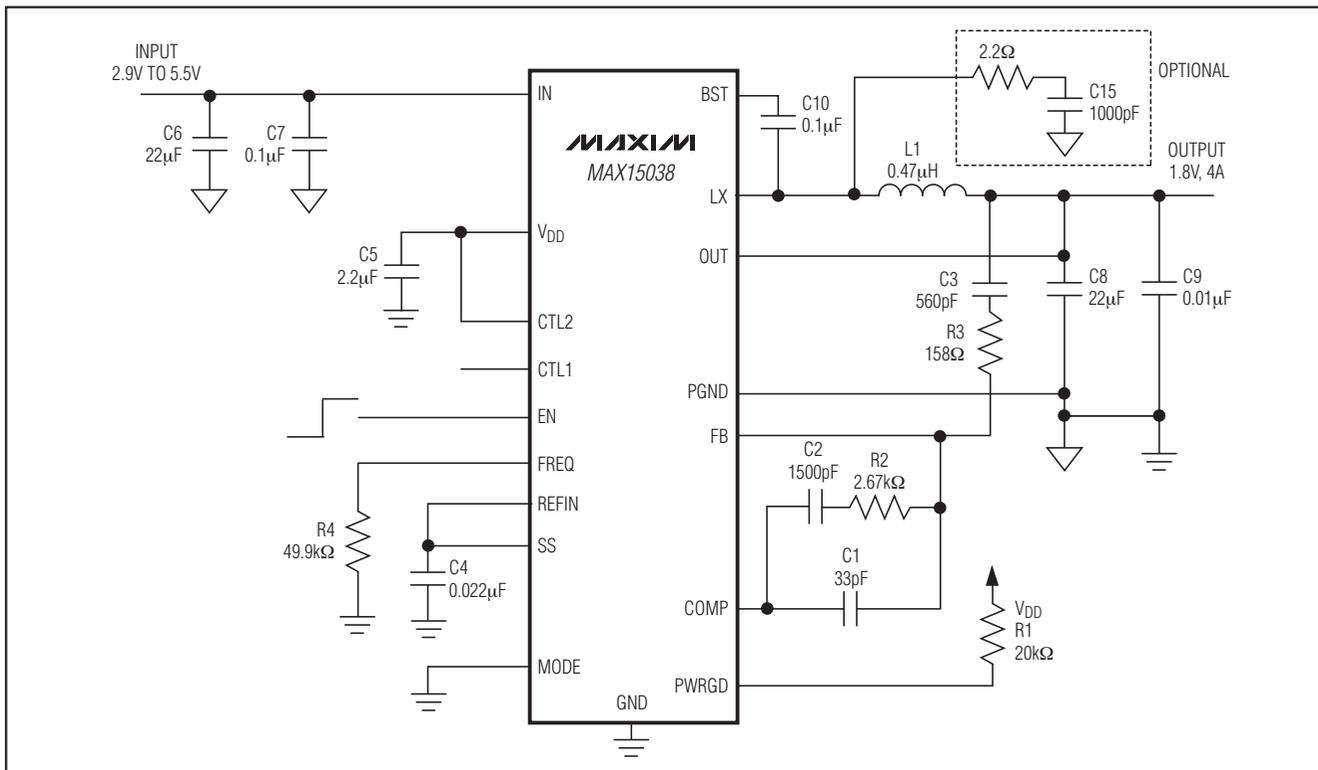


図1. $V_{IN} = 2.9V \sim 5.5V$ 、および $V_{OUT} = 1.8V$ とした 1MHz の全セラミックコンデンサ設計

詳細

MAX15038 高効率、電圧モードスイッチングレギュレータは、最大 4A の出力電流を供給します。MAX15038 は、2.9V ~ 5.5V の入力電源から $0.6V \sim 0.9 \times V_{IN}$ の出力電圧を提供し、ボードに搭載するポイントオブロードアプリケーションに最適です。出力電圧精度は負荷、電源、および温度の全範囲で $\pm 1\%$ 以内です。

MAX15038 のスイッチング周波数範囲は広く、すべてをセラミックコンデンサで設計して高速過渡応答が達成されます(図1を参照)。高い動作周波数によって外付け部品が大きさが最小になります。MAX15038 は、小型 (4mm x 4mm)、鉛フリー、24ピン TQFN パッケージで提供されます。REFIN の機能によって、MAX15038 は DDR およびトラック電源用に最適な候補となります。内部の低 $R_{DS(ON)}$ (ローサイド n チャンネル MOSFET は 24mΩ および ハイサイド n チャンネル MOSFET は 31mΩ) を使用しているため、重負荷および高いスイッチング周波数で高効率を維持します。

MAX15038 は、広帯域 (28MHz) の誤差アンプを使用する電圧モード方式を採用しています。電圧モード制御方式のために最高 2MHz のスイッチング周波数が可能で、ボード面積が削減されます。オペアンプによる電圧誤差アンプはタイプ III の補償で動作し、高周波スイッチングの帯域幅を十分に利用して高速の応答を得ることができます。可変のソフトスタート時間によって、入力の起動時の突入電流を最小にする柔軟性を提供します。 V_{FB} が V_{REFIN} の 92.5% に達し、 V_{REFIN} が 0.54V 以上の場合、オープンドレインのパワーグッド (PWRGD) 出力はハイになります。

MAX15038 は、通常の PWM、プリバイアスされた出力に対してモノトニックに起動する PWM モード、またはプリバイアスされた出力に対してモノトニックに起動するスキップモードの 3 種の動作モードのオプションを提供します。

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

コントローラの機能

コントローラのロジックブロックは、さまざまな電源、負荷、および温度条件下でハイサイドMOSFETのデューティサイクルを決定する中央プロセッサです。電流制限および温度保護がトリガされない標準の動作では、コントローラのロジックブロックはPWMコンパレータから出力を受け取り、ハイサイドとローサイドの両方のMOSFET用に駆動信号を生成します。ブレークビフォアメークロジックとブートストラップコンデンサに充電するためのタイミングは、コントローラのロジックブロックによって計算されます。電圧誤差アンプからの誤差信号は、発振器で生成されるランプ信号とPWMコンパレータで比較され、必要とするPWM信号が作られます。ハイサイドスイッチは発振器サイクルの最初にオンになり、ランプ電圧が V_{COMP} 信号を超えるか電流制限スレッシュホールドを超えるとオフになります。その後、ローサイドスイッチは発振器サイクルの残り時間でオンになります。

電流制限

内蔵のハイサイドMOSFETの標準的なピーク電流制限スレッシュホールドは7Aです。LXからの流出電流がこの制限値を超えるとハイサイドMOSFETはオフとなり、同期整流器がオンとなります。同期整流器は、インダクタ電流がローサイド電流の制限値以下になるまでオンのままです。このことによってデューティサイクルを低下させ、電流制限値を超えなくなるまで出力電圧を低下させます。MAX15038は、短絡出力状態での過熱を防止するためにヒカップモードを採用しています。

電流制限の間に V_{FB} が V_{REFIN} の70%以下に低下して12 μ s以上の間このレベル以下の場合、MAX15038はヒカップモードになります。このハイサイドMOSFETと同期整流器はオフになり、COMPとREFIN双方は内部でローに強制されます。REFINとSSが相互に接続されていると、両方ともローに強制されます。デバイスは896クロックサイクルの間この状態のままとなり、その後、112クロックサイクルの間再起動を試みます。電流制限を発生させている障害が取り除かれると、デバイスは通常動作に復帰します。その他の場合は、デバイスは再びヒカップモードに戻ります。

ソフトスタートとREFIN

MAX15038は、起動時の突入電流を制限するために可変のソフトスタート機能を採用しています。8 μ A (typ)の電流源によってSSに外付けしたコンデンサが充電されます。ソフトスタート時間は、SSとGND間に接続された外付けコンデンサの値によって調整されます。必要なコンデンサ値は次式で計算されます。

$$C = \frac{8\mu\text{A} \times t_{SS}}{0.6\text{V}}$$

ここで、 t_{SS} は所要のソフトスタート時間(秒)です。MAX15038は外付けリファレンス入力(REFIN)も備えています。このICはREFINに印加された電圧にFBをレギュレートします。外付けリファレンスを使用する場合は、内部ソフトスタートを使用することができません。外付けリファレンスを使用する場合のソフトスタートの方法は図2に示されています。内蔵の0.6Vのリファレンスを使用するには、REFINをSSに接続してください。最低1nFのコンデンサをSSに接続してください。

低電圧ロックアウト(UVLO)

UVLO回路は、 V_{DD} が2.55V (typ)以下になるとスイッチングを阻止します。 V_{DD} が2.6V (typ)以上に上昇すると、UVLOはクリアされてソフトスタート機能が起動します。50mVのヒステリシスがグリッチ耐性を持たせるために組み込まれています。

BST

ハイサイドのnチャネルスイッチ用のゲート駆動電圧は、フライングコンデンサのブースト回路によって生成されます。ローサイドMOSFETがオンの間に、BSTとLX間のコンデンサは V_{IN} 電源から充電されます。ローサイドMOSFETがオフになると、このコンデンサの電圧がLXの上に加算され、内蔵のハイサイドMOSFETのターンオンに必要な電圧が供給されます。

周波数の選択(FREQ)

スイッチング周波数は、500kHz~2MHzに抵抗で設定することができます。ICのスイッチング周波数は、FREQとGND間に接続する抵抗(R_{FREQ})で設定してください。 R_{FREQ} は次のように計算されます。

$$R_{FREQ} = \frac{50\text{k}\Omega}{0.95\mu\text{s}} \times \left(\frac{1}{f_s} - 0.05\mu\text{s}\right)$$

ここで、 f_s は所望のスイッチング周波数(Hz)です。

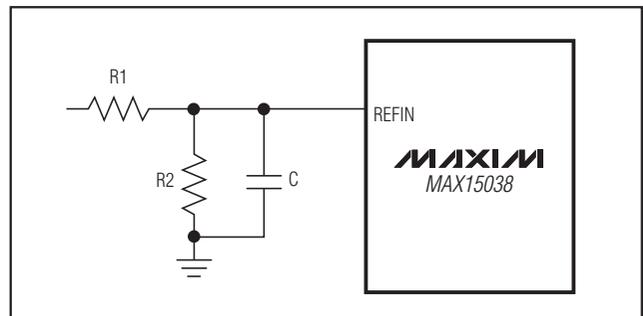


図2. 外部リファレンスを使用する標準的なソフトスタート構成

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

パワーグッド出力(PWRGD)

PWRGDはオープンドレイン出力で、 V_{FB} が $0.925 \times V_{REFIN}$ で V_{REFIN} が最低48クロックサイクルの間0.54V以上の場合、ハイインピーダンスになります。 V_{FB} が V_{REFIN} の90%以下に低下するか、または V_{REFIN} が最低48クロックサイクルの間0.54V以下の場合、PWRGDはローに強制されます。ICがシャットダウンモード、 V_{DD} が内部のUVLOスレッシュホールド以下、あるいはICがサーマルシャットダウンモードの場合、PWRGDはローになります。

出力電圧の設定(CTL1、CTL2)

表1に示すように、出力電圧はCTL1とCTL2のロジック状態によって端子で設定することができます。CTL1とCTL2は、 V_{DD} 、無接続、およびGNDの3レベルの入力です。CTL1とCTL2をGNDに接続する場合は、8.06k Ω の抵抗を V_{OUT} とFB間に接続する必要があります。CTL1とCTL2のロジック状態は電源投入の前にのみ設定してください。デバイスがイネーブルされた後でCTL1とCTL2を変化させないでください。出力電圧の設定変更の必要がある場合は、電源またはENをオン/オフさせ、イネーブルする前に設定変更してください。図3aに示されているように、 $V_{OUT} \sim FB \sim GND$ 間に抵抗分圧器回路を接続すると、出力電圧は $0.6V \sim V_{IN}$ の90%まで連続的に設定することができます。この場合、CTL1とCTL2はGNDに接続する必要があります。

シャットダウンモード

ENをGNDに駆動してICをシャットダウンすると、自己消費電流は10 μ A (typ)になります。シャットダウン中は、LXはハイインピーダンスになります。MAX15038をイネーブルするにはENをハイに駆動してください。

熱保護

熱過負荷保護によってデバイスの総合の電力消費を制限します。接合部温度が $T_J = +165^\circ\text{C}$ を超えると、熱センサがデバイスをシャットダウンしてダイを冷却します。接合部温度が 20°C だけ冷却されると、熱センサはデバイスを再びオンとするため、連続した過負荷の場合はパルス状の出力となります。サーマルシャットダウン状態から回復すると、ソフトスタートシーケンスが始まります。

アプリケーション情報

INおよび V_{DD} のデカップリング

高速スイッチング周波数によるノイズの影響を減少し、MAX15038の出力精度を最良にするためには、INとPGND間に22 μ Fのコンデンサを接続してINをデカップリングしてください。また、 V_{DD} とGND間に2.2 μ Fの低ESRセラミックコンデンサを接続して V_{DD} をデカップリングしてください。これらのコンデンサはICの可能な限り近くに配置してください。

表1. CTL1とCTL2による出力電圧の選択

CTL1	CTL2	V_{OUT} (V)	V_{OUT} WHEN USING EXTERNAL V_{REFIN} (V)
GND	GND	0.6* or $0.6 < V_{OUT} \leq 0.9 \times V_{IN}^{**}$	V_{REFIN}^* or $V_{REFIN} < V_{OUT} \leq 0.9 \times V_{IN}^{**}$
V_{DD}	V_{DD}	0.7	$V_{REFIN} \times (7/6)$
GND	Unconnected	0.8	$V_{REFIN} \times (4/3)$
GND	V_{DD}	1.0	$V_{REFIN} \times (5/3)$
Unconnected	GND	1.2	$V_{REFIN} \times 2$
Unconnected	Unconnected	1.5	$V_{REFIN} \times 2.5$
Unconnected	V_{DD}	1.8	$V_{REFIN} \times 3$
V_{DD}	GND	2.0	$V_{REFIN} \times (10/3)$
V_{DD}	Unconnected	2.5	$V_{REFIN} \times (25/6)$

*R3に8.06 Ω の抵抗を挿入して、R4には抵抗を挿入しないでください。

**「補償設計」の項の中の式に基づきR3とR4を挿入してください(図3a参照)。

インダクタの選択

次式を使ってインダクタを選択してください。

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{f_S \times V_{IN} \times LIR \times I_{OUT(MAX)}}$$

ここで、LIRは最小デューティサイクルにおけるリップル電流の最大負荷電流に対する比です。最良の性能と安定性を得るためには、LIRは20%~40%に選んでください。割り当てられた寸法に合った最小のDC抵抗を持つインダクタを使用してください。粉末鉄フェライトコアタイプを選択すると、ほとんどの場合最良の性能が得られます。どのようなコア材料の場合でも、MAX15038の電流制限値で飽和しないようにコアは十分に大きくしてください。

出力コンデンサの選択

出力コンデンサ選択の重要なパラメータは、容量値、ESR、ESL、および電圧定格要件です。これらは、DC-DCコンバータの総合安定性、出力リップル電圧、および過渡応答に影響します。出力リップルは、出力コンデンサの蓄積電荷の変動、コンデンサのESRによる電圧降下、およびコンデンサのESLによる電圧降下によって起こります。次式を使って、出力コンデンサ値、ESR、およびESLによる出力電圧リップルを計算してください。

$$V_{RIPPLE} = V_{RIPPLE(C)} + V_{RIPPLE(ESR)} + V_{RIPPLE(ESL)}$$

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

ここで、出力コンデンサ値、ESR、およびESLによる出力リップルは次式のようにになります。

$$V_{\text{RIPPLE(C)}} = \frac{I_{\text{P-P}}}{8 \times C_{\text{OUT}} \times f_{\text{S}}}$$

$$V_{\text{RIPPLE(ESR)}} = I_{\text{P-P}} \times \text{ESR}$$

$$V_{\text{RIPPLE(ESL)}} = \frac{I_{\text{P-P}}}{t_{\text{ON}}} \times \text{ESL}$$

あるいは

$$V_{\text{RIPPLE(ESL)}} = \frac{I_{\text{P-P}}}{t_{\text{OFF}}} \times \text{ESL}$$

のいずれか大きいほうになります。

ピークトゥピークのインダクタ電流($I_{\text{P-P}}$)は次式のようにになります。

$$I_{\text{P-P}} = \frac{V_{\text{IN}} - V_{\text{OUT}}}{f_{\text{S}} \times L} \times \frac{V_{\text{OUT}}}{V_{\text{IN}}}$$

これらの式は最初にコンデンサを選択する場合に使用してください。最終値は、プロトタイプまたは同等な回路の試験によって決定してください。リップル電流を小さくすると出力電圧リップルが小さくなります。インダクタのリップル電流はインダクタ値によって決まるため、大きなインダクタンスでは出力電圧リップルが小さくなります。コンバータのスイッチング周波数において小さいESRと小さいESLを持つセラミックコンデンサを使用してください。ESLに起因するリップル電圧は、セラミックコンデンサを使うと無視することができます。

負荷過渡応答は選択した出力コンデンサの値に依存します。負荷の過渡状態では、出力は即座に $\text{ESR} \times \Delta I_{\text{LOAD}}$ だけ変化します。コントローラが応答可能となる前に出力はさらに偏移しますが、これはインダクタと出力コンデンサの値に依存します。短時間の後、コントローラは出力電圧をレギュレートしてその既定値に復帰させます。コントローラの応答時間はクローズドループの帯域幅に依存します。帯域幅が広いと高速の応答時間が得られ、出力がレギュレート値からさらに偏移することを阻止します。詳細は「補償設計」の項を参照してください。

入力コンデンサの選択

入力コンデンサは入力電源から引き出される電流ピークを減少させて、ICのスイッチングノイズを減少させます。入力リップル電圧を規格以内に保ち、入力源に戻ってくる高周波のリップル電流を最小化するためには、入力総容量値は次式によって与えられる値以上としなければなりません。

$$C_{\text{IN_MIN}} = \frac{D \times T_{\text{S}} \times I_{\text{OUT}}}{V_{\text{IN_RIPPLE}}}$$

ここで、 $V_{\text{IN_RIPPLE}}$ は、入力コンデンサの両端間に許容される入力リップル電圧の最大値であり、最小入力電圧の2%以下にすることを推奨します。Dはデューティサイクル($V_{\text{OUT}}/V_{\text{IN}}$)で、 T_{S} はスイッチング周期($1/f_{\text{S}}$)です。

スイッチング周波数における入力コンデンサのインピーダンスは、高周波スイッチング電流が入力源に流れず、入力コンデンサを通して流れるようにするために、入力源のインピーダンスより小さくする必要があります。入力コンデンサは、スイッチング電流によって与えられるリップル電流要件を満たさなければなりません。入力リップル電流のRMS値は次式で与えられます。

$$I_{\text{RIPPLE}} = I_{\text{LOAD}} \times \frac{\sqrt{V_{\text{OUT}} \times (V_{\text{IN}} - V_{\text{OUT}})}}{V_{\text{IN}}}$$

ここで、 I_{RIPPLE} は入力のRMSリップル電流値です。

補償設計

この電源の伝達関数は、1個のダブルポールと1個のゼロで構成されます。ダブルポールは、インダクタLと出力コンデンサ C_{O} によって作られます。出力コンデンサのESRがゼロを決定します。ダブルポールとゼロ周波数は次式で与えられます。

$$f_{\text{P1_LC}} = f_{\text{P2_LC}} = \frac{1}{2\pi \times \sqrt{L \times C_{\text{O}} \times \left(\frac{R_{\text{O}} + \text{ESR}}{R_{\text{O}} + R_{\text{L}}} \right)}}$$

$$f_{\text{Z_ESR}} = \frac{1}{2\pi \times \text{ESR} \times C_{\text{O}}}$$

ここで、 R_{L} は出力インダクタのDCR (直流抵抗)と内蔵のスイッチ抵抗 $R_{\text{DS(ON)}}$ の和に等しい値です。 $R_{\text{DS(ON)}}$ の標準値は24mΩ (ローサイドMOSFET)および31mΩ (ハイサイドMOSFET)です。 R_{O} は出力負荷抵抗で、これは定格出力電圧を定格出力電流で除算した値です。ESRは出力コンデンサの等価直列抵抗の合計値です。同じタイプの出力コンデンサが2個以上並列になっている場合、上の式におけるESR値は、1個の出力コンデンサのESRを出力コンデンサの合計数で除算した値と等しくなります。

MAX15038のスイッチング周波数は高い範囲にあるため、セラミックの出力コンデンサを使用することができます。セラミックコンデンサのESRは一般的に非常に小さいため、それに関係する伝達関数のゼロ周波数はユニティゲインクロスオーバー周波数の f_{C} よりも高く、ゼロを出力フィルタ用のインダクタとコンデンサで作られるダブルポールの補償に使うことはできません。ダブルポールによって40dB/decadeの利得低下と180°の位相シフトが生じます。補償回路の誤差アンプはこの利得低下と位相シフトを補償して、安定な広帯域幅のクローズドループシステムを作らなければなりません。

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

したがって、図3と4に示すようなタイプIIIの補償を使用してください。タイプIIIの補償は3個のポールと2個のゼロを備え、最初のポールの f_{p1_EA} はゼロ周波数(DC)の位置にあります。タイプIIIのその他のポールとゼロの位置は次式で与えられます。

$$f_{Z1_EA} = \frac{1}{2\pi \times R1 \times C1}$$

$$f_{Z2_EA} = \frac{1}{2\pi \times R3 \times C3}$$

$$f_{P3_EA} = \frac{1}{2\pi \times R1 \times C2}$$

$$f_{P2_EA} = \frac{1}{2\pi \times R2 \times C3}$$

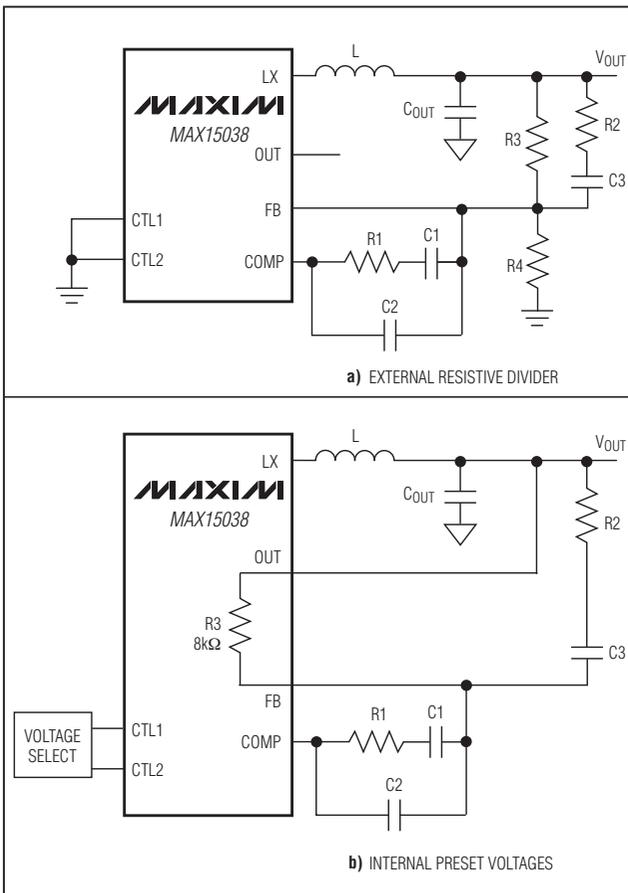


図3. タイプIIIの補償回路

上の式は $C1 \gg C2$ および $R3 \gg R2$ がほとんどのアプリケーションで成立するとの仮定に基づいています。これらのポールとゼロの位置は、電源の伝達関数のダブルポールとESRゼロ周波数によって決定されます。その位置は所望のクロズドループの帯域幅の関数でもあります。次の項は、MAX15038に要求される補償部品を計算するための段階的な設計手順の概要です。MAX15038の出力電圧をプリセット電圧に設定する場合、R3はIC内部にあり、R4は存在しません(図3b)。MAX15038を外部設定する場合(図3a)、出力電圧は次式で決定されます。

$$R4 = \frac{0.6 \times R3}{(V_{OUT} - 0.6)} \quad (V_{OUT} > 0.6V \text{の場合})$$

または、外部 V_{REFIN} を使用して、 $V_{OUT} > V_{REFIN}$ の場合は次式となります。

$$R4 = \frac{(V_{REFIN} \times R3)}{(V_{OUT} - V_{REFIN})}$$

0.6Vの出力または $V_{OUT} - V_{REFIN}$ の場合は8.06kΩの抵抗をFBと V_{OUT} 間に接続します。クロズドループのゼロクロス周波数 f_c は、スイッチング周波数 f_s の10%~20%になるようにしてください。ゼロクロス周波数を高くするほど過渡応答が速くなります。 f_c が選択されるとC1は次式で計算されます。

$$C1 = \frac{2.5 \times \frac{V_{IN}}{V_{p-p}}}{2 \times \pi \times R3 \times (1 + \frac{R_L}{R_O}) \times f_c}$$

ここで、 V_{p-p} はランプのピークトゥピーク電圧(1V typ)です。

出力LCのダブルポールは不足制動になる傾向にあるため、タイプIII補償の2つのゼロ周波数をLCダブルポール周波数よりも低く選択して、十分な位相ブーストを与えてください。2つのゼロ周波数をLCダブルポール周波数の80%に設定してください。したがって、

$$R1 = \frac{1}{0.8 \times C1} \times \sqrt{\frac{L \times C_O \times (R_O + ESR)}{R_L + R_O}}$$

$$C3 = \frac{1}{0.8 \times R3} \times \sqrt{\frac{L \times C_O \times (R_O + ESR)}{R_L + R_O}}$$

2番目の補償ポールの f_{P2_EA} を f_{Z_ESR} に設定すると、

スイッチ内蔵

4A、2MHzのステップダウンレギュレータ

$$R2 = \frac{C_O \times ESR}{C3}$$

3番目の補償ポールをスイッチング周波数の1/2に設定してください。C2を次式で計算してください。

$$C2 = \frac{1}{\pi \times R1 \times f_S}$$

上の式はゼロクロス周波数がダブルポール周波数よりも十分に高いアプリケーションの場合の補償を提供します。ゼロクロス周波数がダブルポール周波数に近い場合、実際のゼロクロス周波数は計算した周波数よりも高くなります。この場合、R1の値を小さくするとゼロクロス周波数は低くなります。また、位相マージンを大きくするために、ゼロクロス周波数を200kHzより高くする場合は、タイプIII補償の3番目のポールをスイッチング周波数の近くに設定してください。R3の推奨範囲は2kΩ～10kΩです。異なった電圧を設定するためにR4の抵抗値のみを変えても、ループ補償は変わらないことに注意してください。

モード選択

MAX15038は、ユーザがデバイスの機能モードを選択することができるモード選択入力(MODE)を備えています(表2を参照)。

強制PWMモード

強制PWMモードを選択するには、MODEをGNDに接続してください。強制PWMモードでは、MAX15038はバルススキップのない定スイッチング周波数(FREQ端子の抵抗で設定)で動作します。PWM動作は、ENがハイになると短い静定時間後に開始します。ローサイドスイッチが最初にオンになり、ブートストラップコンデンサを充電して、ゲート駆動電圧をハイサイドスイッチに提供します。ローサイドスイッチは、クロック周期の終わりか、あるいはローサイドスイッチが0.875A (typ)の電流をシンクするかのいずれか早い方でオフになります。ローサイドスイッチがクロック周期の終了前にオフになると、インダクタ電流が0.58Aに達するか、またはクロックサイクルの終わりになるまで、ハイサイドスイッチは残りの時間間隔の間オンになります。

最初のPWM動作から開始して、シンク電流スレッショルドは内蔵の4ステップDACによって増大し、128クロック周期後に7Aの電流制限に達します。これは、強制PWMモードの初期選択にもかかわらず偶発的なプリバイアスされた出力の場合にも、レギュレートされた電圧のスムーズな回復を補助するために行われます。

表2. モード選択

MODE CONNECTION	OPERATION MODE
GND	Forced PWM
Unconnected or V _{DD} /2	Forced PWM. Soft-startup into a prebiased output (monotonic startup).
V _{DD}	Skip Mode. Soft-startup into a prebiased output (monotonic startup).

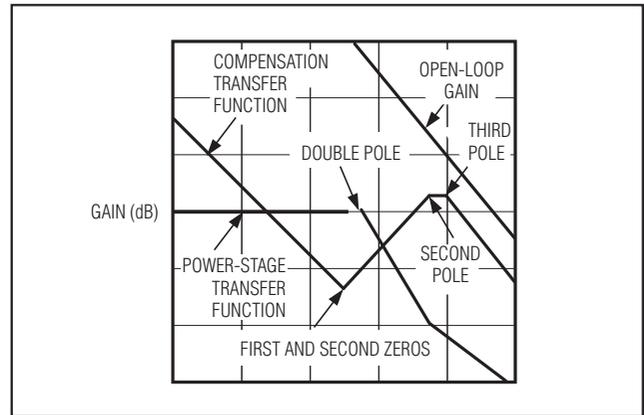


図4. タイプIII補償の図

プリバイアスされた出力モードへのソフトスタート (モノトニックな起動)

MODEが接続されていないかV_{DD}/2にバイアスされている場合、MAX15038は、出力コンデンサを放電することなくプリバイアスされた出力へソフトスタートします。このタイプの動作は、モノトニックな(単調な)起動とも呼ばれます。例として、「標準動作特性」の項にある「Starting Into Prebiased Output (プリバイアスされた出力への起動)」の各波形を参照してください。

モノトニックな起動モードでは、ローサイドとハイサイドの両方のスイッチは、プリバイアスされた出力を放電することを避けるためにオフのままになります。FB電圧がSS電圧を超えるとPWM動作が開始します。強制PWMモードの場合のように、PWM動作はまずローサイドスイッチのオンで開始し、ブートストラップコンデンサの充電を行います。

また、128クロックサイクルの4ステップDACによるローサイドスイッチのシンク電流制御によって、MAX15038は突然に出力を放電することなく公称の設定点を上回ってプリバイアスされた出力に起動することができます。モノトニックな起動モードは、FBの電圧がV_{REFIN}の92.5%を超えて上昇したあと4096クロックサイクル

スイッチ内蔵

4A、2MHzのステップダウンレギュレータ

遅れて、自動的に強制PWMモードに変わります。長い時定数の外部REFIN電圧が印加された場合、この追加された遅れによって、ソフトスタートの期間にモノトニックな起動から強制PWMモードへ早期に遷移することが防止されます。

プリバイアスされた出力に起動する場合にREFINに外部リファレンスが印加された場合、最大の許容ソフトスタート時間は2msです。

スキップモード

MODEをV_{DD}に接続するとスキップモードが選択されます。スキップモードでは、MAX15038は軽負荷で出力を維持するためにのみスイッチしますが(出力から電流をシンクする能力はありません)、中程度および重い負荷では固定の周波数(FREQ端子の抵抗で設定)のPWMで動作します。このため軽負荷効率が最大になり入力自己消費電流が減少します。

ハイサイドのアイドル動作が長く続く(8クロックサイクルを超える)場合には、ローサイドスイッチは短時間オンになり、次のハイサイドスイッチのオンサイクルの前にブートストラップコンデンサの失われる電荷を再充電します。

スキップモードでは、インダクタ電流が0.2A (typ)に減少するとローサイドスイッチがオフになり、出力コンデンサからの逆電流を防止し、最良の変換効率/最小の供給電流が保証されます。

無負荷状態における高周波バーストおよび、それによる余分なスイッチング損失に起因する電源電流の急激な増加となることを回避するために、ハイサイドスイッチのオン時間は、0.58Aの電流に達することが保証されるように最短に制御されます。

デバイスが起動されたとき、スキップモードが選択されていても、ソフトスタートの間はモノトニックな起動モードが内部で選択されます。スキップモードへの遷移は、FBの電圧がV_{REFIN}の92.5%を超えて上昇した後、4096クロックサイクルで自動的に行われます。

スキップモードから強制PWMモードへの切り替えあるいはその逆は、随時行うことができます。軽負荷で強制PWMモードとスキップモードに対応する異なったデューティサイクルの設定点に達するセットリングタイムに起因する出力電圧のオーバーシュート/アンダーシュートを抑えるために出力コンデンサは十分大きくする必要があります。

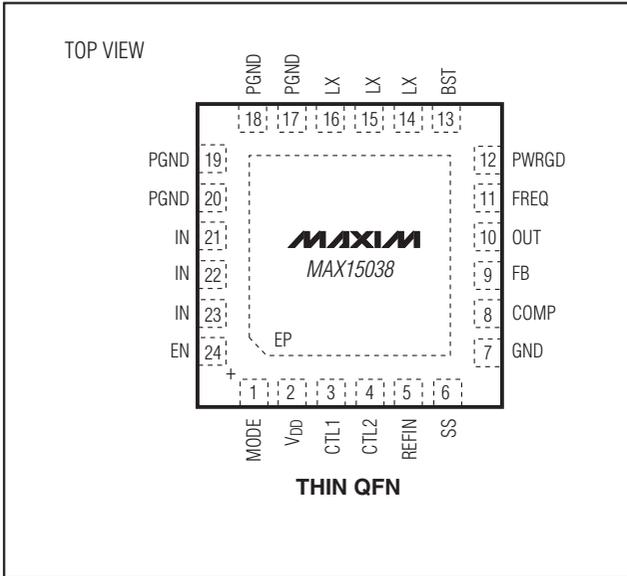
PCBレイアウトと熱性能

クリーンで安定な動作を得るためには、注意深いPCBのレイアウトが重要です。最適な性能を得るためには、MAX15038のEVキットのレイアウトをそのまま使用することを強く推奨します。変更する必要がある場合は、優れたPCBレイアウトのために下記のガイドラインに従ってください。

- 1) 入力および出力コンデンサを電源グランドプレーンに接続して、その他のコンデンサはすべて信号グランドプレーンに接続してください。
- 2) V_{DD}、IN、およびSSのコンデンサは可能な限りICの近くに配置し、対応する端子へはじかのトレースとしてください。パワーグランドプレーン(PGNDに接続)と信号グランドプレーン(GNDに接続)を分離してください。
- 3) 大電流経路を可能な限り短く太くしてください。スイッチング電流経路を短くして、LX、出力コンデンサ、および入力コンデンサで形成されるループ面積を最小にしてください。
- 4) IN、LX、およびPGNDを各独立した大きい銅領域に接続してICの冷却に役立つようにすると効率と長期信頼性をさらに改善します。
- 5) すべてのフィードバックの接続は短くじかに行ってください。フィードバック抵抗と補償部品を可能な限りICの近くに配置してください。
- 6) LXのような高速スイッチングノードを敏感なアナログ領域(FB、COMP)から離して配置してください。

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

ピン配置



チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ図面情報およびランドパターンは、japan.maxim-ic.com/packagesを参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージタイプ	パッケージコード	外形図No.	ランドパターンNo.
24 TQFN-EP	T2444-4	21-0139	90-0022

スイッチ内蔵 4A、2MHzのステップダウンレギュレータ

MAX15038

改訂履歴

版数	改訂日	説明	改訂ページ
0	10/08	初版	—
1	12/09	「標準動作特性」を更新	5
2	5/10	「Electrical Characteristics (電気的特性)」の表、表1、および「補償設計」の項を更新	3, 13, 15

マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maximは完全にMaxim製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 19