

EVALUATION KIT
AVAILABLE

低電力16ビットスマートADC

MAX1460

概要

MAX1460は、信号調整において画期的なコンセプトを実現しています。16ビットアナログデジタルコンバータ(ADC)の出力を全温度範囲にわたってデジタル補正しています。この機能は自動車、工業用、及び医療用分野のセンサ及びスマートバッテリー等のアプリケーションに容易に応用できます。デジタル補正は、内部デジタル信号プロセッサ(DSP)及びユーザが設定したキャリブレーション係数を含むオンチップ128ビットEEPROMによって提供されています。調整された出力は、12ビットデジタルワード、及び内蔵12ビットデジタルアナログコンバータ(DAC)を使用した比率式(電源電圧に比例)アナログ電圧として提供されます。未使用のオペアンプは、アナログ出力のフィルタリング又は2線4~20mAトランスミッタ用に使えます。

アナログフロントエンドは、2ビットプログラマブルゲインアンプ(PGA)及び3ビット粗オフセット(CO)DAC(センサ出力の調整用)を備えています。この粗補正された信号が16ビットADCによって数値化されます。DSPは数値化センサ信号、温度センサ及び内部EEPROMに保存された補正係数を使用することにより、調整された出力を生成します。

完全デジタルテストインタフェースにより、センサの多数又はバッチ製造がサポートされています。MAX1460の内蔵テスト機能は、従来の3つのセンサ製造作業(下記)を1つの自動化プロセスにまとめることを可能にします。

- 予備テスト：ホストテストコンピュータの制御下でセンサの性能のデータ収集。
- キャリブレーション及び補償：トランスデューサ予備テストデータから得られたキャリブレーション及び補償係数の計算と保存。
- 最終テスト作業：トランスデューサキャリブレーション及び補正の確認(予備テストソケットから外さず実施)。

MAX1460評価キット(EVキット)を使用すると、ピエゾ抵抗性トランスデューサ(PRT)及びWindows®式のPCを利用した迅速な評価とプロトタイプ製作が可能になります。この使い易いEVキットにより、少量のプロトタイプ製作がシンプルになります。テストシステムインタフェース、キャリブレーションアルゴリズム及びその他特定のセンサでMAX1460を評価する時の詳細を完全に理解する必要はありません。PRTをEVキットの差し込み、EVキットをPCパラレルポートに接続し、センサを励起ソース(圧力コントローラ等)に接続して、MAX1460EVキットソフトウェアを実行するだけです。熱補償にはオープンが必要になります。

ファンクションダイアグラムはデータシートの最後に記載されています。

ピン配置はデータシートの最後に記載されています。

WindowsはMicrosoft Corp.の登録商標です。

MAXIM

特長

- ◆ 低ノイズ、400µAシングルチップセンサ信号調整
- ◆ 高精度フロントエンドが1µV以下の差動入力信号を検知
- ◆ オンチップDSP及びEEPROMがセンサ誤差のデジタル補正を提供
- ◆ 16ビット信号経路がセンサオフセットと感度及び関連する温度係数を補償
- ◆ 12ビットパラレルデジタル出力
- ◆ アナログ出力
- ◆ 広範囲のセンサ感度及びオフセットを補償
- ◆ シングルショット自動化補償アルゴリズム(反復の必要なし)
- ◆ 内蔵温度センサ
- ◆ スリーステート5線シリアルインタフェースが大量生産をサポート

アプリケーション

ハンドヘルド機器

ピエゾ抵抗性圧力及び加速度トランスデューサ及びトランスミッタ

工業用圧力センサ及び4~20mAトランスミッタ

スマートバッテリー充電機器

重量計及び歪みゲージ測定

流速計

ダイブコンピュータ及び液体レベル検出

油圧システム

自動車システム

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1460CCM	0°C to +70°C	48 TQFP

カスタム化

マキシム社は、特定の必要条件に合せたMAX1460のカスタム化を提供しています。90以上のセンサ特異的機能ブロックの専用セルライブラリにより、マキシム社はカスタム化MAX1460解決法(標準的ではないセンサ特性のためのカスタム化されたマイクロコードを含む)を迅速に提供します。詳細については、マキシム社までお問い合わせ下さい。

低電力16ビットスマートADC

MAX1460

ABSOLUTE MAXIMUM RATINGS

Supply Voltage, V_{DD} to V_{SS}-0.3V to +6V
 All Other Pins($V_{SS} - 0.3V$) to ($V_{DD} + 0.3V$)
 Short-Circuit Duration, All OutputsContinuous
 Continuous Power Dissipation ($T_A = +70^\circ C$)
 48-Pin TQFP (derate 12.5mW/ $^\circ C$ above $+70^\circ C$)1000mW

Operating Temperature Range..... $0^\circ C$ to $+70^\circ C$
 Storage Temperature Range $-65^\circ C$ to $+160^\circ C$
 Lead Temperature (soldering, 10sec) $+300^\circ C$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{DD} = +5V$, $V_{SS} = 0$, $f_{XIN} = 2MHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GENERAL CHARACTERISTICS						
Supply Voltage (Note 1)	V_{DD}	During operation	4.75	5.0	5.25	V
Supply Current (Note 2)	I_{DD}	Continuous conversion		400	700	μA
Throughput Rate				15		Hz
ANALOG INPUT						
Input Impedance	R_{IN}			1.0		$M\Omega$
Gain Temperature Coefficient (TC)				± 40		ppm/ $^\circ C$
Input-Referred Offset TC				± 1200		nV/ $^\circ C$
Common-Mode Rejection Ratio	CMRR	From V_{SS} to V_{DD}		90		dB
PGA AND COARSE-OFFSET DAC (Notes 3, 4)						
PGA Gain		PGA gain code = 00	43	46	49	V/V
		PGA gain code = 01	59	61	64	
		PGA gain code = 10	74	77	80	
		PGA gain code = 11	90	93	96	
Coarse Offset		CO-DAC code = 111	-164	-149	-134	% V_{DD}
		CO-DAC code = 110	-111	-96	-81	
		CO-DAC code = 101	-62	-47	-32	
		CO-DAC code = 100	-10	5	20	
		CO-DAC code = 000	-20	-5	10	
		CO-DAC code = 001	32	47	62	
		CO-DAC code = 010	81	96	111	
	CO-DAC code = 011	134	149	164		
ADC (Notes 3, 4)						
Resolution				16		Bits
Integral Nonlinearity (Note 5)	INL	PGA gain code = 00, CO-DAC code = 000		0.006		%
Input-Referred Noise				1700		nV _{RMS}
Output-Referred Noise		5k Ω input impedance		2		LSB _{RMS}
TEMPERATURE SENSOR (Note 6)						
Resolution				260		LSB/ $^\circ C$
Linearity		$T_A = 0^\circ C$ to $+70^\circ C$		1.3		$^\circ C$

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = +5V, V_{SS} = 0, f_{XIN} = 2MHz, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
OUTPUT DAC (Note 7)						
DAC Resolution				12		bits
Integral Nonlinearity	INL			1		LSB
Differential Nonlinearity	DNL			0.5		LSB
UNCOMMITTED OP AMP						
Op Amp Supply Current				100		μA
Input Common-Mode Range	CMR		V _{SS} + 1.3		V _{DD} - 1.0	V
Open-Loop Gain	A _v			60		dB
Offset Voltage (as unity-gain follower)	V _{OS}	V _{IN} = 2.5V (no load)	-30		+30	mV
Output Voltage Swing		No load	V _{SS} + 0.05		V _{DD} - 0.05	V
Output Current Range		V _{OUT} = (V _{SS} + 0.2V) to (V _{DD} - 0.2V)		±500		μA
DIGITAL INPUTS: START, CS1, CS2, SDIO (Note 8), RESET, XIN (Note 9), TEST						
Input High Voltage	V _{IH}		4.0			V
Input Low Voltage	V _{IL}				1.0	V
Input Hysteresis	V _{HYST}			1.0		V
Input Leakage	I _{IN}	V _{IN} = 0 or V _{DD}			±10	μA
Input Capacitance	C _{IN}	(Note 10)			50.0	pF
DIGITAL OUTPUTS: D[11...0]						
Output Voltage Low	V _{OL}	I _{SINK} = 500μA			0.5	V
Output Voltage High	V _{OH}	I _{SOURCE} = 500μA	4.5			V
Three-State Leakage Current	I _L	CS = 0			±10	μA
Three-State Output Capacitance	C _{OUT}	CS = 0 (Note 10)			50.0	pF
DIGITAL OUTPUTS: SDIO (Note 8), SDO, EOC, OUT						
Output Voltage Low	V _{OL}	I _{SINK} = 500μA		0.3		V
Output Voltage High	V _{OH}	I _{SOURCE} = 500μA		4.7		V
Three-State Leakage Current	I _L	CS = 0		±10		μA
Three-State Output Capacitance	C _{OUT}	CS = 0 (Note 10)			50.0	pF

Note 1: EEPROM programming requires a minimum V_{DD} = 4.75V. I_{DD} may exceed its limits during this time.

Note 2: This value does not include the sensor or load current. This value does include the uncommitted op amp current. Note that the MAX1460 will convert continuously if REPEAT MODE is set in the EEPROM.

Note 3: See the *Analog Front-End, including PGA, Coarse Offset DAC, ADC, and Temperature Sensor* sections.

Note 4: The signal input to the ADC is the output of the PGA plus the output of the CO-DAC. The reference to the ADC is V_{DD}. The plus full-scale input to the ADC is +V_{DD} and the minus full-scale input to the ADC is -V_{DD}. This specification shows the contribution of the CO-DAC to the ADC input.

Note 5: See Figure 2 for ADC outputs between +0.8500 to -0.8500.

Note 6: The sensor and the MAX1460 must always be at the same temperature during calibration and use.

Note 7: The Output DAC is specified using the external lowpass filter (Figure 8).

Note 8: SDIO is an input/output digital pin. It is only enabled as a digital output pin when the MAX1460 receives from the test system the commands 8 hex or A hex (Table 4).

Note 9: XIN is a digital input pin only when the TEST pin is high.

Note 10: Guaranteed by design. Not subject to production testing.

低電力16ビットスマートADC

MAX1460

端子説明

端子	名称	機能
1, 2, 12, 13, 18, 19, 31, 32, 36, 41-45	N.C.	無接続。内部接続されていません。
3	AGND	アナロググランド。10k を使用してV _{DD} とV _{SS} に接続して下さい(「ファンクションダイアグラム」を参照)。
4	START	オプションの変換開始入力信号。センサのウォームアップ時間を延長するために使用されます。内部の1M (typ)抵抗でV _{DD} にプルアップされています。
5	I.C.	内部接続されています。未接続にしておいて下さい。
6	D6	パラレルデジタル出力(ビット6)
7	D7	パラレルデジタル出力(ビット7)
8	D8	パラレルデジタル出力(ビット8)
9	D9	パラレルデジタル出力(ビット9)
10	D10	パラレルデジタル出力(ビット10)
11	D11	パラレルデジタル出力(ビット11 : MSB)
14, 37, 38	V _{DD}	正電源電圧入力。V _{DD} とV _{SS} の間に0.1μFのバイパスコンデンサを接続して下さい。ピン14、37及び38は全てプリント基板の正電源電圧に接続する必要があります。
15	V _{SS}	負電源入力
16, 17	CS1, CS2	チップセレクト入力。CS1とCS2がいずれもハイである時、MAX1460が選択されます。CS1又はCS2がローであると、全てのデジタル出力はハイインピーダンスになり、全てのデジタル入力が無視されます。CS1とCS2は内部の1M (typ)抵抗でV _{DD} にプルアップされています。
20	SDIO	シリアルデータ入力/出力。プログラミング/テスト(TESTピンがハイ)の時のみ使用されます。テストシステムはSDIOを通じてMAX1460にコマンドを送ります。MAX1460は、その時にDSPが実行している命令ROMアドレス及びデータをテストシステムに送ります。SDIOは内部で1M (typ)抵抗でV _{SS} にプルアップされています。SDIOは、CS1又はCS2がローの時にハイインピーダンスになり、テストシステムが変換を始めるまでこの状態に留まります。
21	SDO	シリアルデータ出力。プログラミング/テストの時のみ使用されます。SDOにより、テストシステムはDSPレジスタを観察できます。MAX1460はDSPのその時の命令の結果をテストシステムに戻します。TESTがローの時にSDOはハイインピーダンスになります。
22	$\overline{\text{RESET}}$	リセット入力。TESTがハイの時、 $\overline{\text{RESET}}$ のローからハイへの遷移により、MAX1460はテストシステムからコマンドを受けることができます。TESTがローの時、この入力は無視されます。内部で1M (typ)抵抗でV _{DD} にプルアップされています。
23	EOC	変換終了出力。EOCパルスのハイからローへの遷移を使用することにより、パラレルデジタル出力(ピンD[11...0])をラッチすることができます。
24	D0	パラレルデジタル出力(ビット0 : LSB)
25	D1	パラレルデジタル出力(ビット1)
26	D2	パラレルデジタル出力(ビット2)

端子説明(続き)

端子	名称	機能
27	D3	パラレルデジタル出力(ビット3)
28	D4	パラレルデジタル出力(ビット4)
29	D5	パラレルデジタル出力(ビット5)
30	OUT	出力DAC。OUTのビットストリームが外部でフィルタリングされると、比率式アナログ出力電圧が生成されます。OUTは12ビットパラレルデジタル出力に比例します。
33	AMPOUT	汎用オペアンプ出力
34	AMP+	汎用オペアンプの非反転入力
35	AMP-	汎用オペアンプの反転入力
39	XOUT	内部発振器出力。2MHzのセラミック共振器(Murata CST200)又はクリスタルをXOUTとXINの間に接続して下さい。
40	XIN	内部発振器入力。TESTがハイの時、テストシステムがこのピンを2MHz、デューティサイクル50%のクロック信号で駆動する必要があります。テストモードで共振器を切り離す必要はありません。
46	INP	正センサ入力。入力インピーダンスは通常 > 1M です。入力範囲はレイルトゥレイル [®] です。
47	TEST	テスト/プログラムモードイネーブル入力。ハイの時に、MAX1460のプログラミング/テスト動作がイネーブルされます。内部で1M (typ)抵抗によりV _{SS} にプルアップされています。
48	INM	負センサ入力。入力インピーダンスは通常 > 1M です。入力範囲はレイルトゥレイルです。

レイルトゥレイルは日本モトローラの登録商標です。

低電力16ビットスマートADC

詳細

MAX1460の主な機能は以下の通りです。

- アナログフロントエンド：PGA、粗オフセットDAC、ADC及び温度センサを含みます。
- テストシステムインタフェース：キャリブレーション係数をDSPレジスタとEEPROMに書き込みます。
- テストシステムインタフェース：DSP動作を観察します。

センサ信号はMAX1460に入り、アナログフロントエンドによって利得及びオフセットの粗調整が行われます。構成レジスタの5ビットがPGAの粗オフセットDAC及び粗利得を設定します(表1及び2)。これらのビットは、ADCのダイナミックレンジを最適化するために適正に設定する必要があります。数値化されたセンサ信号は、読取り専用DSPレジスタに保存されます。オンチップ温度センサは、温度信号をADC動作範囲内に収めるための3ビットの粗オフセットDACも備えています。数値化温度も読取り専用DSPレジスタに保存されています。DSPは数値化センサ、温度信号及び補正係数を使用して補償済み、補正済み出力を計算します。

MAX1460は自動化生産環境をサポートします。この環境ではテストシステムがMAX1460のバッチと通信して、温度及びセンサ励起を制御します。MAX1460のスリーステートデジタル出力がトランスデューサの

表1. 公称PGA利得設定

PGA SETTING	PGA-1	PGA-0	NOMINAL GAIN (V/V)
0	0	0	46
1	0	1	61
2	1	0	77
3	1	1	93

表2. 標準粗オフセットDAC

CO SETTING	CO-S	CO-1	CO-0	% V _{DD} (at ADC input)	PGA SETTING 0 (mV RTI) (V _{DD} = 5V)	PGA SETTING 1 (mV RTI) (V _{DD} = 5V)	PGA SETTING 2 (mV RTI) (V _{DD} = 5V)	PGA SETTING 3 (mV RTI) (V _{DD} = 5V)
-3	1	1	1	-149	-162	-122	-97	-80
-2	1	1	0	-96	-104	-79	-62	-52
-1	1	0	1	-47	-51	-39	-31	-25
-0	1	0	0	5	5	4	3	3
+0	0	0	0	-5	-5	-4	-3	-3
+1	0	0	1	47	51	39	31	25
+2	0	1	0	96	104	79	62	52
+3	0	1	1	149	162	122	97	80

並列接続を許容するため、5本のシリアルインタフェースラインの全て(XIN、TEST、RESET、SDIO及びSDO)を共用できます。テストシステムは、CS1とCS2を使用して個々のトランスデューサを選びます。テストシステムは、センサの入力と温度を変化させ、各ユニットの補正係数を計算し、その係数をMAX1460の非揮発性EEPROMにロードし、その結果としてできた補償をテストする必要があります。

MAX1460のDSPは以下の特性式を実現しています。

$$D = \text{Gain} (1 + G_1 T + G_2 T^2) \left(\text{Signal} + \text{Of}_0 + \text{Of}_1 T + \text{Of}_2 T^2 \right) + D_{\text{OFF}}$$

ここで、Gainはセンサの感度を補正し、G₁及びG₂はGain-TCを補正します。T及び信号はアナログフロントエンドの数値化出力です。また、Of₀はセンサのオフセットを補正し、Of₁及びOf₂はOffset-TCを補正します。D_{OFF}は出力オフセットペダスタルです。

テストシステムはキャリブレーション係数をMAX1460のEEPROMに書き込むか、DSPレジスタに直接書き込むことができます。MAX1460は、EEPROMの内容又はレジスタの内容を使用して変換を開始できます。テストシステムがコマンドを発生する時、MAX1460はシリアル制御のスレーブデバイスです。

テストシステムは、温度及び信号ADCの結果を収集し、キャリブレーション係数を確認し、出力Dを得るためにMAX1460のDSPの動作を監視します。MAX1460は、テストが変換開始コマンドを出した後にいくつかの重要なDSPレジスタの内容をシリアルインタフェースに乗せます。

キャリブレーション、補償及び最終テストが終わると、MAX1460はそのセンサに適応しているため、MAX1460/センサペアをテストシステムから外すこと

ができます。これによって得られるトランスデューサは、電源を投入してSTARTを印加することにより使用して下さい。EOCパルスを使用して、12ビットパラレルデジタル出力をラッチして下さい。MAX1460の最大変換速度は15Hzです(2MHzの共振器を使用)。アナログ出力を希望する場合は、OUTピン、未使用のオペアンプ及びいくつかのディスクリート部品を使用してシンプルなローパスフィルタを作して下さい(図8)。

PGA、粗オフセットDAC、ADC及び温度センサを含むアナログフロントエンド

センサ信号を数値化する前に、増幅及び粗オフセット補正が必要です。これはADCのダイナミックレンジを最大限にするためです。構成レジスタ内にはPGA利得用に2ビット(4つの可能な設定値)及びCO DAC用に3ビット(8つの可能な設定値)が用意されています。フローチャート(図1)に、センサの特性が分からない時に最適

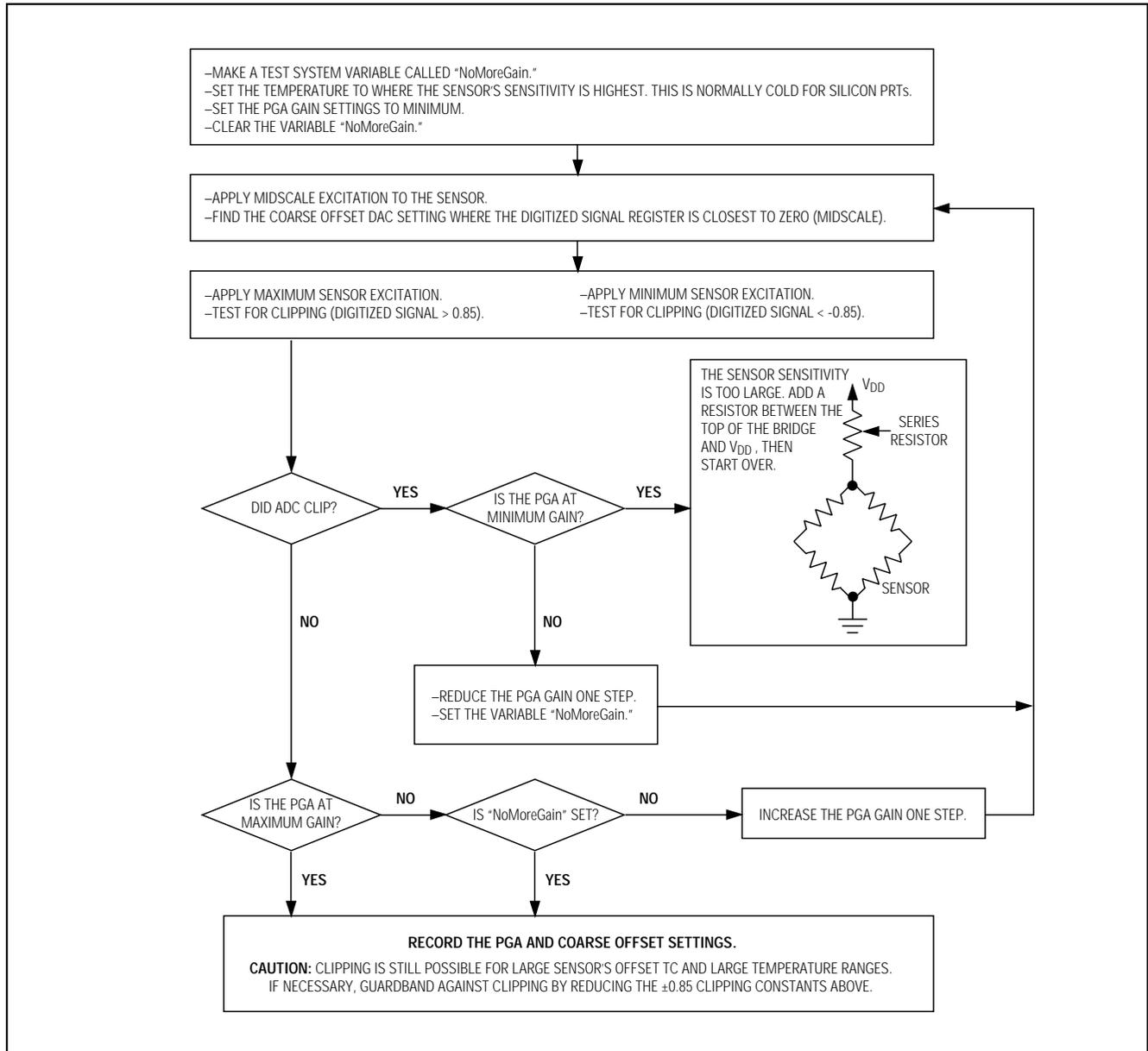


図1. PGA及びCO設定を決定するためのフローチャート

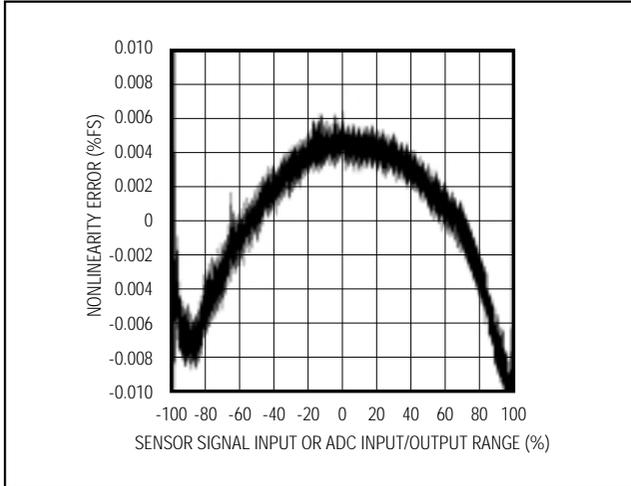


図2a. アナログフロントエンドINL(typ)

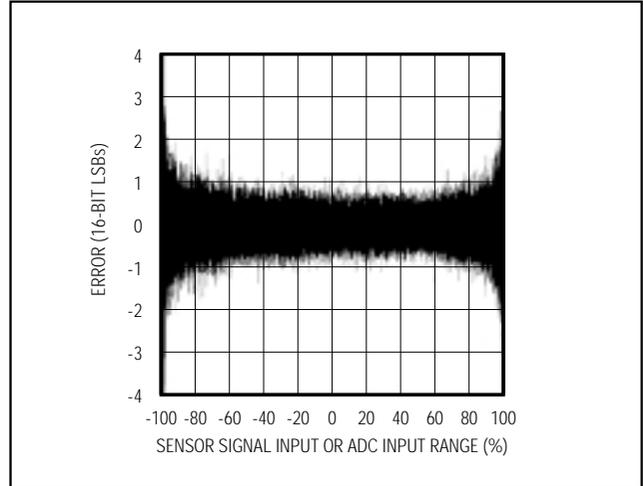


図2b. アナログフロントエンド微分非直線性 (DNL)(typ)

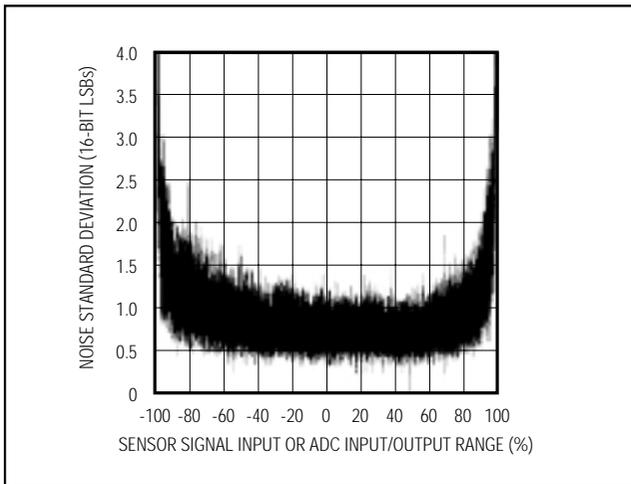


図2c. アナログフロントエンドのサンプルのノイズ標準偏差(typ)

アナログフロントエンド設定を見つけるための手順を示します。ピークセンサエクサージョンが分かっている場合は、表1及び表2に記載の値を使用して下さい。これらのアナログフロントエンドビットの書き込み方の詳細については、「システムインタフェース」の項を参照して下さい。

PGA利得及びCOは大変安定していますが、正確ではありません。MAX1460アナログフロントエンドの利得及びオフセットの製造上のばらつきがセンサの残存誤差と重なりますが、後で最終キャリブレーションの時に除去されます。

例えば、センサの感度が+10mV/Vで、オフセットが-12mV/Vであるとして。電源電圧は+5Vとします。

すると、センサのフルスケール(-FS)出力は+5V (-12mV/V) = -60mVとなります。すると+FSは+5V (-12mV/V + 10mV/V) = -10mVです。フローチャートに従うと、PGA利得設定値は+3(利得 = 93V/V)、CO補正設定値は+1(+25mV RTI) - (基準となる入力)となります。ADCへの粗補正された-FS入力(-60mV + 25mV)93 = -3.255Vです。ADCへの+FS入力は(-10mV + 25mV)93 = +1.395Vです。ADCの入力範囲は $\pm V_{DD}$ です。つまり、最大及び最小数値化センサ信号は $-3.255/5 = -0.651$ 及び $+1.395/5 = +0.279$ です。

ブリッジが信号を V_{DD} 倍して、ADCが信号を V_{DD} で割ることに注意して下さい。つまり、システムは比率式であり、 V_{DD} のDC値には依存しません。入力値が $\pm V_{DD}$ を超えた時のADC出力クリップは ± 1.0 です。最良の信号対雑音比(SNR)が得られるのは、ADC入力 V_{DD} の $\pm 85\%$ 以内である時です(図2)。

MAX1460は内部温度検出ブリッジを備えています。このブリッジにより、MAX1460の温度をセンサ温度の代わりに使用できます。このため、MAX1460は熱的にセンサの近くに取り付ける必要があります。温度検出ブリッジの出力もまた、3ビット粗オフセットDACによって補正され、ADCによって処理されます。構成レジスタの温度センサオフセット(TSO)ビットは、ミッドスケール温度において数値化温度信号ができるだけ0.0に近くなるように選んで下さい。これは、熱キャリブレーション係数のダイナミックレンジをできるだけ大きくするためです(表3)。

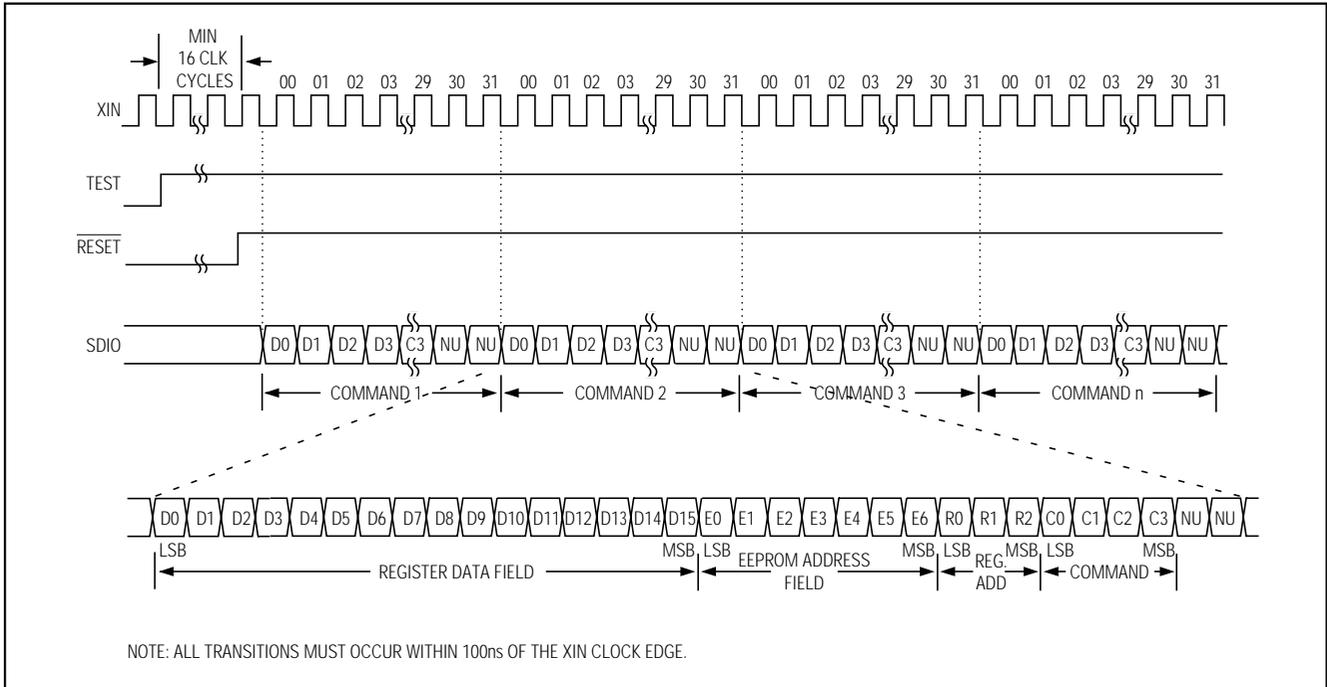


図3. テストシステムコマンドのタイミング図

表3. 温度センサオフセット(TSO)の設定

TSO SETTING	TSO-2	TSO-1	TSO-0	TEMPERATURE BRIDGE OFFSET
0	0	0	0	Maximum
1	0	0	1	-
2	0	1	0	-
3	0	1	1	-
4	1	0	0	-
5	1	0	1	-
6	1	1	0	-
7	1	1	1	Minimum

テストシステムインタフェース：
DSPレジスタ及びEEPROMに
キャリブレーション係数を書込む方法

MAX1460がテストシステムからのコマンドにตอบสนองするようにするには、TESTピンをハイにしてXINを2MHzクロック信号で駆動して下さい。共振器を除去する必要はありません。MAX1460を初期化するには、RESETを少なくとも16クロックサイクルの間、ローにする必要があります。それから、RESETの立上がり遷移の時に、SDIOを通じたテストシステムコマンドワードの32ビット

シリアル転送が始まります。テストシステムはXINクロックの下上がりエッジでSDIOを遷移させ、MAX1460は立上がりエッジでデータをラッチします(図3)。

テストシステムによって生成された32ビットコマンドワードは、4つのフィールドを持っています(図3)。4ビットコマンドフィールドについては、表4に説明されています。その他のフィールドは通常無視されます(例外として、コマンド1 hexは2つのレジスタフィールドを使用し、コマンド2 hexはEEPROMアドレスを必要とします)。コマンドワードフィールドは以下の通りです。

- レジスタデータフィールド：MAX1460の16ビットレジスタに書き込まれるべきキャリブレーション係数を保持します。
- EEPROMアドレスフィールド：セットされるべきEEPROMビット(00 hex ~ 7F hex)の16進アドレスを保持します。
- レジスタアドレスフィールド：キャリブレーション係数を書き込むレジスタのアドレス(0 ~ 7)が含まれます。
- コマンドフィールド：特定の動作をするようにMAX1460に命令します(表4)。

低電力16ビットスマートADC

表4. テストシステムコマンド

COMMAND	HEX CODE	C3	C2	C1	C0
Write a calibration coefficient into a DSP register.	1 hex	0	0	0	1
Block-Erase the entire EEPROM (writes "0" to all 128 bits).	4 hex	0	1	0	0
Write "1" to a single EEPROM bit.	2 hex	0	0	1	0
NOOP (NO-Operation)	0 hex	0	0	0	0
Start Conversion command. The registers are not updated with EEPROM values. SDIO and SDO are enabled as DSP outputs.	8 hex	1	0	0	0
Start Conversion command. The registers are updated with EEPROM values. SDIO and SDO are enabled as DSP outputs.	A hex	1	0	1	0
Start Conversion command. The registers are not updated with EEPROM values. SDIO and SDO are disabled.	C hex	1	1	0	0
Start Conversion command. The registers are updated with EEPROM values. SDIO and SDO are disabled.	E hex	1	1	1	0
Reserved	3, 5, 6, 7, 9, B, D, F hex	-	-	-	-

表5. DSPキャリブレーション係数レジスタ

COEFFICIENT	REGISTER ADDRESS	FUNCTION	RANGE	FORMAT
Gain	1	Gain correction	-32768 to +32767	Integer
G ₁	2	Linear TC gain	-1.0 to +0.99997	Fraction
G ₂	3	Quadratic TC gain	-1.0 to +0.99997	Fraction
Of ₀	4	Offset correction	-1.0 to +0.99997	Fraction
Of ₁	5	Linear TC offset	-1.0 to +0.99997	Fraction
Of ₂	6	Quadratic TC offset	-1.0 to +0.99997	Fraction
D _{OFF}	7	Output midscale pedestal	-32768 to +32767	Integer

DSPレジスタへの書込み

コマンド1 hexは、キャリブレーション係数をテストシステムからDSPレジスタに直接書き込みます。テストコマンド8 hex及びC hexにより、MAX1460はレジスタ内のキャリブレーション係数を使用して変換を開始します。このようにレジスタを直接使用することにより、キャリブレーション及び補償が速くなります。これは、EEPROM書込みアクセス時間を必要としないためです。RESETをローにすると、DSPレジスタがクリアされます。ですから、テストシステムは常にレジスタへの書込みと変換開始を1つのコマンドタイミングシーケンスの中で行う必要があります。

表5に示すように、7つのレジスタがMAX1460のDSPの特性式のキャリブレーション係数 $[D_{OUT} = \text{利得}(1 + G_1T + G_2T^2)(\text{信号} + Of_0 + Of_1T + Of_2T^2) + D_{OFF}]$ を保持します。全てのレジスタは16ビットで、コー

ディングフォーマットは2の補数形式です。レジスタが整数として解釈される時の10進の範囲は、-32768 (8000 hex) ~ +32767 (7FFF hex)です。分数係数は-1.0(8000 hex) ~ +0.99997(7FFF hex)です。

アドレス0のレジスタは構成レジスタと呼ばれます。このレジスタは、表6に示すように粗オフセット、PGA利得、Op Amp Power-Down、温度センサオフセット、リピーモード及び予備ビットを持っています。粗オフセット、PGA利得及び温度センサビットの機能は、「アナログフロントエンド」の項で説明されています。

Op Amp Power-Downビットがセットされると、未使用のオペアンプがイネーブルされます。リピーモードビットはDSPマイクロコードの最後の命令によってテストされ、もしセットされていれば直ちにもう1つの変換サイクルが開始されます。マキシム社の予備ビットの設定は変更しないで下さい。

表6. 構成レジスタビットマップ

EEPROM ADDRESS (HEX)	BIT POSITION	DESCRIPTION
01	0 (LSB)	CO-0 (LSB)
02	1	CO-1 (MSB)
03	2	CO-S (Sign)
04	3	PGA-1 (MSB)
05	4	PGA-0 (LSB)
06	5	Maxim Reserved
07	6	Maxim Reserved
08	7	Op Amp Power-Down
09	8	Maxim Reserved
0A	9	TSO-0 (LSB)
0B	10	TSO-1
0C	11	TSO-2 (MSB)
0D	12	Maxim Reserved
0E	13	Maxim Reserved
0F	14	Maxim Reserved
10	15 (MSB)	Repeat Mode

内部EEPROMへの書込み

テストシステムはコマンド4 hex(全EEPROMのブロック消去)、2 hex(1つのEEPROMビットに「1」を書込み)及び0 hex(NOOP)によってEEPROMに書き込みます。通常動作中(TESTピンがロー)又はテストシステムが命令A hex又はE hex(EEPROM値から変換を開始)を出すと、DSPはキャリブレーション係数をEEPROMから読み取ります。

通常の生産フローの中では、直接レジスタアクセスによってキャリブレーション係数を決定して下さい。それから、テスト命令2 hexによってキャリブレーション係数をEEPROMにロードして下さい。命令4 hexはEEPROMをブロック消去し、リワーク又はリクレイム動作にのみ必要です。各製品について、構成レジスタ内のマキシムの予備ビットは命令4 hexが出される前に読み取り、その後で復元して下さい。MAX1460の内部EEPROMは、予備ビット以外は初期化されていない状態で出荷されています。

内部128ビットEEPROMは、8つの16ビットワードとして構成されています。これら8ワードの内容は、構成レジスタと7つのキャリブレーション係数値です(表7)。MAX1460のEEPROMは、ビットアドレス指定が可能になっています。最終的なキャリブレーション係数は、

セットされるべきEEPROM位置にマッピングされる必要があります。ビットクリア命令はありません。メモリ内に恒久的な変化を確実に起こすために内部チャージポンプが20V以上の電圧を生成して維持する必要がある関係で、EEPROM書込み動作は長時間を要します。

1つのEEPROMビットの書込みには6msを要するため、EEPROMへの書込みに要する時間は通常400ms以下です。EEPROM書込み時間を短くしないで下さい。

EEPROMビットを書き込むためには、以下の動作を行う時にテストシステムが図3に示す「コマンドタイミング図」に適合している必要があります。

- 1) コマンド0 hex(書き込まれるビットのEEPROMアドレスフィールドを含む)を出す。
- 2) コマンド2 hex(ステップ1で使用したアドレスフィールドを含む)を出す。このコマンドを連続的に375回繰り返す(6ms)。
- 3) コマンド0 hex(ステップ1及び2で使用されたEEPROMアドレスフィールドを含む)を出す。

コマンド4 hex(EEPROMのブロック消去)の使い方も似ています。このコマンドを出す前に、マキシム社の予備ビットを構成レジスタに記録して、後で復元して下さい。ブロック消去動作の回数が100を超えないようにして下さい。

- 1) コマンド0 hexを出す。
- 2) コマンド4 hexを出す。このコマンドを連続的に375回繰り返す(6ms)。
- 3) コマンド0 hexを出す。

テストシステムインタフェース：DSP動作の観察

テストシステムコマンド8 hex及びA hexは、テストシステムがDSPの動作を観察することを許容しつつ、変換を開始します。ユニットのキャリブレーションを行うために、テストシステムは、DSPレジスタ8及び9に保存された数値化温度とセンサ信号及びDSPレジスタ10に保存されたキャリブレーション済み、補償済みの出力を感知する必要があります。又、テストシステムはEEPROMの内容、レジスタ0~7を確認する必要があります。命令ROMマイクロコードが実行されている間、これら全ての信号がDSPレジスタSを通ります。SDOピンはSレジスタ値を出力し、SDIOピンはどの信号がその時Sにあるかをテストに知らせます。

低電力16ビットスマートADC

MAX1460

表7. EEPROMメモリマップ

EE Address (hex)	10	0F	0E	0D	0C	0B	0A	09	08	07	06	05	04	03	02	01
Contents	MSB		Configuration												LSB	
EE Address (hex)	20	1F	1E	1D	1C	1B	1A	19	18	17	16	15	14	13	12	11
Contents	MSB		Gain												LSB	
EE Address (hex)	30	2F	2E	2D	2C	2B	2A	29	28	27	26	25	24	23	22	21
Contents	MSB		G ₁												LSB	
EE Address (hex)	40	3F	3E	3D	3C	3B	3A	39	38	37	36	35	34	33	32	31
Contents	MSB		G ₂												LSB	
EE Address (hex)	50	4F	4E	4D	4C	4B	4A	49	48	47	46	45	44	43	42	41
Contents	MSB		Of ₀												LSB	
EE Address (hex)	60	5F	5E	5D	5C	5B	5A	59	58	57	56	55	54	53	52	51
Contents	MSB		Of ₁												LSB	
EE Address (hex)	70	6F	6E	6D	6C	6B	6A	69	68	67	66	65	64	63	62	61
Contents	MSB		Of ₂												LSB	
EE Address (hex)	00	7F	7E	7D	7C	7B	7A	79	78	77	76	75	74	73	72	71
Contents	MSB		D _{OFF}												LSB	

表8. DSP命令のサブセット

INSTRUCTION CODE (PS) (HEX)	PROGRAM COUNTER (P) (HEX)	S REGISTER VALUE
D0	66 or 6C	Register 0—Configuration
D1	47	Register 1—Gain
D2	11	Register 2—G ₁
D3	2E	Register 3—G ₂
D4	38	Register 4—Of ₀
D5	03	Register 5—Of ₁
D6	22	Register 6—Of ₂
D7	56	Register 7—D _{OFF}
D8	01	Register 8—Temperature Signal
D9	3B	Register 9—Sensor Signal
EA	65 or 6B	Register 10—Compensated Output D

SDIO及びSDOピン上で直接観察できるDSPレジスタは下記の3つです。

- S : 16ビットDSPスクラッチ又はアキュムレータレジスタ(その時のマイクロコード命令の実効結果を含みます)。
- P : 8ビットDSPプログラムポインタレジスタ(命令ROMマイクロコードのアドレスを保持します)。
- PS : 8ビットDSPプログラム保存レジスタ。PSはDSPがその時実行している命令です。PSはアドレスPにおける命令ROMデータです。

テストシステムに関するDSP命令は、表8に記載されています。

テストシステムが変換開始コマンド8 hex又はA hexを送ると、SDIO及びSDOはいずれもMAX1460のシリアル出力としてイネーブルされます。テストシステムはこの時それ自身のSDIOドライバをディセーブル(ハイインピーダンス化)することにより、バス衝突を回避してMAX1460がこのピンを駆動できるようにする必要があります。DSPがマイクロコード命令の各々を実行した後、レジスタS、P及びPSの内容がシリアルフォーマットで出力されます(図4)。

新しいDSP命令及びS、P及びPSレジスタの新しい内容は、16n + 9クロックサイクル毎に供給されます。ここで、

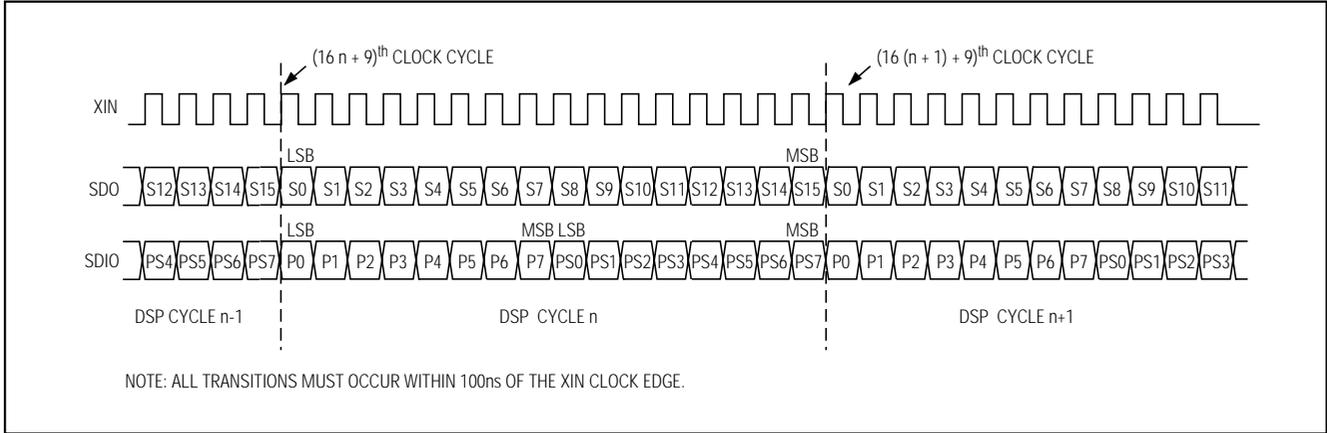


図4. DSPシリアル出力タイミング図

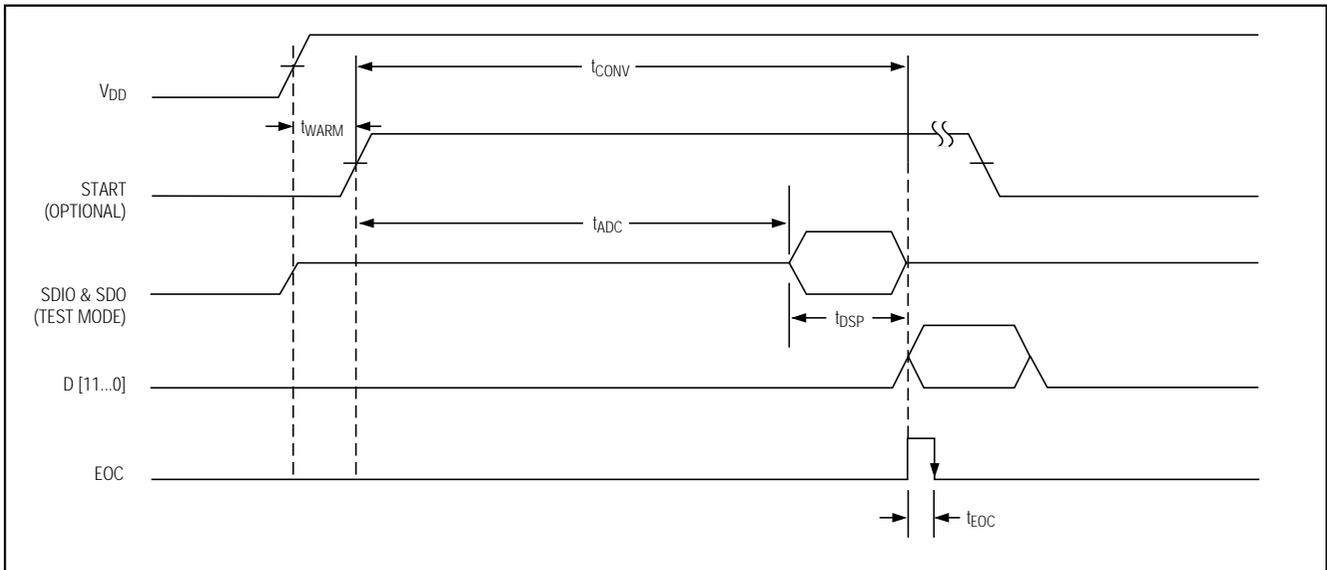


図5. MAX1460の変換タイミング

$n = 0, 1, 2 \dots$ (変換開始コマンドが完了した後)です。テストはXINクロック信号の立下がりエッジでSDIO及びSDOビットをラッチする必要があります。表8のP及びPSレジスタがSDIOに出てきた時に、テストは対応するSDOデータをセーブする必要があります。

MAX1460の変換タイミングは、図5及び表9に示されています。この図において、変換はSTARTピンの立上がり遷移で開始されます。同様に、テストコマンド8 hex又はA hexの完了後のTESTモードで変換を開始することも、あるいは構成レジスタのリピートモードの状態によって再び開始することもできます。変換が

開始されると、 t_{ADC} の間に16ビットADCが温度とセンサ信号を数値化します。次に、DSPが t_{DSP} 中に命令ROMマイクロコードを実行します。TESTモード中及び t_{DSP} の間、SDIO及びSDO出力は有用な情報を持っています。変換開始コマンドを受けてから130,586クロックサイクル後にS及びP DSPレジスタのLSBがSDO及びSDIOに出てきます。最後のDSP命令はD0 hexです。これでテストはRESETピンを少なくとも16クロックサイクルだけ低くしてからSDIOの駆動を再開することにより、新しい通信シーケンスを開始することができます。SDIOはRESETがローの時にハイインピーダンスになります。

表9. MAX1460の変換タイミング

PARAMETER	SYMBOL	MIN	MAX	UNITS
Sensor Warm-Up Time	t _{WARM}	35	—	ms
ADC Time	t _{ADC}	130,585	130,585	XIN clk cycles
DSP Time	t _{DSP}	3,220	3,364	XIN clk cycles
EOC Pulse Width	t _{EOC}	8	8	XIN clk cycles
Conversion Time	t _{CONV}	133,805	133,949	XIN clk cycles

アプリケーション情報

キャリブレーション及び補償手順

キャリブレーションを行うには、まずテストシステムを使用してセンサ/MAX1460のペアの特性を測定し、それから下の式を使用してキャリブレーション係数 (Gain、G₁、G₂、Of₀、Of₁及びOf₂)を求めて下さい。このシンプルな微キャリブレーション手順には、3つの温度(A、B及びC)及び2つのセンサ励起(小と大という意味でS及びL)が必要です。つまり、以下に示すように6つのデータポイント(AS、AL、BS、BL、CS及びCL)、6つの未知のキャリブレーション係数、及び6種類の特性式があることとなります。

式(1)

$$D_L - D_{OFF} = \text{Gain} \left(1 + G_1 T_C + G_2 T_C^2 \right) \left(\text{Signal}_{CL} + Of_0 + Of_1 T_C + Of_2 T_C^2 \right)$$

ここで、D_L、D_S及びD_{OFF}は最終製品の仕様によって決まります。D_Lは、Lセンサ励起に対応する希望のMAX1460出力です。D_SはSセンサ励起に対応する希望のMAX1460出力です。D_{OFF}は希望のミッドスケール出力です。Signal_{CL}は、Lセンサ励起が印加された場合の温度Cにおける数値化センサ読取り値です。T_Cは温度Cにおける数値化温度読取り値です。

数値化温度読取り値が不安定な場合は、熱平衡にまだ達していないことを意味します。この場合は温度保持時間を長くするか、あるいは熱制御を改善する必要があります。MAX1460からの読取り値を多数平均することにより、オープン温度及びセンサ励起のAC変動を平滑化できます。

キャリブレーションを始めるには、まずセンサとMAX1460のペアを第1の温度Aにしばらく保持してから、センサにL励起を印加します。変換を開始し、数値化温度T_A及び数値化信号Signal_{AL}を記録して下さい。Sセンサ励起を印加し、数値化信号Signal_{AS}を記録して下さい。この手順を温度B及びCについても実施し、T_B、Signal_{BL}、Signal_{BS}、T_C、Signal_{CL}及びSignal_{CS}を記録して下さい。

式1のA_L及びA_Sバージョンを比率表現することにより次式が得られます。

式(2a)

$$\frac{\text{Signal}_{AL} - x \cdot \text{Signal}_{AS}}{1 - x} + Of_0 + Of_1 T_A + Of_2 T_A^2 = 0$$

同様に、

式(2b)

$$\frac{\text{Signal}_{BL} - x \cdot \text{Signal}_{BS}}{1 - x} + Of_0 + Of_1 T_B + Of_2 T_B^2 = 0$$

式(2c)

$$\frac{\text{Signal}_{CL} - x \cdot \text{Signal}_{CS}}{1 - x} + Of_0 + Of_1 T_C + Of_2 T_C^2 = 0$$

ここで、

式(3)

$$x = \frac{D_L - D_{OFF}}{D_S - D_{OFF}}$$

式2a、2b及び2cは3つの未知数Of₀、Of₁及びOf₂を含む3つの線形方程式の系を形成します。Of₀、Of₁及びOf₂について解いて下さい。

式1の小センサ励起バージョンを比率表現することにより次式が得られます。

式(4a)

$$(Y_{CS} - Y_{AS}) + G_1 (T_A Y_{CS} - T_C Y_{AS}) + G_2 (T_A^2 Y_{CS} - T_C^2 Y_{AS}) = 0$$

同様に、

式(4b)

$$(Y_{CS} - Y_{BS}) + G_1 (T_B Y_{CS} - T_C Y_{BS}) + G_2 (T_B^2 Y_{CS} - T_C^2 Y_{BS}) = 0$$

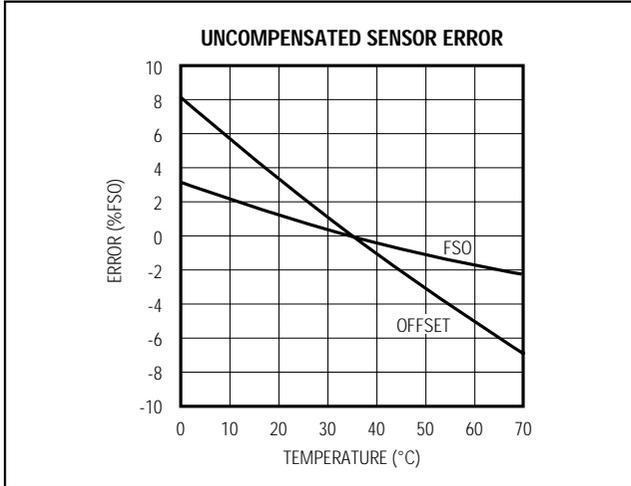


図6. 補償前のセンサ特性

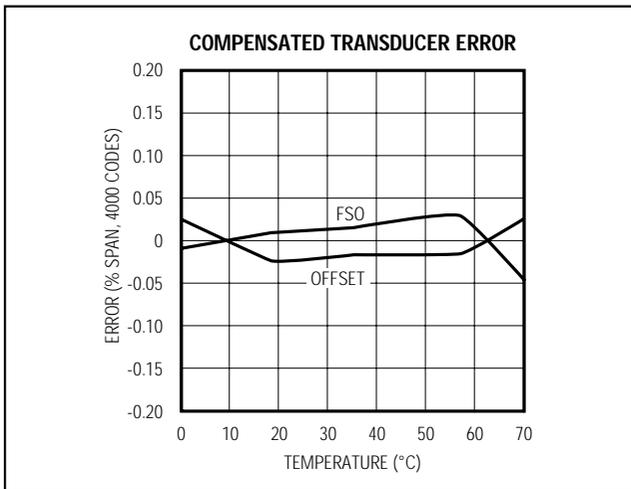


図7. 補償されたセンサ/MAX1460ペア

ここで、

式(5a)

$$Y_{AS} = \frac{D_S - D_{OFF}}{\text{Signal}_{AS} + Of_0 + Of_1 T_A + Of_2 T_A^2}$$

同様に、

式(5b)

$$Y_{BS} = \frac{D_S - D_{OFF}}{\text{Signal}_{BS} + Of_0 + Of_1 T_B + Of_2 T_B^2}$$

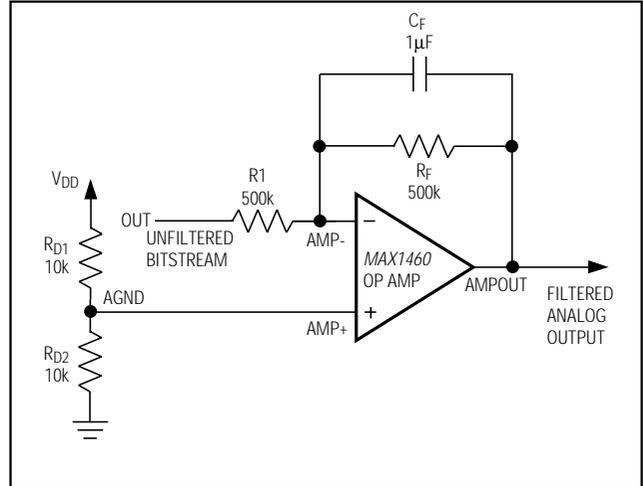


図8. 出力DACのフィルタリング

式(5c)

$$Y_{CS} = \frac{D_S - D_{OFF}}{\text{Signal}_{CS} + Of_0 + Of_1 T_C + Of_2 T_C^2}$$

式4a及び4bは2つの線形方程式(未知数 G_1 及び G_2)を形成します。 G_1 及び G_2 について解いて下さい。これで、式1を最後の未知数Gainについて解くことができます。

算術操作により、測定誤差とノイズが拡大されることがあります。Gainと D_{OFF} 係数を調整するもう1つの理由は、キャリブレーション係数の数値化です。これを行うには、MAX1460のレジスタに計算された係数Gain、 G_1 、 G_2 、 Of_0 、 Of_1 、 Of_2 及び D_{OFF} をロードして下さい。オープンがまだ温度Cで、Sセンサ励起がまだ印加されていると仮定して、出力 D_{CS} を測定して下さい。Lセンサ励起に変更して、 D_{CL} を測定して下さい。式6を使用して新しいGain係数を計算して下さい。 D_{CL} を再び測定し、式7を使用して新しい D_{OFF} 係数を計算して下さい。

式(6)

$$\text{GAIN}_{\text{new}} = \text{Gain} \frac{D_L - D_S}{D_{CL} - D_{CS}}$$

式(7)

$$D_{OFF_{\text{new}}} = D_{OFF} + D_L - D_{CL}$$

ここで、最終キャリブレーション係数をMAX1460のEEPROMに書き込むことができます。これでユニットの最終テストの準備が完了しました。

低電力16ビットスマートADC

このアルゴリズムは、6つのテスト条件(AS、AL、BS、BL、CS及びCL)で直接起こる誤差を最小限に抑えます。測定信号対雑音比を最小限に抑えるため、温度A、B及びCの間隔を十分広くして下さい。最終製品に大きな誤差が残っている場合は、キャリブレーション温度をピーク誤差温度に近づけて下さい。また、センサに非直線性がある場合、フルスケールセンサ励起は最良のキャリブレーション条件ではありません。S及びLをフルスケールから遠ざけて下さい。

図6に、Lucas-NovaSensorモデルNPH8-100-EH(0~15psigのシリコン圧力センサ)の特性例を示します。図7に、補償されたセンサ/MAX1460ペアの結果を示します。

補償されたセンサ/MAX1460ペアの使い方

キャリブレーションを終えてテストシステムから外したMAX1460とセンサは、マッチングされたペアになります。センサがそれほどウォームアップ時間を要しない場合は、STARTピンをV_{DD}に接続するか、未接続にしておくことができます。これで操作は簡単になります。単に電源を投入し、EOCが下がった時にパラレル出力Dをラッチします。温度はt_{ADC}の前半で数値化されるため、MAX1460は最小センサウォームアップ時間として35msを提供します。2MHzの共振器を使用した場合、変換時間t_{CONV}は公称67msです。リピートモードビットがセットされている場合、変換は15Hzの速度で繰り返されます。

センサが35ms以上のウォームアップ時間を必要とする場合、STARTピンを使用することによって変換を開始できます(図5)。リピートモードビットがセットされている場合、STARTはハイに留めて下さい。リピートモードビットがリセットされている場合、STARTを使用して外部からMAX1460の変換速度を制御することができます。12ビットパラレル出力Dがラッチされた後、STARTを少なくとも1クロックサイクルだけローにすることにより、変換を完了させて下さい。

出力DACは、パラレルデジタル出力をOUTにおけるシリアルビットストリームに変換します。MAX1460のオペアンプを使ったシンプルな外部ローパスフィルタが、OUTビットストリームを比率式のアナログ電圧に変換します(図8)。図示のフィルタは反転構成ですが、特性式のGain及びD_{OFF}係数はいずれの極性用にも調整できます。オペアンプを使用しない場合は、構成レジスタのOp Amp Power-Downビットを使用してパワーダウンすることができます。

MAX1460は最小限の外部部品しか必要としません。

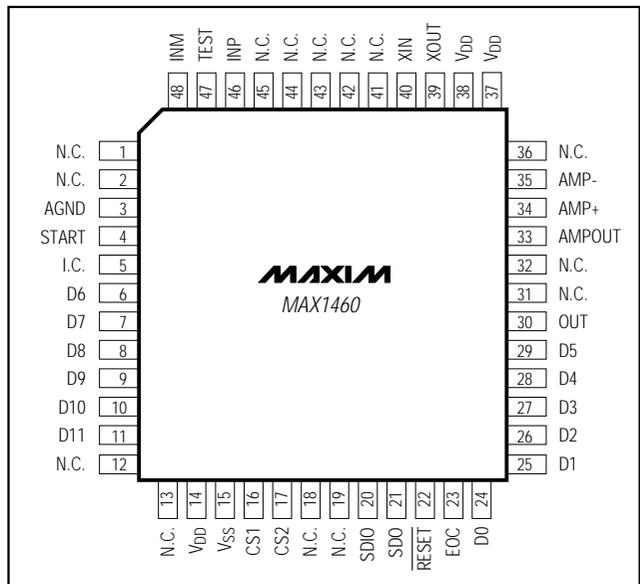
- V_{DD}とV_{SS}の間の電源バイパスコンデンサ(C1)1つ。
- 2MHzセラミック共振器(X₁)1つ。
- AGNDピン用の10k 抵抗1つ。
- アナログ出力が必要な場合は、フィルタリング用に500k 抵抗2つと1μFコンデンサが必要です。

MAX1460評価/開発キット

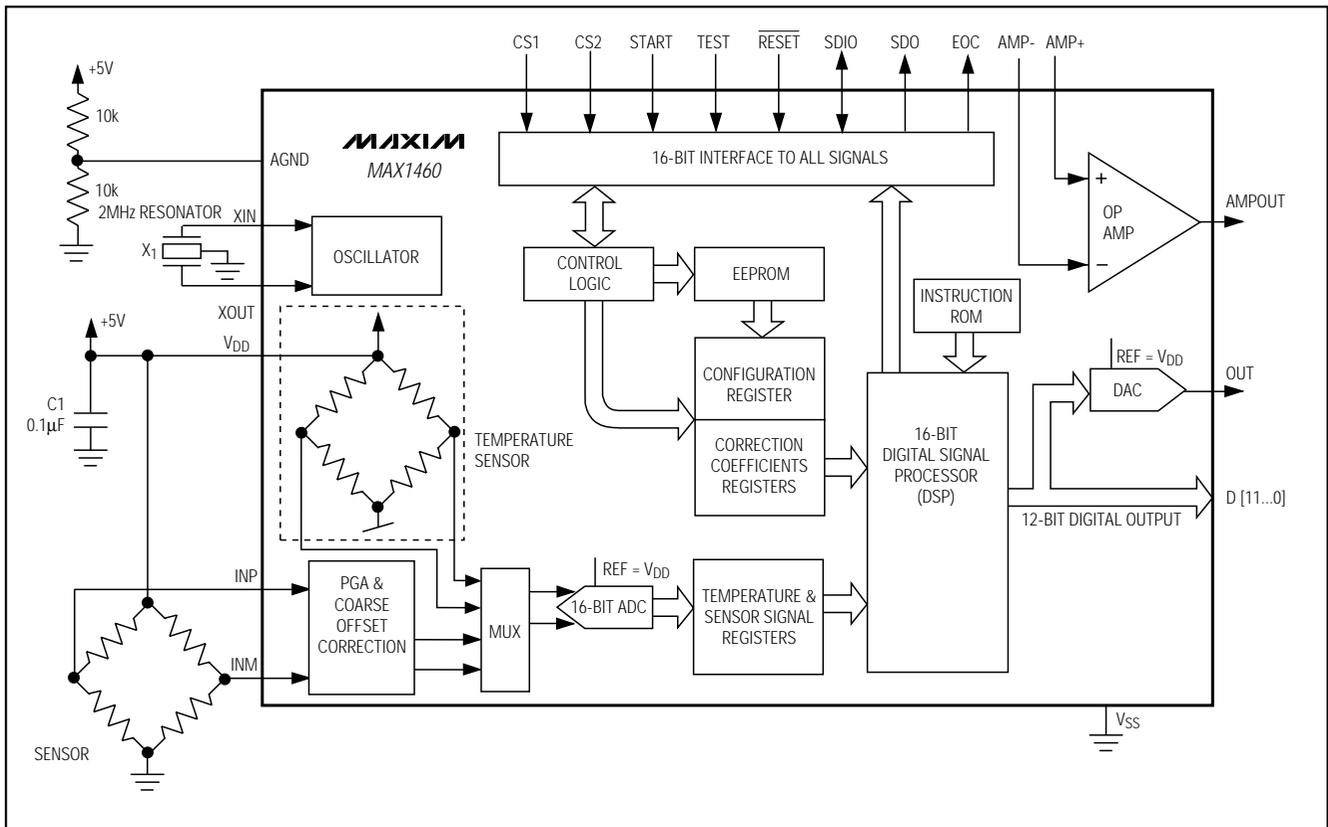
MAX1460評価キット(EVキット)は、MAX1460を使用したトランスデューサプロトタイプ及びテストシステムの開発をスピードアップします。MAX1460を初めて使用するユーザは、このキットを使用されることを強く推奨します。

- 1) カスタマがすぐ評価できる評価基板(MAX1460サンプル及びシリコン圧力センサ付)。
- 2) PCパラレルポートに接続する必要のあるインタフェース基板。
- 3) MAX1460通信/補償ソフトウェア(Windowsコンパチブル)。これにより、MAX1460を1モジュールずつプログラムすることができます。
- 4) センサテストエンジニア用に作成された詳細な設計/アプリケーションマニュアル。

ピン配置



ファンクションダイアグラム



MAX1460

チップ情報

TRANSISTOR COUNT: 59,855

SUBSTRATE CONNECTED TO V_{SS}

NOTES

NOTES

MAX1460

低電力16ビットスマートADC

MAX1460

NOTES

販売代理店

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

20 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 1999 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.