

## 特長

最高 210 °C の高温動作  
3.0 V ~ 5.5 V の単電源動作  
±2.5 V のデュアル電源  
10 Ω のオン抵抗、最大  
2 Ω のオン抵抗平坦性、最大  
12 ns のスイッチング時間  
単電源 8:1 マルチプレクサ  
低消費電力  
TTL/CMOS 互換入力

## アプリケーション

ダウンホール掘削および計測器  
航空電子機器  
重工業用機器  
高温環境でのモニタリング

## 概要

ADG798 は、最大 210 °C の高温で動作するように設計された、低電圧 CMOS アナログ・マルチプレクサです。ADG798 は、8 つの入力 (S1 ~ S8) のいずれかを 3 ビット・バイナリ・アドレス・ライン (A0、A1、A2) で決定される共通出力 D に切り替えます。デバイス上の EN 入力で、デバイスを有効または無効にします。デバイスが無効な場合は、すべてのチャンネルがオフになります。

消費電力の小さい ADG798 は、3.3 V ~ 5.5 V の電圧範囲で動作します。全てのチャンネルで、ブレイクビフォアメークの切り替え動作が実行されるので、チャンネルの切り替え時に瞬間的な短絡を防止できます。これらのスイッチは、高度なサブミクロン製造プロセスを使用して設計されており、消費電力が低いにもかかわらず、高速の切り替えと低いオン抵抗を実現します。

オン抵抗の値は最大 10 Ω で、スイッチ間で密接に整合し、全信号領域にわたって非常に平坦です。ADG798 は、マルチプレクサまたはデマルチプレクサで同様に動作し、電源まで拡張する入力信号範囲を備えています。

## 機能ブロック図

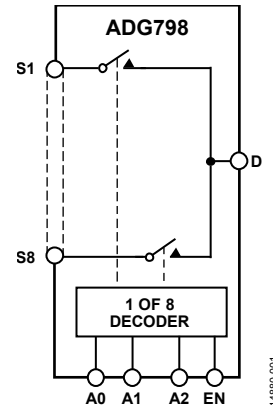


図 1.

このマルチプレクサには、16 リードのセラミック・フラット・パッケージ (FLATPACK) とリバース形式のガルウィング・リード付き 16 リードのセラミック・フラット・パッケージ (FLATPACK\_RF) があります。どちらのパッケージも、-55 °C ~ +210 °C の温度範囲で動作し、極めて高い温度で耐久性を発揮するように設計されており、最大定格温度で最長 1,000 時間にわたり動作性能が評価されています。

ADG798 は、アナログ・デバイセズが提供する、高温環境向け認定済みシリーズの製品です。利用可能な高温製品すべての選択表については、<http://www.analog.com/hightemp> の製品リストと品質評価データを参照してください。

## 製品のハイライト

- 単電源/デュアル電源で動作:  
ADG798 は、3.3 V ~ 5 V の単電源レールと ±2.5 V のデュアル電源レールで完全に仕様規定され、性能が確保されています。
- 低いオン抵抗 (R<sub>ON</sub>) 値  
ADG798 の R<sub>ON</sub> は、210 °C で 5 Ω (代表値) です。
- 低い消費電力  
ADG798 の消費電力は、<0.01 μW で仕様規定されています。
- ブレイク・ビフォア・メークの切り替え動作を確保

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2016 Analog Devices, Inc. All rights reserved.

Rev. 0

**アナログ・デバイセズ株式会社**

本 社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル  
電話 03 (5402) 8200  
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー  
電話 06 (6350) 6868

## 目次

|                             |   |                     |    |
|-----------------------------|---|---------------------|----|
| 特長.....                     | 1 | ピン配置およびピン機能の説明..... | 8  |
| アプリケーション.....               | 1 | 真理値表.....           | 8  |
| 機能ブロック図.....                | 1 | 代表的な性能特性.....       | 9  |
| 概要.....                     | 1 | テスト回路.....          | 13 |
| 製品のハイライト.....               | 1 | 用語の定義.....          | 16 |
| 改訂履歴.....                   | 2 | 動作原理.....           | 17 |
| 仕様.....                     | 3 | アプリケーション情報.....     | 18 |
| デュアル電源.....                 | 5 | 電源シーケンス.....        | 18 |
| チャンネルごとの連続電流（Sx または D）..... | 6 | 外形寸法.....           | 19 |
| 絶対最大定格.....                 | 7 | オーダー・ガイド.....       | 19 |
| 熱抵抗.....                    | 7 | ノート.....            | 20 |
| ESD に関する注意.....             | 7 |                     |    |

## 改訂履歴

9/2016—Revision 0: Initial Version

## 仕様

特に指定がない限り、 $5\text{ V} \pm 10\%$ 、 $V_{SS} = 0\text{ V}$ 、 $\text{GND} = 0\text{ V}$ 、 $-55\text{ }^\circ\text{C} \leq T_A \leq +210\text{ }^\circ\text{C}$ 。

表 1.

| Parameter                                  | Symbol                 | Test Conditions/Comments <sup>1</sup>   | Min   | Typ <sup>2</sup> | Max      | Unit          |
|--|------------------------|---|-------|------------------|----------|---------------|
| <b>ANALOG SWITCH</b>                       |                        |   |       |                  |          |               |
| Analog Signal Range                        |                        |   | 0 V   |                  | $V_{DD}$ | V             |
| On Resistance                              | $R_{ON}$               | $V_S = 0\text{ V}$ to $V_{DD}$ , $I_{DS} = 10\text{ mA}$ ; see Figure 24  |       | 5                | 10       | $\Omega$      |
| Matching Between Channels                  | $\Delta R_{ON}$        | $V_S = 0\text{ V}$ to $V_{DD}$ , $I_{DS} = 10\text{ mA}$  |       | 1.25             | 1.5      | $\Omega$      |
| Flatness                                   | $R_{FLAT(ON)}$         | $V_S = 0\text{ V}$ to $V_{DD}$ , $I_{DS} = 10\text{ mA}$  |       | 0.75             | 2        | $\Omega$      |
| <b>LEAKAGE CURRENTS</b>                    |                        |   |       |                  |          |               |
| Source Off Leakage                         | $I_S$ (Off)            | $V_{DD} = 5.5\text{ V}$<br>$V_D = 4.5\text{ V}/1\text{ V}$ , $V_S = 1\text{ V}/4.5\text{ V}$ ; see Figure 25                      | -180  | $\pm 0.01$       | +180     | nA            |
| Drain Off Leakage                          | $I_D$ (Off)            | $V_D = 4.5\text{ V}/1\text{ V}$ , $V_S = 1\text{ V}/4.5\text{ V}$ ; see Figure 26   | -2600 | $\pm 0.01$       | +2600    | nA            |
| Channel On Leakage                         | $I_D, I_S$ (On)        | $V_D = V_S = 1\text{ V}$ or $4.5\text{ V}$ ; see Figure 27  | -2600 | $\pm 0.01$       | +2600    | nA            |
| <b>DIGITAL INPUTS</b>                      |                        |   |       |                  |          |               |
| Input Voltage                              |                        |   |       |                  |          |               |
| High                                       | $V_{INH}$              |   | 2.4   |                  |          | V             |
| Low  | $V_{INL}$              |   |       |                  | 0.8      | V             |
| Input Current                              | $I_{INL}$ or $I_{INH}$ | $V_{IN} = V_{INL}$ or $V_{INH}$   | -800  | +0.005           | +800     | nA            |
| Digital Input Capacitance                  | $C_{IN}$               |   |       | 2                |          | pF            |
| <b>DYNAMIC CHARACTERISTICS<sup>3</sup></b> |                        |   |       |                  |          |               |
| Transition Time                            | $t_{TRANSITION}$       | $R_L = 150\ \Omega$ , $C_L = 15\text{ pF}$ ; see Figure 28<br>$V_{S1} = 3\text{ V}/0\text{ V}$ , $V_{S8} = 0\text{ V}/3\text{ V}$ |       | 12               | 23       | ns            |
| Break-Before-Make Time Delay               | $t_{OPEN}$             | $R_L = 150\ \Omega$ , $C_L = 15\text{ pF}$ , $V_S = 3\text{ V}$ ; see Figure 29<br>$T_A = 210\text{ }^\circ\text{C}$              | 1     | 8                |          | ns            |
| On Time                                    | $t_{ON(EN)}$           | $R_L = 150\ \Omega$ , $C_L = 15\text{ pF}$<br>$V_S = 3\text{ V}$ ; see Figure 30  |       | 11               | 20       | ns            |
| Off Time                                   | $t_{OFF(EN)}$          | $R_L = 150\ \Omega$ , $C_L = 15\text{ pF}$<br>$V_S = 3\text{ V}$ ; see Figure 30  |       | 5.5              | 12       | ns            |
| Charge Injection                           | $Q_{INJ}$              | $V_S = 2.5\text{ V}$ , $R_S = 0\ \Omega$ , $C_L = 1\text{ nF}$ ; See Figure 31  |       | $\pm 3$          |          | pC            |
| Off Isolation                              |                        | $R_L = 50\ \Omega$ , $C_L = 5\text{ pF}$ , $f = 10\text{ MHz}$  |       | -60              |          | dB            |
| Channel to Channel Crosstalk               |                        | $R_L = 50\ \Omega$ , $C_L = 5\text{ pF}$ , $f = 1\text{ MHz}$ ; see Figure 32   |       | -80              |          | dB            |
| -3 dB Bandwidth                            |                        | $R_L = 50\ \Omega$ , $C_L = 5\text{ pF}$ , $f = 10\text{ MHz}$  |       | -60              |          | dB            |
| Source Capacitance, Off                    | $C_S$ (Off)            | $R_L = 50\ \Omega$ , $C_L = 5\text{ pF}$ , $f = 1\text{ MHz}$ ; see Figure 33   |       | -80              |          | dB            |
| Drain Capacitance, Off                     | $C_D$ (Off)            | $R_L = 50\ \Omega$ , $C_L = 5\text{ pF}$ ; see Figure 34  |       | 55               |          | MHz           |
| Source/Drain Capacitance, On               | $C_D, C_S$ (On)        | $f = 1\text{ MHz}$  |       | 13               |          | pF            |
| Source/Drain Capacitance, On               | $C_D, C_S$ (On)        | $f = 1\text{ MHz}$  |       | 85               |          | pF            |
| Source/Drain Capacitance, On               | $C_D, C_S$ (On)        | $f = 1\text{ MHz}$  |       | 96               |          | pF            |
| <b>POWER REQUIREMENTS</b>                  |                        |   |       |                  |          |               |
| Supply Current                             | $I_{DD}$               | $V_{DD} = 5.5\text{ V}$<br>Digital inputs = 0 V or 5.5 V  |       | 40               | 70       | $\mu\text{A}$ |

<sup>1</sup> ADG798 は、最大定格温度で、最低 1,000 時間にわたる連続動作の性能が認定されています。

<sup>2</sup>  $T_A = 25\text{ }^\circ\text{C}$ 。アナログ・スイッチと電源の要件値  $T_A = 210\text{ }^\circ\text{C}$  を除く。

<sup>3</sup> 設計上の性能は確保していますが、出荷テストの対象外です。

特に指定がない限り、 $3.3\text{ V} \pm 10\%$ 、 $V_{SS} = 0\text{ V}$ 、 $GND = 0\text{ V}$ 、 $-55\text{ }^\circ\text{C} \leq T_A \leq +210\text{ }^\circ\text{C}$ 。

表 2.

| Parameter                                  | Symbol                 | Test Conditions/Comments <sup>1</sup>   | Min   | Typ <sup>2</sup> | Max      | Unit          |
|--|------------------------|---|-------|------------------|----------|---------------|
| <b>ANALOG SWITCH</b>                       |                        |   |       |                  |          |               |
| Analog Signal Range                        |                        |   | 0 V   |                  | $V_{DD}$ | V             |
| On Resistance                              | $R_{ON}$               | $V_S = 0\text{ V}$ to $V_{DD}$ , $I_{DS} = 10\text{ mA}$ ; see Figure 24  |       | 8                | 20       | $\Omega$      |
| Matching Between Channels                  | $\Delta R_{ON}$        | $V_S = 0\text{ V}$ to $V_{DD}$ , $I_{DS} = 10\text{ mA}$  |       | 0.5              | 1.5      | $\Omega$      |
| Flatness                                   | $R_{FLAT(ON)}$         | $V_S = 0\text{ V}$ to $V_{DD}$ , $I_{DS} = 10\text{ mA}$  |       | 3                | 4.5      | $\Omega$      |
| <b>LEAKAGE CURRENTS</b>                    |                        |   |       |                  |          |               |
| Source Off Leakage                         | $I_S$ (Off)            | $V_D = 2.3\text{ V}/1\text{ V}$ , $V_S = 1\text{ V}/2.3\text{ V}$ ; see Figure 25   | -180  | $\pm 0.01$       | +180     | nA            |
| Drain Off Leakage                          | $I_D$ (Off)            | $V_D = 2.3\text{ V}/1\text{ V}$ , $V_S = 1\text{ V}/2.3\text{ V}$ ; see Figure 26   | -2600 | $\pm 0.01$       | +2600    | nA            |
| Channel On Leakage                         | $I_D, I_S$ (On)        | $V_D = V_S = 1\text{ V}$ or $2.3\text{ V}$ ; see Figure 27  | -2600 | $\pm 0.01$       | +2600    | nA            |
| <b>DIGITAL INPUTS</b>                      |                        |   |       |                  |          |               |
| Input Voltage                              |                        |   |       |                  |          |               |
| High                                       | $V_{INH}$              |   | 2.0   |                  |          | V             |
| Low  | $V_{INL}$              |   |       |                  | 0.8      | V             |
| Input Current                              | $I_{INL}$ or $I_{INH}$ | $V_{IN} = V_{INL}$ or $V_{INH}$   | -800  | +0.005           | +800     | nA            |
| Digital Input Capacitance                  | $C_{IN}$               |   |       | 2                |          | pF            |
| <b>DYNAMIC CHARACTERISTICS<sup>3</sup></b> |                        |   |       |                  |          |               |
| Transition Time                            | $t_{TRANSITION}$       | $R_L = 150\ \Omega$ , $C_L = 15\text{ pF}$ ; see Figure 28<br>$V_{SI} = 2\text{ V}/0\text{ V}$ , $V_{SS} = 0\text{ V}/2\text{ V}$ |       | 18               | 38       | ns            |
| Break-Before-Make Time Delay               | $t_{OPEN}$             | $R_L = 150\ \Omega$ , $C_L = 15\text{ pF}$ , $V_S = 2\text{ V}$ ; see Figure 29<br>$T_A = 210\text{ }^\circ\text{C}$              | 1     | 10               |          | ns            |
| On Time                                    | $t_{ON(EN)}$           | $R_L = 150\ \Omega$ , $C_L = 15\text{ pF}$<br>$V_S = 2\text{ V}$ ; see Figure 30  |       | 14               | 28       | ns            |
| Off Time                                   | $t_{OFF(EN)}$          | $R_L = 150\ \Omega$ , $C_L = 15\text{ pF}$<br>$V_S = 2\text{ V}$ ; see Figure 30  |       | 8.5              | 17       | ns            |
| Charge Injection                           | $Q_{INJ}$              | $V_S = 1.5\text{ V}$ , $R_S = 0\ \Omega$ , $C_L = 1\text{ nF}$ ; see Figure 31  |       | $\pm 3$          |          | pC            |
| Off Isolation                              |                        | $R_L = 50\ \Omega$ , $C_L = 5\text{ pF}$ , $f = 10\text{ MHz}$  |       | -60              |          | dB            |
| Channel to Channel Crosstalk               |                        | $R_L = 50\ \Omega$ , $C_L = 5\text{ pF}$ , $f = 1\text{ MHz}$ ; see Figure 32   |       | -80              |          | dB            |
| -3 dB Bandwidth                            |                        | $R_L = 50\ \Omega$ , $C_L = 5\text{ pF}$ , $f = 1\text{ MHz}$ ; see Figure 33   |       | -80              |          | dB            |
| Source Capacitance, Off                    | $C_S$ (Off)            | $f = 1\text{ MHz}$  |       | 55               |          | MHz           |
| Drain Capacitance, Off                     | $C_D$ (Off)            | $f = 1\text{ MHz}$  |       | 13               |          | pF            |
| Source/Drain Capacitance, On               | $C_D, C_S$ (On)        | $f = 1\text{ MHz}$  |       | 85               |          | pF            |
|  |                        |   |       | 96               |          | pF            |
| <b>POWER REQUIREMENTS</b>                  |                        |   |       |                  |          |               |
| Supply Current                             | $I_{DD}$               | $V_{DD} = 3.63\text{ V}$<br>Digital inputs = 0 V or 3.63 V  |       | 40               | 70       | $\mu\text{A}$ |

<sup>1</sup> ADG798 は、最大定格温度で、最低 1,000 時間にわたる連続動作の性能が認定されています。

<sup>2</sup>  $T_A = 25\text{ }^\circ\text{C}$ 。アナログ・スイッチと電源の要件値  $T_A = 210\text{ }^\circ\text{C}$  を除く。

<sup>3</sup> 設計上の性能は確保していますが、出荷テストの対象外です。

## デュアル電源

特に指定がない限り、VDD = 2.5 V ± 10 %、VSS = -2.5 V ± 10 %、GND = 0 V、-55 °C ≤ TA ≤ +210 °C。

表 3.

| Parameter                                  | Symbol                               | Test Conditions/Comments <sup>1</sup>  | Min             | Typ <sup>2</sup> | Max             | Unit |
|--|--------------------------------------|--|-----------------|------------------|-----------------|------|
| <b>ANALOG SWITCH</b>                       |                                      |  |                 |                  |                 |      |
| Analogue Signal Range                      |                                      |  | V <sub>SS</sub> |                  | V <sub>DD</sub> | V    |
| On Resistance                              | R <sub>ON</sub>                      | V <sub>S</sub> = V <sub>SS</sub> to V <sub>DD</sub> , I <sub>DS</sub> = 10 mA; see Figure 24   |                 | 5                | 10              | Ω    |
| Matching Between Channels                  | ΔR <sub>ON</sub>                     | V <sub>S</sub> = V <sub>SS</sub> to V <sub>DD</sub> , I <sub>DS</sub> = 10 mA  |                 | 1.25             | 1.5             | Ω    |
| Flatness                                   | R <sub>FLAT (ON)</sub>               | V <sub>S</sub> = V <sub>SS</sub> to V <sub>DD</sub> , I <sub>DS</sub> = 10 mA  |                 | 0.6              | 2               | Ω    |
| <b>LEAKAGE CURRENTS</b>                    |                                      |  |                 |                  |                 |      |
| Source Off Leakage                         | I <sub>S</sub> (Off)                 | V <sub>DD</sub> = +2.75 V, V <sub>S</sub> = -2.75 V<br>V <sub>S</sub> = +2.25 V/-1.25 V, V <sub>D</sub> = -1.25 V/<br>+2.25 V; see Figure 25 | -180            | ±0.01            | +180            | nA   |
| Drain Off Leakage                          | I <sub>D</sub> (Off)                 | V <sub>S</sub> = +2.25 V/-1.25 V, V <sub>D</sub> = -1.25 V/<br>+2.25 V; see Figure 26  | -2600           | ±0.01            | +2600           | nA   |
| Channel On Leakage                         | I <sub>D</sub> , I <sub>S</sub> (On) | V <sub>D</sub> = V <sub>S</sub> = -1.25 V/+2.25 V; see<br>Figure 27  | -2600           | ±0.01            | +2600           | nA   |
| <b>DIGITAL INPUTS</b>                      |                                      |  |                 |                  |                 |      |
| Input Voltage                              |                                      |  |                 |                  |                 |      |
| High                                       | V <sub>INH</sub>                     |  | 2.0             |                  |                 | V    |
| Low  | V <sub>INL</sub>                     |  |                 |                  | 0.8             | V    |
| Input Current                              | I <sub>INL</sub> or I <sub>INH</sub> | V <sub>IN</sub> = V <sub>INL</sub> or V <sub>INH</sub>   | -800            | +0.005           | +800            | nA   |
| Digital Input Capacitance                  | C <sub>IN</sub>                      |  |                 | 2                |                 | pF   |
| <b>DYNAMIC CHARACTERISTICS<sup>3</sup></b> |                                      |  |                 |                  |                 |      |
| Transition Time                            | t <sub>TRANSITION</sub>              | R <sub>L</sub> = 150 Ω, C <sub>L</sub> = 15 pF; see Figure 28<br>V <sub>S1</sub> = 1.5 V/0 V, V <sub>SS</sub> = 0 V/1.5 V                    |                 | 14               | 30              | ns   |
| Break-Before-Make Time Delay               | t <sub>OPEN</sub>                    | R <sub>L</sub> = 150 Ω, C <sub>L</sub> = 15 pF, V <sub>S</sub> = 2 V;<br>see Figure 29   | 1               | 10               |                 | ns   |
| On Time                                    | t <sub>ON (EN)</sub>                 | T <sub>A</sub> = 210°C<br>R <sub>L</sub> = 150 Ω, C <sub>L</sub> = 15 pF   |                 | 13               |                 | ns   |
| Off Time                                   | t <sub>OFF (EN)</sub>                | R <sub>L</sub> = 150 Ω, C <sub>L</sub> = 15 pF<br>V <sub>S</sub> = 2 V; see Figure 30  |                 | 19               | 30              | ns   |
| Charge Injection                           | Q <sub>INJ</sub>                     | R <sub>L</sub> = 150 Ω, C <sub>L</sub> = 15 pF<br>V <sub>S</sub> = 2 V; see Figure 30  |                 | 11.5             | 20              | ns   |
| Off Isolation                              |                                      | V <sub>S</sub> = 0 V, R <sub>S</sub> = 0 Ω, C <sub>L</sub> = 1 nF;<br>see Figure 31  |                 | ±3               |                 | pC   |
|  |                                      | R <sub>L</sub> = 50 Ω, C <sub>L</sub> = 5 pF, f = 10 MHz   |                 | -60              |                 | dB   |
|  |                                      | R <sub>L</sub> = 50 Ω, C <sub>L</sub> = 5 pF, f = 1 MHz;<br>see Figure 32  |                 | -80              |                 | dB   |
| Channel to Channel Crosstalk               |                                      | R <sub>L</sub> = 50 Ω, C <sub>L</sub> = 5 pF, f = 10 MHz   |                 | -60              |                 | dB   |
|  |                                      | R <sub>L</sub> = 50 Ω, C <sub>L</sub> = 5 pF, f = 1 MHz;<br>see Figure 33  |                 | -80              |                 | dB   |
| -3 dB Bandwidth                            |                                      | R <sub>L</sub> = 50 Ω, C <sub>L</sub> = 5 pF; see Figure 34  |                 | 55               |                 | MHz  |
| Source Capacitance, Off                    | C <sub>S</sub> (Off)                 | f = 1 MHz  |                 | 13               |                 | pF   |
| Drain Capacitance, Off                     | C <sub>D</sub> (Off)                 | f = 1 MHz  |                 | 85               |                 | pF   |
| Source/Drain Capacitance, On               | C <sub>D</sub> , C <sub>S</sub> (On) | f = 1 MHz  |                 | 96               |                 | pF   |
| <b>POWER REQUIREMENTS</b>                  |                                      |  |                 |                  |                 |      |
| Supply Current                             | I <sub>DD</sub>                      | V <sub>DD</sub> = 2.75 V<br>Digital inputs = 0 V or 2.75 V   |                 | 40               | 70              | μA   |
|  | I <sub>SS</sub>                      | V <sub>SS</sub> = -2.75 V; digital inputs = 0 V or<br>2.75 V   |                 | 40               | 70              | μA   |

<sup>1</sup> ADG798 は、最大定格温度で、最低 1,000 時間にわたる連続動作の性能が認定されています。

<sup>2</sup> T<sub>A</sub> = 25 °C。アナログ・スイッチと電源の要件値 T<sub>A</sub> = 210 °C を除く。

<sup>3</sup> 設計上の性能は確保していますが、出荷テストの対象外です。

## チャンネルごとの連続電流 (SX または D)

表 4.

| Parameter  | 175°C | 210°C | Unit       |
|--|-------|-------|------------|
| CONTINUOUS CURRENT, Sx OR D  |       |       |            |
| $V_{DD} = 5\text{ V}, V_{SS} = 0\text{ V}, \theta_{JA} = 70^\circ\text{C/W}$       | 30    | 30    | mA maximum |
| $V_{DD} = 3\text{ V}, V_{SS} = 0\text{ V}, \theta_{JA} = 70^\circ\text{C/W}$       | 30    | 30    | mA maximum |
| $V_{DD} = +2.5\text{ V}, V_{SS} = -2.5\text{ V}, \theta_{JA} = 70^\circ\text{C/W}$ | 30    | 30    | mA maximum |

## 絶対最大定格

特に指定がない限り、 $T_A = 25^\circ\text{C}$ 。

表 5.

| Parameter  | Rating  |
|--|---|
| $V_{DD}$ to $V_{SS}$   | 7 V   |
| $V_{DD}$ to GND  | -0.3 V to +7 V  |
| $V_{SS}$ to GND  | +0.3 V to -3.5 V  |
| Analog Inputs <sup>1</sup>                                     | $V_{SS} - 0.3$ V to $V_{DD} + 0.3$ V or 30 mA, whichever occurs first |
| Digital Inputs <sup>1</sup>                                    | -0.3 V to $V_{DD} + 0.3$ V or 30 mA, whichever occurs first           |
| Peak Current, Sx or D (Pulsed at 1 ms, 10% Duty Cycle Maximum) | 94.9 mA   |
| Continuous Current, Sx or D <sup>2</sup>                       | Data + 5%   |
| Operating Temperature Range                                    | -55°C to +210°C   |
| Junction Temperature   | 211°C   |

<sup>1</sup> Ax、EN、Sx、Dでの過電圧は内部コードでクランプされます。電流は、仕様規定された最大定格に制限してください。

<sup>2</sup> 表 4 を参照。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を引き起こす場合があります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。製品を長時間にわたり絶対最大定格状態に置くと、製品の信頼性に影響を与えることがあります。

同時に複数の絶対最大定格条件を適用することはできません。

## 熱抵抗

熱性能は、PCB の設計と動作環境に直接関連があります。PCB の熱設計には、細心の注意を払う必要があります。

表 6. 熱抵抗

| Package Type <sup>1</sup> | $\theta_{JA}$ | $\theta_{JC}$ | Unit |
|---------------------------|---------------|---------------|------|
| F-16-1                    | 70            | 22            | °C/W |
| FR-16-1                   | 70            | 10            | °C/W |

<sup>1</sup> 熱抵抗のシミュレーション値は、JEDEC 2s2p サーマル・テスト・ボードに基づいています。(JEDEC JESD51 参照)。

## ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

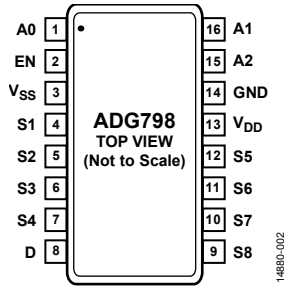


図 2. FLATPACK のピン配置

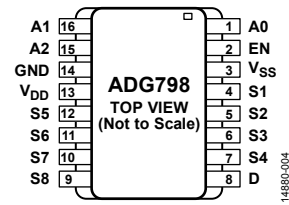


図 3. リバース形式 FLATPACK のピン配置

表 7. ピン機能の説明

| ピン番号 | 記号              | 説明  |
|------|-----------------|---|
| 1    | A0              | デジタル入力。真理値表で説明するように、このピンでスイッチの構成を制御します（表 8 を参照）。    |
| 2    | EN              | デジタル入力。真理値表で説明するように、このピンでスイッチの構成を制御します（表 8 を参照）。    |
| 3    | V <sub>SS</sub> | デュアル電源アプリケーションでの負電源。単電源アプリケーションでは、このピンを GND に接続します。 |
| 4    | S1              | ソース端子。このピンは、入力または出力に設定できます。                         |
| 5    | S2              | ソース端子。このピンは、入力または出力に設定できます。                         |
| 6    | S3              | ソース端子。このピンは、入力または出力に設定できます。                         |
| 7    | S4              | ソース端子。このピンは、入力または出力に設定できます。                         |
| 8    | D               | ドレイン端子。このピンは、入力または出力に設定できます。                        |
| 9    | S8              | ソース端子。このピンは、入力または出力に設定できます。                         |
| 10   | S7              | ソース端子。このピンは、入力または出力に設定できます。                         |
| 11   | S6              | ソース端子。このピンは、入力または出力に設定できます。                         |
| 12   | S5              | ソース端子。このピンは、入力または出力に設定できます。                         |
| 13   | V <sub>DD</sub> | 正電源ピン。  |
| 14   | GND             | グラウンド・リファレンス (0 V)。                                 |
| 15   | A2              | デジタル入力。真理値表で説明するように、このピンはスイッチの構成を制御します（表 8 を参照）。    |
| 16   | A1              | デジタル入力。真理値表で説明するように、このピンはスイッチの構成を制御します（表 8 を参照）。    |

真理値表

表 8. 真理値表

| A2             | A1             | A0             | EN | スイッチ条件 |
|----------------|----------------|----------------|----|--------|
| X <sup>1</sup> | X <sup>1</sup> | X <sup>1</sup> | 0  | None   |
| 0              | 0              | 0              | 1  | S1     |
| 0              | 0              | 1              | 1  | S2     |
| 0              | 1              | 0              | 1  | S3     |
| 0              | 1              | 1              | 1  | S4     |
| 1              | 0              | 0              | 1  | S5     |
| 1              | 0              | 1              | 1  | S6     |
| 1              | 1              | 0              | 1  | S7     |
| 1              | 1              | 1              | 1  | S8     |

<sup>1</sup>X はドントケア。



代表的な性能特性

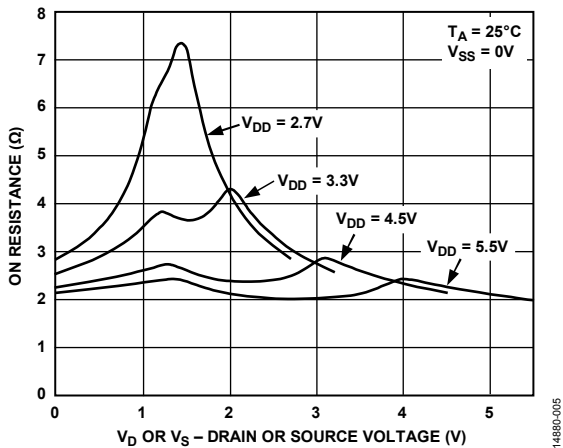


図 4.  $V_D$  ( $V_S$ ) とオン抵抗の関係、単電源

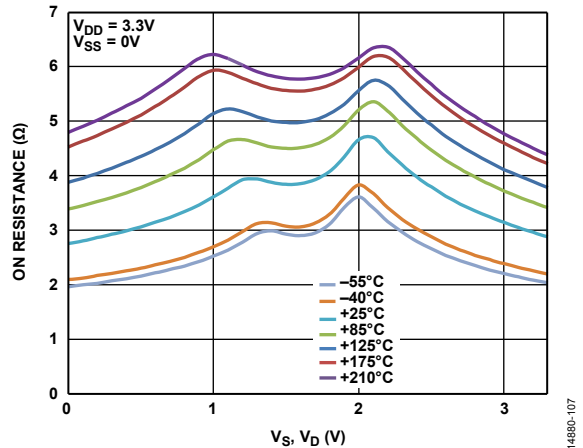


図 7.  $V_S$  ( $V_D$ ) と様々な温度でのオン抵抗の関係、 $\pm 3.3$  V 単電源

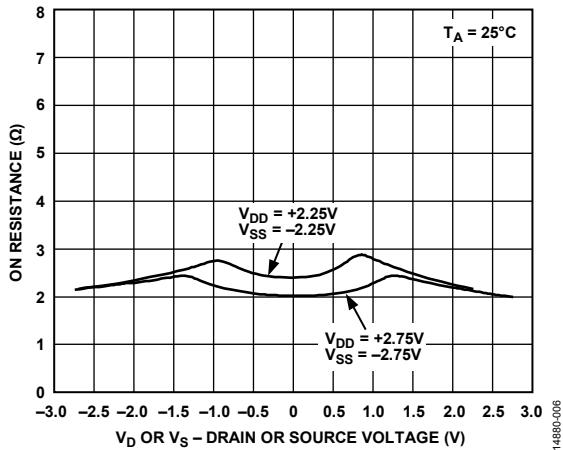


図 5.  $V_D$  ( $V_S$ ) とオン抵抗の関係、デュアル電源

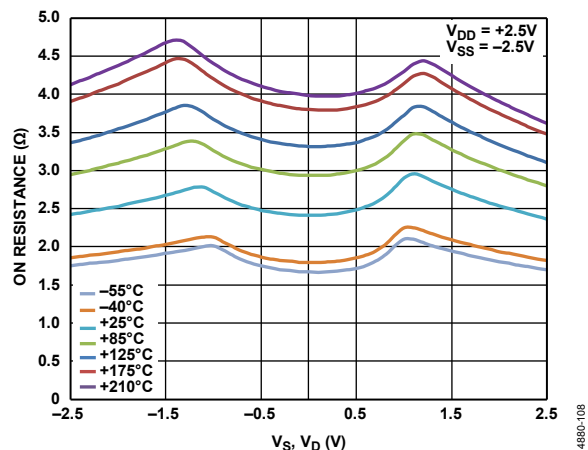


図 8.  $V_S$  ( $V_D$ ) と様々な温度でのオン抵抗の関係、 $\pm 2.5$  V デュアル電源

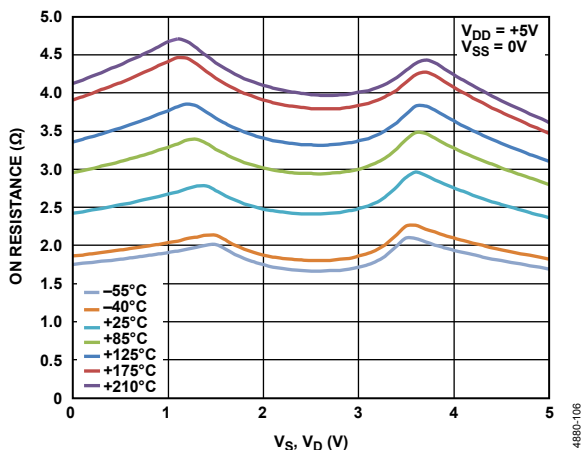


図 6.  $V_S$ 、 $V_D$  と様々な温度でのオン抵抗の関係、 $\pm 5$  V 単電源

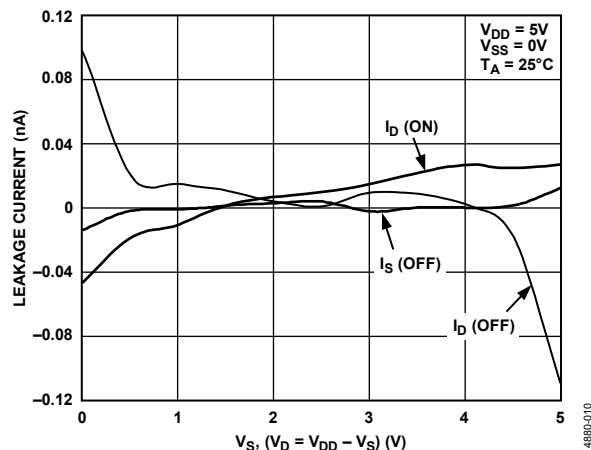


図 9.  $V_D$  ( $V_S$ ) とリーク電流の関係

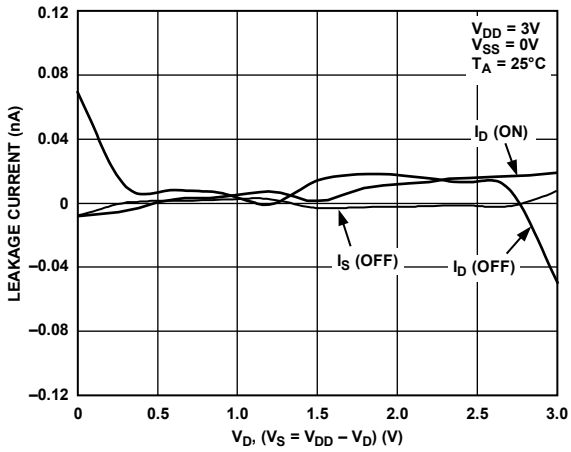


図 10.  $V_D$  ( $V_S$ ) とリーク電流の関係

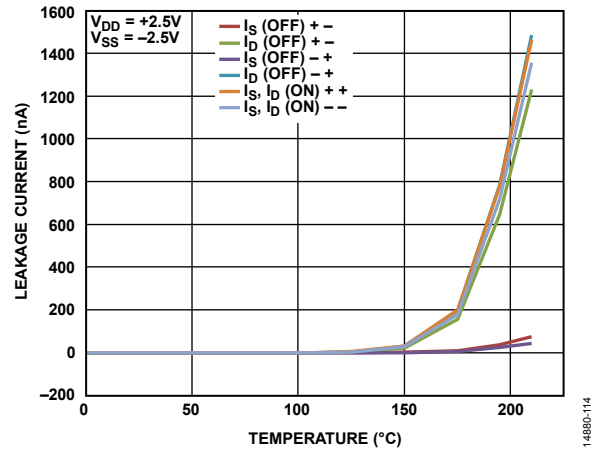


図 13. リーク電流の温度特性、 $V_{DD} = +2.5V$ 、 $V_{SS} = -2.5V$

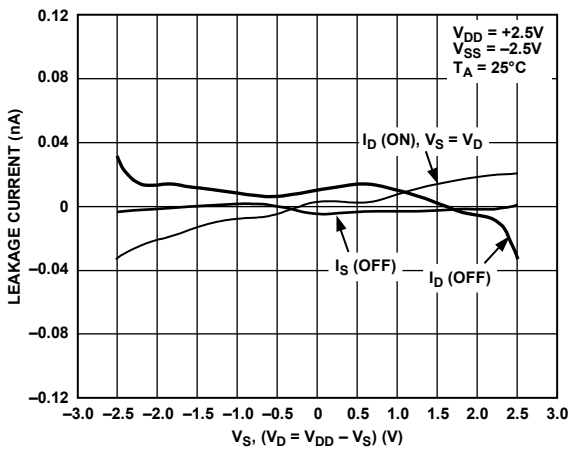


図 11.  $V_D$  ( $V_S$ ) とリーク電流の関係

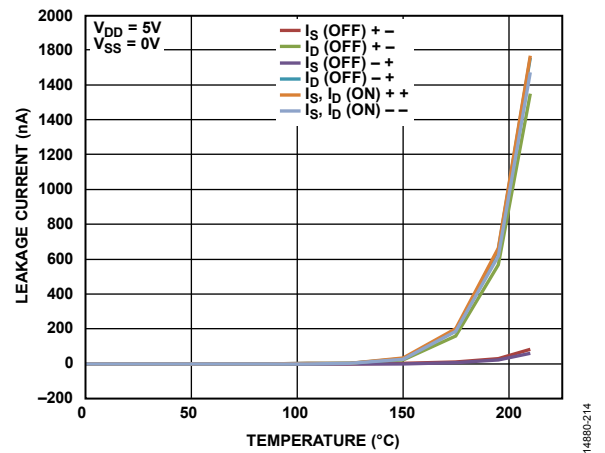


図 14. リーク電流の温度特性、 $V_{DD} = 5V$

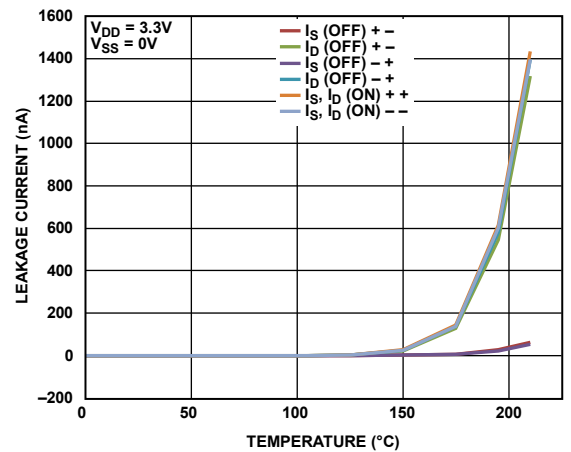


図 12. リーク電流の温度特性、 $V_{DD} = 3.3V$ 、 $V_{SS} = 0V$

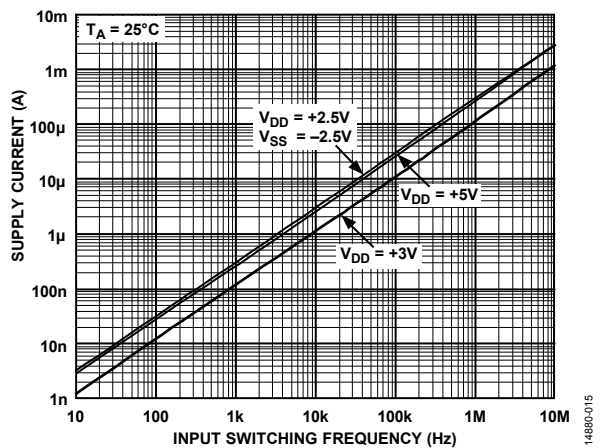


図 15. 電源電流と入力スイッチング周波数

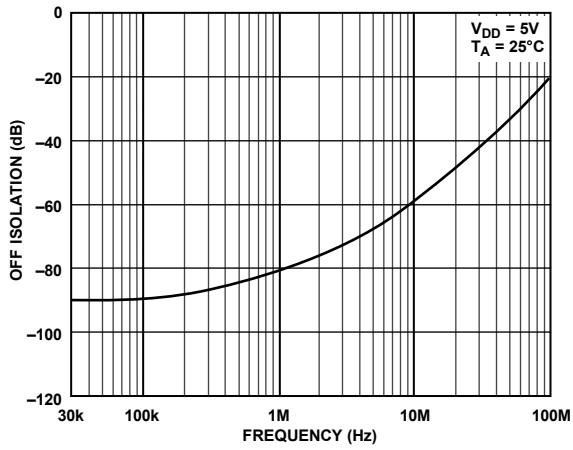


図 16. オフ・アイソレーションの周波数特性

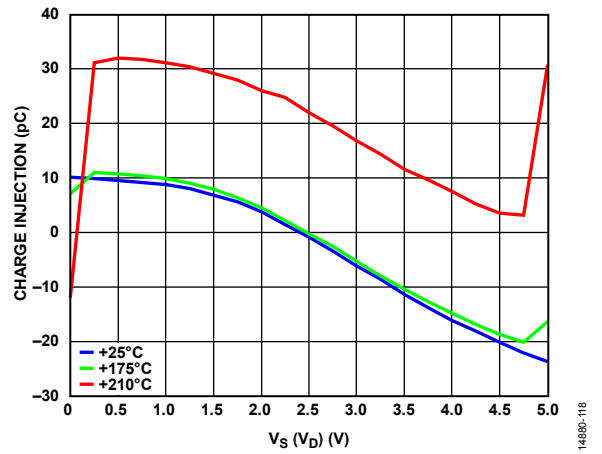


図 19.  $V_S (V_D)$  と様々な温度でのチャージ・インジェクションの関係、5 V 単電源

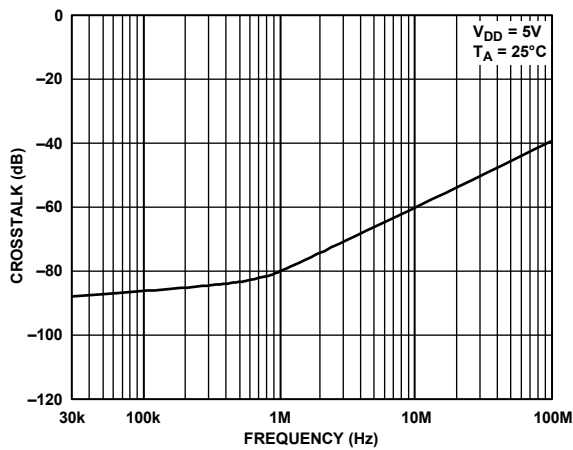


図 17. クロストークの周波数特性

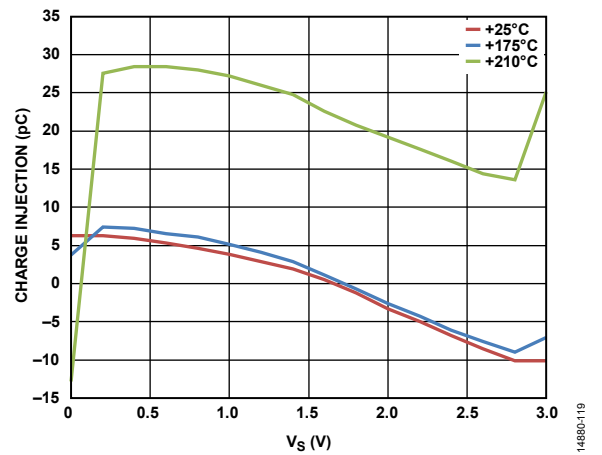


図 20.  $V_S (V_D)$  と様々な温度でのチャージ・インジェクションの関係、3.3 V 単電源

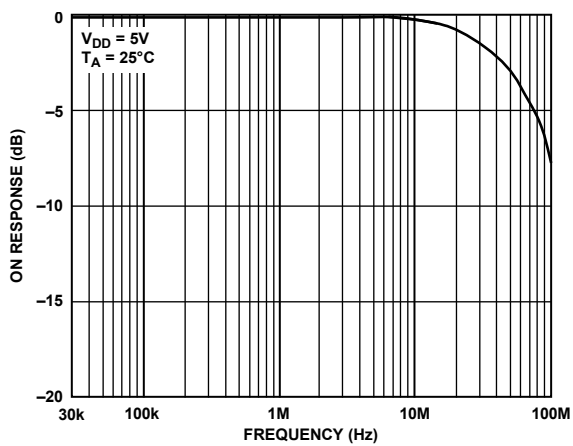


図 18. オン応答の周波数特性

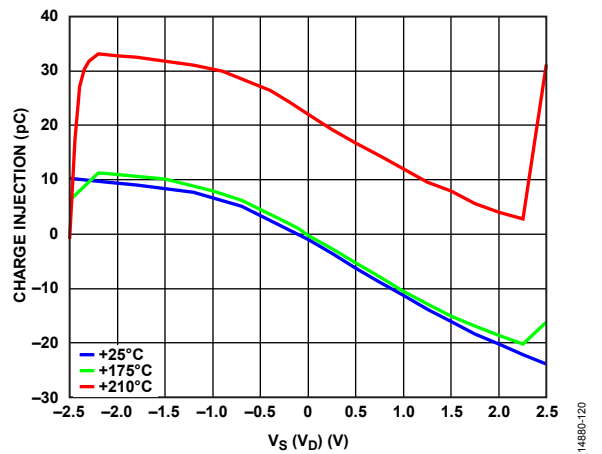


図 21.  $V_S (V_D)$  と様々な温度でのチャージ・インジェクションの関係、2.5 V デュアル電源

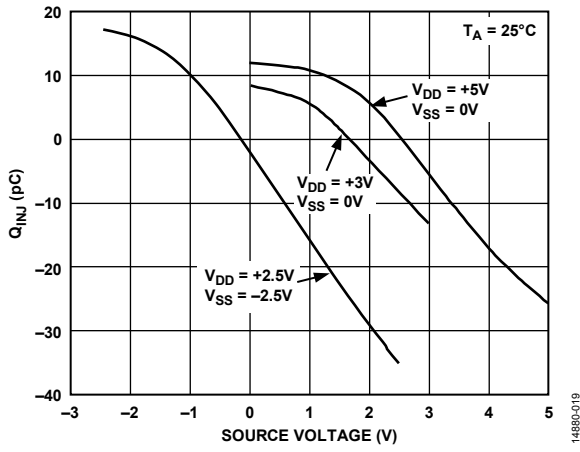


図 22. チャージ・インJECTION ( $Q_{INJ}$ ) とソース電圧の関係

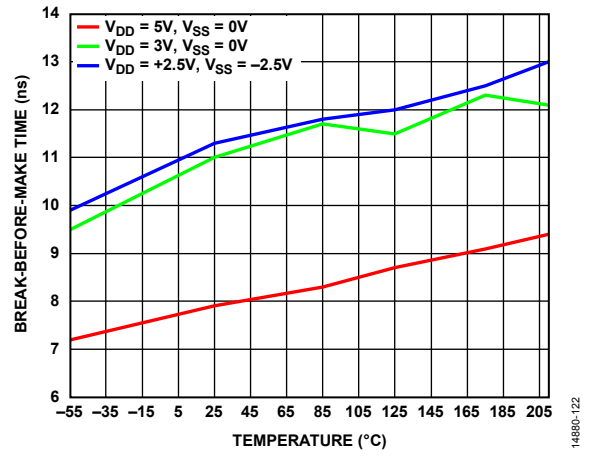


図 23. ブレークビフォアメーカーの温度特性

テスト回路

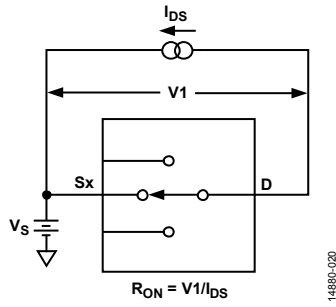


図 24. オン抵抗

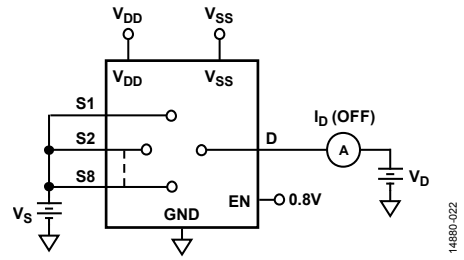


図 26.  $I_D$  (Off)

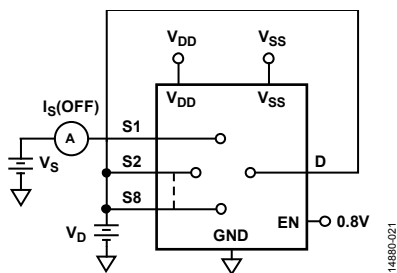


図 25.  $I_S$  (Off)

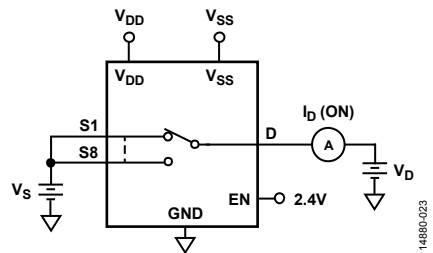


図 27.  $I_D$  (On)

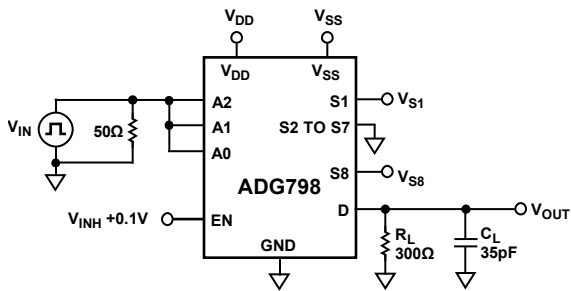
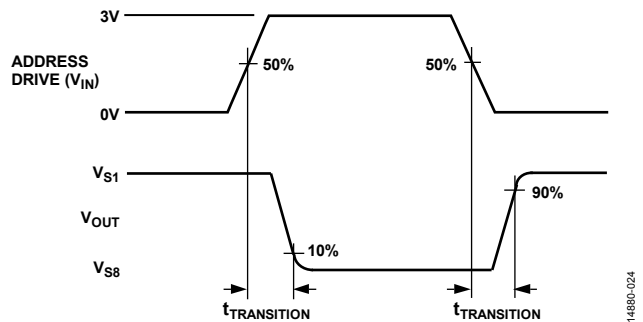


図 28. マルチプレクサの切り替え時間、 $t_{\text{TRANSITION}}$



14880-024

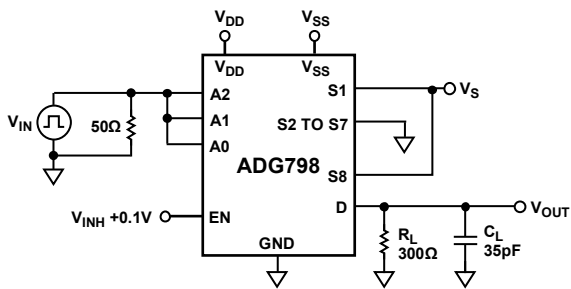
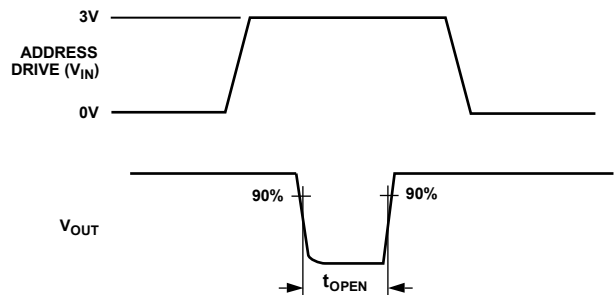


図 29. ブレークビフォアメークの遅延、 $t_{\text{OPEN}}$



14880-025

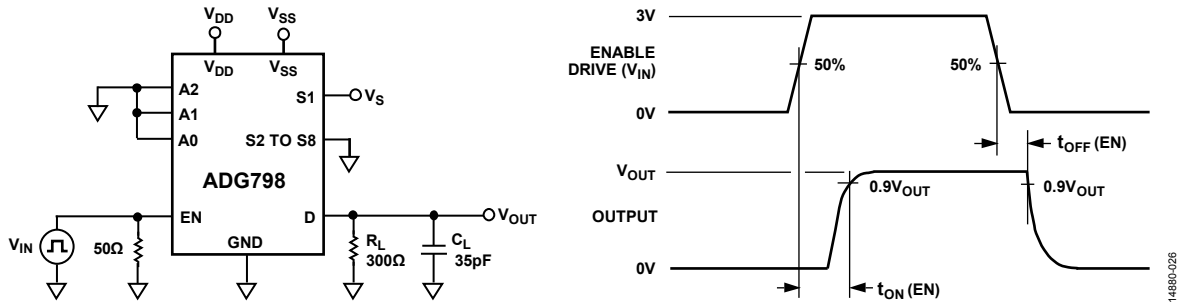


図 30. イネーブル遅延、 $t_{ON}(EN)$ 、 $t_{OFF}(EN)$

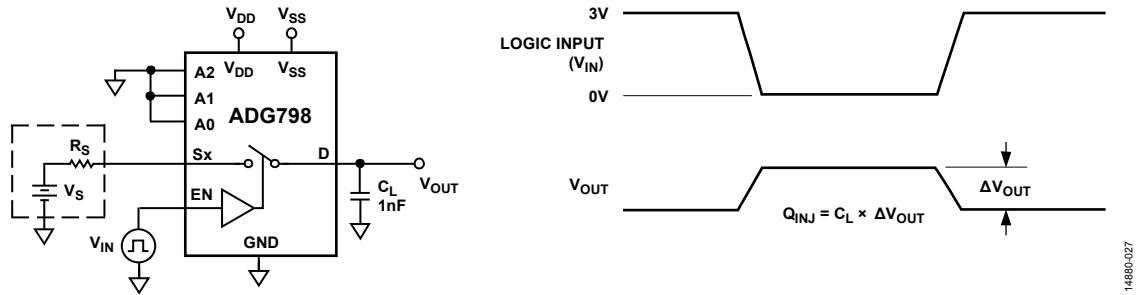


図 31. チャージ・インжекション

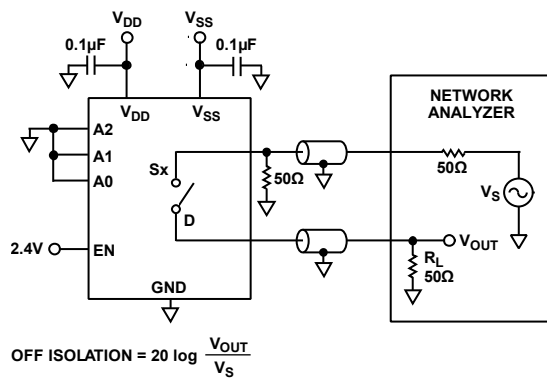


図 32. オフ・アイソレーション

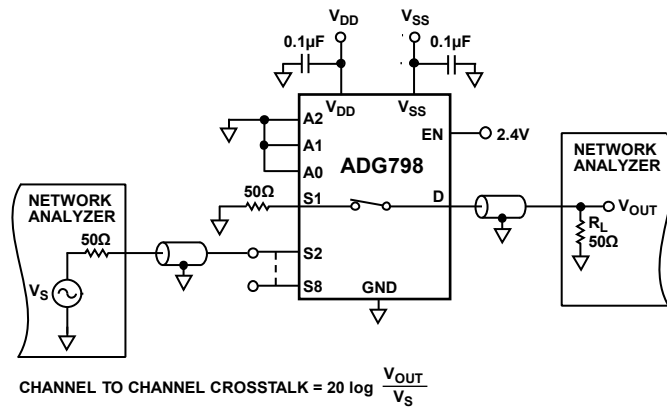
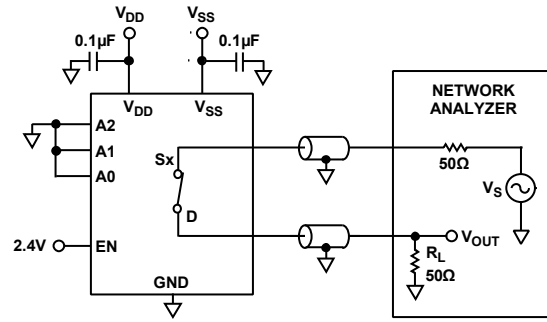


図 33. チャンネル間クロストーク



$$\text{INSERTION LOSS} = 20 \log \frac{V_{\text{OUT WITH SWITCH}}}{V_{\text{OUT WITHOUT SWITCH}}}$$

14880-030

図 34. -3 dB の帯域幅

## 用語の定義

|  |   |
|--|---|
| <b>V<sub>DD</sub></b><br>正電源の電位。   | <b>t<sub>TRANSITION</sub></b><br>あるアドレス状態から別のアドレス状態へ切り替わる時、デジタル入力の 50 % ~ 90 % ポイントとスイッチ・オン状態の間の遅延時間。 |
| <b>V<sub>SS</sub></b><br>デュアル電源アプリケーションでの負電源。単電源アプリケーションでは、V <sub>SS</sub> はデバイスの近くでグラウンドに接続します。 | <b>t<sub>ON (EN)</sub></b><br>デジタル入力の 50 % ~ 90 % ポイントとスイッチ・オン状態の間の遅延時間。                              |
| <b>GND</b><br>グラウンド・リファレンス (0 V)。  | <b>t<sub>OFF (EN)</sub></b><br>デジタル入力の 50 % ~ 90 % ポイントとスイッチ・オフ状態の間の遅延時間。                             |
| <b>S<sub>x</sub></b><br>ソース端子。入力または出力。   | <b>t<sub>OPEN</sub></b><br>あるアドレス状態から別のアドレス状態へ切り替わる時、両方のスイッチの 80% ポイント間で測定されるオフ時間。                    |
| <b>D</b><br>ドレイン端子。入力または出力。  | <b>オフ・アイソレーション</b><br>オフ・スイッチから混入する不要な信号の大きさ。   |
| <b>A<sub>x</sub></b><br>論理制御の入力。   | <b>チャンネル間クロストーク</b><br>寄生容量に起因して 1 つのチャンネルから別のチャンネルに混入する不要な信号の大きさ。                                    |
| <b>EN</b><br>アクティブ・ハイ有効。   | <b>チャージ・インジェクション</b><br>チャージ・インジェクション中にデジタル入力からアナログ出力に転送されるグリッチ・インパルス大きさ。                             |
| <b>R<sub>ON</sub></b><br>D-S <sub>x</sub> 間の抵抗。  | <b>-3 dB の帯域幅</b><br>出力が 3 dB 減衰する周波数。  |
| <b>R<sub>FLAT(ON)</sub></b><br>仕様規定されたアナログ信号範囲におけるオン抵抗の最大値と最小値の差として定義される抵抗値の平坦性です。               | <b>オン応答</b><br>オン状態にあるスイッチの周波数応答。   |
| <b>I<sub>S (Off)</sub></b><br>スイッチ・オフ時のソース・リーク電流です。  | <b>オン損失</b><br>スイッチのオン抵抗に起因する損失。  |
| <b>I<sub>D (Off)</sub></b><br>スイッチ・オフ時のドレイン・リーク電流です。   | <b>V<sub>INL</sub></b><br>ロジック 0 の最大入力電圧。   |
| <b>I<sub>D</sub>、I<sub>S (On)</sub></b><br>スイッチ・オン時のチャンネル・リーク電流。                                 | <b>V<sub>INH</sub></b><br>ロジック 1 の最小入力電圧。   |
| <b>V<sub>D</sub> (V<sub>S</sub>)</b><br>端子 D と端子 S <sub>x</sub> のアナログ電圧。                         | <b>I<sub>INL (I<sub>INH</sub>)</sub></b><br>デジタル入力の入力電流。  |
| <b>C<sub>S(Off)</sub></b><br>スイッチ・オフ時のソース容量。グラウンドを基準として測定。                                       | <b>I<sub>DD</sub></b><br>正の電源電流。  |
| <b>C<sub>D(Off)</sub></b><br>スイッチ・オフ時のドレイン容量。グラウンドを基準として測定。                                      | <b>I<sub>SS</sub></b><br>負の電源電流。  |
| <b>C<sub>D</sub>、C<sub>S (On)</sub></b><br>スイッチ・オン時の容量。グラウンドを基準として測定。                            |   |
| <b>C<sub>IN</sub></b><br>デジタル入力容量。   |   |



## 動作原理

ADG798は、非常に高い温度で動作するように設計された、双方向 8:1 CMOS マルチプレクサです。デバイスは、4つのパラレル・デジタル入力 (EN、A0、A1、A2) で制御されます。EN 入力を使用して、ADG798 の有効/無効を切り替えます。ADG798 を無効にすると、ソース・ピン (S1 ~ S8) はドレイン・ピン (D) から接続解除されます。ADG798 を有効にすると、ドレイン・ピン (D) に接続するソース・ピン (S1 ~ S8) がアドレス・ライン (A0、A1、A2) によって決定されます。

このデバイスはオン抵抗が低く、平坦なため、デバイスの信号範囲全体で信号の歪みを最低限に抑えます。信号の歪みを最低限に

抑え、チャンネル間でオン抵抗を密接に一致させることで、このデバイスは、オン抵抗による誤差が重要なアプリケーションに最適です。また、ADG798 は切り替え時間が非常に短く、消費電力も極めて小さいので、電力に制約のあるアプリケーションで役立ちます。ADG798 は、5.5 V ~ 3.3 V の範囲にある  $V_{DD}$  単電源システムや、 $\pm 2.5$  V のデュアル電源システムと互換性があります。

ADG798 は、 $-55^{\circ}\text{C}$  ~  $+210^{\circ}\text{C}$  の広い周辺温度範囲で動作します。ADG798 は、デバイスが過酷な温度にさらされる、ダウンホール掘削や航空工学などの過酷な環境での使用に適しています。

## アプリケーション情報

### 電源シーケンス

CMOS デバイスを使用する場合は、正しい電源シーケンスに従ってください。誤った電源シーケンスを実行すると、表 5 に記載されている絶対最大定格を超えるストレスがデバイスにかかります。

常に、電源とグラウンドの後段に、デジタル入力とアナログ入力を適用してください。単電源動作では、可能な限りデバイスの近くで  $V_{SS}$  を GND に接続してください。

外形寸法

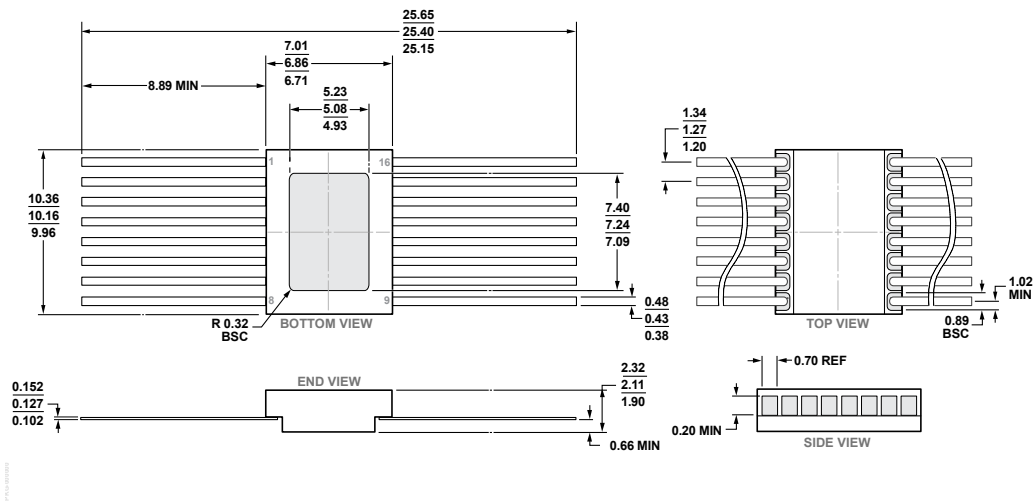


図 35.16 リード・セラミック・フラット・パッケージ [FLATPACK] (F-16-1)  
寸法 (ミリ単位)

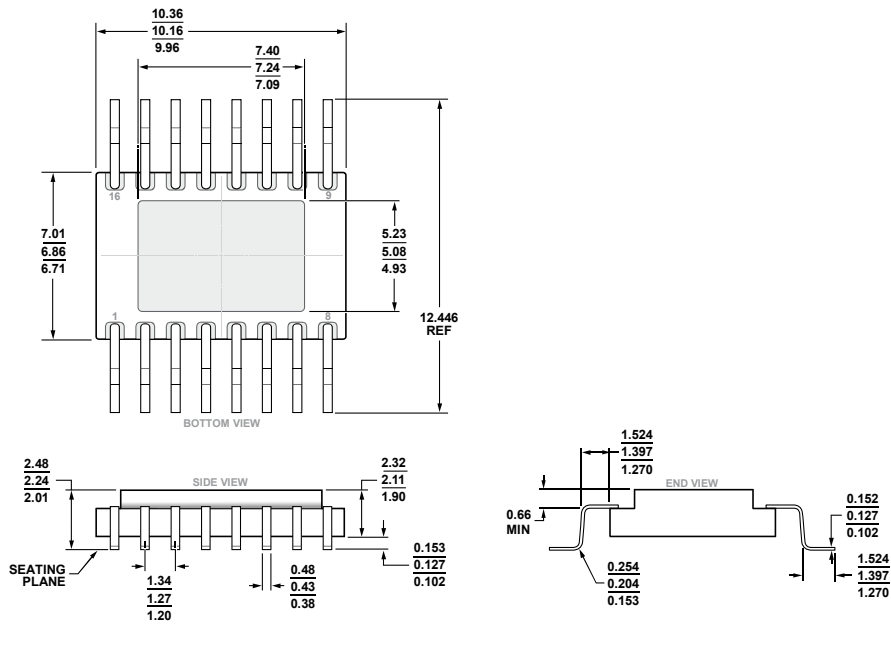


図 36.16 リード・セラミック・フラット・パッケージ、リバース形式のガルウィング・リード付き [FLATPACK\_RF] キャビティ・ダウン (F-16-1)  
寸法 (ミリ単位)

オーダー・ガイド

| Model <sup>1</sup> | Temperature Range | Package Description                        | Package Option |
|--------------------|-------------------|--|----------------|
| ADG798HFZ          | -55°C to +210°C   | 16-Lead Ceramic Flat Package [FLATPACK]    | F-16-1         |
| ADG798HFRZ         | -55°C to +210°C   | 16-Lead Ceramic Flat Package [FLATPACK_RF] | FR-16-1        |
| EVAL-ADG798EB1Z    |                   | Evaluation Board                           |                |

<sup>1</sup> Z = RoHS 準拠製品。

ノート