

特長

IF VGAアンプ内蔵のI/Q復調器

動作IF周波数：50~1000MHz

($R_L=200\Omega$ から駆動する500MHzの3dB IF BW)

復調帯域幅：75MHz

デシベル・リニアAGCレンジ：44dB

3次インターセプト

最小ゲインでIIP3+28dBm ($F_{IF}=380\text{MHz}$)

最大ゲインでIIP3-8dBm ($F_{IF}=380\text{MHz}$)

直交復調精度

位相精度：0.5°

振幅バランス：0.25dB

最大ゲインでのノイズ係数：11dB ($F_{IF}=380\text{MHz}$)

LO入力：-10dBm

単電源：2.7~5.5V

パワーダウン・モード

小型の28ピンTSSOPパッケージ

アプリケーション

QAM/QPSK復調器

W-CDMA/CDMA/GSM/NADC

ワイヤレス・ローカル・ループ

LMDS

概要

AD8348は、中間周波数 (IF) 可変ゲイン・アンプ (VGA) とベースバンド・アンプを内蔵するブロードバンド直交復調器 (クワドラチャータ・デモジュレータ) です。通信受信機での使用に適しており、IFから直接ベースバンド周波数へ直交復調を行います。ベースバンド・アンプをAD9201、AD9283、AD9218などのデュアル・チャンネルA/Dコンバータ (ADC) に直接インターフェースして、デジタル化と後処理を行う設計になっています。

X-AMP® VGAを通じて、IF入力信号を2つのギルバート・セル・ミキサーに入力します。IF VGAから44dBのゲイン制御が得られます。高精度のゲイン制御回路によって、VGAに特有のdB直線性ゲイン特性を設定し、温度補償を行います。LO直交位相スプリッタが2分周の周波数分周器を使用して、動作周波数範囲の全域にわたって高い直交精度と振幅バランスを実現します。

機能ブロック図

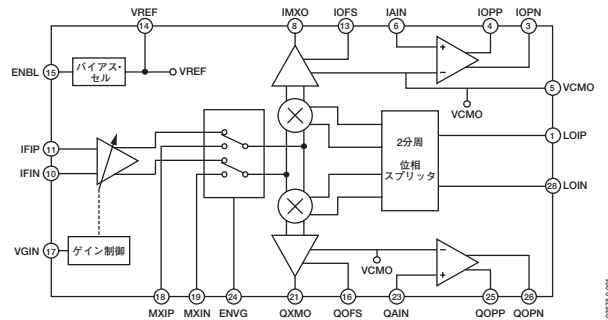


図1

オプションで、IF VGAをディスエーブルにしてバイパスすることも可能です。このモードでは、MXIPピンとMXINピンを介してIF信号を直交ミキサー入力に直接印加します。

ミキサーのベースバンド出力の後に、独立したIチャンネルとQチャンネルのベースバンド・アンプが続きます。VCMOピンに印可する電圧によって、ベースバンド出力のDCコモン・モード電圧レベルが設定されます。VCMOは一般に内部VREF電圧に接続しますが、外部電圧に接続することもできます。このような柔軟性によって、ADCへの入力ダイナミック・レンジを最大化することができます。各オフセット補償入力 (IOFSとIOFP) でバイパス・コンデンサを接続すると、ミキサー内で発生するDCオフセットがゼロになります。オフセット補償を無効にするには、オフセット補償入力に外部電圧を印可します。

ミキサーの出力は、最終増幅の前にオプションのフィルタ処理を行うためにオフチップにします。各ベースバンド・アンプの前にチャンネル選択フィルタを挿入し、ベースバンド信号をI/Qベースバンド・アンプに入力する前に高レベルのチャンネル外干渉の振幅を減らすことによって、ベースバンド・アンプの信号処理範囲が拡大します。シングルエンドのミキサー出力が増幅され、ADCを駆動する差動信号に変換されます。

AD8348

目次

AD8343-仕様.....	3	基本的な接続.....	20
絶対最大定格.....	6	電源.....	20
ピン配置と機能の説明.....	7	デバイス・イネーブル.....	20
等価回路.....	9	VGAイネーブル.....	20
代表的な性能特性.....	11	ゲイン制御.....	20
VGAと復調器.....	11	LO入力.....	20
MXIPとMXINを使用する復調器.....	14	IF入力.....	20
最終ベースバンド・アンプ.....	15	MX入力.....	20
VGA/復調器とベースバンド・アンプ.....	16	ベースバンド出力.....	21
動作原理.....	18	出力のDCバイアス・レベル.....	21
VGA.....	18	AGC動作作用の検出器へのインターフェース.....	21
ダウンコンバージョン・ミキサー.....	18	ベースバンド・フィルタ.....	22
位相スプリッタ.....	18	LOの生成.....	23
I/Qベースバンド・アンプ.....	18	評価用ボード.....	23
イネーブル.....	18	外形寸法.....	28
ベースバンド・オフセット・キャンセル.....	18	ESDに関する注意.....	28
アプリケーション.....	20	オーダー・ガイド.....	28

改訂履歴

リビジョン0：初版

仕様

表1. (特に指定のない限り、 $V_S=5V$ 、 $T_A=25^\circ C$ 、 $F_{LO}=380MHz$ 、 $F_{IF}=381MHz$ 、 $P_{LO}=-10dBm$ 、 $R_S(LO)=50\Omega$ 、 $R_S(IFIP$ および $MXIP/MXIN)=200\Omega$)

パラメータ	条件	Min	Typ	Max	単位
動作条件					
LO周波数レンジ	外部入力=2×LO周波数	100		2000	MHz
IF周波数レンジ		50		1000	MHz
ベースバンド帯域幅			75		MHz
LO入力レベル	50Ωソース	-12	-10	0	dBm
$V_{SUPPLY}(V_S)$		2.7		5.5	V
温度範囲		-40		+85	°C
VGA付きのIFフロントエンド	IFIP~IMXO (QMXO) ENVG=5V				
入力インピーダンス			200 1.1		Ω pF
ゲイン制御範囲			44		dB
最大変換ゲイン	VGIN=0.2V (最大電圧ゲイン)		25.5		dB
最小変換ゲイン	VGIN=1.2V (最小電圧ゲイン)		-18.5		dB
3dB帯域幅			500		MHz
ゲイン制御直線性	VGIN=0.4V (+21dB) ~ 1.1V (-14dB)		±0.5		dB
IFゲイン平坦性	$F_{IF}=380MHz \pm 5%$ (VGIN=1.2V) $F_{IF}=900MHz \pm 5%$ (VGIN=1.2V)		0.1		dB p-p
入力P1dB	VGIN=0.2V (最大ゲイン) VGIN=1.2V (最大ゲイン)		-22		dBm
2次入力インターセプト (IIP2)	IF1=385MHz、IF2=386MHz 200Ωソースからの各トーン+3dBm VGIN=1.2V (最小ゲイン) 200Ωソースからの各トーン-42dBm VGIN=0.2V (最大ゲイン)		65		dBm
3次入力インターセプト (IIP3)	IF1=381MHz、IF2=381.02MHz 各トーンは200ΩソースからのP1dBよりも10dB下 VGIN=1.2V (最小ゲイン) 各トーンは200ΩソースからのP1dBよりも10dB下 VGIN=0.2V (最大ゲイン)		28		dBm
LOリーク	IFIP、IFINで測定 IMXO/QMXOで測定 (LO=50MHz)		-80		dBm
復調帯域幅	小信号3dB帯域幅		-60		dBm
直交位相誤差	LO=380MHz (LOIP/LOIN 760MHz)	-2	75	+2	度
I/Q振幅アンバランス			±0.5		dB
ノイズ係数	最大ゲインで200Ωソースから、 $F_{IF}=380MHz$		0.25		dB
ミキサー出力インピーダンス			10.75		dB
容量性負荷	IMXO、QMXOからVCMOに分流	0	40	10	Ω
抵抗性負荷	IMXO、QMXOからVCMOに分流	200	1.5k		Ω
ミキサーのピーク出力電流			2.5		mA

AD8348

パラメータ	条件	Min	Typ	Max	単位
VGAなしのIFフロントエンド 入力インピーダンス 変換ゲイン 3dB出力帯域幅 IFゲイン平坦性 入力P1dB 3次入力インターセプト (IIP3) LOリーク 復調帯域幅 直交位相誤差 I/Q振幅アンバランス ノイズ係数	MXIP、MXINからIMXO (QMXO) まで ENVG=0V、IMXO/QMXO負荷=1.5kΩ MXIP/MXINの両端を差動で測定 F _{IF} =380MHz±5% F _{IF} =900MHz±5% IF1=381MHz、IF2=381.02MHz 各トーンは200ΩソースからのP1dBよりも10dB下 MXIP/MXINで測定 IMXO、QMXOで測定 小信号3dB帯域幅 LO=380MHz (LOIP/LOIN 760MHz、 シングルエンド)		200 1.5 10.5 75 0.1 0.15 -4 14		Ω pF dB MHz dB p-p dB p-p dBm dBm dBm dBm MHz 度 dB dB
I/Qベースバンド・アンプ ゲイン 帯域幅 出力DCオフセット (差動) 出力コモン・モード・オフセット 群遅延平坦性 入力換算ノイズ電圧 出力振幅限界 (上側) 出力振幅限界 (下側) ピーク出力電流 入力インピーダンス 入力バイアス電流	I _{AIN} ~I _{IOPP} /I _{IOPN} およびQ _{AIN} ~Q _{IOPP} /Q _{IOPN} 、 R _{LOAD} =2kΩ、グラウンドにシングルエンド接続 10pF差動負荷 IOFS、QOFS (V _{IOPP} -V _{IOPN}) で500pFコンデンサ を使用して補正されたLOリーク・オフセット (V _{IOPP} +V _{IOPN})/2-V _{CMO} 0~50MHz 周波数=1MHz	-50 -75 V _S -1	20 125 ±12 ±35 3 8 1 50 1 2	+50 +75 0.5	dB MHz mV mV ns p-p nV/√Hz V V mA kΩ pF μA
IFおよびMX入力から ベースバンド・アンプ出力への応答 ゲイン	IMXOとQMXOはそれぞれI _{AIN} とQ _{AIN} に直接接続 MXIP/MXINから IFIP/IFINから、V _{GIN} =0.2V IFIP/IFINから、V _{GIN} =1.2V		30.5 45.5 1.5		dB dB dB
コントロール入/出力 V _{CMO} 入力レンジ V _{REF} 出力電圧 ゲイン制御電圧範囲 ゲイン・スロープ ゲイン・インターセプト ゲイン制御入力バイアス電流	V _S =5V V _S =2.7V V _{GIN} V _{GIN} =0Vでの理論上のゲインへの線形外挿	0.5 0.5 0.95 0.2 -55 55	1 1 1 1 -50 61 1	4 1.7 1.05 1.2 -45 67	V V V V dB/V dB μA
LO入力 LOIP入力リターン損失	LOINはグラウンドにAC結合 (LOIPに760MHzを印加)		-6		dB

パラメータ	条件	Min	Typ	Max	単位
パワーアップ制御 ENBLスレッシュホールド・ローレベル ENBLスレッシュホールド・ハイレベル 入力バイアス電流 パワーアップ時間 パワーダウン時間	ローレベル=スタンバイ ハイレベル=イネーブル 最終ベースバンド・アンプが 最終振幅の90%以内になるまでの時間 電源電流が有効値の<10%になるまでの時間	0 $+V_S - 1$	$V_S/2$ $V_S/2$ 2 45	1 $+V_S$	V V μA μs ns
電源 電圧 電流 (イネーブル) 電流 (スタンバイ)	VPOS1、VPOS2、VPOS3 $V_{\text{POS}} = 5\text{V}$ $V_{\text{POS}} = 5\text{V}$	2.7 38	48 75	5.5 58	V mA μA

AD8348

絶対最大定格*

表2. AD8348の絶対最大定格

パラメータ	定格
電源電圧VPOS1、VPOS2、VPOS3	5.5V
LO入力電力	10dBm (抵抗: 50Ω)
IF入力電力	18dBm (抵抗: 200Ω)
内部消費電力	450mW
θ_{JA}	68°C/W
最大ジャンクション温度	150°C
動作温度範囲	-40~+85°C
保存温度範囲	-65~+125°C
ピン温度 (ハンダ処理、60秒)	300°C

* 上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作に関するセクションに記載されている規定値以上でのデバイス動作を定めたものではありません。長時間デバイスを絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ピン配置と機能の説明

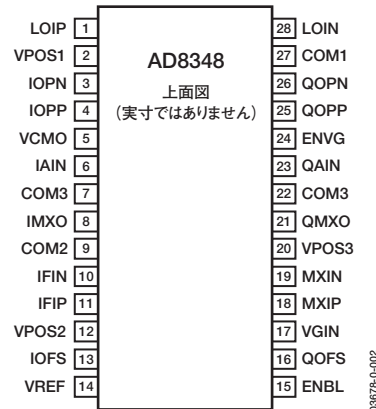


図2. 28ピンTSSOP

表3. ピン機能の説明 – 28ピンTSSOP

ピン番号	記号	説明	等価回路
1、28	LOIP、LOIN	LO入力。最適な性能を得るには、これらの入力をAC結合して差動で駆動してください。シングルエンド信号源からの差動駆動はバラン回路によって実現できます。ブロードバンドの50Ω入力インピーダンスを得るには、LOIPとLOINの間に60.4Ωのシャント抵抗を接続します。代表的な入力駆動レベルは-10dBmです。	A
2、12、20	VPOS1、VPOS2、VPOS3	それぞれ、LO、IF、バイアスとベースバンド・セクション用の正電源。これらのピンは、0.1μFと100pFのコンデンサでデカップリングしてください。	
3、4、25、26	IOPN、IOPP、QOPP、QOPN	IチャンネルとQチャンネルの差動ベースバンド出力。代表的な出力振幅は2Vp-p差動に等しくなります。これらのピンのDCコモン・モード電圧レベルは、VCMOの電圧で設定されます。	B
5	VCMO	ベースバンドDCコモン・モード電圧。すべてのベースバンド出力と入力(IMXO、QMXO、IOPP、IOPN、QOPP、QOPN、IAIN、QAIN)のDCコモン・モード・レベルはこのピンに印可される電圧によって設定されます。このピンは、VREFに接続したり、他のデバイス(一般にはADC)のリファレンスに接続したりできます。	C
6、23	IAIN、QAIN	IチャンネルとQチャンネルのベースバンド・アンプ入力。これらのピンのシングルエンド信号はVCMOを基準としており、VCMOピンのDC電圧に等しいDCバイアスが必要です。IMXO(QMXO)がIAIN(QAIN)にDC結合されている場合、IMXO(QMXO)によってバイアスが与えられます。IMXOとIAINの間にAC結合されたフィルタを置く場合は、1kΩの抵抗でVCMOを駆動するソースからこれらのピンをバイアスできます。IAIN/QAINから差動出力(IOPP/IOPNとQOPP/QOPN)へのゲインは20dBです。バイアスとベースバンド・セクション用のグラウンド	D
7、22	COM3		
8、21	IMXO、QMXO	Iチャンネル/Qチャンネル・ミキサーのベースバンド出力。これらは低インピーダンス(40Ω)出力で、そのバイアス・レベルはVCMOピンに印可される電圧によって設定されます。これらのピンはそれぞれIAINとQAINに接続するのが普通ですが、直接接続する場合と、フィルタを介して接続する場合があります。各出力は、2.5mAの最大電流を駆動できます。	H
9	COM2	IFセクション・グラウンド	
10、11	IFIN、IFIP	IF入力。IFINはグラウンドにAC結合してください。シングルエンドIF入力信号は、IFIPにAC結合してください。これらのピンの公称差動入力インピーダンスは200Ωです。ブロードバンドの50Ω入力インピーダンスを実現するには、損失が最小のLパッドを使用してください($R_{SERIES}=174\Omega$ 、 $R_{SHUNT}=57.6\Omega$)。これによって、IF入力に200Ωのソース・インピーダンスが与えられます。ただし、AD8348には必ずしも200Ωのソース・インピーダンスは必要ありません。IFIPとIFINの間にシングル・シャントの66.7Ω抵抗を置くこともできます。	E
13、16	IOFS、QOFS	Iチャンネル/Qチャンネル・オフセットのゼロ設定入力。Iチャンネル・ミキサー出力(IMXO)のDCオフセットは、IOFSからグラウンドに0.1μFのコンデンサを接続してゼロにすることができます。固定電圧でIOFSを駆動すれば(一般に、IOPP/IOPNでのオフセットがゼロになるようにキャリブレートされたD/Aコンバータ(DAC))、DCを含むように動作周波数レンジを拡張できます。同様に、QOFSピンを使用すれば、Qチャンネル・ミキサー出力(QMXO)でのオフセットをゼロにできます。	F

AD8348

ピン番号	記号	説明	等価回路
14	VREF	リファレンス出力。この出力電圧 (1V) は、デバイスのメイン・バイアス・レベルで、ベースバンド・アンプの入力と出力を外部的にバイアスすることができます。この出力の代表的な最大駆動電流は2mAです。	G
15	ENBL	チップ・イネーブル入力。アクティブ・ハイレベル。スレッシュホールドは $+V_S/2$ です。	D
17	VGIN	ゲイン制御入力。このピンの電圧でIF VGAのゲインを制御します。ゲイン制御電圧範囲は0.2~1.2Vであり、+25.5~-18.5dBの変換ゲイン・レンジに対応します。これはミキサーの出力 (IMXOとQMXO) へのゲインです。最終のベースバンド・アンプ (IAIN~IOPP/IOPNおよびQAIN~QOPP/QOPN) には、さらに20dBの固定ゲインがあります。なお、ゲイン制御機能は電圧と逆の制御になっています (電圧が増大するとゲインが減少します)。	D
18、19	MXIP、MXIN	補助ミキサー入力。ENVGがローレベルの場合、IFIP入力とIFIN入力がディスエーブルになり、MXIP入力とMXIN入力がイネーブルになるため、VGAをバイパスすることができます。これらはフル差動入力であり、信号源にAC結合してください。	I
24	ENVG	アクティブ・ハイレベルVGAイネーブル。ENVGがハイレベルの場合、IFIP入力とIFIN入力がイネーブルになり、MXIP入力とMXIN入力がディスエーブルになります。ENVGがローレベルの場合、MXIP入力とMXIN入力がイネーブルになり、IFIP入力とIFIN入力がディスエーブルになります。	D
27	COM1	LOセクション・グラウンド	

等価回路

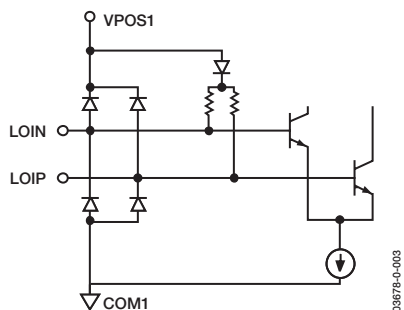


図3. 回路A

03878-0-003

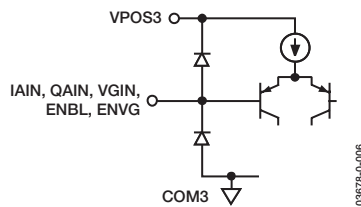


図6. 回路D

03878-0-006

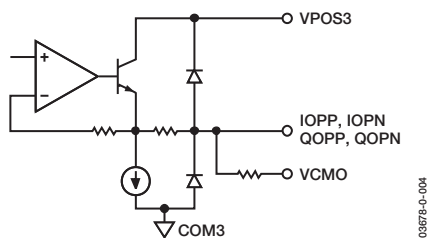


図4. 回路B

03878-0-004

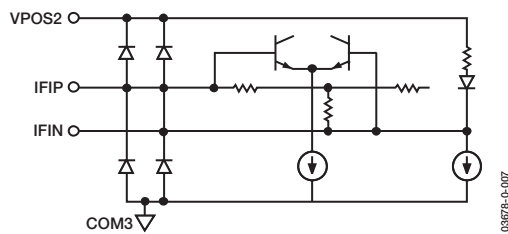


図7. 回路E

03878-0-007

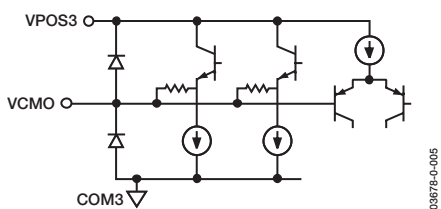


図5. 回路C

03878-0-005

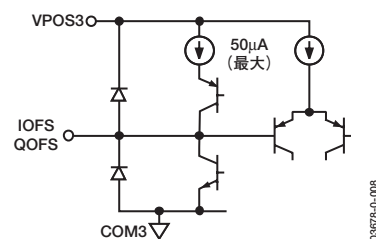


図8. 回路F

03878-0-008

AD8348

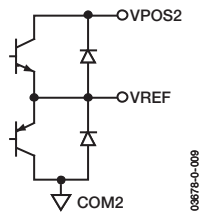


图9. 回路G

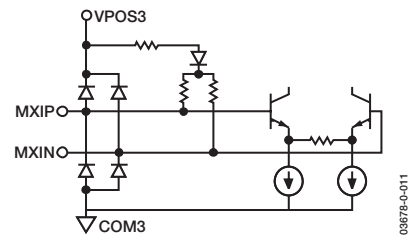


图11. 回路I

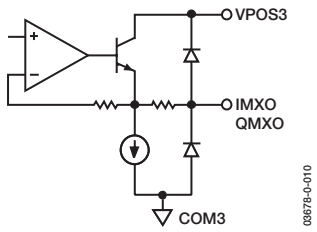


图10. 回路H

代表的な性能特性

VGAと復調器

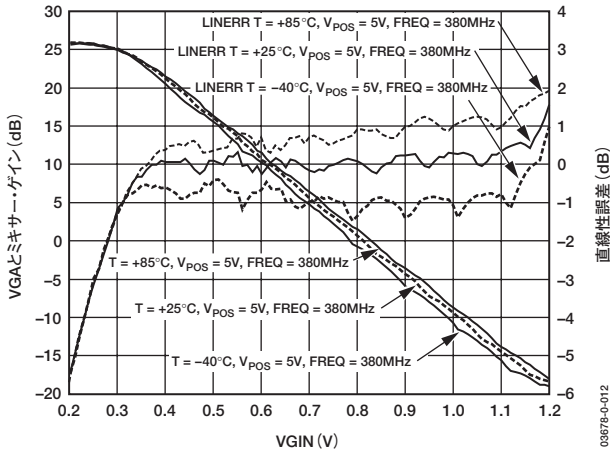


図12. VGIN 対 ミキサー・ゲインと直線性誤差 ($V_{POS}=5V$, $F_{IF}=380MHz$, $F_{BB}=1MHz$, 温度 $=-40^{\circ}C$, $+25^{\circ}C$, $+85^{\circ}C$)

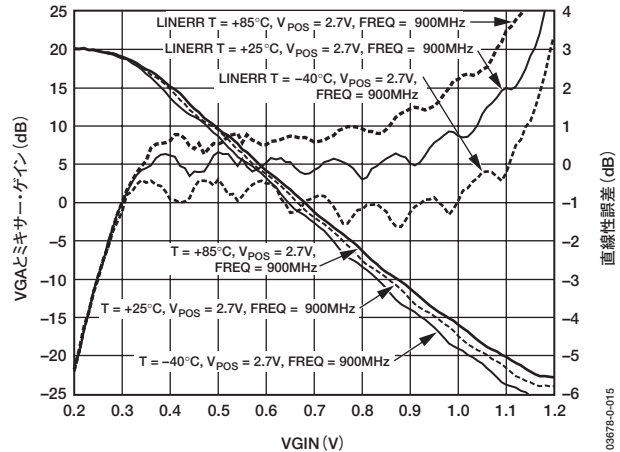


図15. VGIN 対 ミキサー・ゲインと直線性誤差 ($V_{POS}=2.7V$, $F_{IF}=900MHz$, $F_{BB}=1MHz$, 温度 $=-40^{\circ}C$, $+25^{\circ}C$, $+85^{\circ}C$)

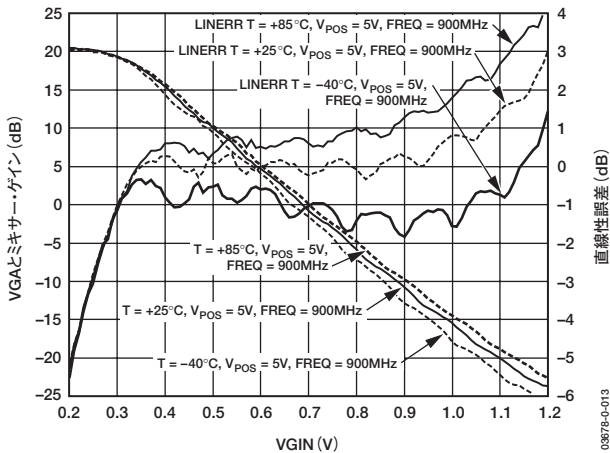


図13. VGIN 対 ミキサー・ゲインと直線性誤差 ($V_{POS}=5V$, $F_{IF}=900MHz$, $F_{BB}=1MHz$, 温度 $=-40^{\circ}C$, $+25^{\circ}C$, $+85^{\circ}C$)

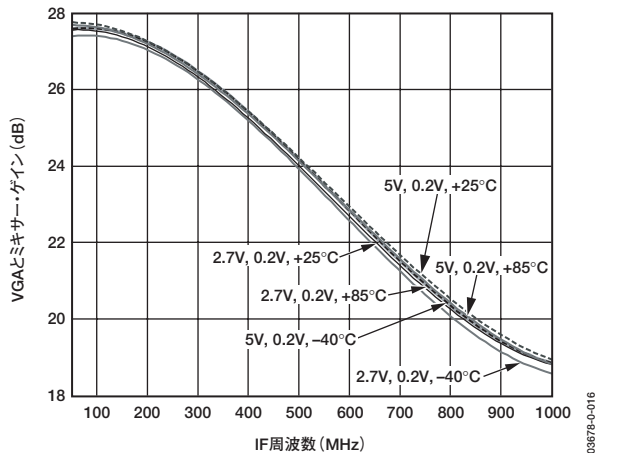


図16. F_{IF} 対 ゲイン ($VGIN=0.2V$, $F_{BB}=1MHz$, 温度 $=-40^{\circ}C$, $+25^{\circ}C$, $+85^{\circ}C$)

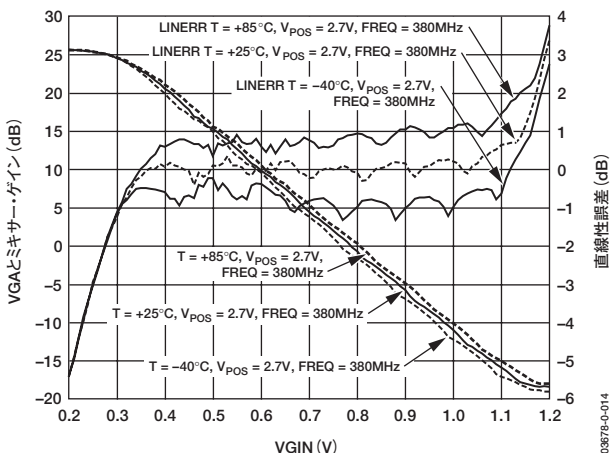


図14. VGIN 対 ミキサー・ゲインと直線性誤差 ($V_{POS}=2.7V$, $F_{IF}=380MHz$, $F_{BB}=1MHz$, 温度 $=-40^{\circ}C$, $+25^{\circ}C$, $+85^{\circ}C$)

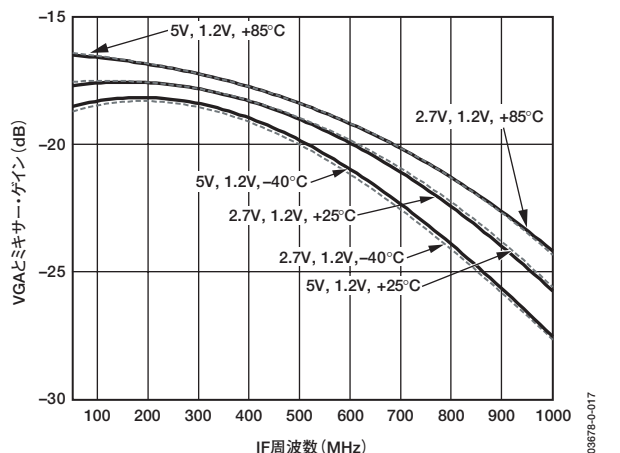


図17. F_{IF} 対 ゲイン ($VGIN=1.2V$, $F_{BB}=1MHz$, 温度 $=-40^{\circ}C$, $+25^{\circ}C$, $+85^{\circ}C$)

AD8348

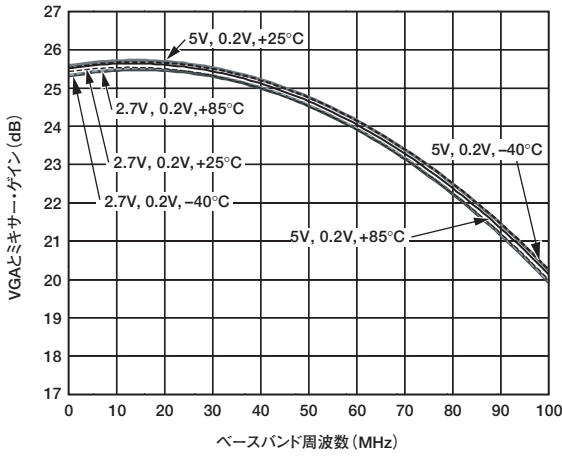


図18. F_{BB} 対ゲイン ($V_{GIN}=0.2V$ 、 $F_{IF}=380MHz$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

03878-0-018

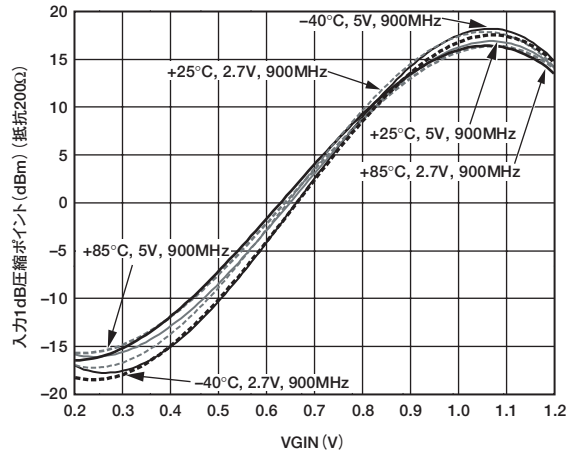


図21. V_{GIN} 対入力1dB圧縮ポイント (IP1dB) ($F_{IF}=900MHz$ 、 $F_{BB}=1MHz$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

03878-0-021

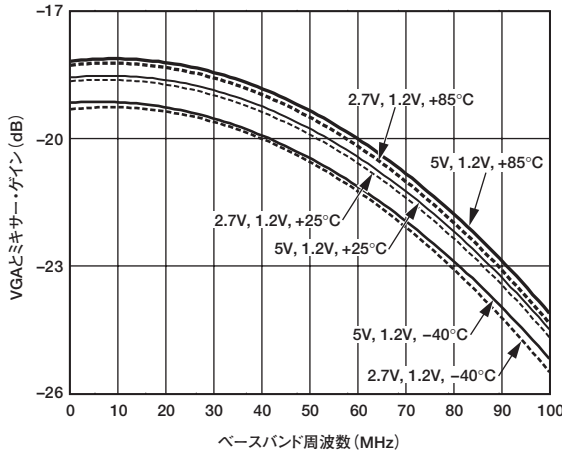


図19. F_{BB} 対ゲイン ($V_{GIN}=1.2V$ 、 $F_{IF}=380MHz$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

03878-0-019

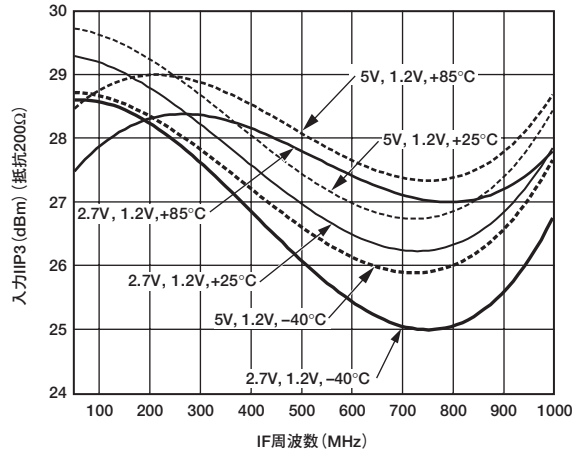


図22. F_{IF} 対 IIP3 ($V_{GIN}=1.2V$ 、 $F_{BB}=1MHz$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$ 、トーン間隔 $=20kHz$)

03878-0-022

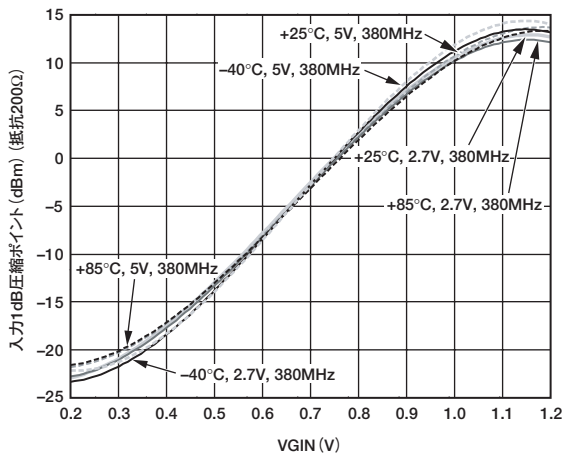


図20. V_{GIN} 対入力1dB圧縮ポイント (IP1dB) ($F_{IF}=380MHz$ 、 $F_{BB}=1MHz$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

03878-0-020

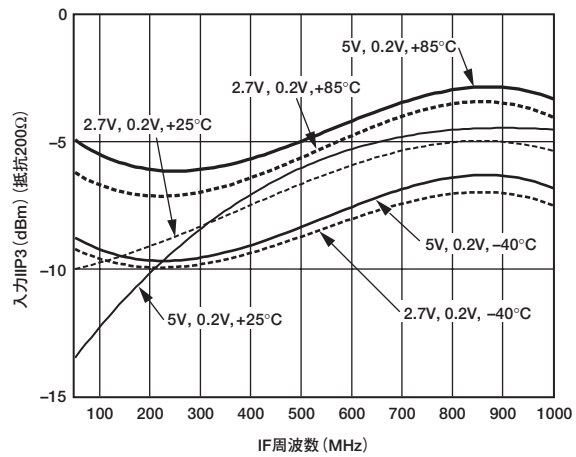


図23. F_{IF} 対 IIP3 ($V_{GIN}=0.2V$ 、 $F_{BB}=1MHz$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

03878-0-023

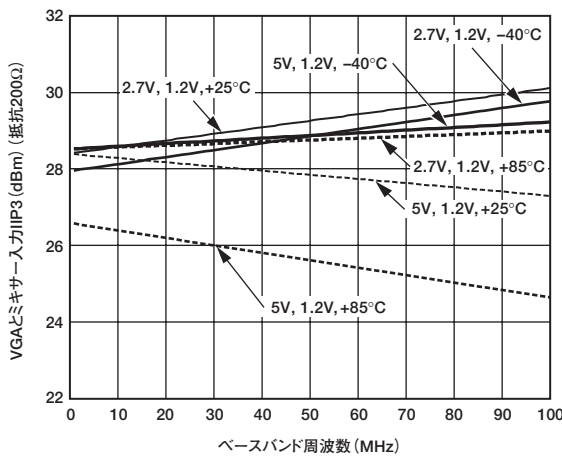


図24. F_{BB} 対 IIP3 ($V_{GIN}=1.2V$ 、 $F_{IF}=380MHz$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

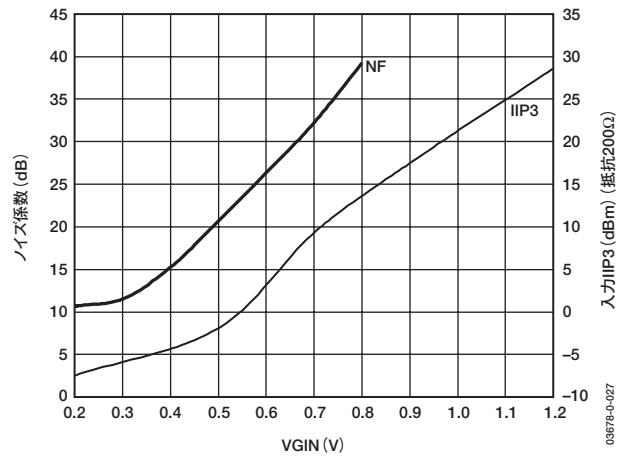


図27. VGIN 対 ノイズ係数と IIP3 ($T=25^{\circ}C$ 、 $F_{IF}=380MHz$ 、 $F_{BB}=1MHz$ 、 $V_{POS}=2.7V$)

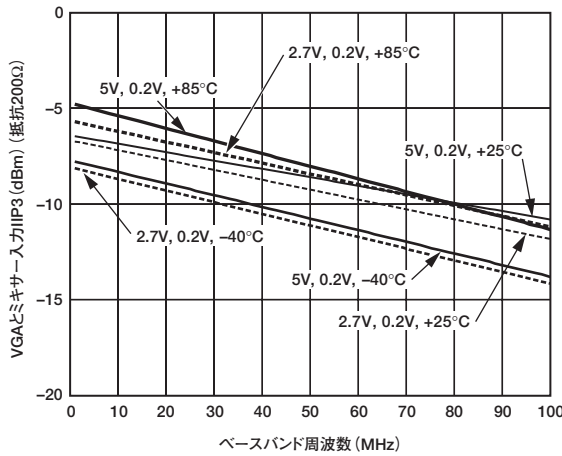


図25. F_{BB} 対 IIP3 ($V_{GIN}=0.2V$ 、 $F_{IF}=380MHz$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

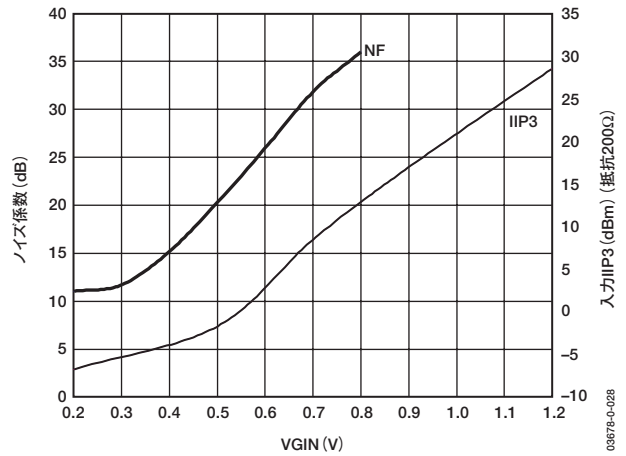


図28. VGIN 対 ノイズ係数と IIP3 ($T=25^{\circ}C$ 、 $F_{IF}=380MHz$ 、 $F_{BB}=1MHz$ 、 $V_{POS}=5V$)

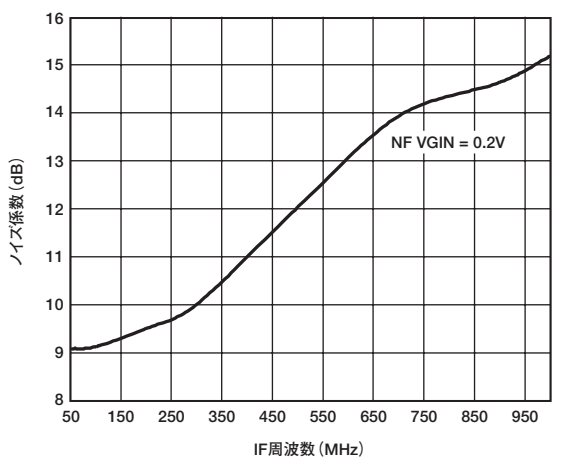


図26. F_{IF} 対 ノイズ係数 ($T=25^{\circ}C$ 、 $V_{GIN}=0.2V$ 、 $F_{BB}=1MHz$)

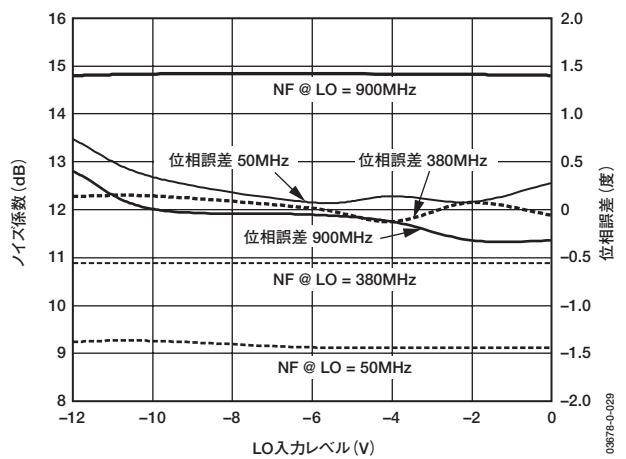


図29. LO入力レベル 対 ノイズ係数と直交位相誤差IMXO-QMXO ($T=25^{\circ}C$ 、 $V_{GIN}=0.2V$ 、 $F_{IF}=50MHz$ 、 $380MHz$ 、 $900MHz$ に対して $V_{POS}=5V$)

AD8348

MXIPとMXINを使用する復調器

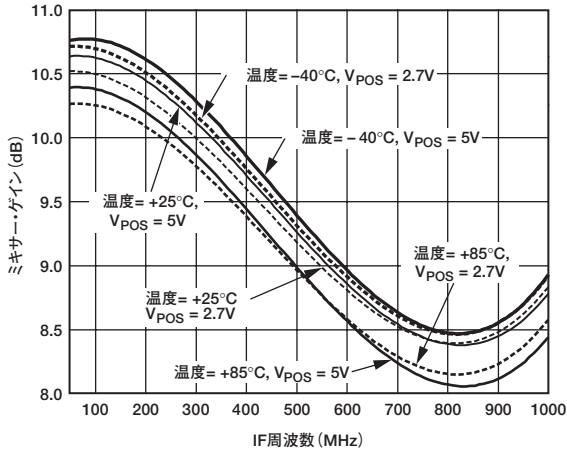


図30. F_{IF} 対 ミキサ・ゲイン ($V_{POS}=2.7V$ 、 $5V$ 、 $F_{BB}=1MHz$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

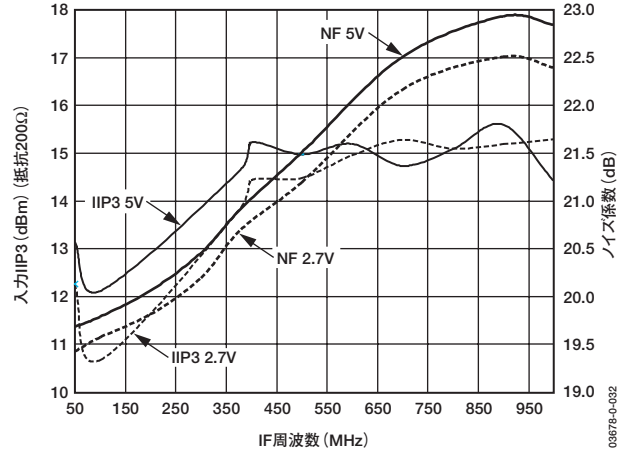


図32. F_{IF} 対 IIP3とノイズ係数 ($V_{POS}=2.7V$ 、 $5V$ 、温度 $25^{\circ}C$)

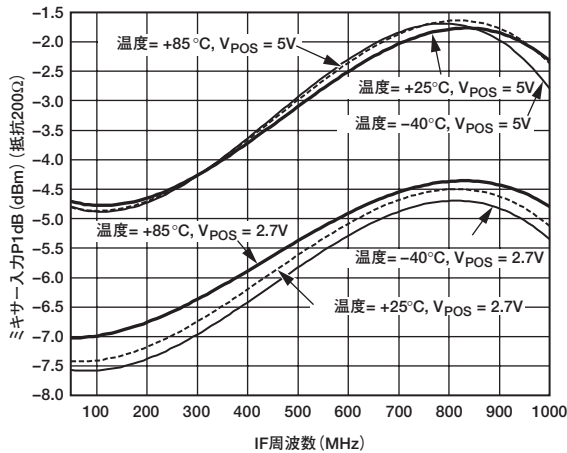


図31. F_{IF} 対 入力1dB圧縮ポイント ($F_{BB}=1MHz$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

最終ベースバンド・アンプ

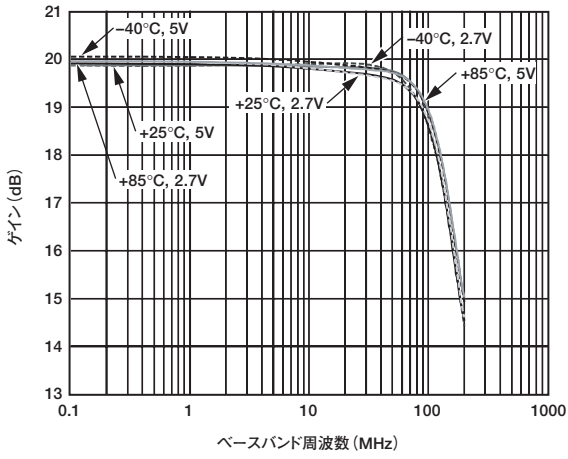


図33. F_{BB} 対 ゲイン ($V_{VCMO}=V_{REF}=1V$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度= $-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

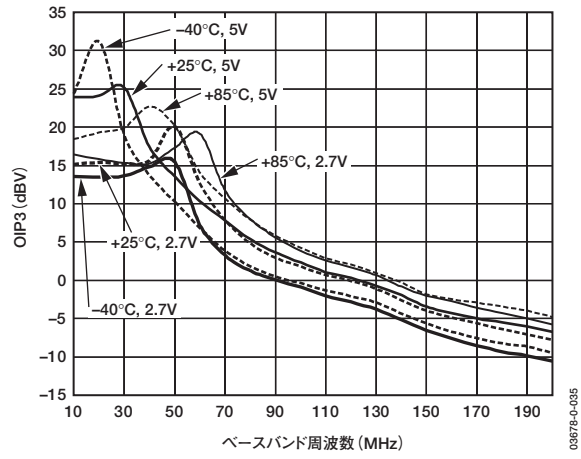


図35. F_{BB} 対 OIP3 ($V_{VCMO}=V_{REF}=1V$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度= $-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

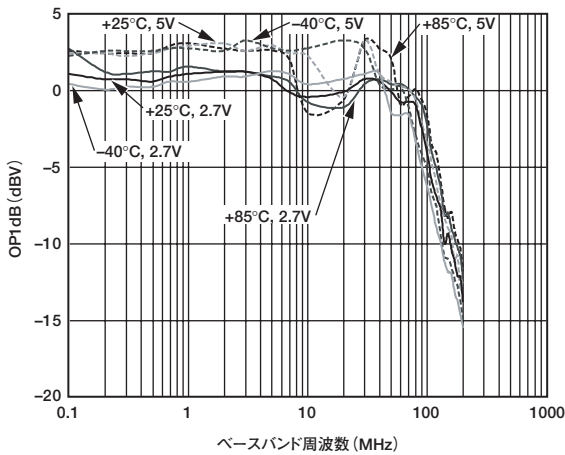


図34. F_{BB} 対 OP1dB圧縮 ($V_{VCMO}=V_{REF}=1V$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度= $-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

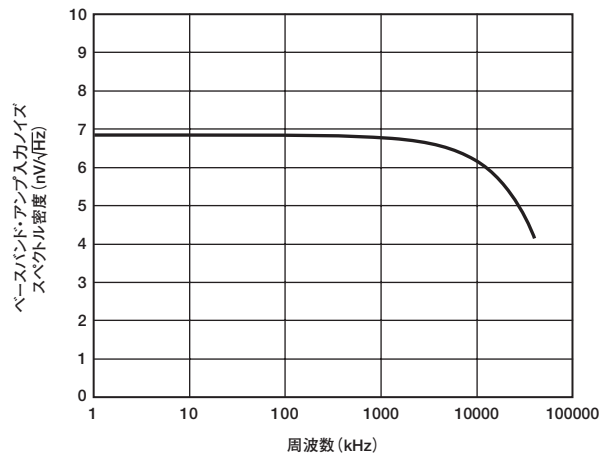


図36. ノイズ・スペクトル密度

AD8348

VGA/復調器とベースバンド・アンプ

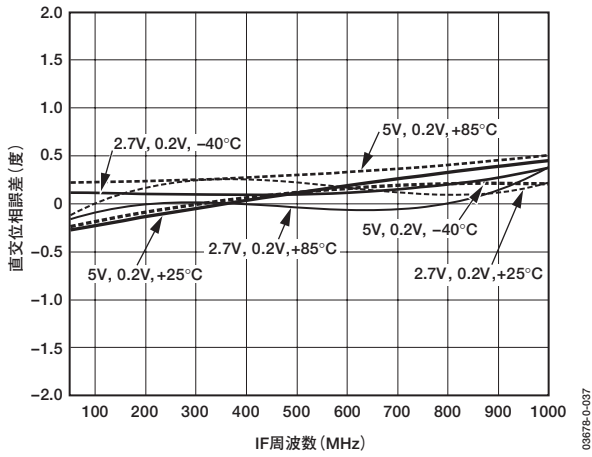


図37. F_{IF} 対 直交位相誤差 ($V_{GIN}=0.7V$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$)

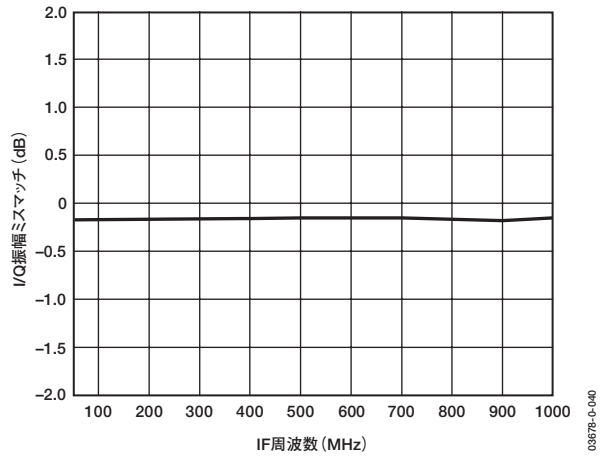


図40. F_{IF} 対 I/Q振幅アンバランス ($T=25^{\circ}C$ 、 $V_{POS}=5V$)

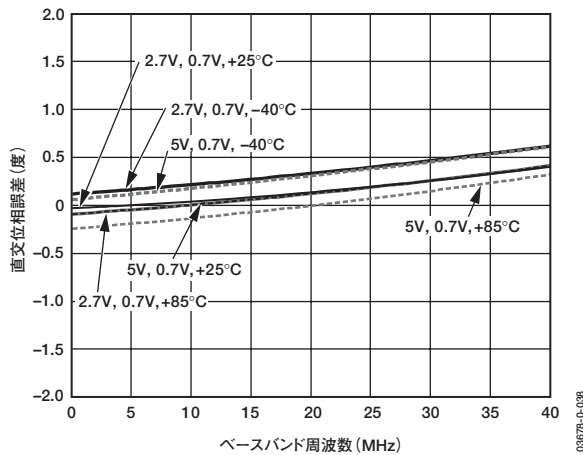


図38. F_{BB} 対 直交位相誤差 ($V_{GIN}=0.7V$ 、 $V_{POS}=2.7V$ 、 $5V$ 、温度 $=-40^{\circ}C$ 、 $+25^{\circ}C$ 、 $+85^{\circ}C$ 、 $F_{IF}=380MHz$)

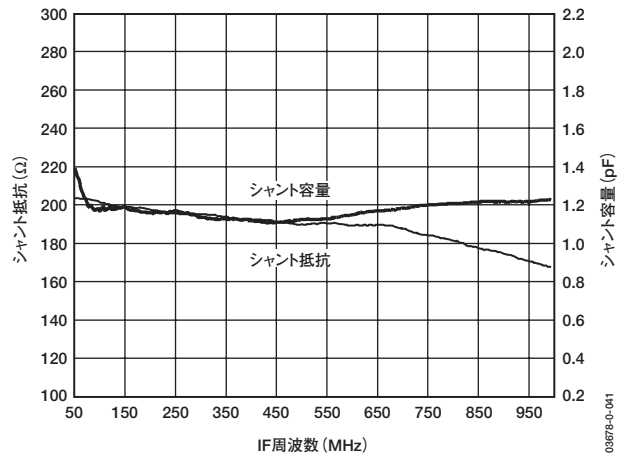


図41. F_{IF} 対 IF入力の入力インピーダンス ($V_{GIN}=0.7V$ 、 $V_{POS}=5V$)

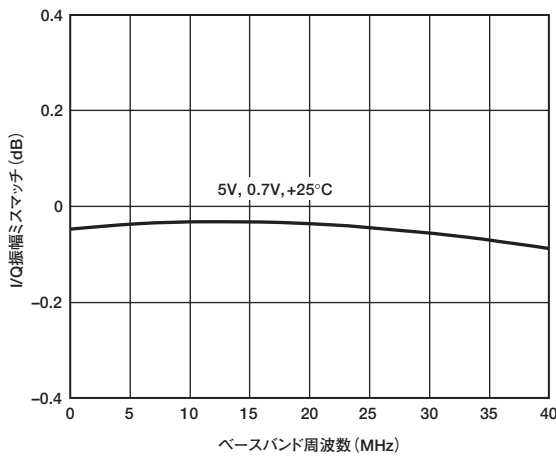


図39. F_{BB} 対 I/Q振幅アンバランス ($T=25^{\circ}C$ 、 $V_{POS}=5V$)

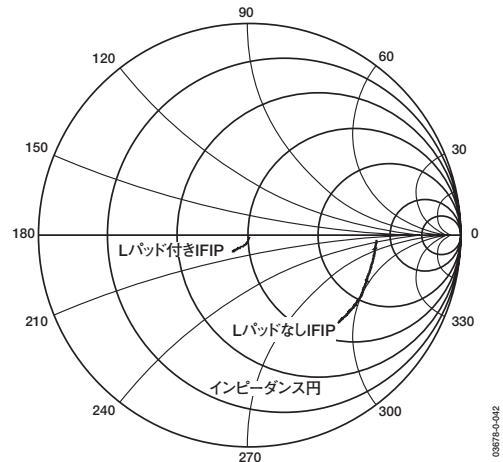


図42. F_{IF} 対 IF入力 S11 ($F_{IF}=50MHz \sim 1GHz$ 、 $V_{GIN}=0.7V$ 、 $V_{POS}=5V$ (Lパッド付き、パッドなし、 50Ω に正規化))

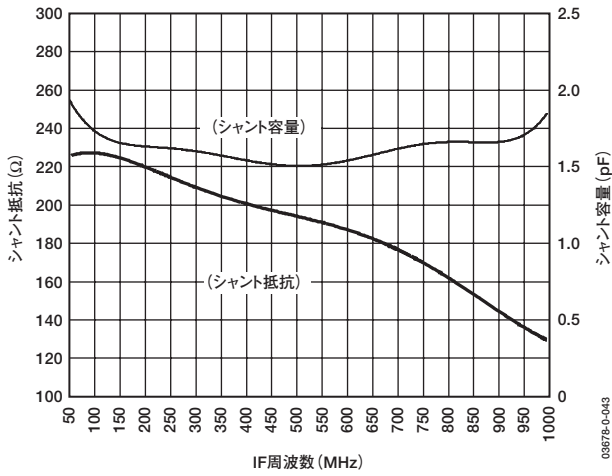


図43. F_{IF} 対 ミキサー入力の入カインピーダンス ($V_{GIN}=0.7V$ 、 $V_{POS}=5V$)

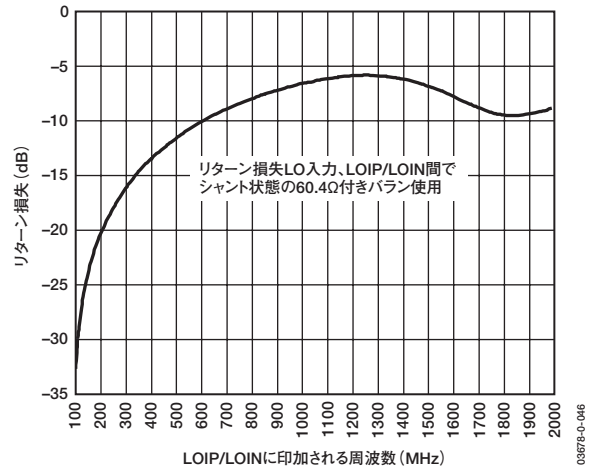


図46. バランを通じての外部LO周波数 対 LO 入力のリターン損失 (終端抵抗付き)

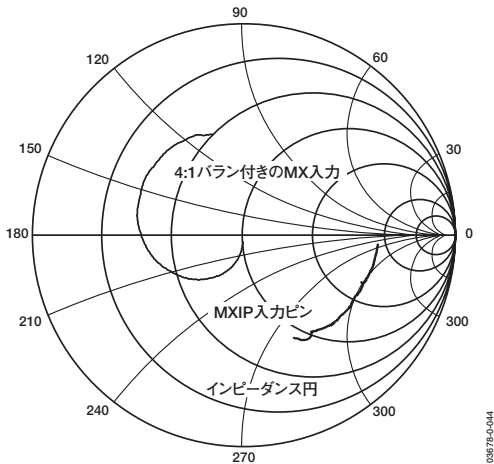


図44. F_{IF} 対 ミキサー入力のS11 ($F_{IF}=50MHz \sim 1GHz$ 、 $V_{GIN}=0.7V$ 、 $V_{POS}=5V$ (バランがある場合とない場合))

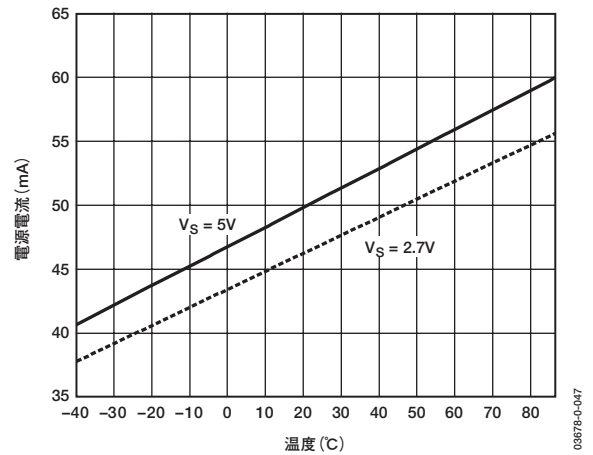


図47. 温度 対 電源電流

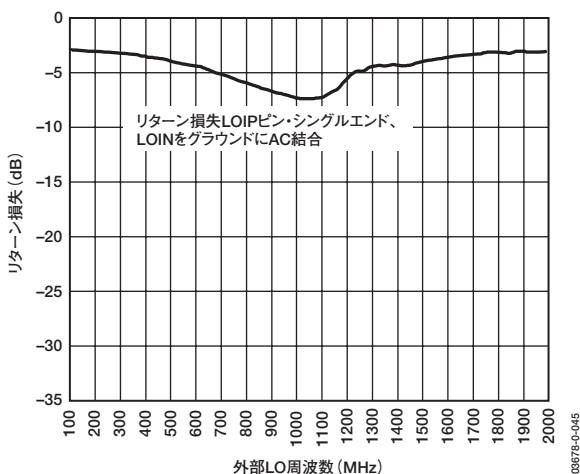


図45. 外部LO周波数 対 LOIP入力のリターン損失

AD8348

動作原理

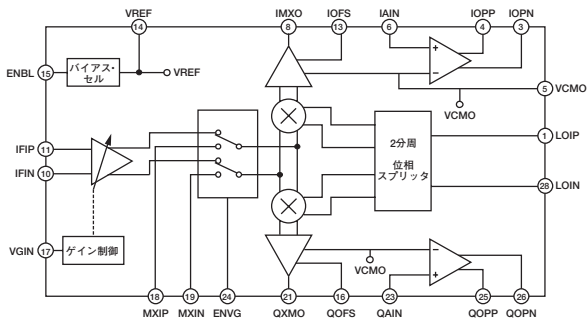


図48. 機能ブロック図

VGA

VGAは、特許取得済みのX-AMPアーキテクチャを使用して実装されています。シングルエンドIF信号は、R-2Rラダーによって6dBずつ8ステップで減衰されます。段階的に減衰された各IF信号をトランスコンダクタンス段の入力に印加します。すべてのトランスコンダクタンス段の電流出力を加算し、VGAの出力で抵抗性負荷を駆動します。温度補償したインターポレーション回路によって、関連するトランスコンダクタンス段をスムーズにオン/オフしてゲイン制御を行います。この方式によって、デシベル・リニア・ゲイン制御で44dBの範囲にわたってゲインを連続的に変化させることが可能になります。また、この構成では、ゲイン設定できる範囲内で相対ダイナミック・レンジを一定（たとえばIIP3-NF、dB単位）に保ちます。ただし、絶対的な相互変調インターセプトとノイズ係数は、ゲインに正比例して変化します。アナログ電圧VGINでゲインを設定します。VGIN=0.2Vが最大、VGIN=1.2Vが最小の電圧ゲイン設定値になります。

ダウンコンバージョン・ミキサー

VGAの出力で、2つのダブル・バランス型ギルバート・セル・ダウンコンバージョン・ミキサー (IとQ) を駆動します。またはENVGピンをローレベルに駆動して、VGAをディスエーブルにし、MXIPおよびMXINポートを介してミキサーを外部から直接駆動することもできます。ミキサーの入力では、差動ペアが直線的に電圧から電流に変換されます。差動出力電流をミキサー・コアに入力し、そこでギルバート・セルのミキシング・アクションによってダウンコンバートします。位相スプリッタが直交LO信号を提供し、これが同相ミキサーと直交ミキサーのLOポートを駆動します。

各ミキサーの出力にあるバッファがIMXOピンとQMXOピンを駆動します。これらの直線的な低出力インピーダンスをもったバッファは、それぞれの出力ピン (IMXOとQMXO) に直列に接続した、温度安定性に優れた40Ωの抵抗を駆動します。IMXO (QMXO) とIAIN (QAIN) の間に外付けフィルタを挿入している場合は、逆終端を計算するときにこの40Ωを考慮に入れてください。VCMOピンがバッファのDC出力レベルを設定します。これは外部から設定したり、1.0Vのオンチップ・リファレンスVREFに接続することができます。

位相スプリッタ

2分周の周波数分周器を使用して、直交を発生させます。限られた周波数レンジで直交を作る多相フィルタとは異なり、2分周方式は広い周波数レンジで直交を維持し、LOを減衰させることもありません。ただし、ユーザーは、希望するLO周波数の2倍の周波数になる外部信号XLOを供給する必要があります。XLOは、周波数を1/2にする2つのフリップフロップのクロック入力を駆動します。2つのフリップフロップの出力は、XLOの1/2周期だけ位相がずれています。つまり、これらの出力は希望するLO周波数の1/4周期 (90°) だけ位相がずれていることになります。出力での位相差がXLOでの遷移によって規定されるため、50%デューティ・サイクルからの偏差で直交位相誤差が生じます。

ユーザーが1×周波数 (f_{REF}) と周波数2倍回路 ($XLO=2 \times f_{REF}$) からXLOを生成する場合は、基本的に、 f_{REF} とAD8348内部の直交LOとの間に180°の位相不確実性があります。しかし、IとQ LOとの位相関係は常に90°になります。

I/Qベースバンド・アンプ

オフチップ・フィルタ処理後の復調信号を増幅するために、固定ゲイン (20dB) の2つのシングルエンド/差動アンプ (IとQ) があります。これらのアンプは電圧帰還を使用して、復調帯域幅でゲインを直線化します。アンプを使用すれば、AD8348の後に続くADCの入力でダイナミック・レンジを最大化できます。

ベースバンド・アンプIAIN (QAIN) への入力は、およそ50kΩの入力インピーダンスがあるバイポーラ・トランジスタのベースに供給されます。ベースバンド・アンプは、IAIN (QAIN) とVCMOの間のシングルエンド差を感知します。IAIN (QAIN) をDCバイアスするには、IMXO (QMXO) とIAIN (QAIN) の間に外付けフィルタを挿入する場合には、VCMOへのシャント抵抗によって終端します。あるいは、IMXO (QMXO) へのDC接続で、オフセット・ゼロ設定ループによって適切なバイアスを提供することもできます。

イネーブル

ENBLピンを使用してディスエーブルできるマスター・バイアス・セルが、チップのバイアスを制御します。ENBLピンがローレベルに保持されている場合、チップ全体が低消費電力のスリープ・モードにパワーダウンして、一般に5Vで75μAの消費になります。

ベースバンド・オフセット・キャンセル

低出力電流の積分器が、IOPP、IOPN (QOPP、QOPN) で出力電圧オフセットを感知し、信号パスにゼロ設定電流を発生させます。IOFS (QOFS) からVCMOへのコンデンサCOFSによって、オフセット・ゼロ設定ループの積分時定数を設定します。

この積分時定数を用いて、次式からベースバンド信号の高域側の-3dB応答周波数が得られます。

$$f_{PASS} = \frac{1}{2\pi \times 2650\Omega \times COFS}$$

ユーザーは、D/Aコンバータやその他の電圧源でIOFS (QOFS) を駆動することによって、DCオフセットを外部から調整することもできます。この場合、ベースバンド回路がDC ($f_{PASS} = 0\text{Hz}$) になるまで動作します。積分器の出力電流はわずか50 μA で、外部電圧源で簡単に無効にできます。ベースバンド出力において0Vの差動オフセットを生成するためにIOFS (QOFS) に印可する公称電圧レベルは、900mVです。

帰還ループの発振を防止するには、IOFS (QOFS) ピンをバイパス・コンデンサ (>0.1 μF) または外部電圧源に接続する必要があります。

ミキサー出力とベースバンド・アンプ入力の間AC結合されたベースバンド・フィルタが置かれている場合、帰還ループはDCにおいて終了します。AC結合されたフィルタが実装されている場合、ユーザーは何らかの外的手段によってオフセット補償を行う必要があります。

AD8348

アプリケーション

基本的な接続

図49に、AD8348の基本的な接続回路図を示します。

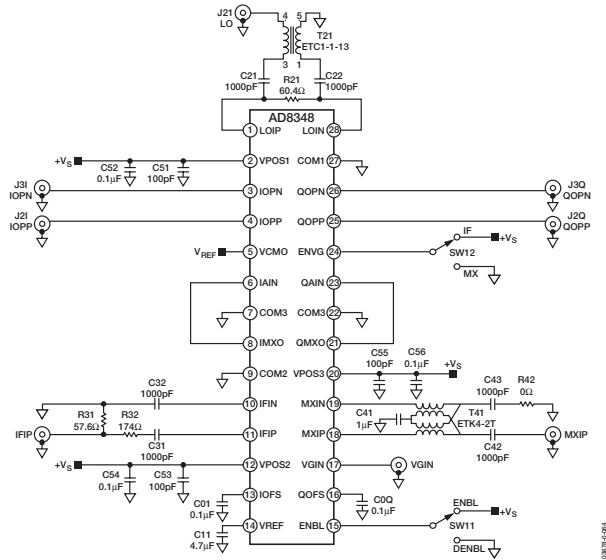


図49. 基本的な接続回路図

電源

AD8348の電源電圧（2.7~5V）を+VPOSxピンに供給し、グラウンドをCOMxピンに接続してください。コンデンサを2つ使用して、各電源ピンを個別にデカップリングしてください。コンデンサの推奨値は100pFと0.1μFです（これに近い値も使用できます）。

デバイス・イネーブル

デバイスをイネーブルにするには、ENBLピンを+Vsに駆動します。ENBLピンを接地すると、デバイスはディスエーブルになります。

VGAイネーブル

ENVGピンの電圧を+Vsに駆動すると、VGAがイネーブルになります。このモードでは、MX入力ディスエーブルになり、IF入力を使用することになります。ENVGピンを接地すると、VGAとIF入力がディスエーブルになります。VGAがディスエーブルの場合、MX入力を使用します。

ゲイン制御

VGAがイネーブルになると、VGINピンに印可された電圧によってゲインが設定されます。ゲイン制御の電圧範囲は0.2~1.2Vです。これは、+25.5~-18.5dBのゲイン・レンジに対応します。

LO入力

最適な性能を得るには、バランを通じて局部発振器のポートを差動で駆動してください。推奨バランは、M/A-COM ETC1-1-13です。AC結合されたトランスを使用する場合を除き、デバイスへのLO入力をAC結合してください。50Ωソースへの広帯域整合を得るには、LOIPピンとLOINピンの間に60.4Ωの抵抗を挿入してください。

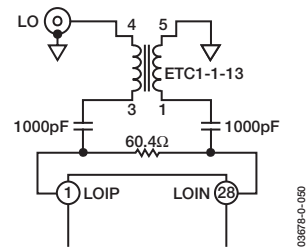


図50. バラン付きの差動LO駆動

バランなしで、LOポートをシングルエンドで駆動することもできます（図51）。ACカップリング・コンデンサによって、LO信号を直接LOIPピンにAC結合します。LOINピンはグラウンドにAC結合します。LOポートをシングルエンドで駆動すると、直交位相誤差とLOリークの両方が増大します。

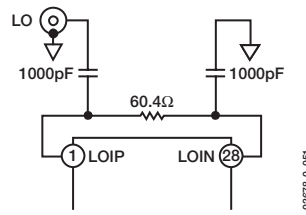


図51. シングルエンドのLO駆動

推奨するLO駆動レベルは-12~0dBmです。デバイスへの入力のLO周波数は、ミキサー・コアでの希望するLO周波数の2倍にしてください。使用するLO周波数の範囲は、100MHz~2GHzです。

IF入力

IF入力には、200Ωの入力インピーダンスがあります。損失が最小のLパッドを使用すれば、広帯域の50Ω整合を実現できます。図42に、Lパッドがある場合とない場合のIF入力のS11を示します。

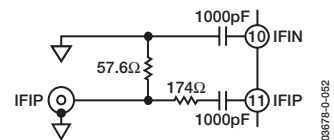


図52. 50ΩIF入力に対する最小損失のLパッド

MX入力

ミキサー入力MXIPとMXINには200Ωの公称インピーダンスがあり、差動で駆動する必要があります。差動ソースから駆動する場合は、図53に示すように、コンデンサを使って入力をソースにAC結合してください。

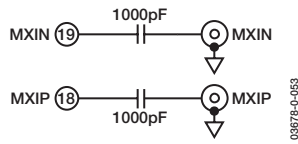


図53. MX入力の差動駆動

MX入力をシングルエンドの50Ωソースから駆動する場合は、4:1のバランを使用すれば、必要なシングルエンド/差動変換を実行しながら、入力の200Ωインピーダンスを50Ωに変換できます。推奨トランスはM/A-COM ETK4-2Tです。

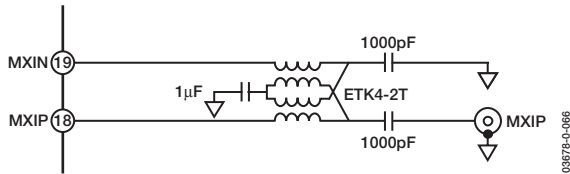


図54. シングルエンドの50ΩソースからMX入力を駆動

ベースバンド出力

ベースバンド・アンプの出力IOPP、IOPN、QOPP、QOPNには、少なくとも2kΩの負荷（グラウンドにシングルエンド接続）を与えてください。これらの出力は、直接50Ωの負荷を駆動するように設計されていません。これらの出力の代表的な振幅は2Vp-p差動（1Vp-pシングルエンド）ですが、信号が出力振幅の限界内（ $V_S - 1V$ と0.5V）に収まるように配慮すれば、大きな振幅も可能です。大きな振幅を得るには、ベースバンド出力信号のコモン・モード・バイアスを調整する必要があります。振幅を増大させると、ベースバンド・アンプ出力のS/N比が改善するというメリットがあります。

ベースバンド出力を他のデバイスに接続するときは、出力の容量性負荷が大きく（約20pF以上）ならないように注意してください。注意しないと、出力が過負荷になったり、発振を誘発する可能性があります。直列抵抗（約200Ω）を挿入すれば、容量性負荷によるベースバンド・アンプ出力への影響を緩和することができます。

出力のDCバイアス・レベル

ミキサー出力とベースバンド・アンプ入/出力のDCバイアスは、VCMOピンに駆動される電圧によって決まります。5V電源で動作するとき、この電圧の範囲は一般に500mV~4Vです。

ベースバンド・アンプから最大の電圧振幅を得るには、VCMOを2.25Vで駆動してください。これによって、7Vp-p差動（3.5Vp-pシングルエンド）までのスイングが可能になります。

AGC動作の検出器へのインターフェース

AD8348は、AD8362 RMS/DCコンバータなどの検出器とインターフェースをとることで、ベースバンド出力用の自動信号レベル設定機能を提供できます。

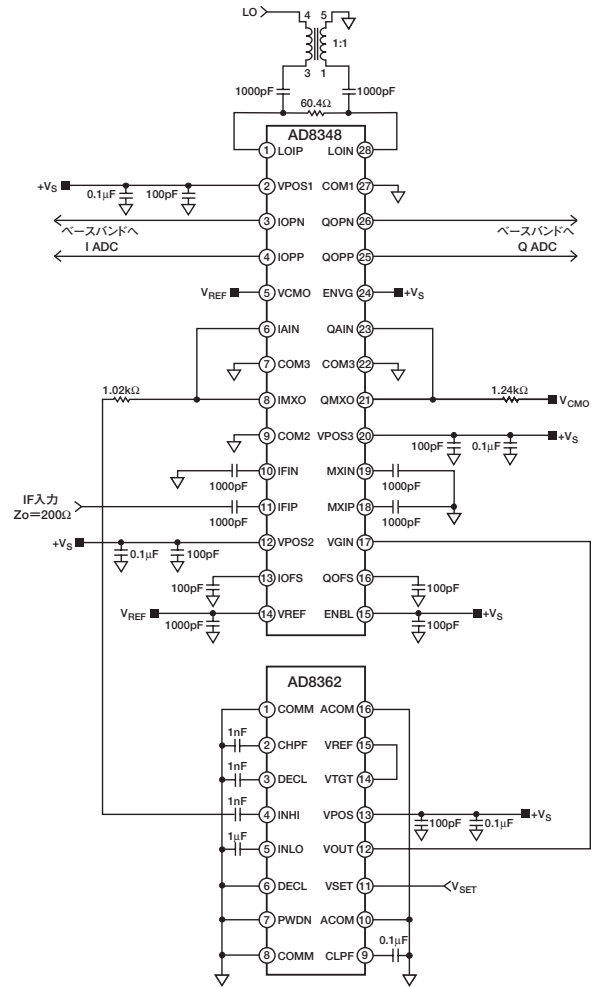


図55. AGC動作のAD8362の設定

IチャンネルとQチャンネルに同じRMS電力があるとすると、1つのチャンネルのミキサー出力（またはベースバンド・フィルタの出力）をAD8362の入力として使用できます。直線性誤差が小さい領域でAD8362を動作させてください。また、AD8362の入力の200Ω入力インピーダンスと直列に外付け抵抗を接続して分圧器を実装します。これによって、AD8348のミキサー出力を減衰して、AD8362の入力がオーバードライブされないようにします。ミキサー出力とAD8362入力の間の抵抗の大きさを選択するときは、AD8362の入力のピーク信号レベルがAD8362のダイナミック・レンジの最上部（約10dBmで発生）から約10dB下回るようにしてください。

AD8348のベースバンド出力の反対側には、AD8362の200Ω入力インピーダンスと直列で接続する減衰抵抗の直列抵抗に等しい抵抗を加えてください。この抵抗は、ミキサー出力からDC電流が生じないように、VCMOを駆動するソースに接続してください。

AD8348

ミキサー出力（またはベースバンド・フィルタの出力）のレベルを設定するには、AD8362のピン11（VSET）に入力するセットポイント電圧を変化させます。

ブロッカ（所望の信号と共に復調される対象帯域内の不要信号）がAD8362の入力のRMS電力で優勢にならないように注意してください。ブロッカが支配的になると、ミキサー出力のレベルが不必要に低下します。これを解決するために、ベースバンド・フィルタ処理を実装して不要信号を取り除くことができます。フィルタの後でAD8362への信号を取得します。

図56に、QPSK変調信号を380MHzで復調しながら、40dBのIF入力レンジでベースバンド・アンプの出力振幅を0.5dB未満の誤差におさめた場合のAGCループの結果を示します。AD8362にはクレスト・ファクタ変動の影響を受けないという長所があるため、着信信号の変調にかかわらず類似の性能が得られます。

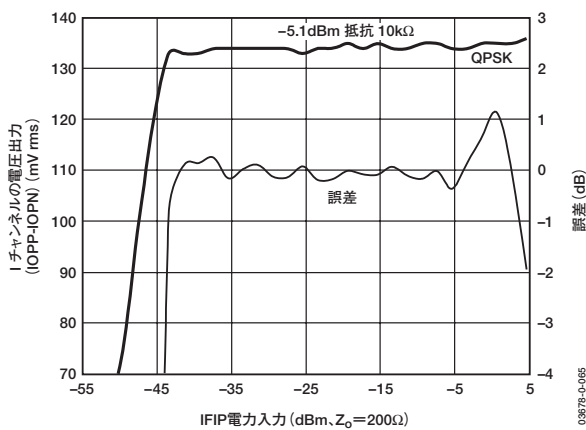


図56. AD8362 AGCループによるIF入力電力対AD8348のベースバンド・アンプ出力

ベースバンド・フィルタ

ミキサー出力（IMXO/QMXO）とベースバンド・アンプへの入力との間で、ベースバンドのローパス・フィルタ処理やバンドパス・フィルタ処理を実行できます。ミキサーの出力インピーダンス（40Ω）に配慮してください。

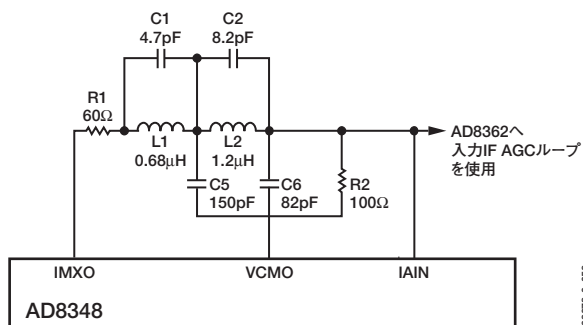


図57. ベースバンド・フィルタの回路図

図57に、20MHzの3dBカットオフ周波数がある100Ωの4次楕円ローパス・フィルタの回路図を示します。約100Ωのソース・インピーダンスと負荷インピーダンスによって、フィルタのソースと負荷がマッチングします。これによって、ミキサー出力が200Ωの負荷全体を駆動することになります。なお、シャント終端抵抗はグラウンドではなく、VCMOを駆動するソースに接続します。これによって、ベースバンド・アンプへの入力が、適切なリファレンス・レベルまでバイアスされます。VCMOは出力ピンではなく、低インピーダンス・ソースによってバイアスする必要があります。

図58と図59に、このフィルタの周波数応答と群遅延を示します。

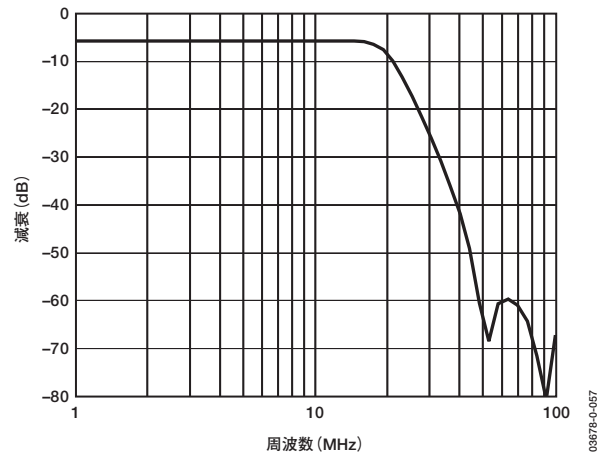


図58. ベースバンド・フィルタの応答

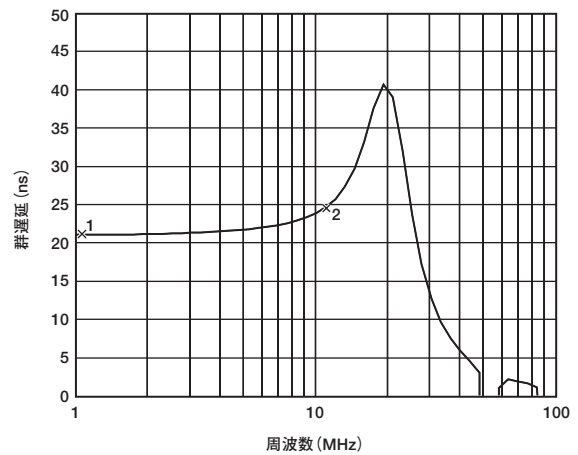


図59. ベースバンド・フィルタの群遅延

LOの生成

アナログ・デバイセズが提供するPLLシリーズは、LO信号の生成に使用できます。表4に、PLLとその最大周波数および位相ノイズ性能を示します。

表4. アナログ・デバイセズのPLLセレクション・テーブル

アナログ・デバイセズのモデル	周波数 F_{IN} (MHz)	@1KHz ϕ_N dBc/Hz, 200kHz PFD
ADF4001BRU	165	-99
ADF4001BCP	165	-99
ADF4110BRU	550	-91
ADF4110BCP	550	-91
ADF4111BRU	1200	-78
ADF4111BCP	1200	-78
ADF4112BRU	3000	-86
ADF4112BCP	3000	-86
ADF4116BRU	550	-89
ADF4117BRU	1200	-87
ADF4118BRU	3000	-90

アナログ・デバイセズでは、シンセサイザとVCOをシングル・チップに完全統合したADF4360も提供しています。ADF4360は、AD8348の局部発振器入力を駆動するための差動出力を提供します。つまり、ユーザーはシングルエンド/差動変換に必要なだったバランを使用せずに済むことになります。ADF4360は6つの動作周波数レンジを持つチップ・ファミリーの製品で、必要な局部発振器周波数に基づいて動作周波数レンジを選択できます。表5に、オプションを示します。

表5. ADF4360ファミリーの動作周波数

アナログ・デバイセズのモデル	出力周波数レンジ (MHz)
ADF4360-1	2150/2450
ADF4360-2	1800/2150
ADF4360-3	1550/1950
ADF4360-4	1400/1800
ADF4360-5	1150/1400
ADF4360-6	1000/1250
ADF4360-7	外付けLによって設定される 低周波数

評価用ボード

図60に、AD8348の評価用ボードの回路図を示します。未実装部品は「OPEN」としてあります。このボードは2.7~5.5Vの範囲の単電源で動作します。表6に、評価用ボードのさまざまな設定オプションを示します。表7には、評価用ボードをさまざまな信号パスで動作させるためのジャンパ設定を示します。

ボードを動作させるための電力は、評価用ボードの最上部のLO入力ポートの近くにある単一の $+V_S$ テスト・ポイントに供給できます。リターン・パス用に、 $+V_S$ テスト・ポイントの横にGNDテスト・ポイントがあります。

デバイスをイネーブルするには、スイッチSW11（評価用ボードの左下）をENBLの位置に設定します。デバイスをディスエーブルするには、SW11をDENBLの位置に設定します。必要なら、ENBL SMAコネクタやVENBテスト・ポイントに接続可能な外部ソースからデバイスをイネーブル/ディスエーブルにできます。その場合、SW11をDENBLの位置に置いてください。

IF入力とMX入力は、SW12によって選択します。このスイッチは、希望する入力の方向に移動してください。

便宜上、DC電圧源を追加しなくてもゲインを変更できるようにポテンショメータR15が備わっています。このポテンショメータを使用するには、スイッチSW13をPOTの位置に設定する必要があります。テスト・ポイントまたはVGINというラベルの付いたSMAコネクタに外部電圧を印可することによって、ゲインを設定することもできます。外部のゲイン制御電圧を使用する場合には、SW13をEXTの位置に設定する必要があります。

局部発振器信号をSMAコネクタJ21に入力してください。このポートは50 Ω で終端します。LO電力の入力レンジは-12~0dBmで、周波数はIF/MX周波数の2倍になります。

IF入力をSMAコネクタIFIPに接続してください。このポートを使用するとき、VGAをイネーブルにしておく必要があります（SW12がIFの位置）。

評価用ボードはデフォルトで、MXIP SMAコネクタに入力するシングルエンド信号源からバラン（T41）を通じて差動MX駆動用に設定されています。差動駆動源に変更するには、T41と抵抗R42を取り除いてください。T41の代わりに0 Ω の抵抗R43とR44を取り付け、入力パターンのギャップを埋めます。これによって、200 Ω （両側に100 Ω ）の公称差動インピーダンスが発生します。次に、SMAコネクタMXIPとMXINに差動入力を接続してください。

ベースバンド出力は、IOPP、IOPN、QOPP、QOPNのテスト・ポイントとSMAコネクタから得られます。これらの出力は、50 Ω 負荷に直接接続するように設計されていません。約2k Ω 以上の負荷を与えるようにしてください。

ベースバンド・アンプ出力のDCバイアス・レベルは、デフォルトでLK11を通じてVREFに接続されています。必要なら、LK11を取り除き、VCMOテスト・ポイントにDC電圧を駆動することによって、DCバイアス・レベルを変更できます。

AD8348

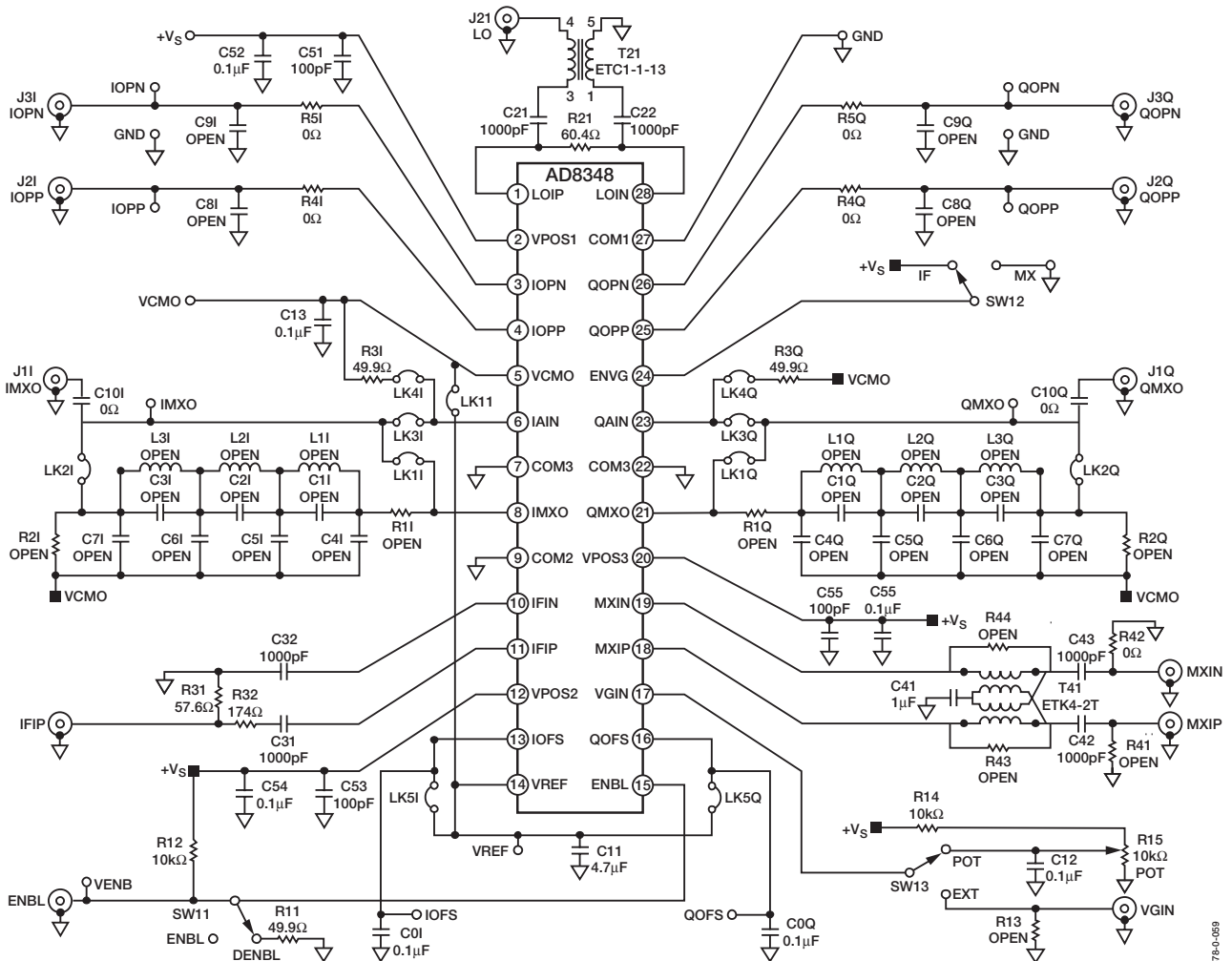


図60. 評価用ボードの回路図

03875-0-0053

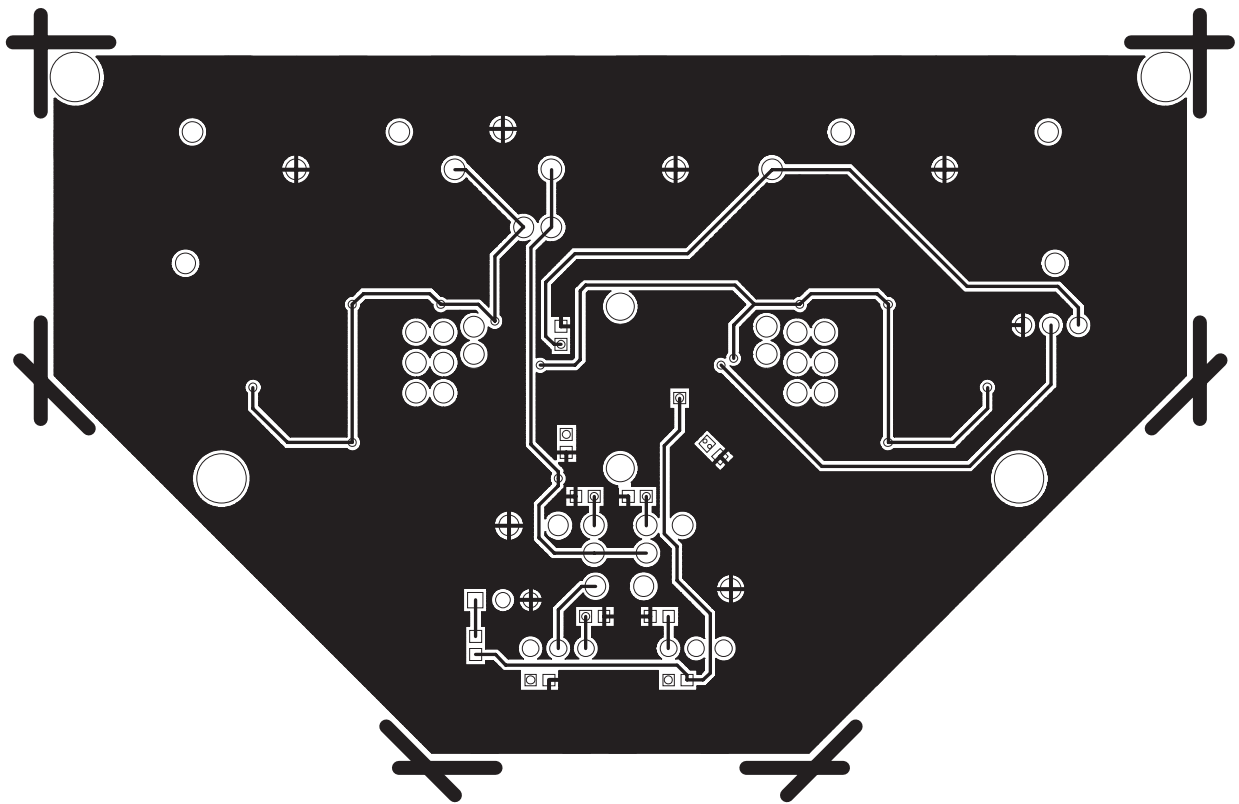


図63. 評価用ボードの最下層

03875-0-062

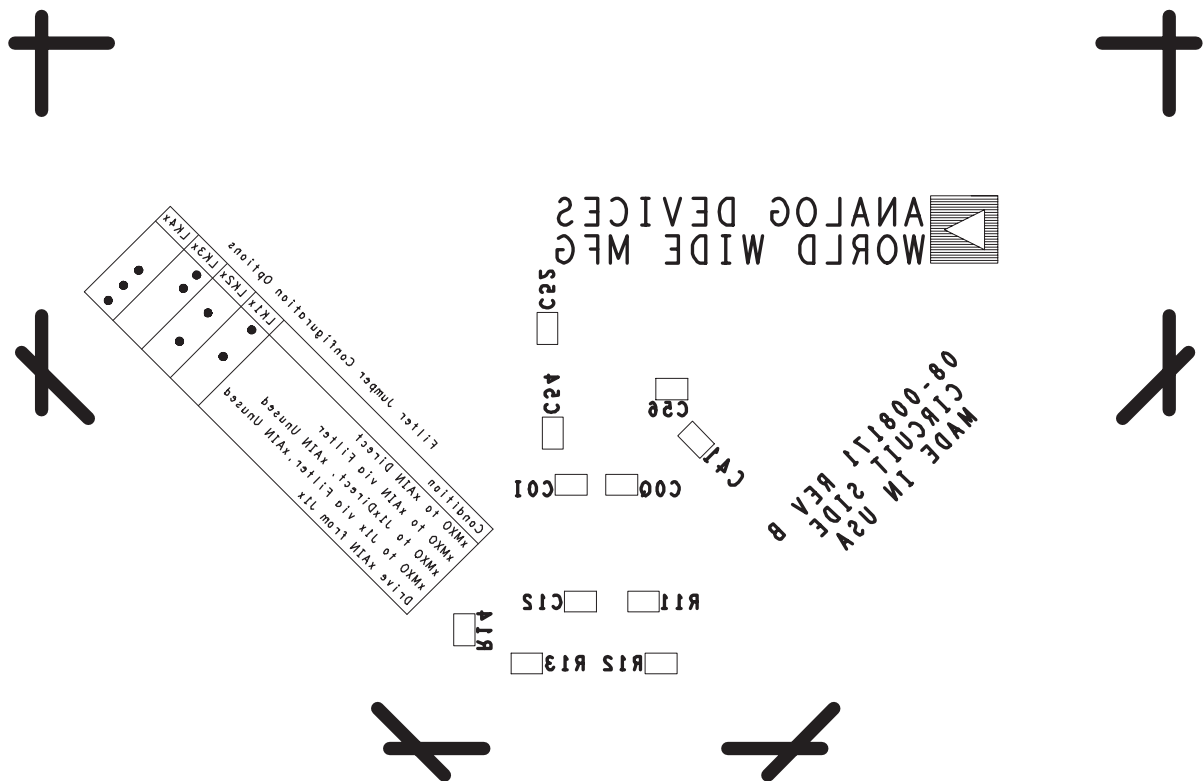


図64. 評価用ボードの裏面のシルクスクリーン印刷

03875-0-063

表6. 評価用ボードの設定オプション

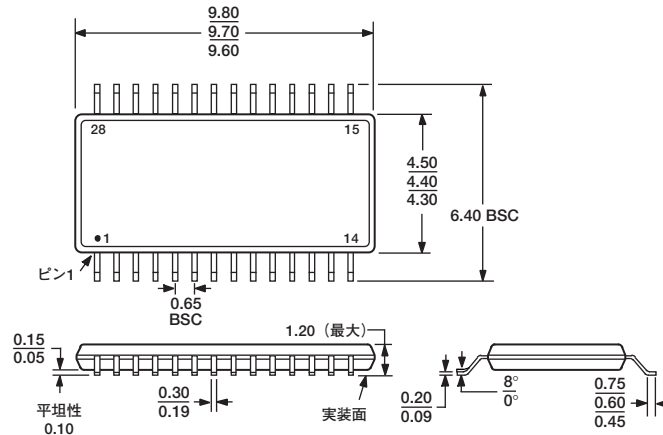
部品	機能	デフォルト状態
+V _S , GND SW11, ENBL	電源とグラウンド・ベクター・ピン デバイス・イネーブル：SW11をENBLの位置にすると、ENBLピンが+V _S に接続されます。SW11をDENBLの位置にすると、50Ωのプルダウン抵抗を通じてENBLピンが接地されて、デバイスがディスエーブルになります。ENBLやVENBに外部電圧を印可して、デバイスをイネーブルにすることもできます。	該当せず SW11=ENBL
SW13, R15, VGIN	ゲイン制御選択：SW13がPOTの位置にあるとき、R15ポテンショメータを使用してVGAのゲインを設定できます。SW13がEXTの位置にあるとき、SMAコネクタVGINへの外部電圧によってVGAのゲインを設定できます。VGAを動作するには、まずSW12をIFの位置に設定し、VGAをイネーブルにする必要があります。	SW2=POT
SW12	VGAイネーブル選択：SW12がIFの位置にあるとき、ENVGピンが+V _S に接続され、VGAがイネーブルになります。SW12がIFの位置にあるときは、IF入力を使用してください。SW12がMXの位置にあるとき、ENVGピンが接地され、VGAがディスエーブルになります。SW12がMXの位置にあるときは、MX入力を使用してください。	SW12=IF
IFIP, R31, R32	IF入力：このSMAコネクタにはシングルエンドIF信号を接続してください。R31とR32で形成するLパッドが、入力に対する50Ωの終端になります。	R31=57.6Ω R32=174Ω
MXIP, MXIN T41, R41, R42, C42, C43	ミキサー入力：これらの入力は、差動動作またはシングルエンド動作に設定できます。評価用ボードはデフォルトで、MXIP SMAコネクタに入力するシングルエンド信号源からバラン (T41) を通じて差動MXドライブに設定されています。差動駆動源に変更するには、T41と抵抗R42を取り除きます。T41の代わりに0Ωの抵抗R43とR44を取り付け、入力パターンのギャップを埋めてください。これによって、200Ω (両側に100Ω) の公称差動インピーダンスが発生します。次に、SMAコネクタMXIPとMXINに差動入力を接続してください。	T41=M/A-COM ETK4-2T R41, C42, C43=OPEN R42=0Ω
LK11, VCMO	ベースバンド・アンプの出力バイアス：LK11を取り付けると、VREFがVCMOに接続されます。これによって、ベースバンド・アンプでのバイアス・レベルがVREF (約1V) に設定されます。LK11を取り除き、VCMOテスト・ポイントに外部電圧を印加することによって、ベースバンド・アンプのバイアス・レベルを設定することもできます。	LK11取り付け済み
C8, C9, R4, R5(IおよびQ) C10(IおよびQ)	ベースバンド・アンプの出力と出力フィルタ：これらのフィルタによって、ベースバンド出力にローパス・フィルタ処理を追加できます。 ミキサー出力のDCブロッキング・コンデンサ：ミキサー出力はVCMOにバイアスされます。DCバイアスを許容できないテスト機器の損傷を防ぐには、C10によってDC成分をブロックし、テスト機器を保護します。	R4, R5=0Ω C10=0Ω
C1~C7 R1, R2 L1~L3 (IおよびQ) LK5(IおよびQ)	ベースバンド・フィルタ：ミキサー出力とベースバンド・アンプ入力の間でベースバンド・フィルタ処理を行うための部品です。ベースバンド・アンプの入力インピーダンスはハイレベルで、フィルタ終端インピーダンスはR2で設定されます。ジャンパ設定については、表7を参照してください。 オフセット補償ループのディスエーブル：これらのジャンパを取り付けると、対応するチャンネルのオフセット補償ループがディスエーブルになります。	すべて=OPEN LK5x=OPEN

表7. フィルタのジャンパ設定オプション

条件	LK1x	LK2x	LK3x	LK4x
xMXO~xAIN (直接)	●		●	
xMXO~xAIN (フィルタ経由)		●	●	
xMXO~J1x (直接)、xAINは使用せず	●			●
xMXO~J1x (フィルタ経由)、xAINは使用せず		●		●
J1xからxAINを駆動				●

AD8348

外形寸法



JEDEC規格MO-153AEに準拠

図65. 28ピン薄型シュリンク・スモール・アウトライン・パッケージ [TSSOP] (RU-28)

単位：mm

注意

ESD（静電放電）の影響を受けやすいデバイスです。人体や試験機器には4000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



オーダー・ガイド

AD8348製品	温度範囲	パッケージ	パッケージ・オプション
AD8348ARU	-40~+85°C	薄型シュリンク・スモール・アウトライン・パッケージ (28ピンTSSOP)	RU-28
AD8348ARU-REEL7 AD8348-EVAL	-40~+85°C	7インチのテープ&リール 評価用ボード	RU-28

AD8348

C03678-0-8/03(0)

PRINTED IN JAPAN