

### 特長

ボード・スペースの節約  
 高精度計装アンプ、オペアンプ×2個、一致した抵抗×2本を内蔵  
 4 mm × 4 mm の LFCSP パッケージを採用  
 ヒート・スラグがないため広い配線領域が確保可能  
 フル差動出力仕様  
 計装アンプ仕様

- 1本の外付け抵抗でゲインを設定(ゲイン範囲: 1~1000)
- 最大入力電圧ノイズ: 1 kHz で 8 nV/√Hz
- CMRR: 最小 90 dB (G = 1)
- 入力バイアス電流: 最大 0.8nA
- 3 dB 帯域幅: 1.2 MHz (G = 1)
- スルーレート: 2 V/μs

広い電源範囲: ±2.3 V ~ ±18 V

抵抗整合: 1 ppm/°C、0.03%

### アプリケーション

工業用プロセス制御  
 ホイットストーン・ブリッジ  
 高精度データ・アクイジション・システム  
 医療計測機器  
 ストレイン・ゲージ  
 トランスデューサ・インターフェース  
 差動出力

### 概要

AD8295 は、高精度計装アンプ・フロント・エンド用に必要とするすべてのコンポーネントを 4 mm × 4 mm の小型パッケージに内蔵しています。また、高性能計装アンプ、2 個の汎用オペアンプ、精確に一致した 2 本の 10 kΩ 抵抗も内蔵しています。

AD8295 は、PCB 配線を容易に効率良く行えるようにデザインされています。AD8295 部品は、一般的なアプリケーション回路で配線が最短かつ最小ビア数で行えるように工夫されています。AD8295 には、大部分のチップ・スケール・パッケージとは異なり、部品の底面に露出金属・パッドがないため、配線とビアに使えるスペースが増えます。AD8295 は、8 ピン SOIC パッケージの半分のボード・スペースで済む 4 mm × 4 mm の LFCSP パッケージを採用しています。

接続図

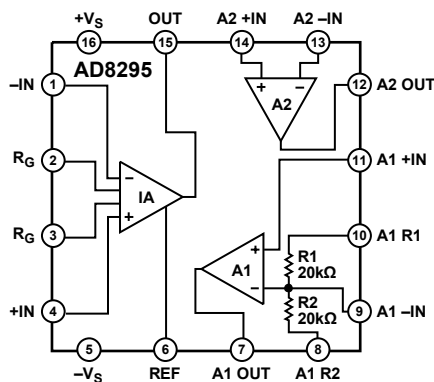


図 1.

表 1. 計装用アンプの分類

General Purpose	Zero Drift	Military Grade	Low Power	High Speed PGA
AD8220 <sup>1</sup>	AD8231 <sup>1</sup>	AD620	AD627 <sup>1</sup>	AD8250
AD8221	AD8553 <sup>1</sup>	AD621	AD623 <sup>1</sup>	AD8251
AD8222	AD8555 <sup>1</sup>	AD524	AD8223 <sup>1</sup>	AD8253
AD8224 <sup>1</sup>	AD8556 <sup>1</sup>	AD526		
AD8228	AD8557 <sup>1</sup>	AD624		
AD8295	AD8293 <sup>1</sup>			

<sup>1</sup> レール to レール出力。

AD8295 は、ゲイン設定可能な高性能計装アンプを内蔵しています。ゲインは、1 本の抵抗で 1~1000 の範囲で設定できます。低ノイズで優れたコモン・モード除去比を持つ AD8295 を使うと、大きなコモン・モード干渉がある場合でも小さい信号を容易に検出することができます。信号コンデショニング回路のない同様の計装アンプについては、AD8221 または AD8222 のデータ・シートを参照してください。

AD8295 は単電源と両電源で動作するため、±10 V の入力電圧を持つアプリケーションに最適です。性能は、全グレードに対して、工業温度範囲 -40 ~ +85°C で規定しています。AD8295 は -40°C ~ +125°C で動作します。125°C までの動作予測については代表的な性能特性のセクションを参照してください。

## 目次

特長.....	1	システム.....	18
アプリケーション.....	1	動作原理.....	19
接続図.....	1	汎用オペアンプ.....	19
概要.....	1	計装アンプ.....	19
改訂履歴.....	2	レイアウト.....	20
仕様.....	3	入力保護.....	21
計装アンプ仕様—シングルエンド構成および差動出力構成...3		入力バイアス電流のリターン・パス.....	21
オペアンプ仕様.....	5	RF干渉.....	21
内蔵抵抗回路.....	6	差動出力.....	22
電源仕様および温度仕様.....	6	アプリケーション情報.....	23
絶対最大定格.....	7	ミッドスケール・リファレンス電圧の発生.....	23
熱特性.....	7	ローパス・フィルタを使った高精度 $G=-1$ 構成.....	23
ESDの注意.....	7	2極の Sallen-Key フィルタ.....	24
ピン配置およびピン機能説明.....	8	AC結合の計装用アンプ.....	24
代表的な性能特性.....	9	差動 ADC の駆動.....	25
計装アンプ.....	9	外形寸法.....	26
オペアンプ.....	16	オーダー・ガイド.....	26

## 改訂履歴

10/08—Revision 0: Initial Version

## 仕様

## 計装アンプ仕様—シングルエンド構成および差動出力構成

特に指定がない限り、 $V_S = \pm 15\text{ V}$ 、 $V_{REF} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $G = 1$ 、 $R_L = 2\text{ k}\Omega$ 。差動構成を図 59 に示します。

表 2.

Parameter	Test Conditions	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
COMMON-MODE REJECTION RATIO (CMRR)	$V_{CM} = -10\text{ V to } +10\text{ V}$							
CMRR, DC to 60 Hz	1 k $\Omega$ source imbalance							
G = 1		80			90			dB
G = 10		100			110			dB
G = 100		120			130			dB
G = 1000		130			140			dB
CMRR at 8 kHz								
G = 1		80			80			dB
G = 10		90			100			dB
G = 100		100			120			dB
G = 1000		110			120			dB
NOISE								
Voltage Noise, 1 kHz	RTI noise = $\sqrt{(e_{NI})^2 + (e_{NO}/G)^2}$							
Input Voltage Noise, $e_{NI}$	$V_{IN+}, V_{IN-}, V_{REF} = 0\text{ V}$			8		8		nV/ $\sqrt{\text{Hz}}$
Output Voltage Noise, $e_{NO}$	$V_{IN+}, V_{IN-}, V_{REF} = 0\text{ V}$			75		75		nV/ $\sqrt{\text{Hz}}$
RTI	$f = 0.1\text{ Hz to } 10\text{ Hz}$							
G = 1			2			2		$\mu\text{V p-p}$
G = 10			0.5			0.5		$\mu\text{V p-p}$
G = 100 to 1000			0.25			0.25		$\mu\text{V p-p}$
Current Noise	$f = 1\text{ kHz}$		40			40		fA/ $\sqrt{\text{Hz}}$
	$f = 0.1\text{ Hz to } 10\text{ Hz}$		6			6		pA p-p
VOLTAGE OFFSET	RTI $V_{OS} = (V_{OSI}) + (V_{OSO}/G)$							
Input Offset, $V_{OSI}$	$V_S = \pm 5\text{ V to } \pm 15\text{ V}$			120		60		$\mu\text{V}$
Over Temperature	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$			150		80		$\mu\text{V}$
Average TC			0.4			0.3		$\mu\text{V}/^\circ\text{C}$
Output Offset, $V_{OSO}$	$V_S = \pm 5\text{ V to } \pm 15\text{ V}$			500		350		$\mu\text{V}$
Over Temperature	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$			0.8		0.5		mV
Average TC			9			5		$\mu\text{V}/^\circ\text{C}$
Offset RTI vs. Supply (PSR)	$V_S = \pm 2.3\text{ V to } \pm 18\text{ V}$							
G = 1		90	110		94	110		dB
G = 10		110	120		114	130		dB
G = 100		124	130		130	140		dB
G = 1000		130	140		140	150		dB
INPUT CURRENT								
Input Bias Current			0.5	2.0		0.2	0.8	nA
Over Temperature	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$			3.0			1.5	nA
Average TC			1			1		pA/ $^\circ\text{C}$
Input Offset Current			0.2	1		0.1	0.5	nA
Over Temperature	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$			1.5			0.6	nA
Average TC			1			0.5	2	pA/ $^\circ\text{C}$
GAIN	$G = 1 + (49.4\text{ k}\Omega/R_G)$							
Gain Range		1		1000	1		1000	V/V
Gain Error	$V_{OUT} \pm 10\text{ V}$							
G = 1				0.05			0.02	%
G = 10				0.3			0.1	%
G = 100				0.3			0.1	%
G = 1000				0.3			0.1	%

Parameter	Test Conditions	A Grade			B Grade			Unit	
		Min	Typ	Max	Min	Typ	Max		
Gain Nonlinearity	$V_{OUT} = -10\text{ V to }+10\text{ V}$								
G = 1			3	10		1	5	ppm	
G = 10				7	20		7	20	ppm
G = 100				7	20		7	20	ppm
Gain vs. Temperature									
G = 1				5			1	ppm/°C	
G > 1				-50			-50	ppm/°C	
<b>DYNAMIC RESPONSE (SINGLE-ENDED CONFIGURATION)</b>									
Small Signal -3 dB Bandwidth									
G = 1			1200			1200		kHz	
G = 10			750			750		kHz	
G = 100			140			140		kHz	
G = 1000			15			15		kHz	
Settling Time 0.01%									
G = 1 to 100	10 V step		10			10		μs	
G = 1000			80			80		μs	
Settling Time 0.001%									
G = 1 to 100	10 V step		13			13		μs	
G = 1000			110			110		μs	
Slew Rate									
G = 1		1.5	2		1.5	2		V/μs	
G = 5 to 1000		2	2.5		2	2.5		V/μs	
<b>DYNAMIC RESPONSE (DIFFERENTIAL OUTPUT CONFIGURATION)</b>									
Small Signal -3 dB Bandwidth									
G = 1			1200			1200		kHz	
G = 10			1000			1000		kHz	
G = 100			140			140		kHz	
G = 1000			15			15		kHz	
Settling Time 0.01%									
G = 1 to 100	10 V step		10			10		μs	
G = 1000			80			80		μs	
Settling Time 0.001%									
G = 1 to 100	10 V step		13			13		μs	
G = 1000			110			110		μs	
Slew Rate									
G = 1		1.5	2		1.5	2		V/μs	
G = 5 to 1000		2	2.5		2	2.5		V/μs	
<b>REFERENCE INPUT</b>									
$R_{IN}$			20			20		kΩ	
$I_{IN}$	$V_{IN+}, V_{IN-}, V_{REF} = 0\text{ V}$		50	60		50	60	μA	
Voltage Range			$-V_S$	$+V_S$		$-V_S$	$+V_S$	V	
Gain to Output			$1 \pm 0.0001$			$1 \pm 0.0001$		V/V	
<b>INPUT</b>									
Input Impedance									
Differential			100  2			100  2		GΩ  pF	
Common Mode			100  2			100  2		GΩ  pF	
Input Operating Voltage Range <sup>1</sup>									
Over Temperature	$V_S = \pm 2.3\text{ V to } \pm 5\text{ V}$ $T_A = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 1.9$		$+V_S - 1.1$	$-V_S + 1.9$		$+V_S - 1.1$	V	
Over Temperature		$-V_S + 2.0$		$+V_S - 1.2$	$-V_S + 2.0$		$+V_S - 1.2$	V	
Input Operating Voltage Range									
Over Temperature	$V_S = \pm 5\text{ V to } \pm 18\text{ V}$ $T_A = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 1.9$		$+V_S - 1.2$	$-V_S + 1.9$		$+V_S - 1.2$	V	
Over Temperature		$-V_S + 2.0$		$+V_S - 1.2$	$-V_S + 2.0$		$+V_S - 1.2$	V	
<b>OUTPUT</b>									
$R_L = 10\text{ k}\Omega$									
Output Swing									
Over Temperature	$V_S = \pm 2.3\text{ V to } \pm 5\text{ V}$ $T_A = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 1.1$		$+V_S - 1.2$	$-V_S + 1.1$		$+V_S - 1.2$	V	
Over Temperature		$-V_S + 1.4$		$+V_S - 1.3$	$-V_S + 1.4$		$+V_S - 1.3$	V	
Output Swing									
Over Temperature	$V_S = \pm 5\text{ V to } \pm 18\text{ V}$	$-V_S + 1.2$		$+V_S - 1.4$	$-V_S + 1.2$		$+V_S - 1.4$	V	

Parameter	Test Conditions	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
Over Temperature Short-Circuit Current	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	$-V_S + 1.6$		$+V_S - 1.5$	$-V_S + 1.6$		$+V_S - 1.5$	V mA

<sup>1</sup> 一方の入力をグラウンドに接続、 $G = 1$ 。

## オペアンプ仕様

特に指定がない限り、 $V_S = \pm 15\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $R_L = 2\text{ k}\Omega$ 。

表 3.

Parameter	Test Conditions	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
<b>INPUT CHARACTERISTICS</b>								
Offset Voltage, $V_{OS}$			40			20		$\mu\text{V}$
Average TC	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		4			2		$\mu\text{V}/^\circ\text{C}$
Input Bias Current <sup>1</sup>			10			8		nA
	$T_A = -40^\circ\text{C}$		20			16		nA
	$T_A = +85^\circ\text{C}$		10			8		nA
Input Offset Current			2			0.5		nA
Over Temperature	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		2			0.5		nA
Input Voltage Range		$-V_S + 1.2$		$+V_S - 1.2$	$-V_S + 1.2$		$+V_S - 1.2$	V
Open-Loop Gain		100	125		116	125		dB
Common-Mode Rejection Ratio		100			100			dB
Power Supply Rejection Ratio		90	110		94	110		dB
Voltage Noise Density			40			40		$\text{nV}/\sqrt{\text{Hz}}$
Voltage Noise	$f = 0.1\text{ Hz}$ to $10\text{ Hz}$		2.2			2.2		$\mu\text{V p-p}$
<b>DYNAMIC PERFORMANCE</b>								
Gain Bandwidth Product			1			1		MHz
Slew Rate			2.6			2.6		$\text{V}/\mu\text{s}$
<b>OUTPUT CHARACTERISTICS</b>								
Output Swing	$V_S = \pm 2.3\text{ V}$ to $\pm 5\text{ V}$	$-V_S + 1.1$		$+V_S - 1.2$	$-V_S + 1.1$		$+V_S - 1.2$	V
Over Temperature	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	$-V_S + 1.4$		$+V_S - 1.3$	$-V_S + 1.4$		$+V_S - 1.3$	V
Output Swing	$V_S = \pm 5\text{ V}$ to $\pm 18\text{ V}$	$-V_S + 1.2$		$+V_S - 1.4$	$-V_S + 1.2$		$+V_S - 1.4$	V
Over Temperature	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	$-V_S + 1.6$		$+V_S - 1.5$	$-V_S + 1.6$		$+V_S - 1.5$	V
Short-Circuit Current			18			18		mA

<sup>1</sup> オペアンプは NPN の入力ステージを使っているため、入力に常に入力バイアス電流が流入しています。

## 内蔵抵抗回路

特に指定がない限り、内部オペアンプ A1 で使用、 $T_A = 25^\circ\text{C}$ 。外部オペアンプの帰還ループでの使用は推奨できません。

表 4.

Parameter	Test Conditions	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
Nominal Resistor Value			20			20		k $\Omega$
Resistor Matching				0.1			0.03	%
Matching Temperature Coefficient	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$			5			1	ppm/ $^\circ\text{C}$
Absolute Resistor Accuracy				0.2			0.1	%
Absolute Temperature Coefficient	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$			-50			-50	ppm/ $^\circ\text{C}$

## 電源仕様および温度仕様

特に指定がない限り、 $V_S = \pm 15\text{ V}$ 、 $V_{\text{REF}} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

表 5.

Parameter	Test Conditions	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
<i>POWER SUPPLY</i>								
Operating Range		$\pm 2.3$		$\pm 18$	$\pm 2.3$		$\pm 18$	V
Quiescent Current	In-amp + two op amps		2	2.3		2	2.3	mA
Over Temperature	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$			2.5			2.5	mA
<i>TEMPERATURE RANGE</i>								
Specified Performance		-40		+85	-40		+85	$^\circ\text{C}$
Operational Performance <sup>1</sup>		-40		+125	-40		+125	$^\circ\text{C}$

<sup>1</sup>  $85^\circ\text{C}$ ~ $125^\circ\text{C}$ での動作予測については、代表的性能特性のセクションを参照してください。

## 絶対最大定格

表 6.

Parameter	Rating
Supply Voltage	±18 V
Output Short-Circuit Current	Indefinite
Input Voltage	
Common-Mode	±V <sub>S</sub>
Differential	±V <sub>S</sub>
Storage Temperature Range	-65°C to +130°C
Operating Temperature Range <sup>1</sup>	-40°C to +125°C
Lead Temperature (Soldering, 10 sec)	300°C
Junction Temperature	130°C
ESD (Human Body Model)	2000 V
ESD (Charge Device Model)	500 V
ESD (Machine Model)	200 V

<sup>1</sup>仕様性能に対する温度範囲は、-40～+85°Cです。85°C～125°Cでの動作予測については、代表的な性能特性のセクションを参照してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 熱特性

仕様は、自然空冷のデバイスで規定。

表 7.

Package	θ <sub>JA</sub>	Unit
16-Lead LFCSP_VQ	86	°C/W

## ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明

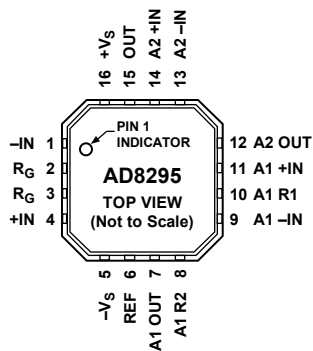


図 2. ピン配置

表 8. ピン機能の説明

ピン番号	記号	説明
1	-IN	計装アンプの負入力。
2、3	R <sub>G</sub>	計装アンプのゲイン設定抵抗ピン。
4	+IN	計装アンプの正入力。
5	-V <sub>S</sub>	負電源。
6	REF	計装アンプのリファレンス電圧ピン。低インピーダンス・ソースで駆動。出力はこのピンを基準とします。
7	A1 OUT	オペアンプ A1 の出力。
8	A1 R2	抵抗 R2 のピン。内部でオペアンプ A1 の反転入力に接続。
9	A1 -IN	オペアンプ A1 の反転入力。抵抗分圧器の midpoint。
10	A1 R1	抵抗 R1 のピン。内部でオペアンプ A1 の反転入力に接続。
11	A1 +IN	オペアンプ A1 の非反転入力。
12	A2 OUT	オペアンプ A2 の出力。
13	A2 -IN	オペアンプ A2 の反転入力。
14	A2 +IN	オペアンプ A2 の非反転入力。
15	OUT	計装アンプ出力。
16	+V <sub>S</sub>	正電源。



## 代表的な性能特性

### 計装アンプ

特に指定がない限り、 $V_S = \pm 15\text{ V}$ 、 $REF = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $R_L = 10\text{ k}\Omega$ 。

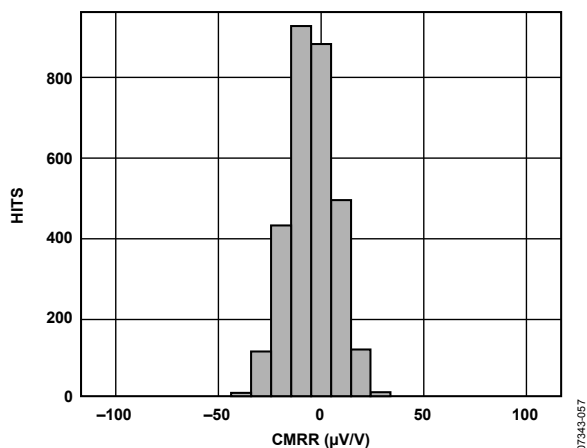


図 3. CMRR(Typ)の分布、 $G = 1$

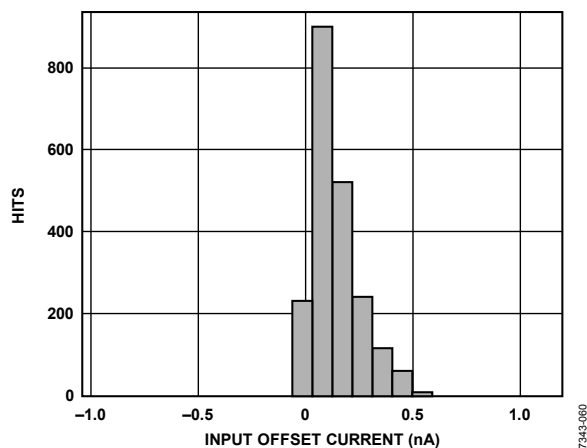


図 6. 入力オフセット電流(typ)の分布

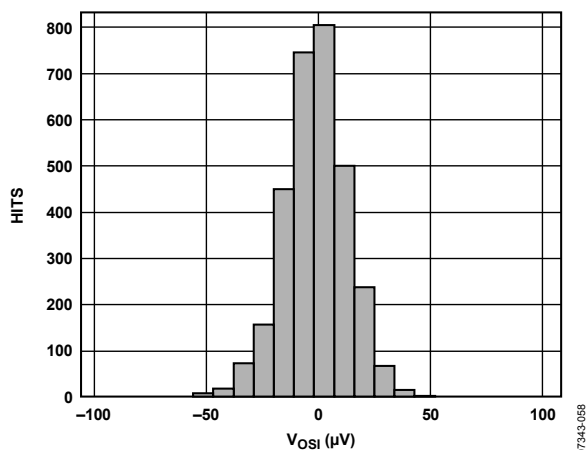


図 4. 入力オフセット電圧(typ)の分布

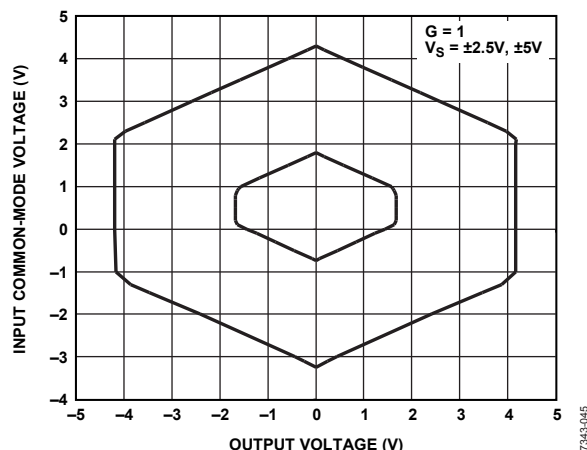


図 7. 入力コモン・モード範囲対出力電圧  
 $G = 1$ 、 $V_S = \pm 2.5\text{ V}$ 、 $\pm 5\text{ V}$ 、 $REF = 0\text{ V}$

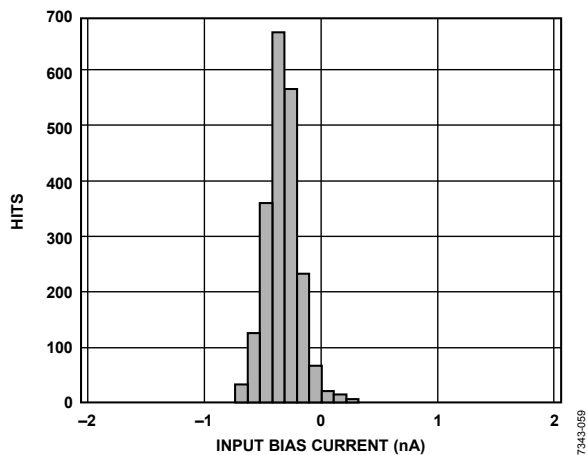


図 5. 入力バイアス電流(Typ)の分布

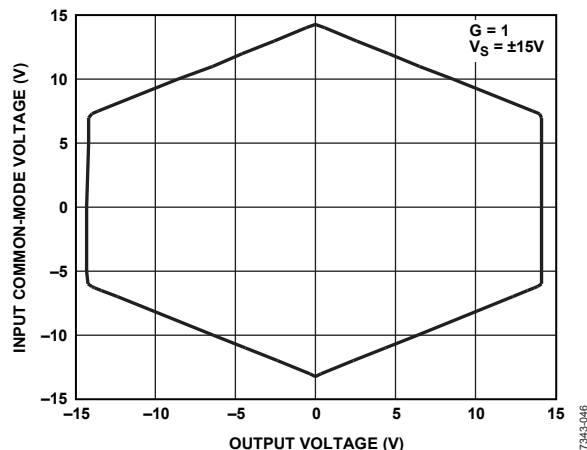
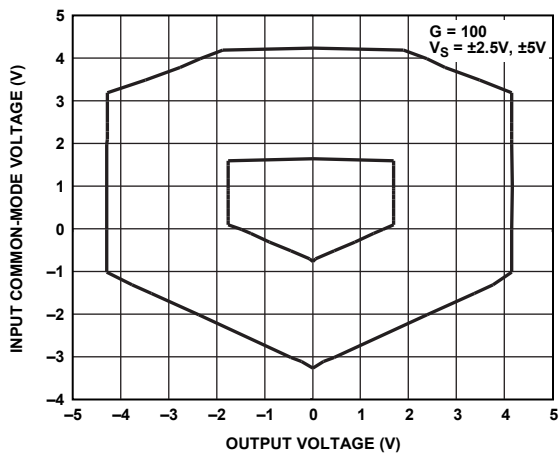


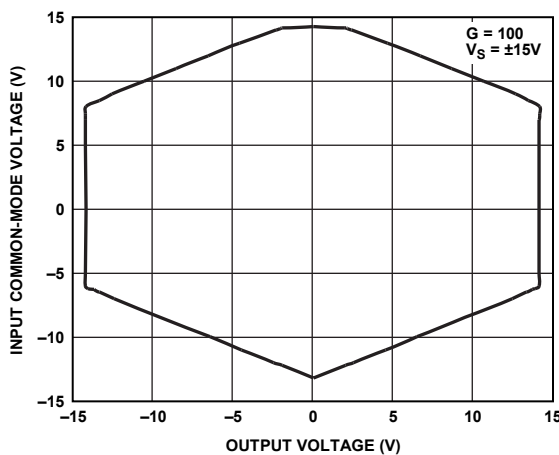
図 8. 入力コモン・モード範囲対出力電圧

$G = 1$ 、 $V_S = \pm 15\text{ V}$ 、 $\text{REF} = 0\text{ V}$



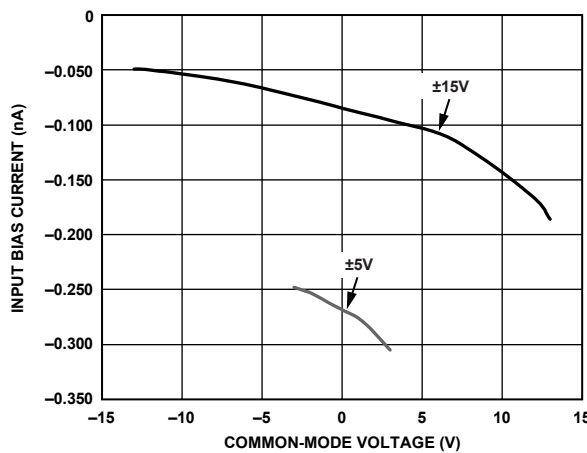
07343-047

図 9. 入力コモン・モード範囲対出力電圧  
 $G = 100$ 、 $V_S = \pm 2.5\text{ V}$ 、 $\pm 5\text{ V}$ 、 $\text{REF} = 0\text{ V}$



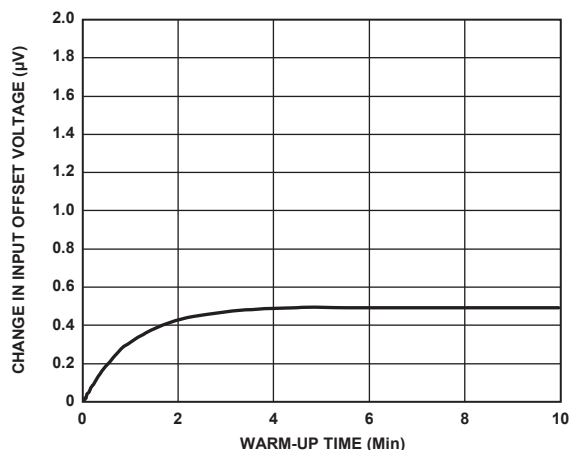
07343-048

図 10. 入力コモン・モード範囲対出力電圧  
 $G = 100$ 、 $V_S = \pm 15\text{ V}$ 、 $\text{REF} = 0\text{ V}$



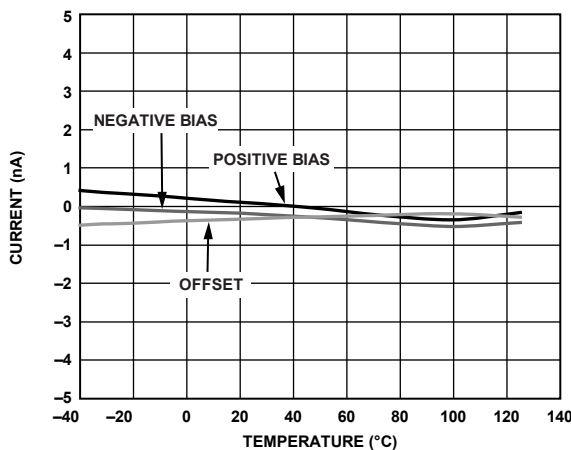
07343-051

図 11. 入力バイアス電流対同相モード電圧



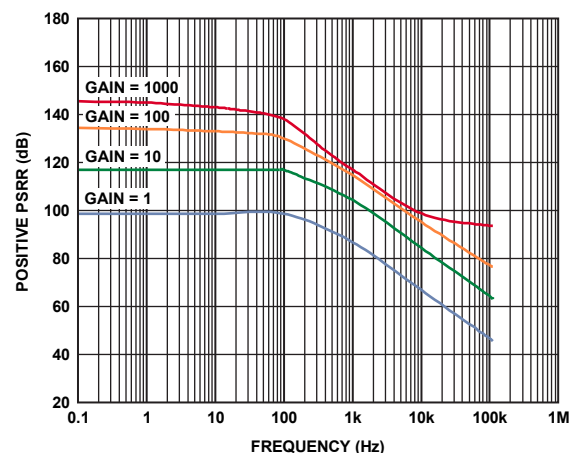
07343-052

図 12. 入力オフセット電圧変化対ウォームアップ時間



07343-053

図 13. 入力バイアス電流とオフセット電流の温度特性



07343-049

図 14. 正側 PSRR の周波数特性、 $\text{RTI}$ 、 $G = 1 \sim 1000$

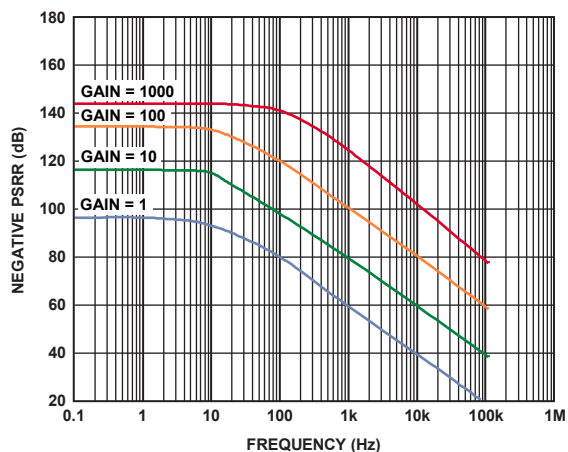


図 15.負側 PSRR の周波数特性、RTI、G = 1~1000

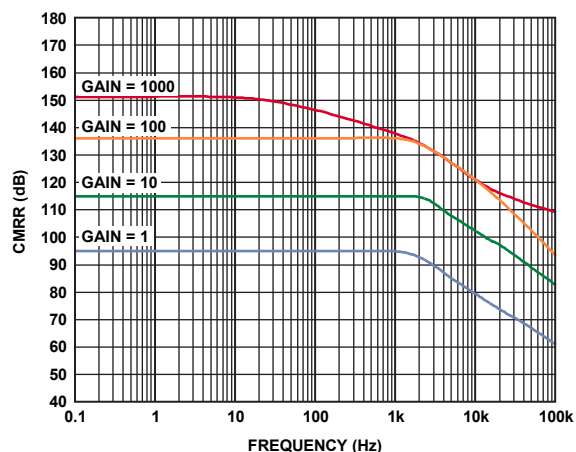


図 18.CMRR の周波数特性、RTI

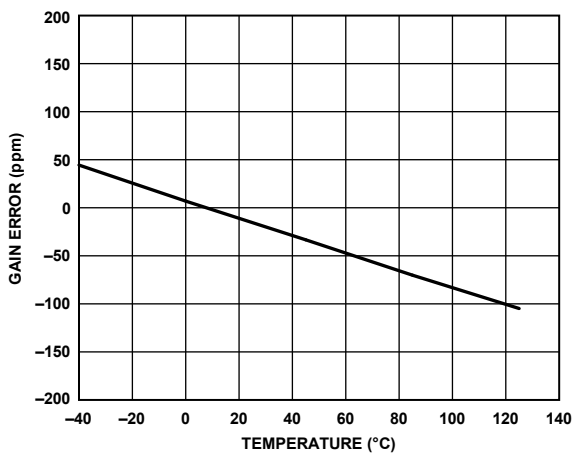


図 16.ゲイン誤差の温度特性、G = 1

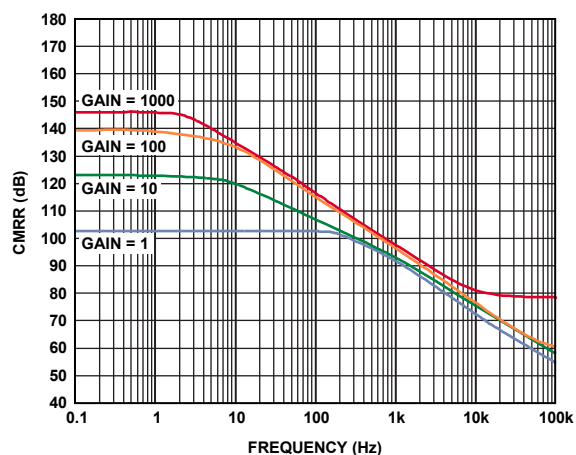


図 19.CMRR の周波数特性、RTI、1 kΩ ソース不平衡

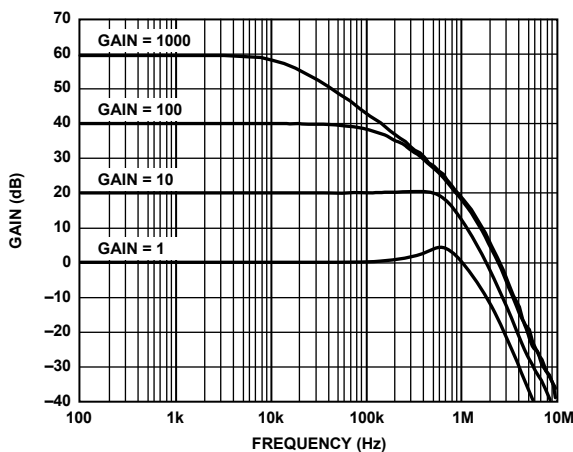


図 17.ゲインの周波数特性

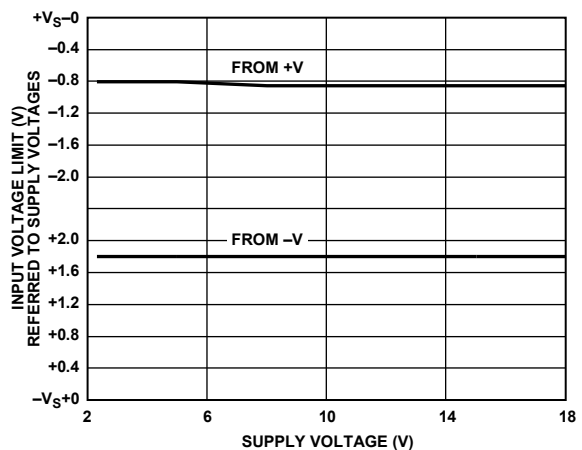


図 20.入力電圧限界値対電源電圧、G = 1

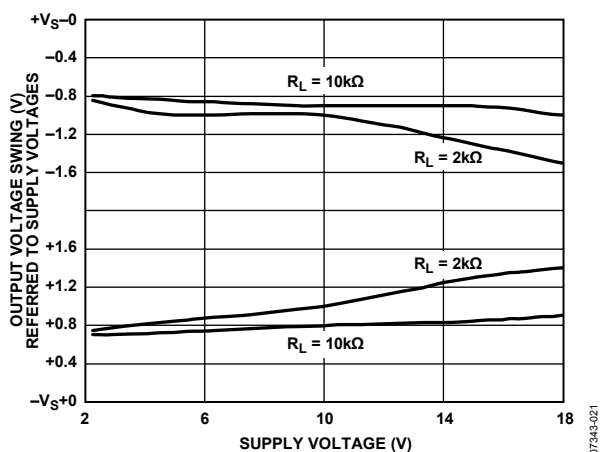


図 21.出力電圧振幅対電源電圧、G = 1

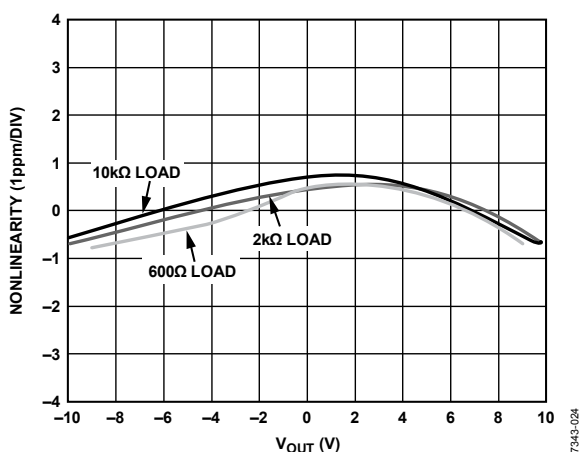


図 24.ゲイン非直線性、G = 1

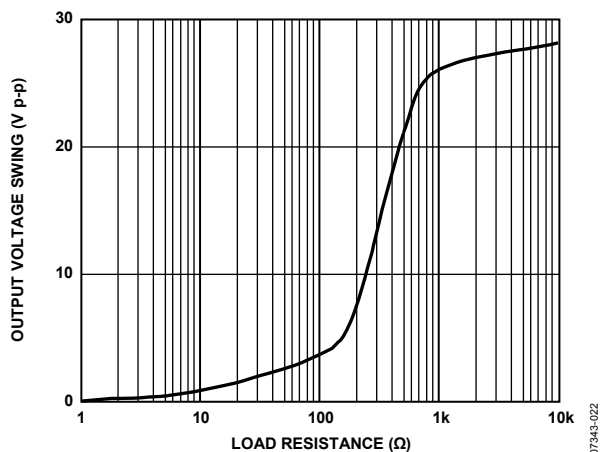


図 22.出力電圧振幅対負荷抵抗

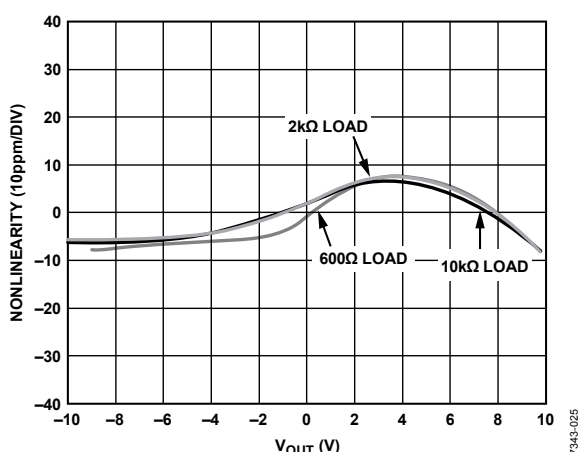


図 25.ゲイン非直線性、G = 100

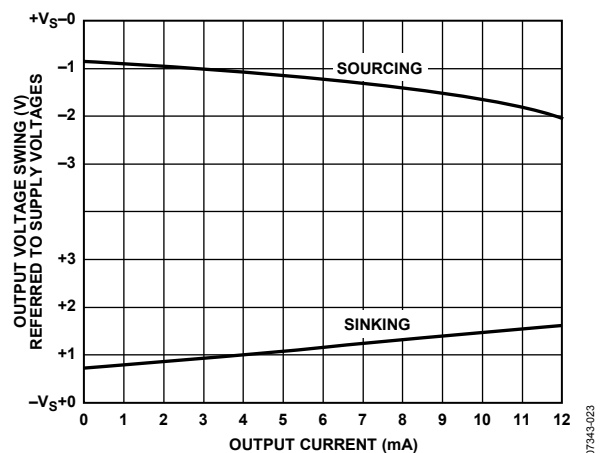


図 23.出力電圧振幅対出力電流、G = 1

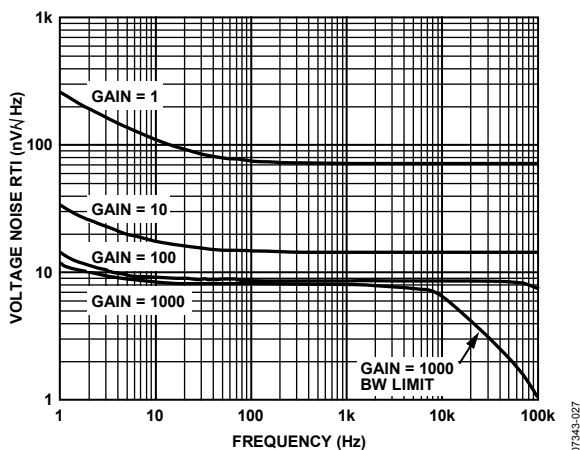


図 26.電圧ノイズ・スペクトル密度の周波数特性、G = 1~1000

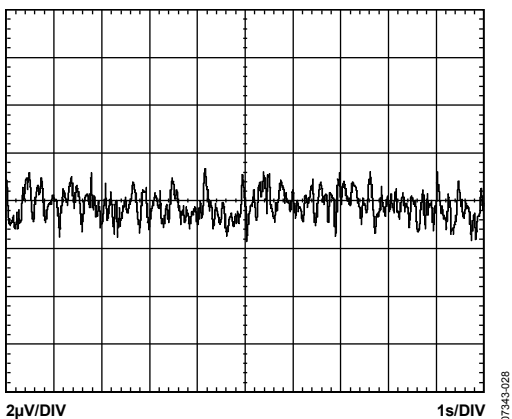


図 27. 0.1 Hz~10 Hz での RTI 電圧ノイズ、G = 1

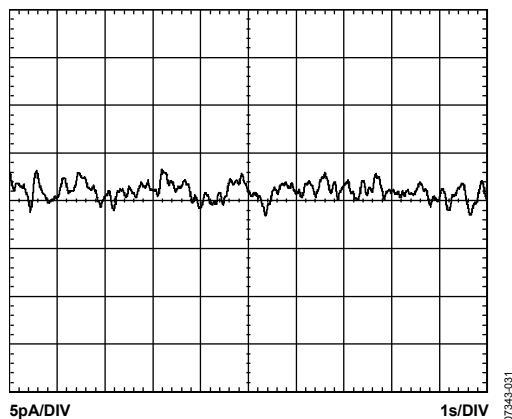


図 30. 0.1 Hz~10 Hz での電流ノイズ

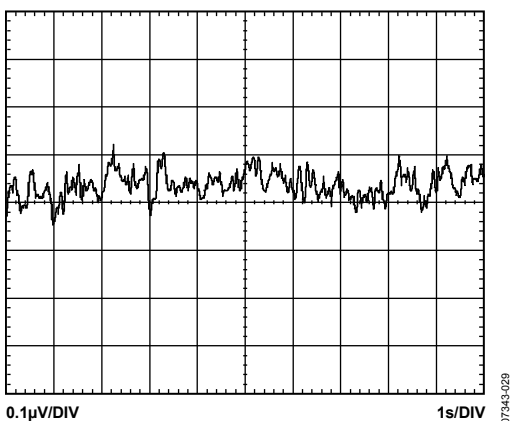


図 28. 0.1 Hz~10 Hz での RTI 電圧ノイズ、G = 1000

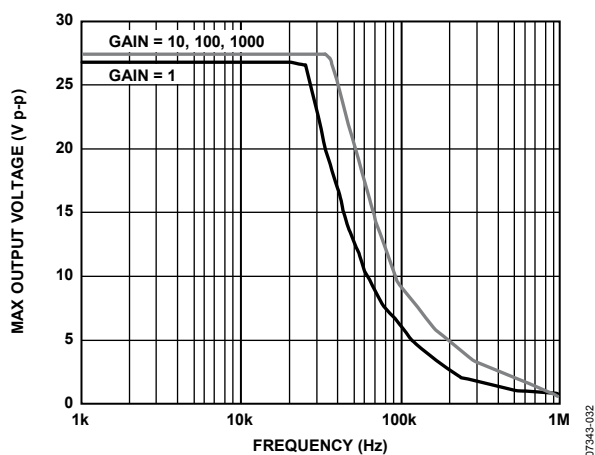


図 31. 大信号周波数応答

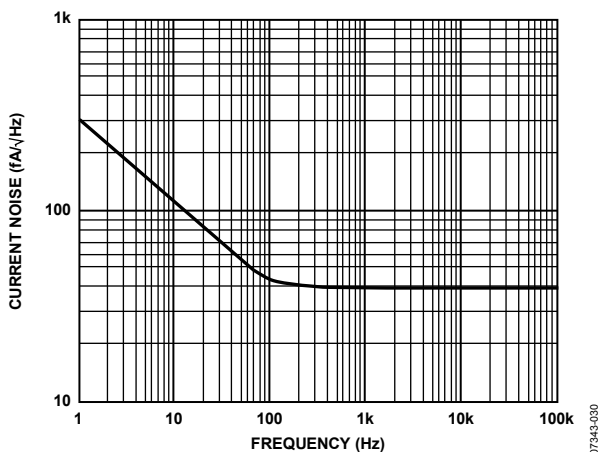


図 29. 電流ノイズ・スペクトル密度の周波数特性

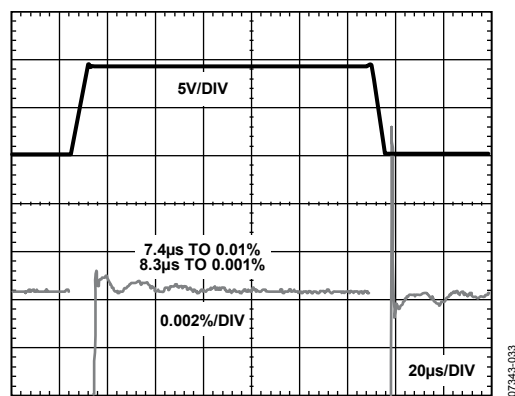
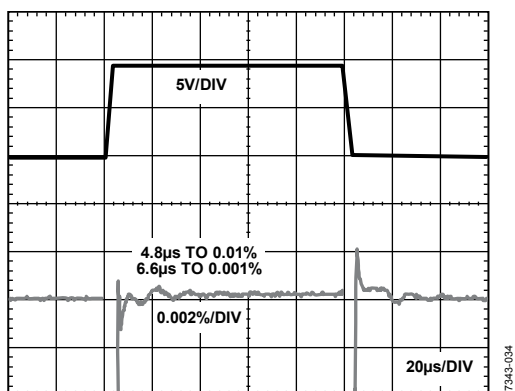
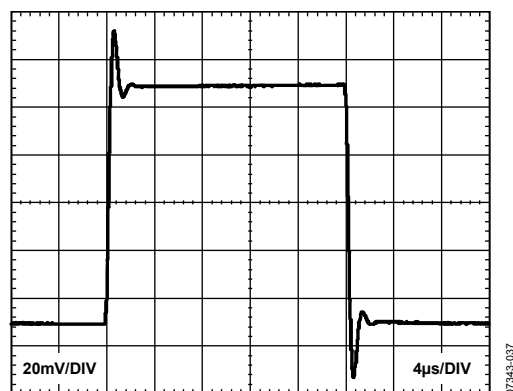
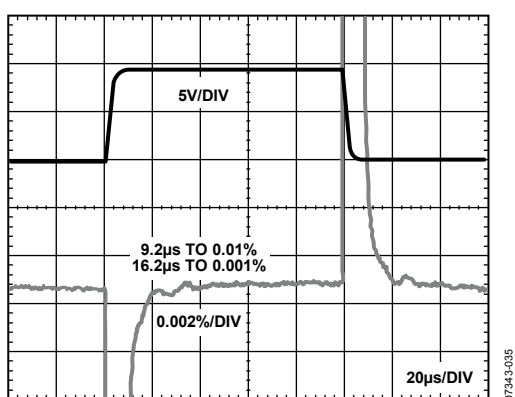
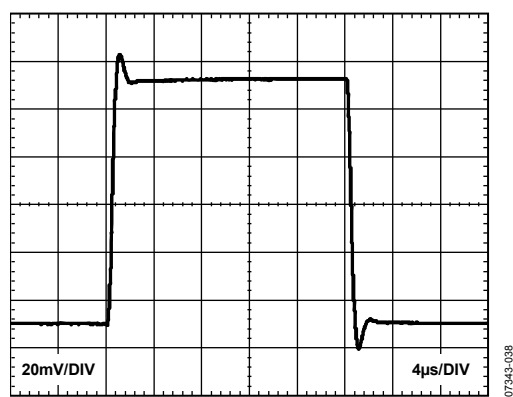
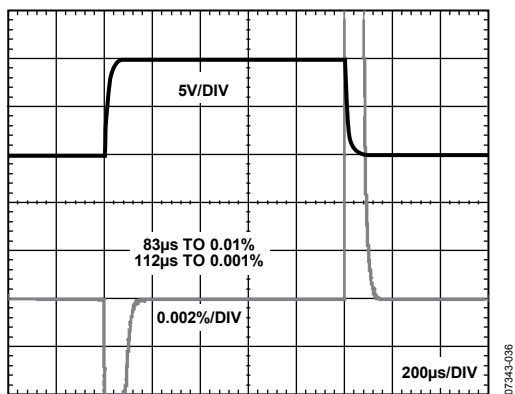
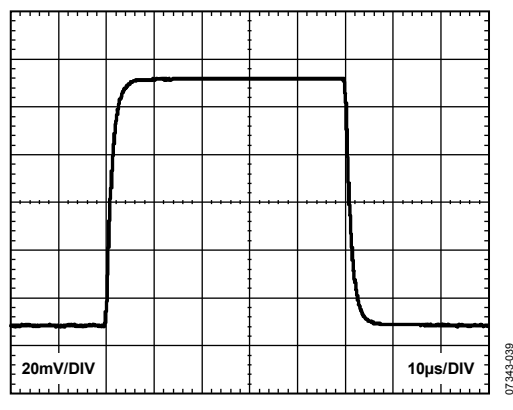


図 32. 大信号パルス応答とセトリング・タイム、G = 1

図 33.大信号パルス応答とセトリング・タイム、 $G = 10$ 図 36.小信号パルス応答、 $G = 1$ 、 $R_L = 2 \text{ k}\Omega$ 、 $C_L = 100 \text{ pF}$ 図 34.大信号パルス応答とセトリング・タイム、 $G = 100$ 図 37.小信号パルス応答、 $G = 10$ 、 $R_L = 2 \text{ k}\Omega$ 、 $C_L = 100 \text{ pF}$ 図 35.大信号パルス応答とセトリング・タイム、 $G = 1000$ 図 38.小信号パルス応答、 $G = 100$ 、 $R_L = 2 \text{ k}\Omega$ 、 $C_L = 100 \text{ pF}$

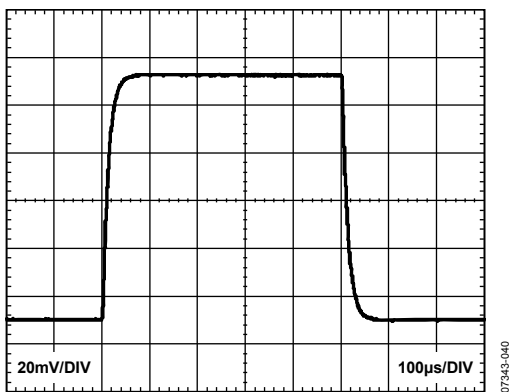


図 39. 小信号パルス応答、 $G = 1000$ 、 $R_L = 2 \text{ k}\Omega$ 、 $C_L = 100 \text{ pF}$

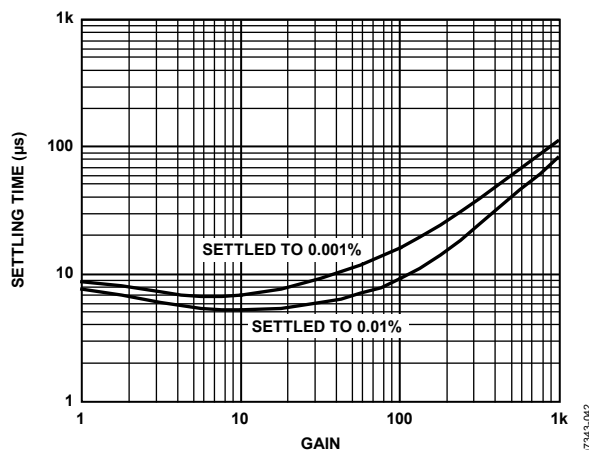


図 41. セトリング・タイム対ゲイン、10 V ステップ

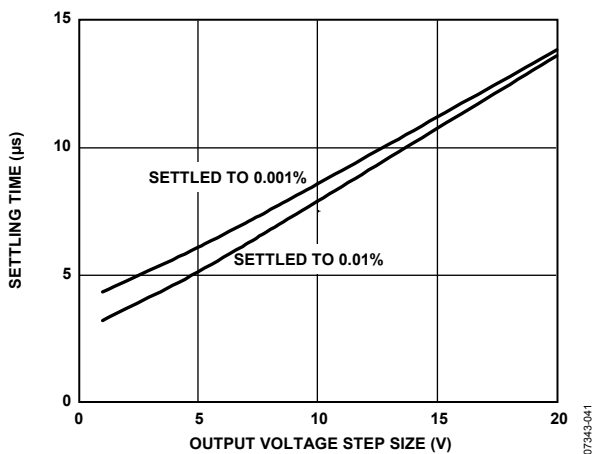


図 40. セトリング・タイム対ステップ・サイズ、 $G = 1$

### オペアンプ

特に指定がない限り、 $V_S = \pm 15\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $R_L = 10\text{ k}\Omega$ 、オペアンプ A1、オペアンプ A2。

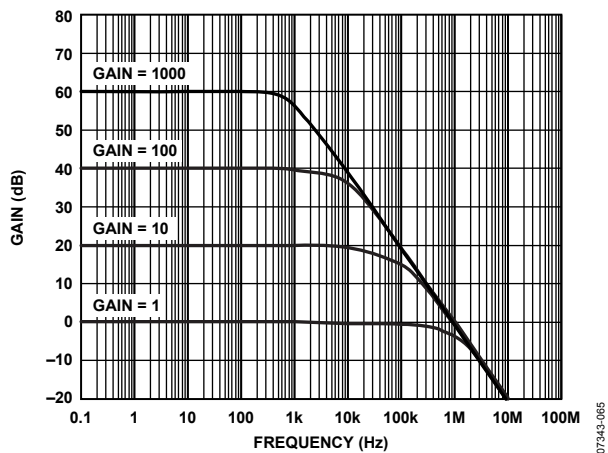


図 42. クローズド・ループ・ゲインの周波数特性、 $G = 1 \sim 1000$

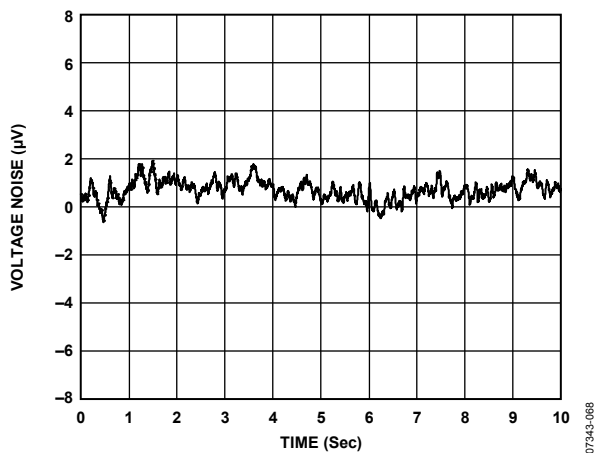


図 45. 0.1~10 Hz でのノイズ

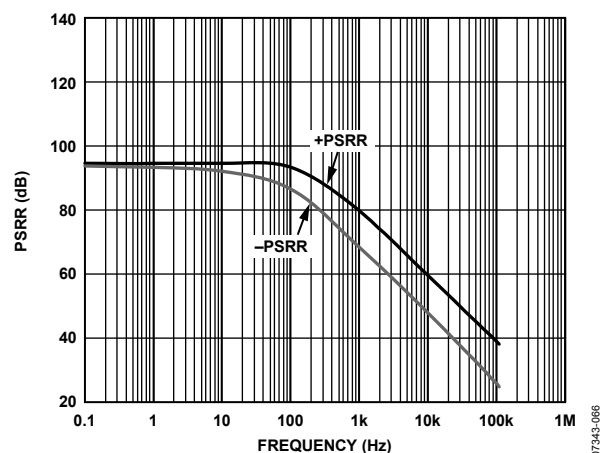


図 43. PSRR の周波数特性

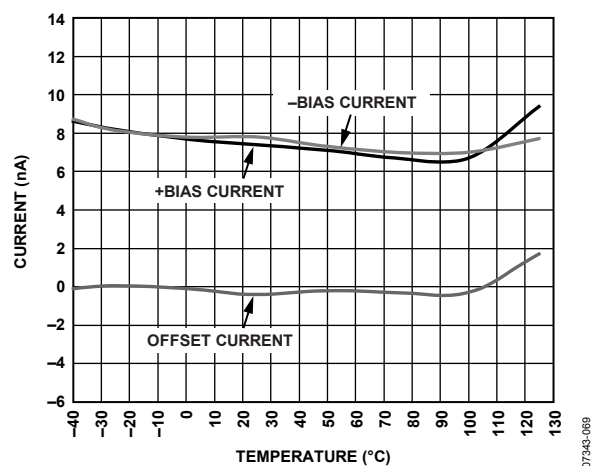


図 46. 入力バイアス電流と入力オフセット電流の温度特性

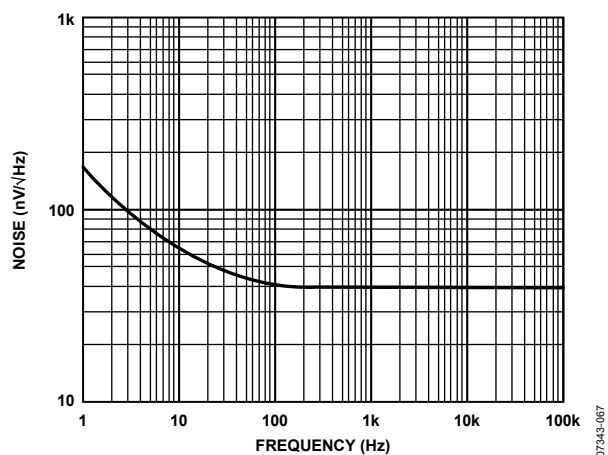


図 44. 電圧ノイズ密度の周波数特性

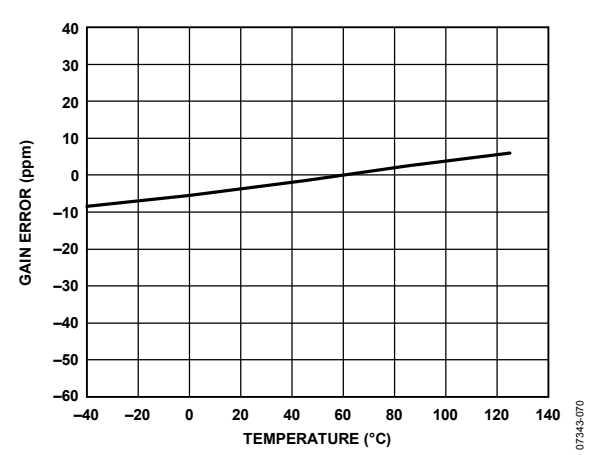


図 47. ゲイン・ドリフト、内蔵抵抗分圧器を使用、 $G = 1$



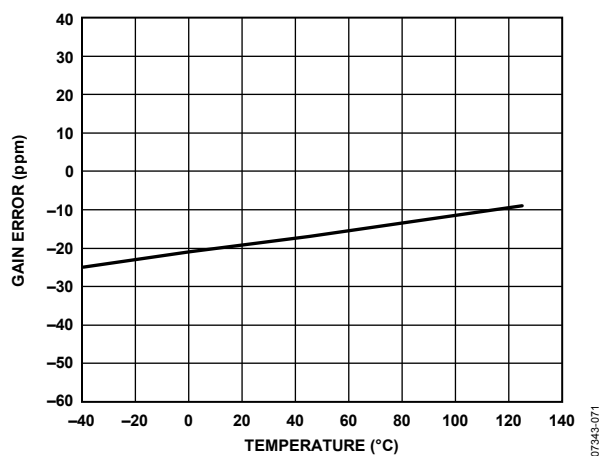


図 48. ゲイン・ドリフト、内蔵抵抗分圧器を使用、 $G = 2$

システム

特に指定がない限り、 $V_S = \pm 15\text{ V}$ 、 $V_{REF} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

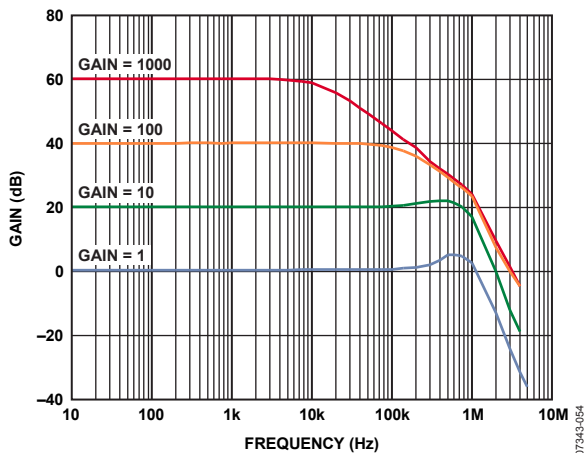


図 49. 差動出力構成ゲインの周波数特性

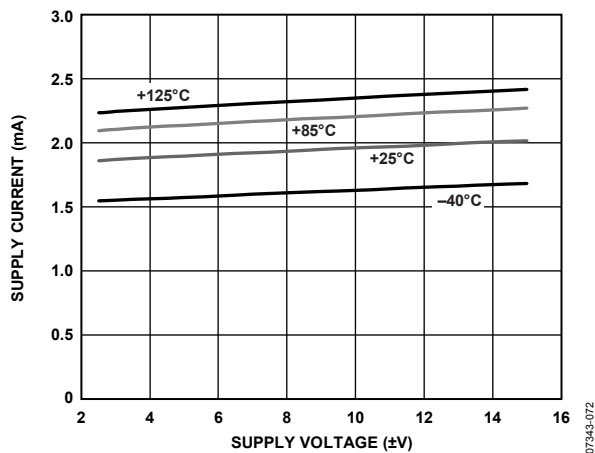


図 51. 電源電流対電源電圧

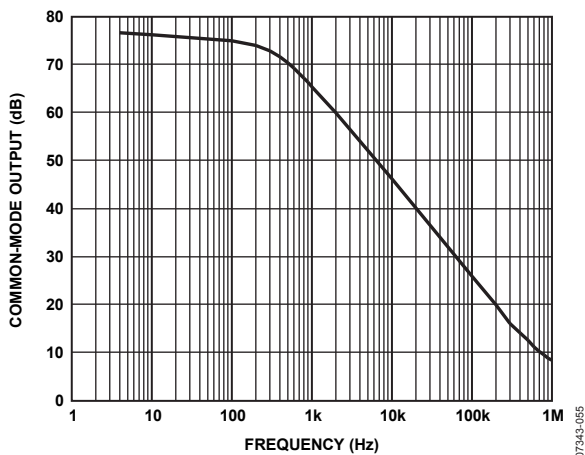


図 50. 差動出力構成コモン・モード出力の周波数特性

## 動作原理

AD8295 は、図 52 に示すように、高精度計装アンプ、2 個の汎用オペアンプ、高精度抵抗アレイを内蔵しています。これらのコンポーネントを使用すると、大部分の一般的なアプリケーションで、シンプルなピン・ストラッピングを使って IC に直接配線することができます。プリント回路ボード(PCB)スペースを節約するだけでなく、温度ドリフトと抵抗偏差誤差を小さくできるため回路性能も向上させることができます。

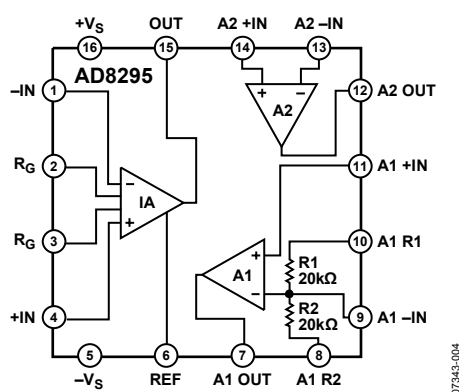


図 52.機能ブロック図

## 汎用オペアンプ

AD8295 は独立に使用できる 2 個の汎用オペアンプを内蔵しています。これらのオペアンプを使うと、多くの一般的なアプリケーション回路用にシンプルなピン・ストラッピングが可能です。

オペアンプ A1 では、反転入力が高精度の 2:1 電圧分圧抵抗回路に接続されています。この回路は IC に内蔵されているため、これらの抵抗は精確に一致しており、温度変動に対しても互いに一致して変化します。オペアンプ A1 とその抵抗回路を使って、優れたゲイン精度とゲイン・ドリフトを持つゲイン=2 の非反転ステージまたはゲイン=-1 の反転ステージを構成することができます。

オペアンプ A2 は、標準の反転入力と非反転入力および出力を持つ従来型のオペアンプです。

## 計装アンプ

### ゲインの選択

AD8295 の伝達関数は次式で表されます。

$$V_{OUT} = G \times (V_{IN+} - V_{IN-}) + V_{REF}$$

ここで、 $R_G$  ピン間に抵抗を接続すると、AD8295 のゲインは次式で与えられます。

$$G = 1 + \frac{49.4 \text{ k}\Omega}{R_G}$$

抵抗値は、表 9 または次のゲイン式から得られます。

$$R_G = \frac{49.4 \text{ k}\Omega}{G - 1}$$

表 9.1%抵抗を使った場合のゲイン

1% Standard Table Value of $R_G$	Calculated Gain
49.9 k $\Omega$	1.990
12.4 k $\Omega$	4.984
5.49 k $\Omega$	9.998
2.61 k $\Omega$	19.93
1.00 k $\Omega$	50.40
499 $\Omega$	100
249 $\Omega$	199.4
100 $\Omega$	495
49.9 $\Omega$	991

ゲイン抵抗を使わない場合は、AD8295 は  $G = 1$  (デフォルト) に設定されます。ゲイン精度は、 $R_G$  の精度と表 2 の仕様に記載する精度の組み合わせになり、温度に対する精度も含まれます。ゲイン抵抗を使用しない場合、ゲイン誤差とゲイン・ドリフトは最小に維持されます。

## コモン・モード入力電圧範囲

AD8295 計装アンプのアーキテクチャは内部ゲインに適用されているため、コモン・モード電圧が除去されます。このため、増幅された信号とコモン・モード信号の組み合わせが AD8295 の内部ノードを通過します。個々の入力信号と出力信号が電圧電源により制限されない場合でも、この組み合わせ信号が電圧電源により制限されてしまうことがあります。図 7~図 10 に、種々の出力電圧と電源電圧に対する許容コモン・モード入力電圧範囲を示します。

図 7~図 10 で、内部電圧の制限が問題となる場合、計装アンプ・ゲインを 1/2 だけ小さくして、2 つ目の  $G = 2$  ステージを追加することにより、コモン・モード範囲を向上させることができます。図 53 に、AD8295 の内部回路を使って、外付け部品なしで、この増幅を実現する方法を示します。

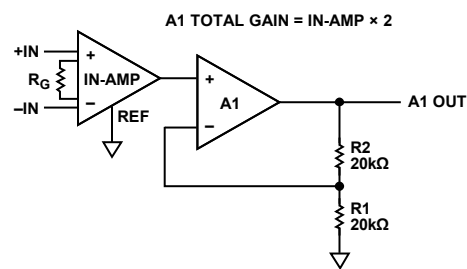


図 53.後段ステージにゲインを追加することによる入力コモン・モード範囲の拡張

## リファレンス・ピン

AD8295 の出力電圧は、リファレンス・ピンの電位を基準にして発生されます。これは、出力信号を精確な DC レベルにオフセットさせる必要がある場合に便利です。

リファレンス・ピン入力を電源レールより少し高く駆動することができます。REF ピンは ESD ダイオードで保護されているため、REF 電圧は  $+V_S$  または  $-V_S$  を 0.3 V 以上超えることはできません。

最適性能を得るためには、REF ピンへ接続するソース・インピーダンスを  $1\ \Omega$  以下にする必要があります。REF ピンのインピーダンスが大きくなると、アンプの CMRR 性能が大幅に低下します。リファレンス・ソースの出力インピーダンスが大きい場合(たとえば、抵抗分圧)、REF ピンを駆動する前に信号をバッファする必要があります。内蔵オペアンプ A1 または A2 をこの目的に使うことができます(図 54)。

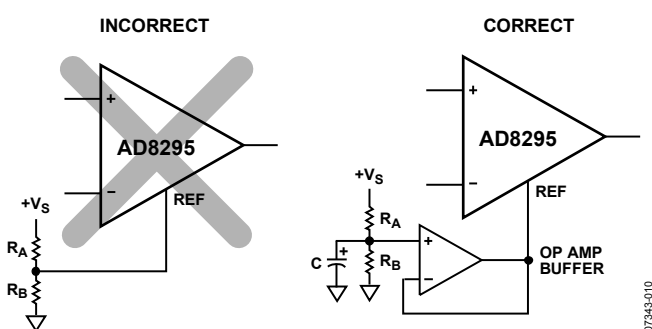


図 54. リファレンス電圧ピンの駆動

リファレンスのノイズは直接出力に現れます。このため、図 54 では、コンデンサ C を接続して、正電源ラインの高周波ノイズを除去しています。電源のノイズが小さい場合には、コンデンサは不要です。フィルタ周波数はノイズの除去とスタートアップ・タイムとの間のトレードオフにより、次式で与えられます。

$$f_{LOWPASS} = \frac{1}{2\pi C \frac{R_A R_B}{R_A + R_B}}$$

## レイアウト

AD8295 は高精度デバイスです。PCB レベルで最適性能を確保するためには、ボード・レイアウトに注意が必要です。AD8295 ピンは、このために最適は位置されています。AD8295 のパッケージは大部分の LFCSP パッケージとは異なり、チップの下を配線とビアで使用できるようにサーマル・パッドなしでデザインされています。

最大のシステム性能を得るためにはボード・レイアウトを注意深く行う必要があります。ゲイン設定抵抗から RG ピンまでのパターンは、寄生インダクタンスを小さくするためにできるだけ短くする必要があります。最も正確な出力を安定して得るためには、REF ピンからのパターンは AD8295 に近くのグラウンド(図 47)または AD8295 に近いグラウンドを基準とする電圧に接続する必要があります。

## 全周波数でのコモン・モード除去

AD8295 の CMRR は全周波数で一般的な計装アンプより高くなっています。このため、ライン・ノイズとその高調波のような外乱に対する耐性が優れています。AD8295 のピン配置と隠れたパドル・パッケージは、正しいレイアウトによりこの性能の利点をフルに利用できるようにデザインされています。

レイアウトが正しくないと、コモン・モード信号が差動信号に変換されて計装アンプに到達することがあります。このような変換は、入力バス相互の周波数応答が異なる場合に発生します。周波数に対して CMRR を高く維持するためには、各バスの入力ソース・インピーダンスと容量が一致している必要があります。入力バスへソース抵抗(たとえば入力保護)を追加するときは、計装アンプ入力に近くに接続して、PCB パターンの寄生容量との相互作用を小さくする必要があります。

ゲイン設定ピンの寄生容量も、周波数に対する CMRR に影響を与えます。RG 抵抗へのライン長はできるだけ短くする必要があります。ボード・デザインでゲイン設定ピンに部品(たとえばスイッチまたはジャンパ)を接続する場合は、できるだけ寄生容量の小さい部品を選ぶ必要があります。

## 未使用オペアンプ

内部オペアンプを使用しない場合は、ユニティ・ゲイン設定にし、非反転入力をオペアンプ入力範囲内のバイアス・ポイントに接続しておく必要があります。これらの接続により、AD8295 オペアンプの消費電力が最小になり、AD8295 の内部電源を乱しません。これらの接続は、いくつかのアプリケーションの図内に点線で示します。

## リファレンス電圧

AD8295 の計装アンプ・セクションの出力電圧は、リファレンス・ピン(REF)を基準にして発生されます。REF ピンを該当するローカル・グラウンドに接続するように注意してください。

## 電源

安定な DC 電圧を使って、計装用アンプに電源を供給する必要があります。電源ピンのノイズは性能に悪影響を与えることがあります。PSRR 性能カーブの詳細については、図 14 と図 15 のセクションを参照してください。

0.1  $\mu\text{F}$  のコンデンサを各電源ピンのできるだけ近くに配置する必要があります。低周波数用の 10  $\mu\text{F}$  タンタルは、IC から離れて配置することができます。多くの場合、10  $\mu\text{F}$  のバイパス・コンデンサは他の同じボード上の他の IC と共用することができます。

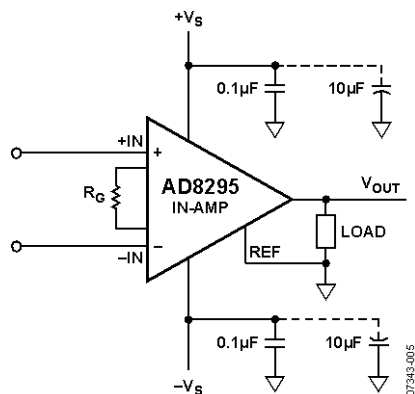


図 55. 電源デカップリング、REF、ローカル・グラウンド基準の出力

## 入力保護

AD8295 のすべてのピンは、入力のダイオードにより ESD に対して保護されています。電源電圧を超える電圧が加わる場合には、入力に直列に抵抗を接続して電流を制限する必要があります。抵抗は、過負荷状態で内部 ESD ダイオードに 6 mA を超える電流が流れないように選択する必要があります。これらの抵抗は、RFI 保護に使用するものと同じにすることができます(詳細については、RF 干渉のセクション参照)。

心臓除細動器のように AD8295 に非常に大きな過負荷電圧が入力されるアプリケーションの場合には、外付け直列抵抗と、BAV199L、FJH1100、または SP720 のようなローリーク・ダイオード・クランプを使う必要があります。

## 入力バイアス電流のリターン・パス

AD8295 の入力バイアス電流には、グラウンドへのリターン・パスが必要です。熱電対のように信号源にリターン電流パスがない場合には、図 58 に示すように設ける必要があります。そうしないと、入力電流により入力容量が充電されて、計装アンプがターンオフするか、飽和してしまいます。

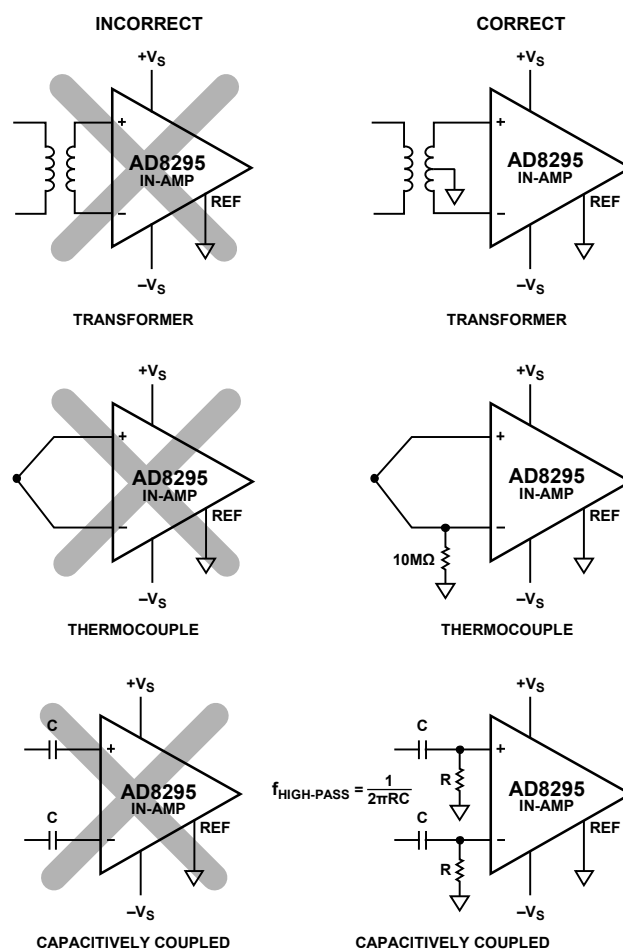


図 56. 入力バイアス電流リターン・パスの追加

## RF 干渉

強い RF 信号の存在するアプリケーションでアンプが使われる場合には、RF の干渉が問題になります。AD8295 の高精度回路では、RF 信号が整流されて DC オフセット電圧誤差として現れることがあります。この整流を防止するためには、入力の前にローパス・フィルタを接続します。図 57 に、計装アンプの前に置くこのような回路を示します。このフィルタは、差動モードとコモン・モードの帯域幅を次式のように制限します。

$$f_{\text{FILTER}}(\text{Diff}) = \frac{1}{2\pi R(2C_D + C_C)}$$

$$f_{\text{FILTER}}(\text{CM}) = \frac{1}{2\pi RC_C}$$

ここで、 $C_D \geq 10C_C$

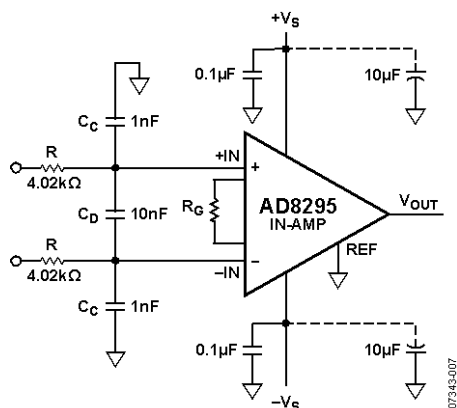


図 57.RFI の除去

カットオフ周波数が低いほど、RFI 耐性が強化されます。正入力のリファレンス・ピンでの帰還を利用しないため、DC 性能にはオペアンプと抵抗回路の誤差が含まれます。AD8295 の CMRR が低下するため、Cc コンデンサの精度は重要です。Cb は Cc の少なくとも 10 倍にすることが推奨されます。

## 差動出力

AD8295 をピン・ストラップして差動出力にすることができます。簡略化した回路図を図 58 に、フル・ピン接続を図 59 に、それぞれ示します。この構成では、計装アンプを差動電圧の維持に、オペアンプをコモン・モード電圧の維持に、それぞれ使っています。計装アンプがリファレンス・ピンを基準とする出力を精確に制御するため、この回路はシングルエンド出力構成と同じ優れた DC 性能を持っています。差動出力とコモン・モード出力の伝達関数は次のようになります。

$$V_{DIFF\_OUT} = V_{OUT+} - V_{OUT-} = G \times (V_{IN+} - V_{IN-})$$

$$V_{CM\_OUT} = (V_{OUT+} + V_{OUT-})/2 = V_{REF}$$

ここで、

$$G = 1 + \frac{49.4 \text{ k}\Omega}{R_G}$$

この構成の様子はフル規定されています(表 2、図 49、図 50 参照)。DC 性能はシングルエンド構成と同じですが、AC 性能は少し異なります。

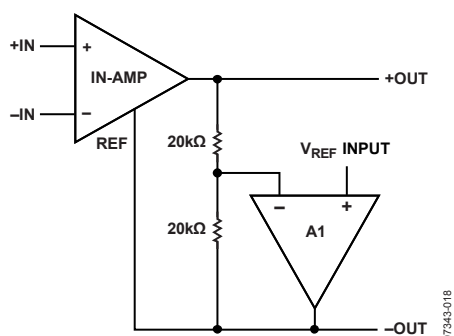
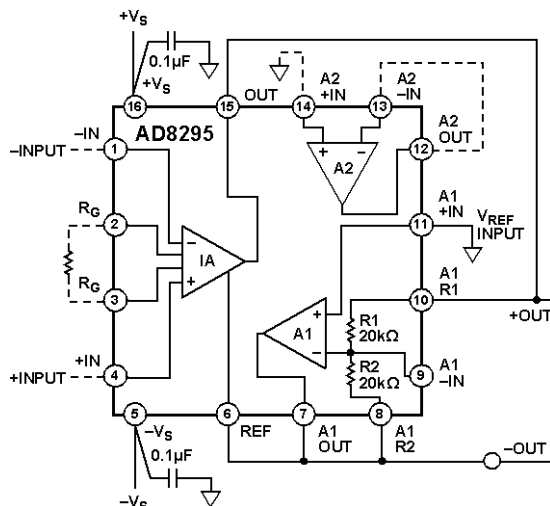


図 58.オペアンプを使用した差動出力



NOTES  
1. CONNECT AS SHOWN IF A2 IS NOT BEING USED.

図 59.最小部品接続の差動出力

外付け部品が不要なもう 1 つの差動出力構成を図 60 に示します。前の回路とは異なり、この構成では反転オペアンプ構成では、計装アンプのゲインを 2 倍にしています。この構成では、計装アンプのゲインが小さくなるため、周波数応答と入力コモン・モード範囲対出力電圧が広がります。ただし、計装アンプのリファレンス・ピンでの帰還を利用しないため、DC 性能にはオペアンプと抵抗回路の誤差が含まれます。AD8295 の内蔵高精度部品を使うと、これらの誤差の全体精度への影響が小さくなります。この構成の様子は、このデータシートで規定していません。

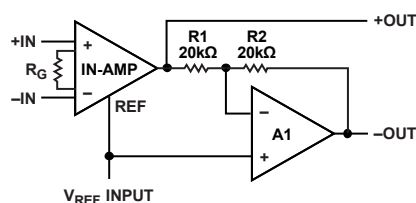


図 60.もう 1 つの差動出力構成

## アプリケーション情報

### ミッドスケール・リファレンス電圧の発生

グラウンド以外のリファレンス電圧は、たとえば単電源 ADC の場合などで使われます。電圧分圧によるリファレンス電圧の発生は、AD8295 では簡単に行えます(図 61 参照)。この構成では、オペアンプ A2 を使って計装アンプ・セクションで使用するバッファされた  $V_S/2$  のリファレンス電圧を発生します。この構成は、リファレンス・ピンのセクションで説明した内容に似ています。

オペアンプ A1 の内部抵抗を使って  $V_S/2$  を発生するのではなく、外付けの 1% (またはこれ以上)抵抗を使うことに注意してください。オペアンプ A1 の負入力には内部抵抗 R1 と R2 の接続点に固定接続されているため、オペアンプ A1 は低電圧クランプとして機能して、抵抗ストリングが  $V_S/2$  の電圧を発生しないようにします。

リファレンスのノイズは直接出力に現れて、ノイズの多いソースからリファレンス電圧が発生されたようになるので、フィルタが必要です。図 61 では、コンデンサ C1 を接続して、正電源ラインの高周波ノイズを除去しています。図 61 に示す 10  $\mu\text{F}$  のコンデンサと 100 k $\Omega$  の抵抗により、0.3 Hz からノイズを減衰させます。フィルタ周波数はノイズの除去とスタートアップ・タイムとの間のトレードオフにより決定されます。

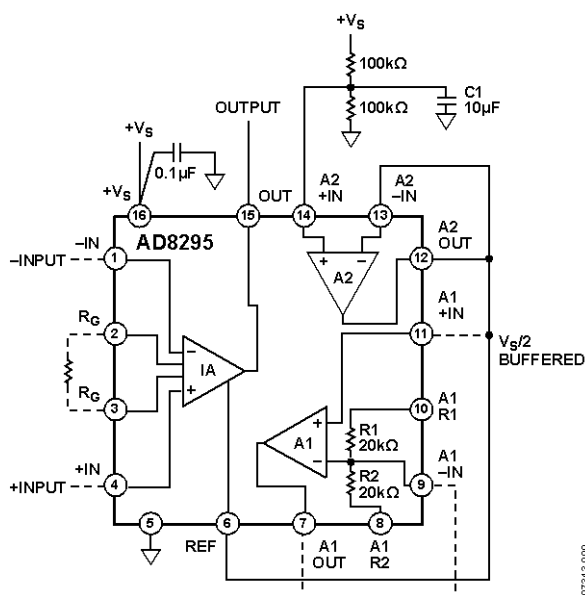
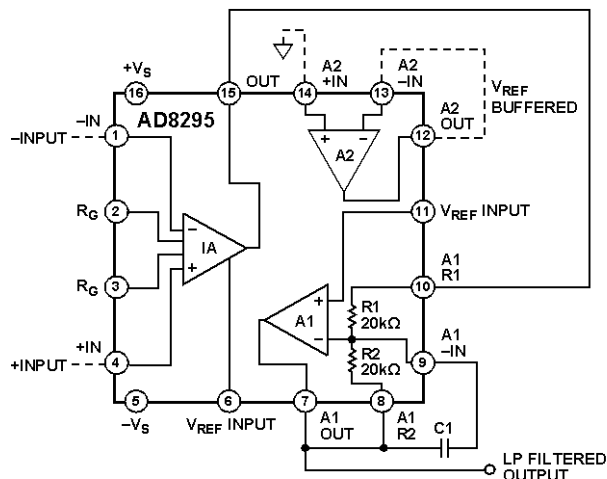


図 61. バッファ付きリファレンス電圧を使用した単電源接続

### ローパス・フィルタを使った高精度 $G = -1$ 構成

図 62 の回路では、オペアンプ A1 と抵抗ストリングを使って高精度  $G = -1$  構成を実現しています。ゲインの設定に外付け抵抗を使っていないため、ゲイン精度とゲイン・ドリフトは内蔵の一致した抵抗のみに依存するので、優れた性能が得られます。

抵抗 R2 にコンデンサを接続すると、ディケードあたり 20 dB でロールオフする単極ローパス・フィルタを実現することができます。このコンデンサは、図 62 では C1 として示してあります。



NOTES  
1.  $f_{\text{LOW PASS}} = 1/(2\pi \cdot 20\text{k}\Omega \cdot C1)$ .

図 62. 外付けコンデンサを 1 個使用した単極出力フィルタ

図 62 のピン 10 とピン 11 の接続を変更して、ピン 10 をグラウンドへ、ピン 11 を計装アンプ出力へ、それぞれ接続すると、優れたゲイン精度とドリフトを持つ  $G = 2$  の回路が得られます。 $G = 2$  の構成では、コンデンサ C1 により高い周波数でゲインが 2 から 1 へ低下します。

## 2 極の Sallen-Key フィルタ

図 63 に、2 極 Sallen-Key フィルタを使ってローパス・フィルタした AD8295 の計装アンプ出力セクションを示します。このフィルタ・セクションは、オペアンプ A2、外付け抵抗(R1 と R2)、コンデンサ(C1 と C2)から構成されています。抵抗 R3 は入力オフセット電流誤差を補償し、R1 と R2 の並列接続に等しい値です。C1 と C2 の容量比によりフィルタ品質ファクタ Q が決定されます。大部分のアプリケーションでは、性能と安定性との間のトレードオフにより 0.5~0.7 のフィルタ Q が選択されます。NPO セラミックのような、高い Q を持ち無極性のコンデンサを使う必要があります。精確な極周波数は、使用する抵抗とコンデンサの偏差に依存します。

抵抗とコンデンサを等しくすると、Sallen-Key フィルタの設計式が非常に簡単になります。C1 = C2 かつ R1 = R2 の場合、Q = 0.5 で設計式は次のように簡単化されます。

$$f = 1/(2\pi RC)$$

ここで、R は  $\Omega$ 、C は F(ファラッド)です。

たとえば、R1 = R2 = 10 k $\Omega$  で、かつ C1 = C2 = 2.2 nF の場合、

$$f = 7.2 \text{ kHz}$$

C1  $\neq$  C2 かつ R1  $\neq$  R2 の場合、Q の値とカットオフ周波数は次のように計算されます。

$$Q = \frac{\sqrt{R1 R2 C1 C2}}{C2(R1 + R2)}$$

$$f = \frac{1}{2\pi\sqrt{R1 R2 C1 C2}}$$

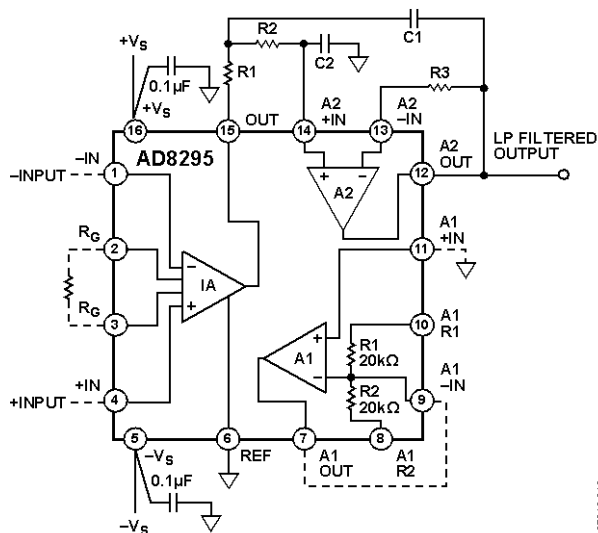


図 63.2 極の Sallen-Key フィルタ

## AC 結合の計装用アンプ

図 64 に、外付けコンデンサを 1 個使用した 1 極ハイパス・フィルタの回路を示します。

低周波数でコンデンサ C1 は高いインピーダンスを持つため、オペアンプ A1 は高いゲイン( $G = X_c/20 \text{ k}\Omega$ )で動作します。オペアンプ A1 のゲインが高いため、計装アンプ出力が 0 V になるまで計装アンプのリファレンス・ピンを駆動することができます。このため、回路出力には信号がなくなります。

高い周波数では、オペアンプ A1 のゲインが低下するため、オペアンプは計装アンプ出力を 0 V に維持できなくなります。このため、RC フィルタ帯域幅より上の周波数では、計装アンプは通常の動作を行うので、出力に信号が現れます。

3 dB コーナー周波数は、内蔵抵抗 R1 と外付けコンデンサ C1 を使い次式で決定されます。

$$f = 1/((2\pi \times 20 \text{ k}\Omega) \times C1)$$

R1 の精度 0.2%以上とは、フィルタ帯域幅が主にコンデンサ C1 の偏差に依存することを意味します。

低い周波数では、オペアンプ A1 がリファレンス・ピンの該当する電圧を駆動して、元の信号を nul 電圧にするようにします。電源電圧は、オペアンプ A1 が十分な出力ヘッドルームを持つて nul 電圧を発生できるように選択する必要があります。

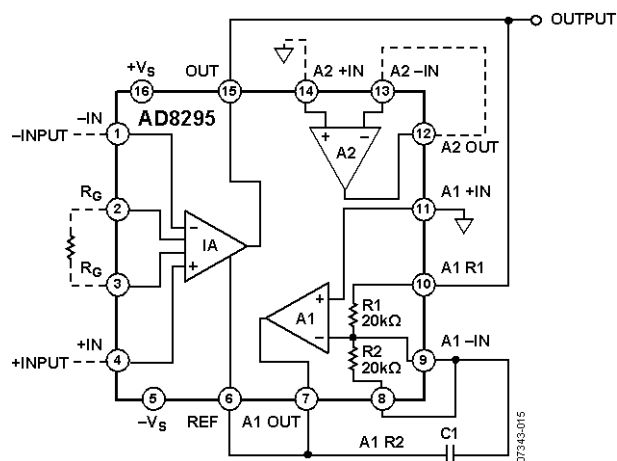


図 64.AC 結合接続



## 差動 ADC の駆動

図 65 に、AD8295 から差動 ADC を駆動する構成法を示します。この回路では、非常に狭いボード・スペースを使用し、消費電力は小さくなっています。この構成では AD7690 を使用して、優れた DC 性能と 83 dB の THD 実現しています (10 kHz 入力)。優れた歪み性能を必要とするアプリケーションでは、ADA4941-1 や ADA4922-1 のような専用 ADC ドライバの使用が推奨されます。

500 Ω の抵抗と 2.2 nF のコンデンサで、144 kHz の折り返し防止フィルタを構成しています。フィルタの 4 個の素子も、AD8295 での一般的な SAR コンバータがデジタル化動作から発生するスイッチング過渡電圧を防止します。コンデンサが ADC のスイッチド・キャパシタ・フロント・エンドに電荷を供給し、抵抗が

鋭い電流変化から AD8295 をシールドします。アプリケーションで、図示より低い周波数の折り返し防止フィルタが必要な場合は、コンデンサ値の方を大きくすると、抵抗値を大きくする場合より優れた歪み性能が得られます。

500 Ω の抵抗も、過電圧に対して ADC を保護します。AD8295 は一般的な ADC より広い電源電圧で動作するため、コンバータを過駆動することがあります。AD7690 のような PulSAR® ADC ではこれが問題となることはありません。これは、入力で AD8295 の短絡制限値より大きい 130 mA の過駆動を処理することができるためです。ただし、他のコンバータは入力弱いため、抵抗で保護する必要があります。

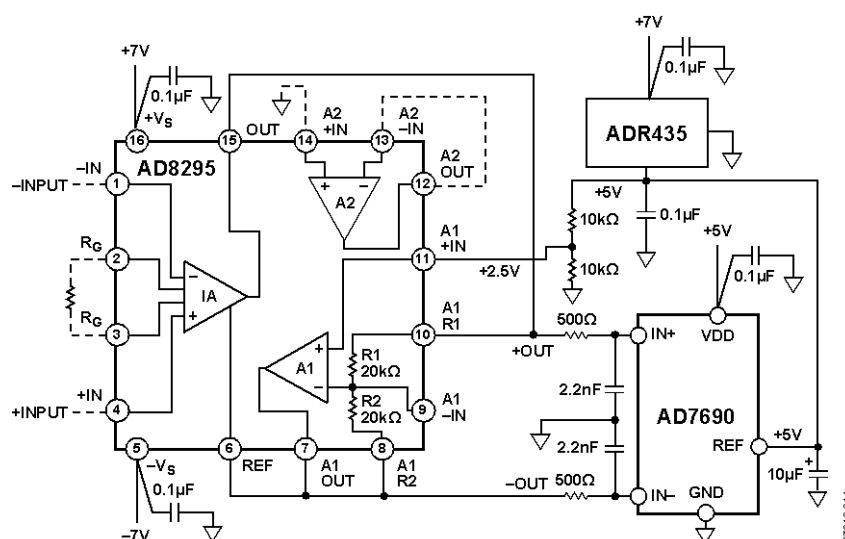


図 65. 差動 ADC の駆動

## 外形寸法

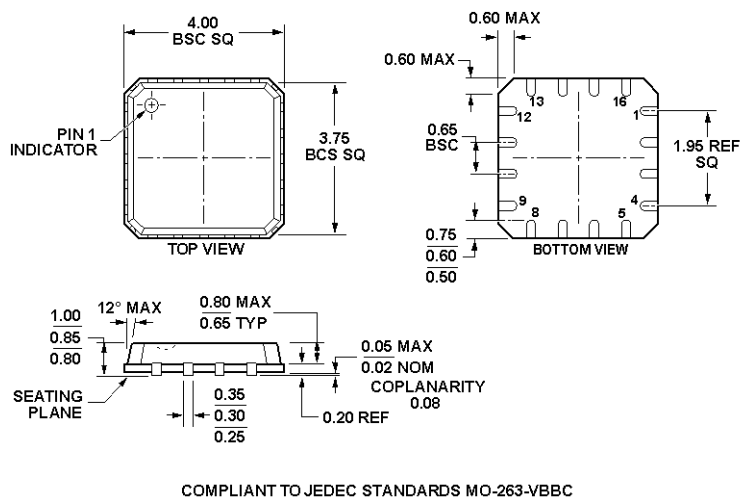


図 66.16 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP\_VQ]  
4 mm × 4 mm ボディ、極薄クワッド、非露出パッド付き  
CP-16-19  
寸法: mm

## オーダー・ガイド

Model	Temperature Range	Package Description	Package Option
AD8295ACPZ-R7 <sup>1</sup>	-40°C to +85°C	16-Lead LFCSP_VQ, 7-Inch Tape and Reel	CP-16-19
AD8295ACPZ-RL <sup>1</sup>	-40°C to +85°C	16-Lead LFCSP_VQ, 13-Inch Tape and Reel	CP-16-19
AD8295ACPZ-WP <sup>1</sup>	-40°C to +85°C	16-Lead LFCSP_VQ, Waffle Pack	CP-16-19
AD8295BCPZ-R7 <sup>1</sup>	-40°C to +85°C	16-Lead LFCSP_VQ, 7-Inch Tape and Reel	CP-16-19
AD8295BCPZ-RL <sup>1</sup>	-40°C to +85°C	16-Lead LFCSP_VQ, 13-Inch Tape and Reel	CP-16-19
AD8295BCPZ-WP <sup>1</sup>	-40°C to +85°C	16-Lead LFCSP_VQ, Waffle Pack	CP-16-19

<sup>1</sup> Z = RoHS 準拠製品