



高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

MAX8764

概述

MAX8764 是脉宽调制 (PWM) 控制器，提供高转换效率、出色的瞬态响应和高DC输出精度。用于对高压电池进行降压转换，为笔记本电脑的低压CPU核或芯片组/RAM提供供电电源。

Maxim专有的Quick-PWM™快速瞬态响应、恒导通时间PWM控制技术可轻松实现较宽的输入/输出电压比，并能提供100ns的负载瞬态响应，同时保持相当稳定的开关频率。能够驱动大功率同步整流MOSFET，大大提高转换效率。通过与同步整流器串联的外部检流电阻提供精确的电流检测，以保证可靠的过载保护。此外，该控制器还能够利用同步整流器本身进行低精度电流检测，使功耗降至最低。关断模式下的高输出阻抗消除了负输出电压，省去输出端的肖特基二极管。

单级降压转换允许MAX8764直接对高压电池进行降压转换，以获得最高的转换效率。如果采用更高开关频率的两级转换结构(对5V系统电源，而不是电池，进行降压)，可获得最小的物理尺寸。

MAX8764用于产生CPU核、芯片组、DRAM或其它低压系统电源，电压可低至1V。该器件采用20引脚QSOP和薄型QFN封装，并具有可调节的过压和欠压保护。

如需了解精确限流的双路降压PWM控制器，请参考MAX8743的数据资料。MAX1714/MAX1715单路/双路PWM控制器与MAX8764相似，只是没有使用电流检测电阻。

应用

笔记本电脑
CPU核电源
芯片组/RAM供电，电压可低至1V
1.8V与2.5V电源

Quick-PWM是Maxim Integrated Products, Inc.的商标。

引脚配置在数据资料的最后部分给出。

特性

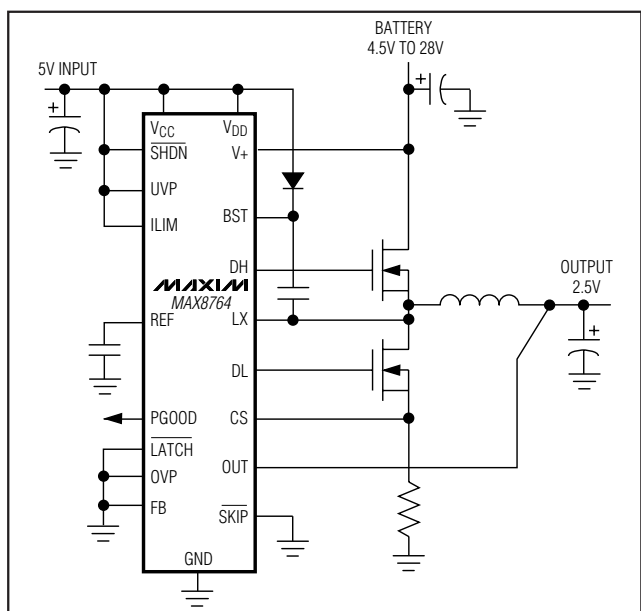
- ◆ 超高效率
- ◆ 精确限流
- ◆ Quick-PWM控制技术，具有100ns负载阶跃响应
- ◆ 在整个输入电源与负载范围内 V_{OUT} 精度保持为1%
- ◆ 1.8V/2.5V固定输出或1V至5.5V可调输出
- ◆ 2V至28V电池输入范围
- ◆ 200/300/450/600kHz开关频率
- ◆ 可调节的过压保护
- ◆ 可调节的欠压保护
- ◆ 1.7ms数字式软启动
- ◆ 驱动大功率同步整流FET
- ◆ 2V \pm 1%基准输出
- ◆ 电源就绪窗口比较器

订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX8764EEP	-40°C to +85°C	20 QSOP
MAX8764EEP+	-40°C to +85°C	20 QSOP
MAX8764ETP	-40°C to +85°C	20 Thin QFN
MAX8764ETP+	-40°C to +85°C	20 Thin QFN

+表示无铅封装。

最简工作电路



高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

ABSOLUTE MAXIMUM RATINGS

V+ to GND	-0.3V to +28V	REF Short Circuit to GND	Continuous
V _{CC} , V _{DD} to GND	-0.3V to +6V	Continuous Power Dissipation (T _A = +70°C)	
OUT, PGOOD, SHDN to GND	-0.3V to +6V	20-Pin QSOP (derate 9.1mW/°C above +70°C).....	727mW
FB, ILIM, LATCH, OVP, REF, SKIP, TON, UVP to GND	-0.3V to (V _{CC} + 0.3V)	20-Pin 5mm x 5mm Thin QFN (derate 20.0mW/°C above +70°C).....	1.60W
BST to GND	-0.3V to +34V	Operating Temperature Range	-40°C to +85°C
CS to GND	-6V to +30V	Junction Temperature	+150°C
DL to GND	-0.3V to (V _{DD} + 0.3V)	Storage Temperature Range	-65°C to +150°C
DH to LX	-0.3V to (BST + 0.3V)	Lead Temperature (soldering, 10s)	+300°C
LX to BST	-6V to +0.3V		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, V+ = 15V, V_{CC} = V_{DD} = 5V, SKIP = LATCH = GND, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Input Voltage Range	Battery voltage, V+		2		28	V
	V _{CC} , V _{DD}		4.5		5.5	
Error Comparator Threshold (DC Output Voltage Accuracy) (Note 1)	V+ = 4.5V to 28V, SKIP = V _{CC}	FB = OUT	0.99		1.01	V
		FB = GND	2.475	2.5	2.525	
		FB = V _{CC}	1.782	1.8	1.818	
Load Regulation Error	I _{LOAD} = 0 to 3A, SKIP = V _{CC}			9		mV
Line Regulation Error	V _{CC} = 4.5V to 5.5V, V+ = 4.5V to 28V			5		mV
FB Input Bias Current			-0.1		+0.1	μA
Output Adjustment Range			1.0		5.5	V
OUT Input Resistance	FB = GND		90	190	350	kΩ
	FB = V _{CC} or adjustable feedback mode		70	145	270	
Soft-Start Ramp Time	Rising edge of SHDN to full current limit			1.7		ms
On-Time	V+ = 24V, V _{OUT} = 2V (Note 2)	TON = GND (600kHz)	140	160	180	ns
		TON = REF (450kHz)	175	200	225	
		TON = unconnected (300kHz)	260	290	320	
		TON = V _{CC} (200kHz)	380	425	470	
Minimum Off-Time	(Note 2)			400	500	ns
Quiescent Supply Current (V _{CC})	FB forced above the regulation point			550	800	μA
Quiescent Supply Current (V _{DD})	FB forced above the regulation point			<1	5	μA
Quiescent Supply Current (V+)				25	40	μA
Shutdown Supply Current (V _{CC})	SHDN = GND			<1	5	μA
Shutdown Supply Current (V _{DD})	SHDN = GND			<1	5	μA
Shutdown Supply Current (V+)	SHDN = GND, V+ = 28V, V _{CC} = V _{DD} = 0 or 5V			<1	5	μA
Reference Voltage	V _{CC} = 4.5V to 5.5V, no external REF load		1.98	2.00	2.02	V
Reference Load Regulation	I _{REF} = 0 to 50μA				0.01	V

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

MAX8764

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_+ = 15V$, $V_{CC} = V_{DD} = 5V$, $\overline{SKIP} = \overline{LATCH} = GND$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
REF Sink Current	REF in regulation	10			μA	
REF Fault Lockout Voltage	Falling edge, hysteresis = 40mV		1.6		V	
Overshoot Trip Threshold (Fixed-Threshold Mode)	With respect to error comparator threshold, no load OVP = GND, rising edge, hysteresis = 1%	12	14.5	17	%	
Overshoot Comparator Offset (Adjustable-Threshold Mode)	External feedback, measured at FB with respect to V_{OVP} , $1V < V_{OVP} < 1.8V$, rising edge, hysteresis = 1%	-30		+30	mV	
	Internal feedback, measured at OUT with respect to the nominal OUT regulation voltage, $1V < V_{OVP} < 1.8V$, rising edge, hysteresis = 1%	-3.5		+3.5	%	
OVP Input Leakage Current	$1V < V_{OVP} < 1.8V$	-100	0	+100	nA	
Overshoot Fault Propagation Delay	FB forced 2% above trip threshold		1.5		μs	
Output Undervoltage Protection Trip Threshold (Fixed-Threshold Mode)	With respect to error comparator threshold, UVP = V_{CC}	65	70	75	%	
Output Undervoltage Protection Trip Threshold (Adjustable-Threshold Mode)	External feedback, measured at FB with respect to V_{UVP} , $0.4V < V_{UVP} < 1V$	-40		+40	mV	
	Internal feedback, measured at OUT with respect to the nominal OUT regulation voltage, $0.4V < V_{UVP} < 1V$	-5		+5	%	
UVP Input Leakage Current	$0.4V < V_{UVP} < 1V$	-100	<1	+100	nA	
Output Undervoltage Protection Blanking Time	From rising edge of \overline{SHDN}	10		30	ms	
PGOOD Trip Threshold (Lower)	With respect to error comparator threshold, no load	-12.5	-10	-8.0	%	
PGOOD Trip Threshold (Upper)	With respect to error comparator threshold, no load	8.0	10	12.5	%	
PGOOD Propagation Delay	FB forced 2% beyond PGOOD trip threshold, falling		10		μs	
PGOOD Output Low Voltage	$I_{SINK} = 1mA$			0.4	V	
PGOOD Leakage Current	High state, forced to 5.5V			1	μA	
ILIM Adjustment Range		0.25		3.00	V	
Current-Limit Threshold (Fixed)	$GND - V_{CS}$, $ILIM = V_{CC}$	90	100	110	mV	
Current-Limit Threshold (Adjustable)	$GND - V_{CS}$	$V_{ILIM} = 0.5V$	40	50	60	mV
		$V_{ILIM} = 2V$	170	200	230	
Current-Limit Threshold (Negative Direction)	$GND - V_{CS}$, $\overline{SKIP} = V_{CC}$, $ILIM = V_{CC}$, $T_A = +25^\circ C$	-140	-117	-95	mV	
Current-Limit Threshold (Zero Crossing)	$GND - V_{CS}$, $\overline{SKIP} = GND$		3		mV	
Thermal Shutdown Threshold	Hysteresis = $10^\circ C$		+150		$^\circ C$	
V_{CC} Undervoltage Lockout Threshold	Rising edge, hysteresis = 20mV, PWM disabled below this level	4.1		4.4	V	

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_+ = 15V$, $V_{CC} = V_{DD} = 5V$, $\overline{SKIP} = \overline{LATCH} = GND$, $T_A = 0^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
DH Gate-Driver On-Resistance	BST - LX forced to 5V (Note 4)	MAX8764EEP		1.5	5	Ω
		MAX8764ETP		1.5	6	
DL Gate-Driver On-Resistance	DL, high state (Note 4)	MAX8764EEP		1.5	5	Ω
		MAX8764ETP		1.5	6	
DL Gate-Driver On-Resistance	DL, low state (Note 4)	MAX8764EEP		0.5	1.7	Ω
		MAX8764ETP		0.5	2.7	
DH Gate-Driver Source/Sink Current	DH forced to 2.5V, BST-LX forced to 5V			1		A
DL Gate-Driver Source Current	DL forced to 2.5V			1		A
DL Gate-Driver Sink Current	DL forced to 5V			3		A
Dead Time	DL rising			35		ns
	DH rising			26		
Logic Input High Voltage	\overline{LATCH} , SHDN, \overline{SKIP}		2.4			V
Logic Input Low Voltage	\overline{LATCH} , SHDN, \overline{SKIP}				0.8	V
Logic Input Current	\overline{LATCH} , SHDN, \overline{SKIP}		-1		+1	μA
Dual Mode™ Threshold, Low	OVP, UVP, FB		0.15	0.20	0.25	V
Dual Mode Threshold, High	OVP, UVP		$V_{CC} - 1.5$		$V_{CC} - 0.4$	V
	FB		1.9	2.0	2.1	
TON V_{CC} Level			$V_{CC} - 0.4$			V
TON Float Voltage			3.15		3.85	V
TON Reference Level			1.65		2.35	V
TON GND Level					0.5	V
TON Input Current	Forced to GND or V_{CC}		-3		+3	μA
ILIM Input Leakage Current			-100	0	+100	nA

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_+ = 15V$, $V_{CC} = V_{DD} = 5V$, $\overline{SKIP} = \overline{LATCH} = GND$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted.) (Note 3)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Input Voltage Range	Battery voltage, V_+		2		28	V
	V_{CC} , V_{DD}		4.5		5.5	
Error Comparator Threshold (DC Output Voltage Accuracy)	$V_+ = 4.5V$ to 28V, $\overline{SKIP} = V_{CC}$ (Note 1)	FB = OUT	0.985		1.015	V
		FB = GND	2.462		2.538	
		FB = V_{CC}	1.773		1.827	
On-Time	$V_+ = 24V$, $V_{OUT} = 2V$ (Note 2)	TON = GND (600kHz)	140		180	ns
		TON = REF (450kHz)	175		225	
		TON = Unconnected (300kHz)	260		320	
		TON = V_{CC} (200kHz)	380		470	

Dual Mode 是 Maxim Integrated Products, Inc. 的商标。

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

MAX8764

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_+ = 15V$, $V_{CC} = V_{DD} = 5V$, $\overline{SKIP} = \overline{LATCH} = GND$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted.) (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Minimum Off-Time	(Note 2)			500	ns
Quiescent Supply Current (V_{CC})	FB forced above the regulation point			800	μA
Quiescent Supply Current (V_{DD})	FB forced above the regulation point			5	μA
Quiescent Supply Current (V_+)	Measured at V_+			40	μA
Shutdown Supply Current (V_{CC})	$\overline{SHDN} = GND$			5	μA
Shutdown Supply Current (V_{DD})	$\overline{SHDN} = GND$			5	μA
Shutdown Supply Current (V_+)	$\overline{SHDN} = GND$, $V_+ = 28V$, $V_{CC} = V_{DD} = 0$ or $5V$			5	μA
Reference Voltage	$V_{CC} = 4.5V$ to $5.5V$, no external REF load	1.98		2.02	V
Overshoot Trip Threshold (Fixed-Threshold Mode)	With respect to error comparator threshold, no load $OVP = GND$, rising edge, hysteresis = 1%	12		17	%
Overshoot Comparator Offset (Adjustable-Threshold Mode)	External feedback, measured at FB with respect to V_{OVP} , $1V < V_{OVP} < 1.8V$, rising edge, hysteresis = 1%	-30		+30	mV
	Internal feedback, measured at OUT with respect to the nominal OUT regulation voltage, $1V < V_{OVP} < 1.8V$	-3.5		+3.5	%
Output Undervoltage Protection Trip Threshold (Fixed Threshold Mode)	With respect to error comparator threshold, $UVP = V_{CC}$	65	70	75	%
Output Undervoltage Protection Trip Threshold (Adjustable Mode)	Measured at FB/OUT with respect to V_{UVP} ; $0.4V < V_{UVP} < 1.0V$	-5		+5	%
PGOOD Trip Threshold (Lower)	With respect to error comparator threshold, no load OUT falling edge, hysteresis = 1%	-12.5		-7.5	%
PGOOD Trip Threshold (Upper)	With respect to error comparator threshold, no load OUT rising edge, hysteresis = 1%	7.5		12.5	%
PGOOD Output Low Voltage	$I_{SINK} = 1mA$			0.4	V
PGOOD Leakage Current	High state, forced to 5.5V			1	μA
Current-Limit Threshold (Fixed)	$GND - V_{CS}$, $I_{LIM} = V_{CC}$	85		115	mV
Current-Limit Threshold (Adjustable)	$GND - V_{CS}$, $V_{LIM} = 0.5V$	35		65	mV
	$GND - V_{CS}$, $V_{LIM} = 2V$	160		240	
V_{CC} Undervoltage Lockout Threshold	Rising edge, hysteresis = 20mV, PWM disabled below this level	4.1		4.4	V
Logic Input High Voltage	\overline{LATCH} , \overline{SHDN} , \overline{SKIP}	2.4			V
Logic Input Low Voltage	\overline{LATCH} , \overline{SHDN} , \overline{SKIP}			0.8	V
Logic Input Current	\overline{LATCH} , \overline{SHDN} , \overline{SKIP}	-1		+1	μA

Note 1: When the inductor is in continuous conduction, the output voltage has a DC regulation level higher than the error comparator threshold by 50% of the ripple. In discontinuous conduction ($\overline{SKIP} = GND$, light load), the output voltage has a DC regulation level higher than the trip level by approximately 1.5% due to slope compensation.

Note 2: On-time and off-time specifications are measured from 50% point to 50% point at the DH pin with $LX = GND$, $V_{BST} = 5V$, and a 250pF capacitor connected from DH to LX. Actual in-circuit times may differ due to MOSFET switching speeds.

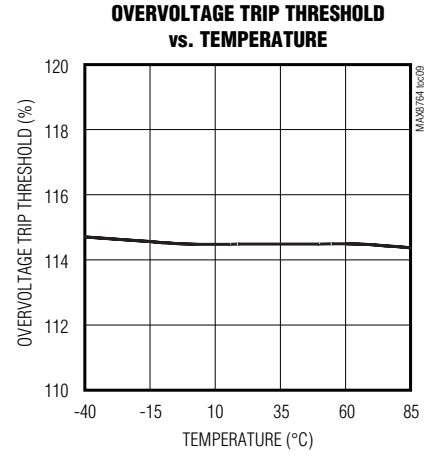
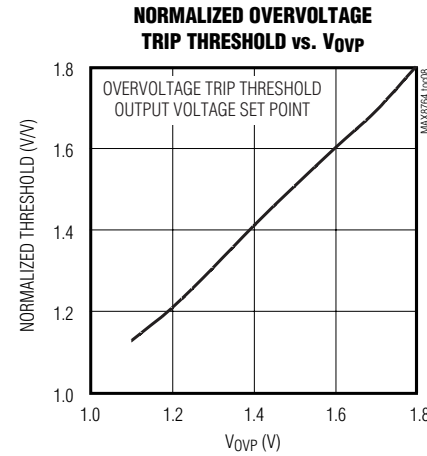
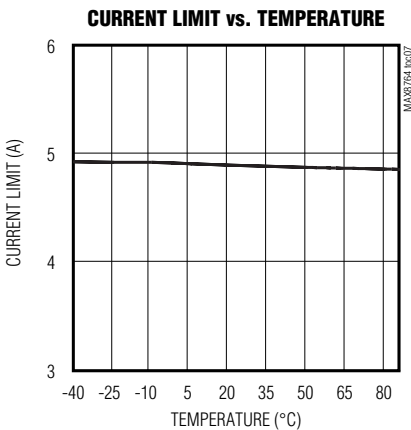
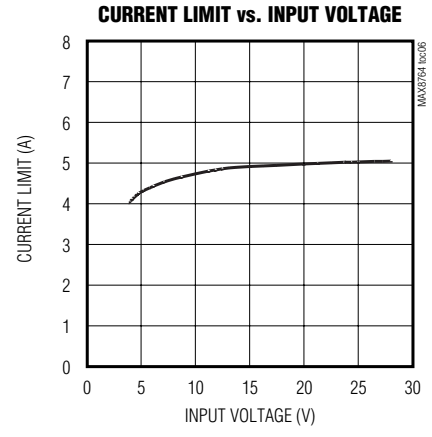
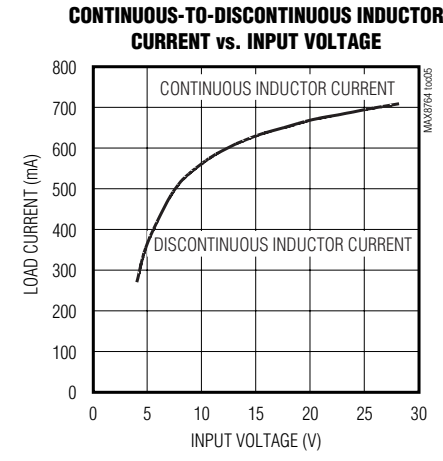
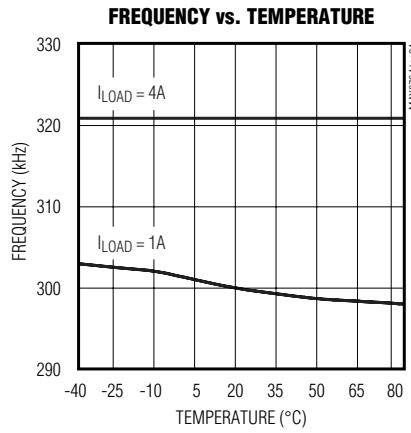
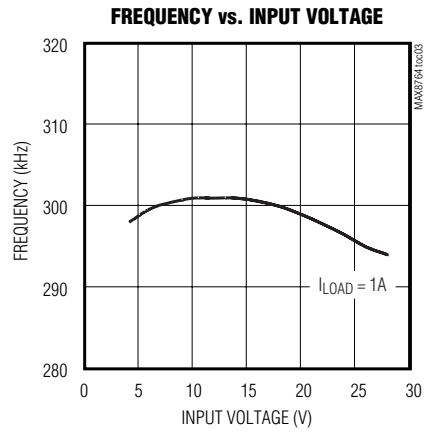
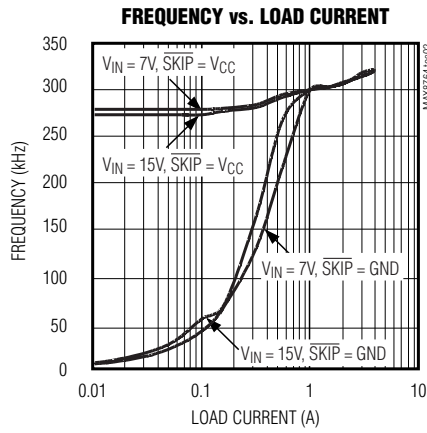
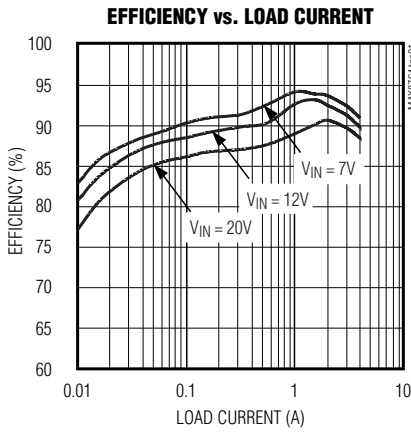
Note 3: Specifications to $-40^\circ C$ are guaranteed by design, not production tested.

Note 4: Production testing limitations due to package handling require relaxed maximum on-resistance specifications for the thin QFN package. The MAX8764EEP and MAX8764ETP contain the same die and the thin QFN package imposes no additional resistance in-circuit.

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

典型工作特性

(Circuit of Figure 1, $V_{IN} = 15V$, $\overline{SKIP} = \overline{LATCH} = GND$, $T_{ON} = \text{unconnected}$, $T_A = +25^\circ C$, unless otherwise noted.)

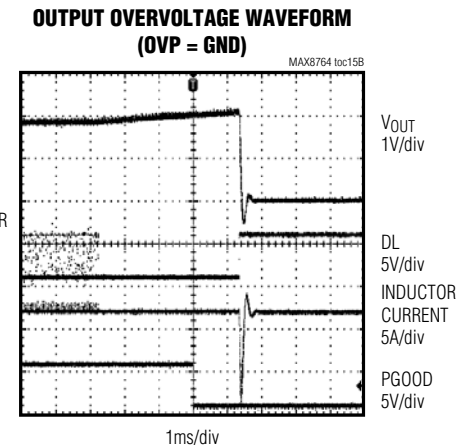
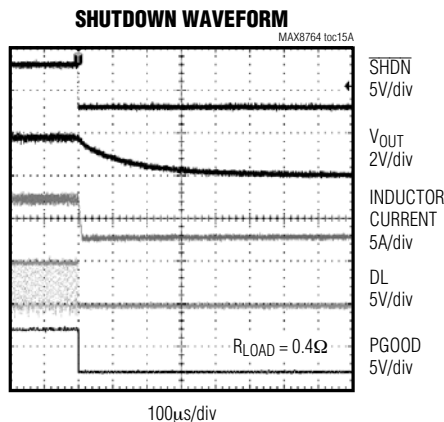
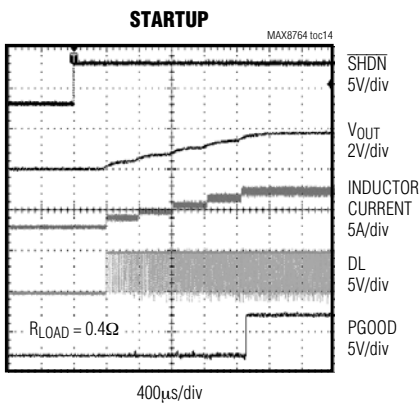
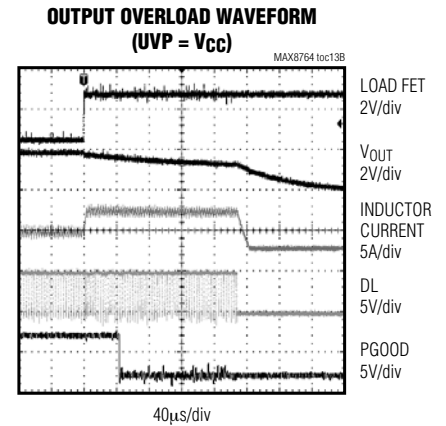
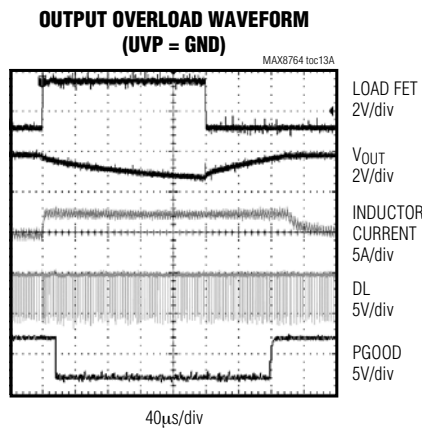
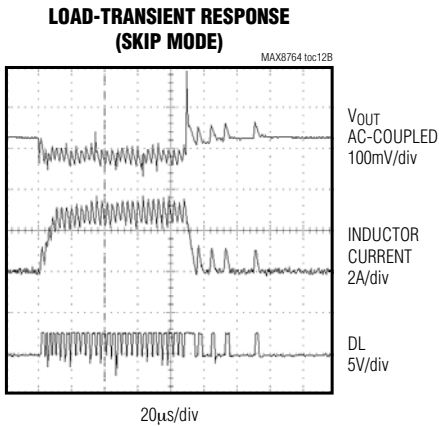
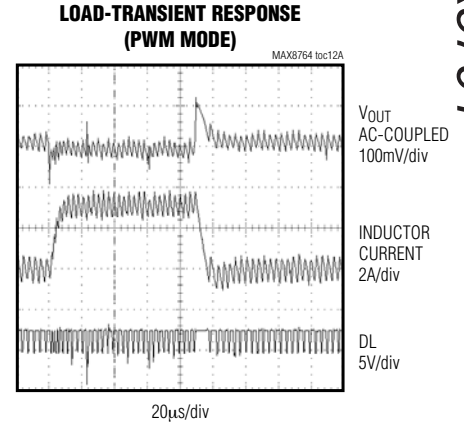
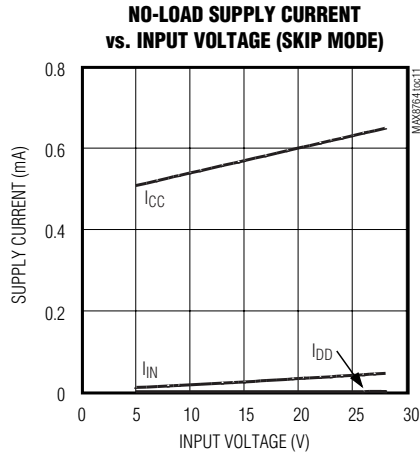
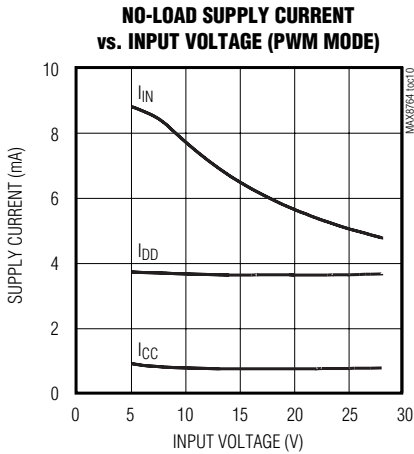


高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

典型工作特性 (续)

(Circuit of Figure 1, $V_{IN} = 15V$, $\overline{SKIP} = \overline{LATCH} = GND$, $T_{ON} = \text{unconnected}$, $T_A = +25^\circ C$, unless otherwise noted.)

MAX8764



高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

引脚		名称	功能
QSOP	薄型 QFN		
1	18	CS	电流检测输入。在CS和GND之间接一个低阻值的检流电阻，以精确地检测电流。为使电流检测功耗更低(精度较低)，可将CS连接至LX，使用同步整流器作为检流电阻。除非CS端检测的电流低于限流门限(由ILIM设置)，否则PWM控制器不会开始一个新周期。
2	19	$\overline{\text{LATCH}}$	过压保护锁存控制输入。当检测到过压故障时，同步整流器MOSEFT始终强制为ON状态。如果 $\overline{\text{LATCH}}$ 为低，同步整流器保持为导通状态，直到OVP被拉高，或者V _{CC} 电源从1V以下重新上电。如果 $\overline{\text{LATCH}}$ 为高，则禁止故障保护功能(UVP和OVP)。
3	20	$\overline{\text{SHDN}}$	关断控制输入。将 $\overline{\text{SHDN}}$ 驱动至GND时，强制MAX8764进入关断模式。接V _{CC} 时为正常工作模式。 $\overline{\text{SHDN}}$ 的上升沿将清除过压和欠压保护故障锁存器。
4	1	OVP	过压保护控制输入。如果内部或外部反馈电压大于OVP上的电压，则发生过压故障。加载1V至1.8V电压时，可将过压门限设置为标称输出电压的100%至180%。将OVP接至GND时，设置为缺省过压门限(标称输出电压的114%)。将OVP或 $\overline{\text{LATCH}}$ 连接至V _{CC} 时，禁止过压故障检测并清除过压保护故障锁存器。
5	2	FB	反馈输入。接V _{CC} 时选择1.8V固定输出，接GND时选择2.5V固定输出。若要对输出电压(范围1V至5.5V)进行调节，可将FB接至输出端的电阻分压器。FB的调节电压为1V。
6	3	OUT	输出电压检测端。直接与外部输出滤波电容连接。OUT检测输出电压，以决定高边开关MOSFET的导通时间。固定输出模式下OUT同时作为反馈输入。
7	4	ILIM	限流门限调节。CS端的限流门限为ILIM电压的0.1倍。ILIM连接至一个电阻分压器(通常位于REF端)，从而将限流门限设置在25mV到300mV之间(ILIM电压为0.25V至3V)。接V _{CC} 时采用100mV缺省限流门限。
8	5	REF	2V基准电压输出。使用0.22 μF (最小值)电容旁路至GND。可为外部负载提供50 μA 电流。关断模式下基准源关闭。
9	6	UVP	欠压保护控制输入。如果内部或外部反馈电压小于UVP电压，则发生欠压故障。加载0.4V至1V电压时，可将欠压门限设置为标称输出电压的40%至100%。UVP接V _{CC} 时，设置为缺省欠压门限(标称输出电压的70%)。UVP接GND、或 $\overline{\text{LATCH}}$ 接V _{CC} 时，禁止欠压故障检测并清除欠压保护锁存器。
10	7	PGOOD	电源就绪，开漏极输出。在软启动过程中，或当输出电压比标称稳压值高或低10%时，PGOOD为低。输出稳定且软启动电路停止工作时，PGOOD为高阻态。关断模式下PGOOD为低。
11	8	GND	模拟和电源地。
12	9	DL	同步整流器栅极驱动输出。在GND和V _{DD} 之间摆动。
13	10	V _{DD}	DL栅极驱动器的电源输入。接至4.5V至5.5V系统电源。用1 μF (最小值)陶瓷电容旁路至GND。

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

引脚说明 (续)

MAX8764

引脚		名称	功能
QSOP	薄型 QFN		
14	11	V _{CC}	模拟电源输入。通过一个20Ω串联电阻与4.5V至5.5V系统电源相连。用1μF (最小值) 陶瓷电容旁路至GND。
15	12	TON	导通时间选择控制输入。该四电平逻辑输入用来设置DH的标称导通时间。TON接GND、REF、V _{CC} 或悬空时分别选择以下标称开关频率：GND = 600kHz、REF = 450kHz、悬空 = 300kHz、V _{CC} = 200kHz。
16	13	V+	电池电压检测端。接输入电源。V+仅用来设置PWM单稳态定时。
17	14	$\overline{\text{SKIP}}$	跳脉冲控制输入。接V _{CC} 时为低噪声、强制PWM工作模式。接GND时启动跳脉冲工作模式。
18	15	BST	升压飞电容连接端。外接一个电容和一个二极管，见标准应用电路 (图1)。参见MOSFET栅极驱动器 (DH和DL) 部分。
19	16	LX	外部电感连接端。LX接电感的开关侧。LX同时是DH高边栅极驱动器的电源低端。
20	17	DH	高边栅极驱动器输出。DH电压在LX和BST之间摆动。

表 1. 标准应用元件选择

COMPONENT	2.5V AT 4A
C1 Input Capacitor	10μF, 25V Taiyo Yuden TMK432BJ106KM or TDK C4532X5R1E106M
C2 Output Capacitor	330μF, 6V Kemet T510X477108M006AS or Sanyo 6TPB330M
D1 Schottky	Nihon EP10QY03
L1 Inductor	4.7μH Coilcraft DO33116P-682 or Sumida CDRH124-4R7MC
Q1 High-Side MOSFET	Fairchild Semiconductor 1/2 FDS6982A
Q2 Low-Side MOSFET	Fairchild Semiconductor 1/2 FDS6982A
R _{SENSE}	0.015Ω ±1%, 0.5W resistor IRC LR2010-01-R015F or Dale WSL-2010-R015F

表 2. 元件供应商

SUPPLIER	USA PHONE	FACTORY FAX
Coilcraft	847-639-6400	1-847-639-1469
Dale-Vishay	203-452-5664	1-203-452-5670
Fairchild	408-822-2181	1-408-721-1635
IRC	800-752-8708	1-828-264-7204
Kemet	408-986-0424	1-408-986-1442
NIEC (Nihon)	805-867-2555*	81-3-3494-7414
Sanyo	619-661-6835	81-7-2070-1174
Sumida	847-956-0666	81-3-3607-5144
Taiyo Yuden	408-573-4150	1-408-573-4159
TDK	847-390-4461	1-847-390-4405

*分销商

标准应用电路

标准应用电路 (图1) 可产生笔记本电脑中通用的2.5V电源。

元件选择如表1所示。表2列出了元件制造商。

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

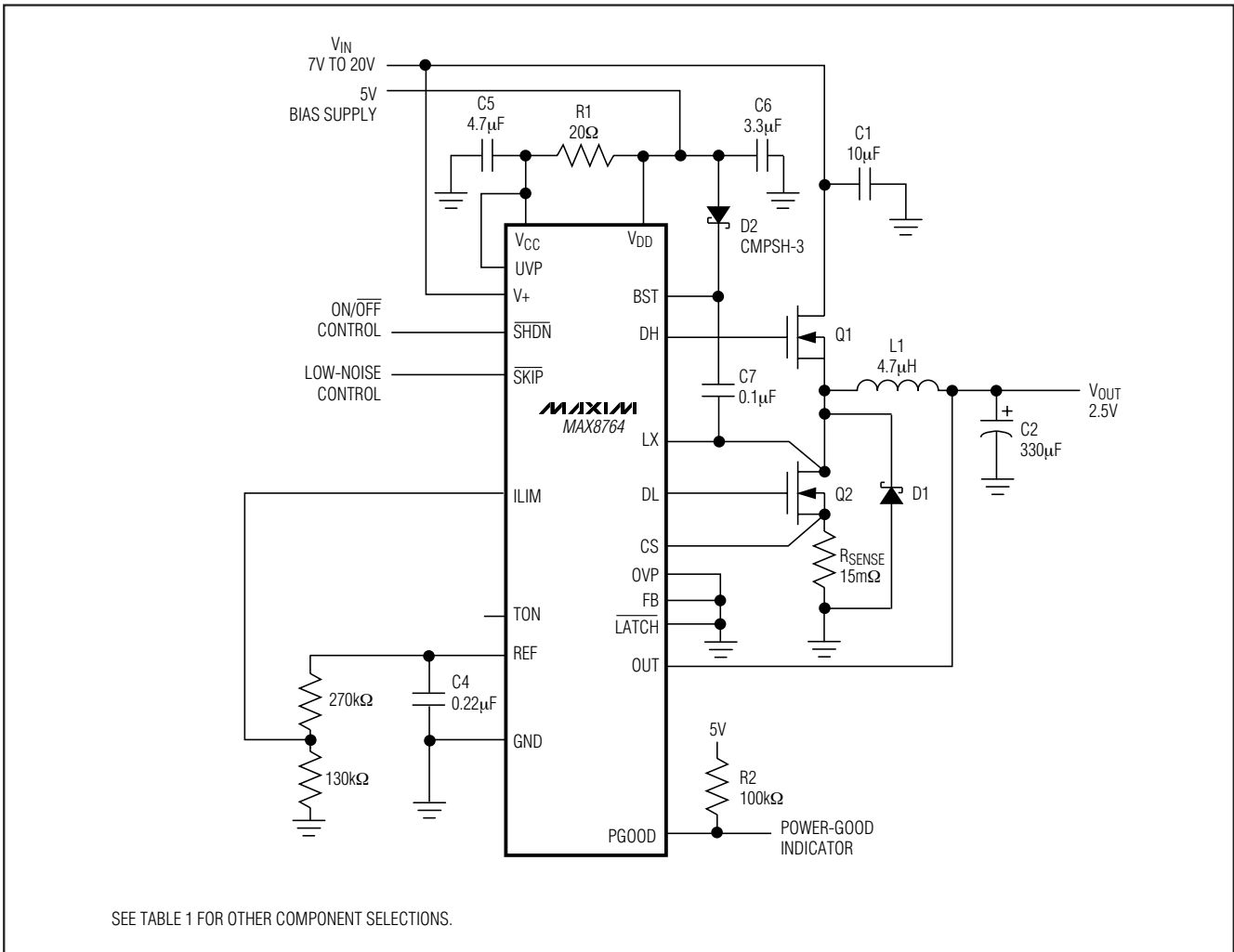


图1. 标准应用电路

详细说明

MAX8764降压型控制器专为笔记本电脑中的低压电源而设计。MAX8764采用了Maxim专有的Quick-PWM脉宽调制器，这种控制方式专为处理快速的负载阶跃变化，同时在较宽的输入电压范围内能够保持相对恒定的工作频率和电感工作点。Quick-PWM结构巧妙地解决了固定频率、电流模式PWM负载瞬态响应差的问题。另外，在常规的恒定导通时间和恒定关断时间PWM方案中，开关频率在很大范围内变化，Quick-PWM结构避免了由此产生的干扰等问题。

5V偏置电源 (V_{CC} 和 V_{DD})

除电池外，MAX8764需要一个外部5V偏置电源。一般来说，这个5V偏置电源取自效率高达95%的笔记本系统电源。IC采用外部偏置电源可提高效率，并省下了一个5V线性稳压器的成本，否则的话，还需要集成一个线性稳压器来为PWM电路和栅极驱动器供电。若需要单机运行，则可使用一个如MAX1615之类的线性稳压器来提供5V电源。

如果输入是4.5V至5.5V的固定电源，那么电池和5V偏置电源的输入端可以连接在一起。如果5V偏置电源在电池

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

MAX8764

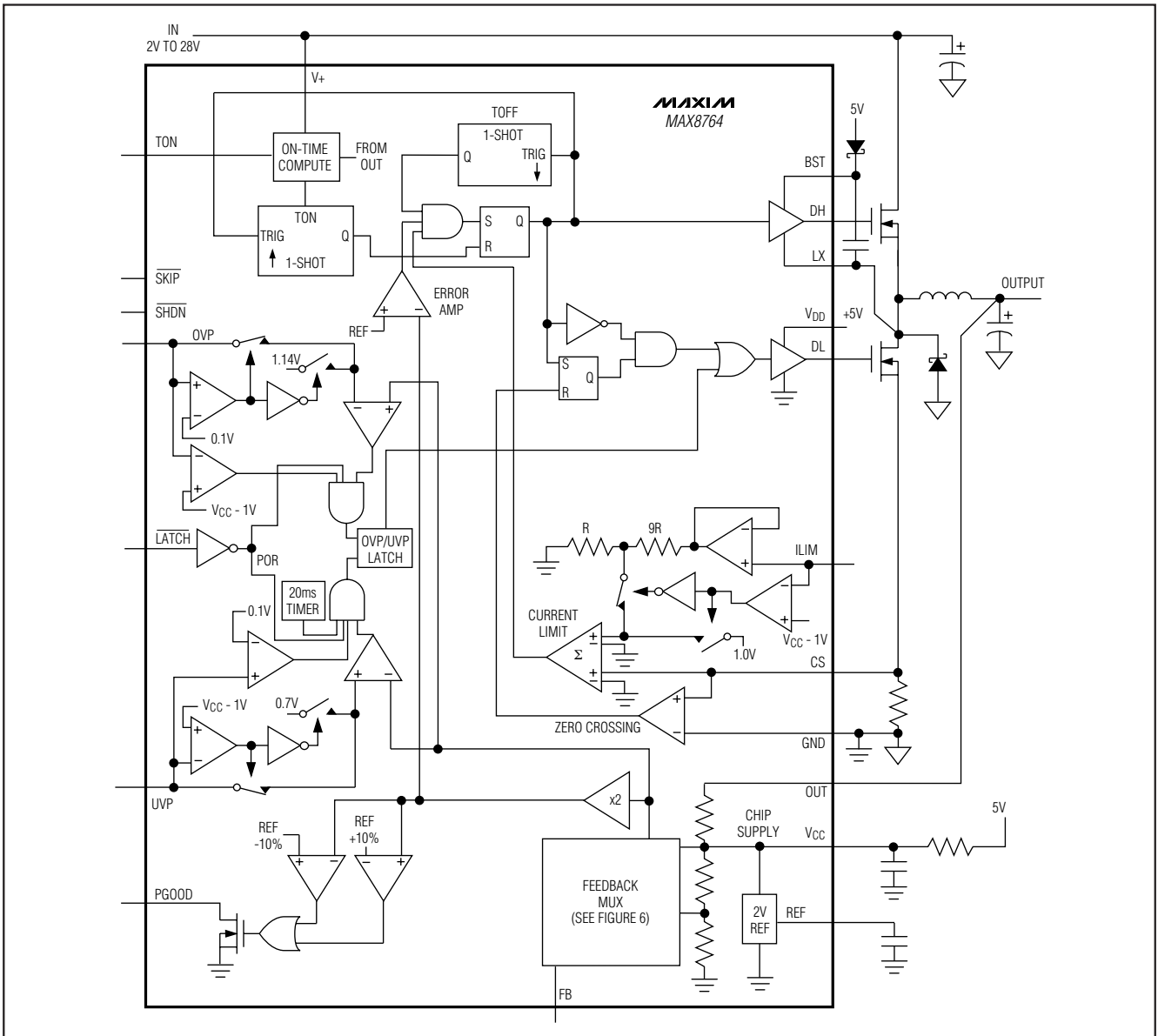


图2. MAX8764功能框图

接通之前上电，那么必须延迟到电池电压加载后才可触发使能信号 ($\overline{\text{SHDN}}$)，以确保电路正常启动。5V 偏置电源提供 V_{CC} 和栅极驱动电源，吸取的最大电流为：

$$I_{\text{BIAS}} = I_{CC} + f(Q_{G1} + Q_{G2}) = 5\text{mA至}30\text{mA (典型值)}$$

其中， I_{CC} 为 $550\mu\text{A}$ (典型值)， f 为开关频率， Q_{G1} 和 Q_{G2} 为 MOSFET 数据资料给出的 $V_{GS} = 5\text{V}$ 时的总栅极电荷。

具有输入前馈的自由运行、
恒导通时间PWM控制器

Quick-PWM控制架构是具有电压前馈的伪固定频率、恒定导通时间、按需控制的PWM控制器 (图2)。该架构利用输出滤波电容的ESR作为检流电阻，因此，输出纹波电压提供PWM斜坡信号。控制算法很简单：高边开关导通时间仅取决于一个脉宽与输入电压成反比、与输出电压成正

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

表3. 工作模式真值表

SHDN	SKIP	DL	MODE	COMMENTS
0	X	Low	Shutdown, output UVP fault, thermal shutdown, UVLO	Low-power shutdown state. DL is forced to GND. $I_{CC} < 1\mu A$ typ.
1	V _{CC}	Switching	Run (PWM), low noise	Low-noise operation with no automatic switchover. Fixed-frequency PWM action is forced regardless of load. Inductor current reverses at light-load levels. Low noise. High I _Q .
1	GND	Switching	Run (PFM/PWM)	Normal operation with automatic PWM/PFM switchover for pulse skipping at light loads. Best light-load efficiency.
1	X	High	Fault	Fault latch has been set by overvoltage protection. Device remains in FAULT mode until V _{CC} power is cycled.

表4. 频率选择指南

FREQUENCY (kHz)	TYPICAL APPLICATION	COMMENTS
200 TON = V _{CC}	4-cell Li+ notebook	Use for absolute best efficiency.
300 TON = Floating	4-cell Li+ notebook	Considered mainstream by current standards.
450 TON = REF	3-cell Li+ notebook	Useful in 3-cell systems for lighter loads than the CPU core or where size is key.
600 TON = GND	+5V input	Good operating point for compound buck designs or desktop circuits.

比的单稳态电路。另一个单稳态电路用来设置最小关断时间 (400ns典型值)。如果误差比较器输出为低，低边开关电流低于限流门限，并且单稳态最小关断时间已结束，则触发导通时间单稳态电路。

导通时间单稳态 (TON)

PWM控制器的核心部分是一个用来设置高边开关导通时间的单稳态电路。这个快速、低抖动、可调节的单稳态电路能够根据电池电压和输出电压来改变导通时间。高边开关导通时间与通过V+输入测得的电池电压成反比，与输出电压成正比。尽管没有固定频率时钟发生器，但该算法可产生近乎恒定的开关频率。恒定开关频率的优点表现在以下两个方面：第一，选择频率时可避开噪声敏感频段，如455kHz IF频带。第二，电感纹波电流工作

点保持相对恒定，简化了设计，并且输出纹波可预测。导通时间的计算公式如下：

$$\text{导通时间} = K (V_{OUT} + 0.075V) / V_{IN}$$

其中，K (开关周期) 通过TON引脚的连接方式进行设置 (表4)，0.075V是低边MOSFET开关上的电压跌落近似值。由于存在固定传输延迟，单稳态定时误差将随着设置的导通时间的缩短而增加。误差在600kHz和450kHz时约为±12.5%，在两种较低频率下约为±10%。这意味着在较高频率下 (表5) 开关频率的精度降低。开关频率会随着负载电流的增加而增加，这是因为随着电流的增大，低边MOSFET上的压降增大，致使电感电流更快地释放。*Electrical Characteristics*表中给出的导通时间还受外部高边功率MOSFET的开关延迟影响。

影响开关频率精度的两个外部因素是两个传导环路中 (包括电感和PC板阻抗) 的阻性压降以及死区时间。这些是造成频率随负载电流变化而改变的主要因素。死区时间效应增加了有效导通时间，在有效导通时间内增加了一个或两个死区时间，从而降低了开关频率。只有在PWM模式下 (SKIP = 高)，当电感电流在轻载或负的负载电流下发生反转时，才会发生死区时间效应。电感电流反向时，电感的EMF将导致LX比正常情况下更早地升高，将导通时间延长了一个由低到高的死区时间。

当负载大于临界导通点时，实际开关频率为：

$$f = \frac{V_{OUT} + V_{DROPI}}{t_{ON}(V_{IN} + V_{DROPI})}$$

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

MAX8764

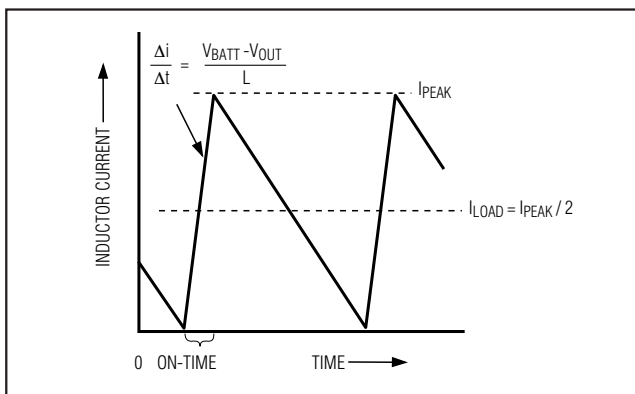


图3. 跳脉冲/不连续转换点

其中 V_{DROPI} 是电感放电通路上的寄生压降总和，包括同步整流器、电感和PC板阻抗； V_{DROPI2} 是充电通路总阻抗产生的压降； t_{ON} 是MAX8764计算出的导通时间。

跳脉冲模式的自动切换

在跳脉冲模式 (\overline{SKIP} 为低) 下，轻载时将自动切换至PFM模式 (表3)。这种切换受比较器控制，该比较器在电感电流过零时即关断低边开关，缩短了导通时间。这种机制导致跳脉冲PFM和非跳脉冲PWM两种工作模式的分界点，与连续和非连续电感电流两种工作模式的分界点 (也称为“临界传导点”，参见典型工作特性中的 Continuous-to-Discontinuous Inductor Current vs. Input Voltage 曲线) 相重合。该门限值相对恒定，仅受电池电压的影响。

$$I_{LOAD(\overline{SKIP})} \approx \frac{KV_{OUT}}{2L} \times \frac{V_{IN} - V_{OUT}}{V_{IN}}$$

其中，K为导通时间比例因子 (表5)。PFM/PWM转换点的负载电流 $I_{LOAD(\overline{SKIP})}$ 等于峰-峰值纹波电流的1/2，是电感值的函数 (图3)。例如，在标准应用电路中， $K = 3.3\mu s$ (表5)， $V_{OUT} = 2.5V$ ， $V_{IN} = 15V$ ， $L = 6.8\mu H$ 时， $I_{LOAD} = 0.51A$ 或约为满载电流的1/8时切换到跳脉冲模式。如果采用摆动 (软饱和) 电感，转换点还要更低一些。

轻载情况下器件进入跳脉冲工作模式时，开关波形可能会出现较大噪声和异步现象，这是正常的，这样可以提

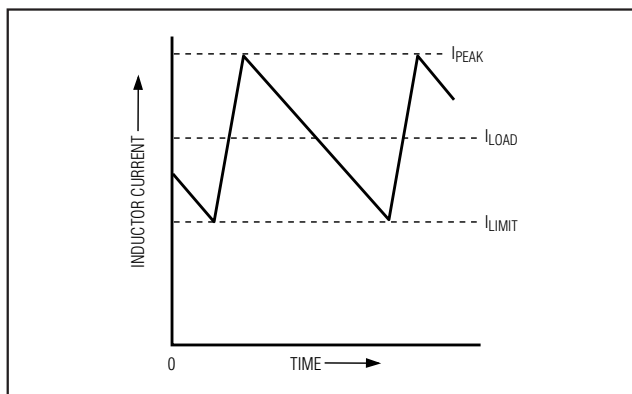


图4. “谷”限流门限点

高轻载效率。可通过改变电感的大小在PFM噪声与轻载效率之间进行折衷。通常，电感值较小时，效率-负载关系曲线变化范围较宽，电感值较大时，满载效率较高 (假设线圈电阻保持固定)，且输出电压纹波较小。使用较大电感值的代价是物理尺寸较大和负载瞬态响应变差 (尤其是在低输入电压时)。

DC输出精度与误差比较器的门限有关。当电感工作于连续传导模式时，输出电压的DC稳压值比触发门限高出输出纹波电压的50%。在非连续传导模式下 ($\overline{SKIP} = GND$ 、轻载)，由于存在斜率补偿，输出电压的DC稳压值比误差比较器门限大约高出1.5%。

强制PWM模式 ($\overline{SKIP} = 高$)

低噪声、强制PWM模式 ($\overline{SKIP} = 高$) 下，控制低边开关导通时间的过零比较器被禁止。这使得低边栅极驱动波形互补于高边栅极驱动波形。DH保持占空比为 V_{OUT}/V_{IN} ，这就造成电感电流在轻载时反转。强制PWM模式的优点是保持开关频率相对恒定，但代价为：空载时电池电流会达到10mA至40mA，具体取决于外部MOSFET。

强制PWM模式非常有利于降低音频噪声，改善负载瞬态响应，并为动态输出电压调整提供吸收电流的能力。在基于反激变压器或耦合电感的多输出应用中，还可改善交叉调节性能。

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

限流电路 (ILIM)

限流电路采用独特的“谷”电流检测算法 (图4)。如果CS端的电流检测信号幅度高于限流门限，则PWM不能启动一个新周期。实际的峰值电流要比限流门限高出一个电感纹波电流。因此，实际限流特性和最大带载能力是检流电阻、电感值和电池电压的函数。

MAX8764还具有负向电流限制功能，防止当 V_{OUT} 吸收电流时出现过大的反向电感电流。负向限流门限设置为正向限流门限的120%左右，从而在调整ILIM时可跟踪正向限流。

限流门限通过连接在ILIM引脚的外部电阻分压器来调整。建议分压器电流设置为 $1\mu A$ (最小值)。限流门限的调节范围为25mV至300mV。在可调模式下，限流门限电压精确等于ILIM电压的1/10。ILIM接 V_{CC} 时，限流门限为100mV缺省值。切换至100mV缺省值的ILIM逻辑门限约为 $V_{CC} - 1V$ 。

请严格遵守PC板布局准则，确保噪声和DC误差不会干扰CS端的检流信号。IC需靠近低边MOSFET和检流电阻放置，并使用短而直的连接将其连接，检测电阻采用Kelvin检测连接方式。

如图1所示，肖特基二极管 (D1) 提供了一个与 $Q2/R_{SENSE}$ 并联的电流通路。因此要实现精确的电流检测，就要求D1在 $Q2$ 导通时关闭。应避免大的电流检测电压，以免它与 $Q2$ 上的电压叠加后使D1导通。如果使用较大的检测电压，可将D1与 $Q2$ 并联。

MOSFET 栅极驱动器 (DH和DL)

DH与DL驱动器经过了优化，用来驱动中等功率的高边MOSFET与大功率的低边MOSFET。能够满足笔记本电脑环境中 $V_{BATT} - V_{OUT}$ 压差较大、占空比低的要求。自适应死区时间电路监测DL输出，以防止高边FET在DL完全关断前导通。为了使自适应死区时间电路正常工作，DL驱动器到MOSFET栅极之间应当是低电阻、低电感的通路。否则，当栅极仍有电荷存在时，MAX8764控制器中的检测电路会误以为MOSFET栅极已“关断”。应使用短而且

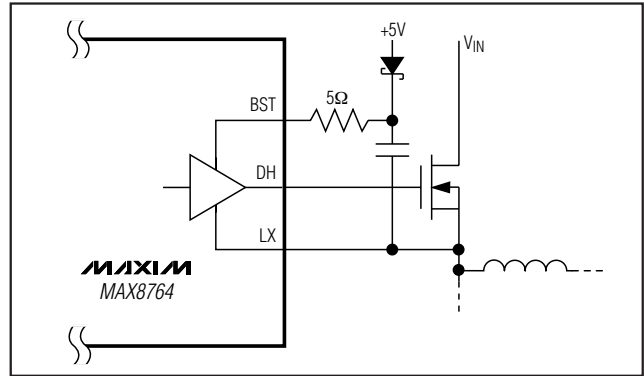


图5. 降低开关节点上升时间

宽的走线 (若MOSFET距离MAX8764为1英寸，走线宽度应为50mil至100mil)。

另一边沿的死区时间 (DH关断) 取决于固定的35ns (典型值) 内部延时。

将DL引脚拉低的内部晶体管下拉能力很强，具有0.5Ω (典型值) 导通电阻。在电感节点快速上升期间，可防止DL引脚由于低边同步整流器MOSFET的漏极到栅极的电容耦合而被拉高。但是，在大电流应用中，一些高边和低边FET的组合仍会遇到栅极-漏极的过耦合情况，从而产生低效率和EMI的元凶—穿通电流。通常可以在BST引脚处串联一只电阻来弥补这种缺陷，它可以增加高边FET的开启时间，而不会影响关闭时间 (图5)。

POR、UVLO和软启动

当 V_{CC} 上升至大约2V以上时，启动上电复位 (POR)，复位故障锁存器和软启动计数器，并为PWM工作做好准备。当 V_{CC} 低于4.2V时， V_{CC} 欠压锁定电路 (UVLO) 禁止开关动作。DL引脚保持低电平。当 V_{CC} 升至4.2V以上时，内部数字软启动定时器逐渐提升允许的最大电流限。提升过程分五步：20%、40%、60%、80%和100%；经过 $1.7ms \pm 50\%$ 后，电流门限达到100%。

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

电源就绪输出 (PGOOD)

PGOOD窗口比较器持续监视输出电压。在关断模式、待机模式和软启动过程中，PGOOD被主动拉低。数字软启动结束后，如果输出电压处于标称稳压值的上下10%范围以内，PGOOD将被释放。注意，PGOOD窗口检测器与过压和欠压保护故障检测器无关。

输出过压保护

OVP引脚控制输出过压保护功能。将OVP连接至 V_{CC} ，或将 $\overline{\text{LATCH}}$ 连接至 V_{CC} 可禁止过压保护。如果使能过压保护 ($\text{OVP} < 1.8\text{V}$ 、 $\overline{\text{LATCH}} = \text{GND}$)，则连续监测输出。当输出大于过压保护门限时，启动过压保护动作，并且DL低边栅极驱动输出强制为高电平。这使低边MOSFET开关导通，并使输出电容迅速放电，从而降低输出电压。

$\overline{\text{LATCH}}$ 为高电平时禁止过压保护。 $\overline{\text{LATCH}}$ 为低电平时，DL栅极驱动器输出会保持高电平，直到OVP被驱动至 V_{CC} ，或 V_{CC} 从1V以下重新上电。如果引起过压的故障持续存在（如高边MOSFET短路），则会断开电池保险。

注意，当LC储能电路已预存了能量时，强制DL为高电平会使输出产生小的负电压脉冲（参见典型工作特性中的输出过压波形）。如果负载不能承受这个负压，最好在输出端放置一个功率肖特基二极管，作为反极性箝位电路。

输出欠压保护

UVP引脚控制输出欠压保护功能。将UVP接GND，或将 $\overline{\text{LATCH}}$ 接 V_{CC} 时禁止欠压保护功能。输出欠压保护功能与折返式限流相似，不同之处在于采用的是定时器和锁存器而不是可变电流限。如果输出电压在欠压保护屏蔽时间结束后仍然低于欠压保护门限，那么PWM电路闭锁，DL被拉低。直到 V_{CC} 重新上电、触发 $\overline{\text{SHDN}}$ ，或将UVP拉到0.4V以下时，控制器才重新启动。

UVP接 V_{CC} 时，欠压保护门限缺省设置为标称输出电压的70%。为了选择不同的门限电压，可将UVP驱动至0.4V至1V电压范围内，对应的门限电压为标称值的40%至100%。

固定输出电压

MAX8764的双模工作方式容许选择常用电压，而不需要外部元件（图6）。FB接GND时选择2.5V固定输出电压，FB接 V_{CC} 时选择1.8V固定输出电压，FB直接与OUT连接时选择1V固定输出电压。

用电阻分压器设置 V_{OUT}

如果需要，可通过一个电阻分压器（图7）在1V至5.5V之间调整输出电压。设置输出电压的公式如下：

$$V_{OUT} = V_{FB} \left(1 + \frac{R1}{R2} \right)$$

式中， $V_{FB} = 1\text{V}$ 。

设计步骤

MAX8764的元件选择主要依据以下四项准则：

- 1) **输入电压范围。**输入电压的最大值 ($V_{IN(\text{MAX})}$) 必须考虑到最坏情况下的AC适配器电压。最小值 ($V_{IN(\text{MIN})}$) 必须是考虑了连接器、保险及电池选择开关上的压降后的最低电池电压。降低输入电压有利于提高效率。

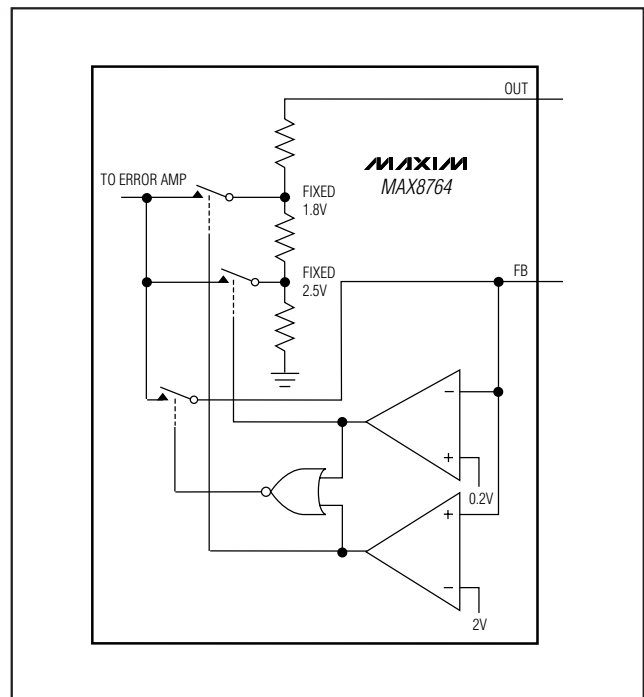


图6. 反馈复用器

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

- 2) **最大负载电流。**有两个值需要考虑。峰值负载电流 ($I_{LOAD(MAX)}$) 决定了瞬时元件载荷和滤波要求，从而影响输出电容的选择、电感饱和额定指标以及限流电路的设计。连续负载电流 (I_{LOAD}) 决定了热载荷的大小，从而制约着输入电容、MOSFET和其它主要发热元件的选择。
- 3) **开关频率。**开关频率的选择应折衷考虑物理尺寸与转换效率。由于MOSFET开关损耗与频率和 V_{IN}^2 成正比，因此最佳频率在很大程度上取决于最大输入电压。随着MOSFET技术的飞速发展，可以工作在越来越高的工作频率(表4)，最佳频率也在不断地变化。
- 4) **电感工作点。**这项选择可在尺寸与效率之间进行折衷。电感值较低时，可使物理尺寸最小，但会产生较大的纹波电流，效率较低，输出纹波也较大。实用的最小电感值应使电路工作在临界传导状态(负载最大时电感电流在每个周期正好回零)。电感值低于该值将无益于进一步减小尺寸。

MAX8764的跳脉冲算法在临界传导点时启动跳脉冲模式。因此，电感工作点同时也决定了PFM/PWM切换时的负载电流值。

以上四个因素影响元件的选择过程。元件选择以及计算它们对MAX8764工作的影响时，最好用电子数据表完成。用所提供的公式计算最小和最大输入电压下的LIR(电感纹波电流与设计的最小负载电流之比)。建议将LIR保持在20%至50%范围内。用电子数据表可以对元件选择进行快速评估。

电感选择

开关频率和电感工作点决定了电感值的选择，见以下公式：

$$L = \frac{V_{OUT} (V_{IN} - V_{OUT})}{V_{IN} \times f \times LIR \times I_{LOAD(MAX)}}$$

例如： $I_{LOAD(MAX)} = 8A$ 、 $V_{IN} = 7V$ 、 $V_{OUT} = 1.5V$ 、 $f = 300kHz$ 、纹波电流为33%或LIR = 0.33时，有：

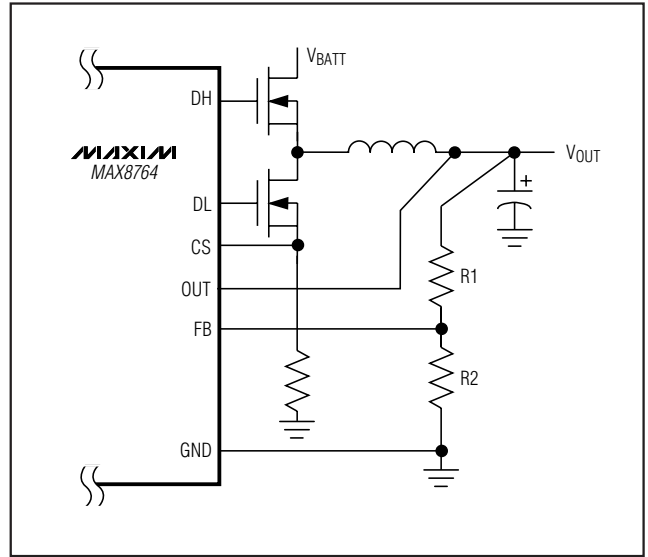


图7. 利用电阻分压器设置 V_{OUT}

$$L = \frac{1.5V (7V - 1.5V)}{7V \times 300kHz \times 0.33 \times 8A} = 1.49\mu H$$

在满足尺寸要求的前提下，应尽可能选择低DC电阻的低损耗电感。铁氧体磁芯电感通常是最佳选择，铁粉芯则更为廉价且能在200kHz频率下很好地工作。磁芯应该足够大，以确保在峰值电感电流 (I_{PEAK}) 时不会饱和。

$$I_{PEAK} = I_{LOAD(MAX)} + [(LIR / 2) \times I_{LOAD(MAX)}]$$

大多数电感制造商都提供标准电感值，如：1.0 μH 、1.5 μH 、2.2 μH 、3.3 μH 等。但如果能在整个输入电压范围内更好地折衷LIR，也可以采用非标准电感值。如果使用摆动电感(其空载电感值随电流的增大而线性减小)，在评估LIR时应使用适当的比例因子来修正电感值。

瞬态响应

电感纹波电流也会影响瞬态响应特性，尤其 $V_{IN} - V_{OUT}$ 差值很小时更是如此。低电感值允许电感电流更快地摆动，补充输出滤波电容上因负载突增而被抽走的电荷。输出跌落量也与最大占空比有关，可以根据导通时间和最小关断时间来计算：

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

MAX8764

$$V_{SAG} = \frac{(\Delta I_{LOAD(MAX)})^2 \times L}{2 \times C_{OUT} \times DUTY (V_{IN(MIN)} - V_{OUT})}$$

式中，

$$DUTY = \frac{K (V_{OUT} + 0.075V) / V_{IN}}{K (V_{OUT} + 0.075V) / V_{OUT} + \text{最小断开时间}}$$

最小关断时间 = 400ns (典型值) (K值参见表5)。

当负载从满载到空载瞬变时，由电感储能所引起的过冲量可按下式计算：

$$L = \frac{V_{OUT}}{f \times LIR \times I_{LOAD(MAX)}}$$

设置电流限

对于大多数应用，可按照以下步骤来设置MAX8764的电流限：

- 1) 在低 V_{IN} 值、高 V_{OUT} 值和最大负载电流的情况下，确定最小(谷)电感电流($I_{L(MIN)}$)。最小电感电流为 I_{LOAD} 减去一半的纹波电流(图4)。
- 2) 检测电阻决定可实现的限流精度。要权衡限流精度和检测电阻功耗。大多数应用中采用50mV至100mV的电流检测电压。由下式选择检测电阻：

$$R_{SENSE} = CS\text{门限电压} / I_{L(MIN)}$$

在对成本极度敏感而不要求高精度电流检测的应用中，可通过将CS连接至LX(图8b)，采用低边MOSFET开关的导通电阻作为检测电阻。计算限流时，应采用MOSFET Q2数据资料中最坏情况下的 $R_{DS(ON)}$ 值，考虑到 $R_{DS(ON)}$ 会随温度的升高而增大，还应增加0.5%/°C的裕量。利用 $R_{DS(ON)}$ 和前面步骤1计算出的 $I_{L(MIN)}$ 来确定CS门限电压。若不能采用100mV缺省门限，则按上述步骤2来设置门限。在所有情况下，尽管存在电阻值误差，也应确保合理的CS门限电压。

输出电容选择

输出滤波电容的等效串联电阻(ESR)必须足够低，以满足输出纹波和负载瞬变的要求，但ESR还要足够高以满足稳定性要求。

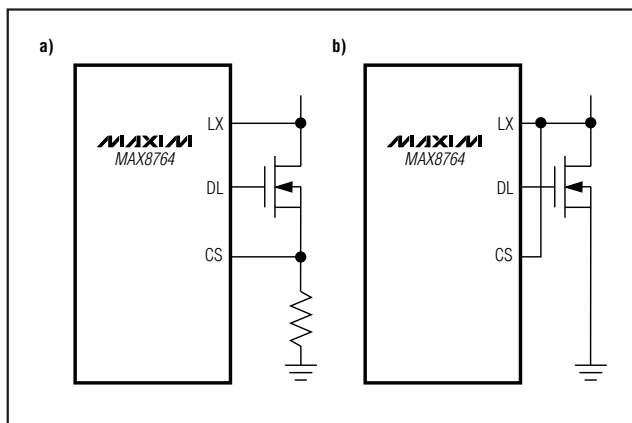


图8. 检流电路

在CPU核电压和其它输出存在剧烈负载瞬变的应用中，输出电容的尺寸取决于所需ESR的大小，要求负载瞬变时ESR不应使输出产生过大的跌落。如果忽略有限容值引起的电压跌落，则有：

$$R_{ESR} \leq \frac{V_{DIP}}{I_{LOAD(MAX)}}$$

在CPU以外的其它应用中，输出电容的尺寸通常取决于需要多大的ESR，以将输出电压纹波保持在可接受的水平。

$$R_{ESR} \leq \frac{V_{p-p}}{LIR \times I_{LOAD(MAX)}}$$

实际所需的电容值与满足低ESR要求所需的物理尺寸有关，还与电容器的化学类型有关。因此，通常在选择电容器时，首先考虑的是其ESR和额定电压，而不是电容值大小(该原则适用于钽、OS-CON和其它类型的电解电容)。当使用容值较小的滤波电容(如陶瓷或者聚合物电容)时，其尺寸选择应以容量能够保证在负载瞬变期间 V_{SAG} 和 V_{SOAR} 不超标为准。通常，只要容量大到足以满足过冲要求，负载增大时引起的下冲也不会有问题(参见瞬态响应部分的 V_{SAG} 和 V_{SOAR} 公式)。

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

输出电容稳定性考虑

系统稳定性取决于ESR零点相对于开关频率的位置。不稳定点可由下式给出：

$$f_{\text{ESR}} = \frac{f}{\pi}$$

式中：

$$f_{\text{ESR}} = \frac{1}{2 \times \pi \times R_{\text{ESR}} \times C_{\text{OUT}}}$$

在频率为300kHz的典型应用中，ESR零点频率必须远低于95kHz，最好低于50kHz。

目前广泛使用的钽电容和OS-CON电容具有25kHz的典型ESR零点频率。在电感选择的设计范例中，支持60mV_{P-P}纹波所需的ESR为60mV/2.7A = 22mΩ。将两个470μF/4V Kemet T510低ESR钽电容并联，可提供22mΩ（最大值）的ESR。通常该ESR会在27kHz处产生一个零点，远在稳定条件之内。

不要不加考虑地在反馈检测点直接并接大容量陶瓷电容，以确保稳定性。大容量陶瓷电容具有较高的ESR零点频率，会使电路处于不稳定工作状态。不过，只需将电容放置在反馈检测点下游几英寸的位置，就可很容易获得足够的串联电阻，反馈检测点应尽可能靠近电感。

不稳定工作表现为两种相关但截然不同的形式：双脉冲和快速反馈环路不稳定。

发生双脉冲是由于输出上的噪声，或由于ESR太低使输出电压信号没有足够大的纹波。这就“蒙蔽”了误差比较器，使之在400ns的最短关断时间结束后立即触发一个新的周期。双脉冲十分恼人但害处不大，除了增大输出纹波外没有更糟的后果。然而，这也预示着由于ESR过低，可能引起环路不稳定。

发生电源或负载瞬变后，不稳定环路会在输出上产生振荡，并触发过压保护锁存器或导致输出电压跌落到容限以下。

检查稳定性最简单的方法是：施加一个非常快的零负载到满负载瞬变，并仔细观察输出电压纹波的包络，检查其过冲和振铃情况。同时用一个AC电流探头监视电感电

流也很有帮助。阶跃响应引起的上/下冲之后的振铃不应超过一个周期。

输入电容选择

输入电容必须满足开关电流造成的纹波电流 (I_{RMS}) 要求，最好选用非钽电容 (陶瓷、铝电解或OS-CON)，因为它们能够抑制上电时的浪涌电流：

$$I_{\text{RMS}} = I_{\text{LOAD}} \left(\frac{\sqrt{V_{\text{OUT}}(V_{\text{IN}} - V_{\text{OUT}})}}{V_{\text{IN}}} \right)$$

为获得最佳的电路可靠性，应选择在峰值纹波电流下温升小于10°C的电容。

功率MOSFET选择

以下MOSFET选则指南集中讨论了使用高压 (>20V) AC适配器时如何获得高负载电流能力 (>5A)。通常小电流应用相对要求低一些。

为获得最高效率，应选择电池电压 (15V) 下导通损耗与开关损耗相等的高边MOSFET (Q1)。确保**最小**输入电压时的导通损耗不超过封装的散热极限或偏离总体散热预算。确保**最大**输入电压时的导通损耗与开关损耗之和不超过封装额定值或偏离总体散热预算。

选择的低边MOSFET (Q2) 其 $R_{\text{DS(ON)}}$ 应尽可能低，采用中型至小型封装 (如8引脚SO)，而且价格合理。确保MAX8764的栅极驱动器DL能够驱动Q2；换句话说，应确保高边开关打开时不会因寄生漏极-栅极电容而将栅极拉高，从而引起交叉传导问题。对于低边MOSFET来说开关损耗不是什么问题，因为该器件在降压拓扑结构中是零电压开关器件。

MOSFET功耗

占空比达到极限时导通损耗最大。对于高边MOSFET，电池电压最小时由导通电阻引起的功耗最大：

$$PD(Q1 \text{电阻}) = (V_{\text{OUT}} / V_{\text{IN(MIN)}}) \times I_{\text{LOAD}}^2 \times R_{\text{DS(ON)}}$$

一般情况下，为了降低高输入电压下的开关损耗，需要使用小型高边MOSFET。但是，封装功率耗散极限要求的 $R_{\text{DS(ON)}}$ 限制了MOSFET的最小尺寸。此外，开关损耗与

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

应用信息

压差

连续传导工作模式下，输出电压调节范围受限于不可调的500ns（最大值）最小关断时间单稳态电路。为实现最小压差可采用较长的导通时间（200kHz）设置。工作于低输入电压时，极限占空比必须根据最坏情况下的导通时间和关断时间来进行计算。容差及内部传输延迟会给TON/K因子引入误差。频率越高，误差越大（参见表5）。此外还需注意，降压型调节器接近最小压差点时瞬态响应特性很差，必须增加大容量输出电容（参见瞬态响应部分的 V_{SAG} 公式）。

当最小关断时间内电感电流的下降量（ ΔI_{DOWN} ）和导通时间内电感电流的上升量（ ΔI_{UP} ）相同时，即为绝对压差点。比值 $h = \Delta I_{UP} / \Delta I_{DOWN}$ 表示负载增加时电路具有更大电感电流摆幅的能力，该值应该始终大于1。h逼近1时，为绝对最小压差点，在每个开关周期内电感电流提升的能力变低，如果不使用额外的输出电容， V_{SAG} 会大大上升。

h合理的最小值为1.5，但可以在权衡 V_{SAG} 、输出电容和最小工作电压后上下调整。h值给定后，根据以下公式来计算最小工作电压：

$$V_{IN(MIN)} = \frac{(V_{OUT} + V_{DROPI})}{1 - \left(\frac{t_{OFF(MIN)} \times h}{K} \right)} + V_{DROPI} - V_{DROPI}$$

式中， V_{DROPI} 和 V_{DROPI} 是放电和充电通路上的寄生电压， $t_{OFF(MIN)}$ 取自*Electrical Characteristics*表，K取自表5。根据 $h = 1$ 可计算出绝对最小输入电压。

如果计算出的 $V_{IN(MIN)}$ 大于要求的最小输入电压，则必须降低工作频率或提高输出电容值，以得到可接受的 V_{SAG} 。若预料可能工作于最小压差点附近，则应计算 V_{SAG} 以确保合适的瞬态响应。

导通（ $R_{DS(ON)}$ ）损耗相等时为最佳情况。通常只有输入超过大约15V时，才需要考虑高边开关损耗。

加载最大AC适配器电压时，根据开关损耗公式 CV^2f ，式中平方项引起的高边MOSFET开关损耗会成为散热问题的隐患。若选择的高边MOSFET在低电池电压时有足够低的 $R_{DS(ON)}$ ，但加载 $V_{IN(MAX)}$ 时其变得非常热，则应考虑改换MOSFET。

计算由开关损耗引起的Q1功耗是很困难的，因为影响打开与关断时间的因素很难量化，却必须考虑。这些因素包括内部栅极电阻、栅极电荷、门限电压、源极电感以及PC板布局。以下的开关损耗计算仅提供非常粗略的估测，并且不适用于面包板评估，最好在Q1上安装热电偶进行全面验证：

$$PD(Q1\text{开关}) = \frac{C_{RSS} \times V_{IN(MAX)}^2 \times f \times I_{LOAD}}{I_{GATE}}$$

式中 C_{RSS} 是Q1的反向传输电容， I_{GATE} 是栅极驱动的源出/吸入峰值电流（典型值为1A）。

对于低边MOSFET（Q2），最大功耗总是出现在最大电池电压下：

$$PD(Q2) = (1 - V_{OUT} / V_{IN(MAX)}) \times I_{LOAD}^2 \times R_{DS(ON)}$$

最大MOSFET功耗发生在严重过载条件下，此时负载电流大于 $I_{LOAD(MAX)}$ ，但尚未超过电流限。为避免这种情况发生的可能性，在电路设计中应留有足够的“设计余量”，以支持 $I_{LOAD} = I_{LIMIT(HIGH)} + [(LIR / 2) \times I_{LOAD(MAX)}]$ 的情况。其中， $I_{LIMIT(HIGH)}$ 为限流电路允许的最大谷电流，包含门限容差和检测电阻变化量。如果不带过载保护的短路保护即可满足要求，则使能欠压保护，并利用 $I_{LOAD(MAX)}$ 来计算元件载荷。

选择一个正向压降足够低的肖特基二极管D1，以防止低边MOSFET Q2的体二极管在死区时间内导通。通常，额定DC电流等于负载电流1/3的二极管已足够了。该二极管是可选的，效率要求不高时可以省掉。

MAX8764

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

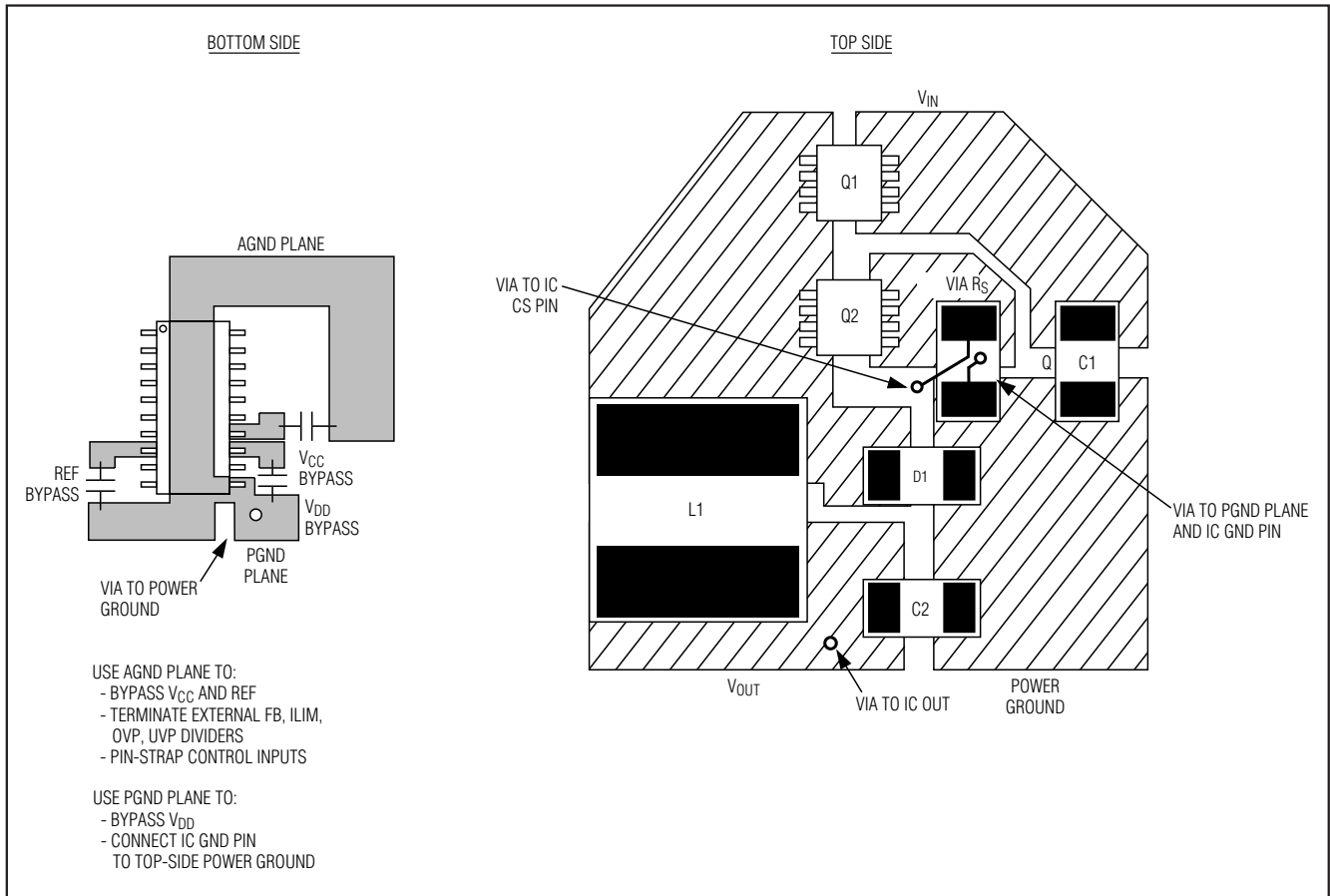


图9. 功率级PC板布局实例

表5. 近似K因子误差

TON SETTING (kHz)	K FACTOR (μs)	APPROXIMATE K-FACTOR ERROR (%)	MINIMUM V _{IN} AT V _{OUT} = 2V (V)
200	5	±10	2.6
300	3.3	±10	2.9
450	2.2	±12.5	3.2
600	1.7	±12.5	3.6

压差设计实例：

$$V_{OUT} = 2.5V$$

$$f_{sw} = 300kHz$$

$$K = 1.8\mu s, \text{ 最差情况下 } K = 2.97\mu s$$

$$t_{OFF(MIN)} = 500ns$$

$$V_{DROPI} = V_{DROPP2} = 100mV$$

$$h = 1.5:$$

$$V_{IN(MIN)} = \frac{(2.5V + 0.1V)}{1 - \left(\frac{0.5\mu s \times 1.5}{2.97\mu s} \right)} + 0.1V - 0.1V = 3.48V$$

再以 $h = 1$ 进行计算，得到压差的极限值：

$$V_{IN(MIN)} = \frac{(2.5V + 0.1V)}{1 - \left(\frac{0.5\mu s \times 1}{2.97\mu s} \right)} - 0.1V + 0.1V = 3.13V$$

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

因此，即使输出电容非常大， V_{IN} 也必须大于3.13V，输出电容比较合理时，实际输入电压可达到3.48V。

PC板布局指南

合理的PC板布局对实现低开关损耗和干净、稳定的工作非常重要。在布设开关功率级电路时更需要特别注意(图9)。如果有可能的话，应将所有功率元件安装在电路板的顶层，并使它们的接地端靠在一起。良好的PC板布局应遵守以下准则：

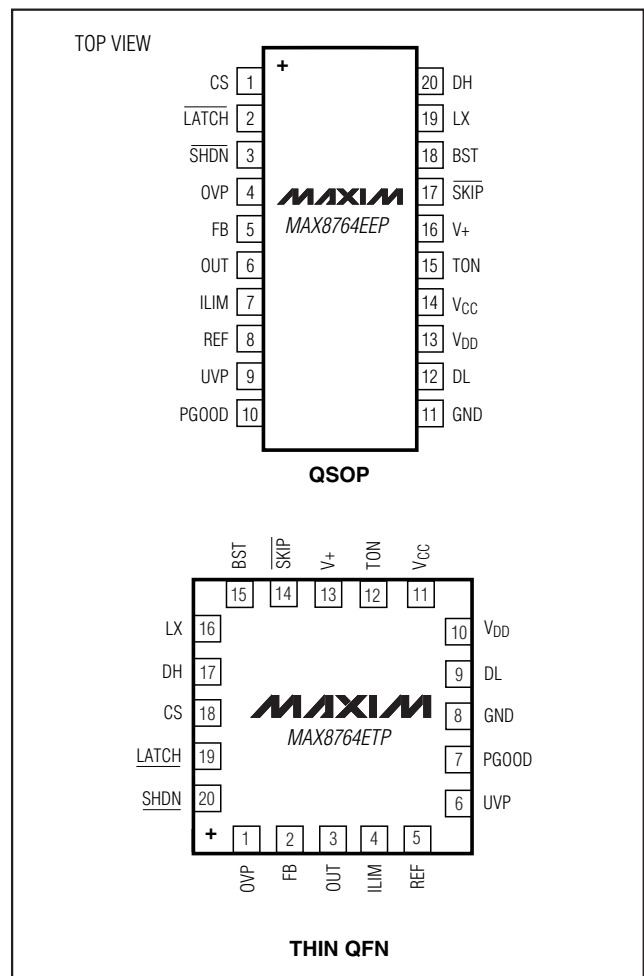
- 大电流通路应尽可能短，特别是接地端。这对于实现稳定、无抖动工作至关重要。
- 电源线和负载连线应尽可能短。这对于提高效率来说至关重要。采用厚覆铜PC板(2oz对比1oz)可使满载效率提高1%甚至更多。正确地布设PC板走线是一项非常艰巨的任务，它要求密集程度在几分之一厘米内，1毫欧的引线电阻就会造成可观的效率损失。
- 将CS引脚直接连接到 R_{SENSE} 端，以将电流检测误差降至最低。
- 必须对走线长度进行折衷时，最好使电感充电通路长于其放电通路。例如，宁可延长输入电容和高边MOSFET间的距离，也不要延长电感和低边MOSFET，或电感和输出滤波电容之间的距离。
- 高速开关节点(BST、LX、DH和DL)应远离敏感的模拟信号区域(REF、FB和CS)。

布局步骤

- 1) 首先放置功率元件，并使它们的接地端彼此靠近(Q2源极、 C_{IN} 、 C_{OUT} 和D1阳极)。如有可能，最好在顶层采用较宽的覆铜区域布线。
- 2) 控制器IC应靠近MOSFET Q2放置，最好放在Q2的背面，从而保持短而宽的LX、GND和DL栅极驱动连线。DL栅极连线必须短而宽(如果MOSFET距离控制器IC的GND引脚1英寸，则线宽应为50mil至100mil)。
- 3) 将栅极驱动元件(BST二极管和电容、 V_{DD} 旁路电容)靠近控制器IC集中放置。

- 4) 按图9所示连接DC-DC控制器的接地端。该图可被视作有两个独立的地层：一个是连接所有大功率元件的功率地；另一个是连接敏感模拟元件的模拟地。模拟地层和功率地层必须在IC上单点直接会合。
- 5) 用多个过孔直接将输出电源层连接至输出滤波电容的正、负端。整个DC-DC转换器电路应尽量靠近负载放置。

引脚配置



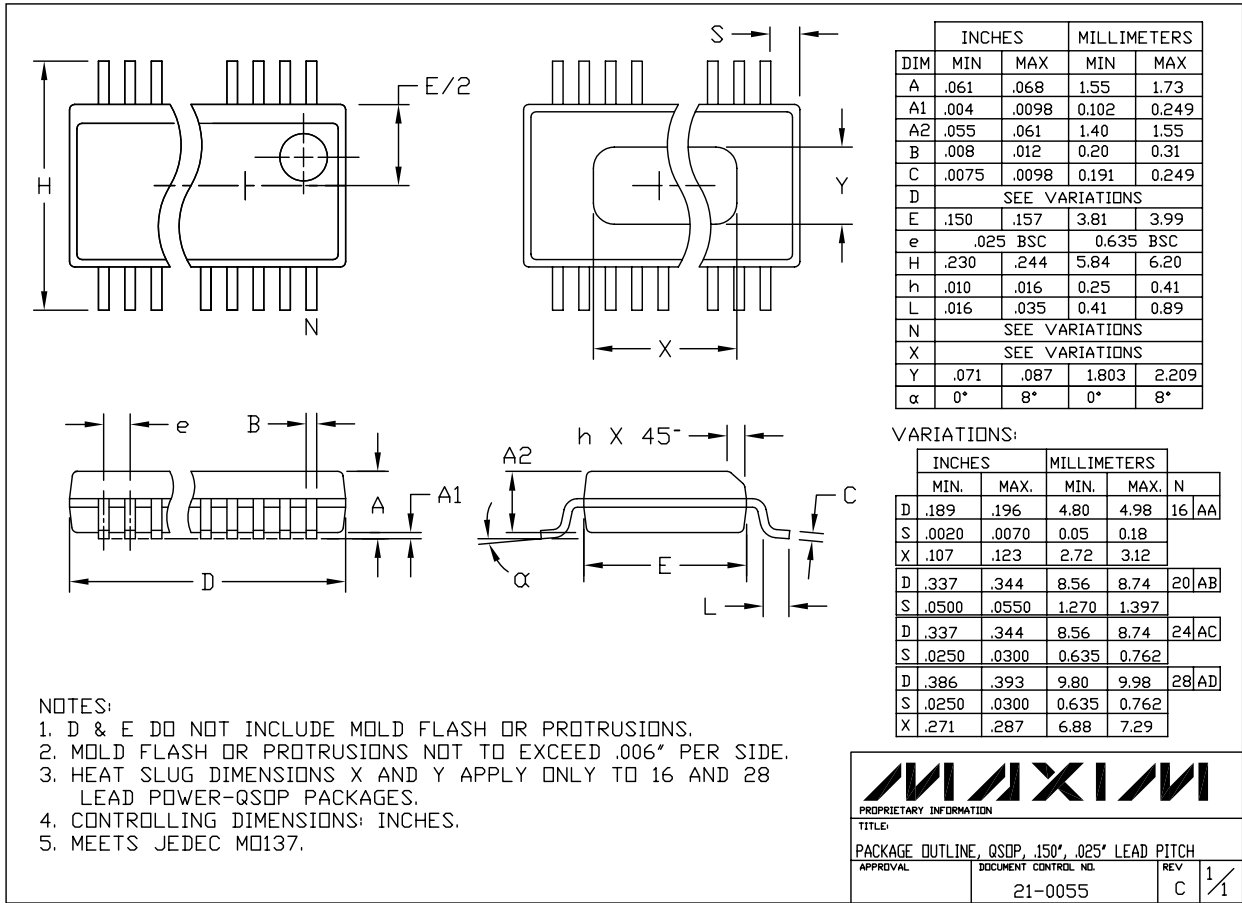
芯片信息

TRANSISTOR COUNT: 2963
PROCESS: BiCMOS

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-ic.com.cn/packages.)



QSOP-EPS

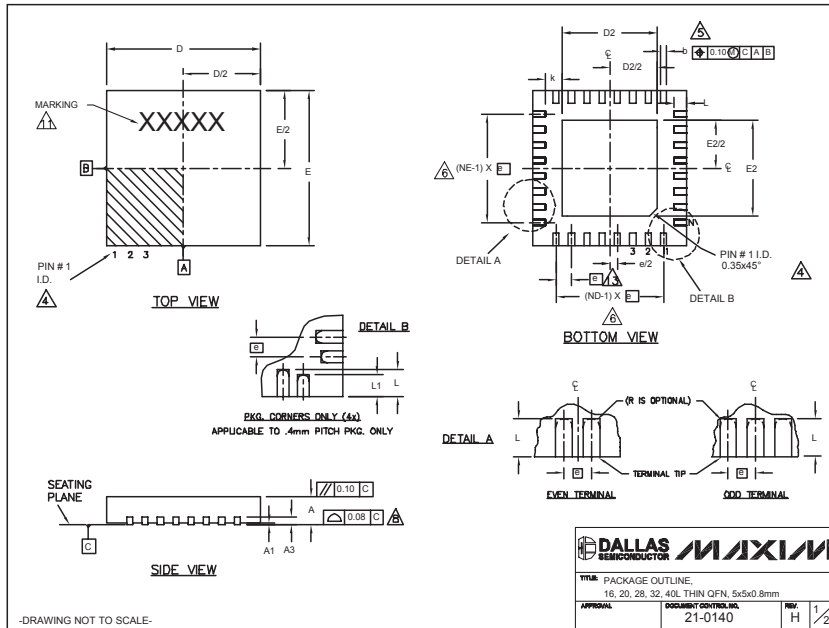
MAXIM
 PROPRIETARY INFORMATION
 TITLE:
 PACKAGE OUTLINE, QSOP, .150", .025" LEAD PITCH
 APPROVAL: _____ DOCUMENT CONTROL NO. 21-0055 REV C 1/1

高速、降压型控制器， 带有精确的限流控制，用于笔记本电脑

封装信息 (续)

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-ic.com.cn/packages.)

MAX8764



COMMON DIMENSIONS															
PKG.	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	0.25	-	0.25	-	0.25	-	0.25	0.25	0.35	0.45	-	-	-
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	-	-	-	-	-	-	-	-	-	-	-	-	0.30	0.40	0.50
ND	16			20			28			32			40		
NE	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2			----		

EXPOSED PAD VARIATIONS												
PKG. CODES	D2			E2			L	DOWN BONDS ALLOWED				
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	±0.15					
T1655-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T2055-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES				
T2855-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO				
T2855-2	2.60	2.70	2.80	2.60	2.70	2.80	**	NO				
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES				
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES				
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO				
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO				
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES				
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES				
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO				
T3255-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T4055-1	3.20	3.30	3.40	3.20	3.30	3.40	**	YES				

NOTES:
1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.
4. THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
5. DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
6. ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
8. COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
9. DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-1, T2855-3, AND T2855-6.
10. WARPAGE SHALL NOT EXCEED 0.10 mm.
11. MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
12. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
13. LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.

DALLAS SEMICONDUCTOR MAXIM
TITLE: PACKAGE OUTLINE, 16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm
APPROVAL: 21-0140

-DRAWING NOT TO SCALE-

Maxim 不对 Maxim 产品以外的任何电路使用负责，也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

23 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2005 Maxim Integrated Products

Printed USA

MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。