



USB 2.0全速收发器， 提供UART复用模式

MAX3349E

概述

MAX3349E $\pm 15\text{kV}$ ESD保护、USB收发器可为低压微处理器或ASIC提供全速USB接口。该器件支持枚举、待机以及V_{BUS}检测功能。专用的UART复用模式将外部UART信号(Rx和Tx)接至D+和D-端，允许共用连接器，可降低成本并减少移动设备的端口数。

UART接口允许诸如PDA、蜂窝电话以及数码相机等移动设备通过同一连接器收发UART和USB信号。MAX3349E具有独立的UART电源输入，支持早期采用+2.75V发送信号的设备。MAX3349E支持最大921kbaud的UART波特率。

与USB主机相连后，MAX3349E即进入USB模式，并通过VP、VM、RCV和OE提供全速USB 2.0兼容接口。MAX3349E的内部集成了D+和D-端的串联终端电阻，D+端还接有1.5kΩ的内部上拉电阻，允许器件插入时与USB总线在逻辑上连接和断开。还具有挂起模式以降低功耗。D+和D-端具有高达 $\pm 15\text{kV}$ 的静电放电保护(ESD)功能。

MAX3349E提供16引脚TQFN (4mm x 4mm)和16焊球UCSP™ (2mm x 2mm)封装，工作在-40°C至+85°C的扩展级温度范围内。

应用

蜂窝电话
PDA
数码相机
MP3播放器

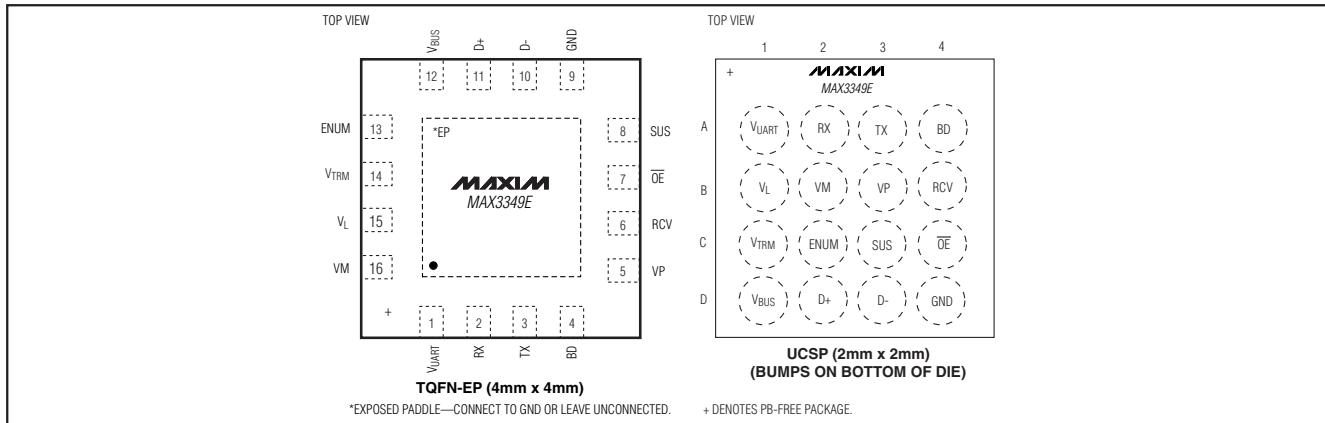
定购信息

PART	PIN-PACKAGE	PACKAGE CODE
MAX3349EEBE-T	16 UCSP	B16-1
MAX3349EEET*	16 TQFN	T1644-4

注：所有器件都工作在-40°C至+85°C扩展级温度范围。

*未来产品—供货状况请与厂商联系。

引脚配置



UCSP是Maxim Integrated Products, Inc.的商标。



Maxim Integrated Products 1

本文是Maxim正式英文资料的译文，Maxim不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误，如需确认任何词语的准确性，请参考Maxim提供的英文版资料。

索取免费样品和最新版的数据资料，请访问Maxim的主页：www.maxim-ic.com.cn。

USB 2.0全速收发器， 提供UART复用模式

ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND, unless otherwise noted.)	
VUART, VL, VBUS, D+, D-	-0.3V to +6V
V _{TRM}	-0.3V to (V _{BUS} + 0.3V)
VP, VM, SUS, RX, TX, ENUM, RCV, OE, BD	-0.3V to (V _L + 0.3V)
Short Circuit Current (D+ and D-)	±150mA
Maximum Continuous Current (all other pins)	±15mA
Continuous Power Dissipation (T _A = +70°C)	
16-Bump UCSP (derate 8.2mW/°C above +70°C)659.5mW
16-Pin 4mm x 4mm TQFN (derate 25.0mW/°C above +70°C)2000mW

Operating Temperature Range-40°C to +85°C
Junction Temperature+150°C
Storage Temperature Range-65°C to +150°C
Lead Temperature (soldering, 10s)+300°C
Bump Temperature (soldering, reflow)+235°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{BUS} = +4.0V to +5.5V, V_{UART} = +2.7V to +3.3V, V_L = +1.40V to +2.75V, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at V_{BUS} = +5V, V_L = +1.8V, V_{UART} = +2.75V (UART Mode), and T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLY INPUTS/OUTPUTS (V_{BUS}, V_{UART}, V_{TRM}, V_L)						
V _{BUS} Input Range	V _{BUS}	USB mode	4.0	5.5		V
V _L Input Range	V _L		1.40	2.75		V
V _{UART} Input Range	V _{UART}	UART mode	2.7	3.3		V
Regulated Supply-Voltage Output	V _{TRM}	Internal regulator, USB mode	3.0	3.6		V
Operating V _{BUS} Supply Current	I _{BUS}	Full-speed transmitting/receiving at 12Mbps, C _L = 50pF on D+ and D-		10		mA
Operating V _{UART} Supply Current	I _{VUART}	UART transmitting/receiving at 921kbaud, C _L = 200pF		2.5		mA
Static V _{UART} Supply Current	I _{VUART(STATIC)}	UART mode	3.5	5		µA
Operating V _L Supply Current	I _{V_L}	Full-speed transmitting/receiving at 12Mbps, C _L = 50pF on D+ and D-		6		mA
Full-Speed Idle and SE0 Supply Current	I _{V_{BUS}(IDLE)}	Full-speed idle, V _{D+} > +2.7V, V _{D-} < +0.3V	290	400		µA
		SE0: V _{D+} < +0.3V, V _{D-} < +0.3V	340	450		
Static V _L Supply Current	I _{V_L(STATIC)}	Full-speed idle, SE0, suspend mode, or static UART mode	2	10		µA
Sharing Mode V _L Supply Current	I _{V_L(OFF)}	V _{BUS} and V _{UART} not present	2	5		µA
USB Suspend V _{BUS} Supply Current	I _{V_{BUS}(SUS)}	VM, VP unconnected; OĒ = 1, SUS = 1	38	65		µA
V_{BUS} DETECTION (BD)						
USB Power-Supply Detection Threshold	V _{TH_VBUS}		0.4 x V _L	0.9 x V _L		V
USB Power-Supply Detection Hysteresis	V _{HYS_VBUS}		40			mV
V _L Power-Supply Detection Threshold	V _{TH_VL}		0.7			V

USB 2.0全速收发器， 提供UART复用模式

ELECTRICAL CHARACTERISTICS (continued)

($V_{BUS} = +4.0V$ to $+5.5V$, $V_{UART} = +2.7V$ to $+3.3V$, $V_L = +1.40V$ to $+2.75V$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $V_{BUS} = +5V$, $V_L = +1.8V$, $V_{UART} = +2.75V$ (UART Mode), and $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
VUART Power-Supply Detection Threshold	V_{TH_UART}		$0.4 \times V_L$	$0.65 \times V_L$	$0.9 \times V_L$	V
DIGITAL INPUTS/OUTPUTS (VP, VM, RCV, SUS, OE, RX, TX, ENUM, BD)						
Input Voltage Low	V_{IL}			$0.3 \times V_L$		V
Input Voltage High	V_{IH}		$0.7 \times V_L$			V
Output Voltage Low	V_{OL}	$I_{OL} = +2mA$, $V_L > 1.65V$ $I_{OL} = +1mA$, $V_L < 1.65V$		0.4		V
Output Voltage High	V_{OH}	$I_{OH} = +2mA$, $V_L > 1.65V$ $I_{OH} = +1mA$, $V_L < 1.65V$	$V_L - 0.4$			V
Input Leakage Current	I_{LKG}		-1	+1		μA
ANALOG INPUTS/OUTPUTS (D+, D- in USB Mode)						
Differential Input Sensitivity	V_{ID}	$ V_{D+} - V_{D-} $	0.2			V
Differential Common-Mode Voltage	V_{CM}	Includes V_{ID} range	0.8	2.5		V
Single-Ended Input Low Voltage	V_{ILSE}			0.8		V
Single-Ended Input High Voltage	V_{IHSE}		2.0			V
USB Output Voltage Low	V_{USB_OLD}	$R_L = 1.5k\Omega$ connected to $+3.6V$		0.3		V
USB Output Voltage High	V_{USB_OHD}	$R_L = 15k\Omega$ connected to GND	2.8	3.6		V
Off-State Leakage Current	I_{LZ}		-1	+1		μA
Driver Output Impedance	Z_{DRV}	Steady-state drive	28	43		Ω
Transceiver Capacitance	C_{IND}	Measured from D+/D- to GND		20		pF
Input Impedance	Z_{IN}	Driver off	1			$M\Omega$
D+ Internal Pullup Resistor	R_{PU}	ENUM = 1	1425	1500	1575	Ω
ANALOG INPUTS/OUTPUTS (D+, D- in UART Mode)						
Input Voltage High	V_{UART_IH}	UART mode, $+2.70 < V_{UART} < +2.85V$	2.0			V
Input Voltage Low	V_{UART_IL}	UART mode, $+2.70V < V_{UART} < +2.85V$		0.8		V
Output Voltage High	V_{UART_OH}	UART mode, $+2.70V < V_{UART} < +2.85V$ $I_{UART_OH} = -2mA$	2.2			V
Output Voltage Low	V_{UART_OL}	UART mode, $+2.70V < V_{UART} < +2.85V$ $I_{UART_OL} = +2mA$		0.4		V

MAX3349E

USB 2.0全速收发器， 提供UART复用模式

ELECTRICAL CHARACTERISTICS (continued)

($V_{BUS} = +4.0V$ to $+5.5V$, $V_{UART} = +2.7V$ to $+3.3V$, $V_L = +1.40V$ to $+2.75V$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $V_{BUS} = +5V$, $V_L = +1.8V$, $V_{UART} = +2.75V$ (UART Mode), and $T_A = +25^\circ C$.) (Note 1)

ESD PROTECTION (D+, D-)				
Human Body Model		(Figures 9 and 10)	± 15	kV
IEC 61000-4-2 Air-Gap Discharge			± 8	kV
IEC 61000-4-2 Contact Discharge			± 8	kV

TIMING CHARACTERISTICS

($V_{BUS} = +4.0V$ to $+5.5V$, $V_{UART} = +2.7V$ to $+3.3V$, $V_L = +1.4V$ to $+2.75V$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $V_{BUS} = +5V$, $V_L = +1.8V$, $V_{UART} = +2.75V$ (UART Mode), and $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
USB DRIVER CHARACTERISTICS ($C_L = 50pF$)						
Rise Time	t_{FR}	10% to 90% of $ V_{USB_OHD} - V_{USB_OLD} $ (Figures 1 and 7)	4	20		ns
Fall Time	t_{FF}	90% to 10% of $ V_{USB_OHD} - V_{USB_OLD} $ (Figures 1 and 7)	4	20		ns
Rise/Fall Time Matching	t_{FR}/t_{FF}	Excluding the first transition from idle state (Note 2) (Figures 1 and 7)	90	110		%
Output Signal Crossover Voltage	V_{CRS_F}	Excluding the first transition from idle state (Note 2) (Figure 2)	1.3	2.0		V
Driver Propagation Delay	t_{PLH_DRV}	$V_L > +1.65V$ (Figures 2 and 7)		22.5		ns
		$+1.4V < V_L < +1.65V$ (Figures 2 and 7)		25		
	t_{PHL_DRV}	$V_L > +1.65V$ (Figures 2 and 7)		22.5		
		$+1.4V < V_L < +1.65V$ (Figures 2 and 7)		25		
Driver Disable Delay	t_{PHZ_DRV}	High-to-off transition (Figures 3 and 6)		25		ns
	t_{PLZ_DRV}	Low-to-off transition (Figures 3 and 6)		25		
Driver Enable Delay	t_{PZH_DRV}	Off-to-high transition (Figures 3 and 7)		25		ns
	t_{PZL_DRV}	Off-to-low transition (Figures 3 and 7)		25		
USB RECEIVER CHARACTERISTICS ($C_L = 15pF$)						
Differential Receiver Propagation Delay	t_{PLH_RCV}	$V_L > +1.65V$ (Figures 4 and 8)		25		ns
		$+1.4V < V_L < +1.65V$ (Figures 4 and 8)		30		
	t_{PHL_RCV}	$V_L > +1.65V$ (Figures 4 and 8)		25		
		$1.4V < V_L < +1.65V$ (Figures 4 and 8)		30		
Single-Ended Receiver Propagation Delay	t_{PLH_SE}	$V_L > +1.65V$ (Figures 4 and 8)		28		ns
		$+1.4V < V_L < +1.65V$ (Figures 4 and 8)		35		
	t_{PHL_SE}	$V_L > +1.65V$ (Figures 4 and 8)		28		
		$+1.4V < V_L < +1.65V$ (Figures 4 and 8)		35		

USB 2.0全速收发器， 提供UART复用模式

MAX3349E

TIMING CHARACTERISTICS (continued)

($V_{BUS} = +4.0V$ to $+5.5V$, $V_{UART} = +2.7V$ to $+3.3V$, $V_L = +1.4V$ to $+2.75V$, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $V_{BUS} = +5V$, $V_L = +1.8V$, $V_{UART} = +2.75V$ (UART Mode), and $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Single-Ended Receiver Disable Delay	tPHZ_SE	High-to-off transition, $V_L > +1.65V$ (Figure 5)			10	ns
		High-to-off transition, $+1.4V < V_L < +1.65V$ (Figure 5)			12	
	tPLZ_SE	Low-to-off transition, $V_L > +1.65V$ (Figure 5)			10	
		Low-to-off transition, $+1.4V < V_L < +1.65V$ (Figure 5)			12	
Single-Ended Receiver Enable Delay	tPZH_SE	Off-to-high transition, $V_L > +1.65V$ (Figure 5)			20	ns
		Off-to-high transition, $+1.4V < V_L < +1.65V$ (Figure 5)			20	
	tPZL_SE	Off-to-low transition, $V_L > +1.65V$ (Figure 5)			20	
		Off-to-low transition, $+1.4V < V_L < +1.65V$ (Figure 5)			20	
UART DRIVER CHARACTERISTICS ($C_L = 200\text{pF}$)						
Rise Time (D-)	t _{FR_TUART}	10% to 90% of VOHD - VOLDI (Figure 13)	60	200		ns
Fall Time (D-)	t _{FF_TUART}	90% to 10% of VOHD - VOLDI (Figure 13)	60	200		ns
Driver Propagation Delay	t _{PLH_TUART}	(Figure 13)	70	200		ns
	t _{PHL_TUART}	(Figure 13)	70	200		
UART RECEIVER CHARACTERISTICS ($C_L = 15\text{pF}$)						
Receiver (Rx) Propagation Delay	t _{PLH_RUART}	(Figure 14)			60	ns
	t _{PHL_RUART}	(Figure 14)			60	
Receiver (Rx) Rise/Fall Time	t _{FR_RUART}	(Figure 14)			45	ns
	t _{FF_RUART}	(Figure 14)			45	

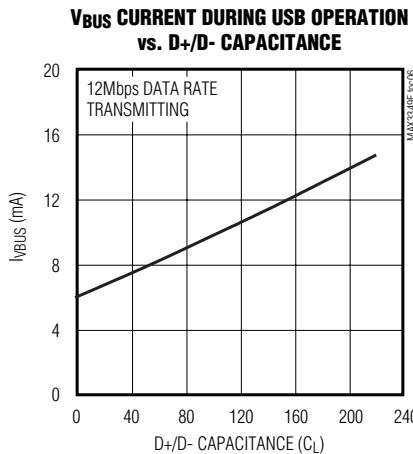
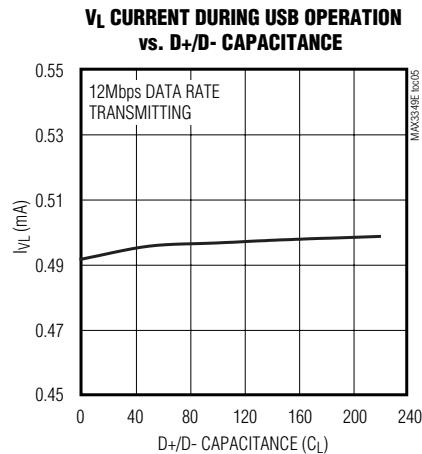
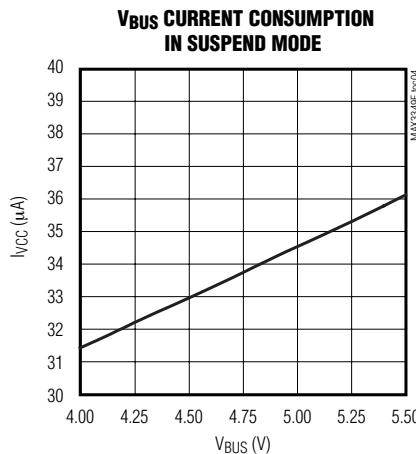
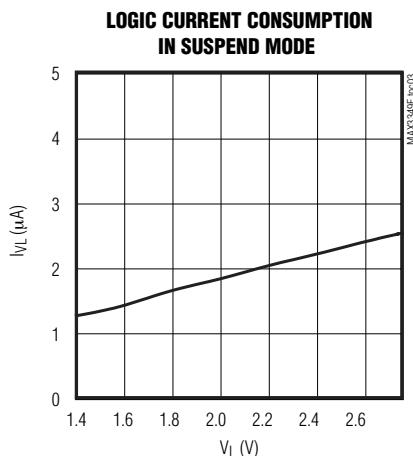
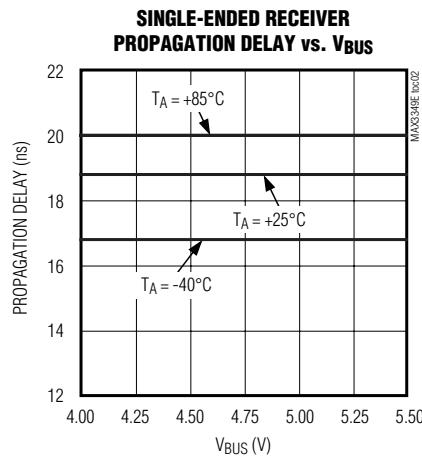
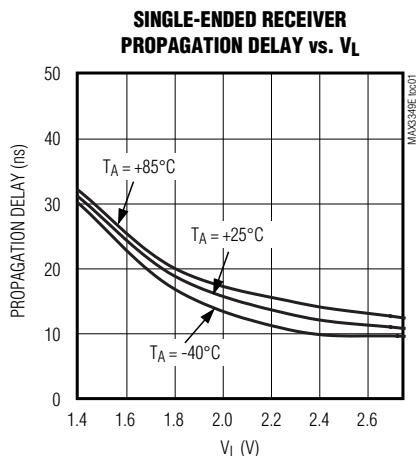
Note 1: Parameters are 100% production tested at $T_A = +25^\circ C$, unless otherwise noted. Limits over temperature are guaranteed by design.

Note 2: Guaranteed by design, not production tested.

USB 2.0全速收发器， 提供UART复用模式

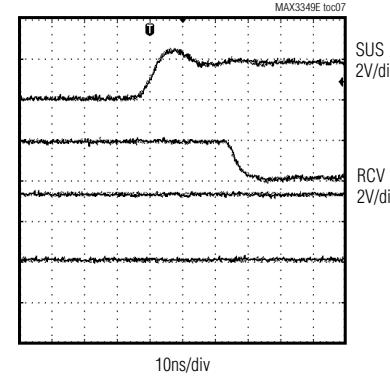
典型工作特性

($V_{BUS} = +5V$, $V_L = +3.3V$, $V_{UART} = +2.75V$, $T_A = +25^\circ C$, unless otherwise noted.)



SUSPEND MODE

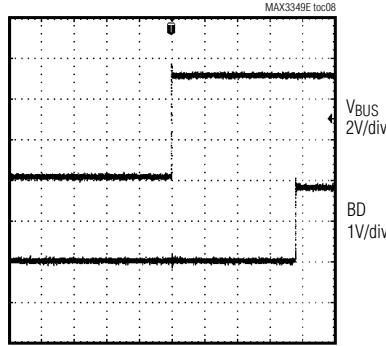
MAX3349E toc07



10ns/div

BUS DETECT RESPONSE

MAX3349E toc08



4 μ s/div

USB 2.0全速收发器， 提供UART复用模式

引脚说明

MAX3349E

引脚		类型	名称	功能描述
UCSP	TQFN			
A1	1	POWER	V _{UART}	UART电源电压, V _{UART} 为内部UART发送器和接收器供电。V _{UART} 接+2.7V至+3.3V稳压电压。V _{UART} 需采用一只0.1μF的陶瓷电容旁路至GND。
A2	2	OUTPUT	RX	UART接收输出端, 在UART模式下, RX为电平转换输出, 表示D+的逻辑状态。
A3	3	INPUT	TX	UART发送输入端, 在UART模式下, D-的逻辑状态与TX端相同。
A4	4	OUTPUT	BD	USB检测输出, 当V _{BUS} 高于V _{TH-BUS} 门限时, BD为逻辑高, 表明MAX3349E与USB主机相连。当BD为逻辑高时, MAX3349E工作在USB模式, 当BD为逻辑低时, MAX3349E工作在UART模式。
B1	15	POWER	V _L	数字逻辑电源, V _L 接+1.4V至+2.75V电源。V _L 需采用一只0.1μF或更大的陶瓷电容旁路至GND。
B2	16	I/O	VM	接收器输出/驱动器输入。当OĒ = V _L 时, VM作为接收器输出。接收时, VM的逻辑状态与D-相同。当OĒ = GND时, VM作为驱动器输入(表2和表3)。
B3	5	I/O	VP	接收器输出/驱动器输入。当OĒ = V _L 时, VP作为接收器输出。接收时, VP的逻辑状态与D+相同。当OĒ = GND时, VP作为驱动器输入(表2和表3)。
B4	6	OUTPUT	RCV	差分接收器输出, 在USB模式下, RCV为USB差分接收器的输出(表3)。
C1	14	POWER	V _{TRM}	内部稳压器输出, V _{TRM} 提供稳定的+3.3V输出。V _{TRM} 需采用一只1μF的陶瓷电容旁路至GND。V _{TRM} 由V _{BUS} 供电。请勿用V _{TRM} 为外部电路供电。
C2	13	INPUT	ENUM	枚举控制输入, 驱动ENUM至V _L 时, D+和V _{TRM} 之间的1.5kΩ电阻接通(当V _{BUS} 存在时)。驱动ENUM至GND时, 内部1.5kΩ上拉电阻断开。当器件处于UART模式时, ENUM无效。
C3	8	INPUT	SUS	挂起模式控制输入, SUS拉至低电平时正常工作。SUS拉至高电平时强制MAX3349E进入挂起模式。
C4	7	INPUT	OĒ	输出使能, OĒ拉至低电平时, 设置VP/VM为USB模式下的发送器输入。OĒ拉至高电平时, 设置VP/VM为USB模式下的接收器输出。UART模式下OĒ无效。
D1	12	POWER	V _{BUS}	USB电源电压, USB模式下V _{BUS} 为内部线性稳压器供电。V _{BUS} 需采用一只0.1μF陶瓷电容旁路至GND。
D2	11	I/O	D+	USB差分数据输入/输出, D+直接连接至USB连接器。
D3	10	I/O	D-	USB差分数据输入/输出, D-直接连接至USB连接器。
D4	9	POWER	GND	接地。
—	EP	—	EP	裸焊盘, 裸露焊盘连接至GND。

USB 2.0全速收发器， 提供UART复用模式

时序图

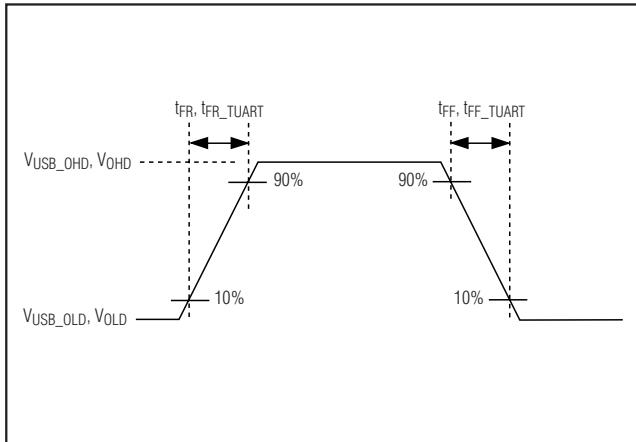


图1. 上升和下降时序

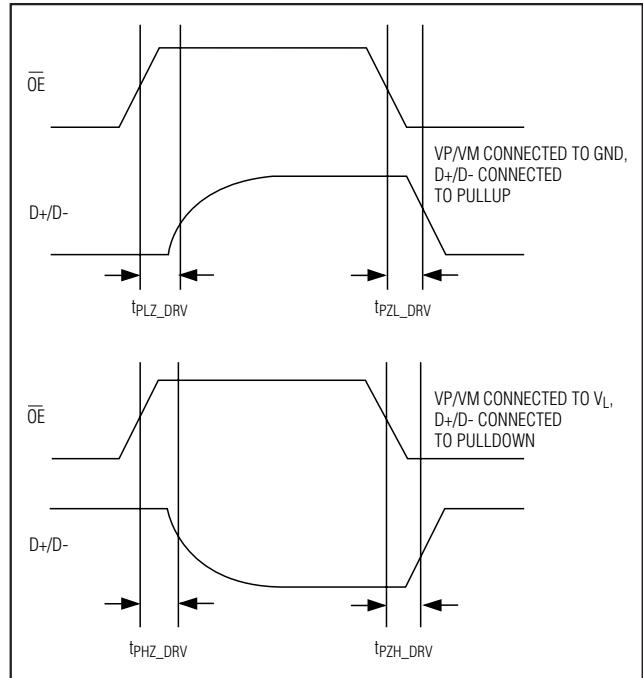


图3. 驱动器使能和禁止时序

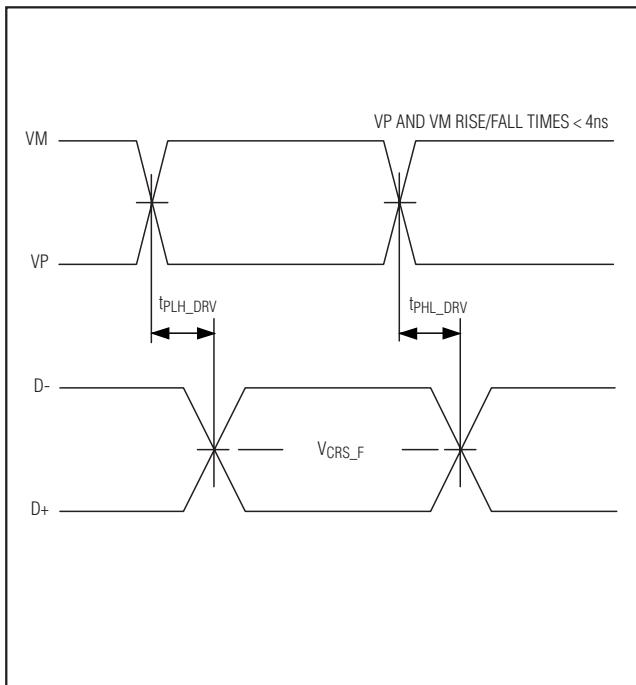


图2. D+、D-与VP、VM的对应时序

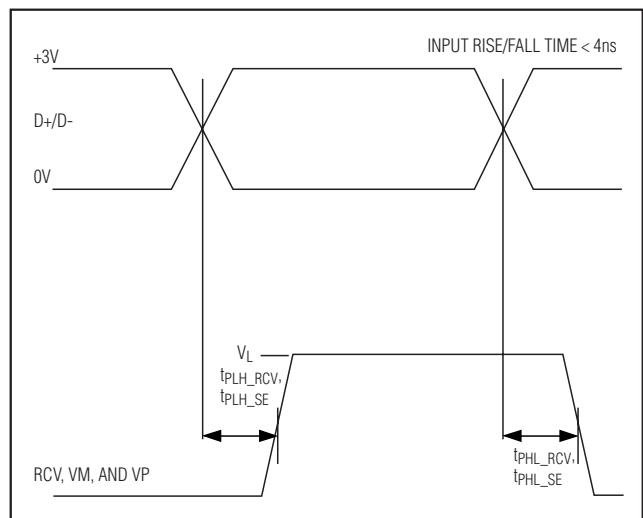


图4. VP、VM和RCV与D+、D-的对应时序

USB 2.0全速收发器，提供UART复用模式

时序图(续)

MAX3349E

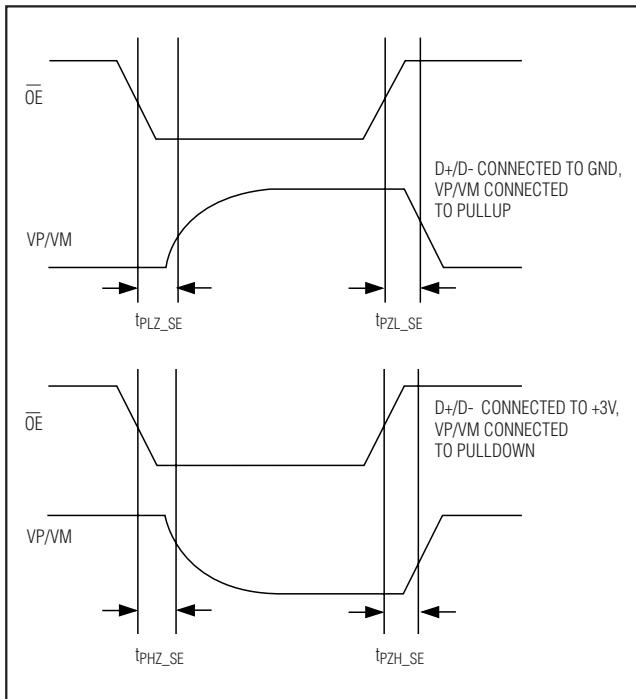


图5. 接收器使能和禁止时序

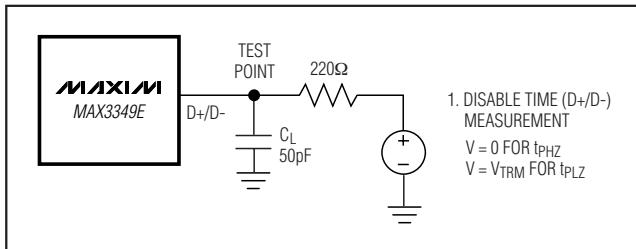


图6. 禁止时间测试电路

详细说明

MAX3349E是一款带 $\pm 15\text{kV}$ ESD保护的USB收发器，为微处理器或ASIC提供全速USB接口。该器件支持枚举、休眠以及 V_{BUS} 检测功能。专门设计的UART复用模式可将外部UART信号(Rx和Tx)接至D+和D-端，允许共用连接器，可降低成本并减少移动设备的端口数。

UART接口允许诸如PDA、蜂窝电话以及数码相机等移动设备通过同一个连接器发送接收UART和USB信号。MAX3349E具有独立的UART电源电压输入。MAX3349E支持最大921baud的UART波特率。

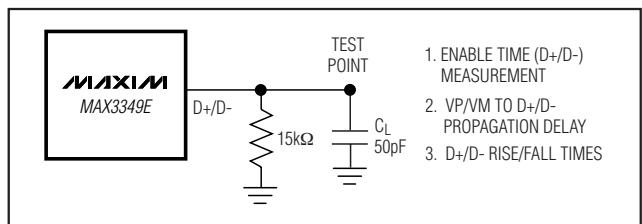


图7. 使能时间、发送器传输延时以及发送器上升/下降时序的测试电路

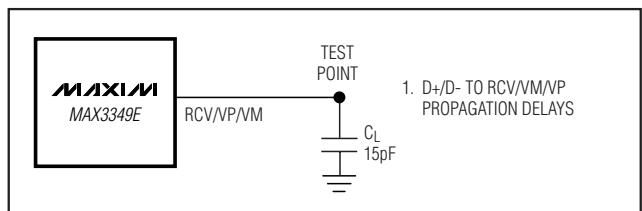


图8. 接收器传输延时的测试电路

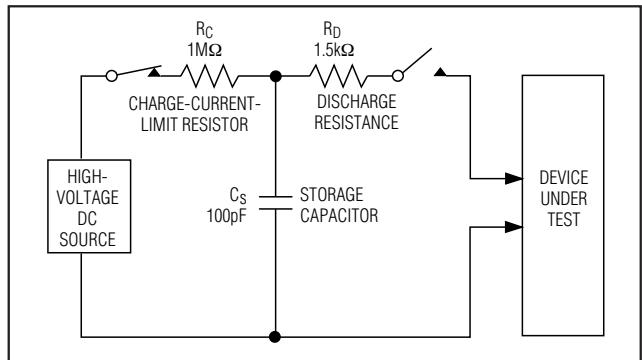


图9. 人体ESD测试模型

与USB主机连接后，MAX3349E即进入USB模式，并通过VP、VM、RCV和OE提供全速USB 2.0兼容接口。MAX3349E的D+和D-端集成了内部串联电阻，D+端还接有1.5kΩ内部上拉电阻，允许器件在插入时与USB总线在逻辑上连接和断开。还具有低功耗挂起模式以降低功耗。D+和D-端具有高达 $\pm 15\text{kV}$ 的静电放电保护(ESD)功能。为了确保 $\pm 15\text{kV}$ ESD保护，需将 V_{BUS} 采用一只 $0.1\mu\text{F}$ 的陶瓷电容旁路至GND，该电容应尽可能靠近器件安装。

USB 2.0全速收发器，提供UART复用模式

时序图(续)

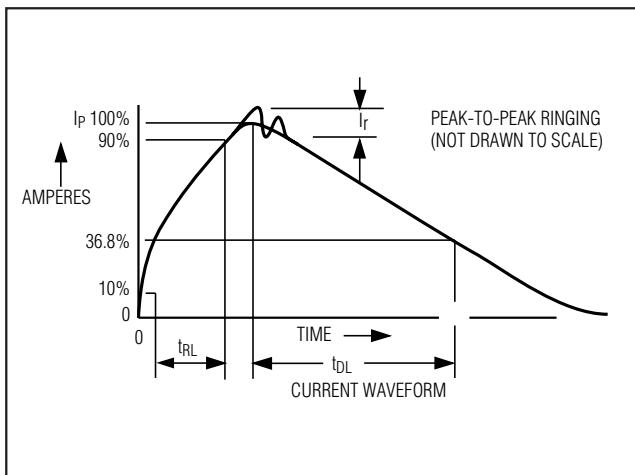


图10. 人体模式电流波形

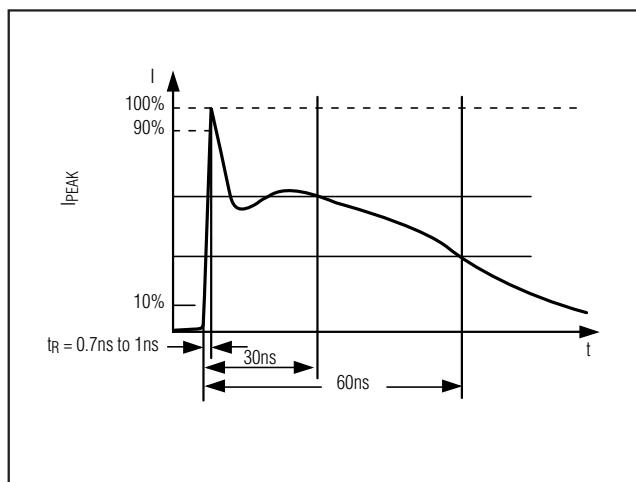


图12. IEC 61000-4-2接触放电电流波形

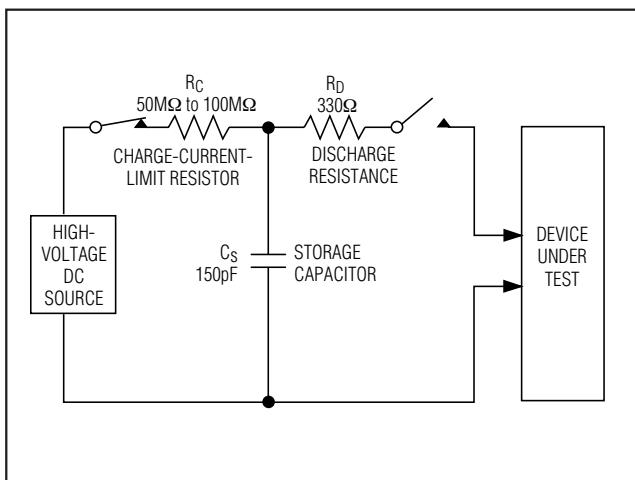


图11. IEC 61000-4-2 ESD接触放电测试模型

工作模式

MAX3349E工作在USB模式或UART模式，具体取决于是否存在 V_{BUS} 。当施加到 V_{BUS} 的电压高于 $V_{TH-VBUS}$ 时，总线检测输出BD为逻辑高，反之，BD为逻辑低。当BD为逻辑高时，MAX3349E工作在USB模式，而当BD为逻辑低时，MAX3349E则工作在UART模式。

USB模式

在USB模式下，MAX3349E依靠D+和D-端实现一个全速(12Mbps)USB接口，并具有枚举和挂起功能。差分USB接收器将USB状态转换成逻辑电平输出到RCV(表3a)。当 \overline{OE} 为逻辑高时，VP/VM为USB接收器的单端输出，允许检测单端0(SE0)事件。当 \overline{OE} 为逻辑低时，VP和VM为USB发送器的输入。休眠输入SUS为逻辑高时强制MAX3349E进入低功耗工作模式，并禁止差分USB接收器(表3b)。

UART模式

当BD为逻辑低(V_{BUS} 不存在)时，MAX3349E工作在UART模式。Rx信号是D+端单端接收器的输出，而Tx输入从D-端驱动输出。D+和D-端的电压门限由外部施加的电压 V_{UART} 确定，该电压介于+2.7V和+3.3V之间。

电源配置

V_L 逻辑电源

在USB和UART两种模式下，控制接口由 V_L 供电。MAX3349E可在低至+1.4V的逻辑侧电压(V_L)下工作，并为低电压ASIC和微控制器提供电平转换。

USB 2.0全速收发器， 提供UART复用模式

MAX3349E

表1. 电源配置

V _{BUS} (V)	V _{TRM} (V)	V _L (V)	V _{UART} (V)	CONFIGURATION
+4.0 to +5.5	+3.0 to +3.6 Output	+1.4 to +2.75	GND, Unconnected, or +2.7V to +3.3V	USB Mode
+4.0 to +5.5	+3.0 to +3.6 Output	GND or Unconnected	GND, Unconnected, or +2.7V to +3.3V	Disable Mode
GND or Unconnected	High Impedance	+1.4 to +2.75	+2.7V to +3.3V	UART Mode

表2. USB发送真值表($\overline{OE} = 0$)

INPUTS		OUTPUTS		
VP	VM	D+	D-	
0	0	0	0	
0	1	0	1	
1	0	1	0	
1	1	1	1	

表3a. USB接收真值表($\overline{OE} = 1, SUS = 0$)

INPUTS		OUTPUTS			
D+	D-	VP	VM	RCV	
0	0	0	0	RCV*	
0	1	0	1	0	
1	0	1	0	1	
1	1	1	1	X	

* = 上一状态。

X = 未定义。

USB模式

当V_{BUS}高于V_{TH-BUS}且总线检测输出(BD)为逻辑高时，MAX3349E工作在USB模式。此时MAX3349E从V_{BUS}端获得电源，通常情况下由USB连接器提供。内部线性稳压器由V_{BUS}生成所需的+3.3V V_{TRM}电压。V_{TRM}为内部USB收发器电路和D+枚举电阻供电。V_{TRM}需采用一只1μF的陶瓷电容旁路至GND，电容要尽可能靠近器件放置。禁止用V_{TRM}为外部电路供电。

禁止模式

V_{BUS}接系统电源，且V_L悬空或接地时器件进入禁止模式。在禁止模式下，D+和D-都处于高阻抗状态，并能承受高达+5.5V的外部信号。此时 \overline{OE} 、SUS和控制信号无效。

UART模式

将V_L和V_{UART}系统电源连接，且V_{BUS}悬空或低于V_{TH-BUS}时，MAX3349E工作在UART模式。MAX3349E支持介于+2.7V和+3.3V之间的V_{UART}(参考表1)。

USB控制信号

\overline{OE}

\overline{OE} 控制USB模式下的通信方向。当 \overline{OE} 为逻辑低时，VP和VM作为逻辑输入，而D+/D-为输出。当 \overline{OE} 为逻辑高时，VP和VM作为逻辑输出，而D+/D-为输入。RCV是连接在D+/D-端的差分USB接收器的输出，而且RCV不受 \overline{OE} 逻辑电平影响。

ENUM

驱动ENUM为逻辑高电平时，使能D+和V_{TRM}之间的1.5kΩ内部上拉电阻。驱动ENUM为逻辑低时，禁止该内部上拉电阻并断开MAX3349E与USB间的逻辑连接。

SUS

驱动SUS为逻辑高时，MAX3349E工作在低功耗USB挂起模式。在挂起模式下，USB差分接收器关闭，V_{BUS}消耗电源电流为38μA(典型值)。单端VP和VM接收器保持运行，以检测USB总线D+和D-线路上的SE0状态。挂起模式下USB发送器保持使能，允许在D+和D-端上传送远程唤醒信号。

USB 2.0全速收发器，提供UART复用模式

D+和D-

D+和D-是USB信号还是UART信号取决于其工作模式。在USB模式下，当 \overline{OE} 为逻辑高时，D+/D-为接收器输入，当 \overline{OE} 为逻辑低时，则D+/D-为发送器输出。D+和D-端具有内部串联电阻，可直接与USB连接器连接。在UART模式下，D+是输入，而D-是输出。D-端是UART的Tx信号，而D+端是UART的Rx信号。D+/D-的UART信号电平大小由 V_{UART} 确定。Rx和Tx的逻辑门限由 V_L 决定。D+和D-具有 $\pm 15kV$ 的HBM ESD保护功能。

RCV

RCV是差分USB接收器的输出。当D+为高电平，D-为低电平时，RCV为逻辑1。当D+为低电平，D-为高电平时，RCV为逻辑0。当D+和D-均为低电平(SE0)时，RCV保持上一次的有效逻辑状态。SUS为高电平时RCV被驱动为逻辑低。参考表3a和表3b。

BD

当 V_{BUS} 端的电压高于 V_{TH-BUS} 时，总线检测(BD)输出为逻辑高。这种状况通常在MAX3349E与USB供电的设备相连时出现。 V_{BUS} 断开时BD为逻辑低电平。

ESD保护

与其它Maxim器件一样，MAX3349E的所有引脚均带有ESD保护结构，防止在处理和装配过程中受静电冲击而损坏。额外的ESD保护结构可确保D+和D-端能够承受高达 $\pm 15kV$ ESD的冲击。ESD结构在标准模式、挂起模式以及器件掉电时均能提供ESD保护。

现存有多种针对ESD结构可靠性的ESD测试标准。MAX3349E的ESD保护符合以下标准：

- $\pm 15kV$ 人体模型(HBM)
- $\pm 8kV$ IEC 61000-4-2气隙放电
- $\pm 8kV$ IEC 61000-4-2接触放电

人体模式

图9所示的模型可用于模拟器件与人体接触产生的ESD。该模型包括一个充电至较高电压的100pF储能电容，然后再通过一个 $1.5k\Omega$ 电阻对测试设备放电。图10所示为储能电容对低阻放电时的电流波形。

IEC 61000-4-2接触放电

IEC 61000-4-2标准针对最终产品的ESD测试和性能评估，它并不特别针对集成电路。采用人体模型和IEC 61000-4-2模型进行测试的主要区别在于：IEC 61000-4-2的峰值电流更高，因为IEC 61000-4-2模型中串联电阻的阻值更低。因此，IEC 61000-4-2模型下可承受的ESD电压通常低于人体模型下可承受的ESD电压。图11给出了IEC 61000-4-2模型。接触放电方式中探针充电之前即与被测设备接触。图12给出了IEC 61000-4-2接触放电模型的电流波形。

ESD测试条件

ESD性能取决于诸多因素，如需要可靠性报告，请与Maxim公司联系，该报告详细说明了测试装置、测试方法和测试结果。

应用信息

USB模式下的数据传输

向USB发送数据

要向USB发送数据，MAX3349E应工作在USB模式(参考工作模式部分)，并驱动 \overline{OE} 为低电平。MAX3349E以差分形式通过D+和D-向USB发送数据。VP和VM作为驱动器的差分输入信号。当VP和VM均为低电平时，D+/D-端输出单端状态0 (SE0)。

从USB接收数据

从USB接收数据时，MAX3349E应工作在USB模式(参考工作模式部分)，驱动 \overline{OE} 为高电平，SUS为低电平。D+/D-接收到的差分数据转换成逻辑信号从RCV端输出。VP和VM是D+和D-端的单端接收器输出。

UART模式下的数据传递

在UART模式下，D+为输入，D-为输出。D-端是UART的Tx信号，而D+端是UART的Rx信号。D+/D-的UART信号电平取决于 V_{UART} 。Rx和Tx的电压门限由 V_L 决定。D+和D-端的电压门限则由 V_{UART} 决定。

电源去耦

将 V_{BUS} 、 V_L 和 V_{UART} 用 $0.1\mu F$ 的陶瓷电容旁路至地。此外，还需用一只 $1\mu F$ 的陶瓷电容将 V_{TRM} 旁路至地。所有旁路电容应尽可能靠近器件放置。

USB 2.0全速收发器， 提供UART复用模式

时序图

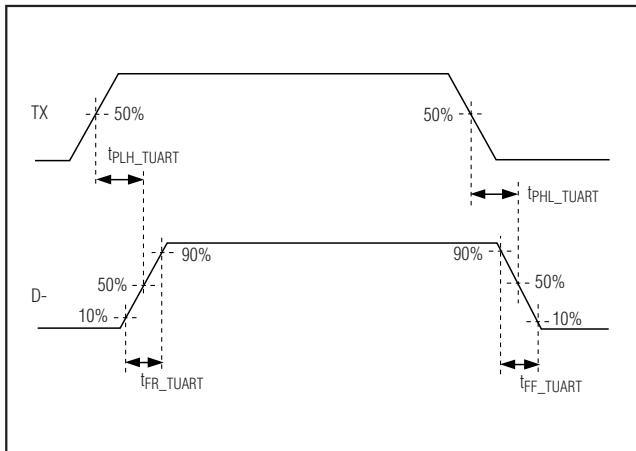


图13. UART发送器时序

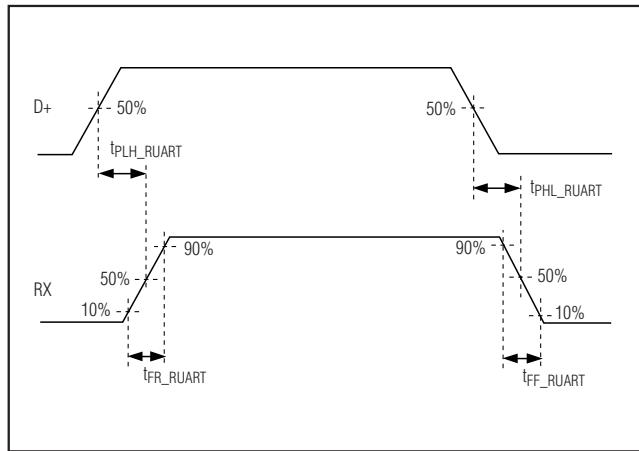


图14. UART接收器时序

上电顺序

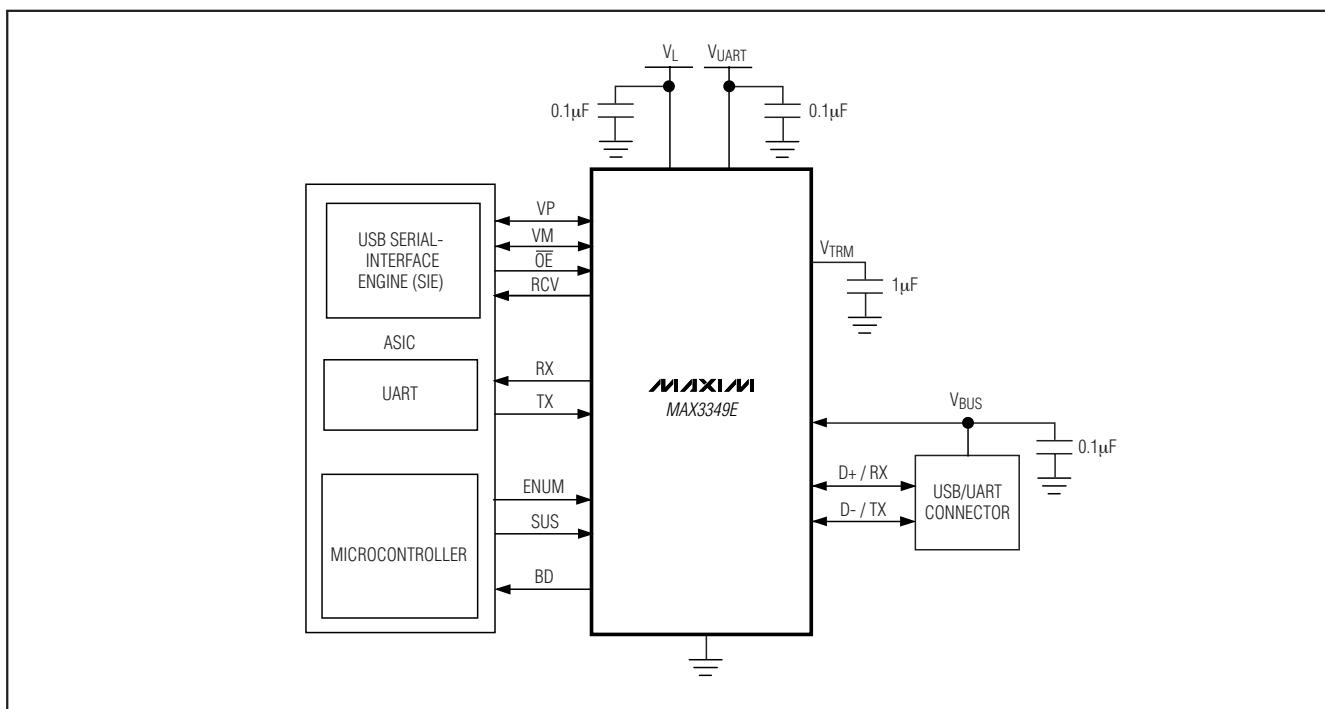
V_L 、 V_{UART} 和 V_{BUS} 无上电顺序要求。

UCSP应用信息

参考Maxim网站www.maxim-ic.com.cn/ucsp提供的应用笔记UCSP—晶片级封装可以获得最新的UCSP应用信息，内容包括UCSP结构、外形尺寸、载带信息、印刷电路板技术、焊球焊盘布局、所推荐的回流焊温度曲线以及可靠性测试结果等。

USB 2.0全速收发器， 提供UART复用模式

典型应用电路



芯片信息

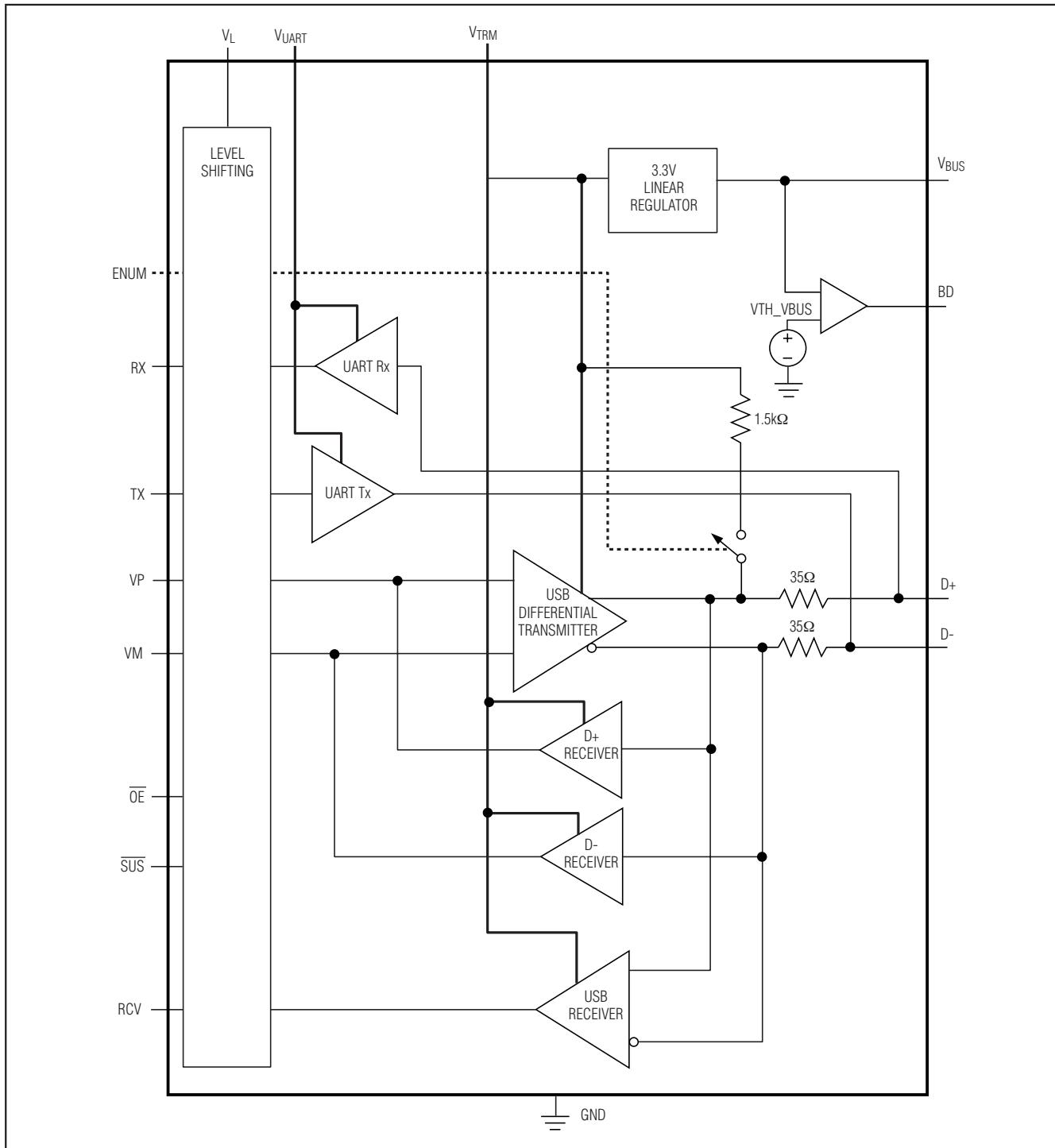
PROCESS: BiCMOS

EXPOSED PADDLE: Connect to ground or leave unconnected.

USB 2.0全速收发器， 提供UART复用模式

功能框图

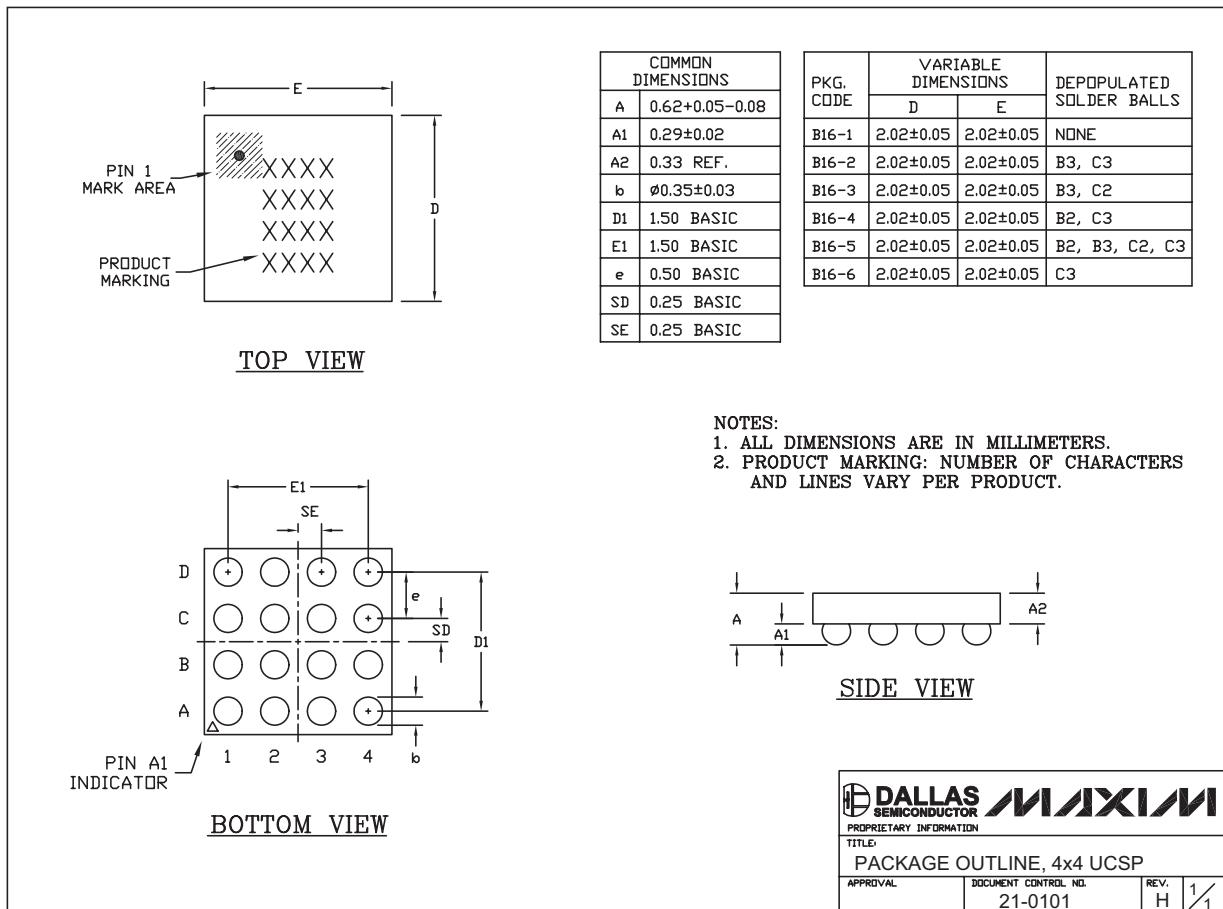
MAX3349E



USB 2.0全速收发器， 提供UART复用模式

封装信息

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外形信息, 请查询 www.maxim-ic.com.cn/packages.)

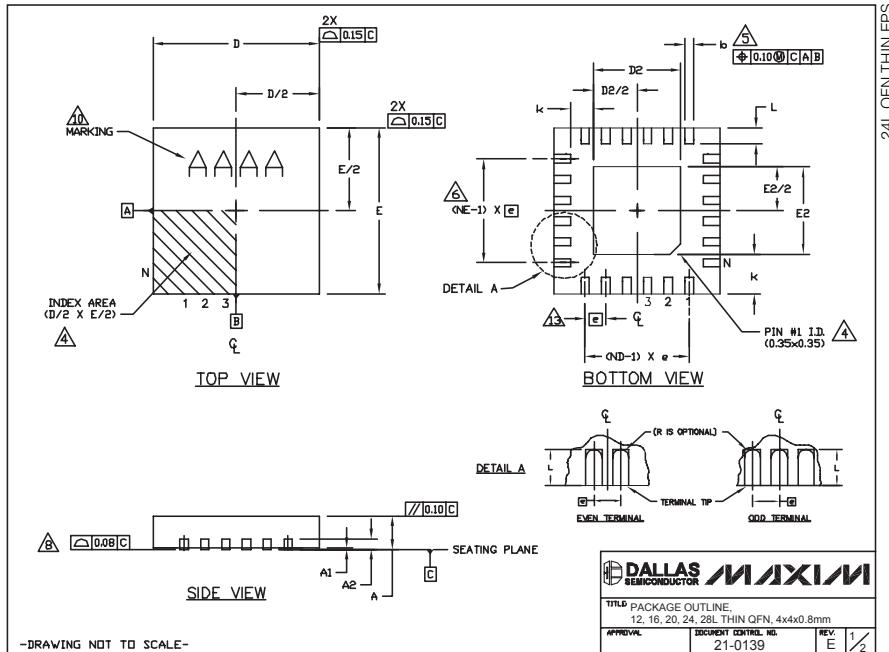


USB 2.0全速收发器， 提供UART复用模式

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外形信息, 请查询 www.maxim-ic.com.cn/packages.)

MAX3349E



COMMON DIMENSIONS															
PKG	12L 4x4	16L 4x4	20L 4x4	24L 4x4	28L 4x4										
REF.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.			
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80			
A1	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05			
A2	0.20	REF.	0.20	REF.	0.20	REF.	0.20	REF.	0.20	REF.	0.20	REF.			
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.23	0.30	0.15	0.20	0.25	
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
e	0.60	BSC	0.65	BSC	0.65	BSC	0.50	BSC	0.50	BSC	0.40	BSC			
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-			
L	0.45	0.35	0.65	0.45	0.35	0.65	0.45	0.35	0.65	0.30	0.40	0.50	0.30	0.40	0.50
N	12	-	16	-	20	-	24	-	28	-	-	-			
ND	3	-	4	-	5	-	6	-	7	-	-	-			
NE	3	-	4	-	5	-	6	-	7	-	-	-			
VGGC	VGGB	-	VGGC	-	WGDD-1	-	WGDD-2	-	WGGE	-	-	-			

NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.
4. THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC MO-220, EXCEPT FOR T2444-3, T2444-4 AND T2844-1.
5. DIMENSION b APPLIES TO METALIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
6. ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
8. COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
9. DRAWING CONFORMS TO JEDEC MO-220, EXCEPT FOR T2444-3, T2444-4 AND T2844-1.
10. MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
11. COPLANARITY SHALL NOT EXCEED 0.08mm.
12. WARPAGE SHALL NOT EXCEED 0.10mm.
13. LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ± 0.05 .
14. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.

-DRAWING NOT TO SCALE-

EXPOSED PAD VARIATIONS							
PKG CODES	I2	E2			DOWN BONDS ALLOWED		
T1244-3	1.95	2.10	2.25	1.95	2.10	2.25	YES
T1244-4	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1644-3	1.95	2.10	2.25	1.95	2.10	2.25	YES
T1644-4	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2444-2	1.95	2.10	2.25	1.95	2.10	2.25	YES
T2444-3	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2444-4	1.95	2.10	2.25	1.95	2.10	2.25	YES
T2444-2	2.45	2.60	2.63	2.45	2.60	2.63	YES
T2444-3	2.45	2.60	2.63	2.45	2.60	2.63	NO
T2444-4	2.45	2.60	2.63	2.45	2.60	2.63	NO
T2844-1	2.50	2.60	2.70	2.50	2.60	2.70	NO

DALLAS SEMICONDUCTOR MAXIM					
TITLE: PACKAGE OUTLINE, 12, 16, 20, 24, 28L THIN QFN, 4x4x0.8mm					
APPROVAL	DOCUMENT CONTROL NO.	REV.	E	21-0139	1/2

Maxim不对Maxim产品以外的任何电路使用负责, 也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600