

## 采用ADV7181B进行SD RGB处理

作者: Frank Kearney

### 简介

ADI公司的ADV7181B解码器主要用于支持标清复合、S视频以及分量视频输入格式。支持所有的PAL、SECAM与NTSC格式。该器件不支持采用快速消隐的欧洲SCART RGB标准。欧洲SCART RGB需要对RGB和CVBS输入进行同步数字化处理,能够处理来自任一输入的数据,具体取决于施加的快速消隐信号电平。快速消隐信号用作控制信号,其作用是逐像素进行切换处理。在该模式下,同步信息始终选取自CVBS输入。这种形式的RGB称为动态快速消隐;需要SD RGB支持且无需逐像素切换时,称为静态快速消隐。ADV7181B可配置为支持标清RGB输入模式,采用静态快速消隐。

### 硬件配置

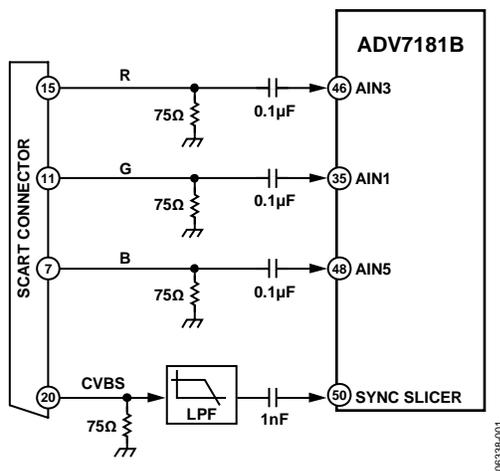


图1. 硬件配置

图1所示为推荐硬件配置。推荐输入为用于红色通道的AIN3(引脚46),绿色的AIN1(引脚35),以及蓝色的AIN5(引脚48)。脚本配置将这些输入手动多路复用至适当的ADC;也可采用可选输入配置,但不建议采用,色彩空间转换模块中的后续处理路径也需要重新配置。同步需要从同步CVBS输入选取。注意, CVBS输入很可能包含色同步

和有效视频数据。这种情况下,唯一的要求是提取同步数据;如果出现在同步分离器中,部分CVBS信号可能会导致错误提取。色同步信息低于消隐电平时尤其会产生问题。因此,建议插入低通滤波器来衰减色同步和其他可能产生同步提取问题的有效视频元件。图2所示为滤波器工作的图形化表示。100 kHz时具有3 dB点的基本一阶滤波器足以实现这一功能。经过滤波的CVBS输入通过引脚50(数据手册中显示为无连接引脚)馈入内部同步分离器。来自解码器的输出数据提供8位和16位输出格式,具有嵌入式和/或外部同步。在某些情况下,同步信息会出现在绿色通道;此时可以采用图3所示的配置。

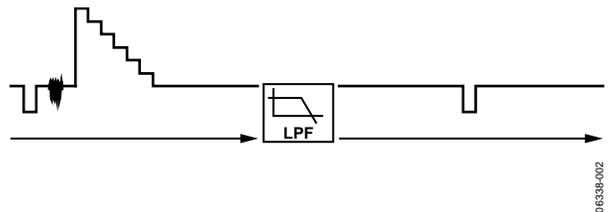


图2. 移除色同步和有效视频数据的低通滤波器

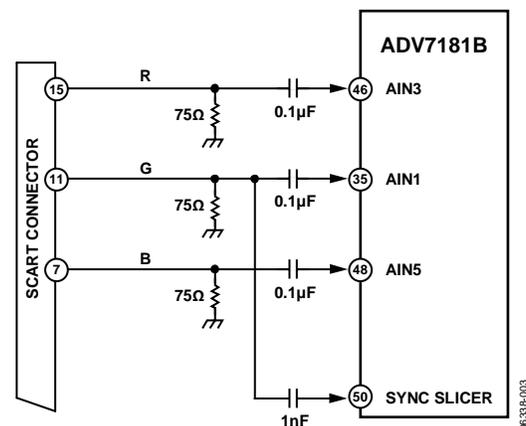


图3. G输入嵌入同步时的硬件配置

# AN-862

## 内部处理

手动多路复用可将输入RGB信号先后送至独立ADC和特殊RGB处理模块。用户控制功能允许进行独立增益和失调调整。该模块包含一个可编程色彩空间转换器，RGB输入在其中转换为分量YPrPb格式，然后转换至后端输出格式器。滤波后的同步CVBS输入通过特殊RGB模式同步分离器模块进行处理。同步输入在下降沿进行采样；限幅电平可以调整，但标称无噪声输入没有这种要求。图4所示为限幅电平调整控制。

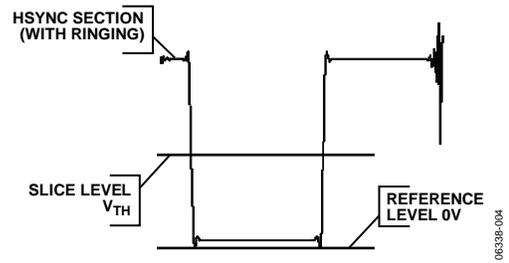


图4.同步限幅电平调整

## 软件配置

举例说明固定功能控制脚本。所有数值均为十六进制，第一个值是器件ID，本例中为解码器的0x42。下一个值代表

解码器中的子地址，也是最后进行编程的数值；写序列也必须如图所示来实现。

## 采样脚本

采用28.6363 MHz Xtal的ADV7181B SCART RGB 8位422输出(625i)

42 01 88;	禁用HS PLL，提供高质量时基输入快速响应
42 05 00;	使能特殊SD RGB处理模块
42 06 0F;	为具有2x输入过采样的625i设置输入标准
42 1D 40;	使能28 MHz晶体
42 0F 40;	TRAQ(复位内部时序模块)
42 31 02;	清零NEWAV_MODE，SAV/EAV以适应ADV视频编码器(仅在与编码器背靠背连接时需要)
42 3A 10;	设置锁存时钟(针对特殊模式优化ADC锁存时钟设置)
42 3D C3;	MWE使能手动窗口(允许手动控制空白和突发脉冲采样窗口)
42 3F E4;	BGB至36(调整空白和突发采样窗口)
42 52 00;	使能特殊模式色彩空间转换器
42 53 00;	从SD RGB转换至SD YPrPb
42 54 07;	从SD RGB转换至SD YPrPb
42 55 0C;	从SD RGB转换至SD YPrPb
42 56 94;	从SD RGB转换至SD YPrPb
42 57 89;	从SD RGB转换至SD YPrPb
42 58 48;	从SD RGB转换至SD YPrPb
42 59 08;	从SD RGB转换至SD YPrPb
42 5A 00;	从SD RGB转换至SD YPrPb
42 5B 7A;	从SD RGB转换至SD YPrPb
42 5C E1;	从SD RGB转换至SD YPrPb
42 5D 00;	从SD RGB转换至SD YPrPb
42 5E 19;	从SD RGB转换至SD YPrPb
42 5F 48;	从SD RGB转换至SD YPrPb
42 60 08;	从SD RGB转换至SD YPrPb
42 61 00;	从SD RGB转换至SD YPrPb
42 62 20;	从SD RGB转换至SD YPrPb
42 63 03;	从SD RGB转换至SD YPrPb
42 64 A9;	从SD RGB转换至SD YPrPb
42 65 1A;	从SD RGB转换至SD YPrPb
42 66 B8;	从SD RGB转换至SD YPrPb
42 67 03;	从SD RGB转换至SD YPrPb
42 68 00;	从SD RGB转换至SD YPrPb
42 6A 80;	使能27 MHz LLC输出
42 6B C3;	从特殊模式输出格式器选择8位YPrPb
42 73 D0;	手动增益控制
42 74 B4;	增益设置
42 7B 06;	特殊模式写入以确保656兼容SAV/EAV码
42 C3 C9;	多路复用AIN1至ADC0；多路复用AIN3至ADC1
42 C4 8D;	将adc_sw_man_en 设为1，多路复用AIN5至ADC2
42 85 1A;	在引脚50上使能同步输入模式
42 86 02;	使能内部特殊模式同步分离器模块
42 B3 FE;	SCART RGB写入
42 C9 0C;	使能DDR模式，使能DDR_I2C_RC_First(写入该序列以确保27 MHz输出模块)
42 0E 80;	使能设计模块调整模式
42 58 ED;	内部时序优化，非用户可调
42 90 C9;	内部时序优化，非用户可调
42 91 40;	内部时序优化，非用户可调
42 92 3C;	内部时序优化，非用户可调
42 93 CA;	内部时序优化，非用户可调
42 94 D5;	内部时序优化，非用户可调
42 CF 7C;	内部时序优化，非用户可调
42 D0 4E;	内部时序优化，非用户可调
42 D6 DD;	内部时序优化，非用户可调
42 E5 51;	内部时序优化，非用户可调
42 0E 00;	关闭设计模块

# AN-862

## 用户控制

这里列出了开放市场数据手册中未记录的特殊模式用户控制。

### GAIN\_MAN手动增益控制使能, 地址0x73, [7]

表1.

GAIN_MAN	描述
0(默认)	
1	三个通道的增益由A_GAIN[9:0]、B_GAIN[9:0]和C_GAIN[9:0]设置

### 通道A的A\_GAIN[9:0]手动增益值, 地址0x73, [5:0];

地址0x74, [7:4]

表2.

A_GAIN[9:0]	描述
xx xxxx xxxx	为通道A中的信号设置手动增益

### 通道B的B\_GAIN[9:0]手动增益值, 地址0x74, [3:0];

地址0x75, [7:0]

表3.

B_GAIN[9:0]	描述
xx xxxx xxxx	为通道B中的信号设置手动增益

### 通道C的C\_GAIN[9:0]手动增益值, 地址0x75, [1:0];

地址0x76, [7:0]

表4.

C_GAIN[9:0]	描述
xx xxxx xxxx	为通道C中的信号设置手动增益

### A\_OFFSET[9:0]通道A失调, 地址0x77, [5:0];

地址0x78, [7:4]

表5.

A_OFFSET[9:0]	描述
0x3FF	为数字数据增加值。 默认采用双缓冲和I <sup>2</sup> C <sup>®</sup> 时序控制。

注意: 为了改变A\_OFFSET[9:0]值, 寄存器0x77和寄存器0x78必须按此顺序写入, 两者之间不能有其他I<sup>2</sup>C存取。

### B\_OFFSET[9:0]通道B失调, 地址0x78, [3:0];

地址0x79, [7:2]

表6.

B_OFFSET[9:0]	描述
0x3FF	为数字数据增加值。 默认采用双缓冲和I <sup>2</sup> C <sup>®</sup> 时序控制。

如果系统符合Philips公司定义的I<sup>2</sup>C标准规范, 则用户在购买ADI公司或其下属机构拥有Philips公司许可的I<sup>2</sup>C器件时, 可以获得Philips公司I<sup>2</sup>C专利权之下的许可, 以便在I<sup>2</sup>C系统中使用这些器件。

注意: 为了改变B\_OFFSET[9:0]值, 寄存器0x78和寄存器0x79必须按此顺序写入, 两者之间不能有其他I<sup>2</sup>C存取。

### C\_OFFSET[9:0]通道C失调, 地址0x79, [1:0];

地址0x7A, [7:0]

表7.

C_OFFSET[9:0]	描述
0x3FF	为数字数据增加值。 默认采用双缓冲和I <sup>2</sup> C <sup>®</sup> 时序控制。

注意: 为了改变C\_OFFSET[9:0]值, 寄存器0x79和寄存器0x7A必须按此顺序写入, 两者之间不能有其他I<sup>2</sup>C存取。

### SOG\_SYNC\_LEV[4:0]嵌入式同步触发电平,

地址0x3C, [7:4]

SOG\_SYNC\_LEV[4:0]位允许用户设置模拟触发阈值以进行同步检测。

$$V_{TH} = 300 \text{ mV} \times \frac{\text{SOG\_SYNC\_LEV}[4:0]}{32} \quad (1)$$

触发电压相对于输入视频信号的最低模拟电平来测量。对标准视频信号而言, 这是水平同步的底端。

### VID\_STD[3:0], 视频标准, 地址0x06, [3:0]

表8.

代码	输入视频	输出分辨率	备注
1110	SD 2x1 525i	720 x 480	SD RGB NTSC
1111	SD 2x1 625i	720 x 526	SD RGB PAL/SECAM

## 输出格式选择

提供8位/16位, 656/601兼容输出格式在特殊SD RGB支持模式下工作时, 不提供标准输出配置控制。下面将详细介绍可用的控制功能。

地址0x6A(位7)的CLK\_2X\_SEL应始终设置为高电平, 以使得27 MHz时钟。

地址0x6B(位0至位3)的SPOP[3:0]应始终设置为0x03, 使能16位输出。

如果需要8位输出, 还应向上述地址写入以下内容:

- 地址0xC9(位3)的DDR\_EN应设置为1。
- 地址0xC9(位2)的DDR\_I2C\_RC 应设置为1。